



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0121715
(43) 공개일자 2012년11월06일

(51) 국제특허분류(Int. Cl.)

G02F 1/133 (2006.01) G09G 3/36 (2006.01)

G02F 1/1343 (2006.01)

(21) 출원번호 10-2011-0039684

(22) 출원일자 2011년04월27일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

이능범

충남 천안시 두정동 1192번지 302호

(74) 대리인

권혁수, 송윤희, 오세준

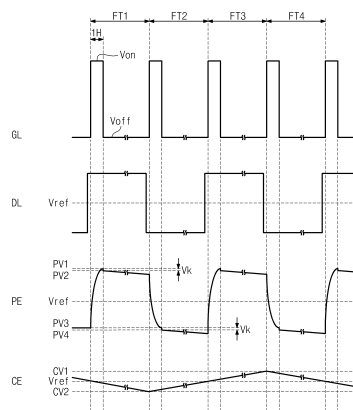
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 표시장치

(57) 요약

표시 장치는 제1 기관, 제2 기관, 액정층, 및 공통 전극을 포함한다. 제1 기관은 게이트 라인, 게이트 라인과 절연되게 교차하는 데이터 라인, 및 게이트 라인 및 데이터 라인에 전기적으로 연결된 화소 전극을 포함한다. 제2 기관은 제1 기관과 마주하여 구비된다. 액정층은 제1 기관 및 제2 기관 사이에 구비된다. 공통 전극은 제1 기관 및 제2 기관 중 적어도 하나에 구비되어 화소 전극과 전계를 형성한다. 화소 전극에 인가되는 데이터 전압은 기 설정된 기준 전압을 기준으로 적어도 한 프레임 단위로 다른 극성을 갖고, 공통 전극에 인가되는 공통 전압은 기 설정된 기준 전압을 기준으로 적어도 두 프레임 단위로 다른 극성을 갖는다.

대표도 - 도3



특허청구의 범위

청구항 1

게이트 라인, 상기 게이트 라인과 절연되게 교차하는 데이터 라인, 및 상기 게이트 라인 및 상기 데이터 라인에 전기적으로 연결된 화소 전극을 포함하는 제1 기관;

상기 제1 기관과 마주하여 구비된 제2 기관;

상기 제1 기관 및 상기 제2 기관 사이에 구비된 액정층; 및

상기 제1 기관 및 상기 제2 기관 중 적어도 하나에 구비되어 상기 화소 전극과 전계를 형성하는 공통 전극을 포함하고,

상기 화소 전극에는 데이터 전압이 인가되고, 상기 공통 전극에는 공통 전압이 인가되며, 상기 데이터 전압은 기 설정된 기준 전압을 기준으로 적어도 한 프레임 단위로 다른 극성을 갖고, 상기 공통 전압은 상기 기 설정된 기준 전압을 기준으로 적어도 두 프레임 단위로 다른 극성을 갖는 것을 특징으로 하는 표시장치.

청구항 2

제1항에 있어서, 상기 공통 전압은 상기 기 설정된 기준 전압을 기준으로 $2N$ (N 은 1이상의 정수이다) 프레임 단위로 다른 극성을 갖는 것을 특징으로 하는 표시장치.

청구항 3

제2항에 있어서, 상기 데이터 전압은 상기 기 설정된 기준 전압을 기준으로 한 프레임 단위로 다른 극성을 갖는 것을 특징으로 하는 표시장치.

청구항 4

제1항에 있어서, 상기 데이터 전압은 상기 기 설정된 기준 전압을 기준으로 두 프레임 단위로 다른 극성을 갖고, 상기 공통 전압은 상기 기 설정된 기준 전압을 기준으로 $4N$ (N 은 1이상의 정수이다) 프레임 단위로 다른 극성을 갖는 것을 특징으로 하는 표시장치.

청구항 5

제1항에 있어서, 상기 공통 전압은 제1 전압 및 상기 기 설정된 기준 전압을 기준으로 상기 제1 전압과 다른 극성을 갖는 제2 전압 사이의 값을 갖는 것을 특징으로 하는 표시장치.

청구항 6

제5항에 있어서, 상기 제1 전압과 상기 기 설정된 기준 전압 사이의 전압차의 크기는 상기 제2 전압과 상기 기 설정된 기준 전압 사이의 전압차의 크기와 같은 것을 특징으로 하는 표시장치.

청구항 7

제5항에 있어서, 상기 데이터 전압으로 화이트 계조에 대응하는 전압이 입력되었을 때 발생하는 킥백 전압을 제1 킥백 전압이라 하고, 상기 데이터 전압으로 블랙 계조에 대응하는 전압이 입력되었을 때 발생하는 킥백 전압을 제2 킥백 전압이라 할 때, 상기 제1 전압과 상기 기 설정된 기준 전압 사이의 전압차의 크기는 상기 제1 킥백 전압의 크기와 상기 제2 킥백 전압의 크기의 차이보다 크거나 같은 것을 특징으로 하는 표시장치.

청구항 8

제5항에 있어서, 상기 데이터 전압으로 화이트 계조에 대응하는 전압이 입력되었을 때 발생하는 킥백 전압을 제1 킥백 전압이라 하고, 상기 데이터 전압으로 블랙 계조에 대응하는 전압이 입력되었을 때 발생하는 킥백 전압을 제2 킥백 전압이라 할 때, 상기 제1 전압과 상기 기 설정된 기준 전압 사이의 전압차의 크기는 상기 제1 킥백 전압의 크기 및 상기 제2 킥백 전압의 크기보다 크거나 같은 것을 특징으로 하는 표시장치.

청구항 9

제5항에 있어서,

게이트 제어신호를 받아 상기 게이트 라인으로 게이트 신호를 제공하는 게이트 드라이버;

영상신호 및 데이터 제어신호를 받아 상기 데이터 라인에 데이터 전압을 제공하는 데이터 드라이버;

상기 영상신호, 상기 데이터 제어신호, 및 상기 게이트 제어신호를 출력하는 타이밍 컨트롤러; 및

상기 게이트 제어신호 및 상기 데이터 제어신호 중 적어도 일부를 인가받아 상기 공통 전압을 출력하는 공통 전압 발생부를 더 포함하는 것을 특징으로 하는 표시장치.

청구항 10

제9항에 있어서, 상기 공통 전압 발생부는,

상기 게이트 제어신호 및 상기 데이터 제어신호 중 적어도 일부를 인가받아 공통 전압 제어신호를 출력하는 공통 전압 제어부; 및

상기 공통 전압 제어신호를 인가받아 상기 공통 전압을 출력하는 공통 전압 출력부를 포함하는 것을 특징으로 하는 표시장치.

청구항 11

제10항에 있어서, 상기 공통 전압 제어부는 복합 프로그래머블 논리 소자인 것을 특징으로 하는 표시장치.

청구항 12

제10항에 있어서, 상기 공통 전압 제어부는 상기 타이밍 컨트롤러로부터 수직동기신호 및 게이트 클럭신호를 받아 상기 공통 전압 제어신호를 출력하는 것을 특징으로 하는 표시장치.

청구항 13

제10항에 있어서, 상기 공통 전압 출력부는,

상기 공통 전압 제어신호를 인가받아 공통 전압 제어값을 출력하는 수신부;

상기 공통 전압 제어값에 대응하는 공통 전압 출력값을 공통 전압 데이터로 저장하는 저장부;

상기 공통 전압 제어값을 수신하고 상기 공통 전압 데이터를 참조하여 상기 공통 전압 제어값에 대응하는 공통 전압 출력값을 출력하는 전압 데이터 생성부; 및

상기 공통 전압 출력값을 받아 상기 공통 전압 출력값에 대응하는 레벨을 갖는 공통 전압을 출력하는 공통 전압 생성부를 포함하는 것을 특징으로 하는 표시장치.

청구항 14

제13항에 있어서, 상기 수신부는 내부 집적 회로인 것을 특징으로 하는 표시장치.

청구항 15

제14항에 있어서, 상기 공통 전압 제어신호는 클럭 신호 및 데이터 신호를 포함하고 상기 공통 전압 제어신호는 병렬 2 포트를 이용하여 전송되는 것을 특징으로 하는 표시장치.

청구항 16

제10항에 있어서, 상기 게이트 라인에 연결된 게이트 전극, 상기 데이터 라인에 연결된 소스 전극, 및 상기 화소 전극에 연결된 드레인 전극을 포함하는 스위칭 소자를 더 포함하는 것을 특징으로 하는 표시장치.

청구항 17

제10항에 있어서, 상기 공통 전압 제어신호는 7비트의 제어신호이고, 상기 공통 전압 출력부는 상기 제1 공통 전압 및 상기 제2 공통 전압 사이에서 128개 서로 다른 레벨을 갖는 전압들 중 하나를 상기 공통 전압으로 출력

하는 것을 특징으로 하는 표시장치.

청구항 18

제1항에 있어서, 상기 전계는 상기 액정층에 형성되어 상기 액정층의 액정들의 움직임을 제어하는 것을 특징으로 하는 표시장치.

명세서

기술 분야

[0001] 본 발명은 표시장치에 관한 것으로, 더욱 상세하게는 공통 전압이 기 설정된 기준 전압에 대해 일정 주기로 다른 극성을 갖도록 하여 표시 특성을 개선할 수 있는 표시장치에 관한 것이다.

배경 기술

[0002] 일반적으로 액정표시장치는 제1 기판, 제1 기판과 마주하는 제2 기판, 및 제1 및 제2 기판 사이에 개재된 액정층을 포함한다. 제1 기판에는 게이트 라인, 데이터 라인, 게이트 라인 및 데이터 라인에 연결된 박막 트랜지스터, 및 박막 트랜지스터에 연결된 화소 전극이 구비된다.

[0003] 액정표시장치는 데이터 전압을 화소 전극에 인가하여 액정층에 형성되는 전계를 조절함으로써 영상을 표시한다. 데이터 전압은 게이트 전압이 하이 상태일 때, 턴-온된 박막 트랜지스터를 통해 화소 전극에 인가되는데, 게이트 전압이 로우 상태로 변하는 순간에 화소 전극에 인가된 데이터 전압은 기생 커패시터에 의한 킥백 전압만큼 변화되어 유지된다.

[0004] 따라서, 박막 트랜지스터의 턴-온시 화소 전극에 인가된 전압을 한 프레임동안 유지할 수 없고, 액정표시장치는 원하는 계조를 표시할 수 없어 액정표시장치의 표시 특성을 좋지 않다.

발명의 내용

해결하려는 과제

[0005] 따라서, 본 발명의 목적은 공통 전압이 기 설정된 기준 전압에 대해 일정 주기로 다른 극성을 갖도록 하여 표시 특성을 개선할 수 있는 표시장치를 제공하는 것이다.

과제의 해결 수단

[0006] 본 발명의 일 실시예에 따른 표시 장치는 제1 기판, 제2 기판, 액정층, 및 공통 전극을 포함한다.

[0007] 상기 제1 기판은 게이트 라인, 상기 게이트 라인과 절연되게 교차하는 데이터 라인, 및 상기 게이트 라인 및 상기 데이터 라인에 전기적으로 연결된 화소 전극을 포함한다. 상기 제2 기판은 상기 제1 기판과 마주하여 구비된다. 상기 액정층은 상기 제1 기판 및 상기 제2 기판 사이에 구비된다. 상기 공통 전극은 상기 제1 기판 및 상기 제2 기판 중 적어도 하나에 구비되어 상기 화소 전극과 전계를 형성한다.

[0008] 상기 화소 전극에는 데이터 전압이 인가되고, 상기 공통 전극에는 공통 전압이 인가되며, 상기 데이터 전압은 기 설정된 기준 전압을 기준으로 적어도 한 프레임 단위로 다른 극성을 갖고, 상기 공통 전압은 상기 기 설정된 기준 전압을 기준으로 적어도 두 프레임 단위로 다른 극성을 갖는다.

발명의 효과

[0009] 이와 같은 표시장치에 따르면, 공통 전극에 인가되는 공통 전압을 기 설정된 기준 전압을 기준으로 적어도 두 프레임 단위로 다른 극성을 갖게 하여 직류 성분의 바이어스 전압이 화소 전극 또는 배향막 등에 형성되는 것을 방지함으로써, 표시장치의 잔상을 제거하여 표시 특성을 향상시킬 수 있다.

도면의 간단한 설명

[0010] 도 1은 본 발명의 일 실시예에 따른 표시장치의 블록도이다.

도 2는 본 발명의 일 실시예에 따른 화소 영역의 단면도이다.

도 3은 도 1의 화소에 인가되는 신호들의 타이밍도이다.

도 4는 도 1의 공통 전압 발생부의 블록도이다.

도 5는 도 1의 공통 전압 발생부에서 입출력되는 신호들의 타이밍도이다.

도 6은 표시장치의 시간에 대한 화질 특성을 보여주는 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0011] 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예를 보다 상세하게 설명한다.
- [0012] 도 1은 본 발명의 일 실시예에 따른 표시장치의 블록도이다.
- [0013] 도 1을 참조하면, 표시장치(100)는 표시패널(110), 게이트 드라이버(120), 데이터 드라이버(130), 타이밍 컨트롤러(150), 및 공통 전압 발생부(140)를 포함한다.
- [0014] 상기 타이밍 컨트롤러(150)는 상기 표시장치(100)의 외부로부터 영상신호(RGB) 및 제어신호, 예를 들어, 수평동기신호(H_SYNC), 수직동기신호(V_SYNC), 기준 클럭신호(MCLK), 및 데이터 인에이블 신호(DE)를 수신한다.
- [0015] 상기 타이밍 컨트롤러(150)는 상기 데이터 드라이버(130)와의 인터페이스 사양에 맞도록 상기 영상신호(RGB)의 데이터 포맷을 변환하고, 변환된 영상신호들(R'G'B')을 상기 데이터 드라이버(130)로 제공한다. 또한, 상기 타이밍 컨트롤러(150)는 데이터 제어신호, 예를 들어, 출력개시신호(TP), 수평개시신호(STH), 및 클럭신호(HCLK)를 상기 데이터 드라이버(130)로 제공한다. 또한, 상기 타이밍 컨트롤러(150)는 게이트 제어신호, 예를 들어, 수직개시신호(STV), 게이트 클럭신호(CPV), 및 출력 인에이블 신호(OE)를 상기 게이트 드라이버(120)로 제공한다.
- [0016] 상기 게이트 드라이버(120)는 외부 장치로부터 게이트-온 전압(Von) 및 게이트-오프 전압(Voff)을 입력받고, 상기 타이밍 컨트롤러(150)로부터 제공된 상기 게이트 제어신호(STV, CPV, OE)에 응답해서 상기 게이트-온 전압(Von)을 갖는 게이트 신호들(G1~Gn)을 순차적으로 출력한다.
- [0017] 상기 데이터 드라이버(130)는 감마전압 발생부(미도시)로부터 제공된 감마 전압들을 이용하여 다수의 계조 전압을 생성하고 상기 타이밍 컨트롤러(150)로부터 제공되는 상기 데이터 제어신호(TP, STH, HCLK)에 응답해서 상기 계조 전압들 중 상기 영상신호(R'G'B')에 대응하는 계조 전압들을 선택하여, 데이터 전압들(D1~Dm)로 출력한다.
- [0018] 상기 표시패널(110)은 다수의 게이트 라인(GL1~GLn), 상기 게이트 라인들(GL1~GLn)과 교차하는 다수의 데이터 라인(DL1~DLm), 및 화소들(PX)을 포함한다.
- [0019] 상기 화소들은 동일한 구성 및 기능을 가지므로, 설명의 편의를 위하여 도 1에는 하나의 화소를 예로서 도시하였다.
- [0020] 각 화소(PX)는 박막 트랜지스터(TR), 액정 커패시터(Clc), 및 스토리지 커패시터(Cst)를 포함한다. 상기 박막 트랜지스터(TR)의 게이트 전극은 상기 게이트 라인들(GL1~GLn) 중 대응하는 게이트 라인에 연결되고, 소스 전극은 상기 데이터 라인들(DL1~DLm) 중 대응하는 데이터 라인에 연결되며, 드레인 전극은 화소 전극(PX) 및 스토리지 커패시터(Cst)에 연결된다.
- [0021] 상기 게이트 라인들(GL1~GLn)은 상기 게이트 드라이버(120)에 연결되고, 상기 데이터 라인들(DL1~DLm)은 상기 데이터 드라이버(130)에 연결된다. 상기 게이트 라인들(GL1~GLn)은 상기 게이트 드라이버(120)로부터 제공되는 게이트 신호들(G1~Gn)을 수신하고, 상기 데이터 라인들(DL1~DLm)은 상기 데이터 드라이버(130)로부터 제공되는 데이터 전압들(D1~Dm)을 수신한다.
- [0022] 각 화소(PX)의 박막 트랜지스터(TR)는 대응하는 게이트 라인으로 공급되는 게이트 신호에 응답하여 턴-온되고, 대응하는 데이터 라인으로 공급된 데이터 전압은 턴-온된 박막 트랜지스터를 통해 상기 화소 전극(PE)에 인가된다. 한편, 상기 화소 전극(PE)과 마주하여 전계를 형성하는 공통 전극(CE)에는 공통전압이 인가된다.
- [0023] 상기 화소 전극(PE)과 상기 공통 전극(CE) 사이에는 상기 공통전압과 상기 데이터 전압의 전위차에 해당하는 전계가 형성된다. 각 화소(PX)는 상기 전계의 크기에 따른 액정층(미도시)의 액정들의 움직임을 통해 광 투과율을 제어하여 영상을 표시할 수 있다.
- [0024] 도 1에 도시되지 않았지만, 상기 표시장치(100)는 상기 표시패널(110)에 인접하게 배치되어 상기 표시패널(110)로 광을 공급하는 백라이트 유닛을 더 포함할 수 있다. 상기 백라이트 유닛은 복수의 광원을 구비하고, 상기

광원들은 발광 다이오드(LED), 냉음극 형광 램프(Cold Cathode Fluorecent Lamp) 등을 포함할 수 있다.

- [0025] 도 2는 본 발명의 일 실시예에 따른 화소 영역의 단면도이다.
- [0026] 도 2를 참조하면, 상기 표시패널(110)은 제1 기판(101), 상기 제1 기판(101)과 마주하는 제2 기판(102), 및 상기 제1 기판(101) 및 상기 제2 기판(102) 사이에 개재된 액정층(116)을 포함한다.
- [0027] 상기 제1 기판(101)은 제1 베이스 기판(111)을 포함하고, 상기 제1 베이스 기판 상(111)에는 게이트 전극(GE) 및 스토리지 전극(STE)이 구비된다. 상기 제1 베이스 기판(111)은 연성 재질, 예컨대 폴리에틸렌 테레프탈레이트(Polyethylene Terephthalate: PET)나 섬유강화 플라스틱(fiber reinforced plastic) 또는 폴리에틸렌 나프탈레이트(Polyethylene Naphthalate: PEN)로 이루어질 수 있다.
- [0028] 상기 게이트 전극(GE) 및 상기 스토리지 전극(STE)에는 게이트 절연막(112)이 구비된다. 상기 게이트 전극(GE)이 형성된 영역에 대응하여 상기 게이트 절연막(112) 상에는 액티브층(AT) 및 오믹 콘택층(OC)이 형성될 수 있다. 또한, 상기 게이트 전극(GE) 상에는 상기 게이트 절연막(112), 상기 액티브층(AT), 및 상기 오믹 콘택층(OC)을 사이에 두고 소스 전극(SE) 및 드레인 전극(DE)이 서로 이격되어 구비된다. 상기 드레인 전극(DE) 및 상기 스토리지 전극(STE)은 상기 게이트 절연막(112)을 유전체로 하여 스토리지 커패시터(Cst)를 형성한다.
- [0029] 상기 게이트 전극(GE), 상기 액티브층(AT), 상기 오믹 콘택층(OC), 상기 소스 전극(SE), 및 상기 드레인 전극(DE)은 박막 트랜지스터(TR)를 형성하고, 상기 박막 트랜지스터(TR) 상에는 보호막(113)이 형성될 수 있다. 또한, 상기 보호막(113) 상에는 유기 물질을 포함하는 유기 절연막(114)이 더 형성될 수 있다. 상기 보호막(113)은, 예를 들어 실리콘 나이트라이드(SiNx)를 포함할 수 있다.
- [0030] 상기 보호막(113) 및 상기 유기 절연막(114)에는 상기 드레인 전극(DE)의 일부를 노출시키는 콘택홀(CH)이 형성된다. 상기 유기 절연막(114) 상에는 화소 전극(PE)이 구비되고, 상기 화소 전극(PE)은 상기 콘택홀(CH)을 통해 상기 드레인 전극(DE)과 연결된다.
- [0031] 상기 제2 기판(102)은 제2 베이스 기판(115) 및 상기 제2 베이스 기판(115) 상에 구비된 공통 전극(CE)을 포함한다. 도 2에서 상기 공통 전극(CE)은 상기 제2 베이스 기판(115) 상에 구비되는 것으로 도시하였으나, 다른 실시예에 있어서 상기 공통 전극(CE)은 상기 제1 베이스 기판(111) 상에 구비될 수 있다. 또한, 도 2에 도시되지 않았으나, 상기 제2 베이스 기판(115) 상에는 블랙 매트릭스 또는 컬러 필터가 더 구비될 수 있다.
- [0032] 상기 제1 기판(101) 및 상기 제2 기판(102) 사이에는 액정층(116)이 구비된다. 상기 화소 전극(PE)과 상기 공통 전극(CE)은 상기 액정층(116)을 유전체로 하여 액정 커패시터(C1c)를 형성한다. 상기 액정층(116)은 상기 화소 전극(PE)과 상기 공통 전극(CE)에 인가된 전압에 따라 상기 액정층(116)에 입사된 광의 투과율을 변경시킨다.
- [0033] 도 3은 도 1의 화소에 인가되는 신호들의 타이밍도이다. 구체적으로, 도 3에는 제1 프레임(FT1), 제2 프레임(FT2), 제3 프레임(FT3), 및 제4 프레임(FT4)에서 게이트 라인(GL), 데이터 라인(DL), 화소 전극(PE), 및 공통 전극(CE)에 인가되는 신호들을 일 예로 도시하였다. 또한, 도 3의 타이밍도는 상기 표시패널(110)의 표시면에서 위에서 첫번째 행에 위치한 화소에 인가되는 신호들을 예로써 도시하였다.
- [0034] 도 3을 참조하면, 상기 게이트 라인(GL)에는 한 프레임 시간 내에서 1H 시간 동안 게이트-온 신호(Von)가 입력되고, 이후 게이트-오프 신호(Voff)가 입력된다. 상기 게이트 라인(GL)에 입력된 신호는 한 프레임 시간 단위로 반복되어 인가된다.
- [0035] 상기 데이터 라인(DL)에는 한 프레임 시간 단위로 극성이 다른 데이터 전압이 입력된다. 상기 게이트 라인(GL)에 상기 게이트-온 신호(Von)가 입력되면, 상기 화소 전극(PE)으로 데이터 전압이 인가되므로, 도 3에서 상기 데이터 전압의 극성은 상기 게이트-온 신호(Von)가 입력되기 전에 정극성에서 부극성으로 또는 부극성에서 정극성으로 전환된다. 도 3에는 상기 데이터 라인(DL)에 인가되는 신호의 극성만을 도시한 것으로, 상기 데이터 전압의 크기는 실질적으로 1H 시간 단위로 변할 수 있다.
- [0036] 상기 제1 프레임(FT1)에서, 상기 게이트 라인(GL)으로 게이트-온 신호(Von)가 입력되면 상기 데이터 라인(DL)으로 입력된 데이터 전압이 상기 화소 전극(PE)에 충전된다. 따라서, 상기 화소 전극(PE)의 전압은 상기 게이트-온 신호(Von)가 입력되는 시간 동안 점진적으로 상승하여, 제1 화소 전압(PV1)으로 충전된다. 상기 게이트-온 신호(Von)가 입력되는 1H 시간 동안 상기 화소 전극(PE)에 충전된 상기 제1 화소 전압(PV1)은 이후 상기 게이트 라인(GL)으로 상기 게이트-오프 신호(Voff)가 입력될 때 킥백 전압(Vk)만큼 낮아지고, 상기 화소 전극(PE)에는 제2 화소 전압(PV2)이 충전된다. 상기 킥백 전압(Vk)은 상기 게이트-온 신호(Von)가 상기 게이트-오프 신호(Voff)로 변경될 때 상기 화소 전극(PE)과 상기 게이트 라인(GL) 사이의 기생 커패시턴스에 의해 발생된다. 상

기 제2 화소 전압(PV2)은 상기 제2 프레임(FT2)이 시작될 때까지 큰 변화없이 유지된다.

[0037] 상기 제2 프레임(FT2)에서, 상기 게이트 라인(GL)으로 게이트-온 신호(Von)가 입력되면, 상기 화소 전극(PE)의 전압은 1H 시간 동안 제3 화소 전압(PV3)으로 변화된다. 상기 제2 프레임(FT2)에서 상기 데이터 라인(DL)으로 입력되는 데이터 전압은 상기 제1 프레임(FT1)에서의 데이터 전압과 극성이 반대가 되므로, 상기 제3 화소 전압(PV3)은 상기 제1 화소 전압(PV1)과 다른 극성을 갖는다. 상기 제2 프레임(FT2)에서 상기 게이트 라인(GL)으로 게이트-온 신호(Von)의 입력 후에 게이트-오프 신호(Voff)가 입력되면, 상기 화소 전극(PE)에 충전된 상기 제3 화소 전압(PV3)은 킥백 전압(Vk)만큼 낮아지고, 상기 화소 전극(PE)에는 상기 제3 프레임(FT3)이 시작될 때까지 상기 제4 화소 전압(PV4)으로 큰 변화없이 유지된다. 또한, 상기 제3 프레임(FT3) 및 상기 제4 프레임(FT4)에서도 상기 제1 프레임(FT1) 및 상기 제2 프레임(FT2)에서와 유사하게 방법으로 상기 화소 전극(PE)에 데이터 전압이 인가된다.

[0038] 도 3에서와 같이, 상기 데이터 라인(DL)에 입력되는 전압이 한 프레임 단위로 다른 극성을 갖더라도, 매 프레임마다 상기 화소 전극(PE)에 입력되는 전압이 킥백 전압(Vk)만큼 낮게 충전되면 상기 표시장치(100)의 사용 시간이 증가함에 따라 상기 화소 전극(PE)에 직류 성분의 바이어스 전압이 형성될 수 있다. 이러한 직류 성분의 바이어스 전압은 액정층, 유기 절연막, 또는 컬러 필터(미도시) 등에 존재하는 이온성 불순물이 상기 화소 전극(PE), 상기 공통 전극(CE), 및 상기 화소 전극(PE) 및 상기 공통 전극(CE) 상에 구비된 배향막(미도시) 등에 흡착되어 상기 표시장치(100)의 표시특성을 나쁘게 한다.

[0039] 상기 직류 성분의 바이어스 전압을 제거하기 위해, 상기 공통 전극(CE)에 인가되는 전압은 두 프레임 시간 단위로 극성이 다른 전압이 인가된다. 구체적으로, 상기 제1 프레임(FT1)에서 상기 공통 전극(CE)의 전압은 기준 전압(Vref)에서 제2 공통 전압(CV1)으로 점차 낮아지고, 상기 제2 프레임(FT2) 및 상기 제3 프레임(FT3)에서 상기 공통 전극(CE)의 전압은 상기 제2 공통 전압(CV2)에서 상기 제1 공통 전압(CV1)으로 점차 증가하며, 상기 제4 프레임(FT4)에서 상기 공통 전극(PE)의 전압은 상기 제1 공통 전압(CV1)에서 상기 기준 전압(Vref)으로 점차 낮아진다. 이와 같이, 상기 공통 전극(CE)에 입력되는 전압의 극성을 두 프레임 단위로 변화시키면, 첫번째 두 프레임에서 생성된 직류 성분의 바이어스 전압이 다음 두 프레임에서 생성된 반대 극성의 직류 성분의 바이어스 전압에 의해 상쇄될 수 있다. 상기 제1 공통 전압(CV1) 및 상기 제2 공통 전압(CV2)은 상기 기준 전압(Vref)에 대하여 극성은 서로 다르나 크기는 동일할 수 있다.

[0040] 도 3에 도시되지 않았으나, 상기 킥백 전압(Vk)의 크기는 상기 데이터 전압의 크기에 따라 다를 수 있다. 예를 들어, 상기 표시장치(100)가 노멀리 블랙 모드로 작동할 때, 상기 데이터 전압으로 화이트 계조를 표시하는 고 전압이 인가되었을 때 발생한 킥백 전압이 약 1.28V라면, 상기 데이터 전압으로 블랙 계조를 표시하는 저전압이 인가되었을 때 발생한 킥백 전압은 약 1.71V이다. 일반적으로, 상기 데이터 전압으로 고전압이 인가되었을 때의 킥백 전압은 상기 데이터 전압으로 저전압이 인가되었을 때의 킥백 전압보다 작다.

[0041] 상기 데이터 전압으로 화이트 계조에 대응하는 전압이 입력되었을 때 발생하는 킥백 전압을 제1 킥백 전압이라 하고, 상기 데이터 전압으로 블랙 계조에 대응하는 전압이 입력되었을 때 발생하는 킥백 전압을 제2 킥백 전압이라 하면, 상기 제1 전압과 상기 기 설정된 기준 전압 사이의 전압차의 크기는 상기 제1 킥백 전압의 크기 및 상기 제2 킥백 전압의 크기보다 크거나 같을 수 있다. 위의 예에서, 상기 제1 공통 전압과 상기 기준 전압 사이의 전압차의 크기 또는 상기 제2 공통 전압과 상기 기준 전압 사이의 전압차의 크기는 각각 상기 제1 킥백 전압의 크기 및 상기 제2 킥백 전압의 크기인 약 1.71V 및 약 1.28V보다 크거나 같을 수 있다.

[0042] 상기 데이터 전압으로 화이트 계조에 대응하는 전압이 인가되었을 때 발생하는 킥백 전압을 제1 킥백 전압이라 하고, 상기 데이터 전압으로 블랙 계조에 대응하는 전압이 인가되었을 때 발생하는 킥백 전압을 제2 킥백 전압이라 하면, 상기 제1 공통 전압과 상기 기준 전압 사이의 전압차의 크기 또는 상기 제2 공통 전압과 상기 기준 전압 사이의 전압차의 크기는 상기 제1 킥백 전압의 크기와 상기 제2 킥백 전압의 크기의 차이보다 크거나 같을 수 있다. 위의 예에서, 상기 제1 공통 전압과 상기 기준 전압 사이의 전압차의 크기 또는 상기 제2 공통 전압과 상기 기준 전압 사이의 전압차의 크기는 상기 제1 킥백 전압의 크기와 상기 제2 킥백 전압의 크기의 차이인 약 0.43(약 1.71V-약 1.28V)보다 크거나 같을 수 있다.

[0043] 도 3에서, 상기 공통 전극(CE)에 입력되는 전압은 두 프레임 단위로 다른 극성을 갖는 것을 예로써 도시한 것으로, 상기 공통 전극(CE)에 입력되는 전압은 2N(N은 1이상의 정수이다) 프레임 단위로 다른 극성을 가질 수 있다. 예를 들어, 상기 데이터 전압이 상기 기 설정된 기준 전압(Vref)을 기준으로 적어도 한 프레임 단위로 다른 극성을 가질 때, 상기 공통 전극(CE)에 입력되는 전압은 상기 기 설정된 기준 전압(Vref)을 기준으로 적어도 두 프레임 단위로 다른 극성을 가질 수 있다. 또한, 상기 데이터 전압이 상기 기 설정된 기준 전압(Vref)을 기

준으로 두 프레임 단위로 다른 극성을 가질 때, 상기 공통 전극(CE)에 입력되는 전압은 상기 기 설정된 기준 전압(Vref)을 기준으로 4N 프레임 단위로 다른 극성을 가질 수 있다.

[0044] 도 4는 도 1의 공통 전압 발생부의 블록도이다.

[0045] 도 4를 참고하면, 상기 공통 전압 발생부(140)는 공통 전압 제어부(141) 및 공통 전압 출력부(142)를 포함한다.

[0046] 상기 공통 전압 제어부(141)는 상기 타이밍 컨트롤러(150)로부터 상기 게이트 제어신호 중, 예를 들어 상기 수직개시신호(STV) 및 상기 게이트 클럭신호(CPV)를 입력받아 공통 전압 제어신호로서 제어 클럭 신호(SCL) 및 제어 데이터 신호(SDA)를 출력한다. 상기 공통 전압 제어부(141)는 예를 들어, 복합 프로그래머블 논리 소자(Complex Programmable Logic Device)일 수 있다. 상기 제어 클럭 신호(SCL) 및 상기 제어 데이터 신호(SDA)는 병렬 2포트로 데이터를 전송하기 위한 신호들이다. 상기 공통 전압 제어신호는 예를 들어, 7비트의 정보를 갖는 신호일 수 있다.

[0047] 상기 제어 클럭 신호(SCL) 및 상기 제어 데이터 신호(SDA)는 신호 전송을 위한 방법을 설명하기 위해 일 예로 표시한 것으로, 본 발명은 이에 한정되지 않고, 상기 공통 전압 제어부(141)는 신호를 전송하는 알려진 다른 방법을 이용하여 공통 전압 제어신호를 전송할 수 있다.

[0048] 상기 공통 전압 출력부(142)는 수신부(146), 저장부(149), 전압 데이터 생성부(147), 및 공통 전압 생성부(148)를 포함한다.

[0049] 상기 수신부(146)는 상기 제어 클럭 신호(SCL) 및 상기 제어 데이터 신호(SDA)를 수신하여 공통 전압 제어값(CCV)을 출력한다. 상기 공통 전압 제어신호가 7비트의 정보를 포함하는 경우, 상기 공통 전압 제어값(CCV)도 7비트의 정보를 갖는 신호일 수 있다. 상기 수신부(146)는 병렬 2포트로 신호를 수신하는 예를 들어, 내부 집적 회로(Inter Integrated Circuit)일 수 있다. 상기 저장부(149)는 상기 공통 전압 제어값(CCV)에 대응하는 공통 전압 출력값(CCO)을 공통 전압 데이터(CCD)로 저장한다.

[0050] 상기 전압 데이터 생성부(147)는 상기 공통 전압 제어값(CCV)을 수신하고, 상기 저장부(149)의 상기 공통 전압 데이터(CCD)를 참조하여 상기 공통 전압 제어값(CCV)에 대응하는 공통 전압 출력값(CCO)을 상기 공통 전압 생성부(148)로 출력한다.

[0051] 상기 공통 전압 생성부(148)는 외부 장치로부터 구동 전압, 예를 들어 아날로그 전원 전압(AVDD)을 수신하여 상기 공통 전압 출력값(CCO)에 대응하는 공통 전압(Vcom)을 출력한다. 이를 위해, 도 4에 도시되지 않았으나, 상기 공통 전압 생성부(148)는 상기 아날로그 전원 전압(AVDD)을 받아 원하는 전압을 생성할 수 있는 복수의 저항 스트링을 포함할 수 있다. 따라서, 상기 공통 전압 출력부(140)는 상기 제1 공통 전압(CV1) 및 상기 제2 공통 전압(CV2) 사이에서 128개 서로 다른 레벨을 갖는 전압들 중 하나를 상기 공통 전압(Vcom)으로 출력할 수 있다.

[0052] 도 4에서 상기 공통 전압 제어부(148)는 상기 게이트 제어신호로서, 상기 수직개시신호(STV) 및 상기 게이트 클럭신호(CPV)를 수신하여, 상기 공통 전압 제어신호를 출력하는 것을 예로써 도시하였으나 본 발명은 이에 한정되지 않으며, 상기 공통 전압 제어부(148)는, 예를 들어 상기 데이터 제어신호 중 일부를 수신하여 상기 공통 전압 제어신호를 출력할 수 있다.

[0053] 도 4의 공통 전압 발생부(140)는 도 3의 공통 전압을 발생시키기 위해 일 예로 도시한 것으로, 이에 한정되는 것은 아니다.

[0054] 도 5는 도 1의 공통 전압 발생부에서 입출력되는 신호들의 타이밍도이다.

[0055] 도 5를 참조하면, 수직개시신호(STV)의 하이 구간이 발생된 후 다음 하이 구간이 발생될 때까지의 한 프레임동안, 게이트 클럭신호(CPV)의 하이 구간은, 예를 들어, 1080번 발생될 수 있다. 예를 들어, 풀 에이치디 텔레비전(Full HDTV)의 경우, 수직 해상도가 1080이므로 한 프레임동안 1080번의 게이트 신호가 출력되므로, 상기 게이트 클럭신호(CPV)는 1080번의 하이 구간을 갖는다.

[0056] 상기 공통 전극(CE)로 제공되는 공통 전압(Vcom)은 네 프레임 단위로 제1 공통 전압(CV1)과 제2 공통 전압(CV2) 사이에서 스위칭한다. 다시 말해, 상기 공통 전압(Vcom)은 상기 제1 공통 전압(CV1)과 상기 제2 공통 전압(CV2) 사이에서 두 프레임 단위로 극성이 다른 전압이 인가되는데, 상기 제1 공통 전압(CV1)과 상기 제2 공통 전압(CV2) 사이를, 예를 들어 128단계로 나누어 공통 전압을 순차적으로 증가 또는 감소시키는 본 발명의 일 실시예는 다음과 같다.

[0057] 상기 공통 전압(Vcom)은 네 프레임 단위로 동일한 파형으로 제공되고, 상기 공통 전압(Vcom)은 두 프레임 시간

동안 상기 제1 공통 전압(CV1)과 상기 제2 공통 전압(CV2) 사이를 128단계로 나누어 증가 또는 감소하므로, 상기 공통 전압(Vcom)을 한 프레임 시간 동안 64단계로 나누어 증가 또는 감소시키면 된다. 따라서, 상기 수직개신신호(STV)의 첫번째 하이 구간이 시작된 후, 제1 프레임(FT1) 동안 상기 게이트 클럭신호(CPV)가 1080번의 하이 구간을 가지므로, 상기 게이트 클럭신호(CPV)의 하이 구간이 약 17번($1080/64=16.875$) 발생될 때마다, 한 단계씩 전압을 증가 또는 감소시킬 수 있다. 예를 들어, 상기 제1 공통 전압(CV1) 및 상기 제2 공통 전압(CV2)의 크기를 약 0.5V라 하면, 상기 게이트 클럭신호(CPV)의 하이 구간이 약 17번 발생될 때마다 상기 공통 전압(Vcom)을 약 8mV($0.5/64=0.0078$)씩 상승시킬 수 있다.

[0058] 다시 말해, 도 5를 참조하여 보면, 상기 수직개신신호(STV)의 첫번째 하이 구간이 발생된 후, 제1 프레임(FT1)에서 상기 게이트 클럭신호(CPV)의 하이 구간이 약 17번 발생될 때마다, 전압 레벨을 한 단계씩 감소시키면, 상기 공통 전압(Vcom)은 기준 전압(Vref)에서 상기 제2 공통 전압(CV2)으로 점차적으로 증가한다. 상기 수직개신신호(STV)의 두번째 하이 구간이 발생된 후, 제2 프레임(FT2) 및 제3 프레임(FT3)에서 상기 게이트 클럭신호(CPV)의 하이 구간이 약 17번 발생될 때마다, 전압 레벨을 한 단계씩 증가시키면, 상기 공통 전압(Vcom)은 상기 제2 공통 전압(CV2)에서 상기 제1 공통 전압(CV1)으로 점차적으로 증가한다. 다시, 상기 수직개신신호(STV)의 네번째 하이 구간이 발생된 후, 제4 프레임(FT4)에서 상기 게이트 클럭신호(CPV)의 하이 구간이 약 17번 발생될 때마다, 전압 레벨을 한 단계씩 감소시키면, 상기 공통 전압(Vcom)은 상기 제1 공통 전압(CV1)에서 상기 기준 전압(Vref)으로 점차적으로 감소한다.

[0059] 따라서, 상기 공통 전압 발생부(140)가 상기 게이트 클럭신호(CPV)의 하이 구간이 약 17번 발생될 때마다, 상기 공통 전압(Vcom)의 레벨을 한 단계씩 증가 또는 감소시키고, 상기 수직개신신호(STV)의 하이 구간이 2번 발생될 때마다, 상기 공통 전압(Vcom)의 변화 방향, 즉 증가 또는 감소를 변경하면, 네 프레임 단위로 상기 공통 전압(Vcom)이 상기 기준 전압(Vref)에 대하여 스윙하도록 만들 수 있다.

[0060] 도 5의 타이밍도는 상기 기준 전압(Vref)을 기준으로 스윙하는 공통 전압(Vcom)을 발생시키기 위해 일 예로 도시한 것으로, 본 발명의 범위는 이에 한정되는 것이 아니다.

[0061] 도 6은 표시장치의 사용 시간에 대한 잔상 수준을 보여주는 그래프이다. 구체적으로, 아래 표 1을 참고하면, 제 1 그래프(G1)는 상기 공통 전압(Vcom)을 일정한 레벨, 즉 8.1V로 유지할 때의 표시장치의 잔상 수준을 나타내고, 상기 제2 그래프(G2)는 상기 공통 전압(Vcom)을 상기 기준 전압, 즉 8.1V를 기준으로 한 프레임 단위로 $8.1\pm0.5V$ 범위 내에서 스윙시킬 때, 즉 반 프레임 단위로 상기 공통 전압(Vcom)의 극성을 변화시킬 때의 표시장치의 잔상 수준을 나타내며, 상기 제3 그래프(G2)는 상기 공통 전압(Vcom)을 상기 기준 전압을 기준으로 3600 프레임 단위로 $8.1\pm0.5V$ 범위 내에서 스윙시킬 때, 즉 1800 프레임 단위로 극성을 변화시킬 때의 표시 장치의 잔상 수준을 나타낸다.

표 1

그래프	실험 조건	영역들의 경계가 시인되지 않는 계조 레벨		
		12시간 경과 후	168시간 경과 후	336시간 경과 후
제1 그래프	공통 전압: 8.1V 고정	98	150	190
제2 그래프	공통 전압: $8.1\pm0.5V$ 공통 전압을 한 프레임 주기 스윙	99	150	200
제3 그래프	공통 전압: $8.1\pm0.5V$ 공통 전압을 3600 프레임 주기 스윙	82	120	130

[0063] 도 6에서 가로축은 표시장치의 사용 시간을 나타내고, 세로축은 표시장치에서 잔상이 시인되지 않는 계조를 나타낸다. 예를 들어, 표시장치의 잔상 수준은 표시장치의 표시면을 7행 7열로 배열된 매트릭스 형태의 영역들로 나누어, 표시장치가 체크 무늬 영상을 나타내도록, 각 영역에 교번적으로 화이트 영상과 블랙 영상을 표시하도록 구동하고, 이후 표시장치의 표시면 전체를 블랙 영상에서부터 화이트 영상으로 순차적으로 높은 계조를 표시하면서, 상기 영역들의 경계선이 시인되지 않는 계조 레벨 확인하여 표시장치의 잔상 수준을 판단한다. 따라서, 상기 영역들의 경계선이 시인되지 않는 계조 레벨이 낮을 수록, 상기 표시패널의 잔상 수준이 낮다는 것을 의미하고, 상기 영역들의 경계선이 시인되지 않는 계조 레벨이 높을 수록, 상기 표시패널의 잔상 수준이 높다는 것을 의미한다.

[0064] 도 6을 참조하면, 상기 공통 전압(Vcom)을 3600 프레임 단위로 상기 기준 전압을 기준으로 0.5V만큼 스윙하여 구동하였을 때의 잔상 수준을 나타내는 상기 제3 그래프(G3)에서 상기 제1 그래프(G1) 및 상기 제2 그래프(G2)에서보다 잔상이 시인되는 계조 레벨이 낮은 것을 볼 수 있다. 따라서, 상기 공통 전압(Vcom)을 상기 기준 전압을 기준으로 4N 프레임 단위로 스윙하면 표시장치의 잔상 수준이 감소하는 것을 볼 수 있다.

[0065] 이상 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다. 또한 본 발명에 개시된 실시예는 본 발명의 기술 사상을 한정하기 위한 것이 아니고, 하기의 특허 청구의 범위 및 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

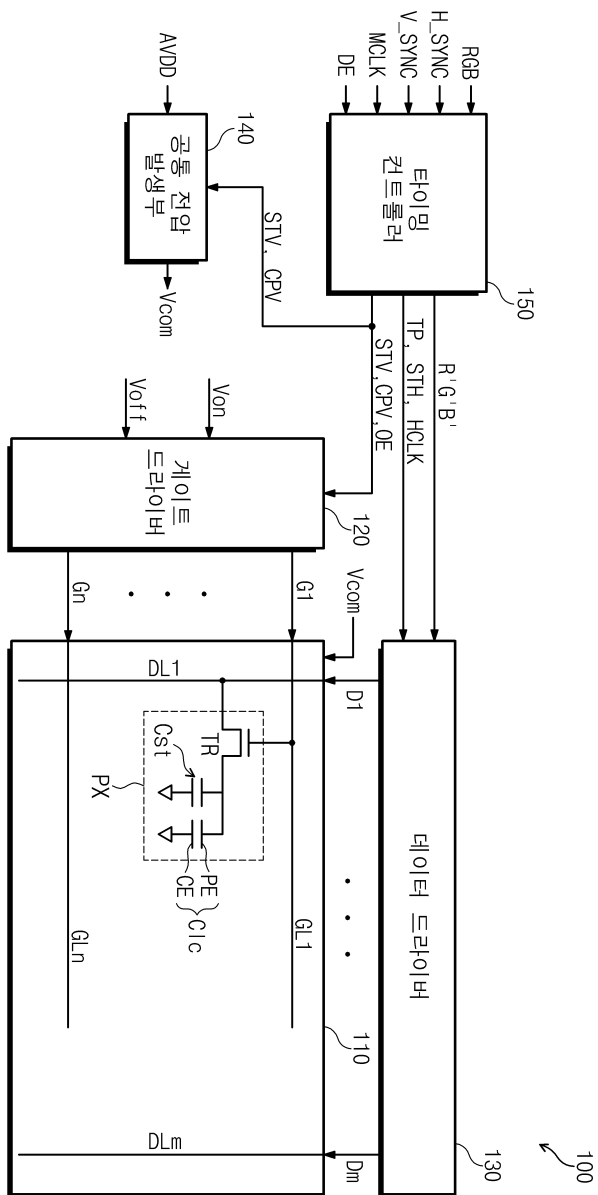
부호의 설명

[0066]

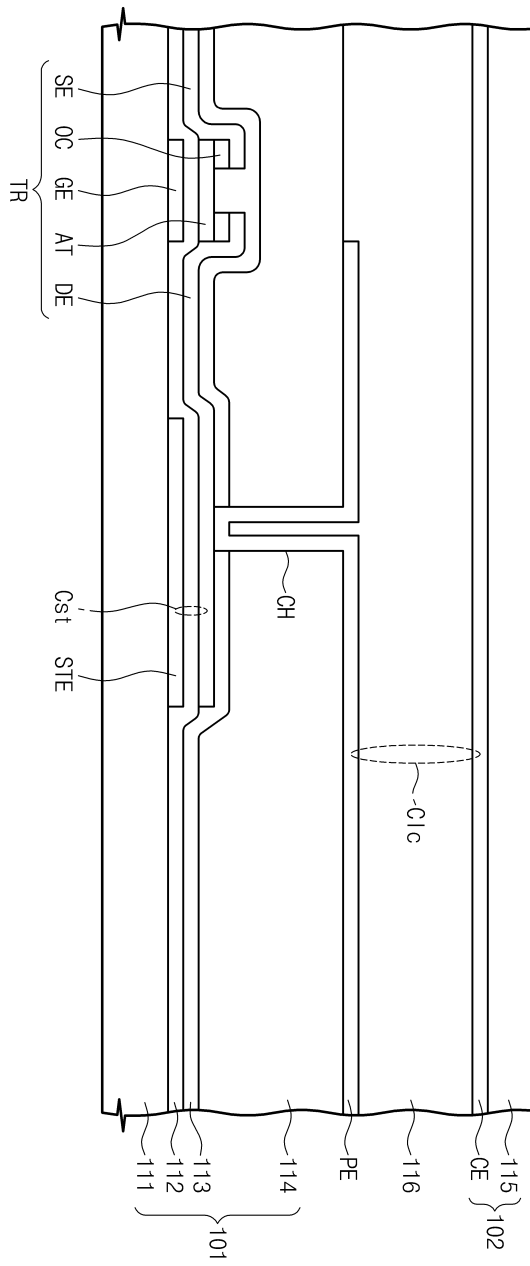
100: 표시장치	110: 표시패널
120: 게이트 드라이버	130: 데이터 드라이버
140: 공통 전압 발생부	141: 공통 전압 제어부
142: 공통 전압 출력부	146: 수신부
147: 전압 데이터 생성부	148: 공통 전압 생성부
149: 저장부	150: 타이밍 컨트롤러

도면

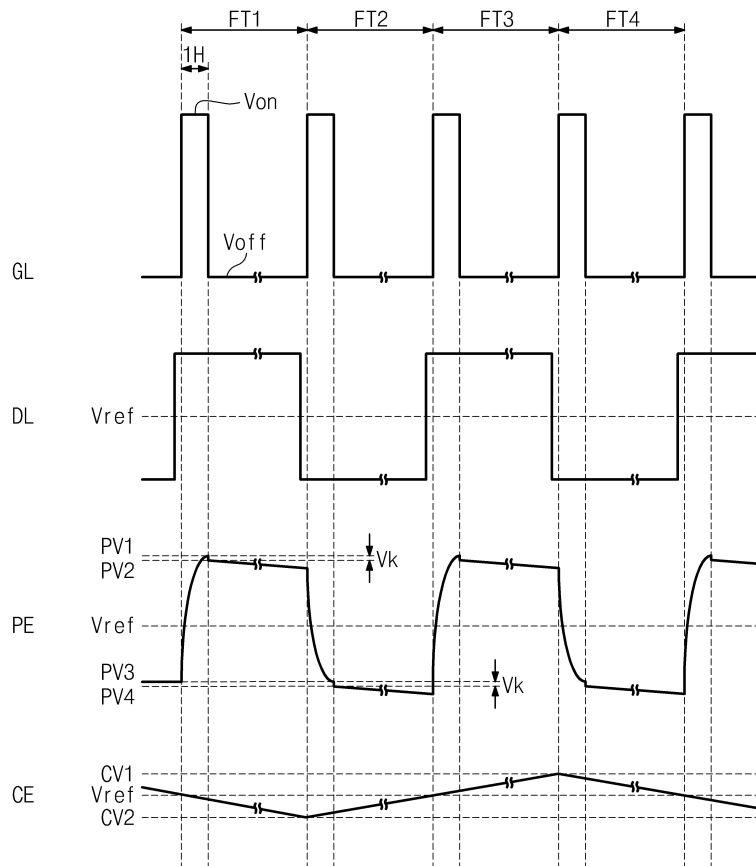
도면1



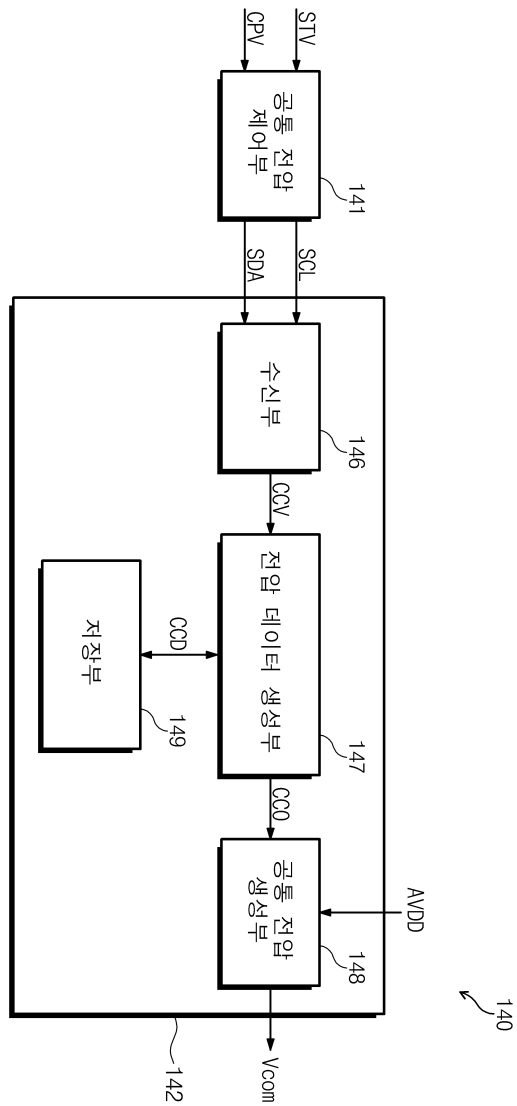
도면2



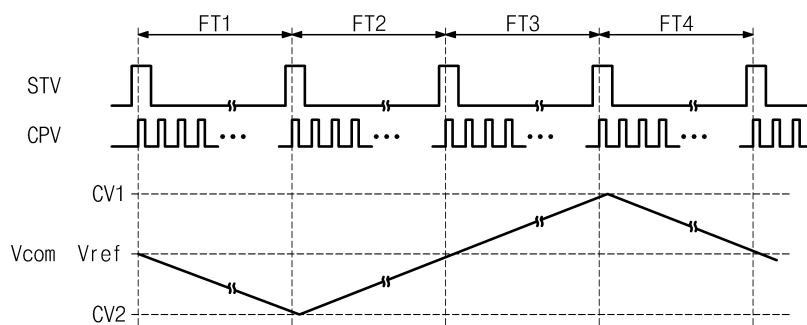
도면3



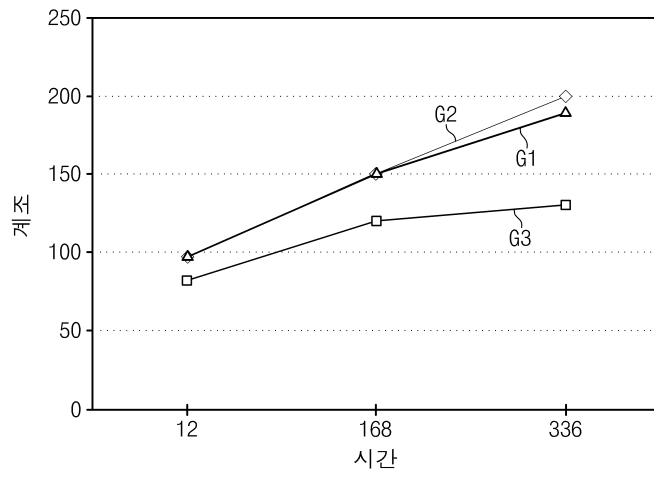
도면4



도면5



도면6



专利名称(译)	显示装置的标题		
公开(公告)号	KR1020120121715A	公开(公告)日	2012-11-06
申请号	KR1020110039684	申请日	2011-04-27
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE NEUNG BEOM		
发明人	LEE,NEUNG BEOM		
IPC分类号	G02F1/1343 G09G G02F G09G3/36 G02F1/133		
CPC分类号	G09G5/00 G09G3/3648 G09G2320/0257 G09G3/3614 G09G3/3655		
代理人(译)	KWON , HYUK SOO OH , SE六月 宋 , 云何 SE JUN OH		
外部链接	Espacenet		

摘要(译)

显示装置包括第一基板，第二基板，液晶层和公共电极。第一基板包括栅极线，与栅极线绝缘的数据线，以及电连接到栅极线和数据线的像素电极。面对第一基板设置第二基板。在第一基板和第二基板之间提供液晶层。公共电极设置在第一基板和第二基板中的至少一个上，以与像素电极形成电场。施加到像素电极的数据电压具有不同的极性在至少一帧接一帧的基础上，基于预定的基准电压时，施加到公共电极的公共电压具有在基于参考电压预置的至少两个帧为单位的不同的极性。

