



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0084677
(43) 공개일자 2011년07월26일

(51) Int. Cl.

G09G 3/36 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2010-0004350

(22) 출원일자 2010년01월18일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

이종재

충남 아산시 배방면 공수7리 중앙하이츠아파트
756 12/1 104동 1009호

이창수

충남 천안시 서북구 쌍용동 계룡푸른마을A 101동
1102호

(74) 대리인

박영우

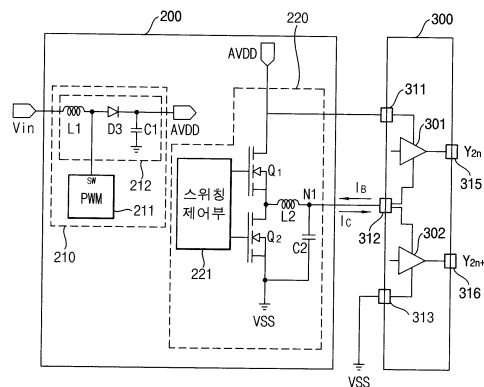
전체 청구항 수 : 총 18 항

(54) 전원 회로 및 이를 갖는 액정 표시 장치

(57) 요약

전원 회로는, 온/오프 제어 신호를 생성하는 스위칭 제어부, 제1 전원 전압단과 제1 노드 사이에 연결되고, 상기 스위칭 제어부의 구동 신호에 응답하여 상기 제1 전원 전압단과 상기 제1 노드 사이의 제1 전류 경로를 형성하는 제1 스위치, 상기 제1 노드와 제2 전원 전압단 사이에 연결되고, 상기 구동 전압에 응답하여 상기 제1 노드와 제2 전원 전압단 사이의 제2 전류 경로를 형성하는 제2 스위치, 상기 제1 노드에 연결되어 상기 제1 전원 전압단과 상기 제2 전압단의 평균 전압을 제공하는 인덕터, 및 상기 인덕터와 병렬 연결되어 상기 평균 전압을 저장하는 커패시터를 포함한다. 그리하여, 동작 온도 상승으로 인한 구동 칩의 동작 불능 불량을 제거할 수 있다.

대표도 - 도3



특허청구의 범위

청구항 1

온/오프 제어 신호를 생성하는 스위칭 제어부;

제1 전원 전압단과 제1 노드 사이에 연결되고, 상기 스위칭 제어부의 구동 신호에 응답하여 상기 제1 전원 전압단과 상기 제1 노드 사이의 제1 전류 경로를 형성하는 제1 스위치;

상기 제1 노드와 제2 전원 전압단 사이에 연결되고, 상기 구동 전압에 응답하여 상기 제1 노드와 제2 전원 전압단 사이의 제2 전류 경로를 형성하는 제2 스위치;

상기 제1 노드에 연결되어 상기 제1 전원 전압단과 상기 제2 전압단의 평균 전압을 제공하는 인덕터; 및

상기 인덕터와 병렬 연결되어 상기 평균 전압을 저장하는 커패시터를 포함하는 전원 회로.

청구항 2

제1 항에 있어서, 상기 제1 스위치는 상기 제1 전원 전압단과 연결된 제1 단자, 상기 제1 노드와 연결된 제2 단자, 그리고 상기 구동 신호를 인가 받는 제3 단자를 포함하는 제1 MOS펫 트랜지스터인 것을 특징으로 하는 전원 회로.

청구항 3

제2 항에 있어서, 상기 제1 MOS펫 트랜지스터는 N형 MOS펫 트랜지스터인 것을 특징으로 하는 전원 회로.

청구항 4

제1 항에 있어서,

상기 제2 스위치는 상기 제1 노드와 연결된 제1 단자, 상기 제2 전원 전압단과 연결된 제2 단자, 그리고 상기 구동 신호를 인가 받는 제3 단자를 포함하는 제2 MOS펫 트랜지스터인 것을 특징으로 하는 전원 회로.

청구항 5

제4 항에 있어서, 상기 제2 MOS펫 트랜지스터는 N형 MOS펫 트랜지스터 인 것을 특징으로 하는 전원 회로.

청구항 6

제1 항에 있어서, 상기 스위칭 제어부는

제1 듀티비로 상기 제1 스위치를 스위칭 하고, 제2 듀티비로 상기 제2 스위치를 스위칭 하며, 상기 제1 듀티비 및 상기 제2 듀티비는 0.5 인 것을 특징으로 하는 전원 회로.

청구항 7

제6 항에 있어서, 상기 스위칭 제어부는 펄스 폭 변조기인 것을 특징으로 하는 전원 회로.

청구항 8

제1 내지 제3 단자들을 포함하는 데이터 구동회로; 및

상기 제1 내지 제3 단자들에 복수의 전원 전압들을 공급하는 전원 회로를 포함하되,

상기 전원 회로는,

온/오프 제어 신호를 생성하는 스위칭 제어부;

제1 전원 전압단과 제1 노드 사이에 연결되고, 상기 스위칭 제어부의 구동 신호에 응답하여 상기 제1 전원 전압단과 상기 제1 노드 사이의 제1 전류 경로를 형성하는 제1 스위치;

상기 제1 노드와 제2 전원 전압단 사이에 연결되고, 상기 구동 전압에 응답하여 상기 제1 노드와 제2 전원 전압

단 사이의 제2 전류 경로를 형성하는 제2 스위치;

상기 제1 노드에 연결되어 상기 제1 전원 전압단과 상기 제2 전압단의 평균 전압을 제공하는 인덕터; 및

상기 인덕터와 병렬 연결되어 상기 평균 전압을 저장하는 커패시터를 포함하는 액정 표시장치.

청구항 9

제8 항에 있어서, 상기 구동회로는 복수의 컬럼 라인들에 각각 대응하는 복수의 출력단을 포함하며, 상기 구동회로는 상기 출력단들을 컬럼 반전 구동하는 것을 특징으로 하는 액정 표시 장치.

청구항 10

제8 항에 있어서, 상기 전원 회로는 입력 전압을 외부로부터 전달받아 아날로그 구동 전압을 생성하는 직류-직류 변환기를 더 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 11

제10 항에 있어서, 상기 제1 스위치는

상기 제1 전원 전압단과 연결된 제1 단자, 상기 제1 노드와 연결된 제2 단자, 그리고 상기 구동 신호를 인가 받는 제3 단자를 포함하는 제1 MOS펫 트랜지스터인 것을 특징으로 하는 액정 표시 장치.

청구항 12

제11 항에 있어서, 상기 제1 MOS펫 트랜지스터는 N형 MOS펫 트랜지스터인 것을 특징으로 하는 액정 표시 장치.

청구항 13

제10 항에 있어서, 상기 제2 스위치는

상기 제1 노드와 연결된 제1 단자, 상기 제2 전원 전압단과 연결된 제2 단자, 그리고 상기 구동 신호를 인가 받는 제3 단자를 포함하는 제2 MOS펫 트랜지스터인 것을 특징으로 하는 액정 표시 장치.

청구항 14

제13 항에 있어서, 상기 제2 MOS펫 트랜지스터는 N형 MOS펫 트랜지스터인 것을 특징으로 하는 액정 표시 장치.

청구항 15

제8 항에 있어서, 상기 스위칭 제어부는

제1 듀티비로 상기 제1 스위치를 스위칭 하고, 제2 듀티비로 상기 제2 스위치를 스위칭 하며, 상기 제1 듀티비 및 상기 제2 듀티비는 0.5 인 것을 특징으로 하는 액정 표시 장치.

청구항 16

제15 항에 있어서, 상기 스위칭 제어부는 펄스 폭 변조기인 것을 특징으로 하는 액정 표시 장치.

청구항 17

제8 항에 있어서, 상기 데이터 구동회로는 상기 제1 내지 제3 단자들과 연결된 제1 및 제2 증폭기들을 더 포함하는 것을 특징으로 하는 액정 표시장치.

청구항 18

제17 항에 있어서, 상기 데이터 구동회로의 제1 단자는 일단은 상기 제1 전원 전압단 및 상기 제1 스위치와 연결되고 타단은 상기 제1 증폭기와 연결되며,

상기 데이터 구동회로의 제2 단자는 일단은 상기 인덕터 및 상기 커패시터와 연결되고 타단은 상기 제1 및 제2 증폭기들과 연결되며,

상기 데이터 구동회로의 제3 단자는 일단은 상기 제2 전원 전압단과 연결되고 타단은 상기 제2 증폭기와 연결되는 것을 특징으로 하는 액정 표시장치.

명세서

기술분야

[0001] 본 발명은 전원회로 및 액정 표시 장치에 관한 것으로서, 보다 상세하게는 소비 전력이 감소된 전원 회로 및 이를 갖는 액정 표시 장치에 관한 것이다.

배경기술

[0002] 일반적으로, 액정 표시장치는 하부기판, 하부기판과 대향하여 구비되는 상부기판 및 하부기판과 상부기판과의 사이에 형성된 액정층으로 이루어져 영상을 표시하는 액정 표시패널을 구비한다. 액정 표시패널에는 다수의 게이트 라인, 다수의 데이터 라인, 다수의 게이트 라인과 다수의 데이터 라인에 연결된 다수의 화소가 구비된다.

[0003] 액정 표시패널은 다수의 게이트 라인에 게이트 펄스를 순차적으로 출력하기 위한 게이트 구동회로 및 다수의 데이터 라인에 픽셀전압을 출력하는 데이터 구동회로를 구비한다. 일반적으로, 게이트 구동회로 및 데이터 구동회로는 구동 칩 형태로 이루어져 필름 또는 액정 표시패널 상에 실장된다.

[0004] 도 1은 종래의 구동 칩에 전류를 공급하는 일 예를 나타내는 개략도이다.

[0005] 구동 칩(10)은 제1 전원 단자(11) 및 제2 전원 단자(12)를 포함한다. 구동 칩(10)의 제1 전원 단자(11)에는 전원 전압(AVDD)이 연결되고, 제2 전원 단자(12)에는 접지 전압(VSS)이 연결된다. 제1 전원 단자(11)로 흐르는 전류를 I_A 라고 할 때, 액정 표시 패널에서 소비되는 전력은 $AVDD \times I_A$ 이다. 또한, 구동 칩(10)에서 소비되는 전력도 $AVDD \times I_A$ 이다.

[0006] 최근 액정 표시패널은 더욱 대형화되고 있고, 영상 품질 향상을 위하여 고속 구동을 위한 노력들이 계속되고 있다. 이러한 요구를 수용하기 위하여 전원 전압(AVDD)의 전압 레벨은 높아져야 한다. 예를 들어, 전원 전압(AVDD)이 15V인 경우, 전원 전압(AVDD)과 접지 전압(VSS) 간의 전위차가 커져서 소비 전력이 더욱 증대된다. 소비 전력 증가는 구동 칩(10)의 동작 온도 상승을 유발 시켜 동작 불량을 발생한다.

발명의 내용

해결하려는 과제

[0007] 본 발명에서 해결하고자 하는 기술적 과제는 이러한 점에서 착안된 것으로, 본 발명의 목적은 소비 전력이 감소된 전원 장치를 제공하는 것이다.

[0008] 또한, 본 발명의 다른 목적은 상기 전원 장치를 갖는 액정 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0009] 본 발명의 실시 예에 따른 전원 회로는, 온/오프 제어 신호를 생성하는 스위칭 제어부; 제1 전원 전압단과 제1 노드 사이에 연결되고, 상기 스위칭 제어부의 구동 신호에 응답하여 상기 제1 전원 전압단과 상기 제1 노드 사이의 제1 전류 경로를 형성하는 제1 스위치; 상기 제1 노드와 제2 전원 전압단 사이에 연결되고, 상기 구동 전압에 응답하여 상기 제1 노드와 제2 전원 전압단 사이의 제2 전류 경로를 형성하는 제2 스위치; 상기 제1 노드에 연결되어 상기 제1 전원 전압단과 상기 제2 전압단의 평균 전압을 제공하는 인덕터; 및 상기 인덕터와 병렬 연결되어 상기 평균 전압을 저장하는 커패시터를 포함한다.

[0010] 본 발명의 다른 실시 예에 따른 액정 표시 장치는, 제1 내지 제3 단자들을 포함하는 데이터 구동회로; 및 상기 제1 내지 제3 단자들에 복수의 전원 전압들을 공급하는 전원 회로를 포함하되, 상기 전원 회로는, 온 오프 제어 신호를 생성하는 스위칭 제어부; 제1 전원 전압단과 제1 노드 사이에 연결되고, 상기 스위칭 제어부의 구동 신호에 응답하여 상기 제1 전원 전압단과 상기 제1 노드 사이의 제1 전류 경로를 형성하는 제1 스위치; 상기 제1 노드와 제2 전원 전압단 사이에 연결되고, 상기 구동 전압에 응답하여 상기 제1 노드와 제2 전원 전압단 사이의 제2 전류 경로를 형성하는 제2 스위치; 상기 제1 노드에 연결되어 상기 제1 전원 전압단과 상기 제2 전압단의 평균 전압을 제공하는 인덕터; 및 상기 인덕터와 병렬 연결되어 상기 평균 전압을 저장하는 커패시터를 포함한다.

다.

발명의 효과

[0011] 본 발명에 따르면, 동작 온도 상승으로 인한 구동 칩의 동작 불능 불량을 제거할 수 있다.

도면의 간단한 설명

[0012] 도 1은 종래의 구동 칩에 전류를 공급하는 일 예를 나타내는 개략도이다.

도 2는 본 발명의 일 실시 예에 따른 액정 표시 장치(1000)를 나타내는 블록도이다.

도 3은 도 2의 액정 표시 장치의 전원 공급부를 상세히 나타내는 회로도이다.

도 4a는 도 3의 HAVDD 공급부가 승압형 컨버터로써 동작할 때의 동작을 설명하기 위한 회로도이다.

도 4b는 도 4a의 등가 회로도이다.

도 4c는 도 4a의 HAVDD 공급부 동작시 증폭률을 도시한 그래프이다.

도 5a는 도 3의 HAVDD 공급부가 강압형 컨버터로써 동작할 때의 동작을 설명하기 위한 회로도이다.

도 5b는 도 5a의 등가 회로도이다.

도 5c는 도 5a의 HAVDD 공급부 동작시 증폭률을 도시한 그래프이다.

도 6은 도 3의 HAVDD 구동부의 전압 및 전류 출력을 나타낸 파형도이다.

발명을 실시하기 위한 구체적인 내용

[0013] 이하, 도면들을 참조하여 본 발명의 바람직한 실시 예들을 보다 상세하게 설명하기로 한다. 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시 예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다. 첨부된 도면에 있어서, 구조물들의 치수는 본 고안의 명확성을 기하기 위하여 실제보다 확대하여 도시한 것이다. 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 구성 요소들은 용어들에 의해 한정되어서는 안 된다. 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0014] 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 위에 있다고 할 경우, 이는 다른 부분 바로 위에 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 층, 막, 영역, 판 등의 부분이 다른 부분 아래에 있다고 할 경우, 이는 다른 부분 바로 아래에 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

[0015] 이하 본 발명의 바람직한 실시예를 첨부된 도면들을 참조하여 상세히 설명한다.

[0016] 도 2는 본 발명의 일 실시 예에 따른 액정 표시 장치(1000)를 나타내는 블록도이다.

[0017] 도 2를 참조하면, 본 발명의 실시 예에 따른 액정 표시 장치(1000)는 타이밍 제어부(100), 전원 공급부(200), 데이터 구동 회로(300), 게이트 구동 회로(400), 그리고 액정 패널(500)을 포함한다.

[0018] 타이밍 제어부(100)는 외부로부터 전달되는 화상 신호에 응답하여 데이터 구동 회로(300) 및 게이트 구동 회로(400)를 제어한다. 예를 들어, 타이밍 제어부(100)는 외부로부터 디지털 화상 신호(R, G, B)를 전달 받는다. 타이밍 제어부(100)는 외부로부터 전달된 디지털 화상 신호(R, G, B)에 응답하여 게이트 제어 신호를 생성하여 게이트 구동 회로(400)에 전달한다. 타이밍 제어부(100)는 외부로부터 전달된 디지털 화상 신호(R, G, B)에 응답하여 디지털 화상 신호(R, G, B) 및 데이터 제어 신호를 생성하여 데이터 구동 회로(300)에 전달한다.

- [0019] 전원 공급부(200)는 데이터 구동 회로(300) 및 게이트 구동 회로(400)에 구동 전원을 공급한다. 예를 들어, 전원 공급부(200)는 외부로부터 입력 전압(Vin)을 전달받아 구동 전압(AVDD), 게이트 온 전압(Von), 게이트 오프 전압(Voff), 감마 전압 등을 생성한다. 전원 공급부(200)는 감마 전압을 데이터 구동 회로(300)에 전달하고, 게이트 온 전압(Von) 및 게이트 오프 전압(Voff)을 게이트 구동 회로(400)에 전달한다. 구동 전압(AVDD)은 액정 표시 장치(1000)의 각 구성요소들의 동작 전원으로 이용될 것이다. 도면에 도시되지 않았지만, 전원 공급부(200)는 공통 전압(Vcom)을 추가적으로 생성하여 액정 패널(500)에 전달할 수 있다.
- [0020] 전원 공급부(200)는 직류-직류 변환기(210), 반 아날로그 구동전압(half AVDD, 이하 HAVDD라 칭함) 공급부(220)를 포함한다.
- [0021] 직류-직류 변환기(210)는 입력 전압(Vin)을 전달받아 아날로그 구동 전압(AVDD)을 생성한다. 직류-직류 변환기(210)는 게이트 온 전압(Von), 게이트 오프 전압(Voff)을 더 생성할 수 있다. HAVDD 공급부(220)는 직류-직류 변환기(210)로부터 생성된 아날로그 구동 전압(AVDD)을 전달받아 소비 전력이 반감되도록 제1 구동전압을 생성한다.
- [0022] 데이터 구동 회로(300)는 HAVDD 공급부(220)로부터 전원을 제공받고, 타이밍 제어부(100)의 제어에 응답하여 동작한다. 데이터 구동 회로(300)는 HAVDD 공급부(220)로부터 전달되는 전압을 이용하여 타이밍 제어부(100)로부터 전달되는 디지털 화상 신호(R, G, B)에 대응하는 아날로그 게조 전압들을 생성한다. 데이터 구동 회로(300)는 액정 패널(500)의 게이트 선에 게이트 온 전압(Von)이 인가될 때 마다 아날로그 게조 전압들을 데이터 선에 제공한다.
- [0023] 게이트 구동 회로(400)는 전원 공급부(200)로부터 전원을 제공받고, 타이밍 제어부(100)의 제어에 응답하여 동작한다. 게이트 구동 회로(400)는 전원 공급부(200)로부터 게이트 온 전압(Von) 및 게이트 오프 전압(Voff)을 제공받는다. 게이트 구동 회로(400)는 타이밍 제어부(100)의 제어에 응답하여 게이트 온 전압(Von) 및 게이트 오프 전압(Voff)을 액정 패널(500)의 게이트 선에 순차적으로 인가한다. 예를 들어, 본 발명의 실시 예에 따른 액정 패널(500)은 비정질 실리콘 게이트(ASG, Amorphous Silicon Gate)로 구성되어 액정 패널(500)의 제조 시 동시에 형성될 수 있다.
- [0024] 액정 패널(500)은 데이터 선들을 통해 데이터 구동 회로(300)에 연결되고, 게이트 선들을 통해 게이트 구동 회로(400)에 연결된다. 액정 패널(500)은 데이터 선과 게이트 선에 연결된 복수의 액정 셀들을 포함한다. 도 1에서, 간결한 설명을 위하여 하나의 데이터 선, 하나의 게이트 선, 그리고 하나의 액정 셀이 도시되어 있다. 액정 패널(500)은 매트릭스 형태로 배열된 복수의 액정 셀들로 구성된다. 게이트 선에 게이트 온 전압(Von)이 인가되면, 액정 셀의 트랜지스터가 턴 온 된다. 데이터 선에 아날로그 게조 전압이 인가되면, 액정 셀의 커패시터에 아날로그 게조 전압이 충전된다. 게이트 선에 게이트 오프 전압(Voff)이 인가되면, 액정 셀의 트랜지스터가 턴 오프 된다. 액정 셀은 충전된 전압에 따라 액정을 구동하여 광 투과율을 조절한다.
- [0025] 액정 표시 장치(100)에 구비되는 데이터 구동회로(300)의 수는 액정 표시 패널(110)의 해상도, 구동칩의 채널 수, 동작 주파수 등에 따라서 결정된다. 표 1은 해상도가 FHD(Full High Definition) 즉, 1920×1080인 액정 표시 장치(1000)에 구비되는 데이터 구동회로(300)들의 수를 동작 주파수 및 채널 수 별로 예시적으로 보여준다.

표 1

동작주파수	414 채널	576 채널	720 채널	960 채널
60 Hz	14	10	8	6
120 Hz	28	20	16	12
240 Hz	56	40	32	24

- [0026]
- [0027] 예컨대, 데이터 구동회로(300)의 채널 수가 720이고, 동작 주파수가 240Hz이면 액정 표시 장치(1000)에는 적어도 32개의 소스 구동칩들이 구비되어야만 한다. 데이터 인쇄 회로 기판(미도시)의 제한된 면적에 32 개의 데이터 구동회로(300)를 배열하는 것은 매우 어려운 일이다.
- [0028] 데이터 구동회로(300)의 채널 수를 960으로 증가시키면 동작 주파수가 240Hz일 때 필요한 소스 구동칩들의 수는

24개로 감소한다. 그러나, 데이터 구동회로(300)의 채널 수가 늘어날수록 데이터 구동회로(300)의 동작 온도가 상승하는 문제가 야기된다. 예를 들어, 960 채널의 데이터 구동회로(300)는 대부분의 테스트 패턴 입력 시에 임계 온도인 150℃를 넘어서는다. 그러므로, 데이터 구동회로(300)의 채널 수를 늘리더라도 온도 상승을 최소화할 수 있는 액정 표시 장치가 요구된다.

- [0029] 도 3은 도 2의 액정 표시 장치의 전원 공급부를 상세히 나타내는 회로도이다.
- [0030] 도 3을 참조하면, 본 실시예에 따른 액정 표시장치의 전원 공급부(200)는 직류-직류 변환기(210) 및 HAVDD 공급부(220)를 포함한다.
- [0031] 직류-직류 변환기(210)는 입력 전압(Vin)을 전달받아 아날로그 구동 전압(AVDD)을 생성한다. 직류-직류 변환기(210)는 게이트 온 전압(Von), 게이트 오프 전압(Voff)을 더 생성할 수 있다.
- [0032] 직류-직류 변환기(210)는 펄스 폭 변조기(pulse width modulator, PWM) (211) 및 부스트(boost) 컨버터(212)를 더 포함한다. 직류-직류 변환기(210)는 다수의 저항을 갖고 출력되는 전압을 피드백 받는 피드백 회로를 더 포함할 수 있다. 펄스 폭 변조기(211)는 입력 전압(Vin)을 변조하여 출력하고, 부스트 컨버터(212)는 입력 전압(Vin)을 승압하여 아날로그 구동 전압(AVDD)을 생성한다.
- [0033] 보다 상세히 설명하면, 펄스 폭 변조기(211)는 타이밍 제어부(100)로부터 전송된 개시 신호(미도시)를 인에이블 단자(EN)를 통해 전달받아 동작을 개시한다. 펄스 폭 변조기(211)는 개시 신호에 따라 펄스 폭을 변조한다. 펄스 폭 변조기(211)는 피드백 회로에 포함된 저항들의 저항값에 따라 출력 펄스의 펄스 폭을 조절한다. 예를 들어, 피드백 회로에 포함된 저항들에 의한 저항값이 이전 상태보다 낮아지면, 펄스 폭 변조기(211)는 출력 펄스의 펄스 폭을 이전 상태보다 증가시킨다. 펄스 폭 변조기(211)의 스위칭 단자(S/W)는 부스트 컨버터(212)에 연결된다. 펄스 폭 변조기(211)는 변조된 펄스 폭에 따라 내부에 형성된 스위치(미도시)를 동작시켜 스위칭 단자(S/W)를 통해 부스트 컨버터(212)에 전달한다.
- [0034] 부스트 컨버터(212)는 인덕터(L1), 다이오드(D3), 그리고 커패시터(C1)를 포함한다. 인덕터(L1)의 일단은 입력 전압(Vin)에 연결되고 타단은 다이오드(D3)의 입력단에 연결된다. 다이오드(D3)의 입력단은 인덕터(L1)의 타단과 펄스 폭 변조기(211)의 스위칭 단자(S/W)에 공통적으로 연결된다. 다이오드(D3)의 출력단은 커패시터(C1)에 연결된다. 다이오드(D3)의 출력은 아날로그 구동 전압(AVDD)으로 이용된다. 예를 들어, 다이오드(D3)는 쇼트키 다이오드(Shortkey Diode)일 수 있으며 본 발명이 실시 예에만 한정되는 것은 아니다.
- [0035] HAVDD 공급부(220)는 직류-직류 변환기(210)로부터 생성된 아날로그 구동 전압(AVDD)을 전달받아 소비 전력이 반감되도록 제1 구동전압을 생성한다. HAVDD 공급부(220)는 스위칭 제어부(221), 제1 트랜지스터(Q1), 제2 트랜지스터(Q2), 인덕터(L2), 커패시터(C2)를 포함한다.
- [0036] 스위칭 제어부(221)는 제1 트랜지스터(Q1) 및 제2 트랜지스터(Q2)의 각각의 게이트 전극에 전기적으로 연결된다. 스위칭 제어부(221)는 제1 트랜지스터(Q1) 및 제2 트랜지스터(Q2)의 각각의 게이트 전극에 교번하는 스위칭 신호를 전달한다. 예를 들어, 스위칭 제어부(221)는 소정의 시간 동안 제1 트랜지스터(Q1)를 턴 온 시키고 제2 트랜지스터(Q2)를 턴 오프 시키는 스위칭 신호를 먼저 전달한다. 이후, 스위칭 제어부(221)는 반대로 소정의 시간 동안 제2 트랜지스터(Q2)를 턴 온 시키고 제1 트랜지스터(Q1)를 턴 오프 시키는 스위칭 신호를 전달한다. 스위칭 제어부(221)는 소정의 듀티비(duty ratio)를 제어할 수 있는 펄스폭 변조기(PWM)일 수도 있다.
- [0037] 제1 트랜지스터(Q1) 및 제2 트랜지스터(Q2)는 아날로그 전원 전압(AVDD)과 접지 전압(VSS) 사이에 직렬로 순차적으로 연결된다. 예를 들어, 제1 트랜지스터(Q1)의 드레인 전극은 아날로그 전원 전압(AVDD)과 데이터 구동회로(300)의 전원 단자(311)와 공통 연결되고, 소스 전극은 제2 트랜지스터(Q2)의 드레인 전극과 공통 연결되고, 제2 트랜지스터(Q2)의 소스 전극은 접지 전압(VSS)에 연결된다. 제1 트랜지스터(Q1) 및 제2 트랜지스터(Q2)의 각각의 게이트 전극은 스위칭 제어부(221)의 출력단과 전기적으로 연결된다. 본 발명의 실시 예에서, 제1 트랜지스터(Q1) 및 제2 트랜지스터(Q2)는 NMOS이나 본 발명의 실시예에 한정되는 것은 아니다. 예를 들어, 제1 트랜지스터(Q1)는 PMOS이고 제2 트랜지스터(Q2)는 NMOS 일 수도 있고, 제1 트랜지스터(Q1)는 NMOS이고 제2 트랜지스터(Q2)는 PMOS 일 수도 있다. 또한, 제1 트랜지스터(Q1) 및 제2 트랜지스터(Q2)는 모두 PMOS 일 수도 있다. 또한, 본 발명의 실시 예에서, 아날로그 전원 전압(AVDD)은 15V 이나 본 발명의 실시 예에 한정되는 것은 아니다.
- [0038] 인덕터(L2)는 일단이 제1 트랜지스터(Q1) 및 제2 트랜지스터(Q2)의 공통 연결 노드와 연결되고, 타단이 제2 커패시터의 일단과 공통 노드(N1)에 공통 연결된다. 또한, 제2 커패시터(C2)의 타단은 접지 전압(VSS)에 연결된다.

- [0039] 데이터 구동회로(300)는 전원 단자들(311 ~ 313)과 증폭기들(301, 302), 그리고 출력 단자들(315, 316)을 포함한다. 데이터 구동회로(300)의 전원 단자(311)에는 아날로그 전원 전압(AVDD)이 공급되고, 전원 단자(312)는 HAVDD 공급부(220)의 공통 노드(N1)와 연결되며, 전원 단자(313)에는 접지 전압(VSS)이 연결된다.
- [0040] 제1 트랜지스터(Q1)과 제2 트랜지스터(Q2)에 의해, 공통 노드(N1)에는 분압 전압(V_B)이 인가된다. 그러므로, 데이터 구동회로(300)의 전원 단자(311)에는 아날로그 전원 전압(AVDD)이 인가되고, 전원 단자(312)에는 제1 트랜지스터(Q1)와 제2 트랜지스터(Q2)에 의해 분압된 전압인 HAVDD 전압이 인가된다. 본 실시 예에서, 분압된 전압인 HAVDD 전압은 $AVDD/2$ 이다. 그러므로, 데이터 구동회로(300)내에 포함된 증폭기(301)는 아날로그 전원 전압(AVDD)와 HAVDD 전압인 $AVDD/2$ 의 전압을 전원으로써 공급 받는다. 또한, 전원 단자(312)에는 HAVDD 전압인 $AVDD/2$ 이 인가되고, 전원 단자(313)에는 접지 전압(VSS)이 인가된다. 그러므로, 데이터 구동회로(300)내에 포함된 증폭기(302)는 HAVDD 전압인 $AVDD/2$ 의 전압과 접지 전압(VSS)을 전원으로써 공급 받는다. 본 발명의 실시 예에서, HAVDD 전압은 $15V/2$ 인 $7.5V$ 이나 본 발명의 실시 예에 한정되는 것은 아니다.
- [0041] 컬럼 반전 구동을 수행하는 액정 표시 장치(1000)는 데이터 신호에 대응하는 한 쌍의 상보적 전압들을 매 프레임마다 번갈아 컬럼 라인으로 공급한다. 그러므로, 본 발명의 실시 예에 따른 전원 공급부(200)는 극성 반전의 기준이 되는 기준 전압(V_B)을 직접 데이터 구동회로(300)로 공급한다.
- [0042] 도 4a는 도 3의 HAVDD 공급부가 승압형 컨버터로써 동작할 때의 동작을 설명하기 위한 회로도이다. 도 4b는 도 4a의 등가 회로도이다. 도 4c는 도 4a의 HAVDD 공급부 동작시 증폭률을 도시한 그래프이다.
- [0043] 도 4a, 4b 및 4c를 참조하면, 직류-직류 변환부(210)는 아날로그 전원 전압(AVDD)을 HAVDD 공급부(220)를 통해 데이터 구동회로(300)에 전달한다. 이때, 스위칭 제어부(221)는 소정의 듀티비(Duty ratio)를 갖는 스위칭 신호를 제2 트랜지스터(Q2)에 공급한다. 스위칭 신호에 따라, 제2 트랜지스터(Q2)는 턴 온 되고, 제1 트랜지스터(Q1)는 턴 오프 된다.
- [0044] 제2 트랜지스터(Q2)가 턴 온 되면, HAVDD 공급부(220)는 도 4b와 같은 등가회로로 동작한다. 즉, 제2 트랜지스터(Q2)가 턴 온 되면, HAVDD 공급부(220)는 승압형(step-up) 컨버터처럼 동작하게 된다. 이때의 입력 전압(V_{in})는 HAVDD 전압이 되고, 출력 전압(V_{out})은 아날로그 구동 전압(AVDD)이 된다.
- [0045] 제2 트랜지스터(Q2)가 턴 온 되면, 인덕터(L2)는 순간적으로 전기 에너지를 축적한다. 데이터 구동회로(300)의 전원 단자(311)로 입력된 전류(I_A)는 증폭기(301)를 거쳐 전원 단자(312)로부터 전류(I_B)가 출력된다. 전류(I_B)의 일부는 제2 트랜지스터(Q2)를 통하여 접지 전압(VSS)으로 흐른다.
- [0046] 제2 트랜지스터(Q2)가 스위칭 제어부(221)의 스위칭 동작에 의해 턴 오프되면, 제1 트랜지스터(Q1)는 턴 온되어 도 4b처럼 다이오드(D3)와 같은 역할을 하게 된다. 이때, 인덕터(L2)는 축적된 전기 에너지를 출력한다. 출력되는 전기 에너지는 데이터 드라이버(300)에 존재하는 커패시터(C3)에 저장되고, 저장된 전기 에너지는 출력 전압(V_{out})으로 출력된다. 이때의 입력 전압, 출력 전압 및 듀티비(D1)와의 관계는 수학식 1과 같다.

수학식 1

$$V_{out} = 1/(1-D1) * V_{in} \quad (0 < D1 < 1)$$

- [0047]
- [0048] 입력 전압이 HAVDD 전압이고 출력 전압이 아날로그 전원 전압(AVDD)이므로, 수학식 1에 의해, D1은 0.5가 된다. 이때의 증폭률(V_{out}/V_{in}) 대 듀티비(D1)의 관계는 도 4c의 그래프와 같다. 이러한 승압형 컨버터는 일반적인 부스트 컨버터(boost convert)와 같은 역할을 수행하게 된다.
- [0049] 도 5a는 도 3의 HAVDD 공급부가 강압형 컨버터로써 동작할 때의 동작을 설명하기 위한 회로도이다. 도 5b는 도 5a의 등가 회로도이다. 도 5c는 도 5a의 HAVDD 공급부 동작시 증폭률을 도시한 그래프이다. 도 5a, 5b 및 5c를 참조하면, 제1 트랜지스터(Q1)가 턴 온 되면, HAVDD 공급부(220)는 도 5b와 같은 등가회로로 동작한다. 즉, 제1 트랜지스터(Q1)가 턴 온 되면, HAVDD 공급부(220)는 강압형(step-down) 컨버터처럼 동작하게 된다. 이때의 입력 전압(V_{in})는 아날로그 전원 전압(AVDD)이 되고, 출력 전압(V_{out})은 HAVDD 전압이 된다.
- [0050] 다음으로, 스위칭 제어부(221)는 소정의 듀티비를 갖는 스위칭 신호를 제1 트랜지스터(Q1)에 공급한다. 스위칭 신호에 따라, 제2 트랜지스터(Q2)는 턴 오프 되고, 제1 트랜지스터(Q1)는 턴 온 된다.

[0051] 제1 트랜지스터(Q1)가 턴 온 되면, 인덕터(L2)는 순간적으로 전기 에너지를 축적한다. 이때, 데이터 구동회로(300)의 전원 단자(312)로 입력된 전류(I_C)는 증폭기(302)를 거쳐 전원 단자(313)를 통하여 접지 전압(VSS)으로 흐른다. 제1 트랜지스터(Q1)가 스위칭 제어부(221)의 스위칭 동작에 의해 턴 오프되면, 제2 트랜지스터(Q2)는 순간적으로 턴 온되어 도 5b처럼 다이오드(D3)와 같은 역할을 하게 된다. 이때, 인덕터(L2)는 축적된 전기 에너지를 출력한다. 출력되는 전기 에너지는 데이터 드라이버(300)에 존재하는 커패시터(C3)에 저장되고, 저장된 전기 에너지는 출력 전압(V_{out})으로 출력된다. 이때의 입력 전압, 출력 전압 및 듀티비(D2)와의 관계는 수학식 2와 같다. 또한, 이때의 증폭률(V_{out}/V_{in}) 대 듀티비(D2)의 관계는 도 5c의 그래프와 같다.

수학식 2

[0052]
$$V_{out} = D2 * V_{in} \quad (0 < D2 < 1)$$

[0053] 입력 전압이 아날로그 전원 전압(AVDD) 이고 출력 전압이 HAVDD 전압이므로, 수학식 1에 의해, D2는 0.5가 된다. 이때의 증폭률(V_{out}/V_{in}) 대 듀티비(D2)의 관계는 도 4b의 그래프와 같다. 이러한 강압형 컨버터는 일반적인 벡 컨버터(buck convert)와 같은 역할을 수행하게 된다.

[0054] 도 4b의 듀티비(D1)는 제2 트랜지스터(Q2)에 해당하는 것이고, 도 5b의 듀티비(D2)는 제1 트랜지스터(Q1)에 해당하는 것이다. 제1 트랜지스터(Q1)와 제2 트랜지스터(Q2)는 서로 상보적인 관계를 가지기 때문에, 듀티비(D1)가 결정이 되면 듀티비(D2)는 $1-D1 = D2$ 가 되어 듀티비(D2)가 0.5가 되는 지점에서 동작을 하게 된다. 결과적으로, HAVDD 공급부(220)는 스위칭 제어부(221)에서 출력되는 듀티비 0.5인 스위칭 신호에 의해 동작하게 된다.

[0055] 이와 같은 HAVDD 공급부(220)에 의해, 액정 표시 패널(110)에서의 소비 전력은 $VDD \times (I_B + I_C)$ 이고, 데이터 구동회로(300)에서의 소비 전력은 $(AVDD - V_B) \times I_B + V_C \times I_C = 1/2 \times AVDD \times I_A$ 이다. 즉, 도 1에 도시된 종래의 소비 전력에 비해, HAVDD 공급부(220)를 통해 인가되는 전원 전압에 의해 데이터 구동회로(300)의 소비 전력은 1/2로 감소한다.

[0056] 도 6은 도 3의 HAVDD 구동부의 전압 및 전류 출력을 나타낸 파형도이다.

[0057] 도 6을 참조하면, 출력전류는 증압형 컨버터 기능(sink)과 강압형 컨버터 기능(source)에 의해 결정되고, 출력 전압 및 출력 전류가 안정적으로 유지되어 정상 동작됨을 확인할 수 있다.

[0058] 결과적으로, HAVDD 공급부(220)는 전원 전압의 1/2인 전원 전압을 데이터 구동회로에 공급함으로써 소비 전력을 감소할 수 있다.

산업상 이용가능성

[0059] 본 발명에 따르면, 동작 온도 상승으로 인한 구동 칩의 동작 불능 불량을 제거할 수 있다. 또한, 전원 전압의 1/2인 전원 전압을 데이터 구동회로에 공급함으로써 소비 전력을 감소할 수 있다.

[0060] 이상에서는 실시 예들을 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

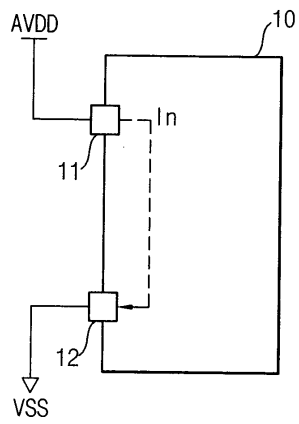
부호의 설명

[0061]

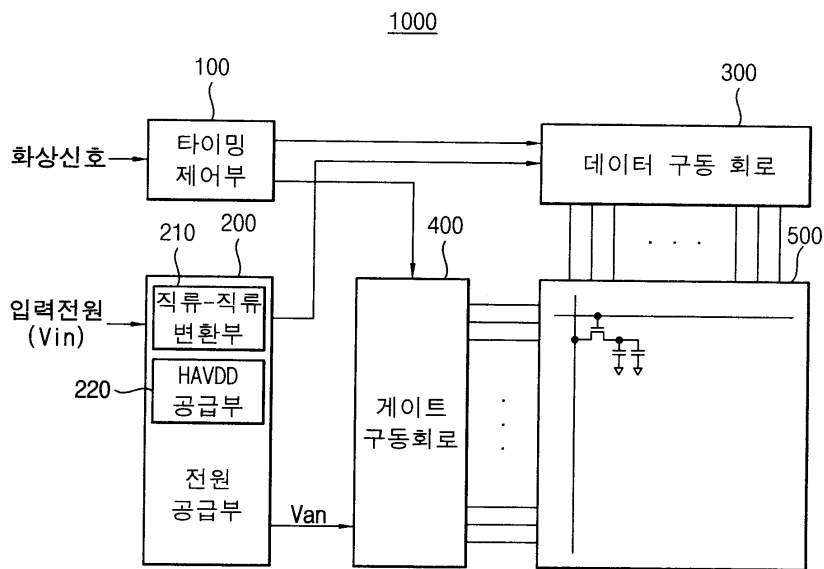
100 : 타이밍 제어부	200 : 전원 공급부
300 : 데이터 구동회로	400 : 게이트 구동회로
500 : 액정 표시 패널	210 : 직류-직류 변환기
20 : HAVDD 공급부	

도면

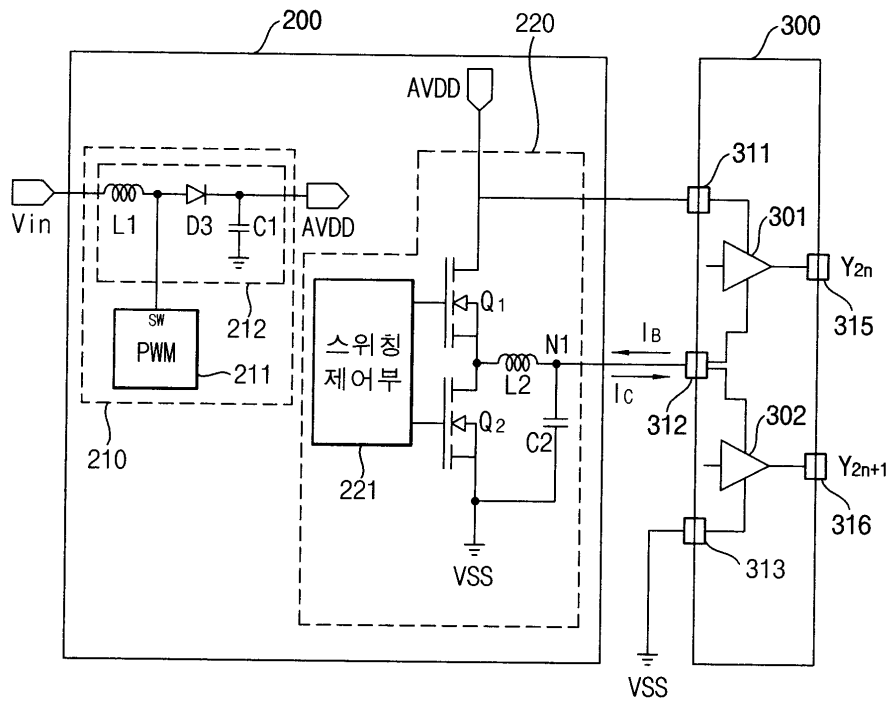
도면1



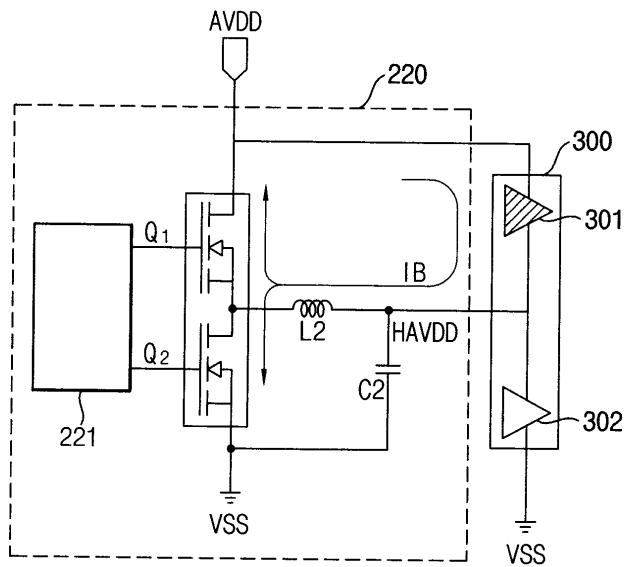
도면2



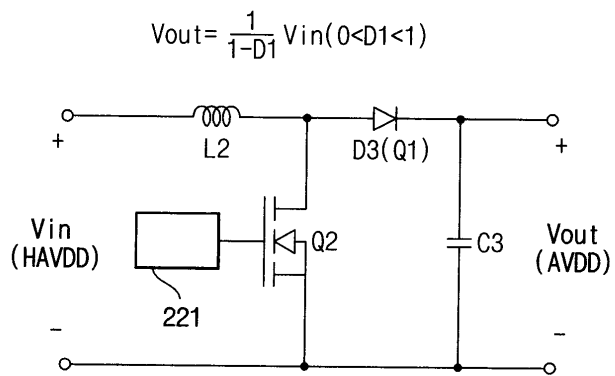
도면3



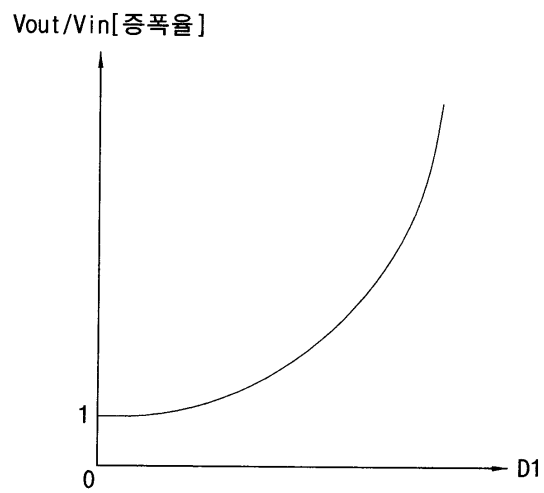
도면4a



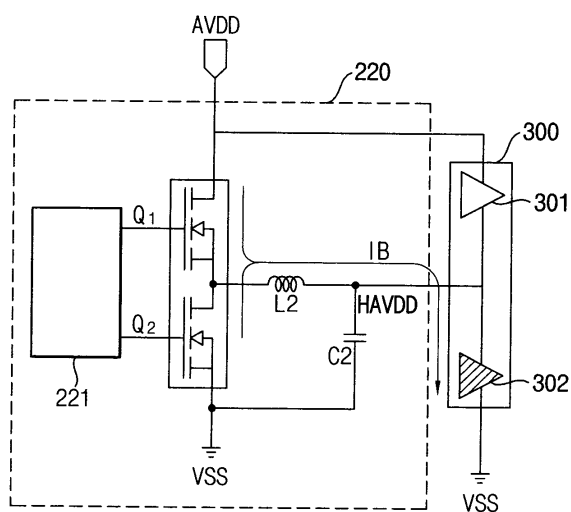
도면4b



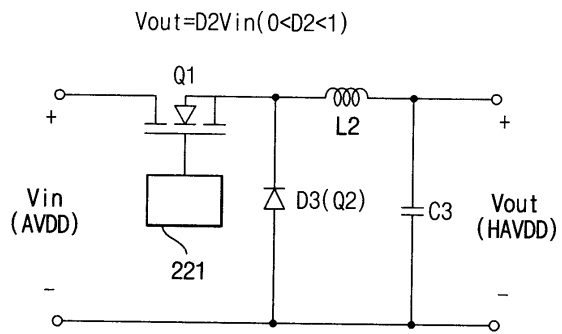
도면4c



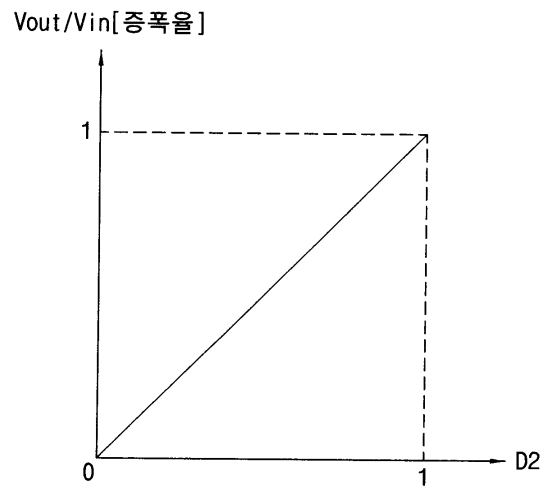
도면5a



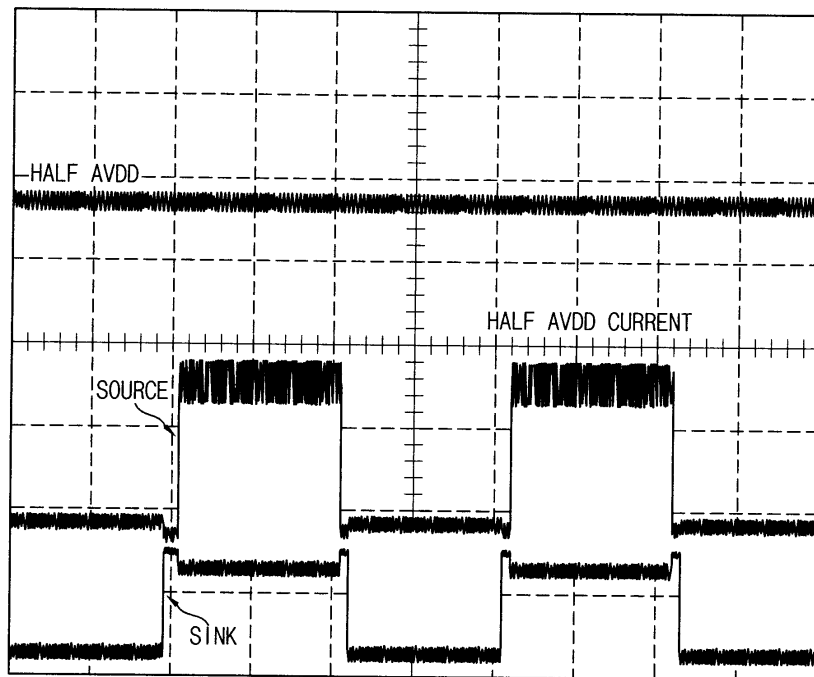
도면5b



도면5c



도면6



专利名称(译)	电源电路和具有该电路的液晶显示装置		
公开(公告)号	KR1020110084677A	公开(公告)日	2011-07-26
申请号	KR1020100004350	申请日	2010-01-18
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE JONG JAE 이종재 LEE CHANG SOO 이창수		
发明人	이종재 이창수		
IPC分类号	G09G3/20 G09G G09G3/36		
CPC分类号	G09G2330/021 G09G3/3696 H02M3/155		
代理人(译)	PARK , YOUNG WOO		
其他公开文献	KR101611387B1		
外部链接	Espacenet		

摘要(译)

电源电路包括产生开/关控制信号的开关控制器，以及第一电源电压偏移，第一电源电压响应于开关控制器的驱动信号而连接，它连接在第一节点和第一开关形成之间第一节点之间的第一电流路径，第二开关响应于驱动电压形成第一节点之间的第二电流路径，第二电源电压移位连接在第一节点和第二电源电压之间，以及电容器其存储连接到第一节点的电感器并提供第二电压偏移的平均电压和第一电源电压偏移和平均电压，它与电感器并联连接。并且可以消除由于工作温度升高导致的驱动芯片的不可操作故障。

