



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년02월12일
(11) 등록번호 10-1827554
(24) 등록일자 2018년02월02일

(51) 국제특허분류(Int. Cl.)

G02F 1/1333 (2006.01) G02F 1/1335 (2006.01)
G02F 1/1339 (2006.01) G02F 1/1362 (2006.01)
G02F 1/1368 (2006.01) G06F 3/041 (2006.01)
G06F 3/042 (2006.01)

(21) 출원번호 10-2011-0010723

(22) 출원일자 2011년02월07일

심사청구일자 2016년02월04일

(65) 공개번호 10-2012-0090350

(43) 공개일자 2012년08월17일

(56) 선행기술조사문헌

US20090109202 A1

US20100053103 A1

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

김형걸

경기도 성남시 분당구 정자일로156번길 12, Time Bridge B-409 (정자동)

김용권

충청남도 천안시 서북구 시청로 73, 통일2차아파트 203동 801호 (불당동)

(뒷면에 계속)

(74) 대리인

특허법인 고려

전체 청구항 수 : 총 20 항

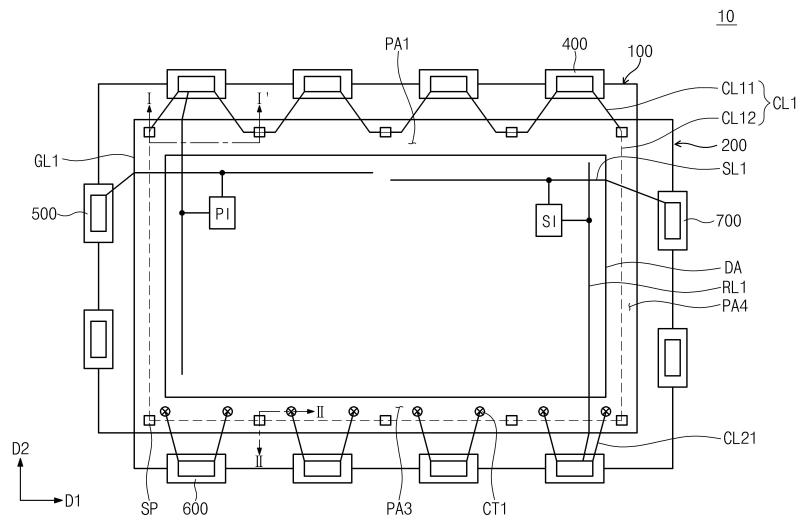
심사관 : 이희봉

(54) 발명의 명칭 표시장치

(57) 요약

표시장치에서, 제1 기관은 영상을 표시하는 화소들 및 외부로부터 수신한 공통전압을 전송하는 제1 배선을 포함한다. 제2 기관은 외부로부터 수신한 공통전압을 전달하는 제2 배선 및 제1 배선과 상기 제2 배선으로부터 상기 공통전압을 수신하는 공통전극을 포함한다. 도전성 스페이서들은 상기 제1 배선이 형성된 영역 중 일부에 대응하여 상기 제1 배선과 상기 공통전극 사이에 형성되고, 제1 배선을 상기 공통전극에 전기적으로 연결시킨다. 상술한 구조를 따르는 표시장치는 공통전압을 공통전극에 균일하게 제공할 수 있고, 상기 공통전압의 왜곡으로 인한 센싱 오류를 감소시킬 수 있다. 그 결과 센싱 정확도를 향상시킬 수 있다.

대표도



(72) 발명자

김희준

충청남도 아산시 탕정면 탕정면로 37, 삼성트라펠
리스 301동 1404호

김대철

경기도 화성시 동탄숲속로 103 경남 (능동, 동탄숲
속마을자연환경남아너스빌아파트)

정기훈

충청남도 천안시 서북구 쌍용17길 52, 현대4차아파
트 403동 1602호 (쌍용동)

박경호

충청남도 천안시 서북구 두정중3길 14 503호 (두정
동)

명세서

청구범위

청구항 1

제1 베이스 기관, 상기 제1 베이스 기관상에 형성된 영상을 표시하는 다수의 화소들 및 외부로부터 수신한 공통 전압을 전송하는 제1 배선을 포함하는 제1 기관;

상기 제1 기관에 대향하는 제2 베이스 기관, 외부로부터 수신한 상기 공통전압을 전달하는 제2 배선 및 상기 제1 배선과 상기 제2 배선으로부터 상기 공통전압을 수신하는 공통전극을 포함하는 제2 기관;

외부 신호를 센싱하여 센싱 신호들을 출력하는 다수의 센서들;

상기 제1 및 제2 기관 사이에 개재된 액정층; 및

상기 제1 배선과 상기 공통전극 사이에 형성되어 상기 제1 배선을 상기 공통전극에 전기적으로 연결시키는 도전성 스페이서를 포함하고,

상기 제2 배선과 상기 공통전극은 서로 상이한 층에 배치되는 표시장치.

청구항 2

제1항에 있어서, 상기 제1 베이스 기관은 상기 화소들이 형성되는 표시영역 및 상기 표시영역을 둘러싸는 제1 주변영역, 제2 주변영역, 제3 주변영역 및 제4 주변영역이 정의되고,

상기 제1 주변영역은 상기 화소들에 데이터 전압을 공급하는 데이터 구동회로가 구비된 영역이고, 상기 제3 주변영역은 제1 주변영역의 반대편에 위치한 영역이고, 상기 제2 주변영역은 상기 제1 주변영역의 일단부와 상기 제3 주변영역의 일단부를 연결하는 영역이고, 상기 제4 주변영역은 상기 제2 주변영역의 반대편에 위치한 영역인 것을 특징으로 하는 표시장치.

청구항 3

제2항에 있어서, 상기 제2 베이스 기관은 상기 제1 베이스 기관의 상기 제1 주변영역, 상기 제2 주변영역, 상기 제3 주변영역 및 상기 제4 주변영역에 일대일로 대응하는 제1 주변영역, 제2 주변영역, 제3 주변영역 및 제4 주변영역을 포함하고,

상기 제2 배선은 상기 제2 베이스 기관의 상기 제1 주변영역, 상기 제2 주변영역, 상기 제3 주변영역 및 상기 제4 주변영역 중 적어도 어느 한 영역에 형성된 것을 특징으로 하는 표시장치.

청구항 4

제3항에 있어서, 상기 제2 배선은 복수로 제공되는 것을 특징으로 하는 표시장치.

청구항 5

제4항에 있어서, 상기 제2 배선들 중 일부는 상기 제2 베이스 기관의 상기 제2 및 제4 주변영역에 형성되고, 제1 방향으로 연장된 것을 특징으로 하는 표시장치.

청구항 6

제5항에 있어서, 상기 제2 베이스 기관의 상기 제4 주변영역에 구비된 다수의 스캔 구동회로를 더 포함하고,

상기 제2 베이스 기관의 상기 제4 주변영역에 형성된 상기 제2 배선들의 일단부는 상기 스캔 구동회로들에 연결되며, 상기 제2 배선들 각각은 상기 스캔 구동회로들을 통해 상기 공통전압을 공급받는 것을 특징으로 하는 표시장치.

청구항 7

제6항에 있어서, 상기 제2 배선들 중 나머지는 상기 제2 베이스 기관의 상기 제1 주변영역에 형성되고, 상기 도

전성 스페이스에 의해 상기 제1 배선에 연결되어 상기 공통 전압을 수신하는 것을 특징으로 하는 표시장치.

청구항 8

제7항에 있어서, 상기 제2 베이스 기관의 상기 제1 주변영역에 형성된 상기 제2 배선들은 상기 제1 방향과 교차하는 제2 방향으로 연장된 것을 특징으로 하는 표시장치.

청구항 9

제4항에 있어서, 상기 제2 배선들은 상기 제2 베이스 기관의 상기 제3 주변영역에 형성된 것을 특징으로 하는 표시장치.

청구항 10

제9항에 있어서, 상기 제2 베이스 기관의 상기 제3 주변영역에 형성된 제2 배선들은 서로 이격되어 형성되고, 상기 제2 기관은 상기 제2 배선들 사이에 구비되고 상기 제2 배선들 및 상기 공통전극에 연결되어 상기 공통전극에 상기 공통전압을 인가하는 다수의 제3 배선들을 더 포함하는 것을 특징으로 하는 표시장치.

청구항 11

제10항에 있어서, 상기 제3 배선들은 상기 제2 베이스 기관의 상기 제3 주변영역에 형성된 상기 제2 배선들과 일대일로 대응하여 연결된 것을 특징으로 하는 표시장치.

청구항 12

제11항에 있어서, 상기 제2 배선들과 상기 제3 배선들은 동일층에 형성된 것을 특징으로 하는 표시장치.

청구항 13

제11항에 있어서, 상기 제2 베이스 기관의 상기 제3 주변영역에 형성된 제2 배선들은 상기 공통전극과 동일층에 형성된 것을 특징으로 하는 표시장치.

청구항 14

제3항에 있어서, 상기 제2 베이스 기관의 상기 제3 주변영역에 구비된 리드아웃 회로를 더 포함하고, 상기 제2 배선의 일단부는 상기 리드아웃 회로에 연결되며, 상기 제2 배선은 상기 리드아웃 회로를 통해 상기 공통전압을 공급받는 것을 특징으로 하는 표시장치.

청구항 15

제2항에 있어서, 상기 도전성 스페이스는 상기 제1 배선이 형성된 영역에 대응하여 배치된 것을 특징으로 하는 표시장치.

청구항 16

제15항에 있어서, 상기 도전성 스페이스는 복수로 제공되며, 상기 도전성 스페이스들은 상기 제1 베이스 기관의 상기 제1 및 제3 주변영역에 형성된 상기 제1 배선상에만 구비된 것을 특징으로 하는 표시장치.

청구항 17

제15항에 있어서, 상기 도전성 스페이스는 복수로 제공되며, 상기 도전성 스페이스들은 상기 제1 베이스 기관의 상기 제1 주변영역에 형성된 상기 제1 배선상에만 구비된 것을 특징으로 하는 표시장치.

청구항 18

제1항에 있어서, 상기 센서들은 제2 베이스 기관 상에 형성된 것을 특징으로 하는 표시장치.

청구항 19

제18항에 있어서, 각 센서는 스위칭 트랜지스터를 포함하고,

상기 스위칭 트랜지스터는 제2 베이스 기관상에 형성된 소스 전극, 상기 소스 전극과 이격하여 형성된 드레인 전극, 및 상기 소스 전극과 드레인 전극상에 형성된 게이트 전극을 포함하는 것을 특징으로 하는 표시장치.

청구항 20

제19항에 있어서, 상기 제2 배선은 상기 소스 전극 및 상기 드레인 전극과 동일층에 형성되고,

상기 제2 기관은 상기 스위칭 트랜지스터를 커버하고, 상기 제2 배선의 일부를 노출시키는 적어도 하나의 콘택홀을 갖는 절연층을 더 포함하고, 상기 제2 배선은 상기 콘택홀을 통해 상기 공통전극에 연결된 것을 특징으로 하는 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시장치에 관한 것으로, 더욱 상세하게는 센서들이 내장된 표시패널을 구비하는 표시장치에 관한 것이다.

배경 기술

[0002] 터치 패널을 갖는 영상표시장치는 키보드 및 마우스와 같이 영상표시장치에 연결되어 동작하는 별도의 입력 장치를 필요로 하지 않기 때문에 사용이 증대되고 있는 추세이다.

[0003] 최근에는 터치 패널이 액정표시장치에도 사용되고 있으며, 이 경우 터치 패널은 영상을 표시하는 액정표시패널의 상측에 구비되어 사용자로부터 소정의 입력을 받아 위치 정보를 검출한다. 그러나, 터치 패널이 액정표시패널과 별도의 패널로 구비되면 휘도 및 시야각과 같은 액정표시장치의 광학적 특성이 저하될 뿐만 아니라, 터치 패널의 두께만큼 액정표시장치의 전체적인 두께가 증가하게 된다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 목적은 공통전압의 왜곡을 방지하여 센싱 정확도를 향상시키기 위한 표시장치를 제공하는 것이다.

과제의 해결 수단

[0005] 본 발명에 따른 표시장치는 제1 기관, 제2 기관, 다수의 센서들, 액정층 및 다수의 도전성 스페이서를 포함한다.

[0006] 상기 제1 기관은 제1 베이스 기관, 다수의 화소들 및 제1 배선을 포함한다.

[0007] 상기 제1 베이스 기관은 상기 화소들이 형성되는 표시영역 및 상기 표시영역을 둘러싸고 정의된 제1 내지 제4 주변영역을 포함한다. 상기 다수의 화소는 상기 표시영역에 형성되고, 영상을 표시한다. 상기 제1 배선은 상기 제1 내지 제4 주변영역에 형성되고, 외부로부터 수신한 공통전압을 전송한다.

[0008] 상기 제2 기관은 제2 베이스 기관, 제2 배선 및 공통전극을 포함한다.

[0009] 상기 제2 베이스 기관은 상기 제1 베이스 기관에 대향하고, 상기 제1 베이스 기관의 제1 내지 제4 주변영역에 일대일로 대응하는 제1 내지 제4 주변영역을 포함한다. 상기 제2 배선은 상기 외부로부터 수신한 상기 공통전압을 전달하고, 상기 공통전극은 제1 배선과 상기 제2 배선으로부터 상기 공통전압을 수신한다. 상기 제2 배선은 상기 제2 내지 제4 주변영역 중 적어도 하나에 형성된다.

[0010] 상기 도전성 스페이서들은 상기 제1 배선이 형성된 영역 중 일부에 대응하여 상기 제1 배선과 상기 공통전극 사이에 형성되고, 상기 제1 배선을 상기 공통전극에 전기적으로 연결시킨다. 상기 센서들은 외부 신호를 센싱하여 센싱 신호들을 출력하고, 상기 액정층은 상기 제1 및 제2 기관 사이에 개재된다.

발명의 효과

[0011] 이와 같은 표시장치에 따르면, 상기 공통전압은 상기 제1 기관에 구비된 제1 배선뿐만 아니라, 상기 제2 기관에 구비된 상기 제2 배선에 의해서 상기 공통 전극에 공급된다. 또한, 상기 제2 배선 중 일부는 상기 표시장치의

단축방향으로도 형성될 수 있으므로, 상기 공통전압을 상기 공통전극이 형성된 전 영역에 균일하게 제공할 수 있다.

[0012] 그러므로, 상기 공통전압의 왜곡을 방지할 수 있어, 상기 공통전압의 왜곡으로 인한 센싱 오류를 감소시킬 수 있다. 그 결과 센싱 정확도를 향상시킬 수 있다.

도면의 간단한 설명

[0013] 도 1은 본 발명의 제1 실시예에 따른 표시장치의 평면도이다.

도 2는 도 1의 화소의 단면도이다.

도 3은 도 1의 센서의 단면도이다.

도 4는 도 1의 I-I'을 따른 단면도이다.

도 5는 도 1의 II-II'을 따른 단면도이다.

도 6은 본 발명의 제2 실시예에 따른 제2 기관의 평면도이다.

도 7은 도 6의 III-III'을 따른 단면도이다.

도 8은 도 6의 IV-IV'를 따른 단면도이다.

도 9는 본 발명의 제3 실시예에 따른 제2 기관의 평면도이다.

도 10은 도 9의 V-V'를 따른 단면도이다.

도 11은 본 발명의 제4 실시예에 따른 제2 기관의 평면도이다.

도 12는 본 발명의 제5 실시예에 따른 제2 기관의 평면도이다.

도 13은 본 발명의 제6 실시예에 따른 제2 기관의 평면도이다.

도 14는 본 발명의 제7 실시예에 따른 제2 기관의 평면도이다.

도 15는 본 발명의 제8 실시예에 따른 제2 기관의 평면도이다.

발명을 실시하기 위한 구체적인 내용

[0014] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0015] 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다. 첨부된 도면에 있어서, 구조물들의 치수는 본 발명의 명확성을 위하여 실제보다 확대하여 도시한 것이다. 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0016] 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 경우, 이는 다른 부분 "바로 위에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 층, 막, 영역, 판 등의 부분이 다른 부분 "아래에" 있다고 할 경우, 이는 다른 부분 "바로 아래에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 또한, 설명의 편의를 위해 표시 장치를 기준으로 이미지가 표시되는 방향을 '상부', '전방' 또는 '전면 방향', 그 반대 방향을 '하부', '후방' 또는 '배면 방향'으로 하여 설명한다.

[0017] 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다.

[0018] 도 1은 본 발명의 제1 실시예에 따른 표시장치의 평면도이고, 도 2는 도 1의 화소의 단면도이고, 도 3은 도 1의

센서의 단면도이다.

- [0019] 도 1, 도 2 및 도 3을 참조하면, 상기 표시장치(10)는 제1 기관(100), 제2 기관(200), 액정층(300), 데이터 구동회로(400), 게이트 구동회로(500), 리드아웃 회로(600), 스캔 구동회로(700), 도전성 스페이서들(SP)를 포함한다.
- [0020] 상기 제1 기관(100)은 제1 베이스 기관(110), 상기 제1 베이스 기관(110)에 구비된 다수의 게이트 라인들, 상기 다수의 게이트 라인들과 교차하는 다수의 데이터 라인들 및 상기 다수의 화소(P1)를 포함한다. 도 1에서는 설명의 편의상 제1 게이트 라인(GL1), 제1 데이터 라인(DL1)만을 도시하였다.
- [0021] 상기 제1 베이스 기관(110)은 유리 또는 플라스틱으로 이루어진 절연 기관이며, 일 예로, 상기 제1 베이스 기관(110)은 제1 방향(D1)으로 연장된 두 개의 변과, 상기 제1 방향(D1)과 교차되는 제2 방향(D2)으로 연장된 두 개의 변을 갖는 직사각형의 형태를 갖는다. 상기 제1 베이스 기관(110)은 상기 다수의 화소(P1)가 형성되는 표시영역(DA)과, 상기 표시영역(DA)을 둘러싸고 정의된 제1 내지 제4 주변영역(PA1~PA4)을 포함한다.
- [0022] 상기 게이트 라인들은 상기 제1 베이스 기관(110)에 형성되고, 상기 제1 방향(D1)으로 연장되며, 상기 게이트 구동회로(500)로부터 제공되는 게이트 신호를 상기 화소들(P1)로 전달한다. 상기 데이터 라인들은 상기 제1 베이스 기관(110)에 형성되고, 상기 제2 방향(D2)으로 연장되며, 상기 데이터 구동회로(400)로부터 제공되는 데이터 전압을 상기 화소들(P1)로 전달한다.
- [0023] 도 1에서는 상기 화소들(P1) 각각은 서로 동일한 구조를 가지므로, 여기서는 제1 게이트 라인(GL1) 및 제1 데이터 라인(DL1)에 연결된 하나의 화소에 대한 구성을 일 예로써 설명하기로 한다.
- [0024] 각 화소(P1)는 박막 트랜지스터(TFT) 및 화소전극(PE)을 포함한다. 상기 박막 트랜지스터(TFT)는 상기 제1 게이트 라인(GL1)으로부터 분기된 제1 게이트 전극(GE1), 상기 제1 게이트 전극(GE1)의 상부에 순차적으로 형성된 액티브층(114)과 오믹 콘택층(115), 상기 제1 데이터 라인(DL1)으로부터 분기되어 상기 오믹 콘택층(115)의 상부에 형성된 제1 소스 전극(SE1) 및 상기 화소 전극(PE)과 전기적으로 연결된 제1 드레인 전극(DE1)을 포함한다.
- [0025] 한편, 상기 제1 기관(100)은 상기 제1 베이스 기관(110)의 상부에 형성되어 상기 제1 게이트 전극(GE1)과 상기 게이트 라인들을 커버하는 게이트 절연막(113), 상기 게이트 절연막(113)의 상부에 순차적으로 형성되어 상기 제1 소스 및 제1 드레인 전극(SE1, DE1)과 상기 데이터 라인들을 커버하는 보호막(116) 및 유기 절연막(117)을 더 포함한다. 상기 화소 전극(PE)은 상기 유기 절연막(117)의 상면에 형성되고, 상기 보호막(116)과 상기 유기 절연막(117)이 부분적으로 제거되어 형성된 콘택홀(CH)을 통해 상기 제1 드레인 전극(DE1)과 전기적으로 연결된다.
- [0026] 상기 제1 베이스 기관(110)의 상기 제1 주변영역(PA1)에는 상기 데이터 구동회로(400)들이 구비된다. 상기 데이터 구동회로(400)들은 테이프 캐리어 패키지(TCP) 또는 칩온필름(COF)의 형태일 수 있다. 상기 데이터 구동회로(400)들은 상기 데이터 라인들과 데이터 인쇄회로기판(미도시)을 전기적으로 연결하고, 각 데이터 구동회로(400)는 상기 데이터 인쇄회로기판(미도시)으로부터 상기 데이터 제어 신호를 입력받아 상기 데이터 전압을 연결된 각 데이터 라인에 출력한다.
- [0027] 상기 제1 베이스 기관(110)의 상기 제2 주변영역(PA2)에는 상기 게이트 구동회로(500)들이 구비된다. 상기 게이트 구동회로(500)들은 테이프 캐리어 패키지(TCP)의 형태이거나, 상기 제1 베이스 기관(110)에 집적된 형태일 수 있다. 상기 게이트 구동회로(500)들은 상기 게이트 라인들과 게이트 인쇄회로기판(미도시)을 전기적으로 연결하고, 각 게이트 구동회로(500)는 상기 게이트 인쇄회로기판(미도시)으로부터 게이트 제어 신호를 입력받아 상기 게이트 신호를 연결된 각 게이트 라인에 출력한다.
- [0028] 상기 데이터 전압은 상기 게이트 신호에 동기되어 한 행의 박막 트랜지스터들이 턴-온 되는 시점에서 상기 데이터 라인들에 인가되고, 상기 박막 트랜지스터(TFT)를 통해 상기 화소전극(PE)에 인가된다. 한편, 후술할 공통전극(240)에는 직류형태의 공통전압이 인가된다. 따라서, 각 화소(P1)는 상기 공통전압과 상기 데이터 전압의 전위차에 의해 발생하는 전계에 의해 액정층(300)을 구동시키고, 이에 따른 광 투과율을 제어하여 영상을 표시할 수 있다.
- [0029] 상기 화소들에 상기 공통전압에 대하여 정극성을 갖는 상기 데이터 전압들이 계속해서 인가되는 경우 상기 액정층이 열화될 수 있다. 따라서, 상기 데이터 구동회로(400)는 극성반전신호에 응답하여 상기 공통전압에 대한 상기 데이터 전압들의 극성을 한 영상 프레임 단위로 반전시킬 수 있다.

- [0030] 한편, 상기 제2 기판(200)은 제2 베이스 기판(210), 상기 제2 베이스 기판에 구비된 다수의 스캔 라인들, 상기 다수의 스캔 라인들과 교차하는 다수의 리드아웃 라인들, 다수의 센서(S1) 및 공통전극(240)을 포함한다. 도 1에서는 상기 다수의 스캔 라인들 중 제1 스캔 라인(SL1)만을 도시하였고, 다수의 리드아웃 라인들 중 제1 리드아웃 라인(RL1)만을 도시하였다.
- [0031] 상기 제2 베이스 기판(210)은 유리 또는 플라스틱으로 이루어진 절연 기판이며, 일 예로, 상기 제2 베이스 기판(210)은 제1 방향(D1)으로 연장된 두 개의 변과, 상기 제1 방향(D1)과 교차되는 제2 방향(D2)으로 연장된 두 개의 변을 갖는 직사각형의 형태를 갖는다. 상기 제2 베이스 기판(210)은 상기 제1 베이스 기판(110)의 제1 내지 제4 주변영역(PA1~PA4)에 일대일로 대응하는 제1 내지 제4 주변영역(PA1~PA4)을 포함한다.
- [0032] 상기 스캔 라인들은 상기 제2 베이스 기판(210)에 형성되고, 상기 제1 방향(D1)으로 연장되며, 상기 스캔 회로(700)로부터 제공되는 스캔 신호를 상기 센서(S1)들로 전달한다. 상기 리드아웃 라인들은 상기 제2 베이스 기판(210)에 형성되고, 상기 제2 방향(D2)으로 연장되며, 대응하는 센서(S1)로부터 센싱 신호를 수신하여 리드아웃 회로(600)로 전달한다.
- [0033] 상기 센서들(S1) 각각은 서로 동일한 구조를 가지므로, 여기서는 제1 스캔 라인(SL1) 및 제1 리드아웃 라인(RL1)에 연결된 하나의 센서에 대한 구성을 일 예로써 설명하기로 한다.
- [0034] 도 2 및 도 3을 참조하면, 각 센서(S1)는 스위칭 트랜지스터(ST1) 및 센서 트랜지스터(ST2) 및 커패시터(Cs)를 포함한다. 상기 스위칭 트랜지스터(ST1)는 제2 소스 전극(SE2), 제2 드레인 전극(DE2), 반도체층(213) 및 제2 게이트 전극(GE2)을 포함한다.
- [0035] 상기 스위칭 트랜지스터(ST1)의 하부에는 광차단막(211)이 형성될 수 있다. 상기 광차단막(211)은 반도체층(213)이 빛에 반응하는 것을 막기 위해 형성된다. 상기 광차단막(211)은 금속으로 이루어질 수 있다. 상기 광차단막(211) 상에는 제1 절연막(212)이 형성되고, 상기 제1 절연막(212) 상에는 상기 제2 소스전극(SE2) 및 상기 제2 드레인 전극(DE2)이 서로 이격되어 형성된다. 도시하지 않았으나, 상기 제2 드레인 전극(DE2)은 상기 제1 리드아웃 라인(RL1)으로부터 분기되어 형성된다.
- [0036] 상기 제2 소스전극(SE2) 및 상기 제2 드레인 전극(DE2) 사이에는 반도체층(213)이 형성된다. 상기 반도체층(213)은 비정질 실리콘 또는 실리콘 게르마늄으로 이루어질 수 있다.
- [0037] 한편, 제2 절연막(214)은 상기 반도체층(213) 및 상기 제2 소스전극(SE2) 및 상기 제2 드레인 전극(DE2)을 커버한다. 상기 제2 절연막(214) 상에서, 상기 반도체층(213)이 형성된 영역에 대응하여 상기 제2 게이트 전극(GE2)이 형성된다. 도시하지 않았으나, 상기 제2 게이트 전극(GE2)은 상기 제1 스캔라인(SL1)으로부터 분기되어 형성된다.
- [0038] 상기 센서 트랜지스터(ST2)는 제3 소스 전극(SE3), 제3 드레인 전극(DE3), 반도체층(213) 및 제3 게이트 전극(GE3)을 포함한다. 상기 센서 트랜지스터(ST2)는 상기 스위칭 트랜지스터(ST1)와 동일한 구조를 가지며, 상기 제2 소스 전극(SE2)과 상기 제3 드레인 전극(DE3)은 서로 연결된다.
- [0039] 상기 커패시터(Cs)는 제1 전극(Cs1) 및 상기 제1 전극(Cs2)에 대향하여 형성된 제2 전극(Cs2)을 포함한다. 상기 제1 전극(Cs1)은 상기 제2 소스 전극(SE2) 및 상기 제3 드레인 전극(DE3)에 연결된다. 일 예로, 상기 제3 드레인 전극(DE3), 상기 제2 소스 전극(SE2) 및 상기 제1 전극(Cs1)은 일체로 형성될 수 있다. 상기 제2 전극(Cs2)은 상기 제2 절연막(214) 상에 상기 제1 전극(Cs1)과 대향하여 형성된다.
- [0040] 상기 센서 트랜지스터(ST2)는 외부로부터 입사되는 광을 센싱하고, 센싱된 광의 광량에 대응하는 센싱 신호를 출력한다. 상기 제3 게이트 전극(GE3)에는 바이어스 전압이 인가되고, 제3 소스 전극(SE3)에는 접지 전압이 인가된다. 도시하지 않았으나, 상기 표시장치(10)의 후면에는 적외선 등의 광을 출사하는 광원이 위치한다. 상기 광의 대부분은 상기 표시장치를 투과하나, 상기 제2 기판(200)의 상면에 물체가 있는 경우, 상기 물체에 의해 반사된 광은 상기 제2 기판(200)에 구비된 상기 센서 트랜지스터(ST2)를 통해 센싱될 수 있다. 즉, 상기 반사된 광은 상기 센싱 트랜지스터(ST2)의 반도체층(214)으로 입사되고, 상기 반사된 광의 광량에 따라 상기 센싱 트랜지스터(ST2)로부터 출력되는 포토 전류가 변화된다. 한편, 상기 센서 트랜지스터(ST2)로부터 출력된 상기 포토 전류에 의해 상기 커패시터(Cs)에 충전된 전압이 상승한다. 즉, 상기 센서 트랜지스터(ST1)로 입사되는 광의 광량이 증가할수록 상기 커패시터(Cs)에 충전된 전압은 증가할 것이다.
- [0041] 한편, 상기 제2 기판(200)은 상기 스위칭 트랜지스터(ST1), 센서 트랜지스터(ST2) 및 커패시터(Cs)의 상부에 형성되어 제3 절연막(215), 상기 제3 절연막(215)상에 형성된 블랙 매트릭스(220), 컬러필터 (230) 및 상기 블랙

매트릭스(220)와 상기 컬러필터(240) 상에 형성되는 공통전극(240)을 더 포함한다.

- [0042] 상기 컬러필터층(230)은 적색, 녹색 또는 청색 중 어느 하나의 색을 나타내며, 상기 각 화소 전극(PE)이 형성된 영역에 대응하여 형성되고, 상기 컬러필터(230) 사이에는 블랙 매트릭스(220)가 구비된다. 상기 공통전극(240)은 인듐 틴 옥사이드(ITO)와 같은 투명전극으로 형성될 수 있다. 상기 제2 베이스 기관(210)의 상기 제3 주변영역(PA3)에는 상기 스캔 구동회로(700)들이 구비된다. 상기 스캔 구동회로(700)들은 스캔 인쇄회로기판(미도시)과 상기 스캔 라인들을 전기적으로 연결한다. 상기 스캔 구동회로(700)들은 테이프 캐리어 패키지(TCP) 또는 칩-온-필름(COF)의 형태일 수 있다. 상기 각 스캔 구동회로(700)는 상기 스캔 인쇄회로기판(미도시)으로부터 센서 제어 신호를 입력받아 스캔 신호들을 생성하고, 이를 연결된 각 스캔 라인에 출력한다.
- [0043] 또한, 상기 제2 베이스 기관(210)의 상기 제4 주변영역(PA4)에는 상기 리드 아웃 회로(600)들이 구비된다. 상기 리드아웃 회로(500)들은 테이프 캐리어 패키지(TCP)의 형태이거나, 칩온필름(COF)의 형태일 수 있다. 각 리드아웃 회로(700)는 인쇄회로기판(미도시)으로부터 제공된 제어 신호들에 응답하여 상기 리드아웃 라인들로부터 수신된 센싱 전압들을 충전하였다가 소정 시점에 상기 충전된 전압들을 순차적으로 제어회로(미도시)로 제공한다.
- [0044] 상기 제어회로(미도시)는 스캔 신호가 발생된 시점 및 상기 수신된 전압을 근거로 상기 사용자가 손가락으로 터치한 지점의 2차원 좌표값을 생성한다.
- [0045] 설명의 편의상, 도 2 및 도 3에서는 상기 화소들(P1)과 상기 센서들(S1)이 다른 위치에 구비된다는 가정하에서 설명하였으나, 이에 한정되는 것은 아니고, 상기 화소들(P1) 및 상기 센서들(S1)은 서로 대향하는 위치에 형성될 수 있다.
- [0046] 도 4는 도 1의 I-I'을 따른 단면도이고, 도 5는 도 5는 도 1의 II-II'을 따른 단면도이다.
- [0047] 도 1, 도 4 및 도 5를 참조하면, 상기 제1 배선(CL1)은 상기 데이터 구동회로(400)들로부터 공통전압을 입력받고, 상기 제1 베이스 기관(110)의 제1 내지 제4 주변영역(PA1~PA4)에 형성된다. 구체적으로, 상기 제1 배선(CL1)은 상기 제1 주변영역(PA1)에서 인접한 두 개의 데이터 구동회로(400)의 일단부들에 연결되어 U자 형태로 형성된 다수의 제1 서브배선들(CL11)과, 상기 제2 내지 제4 주변영역(PA2~PA4)에 걸쳐서 U자 형태로 형성된 제2 서브배선(CL12)을 포함한다. 상기 제1 서브배선들(CL11) 및 상기 제2 서브배선(CL12)은 상기 데이터 라인들과 동일층에서 상기 데이터 라인들과 이격되어 형성되며, 상기 게이트 라인들과 상기 게이트 절연막(113)에 의해 절연된다.
- [0048] 상기 도전성 스페이서(SP)들은 상기 제1 배선(CL1)과 상기 공통전극(240) 사이에 형성된다. 또한, 상기 도전성 스페이서(SP)들은 상기 제1 배선(CL1)과 대응하는 영역에 부분적으로 형성된다. 구체적으로, 상기 제1 주변영역(PA1)에서 상기 도전성 스페이서(SP)들은 상기 제1 서브 배선들(CL11)상에 형성된다. 도 1에서 상기 도전성 스페이서(SP)들은 제1 서브배선들(CL11)에 대응하여 하나씩 형성되어 있으나 이에 한정되는 것은 아니고 각 제1 서브배선(CL11)에 대응하여 복수의 도전성 스페이서(SP)들이 형성될 수도 있다.
- [0049] 또한, 상기 제3 주변영역(PA3)에서 상기 도전성 스페이서(SP)들은 상기 제2 서브 배선들(CL12)상에 형성될 수 있다. 이 때, 상기 도전성 스페이서(SP)들은 평면상에서 상기 리드아웃 회로(600)들 사이의 영역에 있는 상기 제2 서브 배선들(CL12)에 대응하여 형성될 수 있다. 도 1에서 상기 도전성 스페이서(SP)들은 상기 리드아웃들 사이의 영역에 하나씩 형성되어 있으나 이에 한정되는 것은 아니고, 복수의 도전성 스페이서(SP)들이 형성될 수도 있다. 상기 제1 주변영역(PA1)과 달리 상기 제3 주변영역(PA3)에서는 후술할 제2 배선에 의해 상기 공통전극에 공통전압이 공급될 수 있으므로, 상기 제2 서브배선들(CL12) 상에는 상기 도전성 스페이서(SP)들이 구비되지 않을 수도 있다.
- [0050] 상기 게이트 절연막(113), 상기 보호막(116) 및 상기 유기 절연막(143)은 상기 제1 서브배선(CL11) 및 상기 제2 서브배선(CL12)들을 노출하기 위해 부분적으로 제거되어 비아홀들을 형성한다. 상기 비아홀들은 상기 제1 도전성 스페이서가 형성될 영역과 대응하여 형성된다.
- [0051] 상기 제1 기관(100)은 상기 유기 절연막(117)상에 형성되어 상기 비아홀을 통해 상기 제1 서브 배선(CL11) 또는 상기 제2 서브배선(CL12)과 전기적으로 연결되는 다수의 콘택전극들(130)을 더 포함한다. 상기 도전성 스페이서(SP)들은 상기 각 콘택전극(130)의 상면에 형성되어 상기 콘택전극(130)과 전기적으로 연결된다. 따라서, 상기 공통전압은 상기 제1 서브배선(CL11) 및 상기 제2 서브 배선(CL12)으로부터 상기 콘택전극(130)과 상기 도전성 스페이서(SP)들을 통해 상기 공통전극(240)에 공급된다.
- [0052] 상기 제2 기관(200)은 상기 제2 베이스 기관(110)의 제3 주변영역(PA3)에 형성된 다수의 제2 배선들(CL21)을 포

함한다. 상기 제2 배선들(CL21)은 상기 리드아웃 회로(600)들 각각의 일단부들에 연결되어 상기 공통전압을 제공받는다.

[0053] 일 예로, 상기 제2 배선들(CL21)은 상기 리드아웃 라인들과 동일층에 형성된다. 이 경우, 상기 제2 및 제3 절연막(214, 215), 블랙 매트릭스(220)는 상기 제2 배선들(CL21)의 일부를 노출시키는 제1 콘택홀(CT1)을 포함하고, 상기 제2 배선들(CL21)은 상기 제1 콘택홀(CT1)을 통해 상기 공통 전극(240)에 연결되어, 상기 공통전극(240)에 상기 리드아웃 회로(600)로부터 수신한 공통전압을 공급한다.

[0054] 상기 공통전극(240)을 형성하는 투명전극은 저항이 매우 크므로, 상기 공통전압을 공급하는 연결선이 많을수록 균일하게 제공할 수 있다. 상술한 구조에 따르면, 상기 공통전극(240)은 상기 제1 배선들(CL1) 및 상기 제2 배선들(CL21)에 의해 공통전압을 수신할 수 있으므로, 공통전압을 상기 공통 전극이 형성된 전 영역에 걸쳐서 균일하게 제공할 수 있다. 또한, 상기 공통전압을 제공하는 포인트가 증가함에 따라, 상기 공통전압이 안정적으로 일정한 레벨을 갖게 제공되므로, 상기 공통전압의 왜곡에 의한 센싱 신호의 왜곡을 줄일 수 있고, 그 결과 센싱 감도를 향상시킬 수 있다.

[0055] 또한, 상기 제2 배선들(CL21)이 형성된 상기 제3 주변영역(PA3)에는 상기 도전성 스페이서(SP)를 구비하지 않을 수 있으므로, 상기 제1 기관(100)과의 쇼트 포인트를 줄일 수 있다.

[0056] 도 6은 본 발명의 제2 실시예에 따른 제2 기관의 평면도이고, 도 7은 도 6의 III-III'을 따른 평면도이며, 도 8은 도 6의 IV-IV'를 따른 평면도이다. 본 발명의 제2 실시예에서는 중복된 설명을 피하기 위하여 상기 제1 실시예와 다른 점을 위주로 설명한다. 또한, 상기 제1 실시예와 동일한 구성요소는 동일한 참조번호를 부여하고 구체적인 설명을 생략한다. 상기 제2 실시예에 따른 표시장치의 구성은 상기 제1 실시예와 동일하므로, 상기 제2 실시예에서는 상기 제2 기관의 구성을 위주로 설명한다.

[0057] 도 6, 도 7 및 도 8을 참조하면, 상기 제2 기관(201)은 제2 내지 제4 주변영역(PA2-PA4)에 형성된 제2 배선(CL2)을 포함한다. 상기 제2 배선(CL2)은 상기 제3 주변영역(PA3)에 형성된 다수의 제1 서브배선들(CL21) 및 상기 제2 및 제4 주변영역(PA2, PA4)에 형성된 제2 서브배선들(CL22)을 포함한다.

[0058] 상기 제1 서브배선들(CL21)과 상기 제2 서브배선들(CL22)은 상기 제1 리드아웃 라인(RL1)과 동일하게 상기 제1 절연막(212)상에 형성된다. 따라서, 상기 스캔 라인들과 상기 제1 절연막(212)에 의해 절연될 수 있다. 상기 제2 서브배선들(CL22)은 상기 제1 리드아웃(RL1) 라인과 동일한 물질로 형성될 수 있다. 또한, 상기 제2 서브배선들(CL22)은 상기 제1 서브배선들(CL21) 중 하나와 일체로 형성될 수 있다. 상기 제1 서브배선들(CL21)은 상기 각 리드아웃 회로(600)가 구비되는 영역까지 연장되어 형성된다. 상기 각 제1 서브배선(CL21) 상에는 상기 공통전극(240)과 동일한 층에 ITO 전극이 형성되며, 상기 ITO 전극 상에 구비된 전도성 접착제(250)에 의해 각 리드아웃회로(600)가 부착된다. 상기 리드아웃회로(600)는 칩-온 필름의 형태이고, 상기 리드아웃회로(600)는 구동칩(520)과 상기 각 제1 서브배선(CL21)으로 공통 전압을 전달하는 리드선(610)을 포함한다. 상기 제2 서브배선들(CL22)은 상기 제2 방향(D2)으로 연장된 막대 형상을 갖는다. 상기 제2 서브배선들(CL22)은 상기 제1 서브배선(CL21)을 통해 상기 리드아웃 회로(600)로부터 상기 공통전압을 수신한다. 상기 제2 및 제3 절연막(214, 215)는 상기 제2 서브배선들(CL22)의 일부를 노출시키는 다수의 제2 콘택홀(CT2)을 포함한다. 도 2에서 상기 제2 콘택홀들(CT2)은 상기 제2 방향(D2)을 따라 형성되지만, 이에 한정되는 것은 아니다. 상기 제2 콘택홀(CT2)을 통해 상기 제2 서브배선들(CL22)은 상기 공통 전극(240)과 연결된다.

[0059] 상술한 구조에 따르면, 상기 공통전극(240)은 상기 제1 배선들(CL1) 및 상기 제2 배선들(CL2)에 의해 공통전압을 수신할 수 있다. 또한, 상기 제2 실시예에서는 상기 제2 방향으로 형성된 상기 제2 서브배선들(CL2)을 더 포함하므로, 상기 제1 실시예에서보다 상기 공통전압을 더욱 더 안정적으로 공급할 수 있다. 또한, 상기 공통전압이 안정적으로 일정한 레벨을 갖게 제공되므로, 상기 공통전압의 왜곡에 의한 센싱 신호의 왜곡을 줄일 수 있고, 그 결과 센싱감도를 향상시킬 수 있다.

[0060] 또한, 상기 제1 서브배선들(CL21)이 형성된 상기 제3 주변영역(PA3)에는 상기 도전성 스페이서(SP)를 구비하지 않으므로, 상기 제1 기관(100)과의 쇼트 포인트를 줄일 수 있다.

[0061] 도 9는본 발명의 제3 실시예에 따른 제2 기관의 평면도이고, 도 10은 도 9의 V-V'을 따른 단면도이다. 본 발명의 제3 실시예에서는 중복된 설명을 피하기 위하여 상기 제1 및 제2 실시예와 다른 점을 위주로 설명한다. 또한, 상기 제1 및 제2 실시예와 동일한 구성요소는 동일한 참조번호를 부여하고 구체적인 설명을 생략한다. 상기 제3 실시예에서도 상기 제2 실시예와 마찬가지로 상기 제2 기관(202)의 구성을 위주로 설명한다.

[0062] 도 9 및 도 10을 참조하면, 상기 제2 실시예와 달리, 각 제1 서브배선(CL23)은 공통전극(240)과 동일한 층에 동

일한 물질로 형성된다. 상기 각 제1 서브배선(CL23)은 상기 공통전극(240) 및 상기 리드아웃 회로(600)의 하부에 구비된 ITO 전극과 일체로 형성된다.

[0063] 상기 리드아웃 회로(600)는 상기 제2 실시예와 동일한 방법으로 상기 ITO 전극 상에 전도성 접착제(250)에 의해 접착된다. 상기 리드아웃 회로(600)는 상기 ITO 전극을 통해 상기 제1 서브배선(CL23)으로 상기 공통전압을 인가한다. 상술한 대로, 상기 ITO 전극, 상기 제1 서브배선(CL23) 및 상기 공통전극(240)은 일체로 형성되므로, 상기 공통전압은 상기 공통 전극(240)에 직접적으로 인가된다. 상기 ITO 전극의 하부에는 상기 제2 서브 배선들(CL22)과 동일한 층에 형성된 패드 전극(PAD)이 구비될 수 있다.

[0064] 상기 제2 서브배선(CL22)은 상기 제2 콘택홀들(CT2)에 의해 상기 공통전극(240)에 연결된다. 상기 제2 서브배선들(CL22)은 상기 제1 서브배선(CL23)과 연결되어 있지 않으므로, 상기 제2 서브배선들(CL22)은 상기 공통전극(240)으로부터 상기 제2 콘택홀들(CT2) 중 일부를 통해 상기 공통 전압을 전달받고, 상기 제2 콘택홀들(CT2)을 통해 연결된 상기 공통전극(240)의 다른 부분으로 상기 공통 전압을 전달한다.

[0065] 상술한 구조에 따르면, 상기 제2 서브배선들(CL22)은 상기 공통전극(240)보다 저항이 낮은 물질로 구성되므로, 상기 제2 서브배선들(CL22)을 이용함으로써, 상기 공통전극(240)이 형성된 전 영역에 상기 공통 전압을 균일하게 전달할 수 있다. 따라서, 상기 공통전압의 왜곡에 의한 센싱 신호의 왜곡을 줄일 수 있고, 그 결과 터치패널의 센싱 감도를 향상시킬 수 있다.

[0066] 도 11은 본 발명의 제4 실시예에 따른 제2 기관의 평면도이다. 본 발명의 제4 실시예에서는 중복된 설명을 피하기 위하여 상기 제1 내지 제3 실시예와 다른 점을 위주로 설명한다. 또한, 동일한 구성요소는 동일한 참조번호를 부여하고 구체적인 설명을 생략한다.

[0067] 도 11을 참조하면, 상기 제2 배선(CL2)은 상기 제3 주변영역(PA3)에 형성된 다수의 제1 서브배선들(CL21), 상기 제2 및 제4 주변영역(PA2, PA4)에 형성된 상기 제2 서브배선들(CL22) 및 상기 제1 주변영역(PA1)에 형성된 제3 서브배선(CL24)을 포함한다.

[0068] 상기 제3 서브배선(CL24)은 상기 제1 방향(D1)으로 연장된 막대형상을 갖는다. 상기 도전성 스페이서(SP)에 의해 상기 제1 배선과 연결되어 상기 공통전압을 수신한다. 또한, 상기 제3 서브배선(CL24)은 제3 콘택홀(CT3)을 통해 상기 공통전극과 연결되어 상기 공통전극에 상기 공통전압을 공급한다.

[0069] 도시하지 않았으나, 상기 제3 서브배선들(CL24)은 상기 제1 및 제2 서브배선들(CL21, CL22)과 동일한 층에 형성될 수 있다. 이때, 상기 제3 콘택홀(CT3)은 상기 제2 콘택홀(CT2)과 동일하게 형성된다. 이에 한정되지 않고, 상기 제3 서브배선들(CL24)은 상기 센싱 트랜지스터(ST2)의 제3 게이트 전극(GE3)과 동일한 층에 형성될 수도 있다. 이 경우, 상기 제3 콘택홀(CT3)은 도 7의 상기 제3 절연막(215) 및 블랙 매트릭스(220)의 일부를 제거하여 형성된다.

[0070] 한편, 상기 제2 기관(203)은 인접한 상기 제1 서브배선들(CL21)의 사이에 형성된 다수의 제3 배선들(CL3)을 포함한다. 상기 제3 배선들(CL3)은 상기 제1 방향(D1)으로 연장되고, 블록 형태로 구비된다. 상기 제3 배선들(CL3)의 양단부는 상기 제1 서브배선들(CL21)에 연결되어 상기 제1 서브배선들(CL21)로부터 상기 공통전압을 공급받는다.

[0071] 도시하지 않았으나, 상기 제3 배선들(CL3)은 상기 제1 서브배선들(CL21)과 동일한 층에 형성되고, 상기 제2 서브배선들(CL23)과 마찬가지로 상기 제2 콘택홀(CT2)에 의해 상기 공통전극에 연결되어, 상기 공통전극(240)에 상기 공통전압을 공급한다.

[0072] 도 11에서는 상기 제3 서브배선(CL23)이 단일 배선으로 형성되어 있으나, 상기 제3 배선들(CL3)과 유사하게 블록단위의 형태를 가질 수도 있다.

[0073] 상술한 구조에 따르면, 상기 공통전극(240)은 상기 제1 배선들(CL1) 및 상기 제2 배선들(CL2)에 의해 공통전압을 수신할 수 있다. 또한, 상기 제2 실시예에서는 상기 제2 방향으로 형성된 상기 제2 서브배선들(CL2) 및 상기 제1 주변영역(PA1)에 형성된 제3 서브배선(CL23)을 더 포함하므로, 상기 제1 및 제2 실시예보다 상기 공통전압을 더욱 더 안정적으로 공급할 수 있다. 또한, 상기 공통전압이 안정적으로 일정한 레벨을 갖게 제공되므로, 상기 공통전압의 왜곡에 의한 센싱 신호의 왜곡을 줄일 수 있고, 그 결과 센싱감도를 향상시킬 수 있다.

[0074] 또한, 상기 제1 서브배선들(CL21)이 형성된 상기 제3 주변영역(PA3)에는 상기 도전성 스페이서(SP)를 구비하지 않으므로, 상기 제1 기관(100)과의 쇼트 포인트를 줄일 수 있다.

- [0075] 도 12는 본 발명의 제5 실시예에 따른 제2 기관의 평면도이다. 본 발명의 제5 실시예에서는 중복된 설명을 피하기 위하여 상기 제1 내지 제4 실시예와 다른 점을 위주로 설명한다. 또한, 동일한 구성요소는 동일한 참조번호를 부여하고 구체적인 설명을 생략한다.
- [0076] 도 12를 참조하면, 상기 제2 기관(204)은 상기 제3 주변영역(PA3)에 형성된 다수의 제1 서브배선들(CL23), 상기 제2 및 제4 주변영역(PA2, PA4)에 형성된 상기 제2 서브배선들(CL22) 및 상기 제1 주변영역(PA1)에 형성된 제3 서브배선(CL24)을 포함하는 상기 제2 배선(CL2) 및 상기 인접한 두 개의 리드아웃 회로(600)들 사이에 대응하는 영역에 형성된 다수의 제3 배선들(CL3)을 포함한다.
- [0077] 도시하지 않았으나, 상기 제1 서브배선들(CL23)은 상기 제3 실시예와 마찬가지로 상기 공통 전극(240) 및 상기 각 리드아웃 회로(600)의 하부에 구비된 ITO 전극과 일체로 형성된다. 따라서, 상기 공통전극(240)은 상기 제1 서브배선들(CL23)을 통해 직접적으로 상기 공통전압을 수신한다.
- [0078] 상기 제2 서브배선들(CL22) 및 상기 제3 서브배선들(CL24)은 상기 제2 콘택홀(CT2)을 통해 상기 공통 전극(240)과 연결된다. 상기 제3 실시예와 마찬가지로 상기 제2 서브배선들(CL22) 및 상기 제3 서브배선들(CL24)은 상기 제1 서브배선(CL23)과 다른 층에 형성된다. 또한, 상기 제2 서브배선들(CL22) 및 상기 제3 서브배선들(CL24)은 상기 공통전극(240)으로부터 상기 제2 콘택홀들(CT2) 중 일부를 통해 상기 공통 전압을 전달받고, 상기 제2 콘택홀들(CT2)을 통해 연결된 상기 공통전극(240)의 다른 부분으로 상기 공통 전압을 전달한다.
- [0079] 상술한 구조에 따르면, 상기 제2 및 제3 서브배선들(CL22, CL24)은 상기 공통전극(240)보다 저항이 낮은 물질로 구성되므로, 상기 제2 및 제3 서브배선들(CL22, CL24)을 이용함으로써, 상기 공통전극(240)이 형성된 전 영역에 상기 공통 전압을 균일하게 전달할 수 있다. 따라서, 상기 공통전압의 왜곡에 의한 센싱 신호의 왜곡을 줄일 수 있고, 그 결과 터치패널의 센싱 감도를 향상시킬 수 있다.
- [0080] 도 13는 본 발명의 제6 실시예에 따른 제2 기관의 평면도이다. 본 발명의 제6 실시예에서는 중복된 설명을 피하기 위하여 상기 제1 내지 제5 실시예와 다른 점을 위주로 설명한다. 또한, 동일한 구성요소는 동일한 참조번호를 부여하고 구체적인 설명을 생략한다.
- [0081] 도 13을 참조하면, 상기 제2 기관(205)은 상기 제3 주변영역(PA3)에 형성된 다수의 제1 서브배선들(CL21), 상기 제2 및 제4 주변영역(PA2, PA4)에 형성된 상기 제2 서브배선들(CL22) 및 상기 제1 주변영역(PA1)에 형성된 제3 서브배선(CL24)을 포함하는 상기 제2 배선(CL2) 및 상기 제1 서브배선들(CL21)의 사이에 형성된 다수의 제3 배선들(CL3)을 포함한다.
- [0082] 상기 제3 배선들(CL3)은 상기 제4 실시예와 마찬가지로 상기 제1 방향(D1)으로 연장된 블록형태를 갖는다. 상기 제4 실시예에서는 상기 제3 배선들을 통해 상기 제1 서브배선들(CL21)이 모두 연결된 형태였던 반면에, 본 실시예에서는 상기 제3 배선들(CL3)이 상기 제1 서브배선들(CL21)에 일대일로 대응하여 연결된다.
- [0083] 따라서, 상기 각 리드아웃회로(600)는 상기 각 제1 서브배선들(CL21)을 통해 상기 각 제3 배선들(CL3)에 공통 전압을 독립적으로 인가할 수 있다.
- [0084] 도 14는 본 발명의 제7 실시예에 따른 제2 기관의 평면도이다. 본 발명의 제7 실시예에서는 중복된 설명을 피하기 위하여 상기 제1 내지 제6 실시예와 다른 점을 위주로 설명한다. 또한, 상기 제1 내지 제6 실시예와 동일한 구성요소는 동일한 참조번호를 부여하고 구체적인 설명을 생략한다. 도 14를 참조하면, 상기 제2 기관(206)은 상기 제2 및 제4 주변영역들(PA2, PA4)에 형성된 제2 서브배선들(CL22)을 포함한다. 상기 제2 서브배선들(CL22)은 상기 제2 방향(D2)으로 연결되며, 상기 제2 콘택홀(CT2)을 통해 상기 공통전극에 연결되고, 상기 공통전극에 공통전압을 인가한다. 다만, 도시하지 않았으나, 상기 제2 서브배선들(CL22)은 상기 제2 실시예와 달리, 도전성 스페이서가 형성된 영역에 중첩적으로 형성되어 상기 제1 배선으로부터 공통전압을 공급받는다.
- [0085] 상술한 구조에 따르면, 상기 공통전극은 상기 제1 배선들(CL1) 및 상기 제2 서브배선들(CL22)에 의해 공통전압을 수신할 수 있으므로, 상기 공통전압을 더욱 더 안정적으로 공급받을 수 있다. 따라서, 상기 공통전극이 형성된 전 영역에 걸쳐서 상기 공통전압이 균일하게 공급된다. 또한, 상기 공통전압이 안정적으로 일정한 레벨을 갖게 제공되므로, 상기 공통전압의 왜곡에 의한 센싱 신호의 왜곡을 줄일 수 있고, 그 결과 센싱감도를 향상시킬 수 있다.
- [0086] 도 15는 본 발명의 제8 실시예에 따른 제2 기관의 평면도이다. 본 발명의 제7 실시예에서는 중복된 설명을 피하기 위하여 상기 제1 내지 제7 실시예와 다른 점을 위주로 설명한다. 또한, 상기 제1 내지 제7 실시예와 동일한 구성요소는 동일한 참조번호를 부여하고 구체적인 설명을 생략한다.

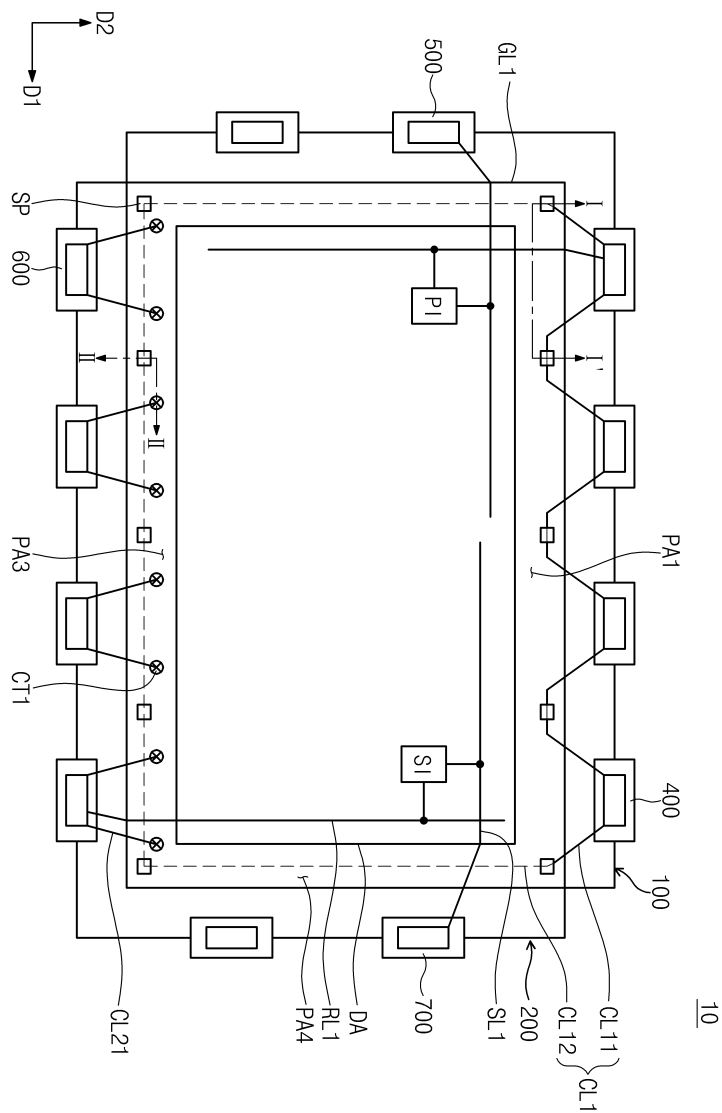
- [0087] 도 15를 참조하면, 상기 제2 기관(206)은 상기 제2 및 제4 주변영역들(PA2, PA4)에 형성된 제2 서브배선들(CL22)을 포함한다.
- [0088] 상기 제4 주변영역들(PA4)에 형성된 각 제2 서브배선(CL22)은 상기 제2 방향(D2)으로 연장된 다수의 블록형태를 갖는다. 상기 각 제2 서브배선(CL22)은 인접한 두 개의 스캔 구동회로(700) 사이에 구비되고, 제4 서브배선(CL25)을 통해 상기 각 스캔 구동회로(700)에 연결되어 공통전압을 전달받는다. 또한, 상기 각 제2 서브배선(CL22)은 상기 제2 콘택홀(CT2)을 통해 상기 공통전극(240)에 연결되어 상기 공통전극(240)에 공통전압을 인가한다.
- [0089] 상기 제4 서브배선들(CL25)이 상기 제2 서브배선들(CL22)에 일대일로 대응하여 연결된다. 따라서, 상기 각 스캔 구동회로(600)는 상기 각 제4 서브배선들(CL25)을 통해 상기 각 제2 서브배선들(CL22)에 공통 전압을 독립적으로 인가할 수 있다. 그러나 상기 제2 서브배선들(CL22)의 형태는 이에 한정되는 것은 아니고, 도 11의 상기 제3 배선들(CL3)과 마찬가지로 상기 제3 배선들을 통해 상기 제1 서브배선들(CL21)이 모두 연결된 형태를 가질 수 있다. 또한, 상기 제2 주변영역(PA2)에 형성된 제2 서브배선(CL22)도 상기 제4 주변영역(PA4)에 형성된 제2 서브배선들(CL22)과 마찬가지로 다수의 블록으로 이루어질 수 있다.
- [0090] 이상 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

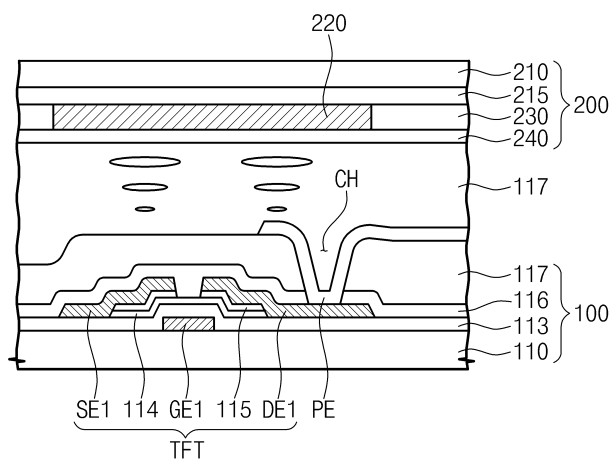
- [0091]
- | | | |
|-----------------|-----------------------------|--------------|
| 10: 표시장치 | 100: 제1 기관 | 200: 제2 기관 |
| 240: 공통전극 | S1: 센서 | P1: 화소 |
| GL1: 제1 게이트 라인 | DL: 제1 데이터라인 | SL1: 제1 스캔라인 |
| RL1: 제1 리드아웃 라인 | SP: 도전성 스페이서 | CL1: 제1 배선 |
| CL2: 제2 배선 | CT1, CT2, CT3: 제1 내지 제3 콘택홀 | |

도면

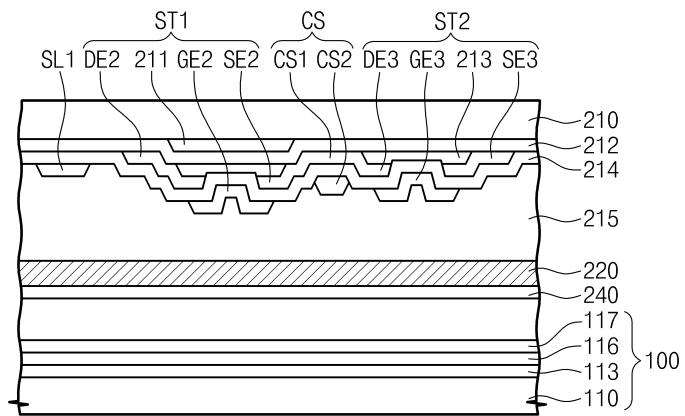
도면1



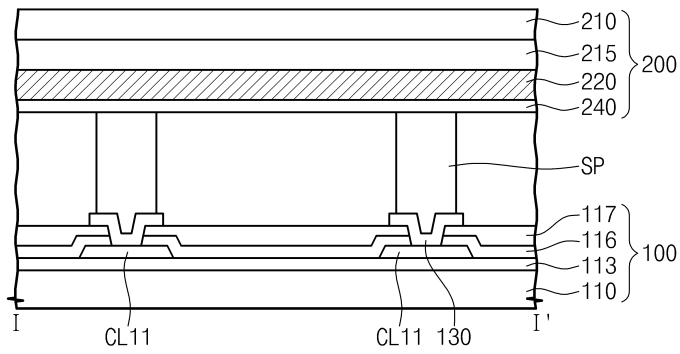
도면2



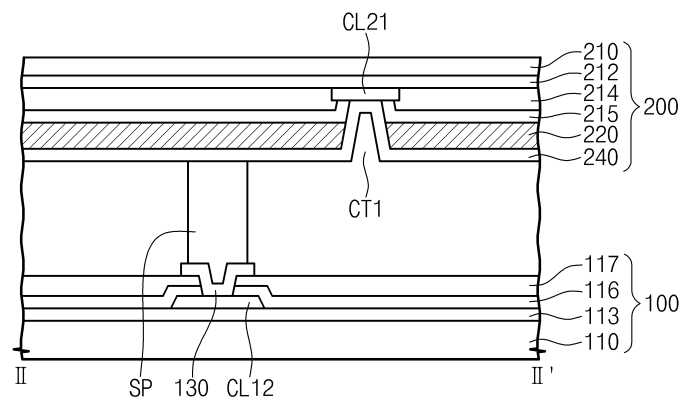
도면3



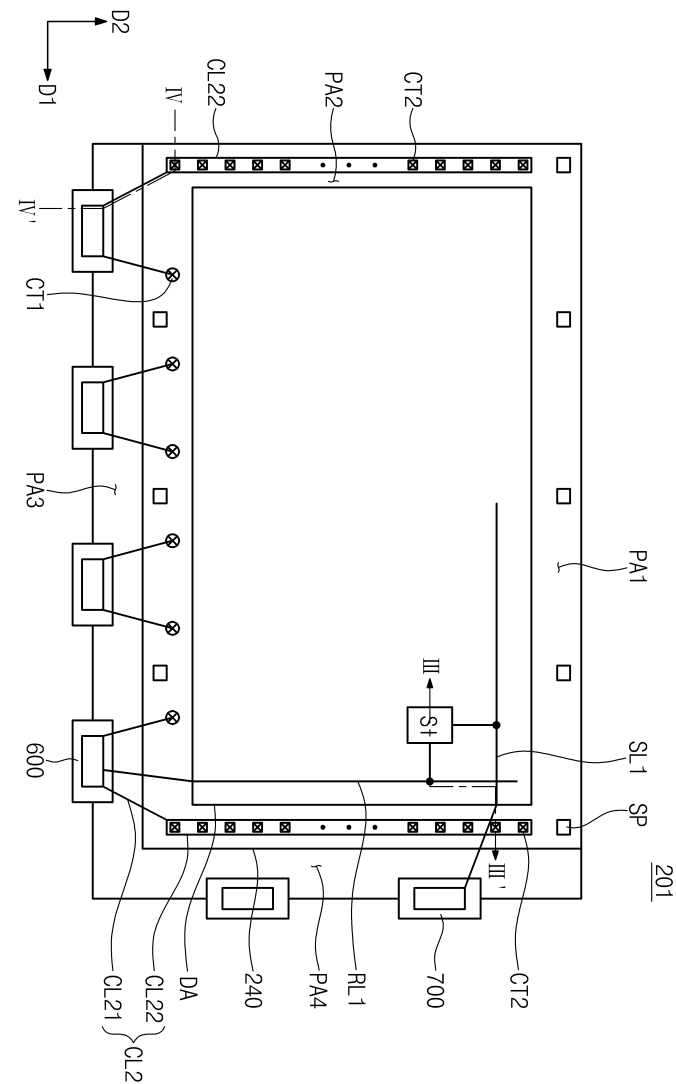
도면4



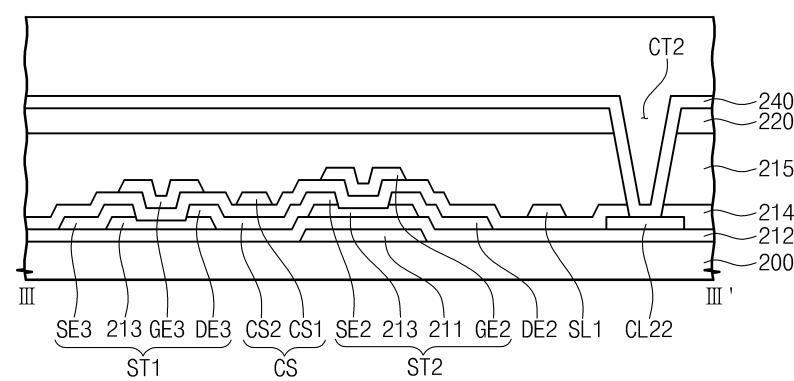
도면5



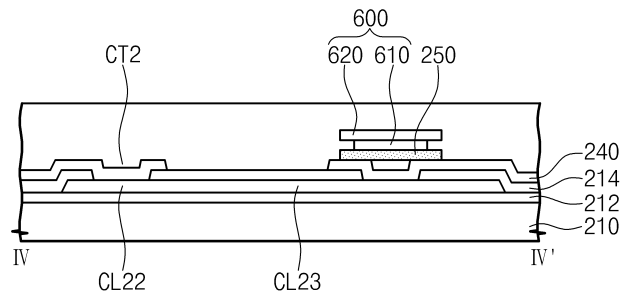
도면6



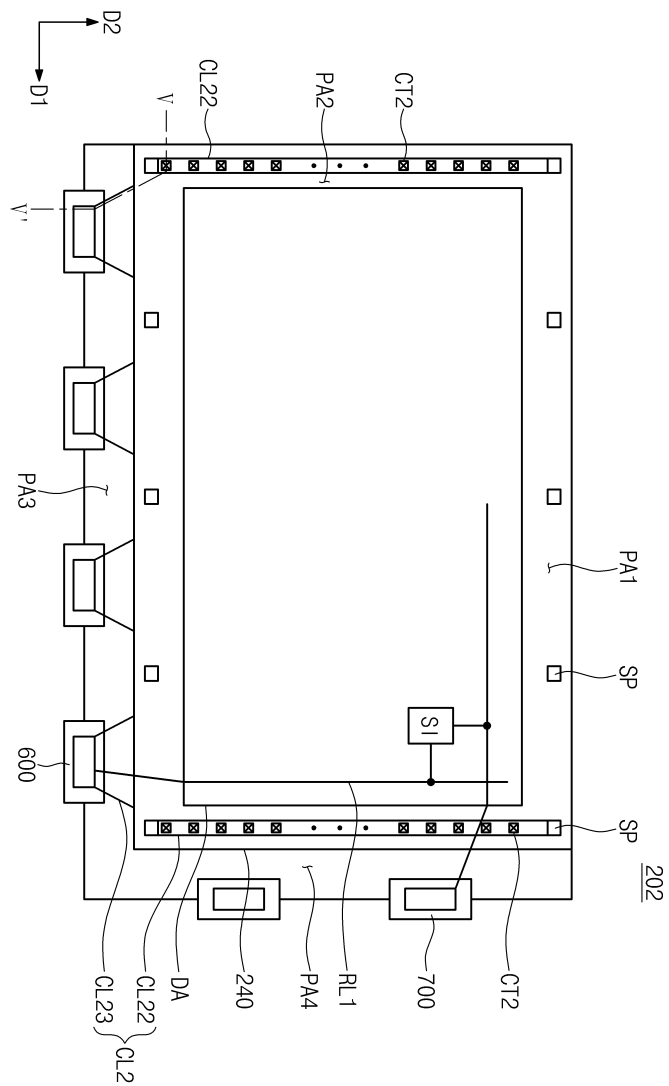
도면7



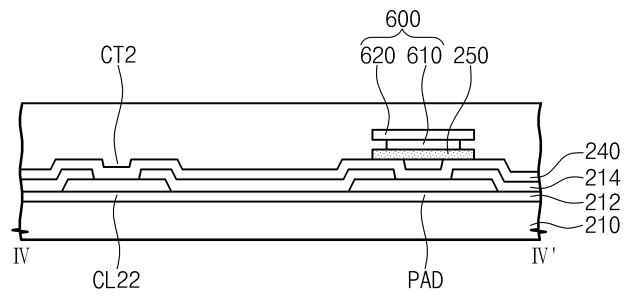
도면8



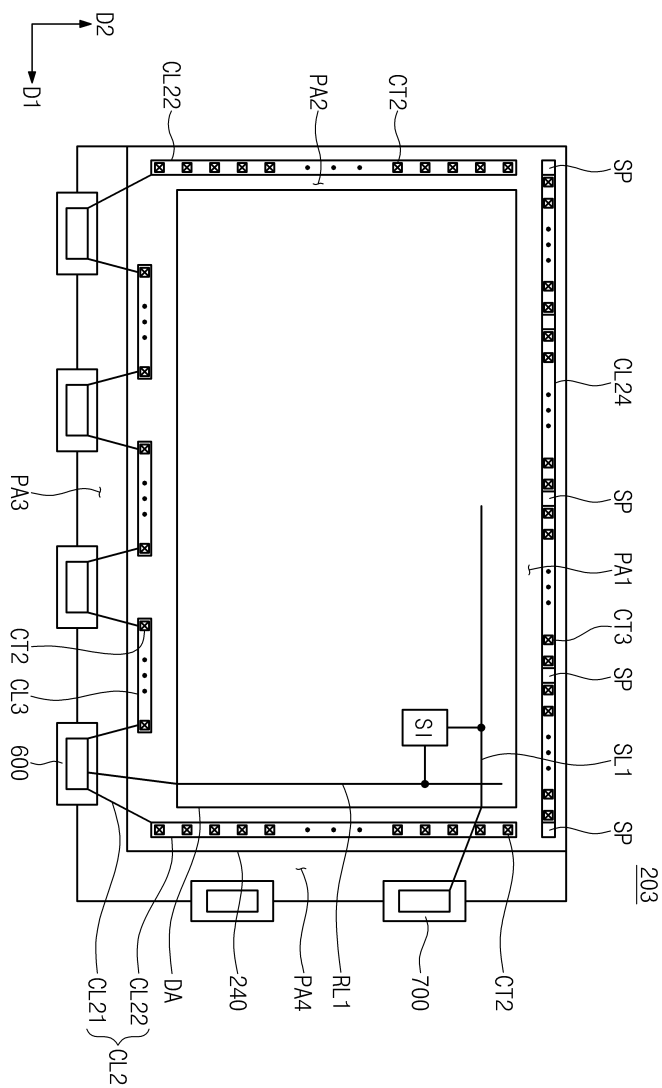
도면9



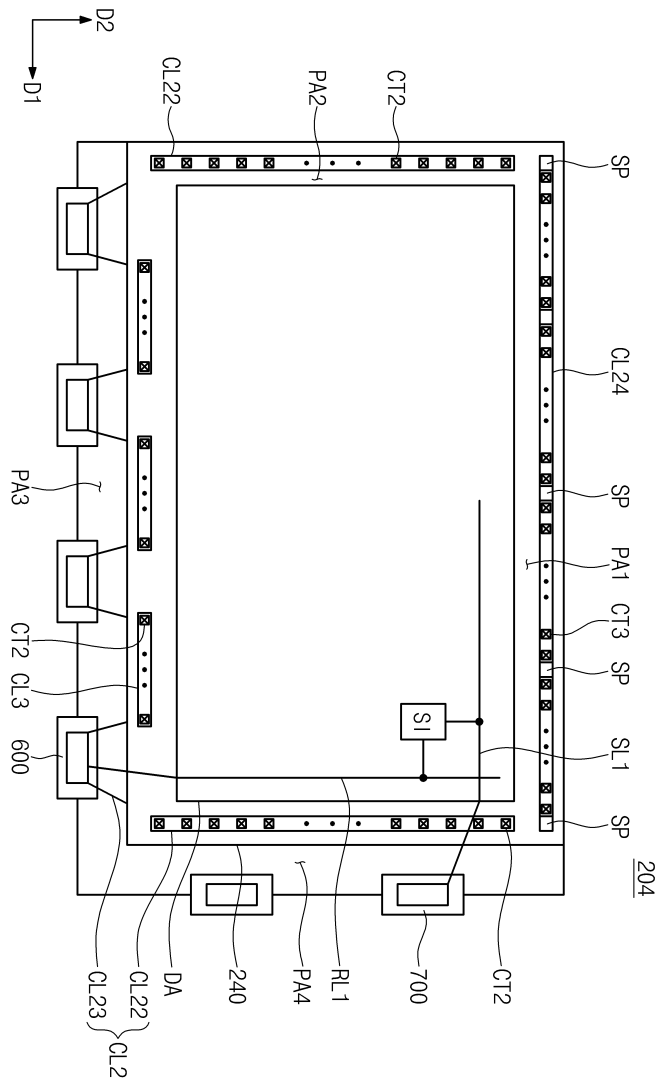
도면10



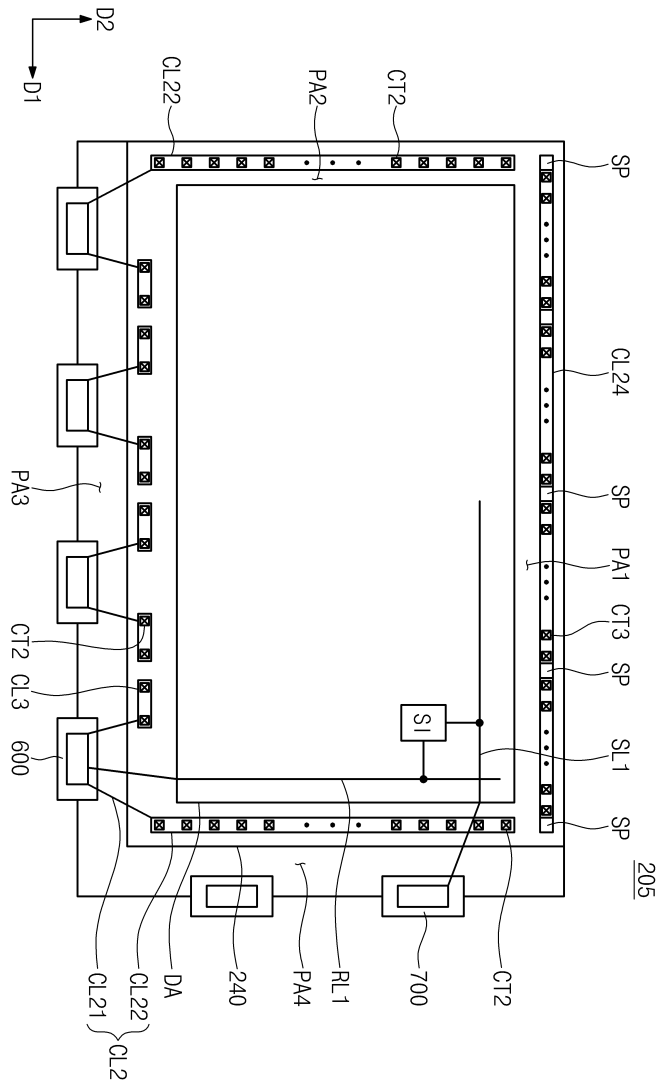
도면11



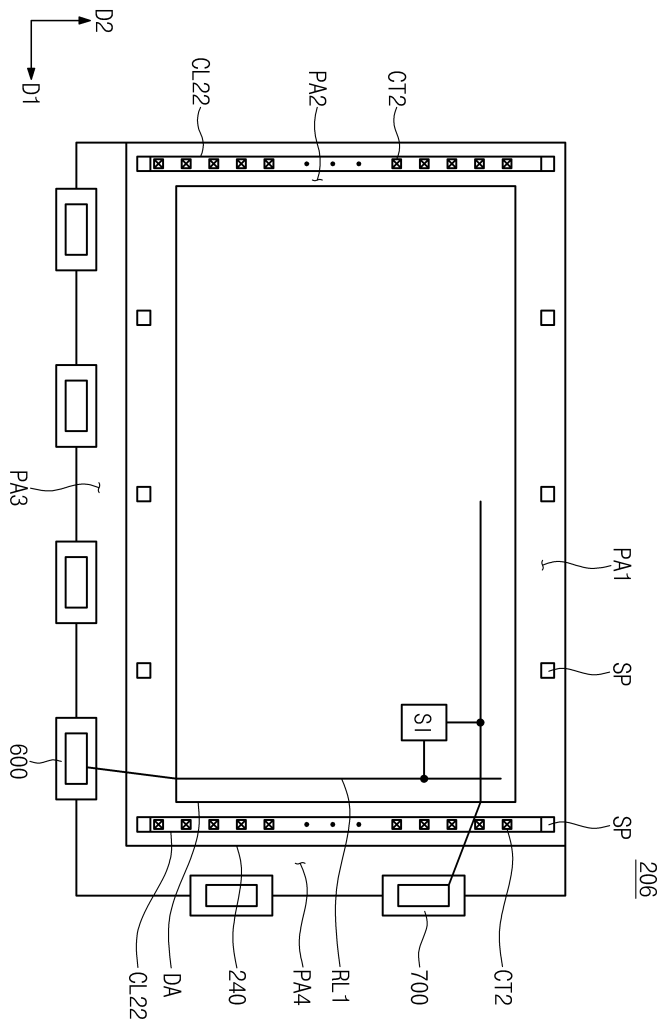
도면12



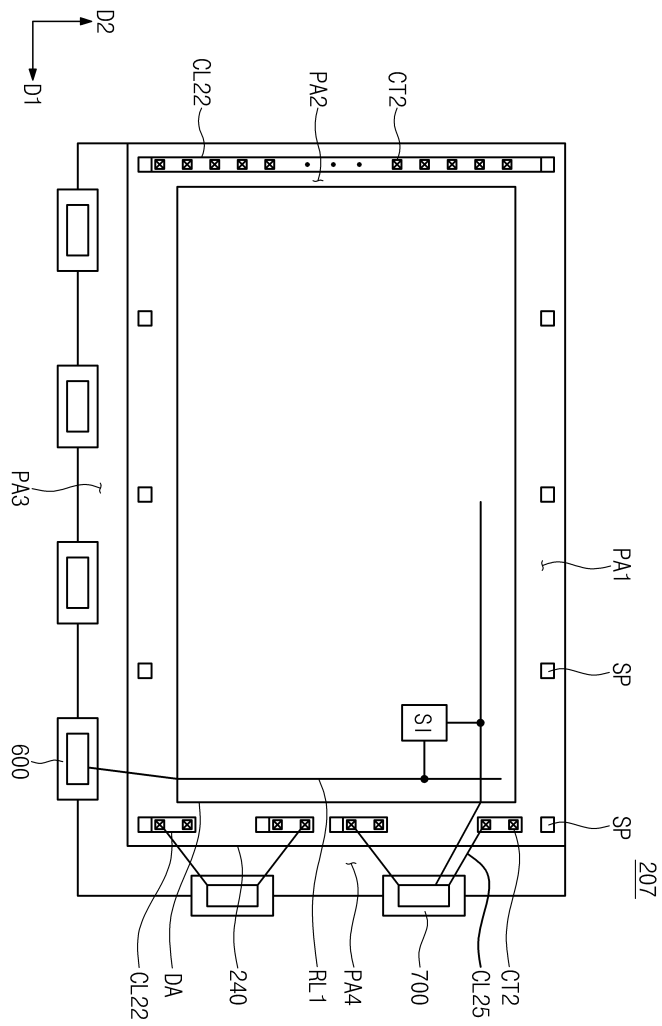
도면13



도면14



도면15



专利名称(译)	显示设备		
公开(公告)号	KR101827554B1	公开(公告)日	2018-02-12
申请号	KR1020110010723	申请日	2011-02-07
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM HYUNGGUEL 김형걸 KIM WOONGKWON 김웅권 KIM HEEJOON 김희준 KIM DAECHEOL 김대철 JEONG KI HUN 정기훈 PARK KYUNG HO 박경호		
发明人	김형걸 김웅권 김희준 김대철 정기훈 박경호		
IPC分类号	G02F1/1333 G02F1/1335 G02F1/1339 G02F1/1362 G02F1/1368 G06F3/041 G06F3/042		
CPC分类号	G02F1/13338 G02F1/1368 G02F1/136286 G02F1/1339 G02F1/133512 G02F1/133514 G06F3/0412 G06F3/0421		
其他公开文献	KR1020120090350A		
外部链接	Espacenet		

摘要(译)

在显示装置中，第一基板包括用于显示图像的像素和用于传输从外部接收的公共电压的第一布线。第二基板包括第二布线和用于传输从外部接收的公共电压的第一布线和用于从第二布线接收公共电压的公共电极。导电隔离物形成在第一布线和公共电极之间，对应于形成第一布线的区域的一部分，并且将第一布线电连接到公共电极。根据上述结构的显示装置可以均匀地向公共电极提供公共电压，并且可以减小由于公共电压的畸变引起的感测误差。结果，可以提高感测精度。专利10-1827554

