



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0139548
(43) 공개일자 2013년12월23일

(51) 국제특허분류(Int. Cl.)

G02F 1/1343 (2006.01)

(21) 출원번호 10-2012-0063087

(22) 출원일자 2012년06월13일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

정재훈

인천 부평구 부개2동 101-22 5/2

김훈

경기 안산시 상록구 사동 대우 푸르지오 7차 701
동 1604호

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

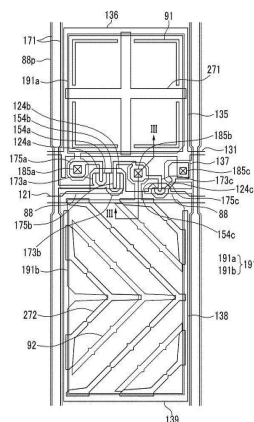
전체 청구항 수 : 총 22 항

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명의 한 실시예에 따른 액정 표시 장치는 제1 기판, 상기 제1 기판 위에 형성되어 있으며, 하나의 화소 영역에 배치되어 있는 제1 부화소 전극과 제2 부화소 전극을 포함하는 화소 전극, 상기 제1 기판과 마주하는 제2 기판, 상기 제2 기판에 형성되어 있는 공통 전극을 포함하고, 상기 제1 부화소 전극에 인가되는 전압과 상기 제2 부화소 전극에 인가되는 전압은 서로 다르고, 상기 제1 부화소 전극에 인가되는 전압에 대한 상기 제2 부화소 전극에 인가되는 상기 전압의 비는 약 0.76 내지 약 0.80일 수 있다.

대표도 - 도2



(72) 발명자

신철

경기 화성시 능동 우남퍼스트빌3차아파트 1012동
1706호

김가은

서울 성북구 석관동 261-190 2층

김수정

서울 용산구 갈월동 7-32, 남산 네오빌리지 B동
401호

신기철

경기 수원시 영통구 망포동 동수원엘지빌리지1차
101-2104

오호길

충남 아산시 탕정면 삼성크리스탈기숙사 가넷동
803호

한민주

서울특별시 도봉구 도봉2동 한신아파트111-125 12
5동 1701호

양단비

경기 군포시 산본2동 신안모란아파트 1153동1202호

홍지표

경기 평택시 합정동 참이슬아파트 103동 301호

특허청구의 범위

청구항 1

제1 기관,

제1 부화소 영역과 제2 부화소 영역을 포함하는 하나의 화소 영역에 배치되어 있으며, 상기 제1 부화소 영역에 배치되는 제1 부화소 전극과 상기 제2 부화소 영역에 배치되는 제2 부화소 전극을 포함하는 화소 전극,

상기 제1 기관과 마주하는 제2 기관,

상기 제2 기관에 형성되어 있는 공통 전극을 포함하고,

상기 제1 부화소 전극에 인가되는 전압과 상기 제2 부화소 전극에 인가되는 전압은 서로 다르고,

상기 제1 부화소 전극에 인가되는 전압에 대한 상기 제2 부화소 전극에 인가되는 상기 전압의 비는 약 0.76 내지 약 0.80인 액정 표시 장치.

청구항 2

제1항에서,

상기 제1 부화소 전극에 인가되는 전압에 대한 상기 제2 부화소 전극에 인가되는 상기 전압의 비는 약 0.77 내지 약 0.79인 액정 표시 장치.

청구항 3

제2항에서,

상기 제2 부화소 영역의 면적은 상기 제1 부화소 영역의 면적의 약 1.5배인 액정 표시 장치.

청구항 4

제3항에서,

상기 제1 기관과 상기 제2 기관 사이에 주입되어 있는 액정층을 더 포함하고,

상기 액정층의 액정 분자는 상기 화소 전극과 상기 공통 전극 사이에 전기장이 생성되지 않은 경우, 상기 제1 기관과 상기 제2 기관의 표면에 거의 수직을 이루도록 배열되어 있는 액정 표시 장치.

청구항 5

제4항에서,

상기 제1 기관과 상기 제2 기관 중 적어도 하나 위에 배치되어 있는 배향막을 더 포함하고,

상기 액정층과 상기 배향막 중 적어도 하나는 광반응 물질을 포함하는 액정 표시 장치.

청구항 6

제5항에서,

상기 공통 전극은 상기 제1 부화소 전극에 대응하는 영역에 배치되어 있는 십자 형태의 제1 절개부 가지는 액정 표시 장치.

청구항 7

제6항에서,

상기 제1 부화소 전극은 상기 제1 부화소 전극의 가장자리를 따라 형성되어 있는 제2 절개부를 가지는 액정 표시 장치.

청구항 8

제6항에서,

상기 제2 부화소 전극은 복수의 제3 절개부를 가지고, 상기 공통 전극은 상기 제2 부화소 전극에 대응하는 영역에 배치되어 있는 복수의 제4 절개부를 가지고,

상기 제3 절개부와 상기 제4 절개부는 서로 교대로 배치되어 있는 액정 표시 장치.

청구항 9

제1항에서,

상기 제2 부화소 영역의 면적은 상기 제1 부화소 영역의 면적의 약 1.5배인 액정 표시 장치.

청구항 10

제9항에서,

상기 제1 기관과 상기 제2 기관 사이에 주입되어 있는 액정층을 더 포함하고,

상기 액정층의 액정 분자는 상기 화소 전극과 상기 공통 전극 사이에 전기장이 생성되지 않은 경우, 상기 제1 기관과 상기 제2 기관의 표면에 거의 수직을 이루도록 배열되어 있는 액정 표시 장치.

청구항 11

제10항에서,

상기 제1 기관과 상기 제2 기관 중 적어도 하나 위에 배치되어 있는 배향막을 더 포함하고,

상기 액정층과 상기 배향막 중 적어도 하나는 광반응 물질을 포함하는 액정 표시 장치.

청구항 12

제11항에서,

상기 공통 전극은 상기 제1 부화소 전극에 대응하는 영역에 배치되어 있는 십자 형태의 제1 절개부 가지는 액정 표시 장치.

청구항 13

제12항에서,

상기 제1 부화소 전극은 상기 제1 부화소 전극의 가장자리를 따라 형성되어 있는 제2 절개부를 가지는 액정 표시 장치.

청구항 14

제12항에서,

상기 제2 부화소 전극은 복수의 제3 절개부를 가지고, 상기 공통 전극은 상기 제2 부화소 전극에 대응하는 영역에 배치되어 있는 복수의 제4 절개부를 가지고,

상기 제3 절개부와 상기 제4 절개부는 서로 교대로 배치되어 있는 액정 표시 장치.

청구항 15

제1항에서,

상기 제1 기관과 상기 제2 기관 사이에 주입되어 있는 액정층을 더 포함하고,

상기 액정층의 액정 분자는 상기 화소 전극과 상기 공통 전극 사이에 전기장이 생성되지 않은 경우, 상기 제1 기관과 상기 제2 기관의 표면에 거의 수직을 이루도록 배열되어 있는 액정 표시 장치.

청구항 16

제15항에서,

상기 제1 기관과 상기 제2 기관 중 적어도 하나 위에 배치되어 있는 배향막을 더 포함하고,

상기 액정층과 상기 배향막 중 적어도 하나는 광반응 물질을 포함하는 액정 표시 장치.

청구항 17

제16항에서,

상기 공통 전극은 상기 제1 부화소 전극에 대응하는 영역에 배치되어 있는 십자 형태의 제1 절개부를 가지는 액정 표시 장치.

청구항 18

제17항에서,

상기 제1 부화소 전극은 상기 제1 부화소 전극의 가장자리를 따라 형성되어 있는 제2 절개부를 가지는 액정 표시 장치.

청구항 19

제17항에서,

상기 제2 부화소 전극은 복수의 제3 절개부를 가지고, 상기 공통 전극은 상기 제2 부화소 전극에 대응하는 영역에 배치되어 있는 복수의 제4 절개부를 가지고,

상기 제3 절개부와 상기 제4 절개부는 서로 교대로 배치되어 있는 액정 표시 장치.

청구항 20

제1항에서,

상기 공통 전극은 상기 제1 부화소 전극에 대응하는 영역에 배치되어 있는 십자 형태의 제1 절개부 가지는 액정 표시 장치.

청구항 21

제20항에서,

상기 제1 부화소 전극은 상기 제1 부화소 전극의 가장자리를 따라 형성되어 있는 제2 절개부를 가지는 액정 표시 장치.

청구항 22

제20항에서,

상기 제2 부화소 전극은 복수의 제3 절개부를 가지고, 상기 공통 전극은 상기 제2 부화소 전극에 대응하는 영역에 배치되어 있는 복수의 제4 절개부를 가지고,

상기 제3 절개부와 상기 제4 절개부는 서로 교대로 배치되어 있는 액정 표시 장치.

명세서

기술분야

[0001] 본 발명은 액정 표시 장치에 관한 것이다.

배경기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극(field generating electrode)이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 방향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 이러한 액정 표시 장치 중에서도, 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치가 대비비가 크고 기준 시야각이 넓어서 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

[0004] 이러한 방식의 액정 표시 장치의 경우에는 측면 시인성을 정면 시인성에 가깝게 하기 위하여, 하나의 화소를 두 개의 부화소로 분할하고 두 부화소의 전압을 달리 인가함으로써 투과율을 다르게 하는 방법이 제시되었다.

[0005] 그러나, 이처럼 하나의 화소를 두 개의 부화소로 구분하고, 투과율을 다르게 하여 측면 시인성을 정면 시인성에 가깝게 하는 경우, 중간 계조에서 투과율이 저하되어, 화질이 저하되는 문제점이 발생하기도 한다.

발명의 내용

해결하려는 과제

[0006] 본 발명이 이루고자 하는 기술적 과제는 특정 계조에서 투과율 변화가 없거나, 투과율 변화가 커짐에 따라 화질이 저하되는 것을 방지하면서도 측면 시인성을 정면 시인성에 가깝게 할 수 있는 액정 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0007] 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 기판, 상기 제1 기판 위에 형성되어 있으며, 제1 부화소 영역과 제2 부화소 영역을 포함하는 하나의 화소 영역에 배치되어 있으며, 상기 제1 부화소 영역에 배치되는 제1 부화소 전극과 상기 제2 부화소 영역에 배치되는 제2 부화소 전극을 포함하는 화소 전극, 상기 제1 기판과 마주하는 제2 기판, 상기 제2 기판에 형성되어 있는 공통 전극을 포함하고, 상기 제1 부화소 전극에 인가되는 전압

과 상기 제2 부화소 전극에 인가되는 전압은 서로 다르고, 상기 제1 부화소 전극에 인가되는 전압에 대한 상기 제2 부화소 전극에 인가되는 상기 전압의 비는 약 0.76 내지 약 0.80일 수 있다.

[0008] 상기 제1 부화소 전극과 상기 제2 부화소 전극에 인가되는 상기 전압의 비는 약 0.77 내지 약 0.79일 수 있다.

[0009] 상기 제2 부화소 영역의 면적은 상기 제1 부화소 영역의 면적의 약 1.5배일 수 있다.

[0010] 상기 액정 표시 장치는 상기 제1 기판과 상기 제2 기판 사이에 주입되어 있는 액정층을 더 포함하고, 상기 액정층의 액정 분자는 상기 화소 전극과 상기 공통 전극 사이에 전기장이 생성되지 않은 경우, 상기 제1 기판과 상기 제2 기판의 표면에 거의 수직을 이루도록 배열될 수 있다.

[0011] 상기 액정 표시 장치는 상기 제1 기판과 상기 제2 기판 중 적어도 하나 위에 배치되어 있는 배향막을 더 포함하고, 상기 액정층과 상기 배향막 중 적어도 하나는 광반응 물질을 포함할 수 있다.

[0012] 상기 공통 전극은 상기 제1 부화소 전극에 대응하는 영역에 배치되어 있는 십자 형태의 제1 절개부 가질 수 있다.

[0013] 상기 제1 부화소 전극은 상기 제1 부화소 전극의 가장자리를 따라 형성되어 있는 제2 절개부를 가질 수 있다.

[0014] 상기 제2 부화소 전극은 복수의 제3 절개부를 가지고, 상기 공통 전극은 상기 제2 부화소 전극에 대응하는 영역에 배치되어 있는 복수의 제4 절개부를 가지고, 상기 제3 절개부와 상기 제4 절개부는 서로 교대로 배치될 수 있다.

발명의 효과

[0015] 본 발명의 실시예에 따른 액정 표시 장치는 하나의 화소를 두 개의 화소 전극으로 구분하고, 상대적으로 높은 전압이 인가되는 제1 부화소 전극에 인가되는 전압에 대한 상대적으로 낮은 전압이 인가되는 제2 부화소 전극에 인가되는 전압의 비를 약 0.76 내지 약 0.80, 보다 구체적으로 약 0.77 내지 약 0.79로 조절함으로써, 특정 계조에서 투과율 변화가 없거나, 투과율 변화가 커지는 것을 방지하여, 이에 따른 화질 저하를 방지하면서도 화질이 저하되는 것을 방지하면서도 측면 시인성을 정면 시인성에 가깝게 할 수 있다.

도면의 간단한 설명

[0016] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소의 등가 회로도이다.

도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 3은 도 2에 도시한 액정 표시 장치를 III-III 선을 따라 잘라 도시한 단면도이다.

도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 전기장 생성 전극의 한 기본 영역을 도시한 평면도이다.

도 5는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 전기장 생성 전극의 한 기본 영역을 도시한 평면도이다.

도 6은 본 발명의 한 실시예에 따른 액정 표시 장치의 전기장 생성 전극의 다른 한 기본 영역을 도시한 평면도이다.

도 7은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 한 화소의 등가 회로도이다.

도 8은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 9는 도 8의 액정 표시 장치를 IX-IX 선을 따라 잘라 도시한 단면도이다.

도 10은 본 발명의 한 실험예에 따른 계조 레벨에 따른 투과율을 나타내는 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0017] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0018] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할

때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

- [0019] 이제 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 도 1을 참고하여 간략하게 설명한다. 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- [0020] 도 1을 참고하면, 본 발명의 실시예에 따른 액정 표시 장치의 한 화소(PX)는 게이트 신호를 전달하는 게이트선(GL) 및 데이터 신호를 전달하는 데이터선(DL), 분압 기준 전압을 전달하는 기준 전압선(RL)을 포함하는 복수의 신호선, 그리고 복수의 신호선에 연결되어 있는 제1 스위칭 소자(Qa), 제2 스위칭 소자(Qb), 및 제3 스위칭 소자(Qc)와 제1 액정 축전기(C1ca) 및 제2 액정 축전기(C1cb)를 포함한다.
- [0021] 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)는 각각 게이트선(GL) 및 데이터선(DL)에 연결되어 있으며, 제3 스위칭 소자(Qc)는 제2 스위칭 소자(Qb)의 출력 단자 및 기준 전압선(RL)에 연결되어 있다.
- [0022] 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GL)에 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 제1 스위칭 소자(Qa)의 출력 단자는 제1 액정 축전기(C1ca)에 연결되어 있고, 제2 스위칭 소자(Qb)의 출력 단자는 제2 액정 축전기(C1cb) 및 제3 스위칭 소자(Qc)의 입력 단자에 연결되어 있다.
- [0023] 제3 스위칭 소자(Qc) 역시 박막 트랜지스터 등의 삼단자 소자로서, 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 제2 액정 축전기(C1cb)와 연결되어 있으며, 출력 단자는 기준 전압선(RL)에 연결되어 있다.
- [0024] 게이트선(GL)에 게이트 온 신호가 인가되면, 이에 연결된 제1 스위칭 소자(Qa), 제2 스위칭 소자(Qb), 그리고 제3 스위칭 소자(Qc)가 턴 온 된다. 이에 따라 데이터선(DL)에 인가된 데이터 전압은 턴 온 된 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)를 통해 각각 제1 부화소 전극(PEa) 및 제2 부화소 전극(PEb)에 인가된다. 이 때, 제1 부화소 전극(PEa) 및 제2 부화소 전극(PEb)에 인가된 데이터 전압은 서로 동일한 값으로 충전될 수 있다. 하지만, 본 발명의 실시예에 따르면, 제2 부화소 전극(PEb)에 인가되는 전압은 제2 스위칭 소자(Qb)와 직렬 연결되어 있는 제3 스위칭 소자(Qc)를 통해 분압이 된다. 따라서, 제2 부화소 전극(PEb)에 인가되는 전압은 제1 부화소 전극(PEa)에 인가되는 전압보다 더 작게 된다. 이 때, 제1 부화소 전극(PEa)에 인가되는 전압에 대한 제2 부화소 전극(PEb)에 인가되는 전압의 비는 약 0.76 내지 약 0.80, 보다 구체적으로 약 0.77 내지 약 0.79이고, 제2 부화소 전극(PEb)이 배치되는 제2 부화소 영역의 면적은 제1 부화소 전극(PEa)이 배치되는 제1 부화소 영역의 면적보다 크고, 제2 부화소 영역의 면적은 제1 부화소 영역의 면적의 약 1.5배일 수 있다.
- [0025] 이에 따라, 제1 액정 축전기(C1ca)에 충전된 전압과 제2 액정 축전기(C1cb)에 충전된 전압은 서로 달라지게 된다. 제1 액정 축전기(C1ca)에 충전된 전압과 제2 액정 축전기(C1cb)에 충전된 전압이 서로 다르므로 제1 부화소와 제2 부화소에서 액정 분자들이 기울어지는 각도가 다르게 되고, 이에 따라 두 부화소의 휘도가 달라진다. 따라서, 제1 액정 축전기(C1ca)에 충전되는 전압과 제2 액정 축전기(C1cb)의 충전되는 전압을 적절히 조절하면 측면에서 바라보는 영상이 정면에서 바라보는 영상에 최대한 가깝게 되도록 할 수 있고, 이에 따라 측면 시인성을 개선할 수 있다.
- [0026] 그러면, 도 2 및 도 3을 참고하여 도 1에서 도시한 실시예에 따른 액정 표시 장치의 구조에 대하여 설명한다. 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 3은 도 2에 도시한 액정 표시 장치를 III-III 선을 따라 잘라 도시한 단면도이다.
- [0027] 도 2 및 도 3을 참고하면, 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 그리고 이들 두 표시판(100, 200) 사이에 개재되어 있는 액정층(3)을 포함한다.
- [0028] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0029] 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기관(110) 위에 게이트선(121), 기준 전압선(131), 그리고 유지 전극(135, 136, 138, 139)이 형성되어 있다. 게이트선(121)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달한다.
- [0030] 게이트선(121)은 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c) 및 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(미도시)을 포함한다.
- [0031] 기준 전압선(131)은 게이트선(121)과 평행하게 뻗을 수 있으며, 확장부(137)를 가지며, 확장부(137)는 뒤에서 설명하는 제3 드레인 전극(175c)과 연결되어 있다.

- [0032] 기준 전압선(131)은 제1 부화소 전극(191a)을 둘러싸고 있는 제1 유지 전극(135, 136)을 포함할 수 있다.
- [0033] 제2 부화소 전극(191b)은 제2 유지 전극(138 및 139)으로 둘러 싸일 수 있다.
- [0034] 게이트선(121), 기준 전압선(131), 그리고 유지 전극(135, 136, 138, 139) 위에는 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0035] 게이트 절연막(140) 위에는 비정질 또는 결정질 규소 등으로 만들어질 수 있는 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c)가 형성되어 있다.
- [0036] 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c) 위에는 복수의 저항성 접촉 부재(ohmic contact)(164b)가 형성되어 있다. 반도체(154a, 154b, 154c)가 산화물 반도체인 경우, 저항성 접촉 부재는 생략될 수 있다.
- [0037] 저항성 접촉 부재 및 게이트 절연막(140) 위에는 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함하는 데이터선(171), 제1 드레인 전극(175a), 제2 드레인 전극(175b), 제3 소스 전극(173a) 및 제3 드레인 전극(175c)을 포함하는 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c)가 형성되어 있다.
- [0038] 제2 드레인 전극(175b)은 제3 소스 전극(173c)과 연결되어 있다.
- [0039] 제1 게이트 전극(124a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 제1 반도체(154a)와 함께 제1 박막 트랜지스터(Qa)를 형성하며, 박막 트랜지스터의 채널(channel)은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 반도체 부분(154a)에 형성된다. 이와 유사하게, 제2 게이트 전극(124b), 제2 소스 전극(173b), 및 제2 드레인 전극(175b)은 제2 반도체(154b)와 함께 제2 박막 트랜지스터(Qb)를 형성하며, 박막 트랜지스터의 채널은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이의 반도체 부분(154b)에 형성되고, 제3 게이트 전극(124c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 제3 반도체(Qc)와 함께 제3 박막 트랜지스터(Qc)를 형성하며, 박막 트랜지스터의 채널은 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이의 반도체 부분(154c)에 형성된다.
- [0040] 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c) 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 질화규소 또는 산화규소 따위의 무기 절연물로 만들어질 수 있는 하부 보호막(180p)이 형성되어 있다.
- [0041] 하부 보호막(180p) 위에는 색필터(도시하지 않음)가 위치한다. 색필터는 제1 박막 트랜지스터(Qa), 제2 박막 트랜지스터(Qb) 및 제3 박막 트랜지스터(Qc) 등이 위치하는 곳을 제외한 대부분의 영역에 위치한다.
- [0042] 색필터가 위치하지 않는 영역 및 색필터의 일부 위에는 차광 부재(light blocking member)(도시하지 않음)가 위치할 수 있다. 차광 부재는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다.
- [0043] 색필터 및 차광 부재 위에는 상부 보호막(180q)이 형성되어 있다. 상부 보호막(180q)은 색필터 및 차광 부재가 들뜨는 것을 방지하고 색필터로부터 유입되는 용제(solvent)와 같은 유기물에 의한 액정층(3)의 오염을 억제하여 화면 구동 시 초래할 수 있는 잔상과 같은 불량을 방지한다.
- [0044] 하부 보호막(180p), 차광 부재 및 상부 보호막(180q)에는 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)을 드러내는 제1 접촉 구멍(contact hole)(185a) 및 제2 접촉 구멍(185b)이 형성되어 있고, 하부 보호막(180p), 차광 부재 및 상부 보호막(180q), 그리고 게이트 절연막(140)에는 기준 전압선(131)의 확장부(137)와 제3 드레인 전극(175c)을 드러내는 제3 접촉 구멍(185c)이 형성되어 있다.
- [0045] 상부 보호막(180q) 위에는 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)을 포함하는 화소 전극(191), 그리고 차폐 전극선(88p)이 형성되어 있다. 화소 전극(191)은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수도 있다.
- [0046] 화소 전극(191)은 게이트선(121) 및 기준 전압선(131)을 사이에 두고 서로 분리되어, 화소 영역의 위와 아래에 배치되어 열 방향으로 이웃하는 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)을 포함한다. 즉, 하나의 화소 영역은 제1 부화소 전극(191a)이 배치되는 제1 부화소 영역과, 제2 부화소 전극(191b)이 배치되는 제2 부화소 영역을 포함하고, 제2 부화소 전극(191b)이 배치되는 제2 부화소 영역의 면적은 제1 부화소 전극(191a)이 배치되는 제1 부화소 영역의 면적보다 크고, 제2 부화소 영역의 면적은 제1 부화소 영역의 면적의 약 1.5배일 수 있다.
- [0047] 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 제1 접촉 구멍(185a) 및 제2 접촉 구멍(185b)을 통해 각기

제1 드레인 전극(175a) 및 제2 드레인 전극(175b)으로부터 데이터 전압을 인가 받는다. 데이터 전압이 인가된 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)은 상부 표시판(200)의 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자의 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층(3)을 통과하는 빛의 휘도가 달라진다.

- [0048] 차폐 전극선(88p)은 데이터선(171)을 따라 나란하게 뻗어 있고, 게이트선(121)을 향해 돌출된 차폐 전극(88)을 포함한다. 차폐 전극선(88p)의 일부는 기준 전압선(131)의 확장부(137)와 제3 드레인 전극(175c)을 드러내는 제3 접촉 구멍(185c)을 덮어, 기준 전압선(131)의 확장부(137)와 제3 드레인 전극(175c)을 전기적으로 연결할 수 있다.
- [0049] 이제, 상부 표시판(200)에 대하여 설명한다.
- [0050] 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(210) 위에 공통 전극(270)이 형성되어 있다.
- [0051] 그러나 본 발명의 다른 한 실시예에 따른 액정 표시 장치는 절연 기판(210) 위에 형성되어 있는 차광 부재 및 색필터를 포함할 수 있다.
- [0052] 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(도시하지 않음)이 형성되어 있으며 이들은 수직 배향막일 수 있다.
- [0053] 두 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란한 것이 바람직하다. 그러나, 편광자는 두 표시판(100, 200) 중 어느 하나의 바깥쪽 면에만 배치될 수도 있다.
- [0054] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 전기장이 없는 상태에서 입사광은 직교 편광자를 통과하지 못하고 차단된다.
- [0055] 액정층(3)과 배향막 중 적어도 하나는 광 반응성 물질, 보다 구체적으로 반응성 메소겐(reactive mesogen)을 포함할 수 있다.
- [0056] 공통 전극(270)은 제1 부화소 전극(191a)에 대응하는 영역에 형성되어 있는 십자 형태의 제1 절개부(271)를 가지고, 제1 부화소 전극(191a)은 가장자리를 따라 형성되어 있는 제2 절개부(91)를 가진다. 제2 부화소 전극(191b)은 복수의 제3 절개부(92)를 가지고, 공통 전극(270)은 제2 부화소 전극(191b)에 대응하는 영역에 형성되어 있는 복수의 제4 절개부(272)를 가진다. 이에 대하여, 뒤에서 보다 구체적으로 설명한다.
- [0057] 앞서 설명하였듯이, 데이터 전압이 인가된 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)은 상부 표시판(200)의 공통 전극(270)과 함께 전기장을 생성함으로써, 전기장이 없는 상태에서 두 전극(191, 270)의 표면에 대하여 수직을 이루도록 배향되어 있던 액정층(3)의 액정 분자가 두 전극(191, 270)의 표면에 대하여 수평한 방향을 향해 눕게 되고, 액정 분자의 눕는 정도에 따라 액정층(3)을 통과하는 빛의 휘도가 달라진다.
- [0058] 그러면, 도 4 내지 도 6을 참고하여, 본 실시예에 따른 액정 표시 장치의 전기장 생성 전극의 기본 영역에 대하여 설명한다. 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 전기장 생성 전극의 한 기본 영역을 도시한 평면도이다. 도 5는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 전기장 생성 전극의 한 기본 영역을 도시한 평면도이다. 도 6은 본 발명의 한 실시예에 따른 액정 표시 장치의 전기장 생성 전극의 다른 한 기본 영역을 도시한 평면도이다.
- [0059] 먼저 도 4를 참고하면, 전기장 생성 전극의 제1 기본 영역은 제1 부화소 전극(191a), 제1 부화소 전극(191a)과 마주보는 공통 전극(270)의 제1 절개부(271), 그리고 공통 전극(270)의 제1 절개부(271)를 둘러싸고 있는 제1 부화소 전극(191a)의 제2 절개부(91)로 이루어진다.
- [0060] 액정 표시 장치를 위에서 바라볼 때 공통 전극(270)의 제1 절개부(271)와 제1 부화소 전극(191a)의 가장자리에 의해 정의되는 기본 영역은 복수의 소영역(Da, Db, Dc, Dd)으로 구분될 수 있고, 복수의 소영역은 공통 전극(270)의 제1 절개부(271)를 기준으로 서로 대칭을 이룰 수 있다.
- [0061] 공통 전극(270)의 제1 절개부(271)는 평면 형태로 볼 때, 십자 형태를 가질 수 있으며, 제1 절개부(271)의 가장자리는 대응하는 제1 부화소 전극(191a)의 가장자리보다 돌출되어 있다.
- [0062] 제1 부화소 전극(191a)의 제2 절개부(91)는 제1 부화소 전극(191a)의 가장 자리를 따라 거의 사각형 고리 모양

으로 형성되어 있는데, 공통 전극(270)의 제1 절개부(271)의 끝 단에 대응하는 부분 주변에서는 끊어져 있다. 이처럼, 제1 부화소 전극(191a)에 형성되어 있는 제2 절개부(91)가 끊어져 있는 부분은 화소 전극의 연결부가 된다.

- [0063] 본 실시예에 따른 액정 표시 장치의 경우, 십자 형태의 절개부가 공통 전극에 형성된 것으로 설명하였지만, 전기장 생성 전극인 화소 전극과 공통 전극 중 적어도 하나에 형성될 수 있다. 구체적으로, 십자 형태의 절개부는 화소 전극에 형성될 수 있고, 화소 전극 및 공통 전극 모두에 형성될 수도 있다.
- [0064] 그러면, 도 5를 참고하여, 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 전기장 생성 전극의 한 기본 영역에 대하여 설명한다.
- [0065] 도 5를 참고하면, 본 실시예에 따른 전기장 생성 전극의 기본 영역은 도 4를 참고로 설명한 실시예에 따른 액정 표시 장치와 유사하다.
- [0066] 그러나, 앞서 설명한 도 4에 도시한 실시예와는 달리, 제1 부화소 전극(191a)의 제2 절개부(91)는 제1 부화소 전극(191a)의 가장자리를 따라 거의 사각형 고리 모양으로 형성되어 있는데, 제1 부화소 전극(191a)의 서로 다른 방향으로 뻗어 있는 가장자리가 만나는 네 개의 부분, 즉 제1 부화소 전극(191a)의 코너부분에 인접한 부분에서 끊어져 있다. 또한, 제1 부화소 전극(191a)의 제2 절개부(91)는 공통 전극(270)의 제1 절개부(271)와 일부 중첩한다.
- [0067] 액정층(3)에 전기장을 인가하면, 제1 부화소 전극(191a)의 가장자리와 공통 전극(270)의 십자형태의 제1 절개부(271)에 의한 프린지 필드에 의해, 액정층(3)의 액정 분자(31)들은 제1 부화소 전극(191a)의 서로 다른 방향으로 뻗어 있는 가장자리가 만나는 네 개의 부분으로부터 십자 형태의 공통 전극(270)의 제1 절개부(271)의 가운데 부분을 향하는 방향과 대략 평행하게 기울어지며, 전기장 생성 전극의 하나의 기본 영역에서 액정 분자(31)들이 기울어지는 방향은 총 네 방향이 된다. 이처럼, 액정 표시 장치의 한 기본 영역에서 액정 분자가 기울어지는 방향을 복수 개 형성함으로써, 액정 표시 장치의 시야각이 커지게 된다.
- [0068] 그러면, 도 6을 참고하여, 본 발명의 한 실시예에 따른 액정 표시 장치의 전기장 생성 전극의 다른 한 기본 영역에 대하여 설명한다.
- [0069] 도 6을 참고하면, 전기장 생성 전극의 제2 기본 영역은 제2 부화소 전극(191b), 제2 부화소 전극(191b)의 제3 절개부(92), 제2 부화소 전극(191b)과 마주보는 공통 전극(270), 그리고 공통 전극(270)의 제4 절개부(272)로 이루어진다.
- [0070] 제2 부화소 전극(191b)의 제3 절개부(92)와 공통 전극(270)의 제4 절개부(272)는 교대로 배치될 수 있다.
- [0071] 전기장 생성 전극의 제2 기본 영역은 제2 부화소 전극(191b)의 가장자리, 그리고 제2 부화소 전극(191b)의 제3 절개부(92) 및 공통 전극(270)의 제4 절개부(272)에 의해, 복수의 도메인으로 구분될 수 있다.
- [0072] 제2 부화소 전극(191b)의 제3 절개부(92)의 수와 공통 전극(270)의 제4 절개부(272)의 수는 변화 가능하다.
- [0073] 이처럼, 본 발명의 실시예에 따른 액정 표시 장치는 제1 부화소 전극(191a)에 의해 이루어지는 제1 기본 영역과 제2 부화소 전극(191b)에 의해 이루어지는 제2 기본 영역의 도메인을 서로 다르게 형성함으로써, 액정 표시 장치의 시야각을 넓힐 수 있다.
- [0074] 전기장 생성 전극의 제2 기본 영역의 면적은 전기장 생성 전극의 제1 기본 영역의 면적보다 넓으며, 전기장 생성 전극의 제2 기본 영역의 면적은 전기장 생성 전극의 제1 기본 영역의 면적의 약 1.5배일 수 있다.
- [0075] 그러면, 도 7 내지 도 9를 참고하여, 본 발명의 다른 한 실시예에 따른 액정 표시 장치에 대하여 설명한다. 도 7은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 한 화소의 등가 회로도이고, 도 8은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 9는 도 8의 액정 표시 장치를 IX-IX 선을 따라 잘라 도시한 단면도이다.
- [0076] 도 7을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 게이트선(121), 유지 전극선(125), 감압 게이트선(123), 그리고 데이터선(171)을 포함하는 신호선과 이에 연결된 화소(PX)를 포함한다.
- [0077] 화소(PX)는 제1, 제2 및 제3 스위칭 소자(Qa, Qb, Qc), 제1 및 제2 액정 축전기(Clca, Clcb), 제1 및 제2 유지 축전기(Csta, Cstb), 그리고 감압 축전기(Cstd)를 포함한다. 여기서 제1 스위칭 소자(Qa)와 제1 박막 트랜지스터(Qa), 제2 스위칭 소자(Qb)와 제2 박막 트랜지스터(Qb), 그리고 제3 스위칭 소자(Qc)와 제3 박막 트랜지스터

(Qc)는 각각 동일한 부호로 표시한다.

- [0078] 제1 및 제2 스위칭 소자(Qa, Qb)는 각각 게이트선(121) 및 데이터선(171)에 연결되어 있으며, 제3 스위칭 소자(Qc)는 감압 게이트선(123)에 연결되어 있다.
- [0079] 제1 및 제2 스위칭 소자(Qa, Qb)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(121)과 연결되어 있고, 입력 단자는 데이터선(171)과 연결되어 있으며, 출력 단자는 제1 및 제2 액정 축전기(C1ca, C1cb)와 제1 및 제2 유지 축전기(Csta, Cstb)와 각각 연결되어 있다.
- [0080] 제3 스위칭 소자(Qc) 역시 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 제어 단자는 감압 게이트선(123)과 연결되어 있고, 입력 단자는 제2 액정 축전기(C1cb)와 연결되어 있으며, 출력 단자는 감압 축전기(Cstd)와 연결되어 있다.
- [0081] 제1 및 제2 액정 축전기(C1ca, C1cb)는 각각 제1 및 제2 스위칭 소자(Qa, Qb)와 연결된 제1 및 제2 부화소 전극(191a, 191b)과 상부 표시판(200)의 공통 전극(270)이 중첩하여 이루어진다. 제1 및 제2 유지 축전기(Csta, Cstb)는 유지 전극(129)을 비롯한 유지 전극선(125)과 제1 및 제2 부화소 전극(191a, 191b)이 중첩하여 이루어진다.
- [0082] 감압 축전기(Cstd)는 제3 스위칭 소자(Qc)의 출력 단자와 유지 전극선(125)에 연결되어 있으며, 하부 표시판(100)에 구비된 유지 전극선(125)과 제3 스위칭 소자(Qc)의 출력 단자가 절연체를 사이에 두고 중첩되어 이루어진다.
- [0083] 그러면, 도 7에 도시한 액정 표시 장치의 구동 방법에 대하여 설명한다.
- [0084] 게이트선(121)에 게이트 온 신호가 인가되면, 이에 연결된 제1 스위칭 소자(Qa)와 제2 스위칭 소자(Qb)가 턴 온된다. 이에 따라 데이터선(171)에 인가된 데이터 전압은 턴 온된 제1 스위칭 소자(Qa)와 제2 스위칭 소자(Qb)를 통해, 제1 부화소 전극 및 제2 부화소 전극으로 인가된다. 이때, 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)에 인가된 데이터 전압의 크기는 같다. 따라서, 제1 및 제2 액정 축전기(C1ca, C1cb)에 충전된 전압은 동일하다. 그 후, 게이트선(121)에는 게이트 오프 신호가 인가되고, 감압 게이트선(123)에 게이트 온 신호가 인가되면, 제1 스위칭 소자(Qa)와 제2 스위칭 소자(Qb)는 턴 오프되고, 제3 스위칭 소자(Qc)는 턴 온된다. 그러면 제2 부화소 전극(191b)으로부터 제3 스위칭 소자(Qc)를 통해 감압 축전기(Cstd)로 전하가 이동한다. 그러면, 제2 액정 축전기(C1cb)의 충전 전압은 낮아지고, 감압 축전기(Cstd)가 충전된다. 제2 액정 축전기(C1cb)의 충전 전압은 감압 축전기(Cstd)의 정전 용량만큼 낮아지므로 제2 액정 축전기(C1cb)의 충전 전압은 제1 액정 축전기(C1ca)의 충전 전압보다 낮아진다.
- [0085] 제1 부화소 전극(191a)에 인가되는 전압에 대한 제2 부화소 전극(191b)에 인가되는 전압의 비는 약 0.76 내지 약 0.80, 보다 구체적으로 약 0.77 내지 약 0.79일 수 있다.
- [0086] 이 때, 두 액정 축전기(C1ca, C1cb)의 충전 전압은 서로 다른 감마 곡선을 나타내며 한 화소 전압의 감마 곡선은 이들을 합성한 곡선이 된다. 정면에서의 합성 감마 곡선은 가장 적합하도록 정해진 정면에서의 기준 감마 곡선과 일치하도록 하고 측면에서의 합성 감마 곡선은 정면에서의 기준 감마 곡선과 가장 가깝게 되도록 한다. 이와 같이 영상 데이터를 변환함으로써 측면 시인성이 향상된다.
- [0087] 그러면, 도 8 및 도 9를 참고하여, 도 7에 도시한 액정 표시 장치에 대하여 더욱 상세하게 설명한다
- [0088] 도 8 및 도 9를 참고하면, 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3) 및 표시판(100, 200) 바깥 면에 부착되어 있는 한 쌍의 편광자(도시하지 않음)를 포함한다.
- [0089] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0090] 절연 기판(110) 위에 복수의 게이트선(121), 복수의 감압 게이트선(123) 및 복수의 유지 전극선(125)을 포함하는 복수의 게이트 도전체가 형성되어 있다.
- [0091] 게이트선(121) 및 감압 게이트선(123)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달한다. 게이트선(121)은 위아래로 돌출한 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)을 포함하고, 감압 게이트선(123)은 위로 돌출한 제3 게이트 전극(124c)을 포함한다. 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)은 서로 연결되어 하나의 돌출부를 이룬다.

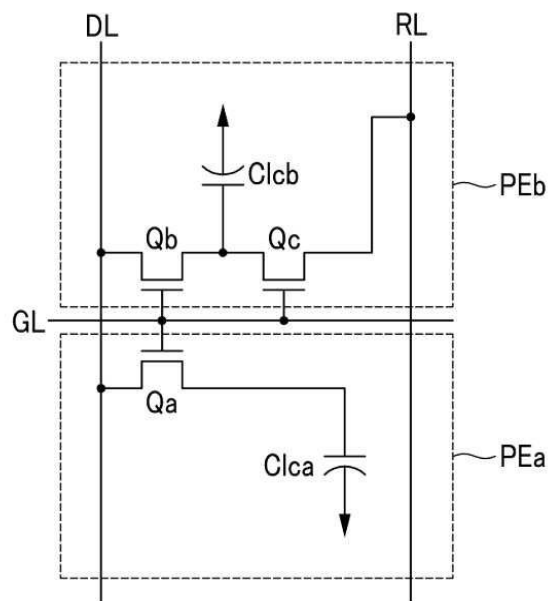
- [0092] 유지 전극선(125)도 주로 가로 방향으로 뻗어 있으며 공통 전압(Vcom) 등의 정해진 전압을 전달한다. 유지 전극선(125)은 용량 전극(126) 및 화소 전극(191)과 중첩하는 유지 전극(도시하지 않음)을 포함한다.
- [0093] 게이트 도전체(121, 123, 125) 위에는 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0094] 게이트 절연막(140) 위에는 비정질 또는 결정질 규소 등으로 만들어질 수 있는 복수의 반도체(154a, 154b, 154c)가 형성되어 있다. 반도체(154a, 154b, 154c)는 제1 및 제2 게이트 전극(124a, 124b)을 향하여 뻗어 나와 있으며 서로 연결되어 있는 제1 및 제2 반도체(154a, 154b), 그리고 제2 반도체(154b)와 연결된 제3 반도체(154c)를 포함한다. 제3 반도체(154c)는 연장되어 제4 반도체(157)를 이룬다.
- [0095] 반도체(154a, 154b, 154c) 위에는 복수의 저항성 접촉 부재(ohmic contact)(164b, 167)가 형성되어 있으며, 제1 반도체(154a) 위에는 제1 저항성 접촉 부재(도시하지 않음)가 형성되어 있고, 제2 반도체(154b) 및 제3 반도체(154c)위에도 각각 제2 저항성 접촉 부재(164b) 및 제3 저항성 접촉 부재(도시하지 않음)가 형성되어 있다. 제3 저항성 접촉 부재는 연장되어 제4 저항성 접촉 부재(167)를 이룬다.
- [0096] 저항성 접촉 부재(164b, 167) 위에는 복수의 데이터선(data line)(171), 복수의 제1 드레인 전극(175a), 복수의 제2 드레인 전극(175b), 그리고 복수의 제3 드레인 전극(175c)을 포함하는 데이터 도전체가 형성되어 있다.
- [0097] 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121) 및 감압 게이트선(123)과 교차한다. 각 데이터선(171)은 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)을 향하여 뻗어 있는 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함한다.
- [0098] 제1 드레인 전극(175a), 제2 드레인 전극(175b) 및 제3 드레인 전극(175c)은 넓은 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 포함한다. 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)의 막대형 끝 부분은 제1 소스 전극(173a) 및 제2 소스 전극(173b)으로 일부 둘러싸여 있다. 제2 드레인 전극(175b)의 넓은 한 쪽 끝 부분은 다시 연장되어 제3 소스 전극(173c)을 이룬다. 제3 드레인 전극(175c)의 넓은 끝 부분(177c)은 용량 전극(126)과 중첩하여 감압 축전기(Cstd)를 이루며, 막대형 끝 부분은 제3 소스 전극(173c)으로 일부 둘러싸여 있다.
- [0099] 제1/제2/제3 게이트 전극(124a/124b/124c), 제1/제2/제3 소스 전극(173a/173b/173c) 및 제1/제2/제3 드레인 전극(175a/175b/175c)은 제1/제2/제3 반도체(154a/154b/154c)와 함께 하나의 제1/제2/제3 박막 트랜지스터(thin film transistor, TFT)(Qa/Qb/Qc)를 이루며, 박막 트랜지스터의 채널(channel)은 각 소스 전극(173a/173b/173c)과 각 드레인 전극(175a/175b/175c) 사이의 각 반도체(154a/154b/154c)에 형성된다.
- [0100] 반도체(154a, 154b, 154c)는 소스 전극(173a, 173b, 173c)과 드레인 전극(175a, 175b, 175c) 사이의 채널 영역을 제외하고는 데이터 도전체(171, 175a, 175b, 175c) 및 그 하부의 저항성 접촉 부재(164b, 167)와 실질적으로 동일한 평면 모양을 가진다. 즉, 반도체(154a, 154b, 154c)에는 소스 전극(173a, 173b, 173c)과 드레인 전극(175a, 175b, 175c) 사이를 비롯하여 데이터 도전체(171, 175a, 175b, 175c)에 의해 가리지 않고 노출된 부분이 있다.
- [0101] 데이터 도전체(171, 175a, 175b, 175c) 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 질화규소 또는 산화규소 따위의 무기 절연물로 만들어질 수 있는 하부 보호막(180p)이 형성되어 있다.
- [0102] 하부 보호막(180p) 위에는 색필터(도시하지 않음)가 위치한다. 색필터는 제1 박막 트랜지스터(Qa), 제2 박막 트랜지스터(Qb) 및 제3 박막 트랜지스터(Qc) 등이 위치하는 곳을 제외한 대부분의 영역에 위치한다.
- [0103] 색필터가 위치하지 않는 영역 및 색필터(230)의 일부 위에는 차광 부재(light blocking member)(도시하지 않음)가 위치할 수 있다. 차광 부재는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다.
- [0104] 색필터 및 차광 부재 위에는 상부 보호막(180q)이 형성되어 있다. 상부 보호막(180q)은 색필터 및 차광 부재가 들뜨는 것을 방지하고 색필터로부터 유입되는 용제(solvent)와 같은 유기물에 의한 액정층(3)의 오염을 억제하여 화면 구동 시 초래할 수 있는 잔상과 같은 불량을 방지한다.
- [0105] 하부 보호막(180p), 차광 부재 및 상부 보호막(180q)에는 제1 드레인 전극(175a)의 넓은 끝 부분과 제2 드레인 전극(175b)의 넓은 끝 부분을 각각 드러내는 제1 접촉 구멍(185a) 및 제2 접촉 구멍(185b)이 형성되어 있다.
- [0106] 상부 보호막(180q) 위에는 복수의 화소 전극(191)이 형성되어 있다. 각 화소 전극(191)은 두 게이트선(121, 123)을 사이에 두고 서로 분리되어, 게이트선(121, 123)을 중심으로 화소 영역의 위와 아래에 배치되어 열 방향으로 이웃하는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 포함한다. 즉, 하나의 화소 영역은 제1 부화

소 전극(191a)이 배치되는 제1 부화소 영역과 제2 부화소 전극(191b)이 배치되는 제2 부화소 영역을 포함한다.

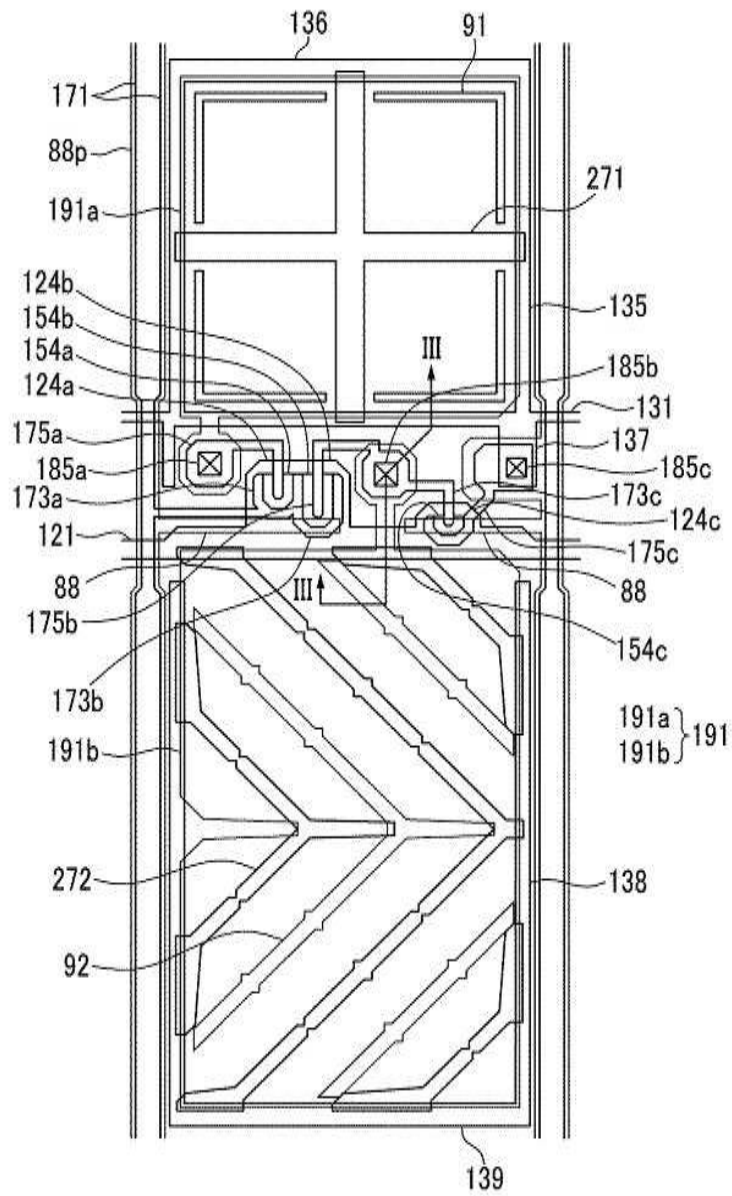
- [0107] 제1 부화소 전극(191a)에 인가되는 전압에 대한 제2 부화소 전극(191b)에 인가되는 전압의 비는 약 0.76 내지 약 0.80, 보다 구체적으로 약 0.77 내지 약 0.79일 수 있다. 또한, 제2 부화소 전극(191b)이 배치되는 제2 부화소 영역의 면적은 제1 부화소 전극(191a)이 배치되는 제1 부화소 영역의 면적보다 크고, 구체적으로 제2 부화소 영역의 면적은 제1 부화소 영역의 면적의 약 1.5배일 수 있다.
- [0108] 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)의 형태는 앞서 도 2 내지 도 6을 참고로 설명한 실시예들에 따른 액정 표시 장치와 유사하다.
- [0109] 다음 상부 표시판(200)에 대하여 설명한다.
- [0110] 절연 기판(210) 위에 공통 전극(270)이 형성되어 있다.
- [0111] 공통 전극(270)은 제1 부화소 전극(191a)에 대응하는 영역에 형성되어 있는 제1 절개부(271)와 제2 부화소 전극(191b)에 대응하는 영역에 형성되어 있는 복수의 제4 절개부(272)를 가진다.
- [0112] 공통 전극(270)의 절개부(271, 272)의 형태는 앞서 도 2 내지 도 6을 참고로 설명한 실시예들에 따른 액정 표시 장치와 유사하다.
- [0113] 그러면, 도 10을 참고하여, 본 발명의 한 실험예에 대하여 설명한다. 도 10은 본 발명의 한 실험예에 따른 계조 레벨에 따른 투과율을 나타내는 그래프이다.
- [0114] 본 실험예에서는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)에 인가되는 전압의 차이를 변화시키면서, 측면에서의 계조 레벨(gray level)에 따른 투과율을 측정하여, 정면에서의 계조 레벨에 따른 투과율(G)과 비교하였고, 이 결과를 도 10에 나타내었다.
- [0115] 도 10을 참고하면, 본 발명의 실시예에 따른 액정 표시 장치와 같이, 제1 부화소 전극(191a)에 인가되는 전압에 대한 제2 부화소 전극(191b)에 인가되는 전압의 비를 약 0.76 내지 약 0.80, 보다 구체적으로 약 0.77 내지 약 0.79으로 설정한 경우, 다른 경우에 비하여, 계조 레벨에 따른 투과율의 변화가 큰 영역 없이, 계조 레벨에 따른 투과율의 그래프가 완만하게 변화하는 것을 알 수 있었다. 구체적으로 제1 부화소 전극(191a)에 인가되는 전압에 대한 제2 부화소 전극(191b)에 인가되는 전압의 비를 0.7, 0.73, 0.8 등으로 형성한 경우, 약 29 계조 부분에서, 계조 레벨의 변화에 따라 투과율 변화가 거의 없다가 계조 레벨이 높아짐에 따라 투과율이 급격히 높아지는 영역이 존재한다. 이처럼, 투과율이 거의 변화하지 않는 영역에서는 정확한 계조가 표시되지 못하며, 계조 레벨에 따라 투과율이 급격히 변화하는 영역에서는 전압에 비하여 투과율이 높아져서 정확한 색 표현이 어렵고, 흐리게 표시되게 된다.
- [0116] 그러나, 본 발명의 실시예에 따른 액정 표시 장치와 같이, 제1 부화소 전극(191a)에 인가되는 전압에 대한 제2 부화소 전극(191b)에 인가되는 전압의 비를 약 0.76 내지 약 0.80, 보다 구체적으로 약 0.77 내지 약 0.79으로 설정한 경우, 계조 레벨에 따른 투과율의 변화가 큰 영역 없이, 계조 레벨에 따른 투과율의 그래프가 완만하게 변화하는 것을 알 수 있었다. 이에 따라, 특정 계조에서 투과율 변화가 없거나, 투과율 변화가 커짐에 따라 화질이 저하되는 것을 방지할 수 있음을 알 수 있었다.
- [0117] 또한, 앞서 설명하였듯이, 본 발명의 실시예에 따른 액정 표시 장치는 제1 부화소 전극(191a)에 의해 이루어지는 제1 기본 영역과 제2 부화소 전극(191b)에 의해 이루어지는 제2 기본 영역의 도메인을 서로 다르게 형성하여, 각 도메인 별로 액정층의 액정 분자가 기울어지는 방향을 다양하게 형성함으로써, 액정 표시 장치의 시야각을 더욱 넓일 수 있다.
- [0118] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면

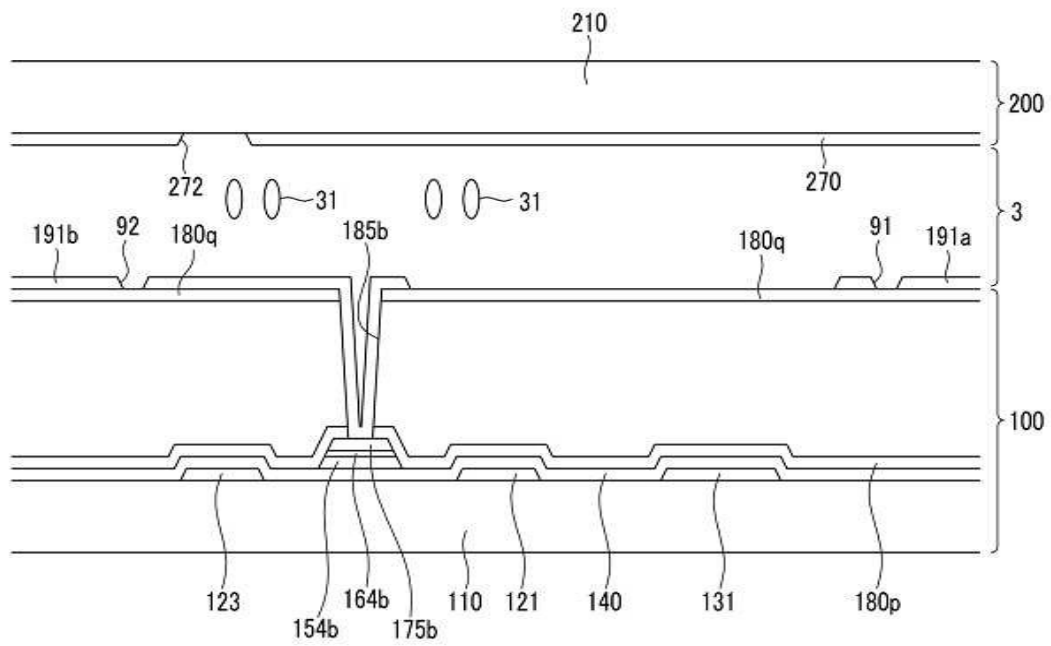
도면1



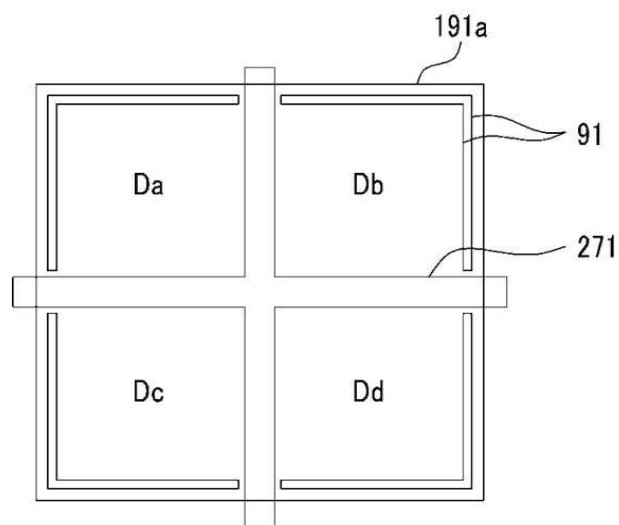
도면2



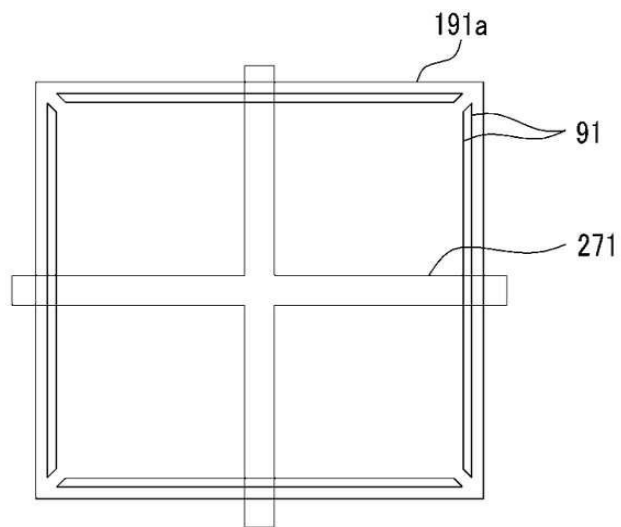
도면3



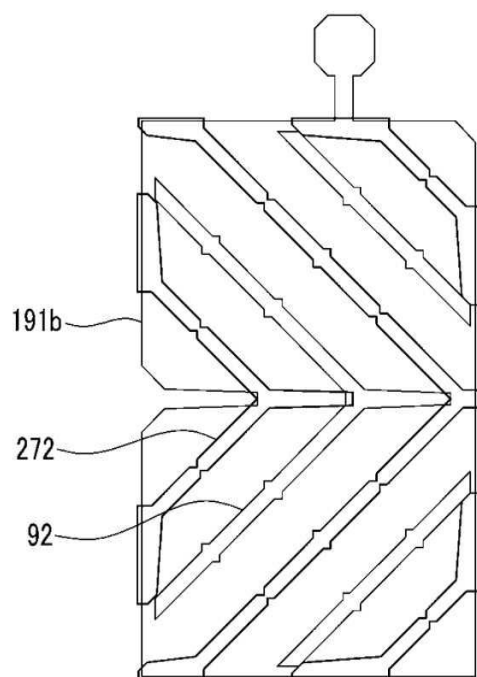
도면4



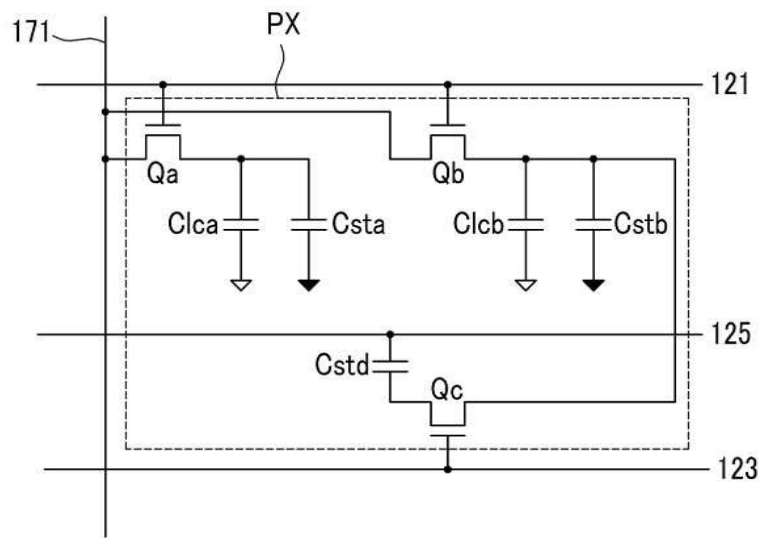
도면5



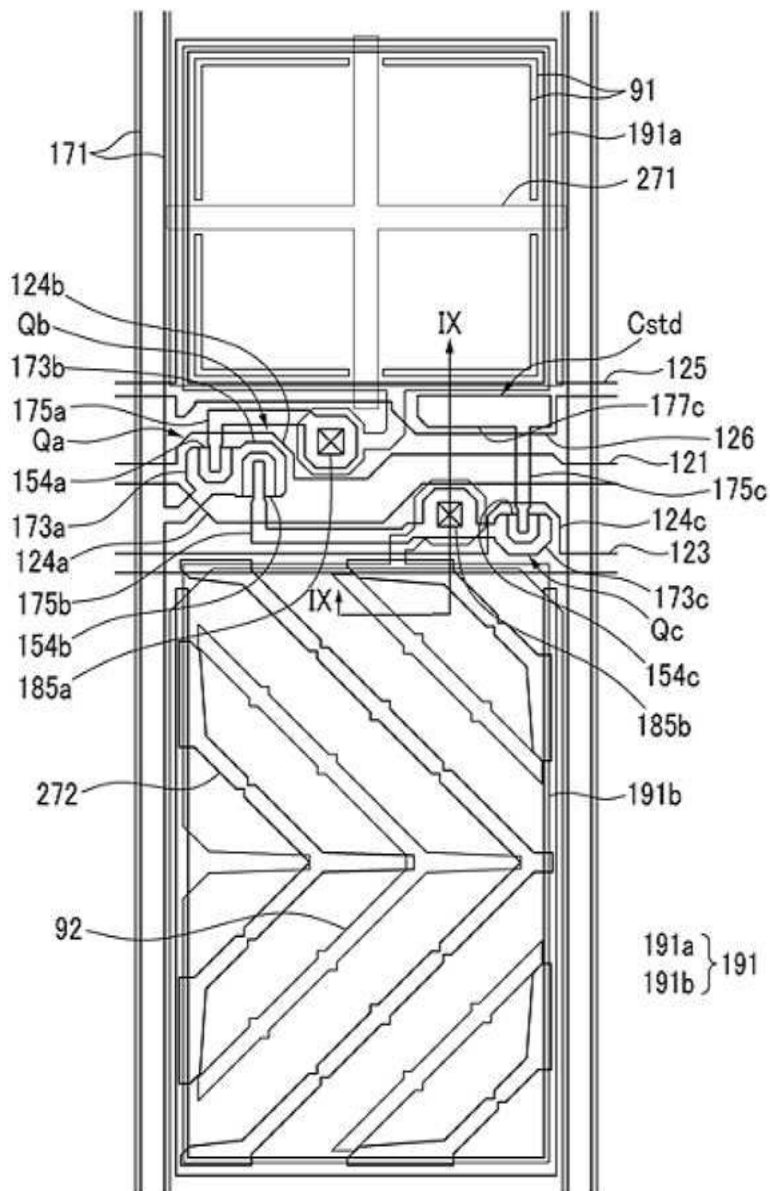
도면6



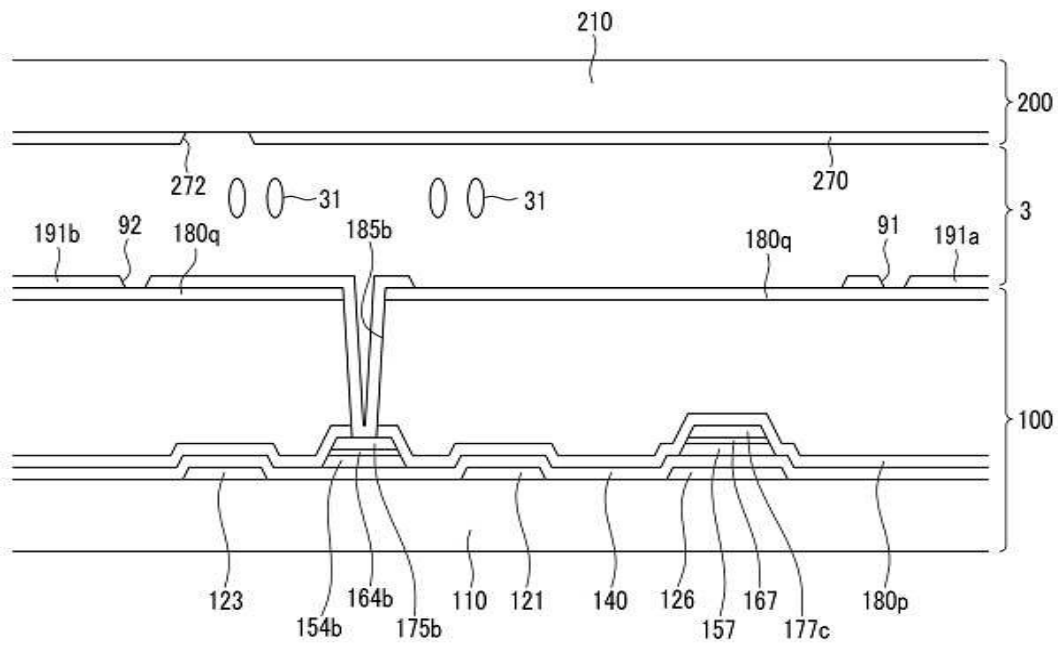
도면7



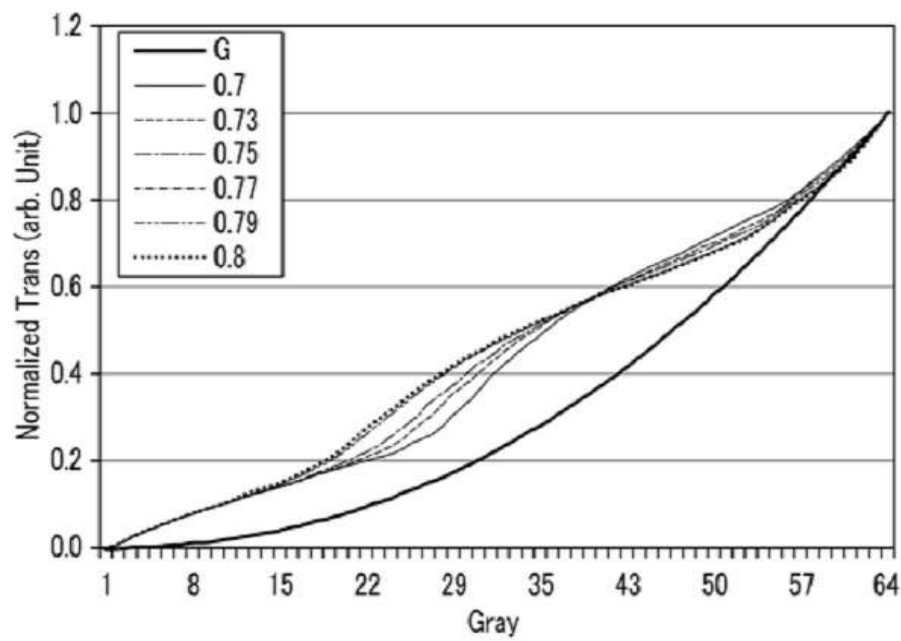
도면8



도면9



도면10



专利名称(译)	液晶显示器		
公开(公告)号	KR1020130139548A	公开(公告)日	2013-12-23
申请号	KR1020120063087	申请日	2012-06-13
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	JUNG JAE HOON 정재훈 KIM HOON 김훈 SHIN CHEOL 신철 KIM KA EUN 김가은 KIM SU JEONG 김수정 SHIN KI CHUL 신기철 OH HO KIL 오호길 HAN MIN JU 한민주 YANG DAN BI 양단비 HONG JI PHYO 홍지표		
发明人	정재훈 김훈 신철 김가은 김수정 신기철 오호길 한민주 양단비 홍지표		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134336 G02F1/1337 G02F1/13624 G02F2001/134345		
外部链接	Espacenet		

摘要(译)

根据本发明实施例的液晶显示器包括第一基板，形成在第一基板上并包括布置在一个像素区域中的第一和第二子像素电极的像素电极，面对第一基板的第二基板和形成在第二基板上的公共电极，其中施加到第一子像素电极的电压和施加到第二子像素电极的电压彼此不同，施加到第二子像素电极的电压与施加到第一子像素电极的电压的比率可以是约0.76到约0.80。

