



특허청구의 범위

청구항 1

제1 기간 동안 영상 표시를 제어하기 위한 제어 데이터의 인터페이스로 사용되고, 상기 제1 기간 이후의 제2 기간 동안 상기 영상 표시의 동작 모드에 대응하는 모드 감지 신호의 인터페이스로 사용되는 제1 및 제2 신호 단자, 그리고

상기 제1 기간 동안 상기 제1 및 제2 신호 단자를 통해 상기 제어 데이터를 송수신하고, 상기 제2 기간에서 상기 모드 감지 신호를 상기 제1 및 제2 신호 단자를 통해 송수신하는 신호 제어부

를 포함하는 구동 장치.

청구항 2

제1항에 있어서,

상기 제1 신호 단자는 상기 제1 기간에서 제1 방향으로 이웃하는 신호 제어부로 상기 제어 데이터를 송신하기 위한 출력 단자로 사용되고, 상기 제2 기간에서 상기 제1 방향으로 이웃하는 신호 제어부로부터 상기 모드 감지 신호를 수신하기 위한 입력 단자로 사용되며,

상기 제2 신호 단자는 상기 제1 기간에서 상기 제1 방향과 다른 제2 방향으로 이웃하는 신호 제어부로 상기 모드 감지 신호를 전달하기 위한 출력 단자로 사용되고, 상기 제2 기간에서 상기 제2 방향으로 이웃하는 신호 제어부로부터 상기 제어 데이터를 수신하기 위한 입력 단자로 사용되는 구동 장치.

청구항 3

제2항에 있어서,

상기 제1 방향은 상기 제2 방향과 반대 방향인 구동 장치.

청구항 4

제2항에 있어서,

최종 동작 모드에 대응하는 최종 모드 신호를 전달하거나 상기 최종 모드 신호를 수신하는 데 사용하는 공유 단자

를 더 포함하며,

상기 신호 제어부는 상기 최종 동작 모드에 대응하여 영상 표시를 수행하는 구동 장치.

청구항 5

제4항에 있어서,

상기 구동 장치는 마스터(Master) 또는 슬레이브(Slave)로 동작하며,

상기 구동 장치가 마스터로 동작하는 경우, 상기 공유 단자는 상기 최종 모드 신호를 전달하기 위한 출력 단자로 사용되고,

상기 구동 장치가 슬레이브로 동작하는 경우, 상기 공유 단자는 상기 최종 모드 신호를 수신하기 위한 입력 단자로 사용되는 구동 장치.

청구항 6

제4항에 있어서,

상기 신호 제어부는, 외부의 그래픽 제어기로부터 수신한 제1 신호를 이용하여 동작 모드를 판단하며, 상기 동작 모드에 대응하는 모드 감지 신호를 상기 제2 신호 단자를 통해 출력하는 구동 장치.

청구항 7

제6항에 있어서,

상기 신호 제어부는, 상기 제1 신호를 정상적으로 수신하지 못하는 경우에 비정상 모드로 판단하는 구동 장치.

청구항 8

제6항에 있어서,

상기 제1 신호는 입력 영상 신호 및 상기 입력 영상 신호의 표시를 제어하는 입력 제어 신호를 포함하는 구동 장치.

청구항 9

제7항에 있어서,

상기 제1 신호는 저전압 차동 신호(low voltage differential signal, LVDS)인 구동 장치.

청구항 10

제6항에 있어서,

상기 구동 장치는 마스터(Master) 또는 슬레이브(Slave)로 동작하며,

상기 슬레이브로 동작하는 구동 장치의 상기 신호 제어부는 상기 제1 신호 단자를 통해 상기 제1 방향으로 이웃하는 신호 제어부로부터 모드 감지 신호를 수신하고, 상기 모드 감지 신호와 상기 동작 모드에 대응하는 모드 감지 신호를 상기 제2 신호 단자를 통해 출력하는 구동 장치.

청구항 11

제6항에 있어서,

상기 구동 장치는 마스터(Master) 또는 슬레이브(Slave)로 동작하며,

상기 마스터로 동작하는 구동 장치의 상기 신호 제어부는 상기 제1 방향으로 이웃하는 신호 제어부로부터 모드 감지 신호를 수신하고, 상기 모드 감지 신호와 상기 동작 모드에 대응하는 모드 감지 신호를 고려하여 상기 최종 동작 모드를 결정하는 구동 장치.

청구항 12

제11항에 있어서,

상기 마스터로 동작하는 구동 장치의 상기 신호 제어부는 상기 모드 감지 신호와 상기 동작 모드에 대응하는 모드 감지 신호가 모두 정상이면, 상기 최종 동작 모드가 정상 모드인 것으로 결정하는 결정하는 구동 장치.

청구항 13

제11항에 있어서,

상기 마스터로 동작하는 구동 장치의 상기 신호 제어부는 상기 모드 감지 신호와 상기 동작 모드에 대응하는 모드 감지 신호 중 적어도 하나가 비정상이면, 상기 최종 동작 모드가 비정상 모드인 것으로 결정하는 구동 장치.

청구항 14

제1항에 있어서,

상기 신호 제어부의 제어에 따라 대응하는 데이터선에 데이터 전압을 인가하는 데이터 구동부를 더 포함하는 구동 장치.

청구항 15

제14항에 있어서,

상기 데이터 구동부는 상기 신호 제어부와 함께 하나의 칩으로 이루어져 있는 구동 장치.

청구항 16

복수의 데이터선, 그리고

복수의 데이터선 중 대응하는 데이터선에 데이터 전압을 인가하는 데이터 구동부 및 상기 데이터 구동부를 제어하며 상기 데이터 구동부와 함께 하나의 칩으로 형성되어 있는 신호 제어부를 포함하는 복수의 구동 장치

를 포함하며,

상기 복수의 구동 장치는 순환적으로 연결되어 있고,

상기 복수의 구동 장치는 각각,

제1 기간에서 제1 방향으로 이웃하는 신호 제어부로 영상 표시를 제어하기 위한 제어 데이터를 출력하고, 상기 제1 기간 이후의 제2 기간에서 상기 제1 방향으로 이웃하는 신호 제어부로부터 최종 동작 모드의 결정을 위한 모드 감지 신호를 입력 받는 제1 신호 단자, 그리고

상기 제1 기간에서 상기 제1 방향과 다른 제2 방향으로 이웃하는 신호 제어부로 상기 모드 감지 신호를 출력하고, 상기 제2 기간에서 상기 제2 방향으로 이웃하는 신호 제어부로부터 상기 제어 데이터를 입력 받는 제2 신호 단자

를 포함하는 표시 장치.

청구항 17

제16항에 있어서,

상기 복수의 구동 장치는 각각,

상기 최종 동작 모드에 대응하는 최종 모드 신호를 전달하거나 상기 최종 모드 신호를 수신하는 데 사용되는 공유 단자

를 더 포함하며,

상기 복수의 구동 장치 중 마스터(Master)로 동작하는 구동 장치에서 상기 공유 단자는 상기 최종 모드 신호를 전달하는 출력 단자로 사용되고, 상기 복수의 구동 장치 중 슬레이브(Slave)로 동작하는 구동 장치에서 상기 공유 단자는 상기 마스터로 동작하는 구동 장치로부터 전달되는 상기 최종 모드 신호를 수신하기 위한 입력 단자로 사용되는 표시 장치.

청구항 18

제17항에 있어서,

상기 마스터(Master)로 동작하는 구동 장치는 상기 제어 데이터를 저장하고 있는 메모리부와 I2C(Integrated Circuit) 통신을 통해 상기 제어 데이터를 수신하는 표시 장치.

청구항 19

제18항에 있어서,

리셋 신호가 수신되면 상기 제1 기간이 수행되는 표시 장치.

청구항 20

제18항에 있어서,

상기 마스터로 동작하는 구동 장치는 상기 제1 기간에서 상기 제1 방향으로 이웃하는 구동 장치를 통해 캐스케이드(cascade) 방식으로 마지막 구동 장치까지 상기 제어 데이터를 전달하는 표시 장치.

청구항 21

제20항에 있어서,

상기 복수의 신호 제어부는, 외부의 그래픽 제어기로부터 수신한 제1 신호를 이용하여 모드 감지 신호를 생성하고, 상기 모드 감지 신호를 상기 제2 신호 단자를 통해 출력하는 표시 장치.

청구항 22

제21항에 있어서,

상기 복수의 신호 제어부는, 상기 제1 신호를 정상적으로 수신하는 경우에 상기 모드 감지 신호로 정상 감지 신호를 생성하고, 상기 제1 신호를 정상적으로 수신하지 못하는 경우에 상기 감지 신호로 비정상 감지 신호를 생성하는 표시 장치.

청구항 23

제21항에 있어서,

상기 슬레이브로 동작하는 구동 장치의 신호 제어부는, 상기 제1 신호 단자를 통해 상기 제1 방향으로 이웃하는 신호 제어부로부터 모드 감지 신호를 수신하고, 수신한 모드 감지 신호와 생성한 모드 감지 신호를 상기 제2 신호 단자를 통해 출력하는 표시 장치.

청구항 24

제23항에 있어서,

상기 제2 기간에서, 상기 마지막 구동 장치는 상기 제2 방향으로 인접하는 구동 장치를 통해 상기 모드 감지 신호를 캐스케이드(cascade) 방식으로 상기 마스터로 동작하는 구동 장치까지 전달하며,

상기 마스터로 동작하는 구동 장치는 수신한 모드 감지 신호와 생성한 모드 감지 신호를 이용하여 상기 최종 동작 모드를 결정하는 표시 장치.

청구항 25

제16항에 있어서,

상기 제1 방향과 상기 제2 방향은 반대 방향인 표시 장치.

명세서

기술 분야

[0001] 본 발명은 구동 장치 및 이를 포함하는 표시 장치에 관한 것이다. 특히, 본 발명은 타이밍 제어기(Timing Controller)를 내장하고 원 칩(one-chip)화한 액정 표시 장치의 데이터 구동 장치에 관한 것이다.

배경 기술

[0002] 액정(Liquid Crystal)은 빛이 액정을 투과할 때, 액정분자의 배열 상태에 따라 그 광학적 특성이 변화하는 성질을 가지고 있다. 액정 표시 장치는 이 성질을 이용하여 액정의 분자 배열을 변화시켜, 빛의 통로를 제어함으로써 화상 표시를 실현한다.

[0003] 액정 표시 장치는 영상의 표시를 제어하기 위한 신호 제어부, 이른바 타이밍 제어기(timing controller)를 포함한다.

[0004] 타이밍 제어기는 컴퓨터 등에 장착되어 있는 그래픽 제어기로부터 R, G, B 입력 영상 신호 및 이의 표시를 제어하는 입력 제어 신호를 수신하고, R, G, B 입력 영상 신호와 입력 제어 신호를 처리하여 영상을 표시한다. 이러한 R, G, B 입력 영상 신호 및 입력 제어 신호로서 R, G, B 입력 영상 신호 및 입력 제어 신호의 전압을 1V 이하로 낮추는 저전압 차동 신호(low voltage differential signal, LVDS)가 이용되며, 이 경우, 타이밍 제어기는 LVDS를 원래의 상태로 복원하는 기능을 수행한다.

[0005] 또한, 액정 표시 장치의 소형화 및 슬림화를 위해, 타이밍 제어기를 데이터 구동 회로에 내장하고 있다. 즉, 데이터 구동 회로에 해당 데이터 구동 회로를 제어하기 위한 타이밍 제어기를 내장하고, 이를 원칩화한 구동 칩이 사용되고 있다. 이때, 액정 표시 장치에는 데이터 구동 회로의 출력 단자의 수에 따라 복수의 구동 칩이 사용될 수 있다. 이와 같이, 복수의 구동 칩이 사용되는 경우, 각 구동 칩에 LVDS가 멀티드롭(multi drop)되며, 각 구

동 칩은 멀티드롭되는 LVDS를 이용하여 독립적으로 정상 모드(Normal Mode)로 동작할지 비정상 모드(Fail Mode)로 동작할지를 판단하고, 판단한 동작 모드에 대응하는 영상을 표시한다.

- [0006] 이와 같이, 각 구동 칩이 독립적으로 동작 모드를 판단하고, 판단한 동작 모드를 공유하지 않기 때문에, 비정상적인 LVDS가 멀티드롭되는 경우, 각 구동 칩이 서로 다른 동작 모드로 동작할 수 있으며, 이로 인해 하나의 표시 화면에 서로 다른 영상이 출력될 수 있다. 따라서, 표시 장치에서 복수의 구동 칩이 사용될 때, 각 구동 칩이 동일한 동작 모드로 동작할 수 있도록 하는 기술이 필요하다.

발명의 내용

해결하려는 과제

- [0007] 본 발명이 해결하고자 하는 기술적 과제는 복수의 타이밍 제어기가 사용될 때 각 타이밍 제어기가 동일한 동작 모드에 대응하는 영상을 출력시킬 수 있는 구동 장치 및 이를 포함하는 액정 표시 장치를 제공하는 것이다.

과제의 해결 수단

- [0008] 본 발명의 한 실시 예에 따르면, 구동 장치가 제공된다. 구동 장치는 제1 및 제2 신호 단자와 신호 제어부를 포함한다. 제1 및 제2 신호 단자는 제1 기간 동안 영상 표시를 제어하기 위한 제어 데이터의 인터페이스로 사용되고, 상기 제1 기간 이후의 제2 기간 동안 상기 영상 표시의 동작 모드에 대응하는 모드 감지 신호의 인터페이스로 사용된다. 그리고 신호 제어부는 상기 제1 기간 동안 상기 제1 및 제2 신호 단자를 통해 상기 제어 데이터를 송수신하고, 상기 제2 기간에서 상기 모드 감지 신호를 상기 제1 및 제2 신호 단자를 통해 송수신한다.

- [0009] 본 발명의 다른 한 실시 예에 따르면, 표시 장치가 제공된다. 표시 장치는 복수의 데이터선, 그리고 복수의 데이터선 중 대응하는 데이터선에 데이터 전압을 인가하는 데이터 구동부 및 상기 데이터 구동부를 제어하며 상기 데이터 구동부와 함께 하나의 칩으로 형성되어 있는 신호 제어부를 포함하는 복수의 구동 장치를 포함한다. 이때, 상기 복수의 구동 장치는 순환적으로 연결되어 있고, 상기 복수의 구동 장치는 각각, 제1 신호 단자, 그리고 제2 신호 단자를 포함한다. 제1 신호 단자는 제1 기간에서 제1 방향으로 이웃하는 신호 제어부로 영상 표시를 제어하기 위한 제어 데이터를 출력하고, 상기 제1 기간 이후의 제2 기간에서 상기 제1 방향으로 이웃하는 신호 제어부로부터 최종 동작 모드의 결정을 위한 모드 감지 신호를 입력 받는다. 그리고 제2 신호 단자는 상기 제1 기간에서 상기 제1 방향과 다른 제2 방향으로 이웃하는 신호 제어부로 상기 모드 감지 신호를 출력하고, 상기 제2 기간에서 상기 제2 방향으로 이웃하는 신호 제어부로부터 상기 제어 데이터를 입력 받는다.

발명의 효과

- [0010] 본 발명의 실시 예에 의하면, 액정 표시 장치에서 데이터 구동 회로에 해당 데이터 구동 회로를 제어하기 위한 타이밍 제어기를 내장하고, 이를 원칩화한 복수의 구동 칩이 사용되는 경우, 복수의 구동 칩 중 마스터(Master)로 동작하는 구동 칩이 슬레이브(Slave)로 동작하는 나머지 구동 칩의 모드 감지 신호를 캐스케이드(Cascade) 방식으로 수신하여 최종 동작 모드를 결정한 후, 최종 동작 모드를 슬레이브로 동작하는 구동 칩으로 전달함으로써, 복수의 구동 칩이 동일한 동작 모드로 영상을 표시할 수가 있다.

- [0011] 또한, 본 발명의 실시 예에서는 복수의 구동 칩의 두 신호 단자를 제어 데이터의 송수신용 인터페이스로도 사용하고, 모드 감지 신호의 송수신용 인터페이스로 사용함으로써, 복수의 구동 칩간 연결 배선을 간소화시킬 수 있다.

도면의 간단한 설명

- [0012] 도 1은 본 발명의 실시 예에 따른 액정 표시 장치를 개략적으로 나타낸 도면이다.
 도 2는 본 발명의 한 실시 예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
 도 3은 본 발명의 제1 실시 예에 따른 데이터 구동 칩을 개략적으로 나타낸 도면이다.
 도 4 및 도 5는 각각 정상 모드 및 비정상 모드에 따른 출력 영상을 나타낸 도면이다.
 도 6은 본 발명의 제2 실시 예에 따른 데이터 구동 칩을 나타낸 도면이다.
 도 7은 도 6에 도시된 데이터 구동 칩의 동작 타이밍도이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시 예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시 예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.
- [0014] 명세서 및 청구범위 전체에서, 어떤 부분이 어떤 구성 요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성 요소를 더 포함할 수 있는 것을 의미한다.
- [0015] 이제 본 발명의 실시 예에 따른 구동 장치 및 이를 포함하는 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.
- [0016] 도 1은 본 발명의 실시 예에 따른 액정 표시 장치를 개략적으로 나타낸 도면이고, 도 2는 본 발명의 한 실시 예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- [0017] 도 1을 참고하면, 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300), 액정 표시판 조립체(300)에 연결되어 있는 게이트 구동부(400) 및 데이터 구동부(500), 데이터 구동부(500)에 연결되어 있는 계조 전압 생성부(500), 그리고 이들을 제어하는 신호 제어부(600), 일명 타이밍 제어기(Timing Controller)를 포함한다.
- [0018] 액정 표시판 조립체(300)는 게이트 신호를 전달하며 행 방향으로 뻗어 있는 복수의 게이트선(G_1 - G_n)과 계조 전압에 대응하는 데이터 신호를 전달하며 열 방향으로 뻗어 있는 복수의 데이터선(D_1 - D_m) 및 게이트선(G_1 - G_n)과 데이터선(D_1 - D_m)이 교차하는 영역에 형성되어 있는 복수의 화소를 포함한다.
- [0019] 각 화소는 게이트선(G_1 - G_n)과 데이터선(D_1 - D_m)에 연결되어 있는 스위칭 소자(Q)와 이 스위칭 소자(Q)에 연결되어 있는 액정 축전기(C_{LC}) 및 유지 축전기(C_{ST})를 포함한다.
- [0020] 도 2를 참고하면, 한 화소의 스위칭 소자(Q)는 제어 단자가 게이트선(G_i)에 연결되어 있고 입력 단자가 데이터선(D_j)에 연결되어 있으며 출력 단자가 액정 축전기(C_{LC}) 및 유지 축전기(C_{ST})의 한 단자에 연결되어 있다.
- [0021] 액정 축전기(C_{LC})는 하부 표시판(100)의 화소 전극(190)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며, 두 전극(190, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(190)은 스위칭 소자(Q)에 연결되며 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고, 공통 전극(270)에는 공통 전압(V_{com})을 인가된다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(190, 270)이 모두 선형 또는 막대형으로 만들어진다.
- [0022] 유지 축전기(C_{ST})는 하부 표시판(100)에 구비된 별개의 신호선(도시하지 않음)과 화소 전극(190)이 절연체를 사이에 두고 중첩되어 이루어지며, 이 신호선에는 공통 전압(V_{com})이 인가될 수 있다.
- [0023] 한편, 색 표시를 구현하기 위해서는 각 화소가 색상을 표시할 수 있도록 하여야 하는데, 이는 화소 전극(190)에 대응하는 영역에 적색, 녹색, 또는 청색의 색 필터(230)를 구비함으로써 가능하다. 도 2에서 색 필터(230)는 상부 표시판(200)의 해당 영역에 형성되어 있지만 이와는 달리 하부 표시판(100)의 화소 전극(190) 위 또는 아래에 형성할 수도 있다.
- [0024] 다시 도 1을 참고하면, 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(G_1 - G_n)과 연결되어 있으며, 게이트 온 전압(V_{on})과 게이트 오프 전압(V_{off})의 조합으로 이루어진 게이트 신호를 게이트선(G_1 - G_n)에 인가한다.
- [0025] 데이터 구동부(500)는 계조 전압 생성부(800)로부터의 계조 전압을 선택하여 데이터 신호로서 데이터선(D_1 - D_m)에 인가한다. 도 1에서는 하나의 구동부(500)만을 도시하였지만, 액정 표시 장치에는 데이터 구동부(500)의 크기에 따라 복수의 데이터 구동부가 사용될 수 있다. 예를 들어, 데이터선(D_1 - D_m)과 연결되는 데이터 구동부(500)의 출력 단자의 개수가 데이터선(D_1 - D_m)의 수보다 작은 경우에는 액정 표시 장치에는 복수의 데이터 구동부가 사용될

수 있다. 예를 들어, m 이 768이고, 데이터 구동부(500)의 출력 단자의 수가 128인 경우, 6개의 데이터 구동부(600)가 사용될 수 있다. 게이트 구동부(400)도 데이터 구동부(500)와 마찬가지로, 액정 표시 장치에는 게이트 구동부(400)의 크기에 따라 복수의 게이트 구동부(400)가 사용될 수 있다.

- [0026] 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500)의 동작을 제어하는 제어 신호를 생성하여, 해당하는 제어 신호를 게이트 구동부(400) 및 데이터 구동부(500)로 출력한다.
- [0027] 그러면 이러한 액정 표시 장치의 표시 동작에 대하여 좀더 상세하게 설명한다.
- [0028] 신호 제어부(600)는 액정 표시 장치에 전원이 인가되면 외부의 메모리부(도시하지 않음)로부터 제어 데이터(DA)를 읽어온다.
- [0029] 제어 데이터(DA)는 액정 표시판 조립체(300)의 구동 조건에 대응하는 데이터로서, 게이트 제어 신호(CONT1)와 데이터 제어 신호(CONT2)의 출력 타이밍 데이터와 디터링이나 감마 보정 등 액정 표시 장치의 동작을 지시하는 지시 명령어 데이터 등을 포함할 수 있다.
- [0030] 또한, 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력되는 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 제어 신호로는 예를 들면, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 메인 클록(MCLK), 데이터 인에이블 신호(DE) 등이 있을 수 있다.
- [0031] 외부의 그래픽 제어기는 영상 신호(R, G, B) 및 입력 제어 신호를 저전압 차동 신호(low voltage differential signal, LVDS)로 변환하여 신호 제어부(600)로 전달할 수도 있다. 이때, 복수의 데이터 구동부가 사용되는 경우, LVDS는 복수의 데이터 구동부에 멀티드롭(Multi Drop)될 수 있으며, LVDS를 수신하는 신호 제어부(600)는 LVDS를 원래의 상태로 복원하는 기능을 더 포함할 수 있다.
- [0032] 신호 제어부(600)는 제어 데이터(DA)를 기초로 게이트 구동부(400) 및 데이터 구동부(500)를 제어할 수 있다. 즉, 신호 제어부(600)는 제어 데이터(DA)에 따라서 입력 제어 신호를 이용하여 게이트 제어 신호(CONT1), 데이터 제어 신호(CONT2) 등을 생성하고, 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 처리한 후, 게이트 제어 신호(CONT1)는 게이트 구동부(400)로 전달하고 데이터 제어 신호(CONT2) 및 처리한 영상 신호(R', G', B')는 데이터 구동부(500)로 전달한다.
- [0033] 게이트 제어 신호(CONT1)는 게이트 온 펄스(예를 들어, 게이트 신호의 하이 구간)의 출력 시작을 지시하는 수직 동기 시작 신호, 게이트 온 펄스의 출력 시기를 제어하는 게이트 클록 신호 및 게이트 온 펄스의 폭을 한정하는 출력 인에이블 신호를 포함할 수 있다.
- [0034] 데이터 제어 신호(CONT2)는 영상 데이터(R', G', B')의 입력 시작을 지시하는 수평 동기 시작 신호와 데이터선(D₁-D_m)에 해당 데이터 전압을 인가하라는 로드 신호, 공통 전압(V_{com})에 대한 데이터 전압의 극성을 반전시키는 반전 신호 및 데이터 클록 신호를 포함할 수 있다.
- [0035] 계조 전압 생성부(800)는 액정 표시 장치의 휘도와 관련된 복수의 계조 전압을 생성하여 데이터 구동부(500)에 인가한다.
- [0036] 그러면, 데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 화소에 대응하는 영상 데이터(R', G', B')를 차례로 입력 받고, 계조 전압 생성부(800)로부터의 계조 전압 중 각 영상 데이터(R', G', B')에 대응하는 계조 전압을 선택함으로써, 영상 데이터(R', G', B')를 해당 데이터 전압으로 변환한다. 그리고 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(V_{on})을 게이트선(G₁-G_n)에 인가하여 이 게이트선(G₁-G_n)에 연결된 스위칭 소자(Q)를 턴온시킨다.
- [0037] 예를 들면, 하나의 게이트선(G_i)에 게이트 온 전압(V_{on})이 인가되어 이에 연결된 한 행의 스위칭 소자(Q)가 턴온되어 있는 동안, 데이터 구동부(400)는 각 데이터 전압을 해당 데이터선(D₁-D_m)에 공급한다. 데이터선(D₁-D_m)에 공급된 데이터 전압은 턴온된 스위칭 소자(Q)를 통해 해당 화소에 인가된다. 하나의 게이트선(G_i)에 게이트 온 전압(V_{on})이 인가되어 이에 연결된 한 행의 스위칭 소자(Q)가 턴온되어 있는 기간을 "1H" 또는 "1 수평 주기(horizontal period)"이라고 하며 수평 동기 신호(Hsync), 데이터 인에이블 신호(DE), 게이트 클록 신호의 한 주기와 동일하다.
- [0038] 이러한 방식으로, 한 프레임(frame) 동안 모든 게이트선(G₁-G_n)에 대하여 차례로 게이트 온 전압(V_{on})을 인가하

여 모든 화소에 데이터 전압을 인가한다.

- [0039] 화소에 인가된 데이터 전압과 공통 전압(V_{com})의 차이는 액정 축전기(C_{LC})의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 표시판 조립체(300)에 부착된 편광자에 의하여 빛의 투과율 변화로 나타난다.
- [0040] 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호의 상태가 제어된다("프레임 반전"). 이때, 한 프레임 내에서도 반전 신호의 특성에 따라 한 데이터 선을 통하여 흐르는 데이터 전압의 극성이 바뀌거나("라인 반전"), 한 화소 행에 인가되는 데이터 전압의 극성도 서로 다를 수 있다("도트 반전").
- [0041] 한편, 액정 표시 장치는 데이터 구동부(500)에 신호 제어부(600)를 내장하고 이를 원칩화하여 소형화 및 경량화를 가능하게 한다. 아래에서는 신호 제어부(600)를 내장하고 원칩화한 데이터 구동부(500)를 "데이터 구동 칩"이라 명명한다.
- [0042] 도 3은 본 발명의 제1 실시 예에 따른 데이터 구동 칩을 개략적으로 나타낸 도면이고, 도 4 및 도 5는 각각 정상 모드 및 비정상 모드에 따른 출력 영상을 나타낸 도면이다. 도 3 내지 도 5에서는 3개의 데이터 구동 칩을 도시하였으나, 데이터선과 연결되는 출력 단자의 수에 따라 그 이하 또는 그 이상의 데이터 구동 칩이 사용될 수 있다. 아래에서는 설명의 편의상 신호 제어부의 기능에 대해서만 설명하기로 한다.
- [0043] 도 3을 참고하면, 데이터 구동 칩(510, 520, 530)은 순환적으로 연결되어 있으며, 데이터 구동 칩(510, 520, 530) 중 하나는 마스터(Master)로서 동작하고, 나머지는 슬레이브(Slave)로서 동작한다. 이때, 외부로부터 인가되는 칩 모드 결정 신호에 의해 데이터 구동 칩(510, 520, 530) 중 하나는 마스터(Master)로서 동작하고, 나머지는 슬레이브(Slave)로서 동작할 수 있다.
- [0044] 이들 데이터 구동 칩(510, 520, 530)에는 데이터 구동 칩(510, 520, 530)을 제어하기 위한 신호 제어부(도 1의 600)가 포함될 수 있다.
- [0045] 이러한 데이터 구동 칩(510, 520, 530)은 액정 표시판 조립체(300) 위에 직접 장착되거나, 인쇄 회로 기판(printed circuit board, PCB) 위에 장착될 수 있다.
- [0046] 도 3에서는 데이터 구동 칩(510)이 마스터로서 동작하고, 데이터 구동 칩(520, 530)이 슬레이브로서 동작하는 것으로 도시하였으며, 마스터로서 동작하는 데이터 구동 칩(510)을 마스터 구동 칩(510)이라 하고, 슬레이브로 동작하는 데이터 구동 칩(520, 530)을 슬레이브 구동 칩(520, 530)이라 한다.
- [0047] 액정 표시 장치에 전원이 인가되면, 리셋 신호(Sr)가 데이터 구동 칩(510, 520, 530)으로 인가된다.
- [0048] 리셋 신호(Sr)를 인가 받은 데이터 구동 칩(510, 520, 530) 중 마스터 구동 칩(510)은 메모리부(900)로부터 제어 데이터(DA)를 읽어온다. 이러한 마스터 구동 칩(510)은 I2C(Inter-Integrated Circuit) 직렬 인터페이스를 이용하여 메모리부(900)와 통신을 수행할 수 있다. 이 메모리부(900)로는 이이피롬(EEPROM, electrically erasable programmable read-only memory)이 사용될 수 있다.
- [0049] 마스터 구동 칩(510)은 인접한 슬레이브 구동 칩(520)을 통하여 다른 슬레이브 구동 칩(530)으로 제어 데이터(DA)를 전송하고, 슬레이브 구동 칩(530)은 마지막 슬레이브 구동 칩(530)으로 제어 데이터(DA)를 전송할 수 있다. 즉, 캐스케이드(cascade) 방식으로 마스터 구동 칩(510)에서 마지막 슬레이브 구동 칩(530)까지 제어 데이터(DA)가 전달될 수 있다.
- [0050] 또한, 마스터 구동 칩(510)과 슬레이브 구동 칩(520, 530)은 외부의 그래픽 제어기로부터 액정 표시판 조립체(300)를 구동하기 위한 신호(Sa)를 수신한다. 이 신호(Sa)는 그래픽 제어기에 의해 복수의 데이터 구동 칩(510, 520, 530)으로 멀티드롭된다. 이러한 신호(Sa)에는 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호가 포함될 수 있으며, 이 신호는 외부의 그래픽 제어기에 의해 LVDS로 변환된 신호일 수도 있다. 이와 같이, LVDS로 영상 신호(R, G, B) 및 입력 제어 신호가 수신되는 경우, 마스터 구동 칩(510)과 슬레이브 구동 칩(520, 530)은 각각 LVDS를 수신하고, 이를 원래의 신호로 복원하는 기능을 포함할 수 있다.
- [0051] 마스터 구동 칩(510)과 슬레이브 구동 칩(520, 530)은 제어 데이터(DA)에 맞게 신호(Sa)를 처리한다. 예를 들어, 제어 데이터(DA)가 디터링과 감마 보정을 지시하는 명령어인 경우, 마스터 구동 칩(510)과 슬레이브 구동 칩(520, 530)은 영상 신호(R, G, B)를 디터링 및 감마 보정하여 출력할 수 있다.

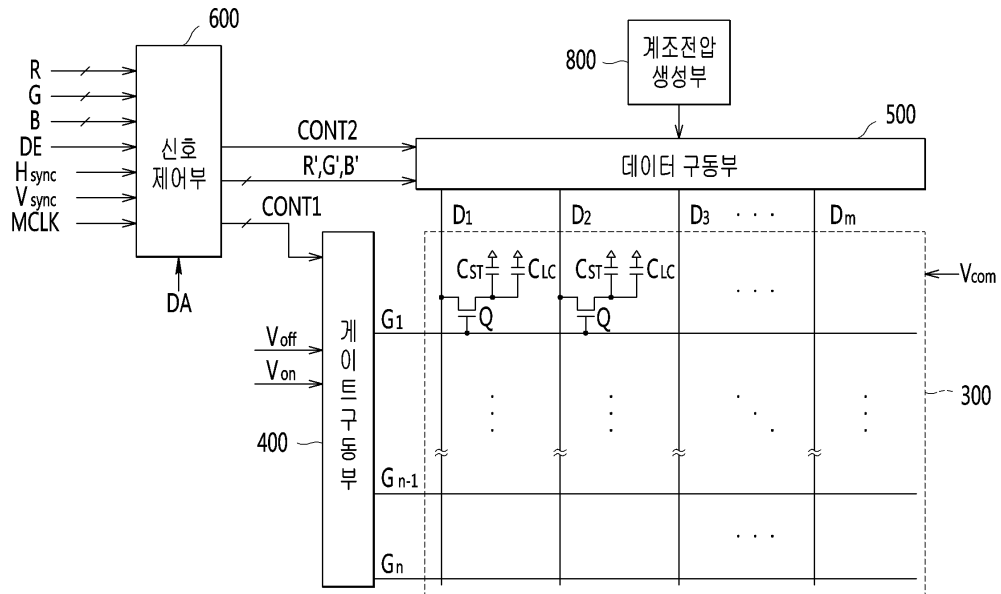
- [0052] 또한, 마스터 구동 칩(510)과 슬레이브 구동 칩(520, 530)은 멀티드롭되는 신호(Sa)를 이용하여 독립적으로 정상 모드(Normal Mode) 또는 비정상 모드(Fail Mode)를 판단하고, 판단한 모드에 대응하는 영상을 출력한다. 예를 들어, 마스터 구동 칩(510)과 슬레이브 구동 칩(520, 530)은 멀티드롭되는 신호(Sa)를 정상적으로 수신한 경우, 정상 모드(Normal Mode)로 판단할 수 있다. 정상 모드(Normal Mode)로 판단되면, 영상 신호(R', G', B')에 대응하는 데이터 전압을 대응하는 데이터선에 전달한다. 그러면, 도 4에 도시한 바와 같이, 각 화소에는 정상적인 영상이 표시될 수가 있다.
- [0053] 반면, 멀티드롭되는 신호(Sa)를 정상적으로 수신하지 못하는 경우, 마스터 구동 칩(510)과 슬레이브 구동 칩(520, 530)은 비정상 모드(Fail Mode)로 판단하고, 비정상 영상 패턴에 대응하는 데이터 전압을 대응하는 데이터선에 전달한다. 비정상 영상 패턴은 임의로 정해진 영상일 수 있다.
- [0054] 그런데, 복수의 데이터 구동 칩(510, 520, 530)이 독립적으로 정상 모드(Normal Mode)와 비정상 모드(Fail Mode)를 판단하고, 판단한 동작 모드를 서로 공유하지 않기 때문에, 비정상적인 신호(Sa)가 입력될 때, 복수의 데이터 구동 칩(510, 520, 530) 중 일부만이 비정상 모드(Fail Mode)를 판단할 수가 있다. 예를 들어, 복수의 데이터 구동 칩(510, 520, 530) 중 하나의 데이터 구동 칩(520)이 비정상 모드(Fail Mode)로 판단하게 되면, 도 5와 같이 한 화면에서 서로 다른 영상이 표시될 수 있다.
- [0055] 따라서, 복수의 데이터 구동 칩(510, 520, 530)이 동일한 동작 모드로 동작할 수 있는 방법에 도 6을 참고로 하여 자세하게 설명한다.
- [0056] 도 6은 본 발명의 제2 실시 예에 따른 데이터 구동 칩을 나타낸 도면이고, 도 7은 도 6에 도시된 데이터 구동 칩의 동작 타이밍도이다.
- [0057] 도 6을 참고하면, 마스터 구동 칩(510')과 슬레이브 구동 칩(520', 530')은 두 신호 단자(SCL1, SCL2) 및 공유 단자(FD)를 가진다.
- [0058] 두 신호 단자(SCL1, SCL2)는 제어 데이터(DA)의 인터페이스로도 사용하고, 모드 감지 신호(SD)의 인터페이스로도 사용된다. 제어 데이터(DA)의 인터페이스로 사용되는 경우, 신호 단자(SCL1)는 제어 데이터(DA)의 입력 단자로 사용되고, 신호 단자(SCL2)는 제어 데이터(DA)의 출력 단자로 사용된다. 반면, 모드 감지 신호(SD)의 인터페이스로 사용되는 경우, 신호 단자(SCL1)는 모드 감지 신호(SD)의 출력 단자로 사용되고, 신호 단자(SCL2)는 모드 감지 신호(SD)의 입력 단자로 사용된다.
- [0059] 마스터 구동 칩(510)에서 공유 단자(FD)는 최종 모드 신호(SF)의 출력 단자로 사용되고, 슬레이브 구동 칩(520, 530)에서 공유 단자(FD)는 최종 모드 신호(SF)의 입력 단자로 사용된다.
- [0060] 도 6 및 도 7을 참고하면, 마스터 구동 칩(510)과 슬레이브 구동 칩(520, 530)은 리셋 신호(Sr)를 수신하면, 메모리부(900)와 연결되어 있는 마스터 구동 칩(510)이 신호 단자(SCL1)를 통해 메모리부(900)로부터 제어 데이터(DA)를 읽어온다. 메모리부(900)로부터 제어 데이터(DA)를 읽어온 마스터 구동 칩(510)은 신호 단자(SCL2)를 통해 제어 데이터(DA)를 이웃하는 슬레이브 구동 칩(520)으로 출력하며, 슬레이브 구동 칩(520)은 신호 단자(SCL1)를 통해 제어 데이터(DA)를 수신한다. 마스터 구동 칩(510)과 마찬가지로 슬레이브 구동 칩(520)은 신호 단자(SCL2)를 통해 제어 데이터(DA)를 이웃하는 슬레이브 구동 칩(530)으로 출력하며, 슬레이브 구동 칩(530)은 신호 단자(SCL1)를 통해 제어 데이터(DA)를 수신한다. 이와 같은 방식으로 마지막 슬레이브 구동 칩(530)이 제어 데이터(DA)를 수신할 수 있다.
- [0061] 이들 마스터 구동 칩(510)과 슬레이브 구동 칩(520, 530)은 제어 데이터(DA)를 정상적으로 수신하고 나면, 전원 전압을 유지하고, 그렇지 않은 경우 기준 전압 예를 들면 접지 전압을 유지할 수 있다.
- [0062] 마지막 슬레이브 구동 칩(530)까지 제어 데이터(DA)를 정상적으로 수신하고 나면, 마스터 구동 칩(510)과 슬레이브 구동 칩(520, 530)의 신호 단자(SCL1, SCL2)는 모드 감지 신호(SD)의 인터페이스로 사용된다.
- [0063] 즉, 마스터 구동 칩(510)과 슬레이브 구동 칩(520, 530)은 멀티드롭되는 신호(Sa)를 이용하여 정상 모드(Normal Mode)로 동작할지 비정상 모드(Fail Mode)로 동작할지를 판단한다. 또한, 마스터 구동 칩(510)은 마스터 구동 칩(510)과 슬레이브 구동 칩(520, 530)에서 판단한 동작 모드를 고려하여 최종 동작 모드를 결정하고, 최종 동작 모드에 대응하는 최종 모드 신호(SF)를 공유 단자(FD)를 통해 슬레이브 구동 칩(520, 530)으로 전달한다. 그러면, 슬레이브 구동 칩(520, 530)은 공유 단자(FD)를 통해 최종 모드 신호(SF)를 수신하고, 최종 모드 신호(SF)에 대응하는 동작 모드로 영상을 표시한다.
- [0064] 마스터 구동 칩(510)에서 최종 동작 모드를 결정할 때 슬레이브 구동 칩(520, 530)이 판단한 동작 모드를 고려

하기 위해서는 슬레이브 구동 칩(520, 530)이 판단한 동작 모드를 알아야 한다.

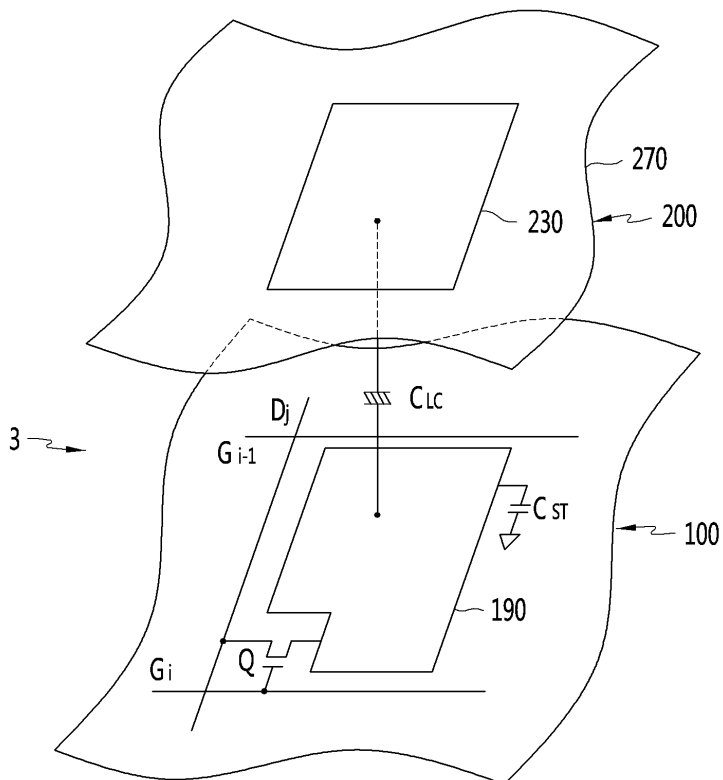
- [0065] 이를 위해, 본 발명의 실시 예에서는 제어 데이터(DA)의 전달 방향과 반대 방향으로 모드 감지 신호(SA)가 캐스케이드(cascade) 방식으로 신호 단자(SCL1, SCL2)를 통해 마지막 슬레이브 구동 칩(530)부터 마스터 구동 칩(510)까지 전달된다.
- [0066] 구체적으로, 마스터 구동 칩(510)이 최종 동작 모드를 결정하므로, 마스터 구동 칩(510)과 슬레이브 구동 칩(520, 530)에서 동작 모드를 판단하고 나면, 마지막 슬레이브 구동 칩(530)이 자신이 판단한 동작 모드에 따른 모드 감지 신호(SD)를 신호 단자(SCL1)를 통해 이웃하는 슬레이브 구동 칩(520)으로 전달하고, 슬레이브 구동 칩(520)은 신호 단자(SCL2)를 통해 슬레이브 구동 칩(530)의 모드 감지 신호(SD)를 수신한다. 신호 단자(SCL2)를 통해 슬레이브 구동 칩(530)의 모드 감지 신호(SD)를 수신한 슬레이브 구동 칩(520)은 슬레이브 구동 칩(530)의 모드 감지 신호(SD)와 자신이 판단한 동작 모드의 모드 감지 신호(SD)를 신호 단자(SCL1)를 통해 마스터 구동 칩(510)으로 전달한다. 슬레이브 구동 칩(520, 530)은 정상 모드(Normal Mode)로 판단한 경우 정상 감지 신호를 출력하고, 비정상 모드(Fail Mode)로 판단한 경우 비정상 감지 신호를 출력할 수 있다.
- [0067] 마스터 구동 칩(510)은 신호 단자(SCL2)를 통해 슬레이브 구동 칩(520, 530)의 모드 감지 신호(SD)가 수신될 때까지 대기한다. 신호 단자(SCL2)를 통해 슬레이브 구동 칩(520, 530)의 모드 감지 신호(SD)를 수신한 마스터 구동 칩(510)은 슬레이브 구동 칩(520, 530)의 모드 감지 신호(SD)에 대응하는 동작 모드와 자신이 판단한 동작 모드를 고려하여 최종 동작 모드를 결정할 수 있다. 이때, 마스터 구동 칩(510)은 슬레이브 구동 칩(520, 530)의 모드 감지 신호(SD) 및 자신이 판단한 동작 모드의 모드 감지 신호(SD)가 모두 정상일 경우 최종 동작 모드를 정상 모드(Normal Mode)로 결정할 수 있다. 또한, 마스터 구동 칩(510)은 슬레이브 구동 칩(520, 530)의 모드 감지 신호(SD) 및 자신이 판단한 동작 모드의 모드 감지 신호(SD) 중 적어도 하나가 비정상일 경우에는 최종 동작 모드를 비정상 모드(Fail Mode)로 결정할 수 있다.
- [0068] 또한, 마스터 구동 칩(510)은 결정한 최종 동작 모드에 대응하는 최종 모드 신호(SF)를 공유 단자(FD)를 통해 슬레이브 구동 칩(520, 530)으로 전달함으로써, 마스터 구동 칩(510)과 슬레이브 구동 칩(520, 530)은 동일한 동작 모드로 영상을 표시할 수 있다.
- [0069] 이와 같이, 데이터 구동 칩(510, 520, 530)은 리셋 신호(Sr)에 응답하여 신호 단자(SCL1, SCL2)를 제어 데이터(DA)의 인터페이스로 사용하고, 이후에는 모드 감지 신호의 인터페이스로 사용함으로써, 데이터 구동 칩(510, 520, 530)의 단자의 수를 줄일 수 있으며, 배선 연결 또한 간소화시킬 수 있다.
- [0070] 한편, 제어 데이터(DA)의 전달 방향과 동일하게 마스터 구동 칩(510)에서 슬레이브 구동 칩(520)을 통해 슬레이브 구동 칩(530)으로 모드 감지 신호를 전달할 수도 있다. 이 경우, 마스터 구동 칩(510)에서 최종 동작 모드를 결정하므로, 슬레이브 구동 칩(530)은 다시 모드 감지 신호를 마스터 구동 칩(510)으로 전달해야 한다. 그러나, 본 발명의 실시 예와 같이, 제어 데이터(DA)의 전달 방향과 반대 방향으로 마지막 슬레이브 구동 칩(530)에서 마스터 구동 칩(510)으로 모드 감지 신호를 전달하면, 데이터 구동 칩(510, 520, 530)간 배선 연결을 더 간소화할 수 있다.
- [0071] 이상에서 본 발명의 실시 예에 대하여 상세하게 설명하였지만 본 발명의 권리 범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리 범위에 속하는 것이다.

도면

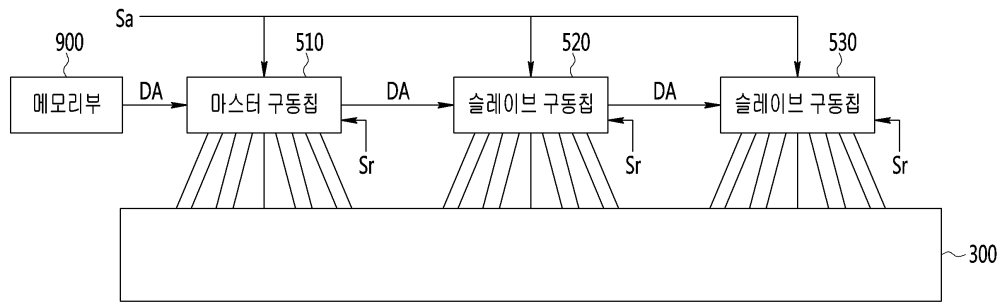
도면1



도면2



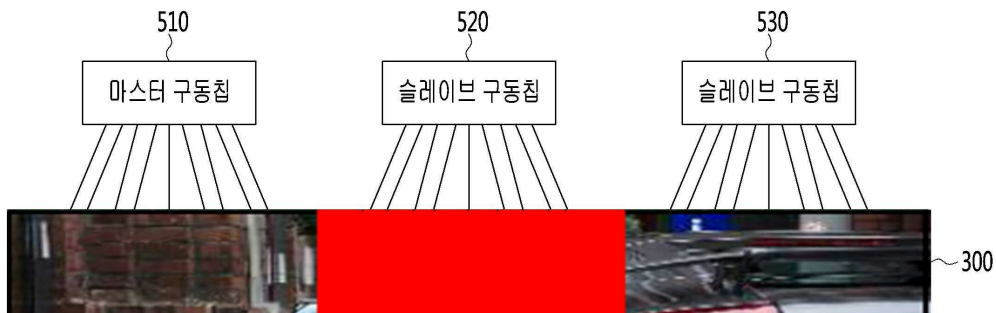
도면3



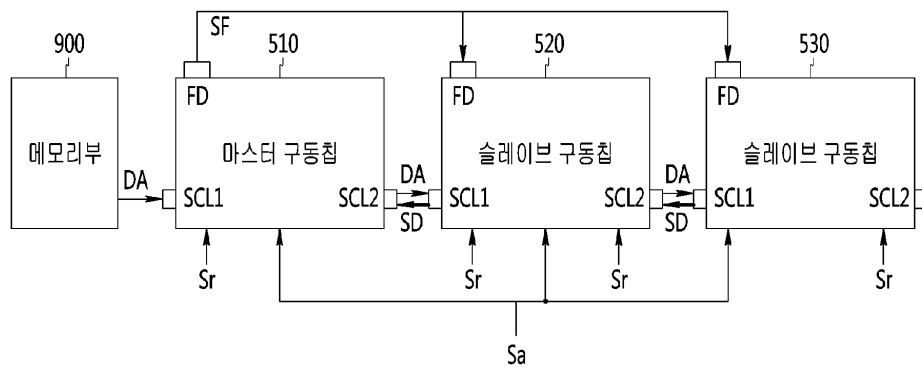
도면4



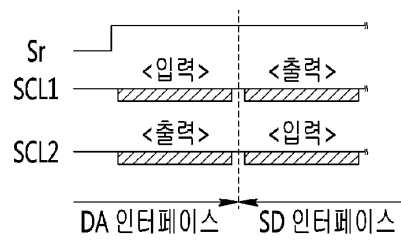
도면5



도면6



도면7



专利名称(译)	标题：驱动装置和包含它的显示装置		
公开(公告)号	KR1020120037227A	公开(公告)日	2012-04-19
申请号	KR1020100098860	申请日	2010-10-11
申请(专利权)人(译)	(你) 绝缘技术		
[标]发明人	KIM SUNG KYUN 김성균 AHN JUNG HONG 안정홍		
发明人	김성균 안정홍		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3688 G09G3/2096 H03K3/02332 G09G2370/08 G09G2310/0283 G09G2370/14 G09G2310/08		
代理人(译)	专利法的优美		
其他公开文献	KR101181481B1		
外部链接	Espacenet		

摘要(译)

目的：提供一种驱动装置和包括该驱动装置的显示装置，通过将最终操作模式转移到以从模式操作的驱动芯片，以相同的操作模式使用多个驱动芯片显示图像。结构：首先第二信号端子用作控制数据的接口。第一和第二信号端子用作模式检测信号的接口。控制数据控制第一时段的图像显示过程。模式检测信号对应于第二时段的图像显示处理的操作模式。信号控制器发送/接收第一周期的控制数据。信号控制器通过第一和第二信号端子发送/接收模式检测信号。液晶电容器形成上显示板（200）的公共电极（270）和下显示板（100）的像素电极（190）的两个端子。执行液晶层（3）作为介电材料。像素电极连接到开关装置。

