



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0025110  
(43) 공개일자 2010년03월09일

(51) Int. Cl.

G02F 1/1343 (2006.01) G02F 1/136 (2006.01)

(21) 출원번호 10-2008-0083739

(22) 출원일자 2008년08월27일

심사청구일자 없음

(71) 출원인

엘지이노텍 주식회사

서울특별시 중구 남대문로5가 541 서울스퀘어

(72) 발명자

이태희

경기도 안산시 상록구 사동 1271번지 한양대학교  
안산캠퍼스내 LG소재부품연구소

(74) 대리인

서교준

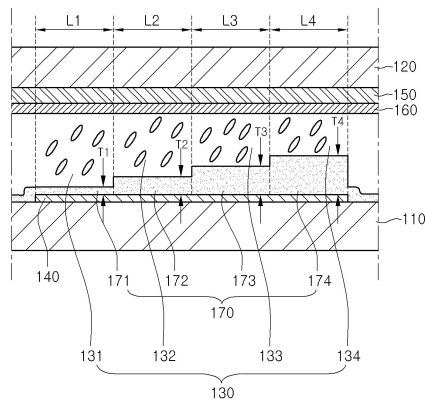
전체 청구항 수 : 총 17 항

(54) 액정표시장치

(57) 요약

액정표시장치가 개시되어 있다. 액정표시장치는 액정층; 상기 액정층 아래에 배치되는 전극; 및 상기 액정층 및 상기 전극 사이에 개재되는 전계왜곡부재를 포함한다. 액정표시장치는 전계왜곡부재에 의해서, 액정층에 다양한 전계를 인가할 수 있고, 이에 따라서, 다양한 영상을 표시할 수 있다.

대표도 - 도3



## 특허청구의 범위

### 청구항 1

액정층;

상기 액정층 아래에 배치되는 전극; 및

상기 액정층 및 상기 전극 사이에 개재되는 전계왜곡부재를 포함하는 액정표시장치.

### 청구항 2

제 1 항에 있어서, 상기 액정층은 표면안정화 강유전성 액정을 포함하는 액정표시장치.

### 청구항 3

제 1 항에 있어서, 상기 전계왜곡부재는 단차를 가지는 액정표시장치.

### 청구항 4

제 1 항에 있어서, 상기 전계왜곡부재는 위치에 따라서 두께가 달라지는 액정표시장치.

### 청구항 5

제 1 항에 있어서, 상기 전계왜곡부재는 상기 액정층을 배향하는 액정표시장치.

### 청구항 6

제 1 항에 있어서, 상기 전계왜곡부재는 실리콘 산화물을 포함하는 액정표시장치.

### 청구항 7

서로 대향되는 제 1 전극 및 제 2 전극;

상기 제 1 전극 및 상기 제 2 전극 사이에 개재되는 액정층; 및

상기 제 1 전극 및 상기 액정층 사이에 개재되어, 상기 액정층 및 상기 제 1 전극을 제 1 간격 및 제 2 간격으로 이격시키는 전계왜곡부재를 포함하는 액정표시장치.

### 청구항 8

제 1 항에 있어서, 상기 액정층은 쌍안정성을 가지는 액정을 포함하는 액정표시장치.

### 청구항 9

제 7 항에 있어서, 상기 전계왜곡부재는 제 1 두께를 가지는 제 1 전계왜곡부재 및 제 2 두께를 가지는 제 2 전계왜곡부재를 포함하는 액정표시장치.

### 청구항 10

제 9 항에 있어서, 상기 제 1 전계왜곡부재는 상기 액정층 및 상기 제 1 전극을 상기 제 1 간격으로 이격시키고,

상기 제 2 전계왜곡부재는 상기 액정층 및 상기 제 1 전극을 상기 제 2 간격으로 이격시키는 액정표시장치.

### 청구항 11

제 10 항에 있어서, 상기 액정층은 상기 제 1 전계왜곡부재에 대응하는 제 1 액정층 및 상기 제 2 전계왜곡부재에 대응하는 제 2 액정층을 포함하며,

상기 제 1 액정층은 제 1 전계에 의해서 정렬하고,

상기 제 2 액정층은 제 2 전계에 의해서 정렬하는 액정표시장치.

**청구항 12**

제 11 항에 있어서, 상기 제 1 액정층 및 상기 제 2 액정층은 광학적 특성이 서로 다른 액정표시장치.

**청구항 13**

픽셀 영역 내에 배치되는 제 1 전극;

상기 제 1 전극에 대향하여 배치되는 제 2 전극;

상기 제 1 전극 및 상기 제 2 전극 사이에 개재되는 액정층;

상기 제 1 전극 및 상기 액정층 사이에 개재되며, 상기 액정층을 제 1 전계가 인가되는 제 1 영역 및 제 2 전계가 인가되는 제 2 영역으로 정의하는 전계왜곡부재를 포함하는 액정표시장치.

**청구항 14**

제 13 항에 있어서, 상기 액정층은 상기 전계왜곡부재에 의해서, 제 3 전계가 인가되는 제 3 영역이 정의되는 액정표시장치.

**청구항 15**

제 13 항에 있어서, 상기 액정층은 쌍안정성 액정을 포함하는 액정표시장치.

**청구항 16**

제 15 항에 있어서, 상기 제 1 전극에는 제 1 전압이 인가되고, 상기 제 2 전극에는 제 2 전압이 인가되며, 상기 제 1 영역의 액정층 및 상기 제 2 영역의 액정층은 서로 다른 광학적 특성을 가지는 액정표시장치.

**청구항 17**

제 13 항에 있어서, 상기 전계왜곡부재는 단차를 가지는 액정표시장치.

**명세서**

**발명의 상세한 설명**

**기술분야**

[0001] 실시예는 액정표시장치에 관한 것이다.

**배경기술**

[0002] 정보처리 기술이 발달함에 따라서, LCD, PDP 및 AMOLED 등과 같은 표시장치들이 널리 사용되고 있다.

[0003] 특히, SSFLC를 사용하는 LCD는 빠른 응답속도를 가지지만, 쌍안정성 특성을 가지기 때문에, 그레이 스케일을 구현하기가 어렵다.

**발명의 내용**

**해결하고자하는 과제**

[0004] 실시예는 쌍안정성 특성을 가지는 액정층을 사용하여, 그레이 스케일을 구현하는 액정표시장치를 제공하고자 한다.

**과제 해결수단**

[0005] 실시예에 따른 액정표시장치는 액정층; 상기 액정층 아래에 배치되는 전극; 및 상기 액정층 및 상기 전극 사이에 개재되는 전계왜곡부재를 포함한다.

[0006] 다른 실시예에 따른 액정표시장치는 서로 대향되는 제 1 전극 및 제 2 전극; 상기 제 1 전극 및 상기 제 2 전극 사이에 개재되는 액정층; 및 상기 제 1 전극 및 상기 액정층 사이에 개재되어, 상기 액정층 및 상기 제 1 전극

을 제 1 간격 및 제 2 간격으로 이격시키는 전계왜곡부재를 포함한다.

[0007] 또 다른 실시예에 따른 액정표시장치는 픽셀 영역 내에 배치되는 제 1 전극; 상기 제 1 전극에 대향하여 배치되는 제 2 전극; 상기 제 1 전극 및 상기 제 2 전극 사이에 개재되는 액정층; 상기 제 1 전극 및 상기 액정층 사이에 개재되며, 상기 액정층을 제 1 전계가 인가되는 제 1 영역 및 제 2 전계가 인가되는 제 2 영역으로 정의하는 전계왜곡부재를 포함한다.

**효 과**

- [0008] 실시예에 따른 액정표시장치는 전계왜곡부재에 의해서, 액정층에 다양한 전계를 인가할 수 있다.
- [0009] 즉, 하나의 제 1 전극 및 하나의 제 2 전극 사이에 전위차가 형성될 때, 전계왜곡부재에 의해서, 액정층에는 다양한 크기의 전계가 형성된다. 즉, 하나의 픽셀에 포함된 액정층에 영역 별로 다른 크기의 전계가 가해질 수 있다.
- [0010] 이때, 액정층이 쌍안정성 특성을 가질 때, 액정층의 일부는 광학적 특성이 변하고, 다른 일부는 광학적 특성이 변하지 않는다.
- [0011] 따라서, 실시예에 따른 액정표시장치는 하나의 픽셀에서, 일부는 화이트를 구현하고, 일부는 블랙을 구현할 수 있고, 픽셀 단위로 그레이 스케일을 구현한다.
- [0012] 따라서, 실시예에 따른 액정표시장치는 빠른 응답속도를 가짐과 동시에, 그레이 스케일을 구현할 수 있다.

**발명의 실시를 위한 구체적인 내용**

- [0013] 실시 예의 설명에 있어서, 각 패널, 부재, 전극, 층, 부 또는 기관 등이 각 패널, 부재, 전극, 층, 부 또는 기관 등의 "상(on)"에 또는 "아래(under)"에 형성되는 것으로 기재되는 경우에 있어, "상(on)"과 "아래(under)"는 "직접(directly)" 또는 "다른 구성요소를 개재하여 (indirectly)" 형성되는 것을 모두 포함한다. 또한 각 구성 요소의 상 또는 아래에 대한 기준은 도면을 기준으로 설명한다. 도면에서의 각 구성요소들의 크기는 설명을 위하여 과장될 수 있으며, 실제로 적용되는 크기를 의미하는 것은 아니다.
- [0014] 도 1은 실시예에 따른 액정표시장치를 도시한 회로도이다. 도 2는 픽셀을 도시한 평면도이다. 도 3은 도 2에서 A-A'를 따라서 절단한 단면을 도시한 단면도이다. 도 4는 액정층의 동작 특성을 도시한 도면이다.
- [0015] 도 1 내지 도 3을 참조하면, 액정표시장치는 액정패널(100), 커먼IC(20) 및 세그IC(30)를 포함한다.
- [0016] 상기 액정패널(100)은 상기 커먼IC(20) 및 상기 세그IC(30)로부터 입력되는 공통전압 및 데이터 전압에 의해서 영상을 표시한다. 상기 액정패널(100)은 픽셀영역(P)의 단위로 통과하는 광의 세기를 조절하여 영상을 표시한다.
- [0017] 도 2를 참조하면, 상기 픽셀영역(P)은 제 1 영역(L1), 제 2 영역(L2), 제 3 영역(L3) 및 제 4 영역(L4)으로 구분된다. 상기 제 1 내지 제 4 영역(L1, L2, L3, L4)은 스트라이프 형태로 배치된다.
- [0018] 이와는 다르게, 상기 제 1 내지 제 4 영역(L1, L2, L3, L4)은 타일 형태 등 다양한 형태로 배치될 수 있다.
- [0019] 도 3을 참조하면, 상기 액정패널(100)은 하부기관(110), 화소전극(140), 상부기관(120), 공통전극(160), 액정층(130) 및 전계왜곡부재(170)를 포함한다.
- [0020] 또한, 상기 액정패널(100)은 컬러필터층(150)을 더 포함할 수 있다.
- [0021] 상기 하부기관(110)은 투명하며, 플레이트 형상을 가진다. 상기 하부기관(110)은 유리기관 일 수 있다.
- [0022] 상기 화소전극(140)은 상기 하부기관(110) 상에 배치된다. 상기 화소전극(140)은 각각의 픽셀영역(P)에 하나씩 배치된다. 상기 화소전극(140)은 다수 개가 상기 하부기관(110) 상에 매트릭스 형태로 배치된다.
- [0023] 상기 화소전극(140)은 투명한 도전체이며, 상기 화소전극(140)으로 사용되는 물질의 예로서는 인듐 틴 옥사이드 또는 인듐 징크 옥사이드 등을 들 수 있다. 상기 화소전극(140)은 상기 세그IC(30)와 연결된다.
- [0024] 상기 상부기관(120)은 상기 하부기관(110) 상에 배치된다. 상기 상부기관(120)은 상기 하부기관(110)에 대향한다. 상기 상부기관(120)은 투명하며, 유리기관일 수 있다.
- [0025] 상기 컬러필터층(150)은 상기 상부기관(120) 아래에 배치될 수 있다. 상기 컬러필터층(150)은 통과하는 백색광

을 필터링하여 컬러를 가지는 광으로 변환시키는 컬러필터들을 포함한다.

- [0026] 상기 컬러필터들은 각각의 픽셀영역(P)에 하나씩 배치될 수 있다.
- [0027] 상기와 같이 컬러필터층(150)이 더 포함되는 경우, 상기 공통전극(160)은 상기 컬러필터층(150) 아래에 배치된다.
- [0028] 상기 공통전극(160)은 투명한 도전체이며, 상기 공통전극(160)으로 사용되는 물질의 예로서는 인듐 틴 옥사이드 또는 인듐 징크 옥사이드 등을 들 수 있다. 상기 공통전극(160)은 상기 커먼IC(20)와 연결된다.
- [0029] 상기 액정층(130)은 상기 화소전극(140) 및 상기 공통전극(160) 사이에 개재된다. 더 자세하게, 상기 액정층(130)은 상기 전계왜곡부재(170) 및 상기 공통전극(160) 사이에 개재된다.
- [0030] 상기 액정층(130)은 쌍안정성을 가진다. 즉, 상기 액정층(130)은 임계 수치 이상의 정극성의 전계가 인가될 때, 제 1 광학적 특성을 가지고, 더 이상 전계가 인가되지 않아도, 상기 제 1 광학적 특성을 유지한다.
- [0031] 마찬가지로, 상기 액정층(130)에 임계 수치 이상의 부극성의 전계가 인가될 때, 상기 액정층(130)은 제 2 광학적 특성을 가지고, 더 이상 전계가 인가되지 않아도, 상기 제 2 광학적 특성을 유지한다.
- [0032] 또한, 상기 액정층(130)은 임계수치 이하의 전계가 인가될 때, 광학적 특성이 변하지 않는다.
- [0033] 즉, 상기 액정층(130)은 안정적으로, 제 1 광학적 특성 또는 제 2 광학적 특성을 가진다.
- [0034] 상기 액정층(130)은 액정과우더 또는 표면안정화 강유전성 액정(surface stability ferroelectric liquid crystal; SSFLC)로 이루어진다.
- [0035] 상기 액정층(130)은 상기 상부기관(120) 상 및 상기 하부기관(110) 아래에 각각 배치되는 편광필터들과 함께, 높은 광 투과도의 화이트 또는 광이 거의 투과되지 않는 블랙을 구현할 수 있다.
- [0036] 상기 전계왜곡부재(170)는 상기 액정층(130) 및 상기 화소전극(140) 사이에 개재된다. 상기 전계왜곡부재(170)는 상기 액정층(130)에 인가되는 전계를 변형시킨다. 더 자세하게, 상기 전계왜곡부재(170)는 상기 액정층(130)에 인가되는 전계를 감소시킨다.
- [0037] 상기 전계왜곡부재(170)는 상기 액정층(130)을 배향한다. 즉, 상기 전계왜곡부재(170)는 배향막 기능을 수행한다. 상기 전계왜곡부재(170)는 높은 유전율을 가지며, 상기 전계왜곡부재(170)로 사용될 수 있는 물질의 예로서는 실리콘 산화물 등을 들 수 있다.
- [0038] 상기 전계왜곡부재(170)는 단차를 가진다. 상기 전계왜곡부재(170)는 서로 단차를 형성하는 제 1 전계왜곡부재(171), 제 2 전계왜곡부재(172), 제 3 전계왜곡부재(173) 및 제 4 전계왜곡부재(174)를 포함한다.
- [0039] 상기 제 1 내지 제 4 전계왜곡부재(171, 172, 173, 174)는 서로 다른 두께들을 가진다. 예를 들어, 상기 제 1 전계왜곡부재(171)는 190 내지 210Å의 두께를 가지고, 상기 제 2 전계왜곡부재(172)는 390 내지 410Å의 두께를 가지고, 상기 제 3 전계왜곡부재(173)는 590 내지 610Å의 두께를 가지며, 상기 제 4 전계왜곡부재(174)는 790 내지 810Å의 두께를 가질 수 있다.
- [0040] 또한, 상기 제 1 전계왜곡부재(171)는 290 내지 310Å의 두께를 가지고, 상기 제 2 전계왜곡부재(172)는 590 내지 610Å의 두께를 가지고, 상기 제 3 전계왜곡부재(173)는 890 내지 910Å의 두께를 가지며, 상기 제 4 전계왜곡부재(174)는 1190 내지 1210Å의 두께를 가질 수 있다.
- [0041] 상기 전계왜곡부재(170)에 의해서, 상기 픽셀영역(P)은 상기 제 1 내지 제 4 영역(L1, L2, L3, L4)으로 정의된다. 즉, 상기 제 1 영역(L1)은 상기 제 1 전계왜곡부재(171)에 의해서 정의되고, 상기 제 2 영역(L2)은 상기 제 2 전계왜곡부재(172)에 의해서 정의된다.
- [0042] 마찬가지로, 상기 제 3 영역(L3)은 상기 제 3 전계왜곡부재(173)에 의해서 정의되고, 상기 제 4 영역(L4)은 상기 제 4 전계왜곡부재(174)에 의해서 정의된다.
- [0043] 또한, 상기 액정층(130)도 상기 전계왜곡부재(170)에 의해서 구분될 수 있다. 즉, 상기 액정층(130)은 제 1 액정층(131), 제 2 액정층(132), 제 3 액정층(133) 및 제 4 액정층(134)을 포함한다.
- [0044] 상기 제 1 액정층(131)은 상기 제 1 전계왜곡부재(171)에 대응하며, 상기 제 1 영역(L1)에 배치된다.
- [0045] 상기 제 2 액정층(132)은 상기 제 2 전계왜곡부재(172)에 대응하며, 상기 제 2 영역(L2)에 배치된다.

- [0046] 상기 제 3 액정층(133)은 상기 제 3 전계왜곡부재(173)에 대응하며, 상기 제 3 영역(L3)에 배치된다.
- [0047] 상기 제 4 액정층(134)은 상기 제 4 전계왜곡부재(174)에 대응하며, 상기 제 4 영역(L4)에 배치된다.
- [0048] 상기 전계왜곡부재(170)에 의해서, 상기 액정층(130)에 서로 다른 전계가 인가된다. 즉, 상기 공통전극(160) 및 상기 화소전극(140)에 각각 공통전압 및 데이터 전압이 인가될 때, 상기 전계왜곡부재(170)에 의해서, 상기 액정층(130)에 인가되는 전계가 왜곡된다.
- [0049] 이에 따라서, 상기 제 1 내지 제 4 영역(L1, L2, L3, L4)별로 다른 전계들이 형성된다. 즉, 상기 제 1 내지 제 4 액정층(131, 132, 133, 134)에 서로 다른 전계가 형성된다.
- [0050] 즉, 상기 전계왜곡부재(170)는 높은 유전율을 가지고, 상기 제 1 내지 제 4 영역(L1, L2, L3, L4)별로 서로 다른 두께들(T1, T2, T3, T4)을 가지기 때문에, 상기 제 1 내지 제 4 액정층(131, 132, 133, 134)에 서로 다른 전계가 인가된다.
- [0051] 더 자세하게, 상기 제 1 내지 제 4 전계왜곡부재(171, 172, 173, 174) 순으로 두께가 커지기 때문에, 상기 제 1 내지 제 4 액정층(131, 132, 133, 134) 순으로 인가되는 전계는 적어진다.
- [0052] 즉, 상기 제 1 전계왜곡부재(171)는 가장 얇은 두께(T1)를 가지므로, 상기 제 1 액정층(131)에는 가장 높은 전계가 인가된다.
- [0053] 마찬가지로, 상기 제 4 전계왜곡부재(174)는 가장 두꺼운 두께(T4)를 가지므로, 상기 제 4 액정층(134)은 가장 낮은 전계가 인가된다.
- [0054] 따라서, 상기 공통전압 및 상기 데이터 전압에 따라서, 상기 제 1 내지 제 4 액정층(131, 132, 133, 134) 중 일부는 제 1 광학적 특성을 가지고, 나머지는 제 2 광학적 특성을 가질 수 있다.
- [0055] 즉, 상기 제 1 내지 제 4 액정층(131, 132, 133, 134)의 일부는 화이트를 구현하고, 나머지는 블랙을 구현할 수 있다.
- [0056] 도 4를 참조하면, 상기 공통전극(160) 및 상기 화소전극(140)에 인가되는 전위차에 따라서, 상기 제 1 내지 제 4 액정층(131, 132, 133, 134)이 가지는 광학적 특성이 달라짐을 알 수 있다.
- [0057] 먼저, 상기 전위차가 0에서 V1 사이일 때, 상기 제 1 내지 제 4 액정층(131, 132, 133, 134)은 블랙을 구현한다. 상기 전위차가 V1에서 V2 사이일 때, 상기 제 1 액정층(131)에 상대적으로 가장 큰 전계가 형성되므로, 상기 제 1 액정층(131)이 먼저 다른 광학적 특성을 가진다. 즉, 상기 제 1 액정층(131)은 화이트를 구현하고, 상기 제 2 내지 제 4 액정층(132, 133, 134)은 블랙을 구현한다.
- [0058] 또한, 상기 전위차가 V2 에서 V3 사이일 때, 상기 제 1 및 제 2 액정층(131, 132)은 화이트를 구현하고, 상기 제 3 및 상기 제 4 액정층(133, 134)은 블랙을 구현한다. 상기 전위차가 V3에서 V4 사이일 때, 상기 제 1 내지 제 3 액정층(131, 132, 133)은 화이트를 구현하고, 상기 제 4 액정층(134)은 블랙을 구현한다.
- [0059] 마지막으로, 상기 전위차가 V4 이상일 때, 상기 제 1 내지 제 4 액정층(131, 132, 133, 134)은 화이트를 구현한다.
- [0060] 이와 같이, 실시예에 따른 액정표시장치는 5단계의 그레이 스케일을 구현할 수 있다.
- [0061] 또한, 상기 제 1 내지 제 4 전계왜곡부재(171, 172, 173, 174)의 단차들이 약 190 내지 210Å일 때, 상기 V1 내지 V4의 각각의 차이는 약 1 내지 2V일 수 있다.
- [0062] 또한, 상기 제 1 내지 제 4 전계왜곡부재(171, 172, 173, 174)의 단차들이 약 290 내지 310Å일 때, 상기 V1 내지 V4의 각각의 차이는 약 2 내지 4V일 수 있다.
- [0063] 도 5a 내지 도 5e는 실시예에 따른 액정표시장치의 제조방법을 도시한 단면도들이다.
- [0064] 도 5a를 참조하면, 유리기판인 하부기판(110)이 제공된다. 이후, 하부기판(110)상에, ITO층이 형성되고, 패터닝되어, 화소전극(140)이 형성된다.
- [0065] 이후, 상기 하부기판(110) 상에 상기 화소전극(140)을 덮는 제 1 실리콘 질화물층(170a)이 190 내지 210Å 또는 290 내지 310Å의 두께로 형성된다.
- [0066] 도 5b를 참조하면, 상기 제 1 실리콘 질화물층(170a) 상에 제 1 새도우 마스크(201)가 배치되고, 선택적으로 실

리콘 질화물이 증착되어, 제 2 실리콘 질화물층(170b)이 형성된다.

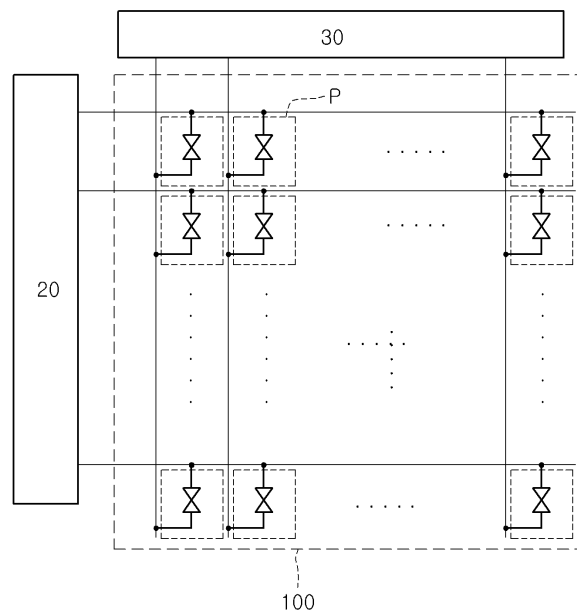
- [0067] 도 5c를 참조하면, 상기 제 2 실리콘 질화물층(170b) 상에 제 2 새도우 마스크(202)가 배치되고, 선택적으로 실리콘 질화물이 증착되어, 제 3 실리콘 질화물층(170c)이 형성된다.
- [0068] 도 5d를 참조하면, 상기 제 3 실리콘 질화물층(170c) 상에 제 3 새도우 마스크(203)가 배치되고, 선택적으로 실리콘 질화물이 증착되어, 제 4 실리콘 질화물층(170)이 형성된다.
- [0069] 이와 같은 방식으로, 단차를 가지는 전계왜곡부재(170)가 형성된다.
- [0070] 이후, 상기 전계왜곡부재(170)에 이온빔이 조사되어, 상기 전계왜곡부재(170)는 배향된다.
- [0071] 도 5e를 참조하면, 상부기관(120) 아래에 컬러필터층(150) 및 공통전극(160)이 형성되고, 상기 상부기관(120) 및 상기 하부기관(110) 사이에 쌍안정성 액정이 주입되어, 실시예에 따른 액정표시장치가 제조된다.
- [0072] 이로써, 쌍안정성 특성을 가지는 액정을 사용하여, 그레이 스케일이 구현되는 액정표시장치가 제조된다.
- [0073] 이상에서 실시예를 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 실시예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 실시예에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

**도면의 간단한 설명**

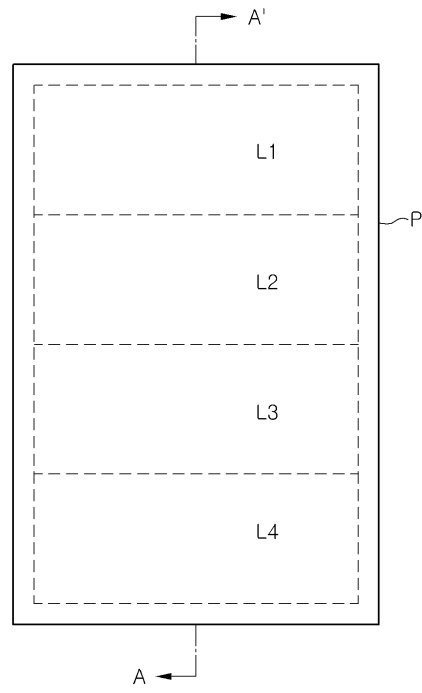
- [0074] 도 1은 실시예에 따른 액정표시장치를 도시한 회로도이다.
- [0075] 도 2는 픽셀을 도시한 평면도이다.
- [0076] 도 3은 도 2에서 A-A'를 따라서 절단한 단면을 도시한 단면도이다.
- [0077] 도 4는 액정층의 동작 특성을 도시한 도면이다.
- [0078] 도 5a 내지 도 5e는 실시예에 따른 액정표시장치의 제조방법을 도시한 단면도들이다.

**도면**

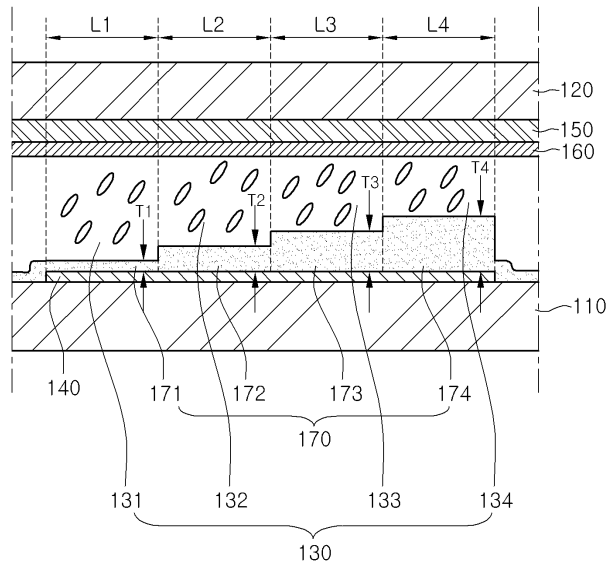
**도면1**



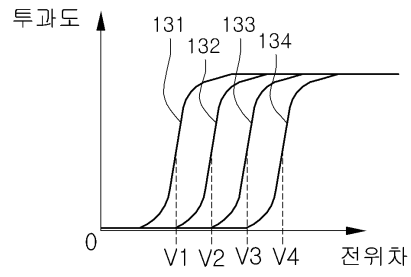
도면2



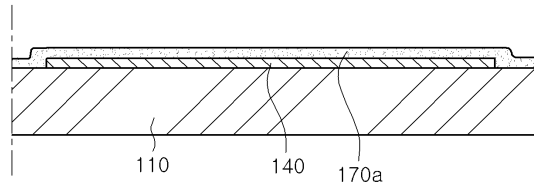
도면3



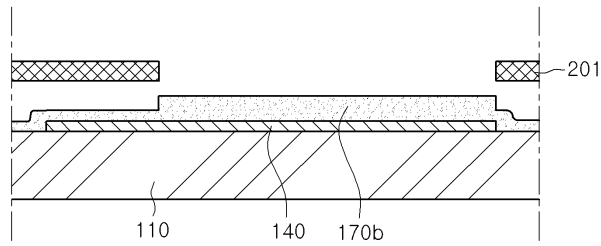
도면4



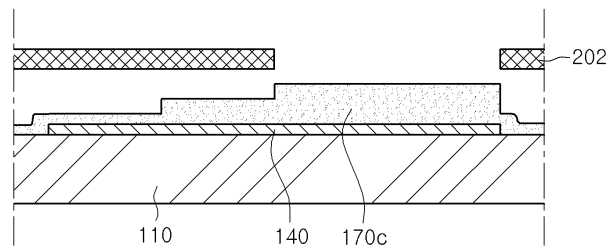
도면5a



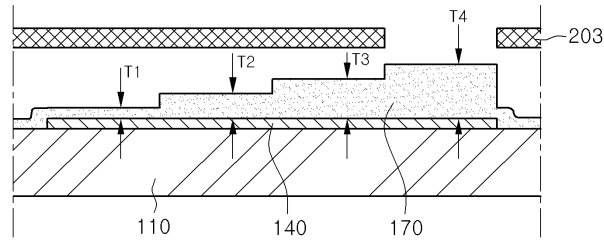
도면5b



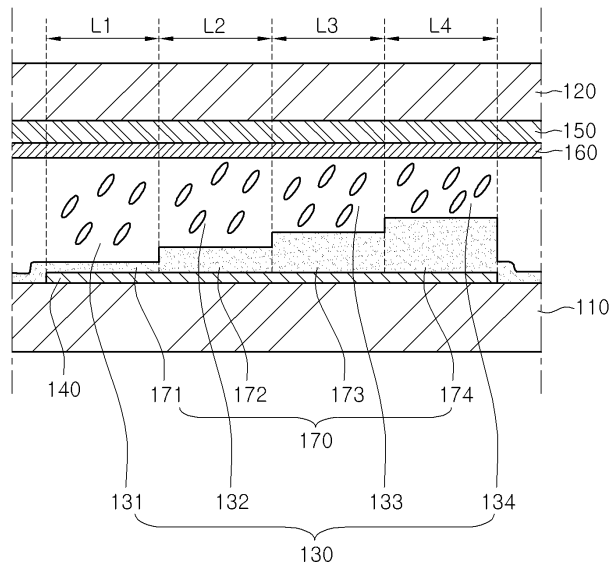
도면5c



도면5d



도면5e



专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR1020100025110A</a>	公开(公告)日	2010-03-09
申请号	KR1020080083739	申请日	2008-08-27
[标]申请(专利权)人(译)	印诺泰克公司		
申请(专利权)人(译)	LG伊诺特有限公司		
当前申请(专利权)人(译)	LG伊诺特有限公司		
[标]发明人	LEE TAE HEE		
发明人	LEE, TAE HEE		
IPC分类号	G02F1/1343 G02F1/136		
CPC分类号	G02F1/133707 G02F1/1343 G02F1/136286 G02F2001/136295		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

公开了一种液晶显示器。液晶显示器包括设置在液晶层下面的电极：液晶层，液晶层和允许在电极之间的场畸变构件。使用液晶显示器是场畸变构件，可以在液晶层中授权各种电场。因此，可以指示各种图像。液晶，双稳态，SSFLC，灰度，刻度。

