



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년03월28일
(11) 등록번호 10-1963387
(24) 등록일자 2019년03월22일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01) G09G 3/36 (2006.01)
(21) 출원번호 10-2012-0157527
(22) 출원일자 2012년12월28일
심사청구일자 2017년12월20일
(65) 공개번호 10-2014-0086707
(43) 공개일자 2014년07월08일
(56) 선행기술조사문헌
KR1020020046600 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
강정열
경북 칠곡군 석적읍 남중리2길 26, 드림명가 203호
김상규
경북 구미시 박정희로 599, 106동 304호 (송정동, 푸르지오캐슬A단지아파트)
(74) 대리인
특허법인로알
(뒷면에 계속)

전체 청구항 수 : 총 7 항

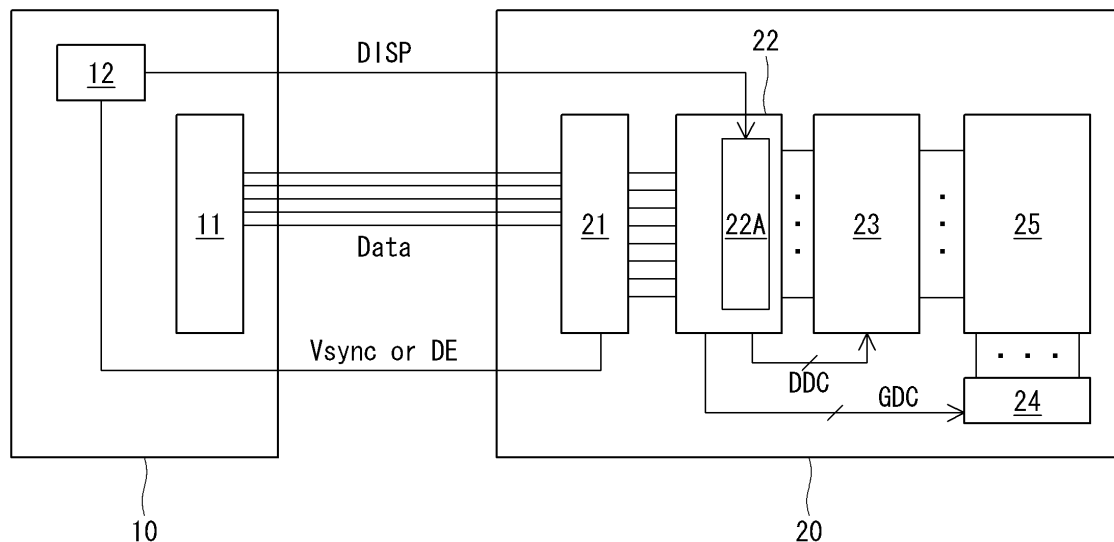
심사관 : 김민수

(54) 발명의 명칭 액정표시장치

(57) 요약

본 발명에 따른 액정표시장치는 입력 프레임 주파수를 검출하여 상기 프레임 주파수가 미리 정해진 범위에 속하는 경우 이상 신호의 입력을 지시하는 DISP 신호를 하이논리로 발생하고, 상기 프레임 주파수가 상기 미리 정해진 범위에 속하지 않는 경우 상기 DISP 신호를 로우논리로 발생하는 시스템; 및 상기 DISP 신호에 따라 정상 화면 구현을 위한 디지털 영상 데이터와 블랙 화면 구현을 위한 디지털 블랙 데이터를 선택적으로 출력하는 신호 처리부를 포함한 액정모듈을 구비한다.

대표도 - 도3



(72) 발명자

박용범

충북 청주시 상당구 중앙로185번길 7, (내덕동)

제성민

대구 북구 대천로 100, 208동 402호 (동천동, 화성
센트럴파크)

이경구

경북 구미시 해마루공원로 111, 101동 3104호 (옥
계동, 구미옥계우미린)

김한수

대구 북구 검단로 255, 102동 206호 (검단동, 민들
레아파트)

박용근

경북 칠곡군 석적읍 동중리10길 14-23, 필하우스
307호

이진희

울산 남구 여천로5번길 6, (야음동)

명세서

청구범위

청구항 1

입력 프레임 주파수를 검출하여 상기 프레임 주파수가 미리 정해진 범위에 속하는 경우 이상 신호의 입력을 지시하는 DISP 신호를 하이논리로 발생하고, 상기 프레임 주파수가 상기 미리 정해진 범위에 속하지 않는 경우 상기 DISP 신호를 로우논리로 발생하는 시스템; 및

상기 DISP 신호에 따라 정상 화면 구현을 위한 디지털 영상 데이터와 블랙 화면 구현을 위한 디지털 블랙 데이터를 선택적으로 출력하는 신호 처리부를 포함한 액정모듈을 구비하고,

상기 액정모듈은,

상기 정상 화면 또는 상기 블랙 화면이 표시되는 액정표시패널;

상기 액정표시패널의 데이터라인들을 구동하기 위한 데이터 구동회로;

상기 액정표시패널의 게이트라인들을 구동하기 위한 게이트 구동회로; 및

상기 데이터 구동회로와 상기 게이트 구동회로의 동작을 제어하는 타이밍 콘트롤러를 구비하고,

상기 시스템은 상기 액정모듈에 포함되지 않고 상기 액정 모듈로부터 피드백 되는 신호를 이용하여 상기 입력 프레임 주파수를 검출하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 신호 처리부는 상기 타이밍 콘트롤러에 내장되는 것을 특징으로 하는 액정표시장치.

청구항 3

제 2 항에 있어서,

상기 신호 처리부는 상기 타이밍 콘트롤러의 출력 채널들 각각에 접속된 다수의 멀티플렉서들로 구현되고;

상기 멀티플렉서들 각각은, 상기 하이논리의 상기 DISP 신호에 응답하여 상기 디지털 영상 데이터를 출력하고, 상기 로우논리의 상기 DISP 신호에 응답하여 상기 디지털 블랙 데이터를 출력하는 것을 특징으로 하는 액정표시장치.

청구항 4

제 2 항에 있어서,

상기 신호 처리부는, 상기 타이밍 콘트롤러의 출력 채널들 각각에 접속되어 제1 입력 신호와 제2 입력 신호를 논리곱 연산한 후 그 연산 결과를 출력하는 다수의 논리곱소자들로 구현되고;

상기 논리곱소자들 각각에 입력되는 상기 제1 입력 신호는 상기 디지털 영상 데이터로 선택되고, 상기 논리곱소자들 각각에 입력되는 상기 제2 입력 신호는 상기 DISP 신호로 선택되는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 신호 처리부는 상기 데이터 구동회로에 내장되는 것을 특징으로 하는 액정표시장치.

청구항 6

제 5 항에 있어서,

상기 데이터 구동회로는,

상기 타이밍 콘트롤러로부터 입력되는 디지털 영상 데이터를 샘플링 및 래치한 다음, 래치된 디지털 영상 데이터를 상기 신호 처리부에 출력하는 래치부;

상기 신호 처리부로부터 입력되는 상기 디지털 영상 데이터 또는 상기 디지털 블랙 데이터를 아날로그 데이터전압으로 변환하는 디지털-아날로그 컨버터; 및

상기 신호 처리부는, 상기 래치부의 출력단과 상기 디지털 아날로그 컨버터의 입력단 사이에 접속된 다수의 멀티플렉서들로 구현되고;

상기 멀티플렉서들 각각은, 상기 하이논리의 상기 DISP 신호에 응답하여 상기 래치된 디지털 영상 데이터를 출력하고, 상기 로우논리의 상기 DISP 신호에 응답하여 상기 디지털 블랙 데이터를 출력하는 것을 특징으로 하는 액정표시장치.

청구항 7

제 5 항에 있어서,

상기 데이터 구동회로는,

상기 타이밍 콘트롤러로부터 입력되는 디지털 영상 데이터를 샘플링 및 래치한 다음, 래치된 디지털 영상 데이터를 상기 신호 처리부에 출력하는 래치부;

상기 신호 처리부로부터 입력되는 상기 디지털 영상 데이터 또는 상기 디지털 블랙 데이터를 아날로그 데이터전압으로 변환하는 디지털-아날로그 컨버터; 및

상기 신호 처리부는, 상기 래치부의 출력단과 상기 디지털 아날로그 컨버터의 입력단 사이에 접속되어 제1 입력 신호와 제2 입력 신호를 논리곱 연산한 후 그 연산 결과를 출력하는 다수의 논리곱소자들로 구현되고;

상기 논리곱소자들 각각에 입력되는 상기 제1 입력 신호는 상기 래치된 디지털 영상 데이터로 선택되고, 상기 논리곱소자들 각각에 입력되는 상기 제2 입력 신호는 상기 DISP 신호로 선택되는 것을 특징으로 하는 액정표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 특히 이상 신호(abnormal signal) 입력시 표시패널에 블랙 영상을 표시하는 액정표시장치에 관한 것이다.

배경 기술

[0002] 액정표시장치는 비디오신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시한다. 액티브 매트릭스(Active Matrix) 타입의 액정표시장치는 액정셀마다 형성된 박막트랜지스터(Thin Film Transistor, TFT)를 이용하여 액정셀들에 공급되는 데이터전압을 스위칭하여 데이터를 능동적으로 제어하므로 동화상의 표시품질을 높일 수 있다.

[0003] 이러한 액정표시장치에는 경우에 따라 원하지 않는 이상 신호(abnormal signal)가 입력될 수 있다. 종래 액정표시장치는 타이밍 콘트롤러에서 수직 동기신호를 도트 클럭으로 카운트하고 그 카운트 출력을 도 1과 같은 상태 판단부에 입력하여 이상 신호의 입력 유무를 검출한다. 프레임 주파수에 대응되는 카운트 출력은 정상 신호의 입력에 대응하여 소정 범위(예컨대, 도 2에서 A~B개의 범위)로 미리 정해져 있다. 일정 시간 동안 프레임 주파수(카운트 출력)가 도 2와 같이 미리 정해진 정상 범위(A~B)에 속하면 종래 액정표시장치는 정상 상태로 동작되고, 이와 달리 상기 정상 범위를 벗어나면 종래 액정표시장치는 정상 신호가 없다는 판단하에 입력되는 영상 데이터를 모두 블랙 데이터로 변경하여 표시패널에 블랙 영상을 표시한다.

[0004] 액정표시장치는 타이밍 콘트롤러를 포함한 액정모듈과, 이 액정모듈에 각종 신호들을 공급하는 시스템을 포함한다. 종래 액정표시장치에서, 이상 신호의 입력 유무를 검출하는 기능이 타이밍 콘트롤러에만 내재되어 있어 설

계 자유도가 떨어지고, 더욱이 타이밍 컨트롤러의 호환성을 높이기 위해서는 상기 정상 범위가 넓게 설정될 수밖에 없어 사용자 입장에서 정밀하게 컨트롤하기 불가능하다. 사용자가 도 2의 A~B 범위 대신 C~D 범위를 정상 범위로 사용하고자 하는 경우, 타이밍 컨트롤러의 내부 로직을 모두 수정해야 하는 제약이 따른다.

[0005] 또한, 이상 신호 입력시 종래 액정표시장치는 표시패널에 블랙 영상을 띄우기 위해 시스템에서 블랙 데이터를 생성해서 액정모듈로 출력하였다. 이 경우 시스템은 다시 정상 화면 상태로 전환하기 위해 일련의 시퀀스에 따라 웨이크 업 시간(wake up time)을 필요로 한다.

발명의 내용

해결하려는 과제

[0006] 따라서, 본 발명의 목적은 설계 자유도를 높이고 프레임 주파수에 대한 원하는 정상 범위를 쉽게 설정할 수 있으며, 이상 상태에서 정상 상태로의 전환시 웨이크 업 시간을 줄일 수 있도록 한 액정표시장치를 제공하는 데 있다.

과제의 해결 수단

[0007] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 액정표시장치는 입력 프레임 주파수를 검출하여 상기 프레임 주파수가 미리 정해진 범위에 속하는 경우 이상 신호의 입력을 지시하는 DISP 신호를 하이논리로 발생하고, 상기 프레임 주파수가 상기 미리 정해진 범위에 속하지 않는 경우 상기 DISP 신호를 로우논리로 발생하는 시스템; 및 상기 DISP 신호에 따라 정상 화면 구현을 위한 디지털 영상 데이터와 블랙 화면 구현을 위한 디지털 블랙 데이터를 선택적으로 출력하는 신호 처리부를 포함한 액정모듈을 구비한다.

[0008] 상기 액정모듈은, 상기 정상 화면 또는 상기 블랙 화면이 표시되는 액정표시패널; 상기 액정표시패널의 데이터 라인들을 구동하기 위한 데이터 구동회로; 상기 액정표시패널의 게이트라인들을 구동하기 위한 게이트 구동회로; 및 상기 데이터 구동회로와 상기 게이트 구동회로의 동작을 제어하는 타이밍 컨트롤러를 구비하고; 상기 신호 처리부는 상기 타이밍 컨트롤러에 내장된다.

[0009] 상기 신호 처리부는 상기 타이밍 컨트롤러의 출력 채널들 각각에 접속된 다수의 멀티플렉서들로 구현되고; 상기 멀티플렉서들 각각은, 상기 하이논리의 상기 DISP 신호에 응답하여 상기 디지털 영상 데이터를 출력하고, 상기 로우논리의 상기 DISP 신호에 응답하여 상기 디지털 블랙 데이터를 출력한다.

[0010] 상기 신호 처리부는, 상기 타이밍 컨트롤러의 출력 채널들 각각에 접속되어 제1 입력 신호와 제2 입력 신호를 논리곱 연산한 후 그 연산 결과를 출력하는 다수의 논리곱소자들로 구현되고; 상기 논리곱소자들 각각에 입력되는 상기 제1 입력 신호는 상기 디지털 영상 데이터로 선택되고, 상기 논리곱소자들 각각에 입력되는 상기 제2 입력 신호는 상기 DISP 신호로 선택된다.

[0011] 상기 액정모듈은, 상기 정상 화면 또는 상기 블랙 화면이 표시되는 액정표시패널; 상기 액정표시패널의 데이터 라인들을 구동하기 위한 데이터 구동회로; 상기 액정표시패널의 게이트라인들을 구동하기 위한 게이트 구동회로; 및 상기 데이터 구동회로와 상기 게이트 구동회로의 동작을 제어하는 타이밍 컨트롤러를 구비하고; 상기 신호 처리부는 상기 데이터 구동회로에 내장된다.

[0012] 상기 데이터 구동회로는, 상기 타이밍 컨트롤러로부터 입력되는 디지털 영상 데이터를 샘플링 및 래치한 다음, 래치된 디지털 영상 데이터를 상기 신호 처리부에 출력하는 래치부; 상기 신호 처리부로부터 입력되는 상기 디지털 영상 데이터 또는 상기 디지털 블랙 데이터를 아날로그 데이터전압으로 변환하는 디지털-아날로그 컨버터; 및 상기 신호 처리부는, 상기 래치부의 출력단과 상기 디지털 아날로그 컨버터의 입력단 사이에 접속된 다수의 멀티플렉서들로 구현되고; 상기 멀티플렉서들 각각은, 상기 하이논리의 상기 DISP 신호에 응답하여 상기 래치된 디지털 영상 데이터를 출력하고, 상기 로우논리의 상기 DISP 신호에 응답하여 상기 디지털 블랙 데이터를 출력한다.

[0013] 상기 데이터 구동회로는, 상기 타이밍 컨트롤러로부터 입력되는 디지털 영상 데이터를 샘플링 및 래치한 다음, 래치된 디지털 영상 데이터를 상기 신호 처리부에 출력하는 래치부; 상기 신호 처리부로부터 입력되는 상기 디지털 영상 데이터 또는 상기 디지털 블랙 데이터를 아날로그 데이터전압으로 변환하는 디지털-아날로그 컨버터;

및 상기 신호 처리부는, 상기 래치부의 출력단과 상기 디지털 아날로그 컨버터의 입력단 사이에 접속되어 제1 입력 신호와 제2 입력 신호를 논리곱 연산한 후 그 연산 결과를 출력하는 다수의 논리곱소자들로 구현되고; 상기 논리곱소자들 각각에 입력되는 상기 제1 입력 신호는 상기 래치된 디지털 영상 데이터로 선택되고, 상기 논리곱소자들 각각에 입력되는 상기 제2 입력 신호는 상기 DISP 신호로 선택된다.

발명의 효과

[0014] 본 발명은 이상 신호의 입력 유무를 검출하는 기능을 시스템에 마련하여 설계 자유도를 높일 수 있다. 본 발명은 타이밍 컨트롤러의 내부 로직을 변경함이 없이 프레임 주파수에 대한 원하는 정상 범위를 정밀하게 컨트롤할 수 있으며, 블랙 화면 구현을 위한 신호 처리를 액정 모듈 내에서 간소한 방법으로 행하기 때문에 이상 상태에서 정상 상태로의 복귀시 별도의 웨이크 업 시간을 필요로 하지 않는다.

도면의 간단한 설명

[0015] 도 1은 이상 상태와 정상 상태의 판단을 위해 타이밍 컨트롤러에 내장되는 상태 판단부를 보여주는 도면.
 도 2는 프레임 주파수에 대응되는 카운트 출력의 설정 범위를 보여주는 도면.
 도 3은 본 발명의 일 실시예에 따른 액정표시장치를 보여주는 도면.
 도 4 및 도 5는 타이밍 컨트롤러에 내장되는 신호 처리부의 구현 예들을 보여주는 도면들.
 도 6은 본 발명의 다른 실시예에 따른 액정표시장치를 보여주는 도면.
 도 7 및 도 8은 데이터 구동회로에 내장되는 신호 처리부의 구현 예들을 보여주는 도면들.

발명을 실시하기 위한 구체적인 내용

[0016] 이하, 도 3 내지 도 8을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

[0017] 본 발명의 실시예들에 따른 액정표시장치는 화상을 표시하는 액정모듈과, 이 액정모듈에 각종 신호를 공급하는 시스템을 구비한다.

[0018] 본 발명에서, 이상 신호의 입력 유무를 검출하는 기능은 시스템에 마련되어 설계 자유도를 높인다. 사용자는 타이밍 컨트롤러의 내부 로직을 변경함이 없이 프레임 주파수에 대한 원하는 정상 범위를 정밀하게 컨트롤할 수 있다. 도 3 및 도 6의 시스템(10)은 입력 프레임 주파수를 검출하여 상기 프레임 주파수가 미리 정해진 범위에 속하는 경우 이상 신호의 입력을 지시하는 DISP 신호를 하이논리로 발생하고, 상기 프레임 주파수가 상기 미리 정해진 범위에 속하지 않는 경우 상기 DISP 신호를 로우논리로 발생한다.

[0019] 본 발명은, 이상 상태에서 블랙 화면 구현을 위한 신호 처리부를 도 3 및 도 6과 같이 액정모듈에 내장하고, 상기 DISP 신호에 따라 정상 화면 구현을 위한 디지털 영상 데이터와 블랙 화면 구현을 위한 디지털 블랙 데이터를 선택적으로 출력함으로써, 액정모듈에서 간단한 신호 처리를 통해 자체적으로 블랙 화면을 구현한다. 본 발명의 시스템은 블랙 데이터를 생성함이 없이 정상/이상 상태에 무관하게 항상 액정모듈에 영상 데이터를 입력하기 때문에 이상 상태에서 정상 상태로의 전환시 종래와 같은 웨이크 업 시간이 필요없게 된다.

[0020] 본 발명은 액정모듈에서 신호 처리부가 설계되는 위치와 신호 처리부를 구현하기 위한 수단에 따라 도 3 내지 도 5와 같은 일 실시예, 및 도 6 내지 도 8과 같은 다른 실시예로 나뉘질 수 있다.

[0021] 도 3은 본 발명의 일 실시예에 따른 액정표시장치를 보여준다.

[0022] 도 3을 참조하면, 본 발명의 일 실시예에 따른 액정표시장치는 시스템(10)과 액정모듈(20)을 구비한다.

[0023] 시스템(10)은 신호 송신부(11)와, DISP 신호 발생부(12)를 포함한다.

[0024] 신호 송신부(11)는 정해진 인터페이스 규격에 맞춰 디지털 영상 데이터와 타이밍 신호들을 액정모듈(20)에 공급한다. 타이밍 신호들에는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(DE) 및 도트 클럭(DCLK)등이 포함된다.

- [0025] DISP 신호 발생부(12)는 액정모듈(20)로부터 피드백되는 수직 동기신호(Vsync) 또는 데이터 인에이블 신호(DE)를 도트 클럭(DCLK)으로 카운트하여 입력 프레임 주파수를 검출한다. 그리고, DISP 신호 발생부(12)는 검출된 프레임 주파수가 미리 정해진 범위에 속하는 경우 이상 신호의 입력을 지시하는 DISP 신호를 하이논리로 발생하고, 상기 프레임 주파수가 상기 미리 정해진 범위에 속하지 않는 경우 상기 DISP 신호를 로우논리로 발생하여 액정모듈(20)에 출력한다.
- [0026] 액정모듈(20)은 신호 수신부(21), 타이밍 컨트롤러(22), 데이터 구동회로(23), 게이트 구동회로(24) 및 액정표시패널(25)을 포함한다.
- [0027] 액정표시패널(25)은 두 장의 유리기관 사이에 위치한 액정분자들을 구비한다. 이 액정표시패널(25)에는 데이터 라인들과 게이트라인들의 교차 구조에 의해 매트릭스 형태로 다수의 액정셀들이 배치된다. 액정표시패널(25)의 하부 유리기관에는 다수의 데이터라인들, 다수의 게이트라인들, TFT들, TFT들 각각에 접속된 액정셀의 화소전극들, 화소전극들과 대향하는 공통전극 및 스토리지 커패시터 등이 형성된다. 액정표시패널(25)의 상부 유리기관 상에는 블랙매트릭스, 컬러필터 및 공통전극이 형성된다. 공통전극은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 유리기관 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극과 함께 하부 유리기관 상에 형성된다. 액정표시패널(25)의 상부 유리기관과 하부 유리기관 각각에는 광축이 직교하는 편광판이 부착되고 액정과 접하는 내면에 액정의 프리틸트각을 설정하기 위한 배향막이 형성된다.
- [0028] 신호 수신부(21)는 정해진 인터페이스 규격에 맞춰 신호 송신부(11)로부터 입력되는 디지털 영상 데이터와 타이밍 신호들을 타이밍 컨트롤러(22)에 공급한다.
- [0029] 타이밍 컨트롤러(22)는 수직/수평 동기신호(Vsync, Hsync), 데이터 인에이블(Data Enable), 도트 클럭(DCLK) 등의 타이밍신호를 입력받아 데이터 구동회로(23)와 게이트 구동회로(24)의 동작 타이밍을 제어하기 위한 제어 신호들(DDC, GDC)을 발생한다. 게이트 제어신호들(GDC)은 게이트 스타트 펄스(Gate Start Pulse : GSP), 게이트 쉬프트 클럭신호(Gate Shift Clock : GSC), 및 게이트 출력 인에이블신호(Gate Output Enable : GOE)등을 포함한다. 데이터 제어신호들(DDC)은 소스 스타트 펄스(Source Start Pulse : SSP), 소스 샘플링 클럭(Source Sampling Clock : SSC), 소스 출력 인에이블신호(Source Output Enable : SOE), 및 극성제어신호(Polarity : POL)등을 포함한다.
- [0030] 타이밍 컨트롤러(22)는 DISP 신호 발생부(12)로부터 입력되는 DISP 신호에 따라 다르게 동작하는 신호 처리부(22A)를 포함한다. 타이밍 컨트롤러(22)는 입력되는 디지털 영상 데이터를 액정표시패널(25)에 맞게 정렬하여 출력하되, 신호 처리부(22A)를 이용하여 정상 화면 구현을 위한 디지털 영상 데이터와 블랙 화면 구현을 위한 디지털 블랙 데이터를 DISP 신호에 따라 선택적으로 데이터 구동회로(23)에 출력한다. 신호 처리부(22A)는 도 4와 같은 멀티플렉서들로 구현될 수 있고, 도 5와 같은 논리곱소자들로 구현될 수도 있다.
- [0031] 데이터 구동회로(23)는 타이밍 컨트롤러(22)의 제어 하에 디지털 영상 데이터와 디지털 블랙 데이터를 래치하고 래치된 데이터를 아날로그 정극성/부극성 데이터전압으로 변환하고 그 데이터전압을 액정표시패널(25)의 데이터 라인들에 공급한다.
- [0032] 게이트 구동회로(24)는 대략 1 수평기간의 펄스폭을 가지는 스캔펄스들을 순차적으로 출력한다. 스캔펄스는 액정표시패널(25)의 게이트라인들에 공급되어 데이터전압이 인가되는 픽셀 수평라인을 선택한다.
- [0033] 도 4 및 도 5는 타이밍 컨트롤러(22)에 내장되는 신호 처리부(22A)의 구현 예들을 보여준다.
- [0034] 본 발명에 따른 신호 처리부(22A)는 도 4와 같이 타이밍 컨트롤러(22)의 출력 채널들(CH1~CHn) 각각에 접속된 다수의 멀티플렉서들(MUX1~MUXn)로 구현될 수 있다.
- [0035] 멀티플렉서들(MUX1~MUXn) 각각은, 하이논리의 DISP 신호에 응답하여 정상 화면 구현을 위한 디지털 영상 데이터(RGB)를 출력하고, 로우논리의 DISP 신호에 응답하여 블랙 화면 구현을 위한 디지털 블랙 데이터를 출력한다. 멀티플렉서들(MUX1~MUXn) 각각은, 출력 채널에 연결된 제1 입력 단자와 그라운드에 연결된 제2 입력 단자, 및 DISP 신호에 따라 제1 및 제2 입력 단자에 선택적으로 연결되는 출력 단자를 구비한다. 멀티플렉서들(MUX1~MUXn) 각각은, 하이논리의 DISP 신호에 응답하여 제1 입력 단자를 출력 단자에 연결하고, 로우논리의 DISP 신호에 응답하여 제2 입력 단자를 출력 단자에 연결한다. 신호 처리부(22A)에서 출력되는 데이터가 8비트로 이루어진 경우, 멀티플렉서들(MUX1~MUXn) 각각에서 출력되는 디지털 블랙 데이터는 '00000000'이 된다.
- [0036] 또한, 본 발명에 따른 신호 처리부(22A)는 도 5와 같이 타이밍 컨트롤러(22)의 출력 채널들(CH1~CHn) 각각에 접

속되어 제1 입력 신호와 제2 입력 신호를 논리곱 연산한 후 그 연산 결과를 출력하는 다수의 논리곱소자들(ANG1~ANGn)로 구현될 수 있다.

[0037] 여기서, 논리곱소자들(ANG1~ANGn) 각각에 입력되는 상기 제1 입력 신호는 디지털 영상 데이터(RGB)로 선택되고, 논리곱소자들(ANG1~ANGn) 각각에 입력되는 상기 제2 입력 신호는 상기 DISP 신호로 선택된다. 신호 처리부(22A)에서 출력되는 데이터가 8비트로 이루어진다고 가정했을 때 DISP 신호가 로우 논리로 입력되면 논리곱소자들(ANG1~ANGn) 각각에서 출력되는 디지털 블랙 데이터는 '00000000'이 된다.

[0038] 도 6은 본 발명의 다른 실시예에 따른 액정표시장치를 보여준다.

[0039] 본 발명의 다른 실시예에 따른 액정표시장치는 도 3과 비교하여 신호 처리부를 타이밍 콘트롤러에 내장하지 않고 데이터 구동회로에 내장한다는 점에서 차이가 있을 뿐 그 외에는 도 3의 구성과 실질적으로 동일하다.

[0040] 데이터 구동회로(23)는 타이밍 콘트롤러(22)의 제어 하에 디지털 영상 데이터와 디지털 블랙 데이터를 래치하고 래치된 데이터를 아날로그 정극성/부극성 데이터전압으로 변환하고 그 데이터전압을 액정표시패널(25)의 데이터 라인들에 공급한다.

[0041] 데이터 구동회로(23)는 DISP 신호 발생부(12)로부터 입력되는 DISP 신호에 따라 다르게 동작하는 신호 처리부(23A)를 포함한다. 데이터 구동회로(23)는 입력되는 디지털 영상 데이터를 샘플링 및 래치하는 래치부와, 래치된 데이터를 아날로그 데이터전압으로 변환하는 디지털-아날로그 변환부 사이에 접속된 신호 처리부(23A)를 이용하여, 정상 화면 구현을 위한 래치된 디지털 영상 데이터와 블랙 화면 구현을 위한 디지털 블랙 데이터를 DISP 신호에 따라 선택적으로 디지털-아날로그 변환부에 입력한다. 신호 처리부(23A)는 도 7과 같은 멀티플렉서들로 구현될 수 있고, 도 8과 같은 논리곱소자들로 구현될 수도 있다.

[0042] 도 7 및 도 8은 데이터 구동회로(23)에 내장되는 신호 처리부(23A)의 구현 예들을 보여준다.

[0043] 도 7 및 도 8을 참조하면, 데이터 구동회로(23)는 쉬프트 레지스터(231), 제1 래치 어레이(232), 제2 래치 어레이(233), 감마보상전압 발생부(234), 디지털-아날로그 변환부(235), 출력부(236)를 포함한다. 제1 래치 어레이(232)와 제2 래치 어레이(233)는 래치부를 구성한다.

[0044] 쉬프트 레지스터(231)는 소스 샘플링 클럭(SSC)에 따라 샘플링신호를 쉬프트시킨다. 또한, 쉬프트 레지스터(231)는 제1 래치 어레이(232)의 래치수를 초과하는 데이터가 공급될 때 캐리신호(CAR)를 발생한다.

[0045] 제1 래치 어레이(232)는 쉬프트 레지스터(231)로부터 순차적으로 입력되는 샘플링신호에 응답하여 타이밍 콘트롤러(22)로부터의 디지털 영상 데이터(RGB)를 샘플링하고, 그 데이터(RGB)를 1 수평라인 분씩 래치한 다음, 1 수평라인 분의 데이터를 동시에 출력한다.

[0046] 제2 래치 어레이(233)는 제1 래치 어레이(232)로부터 입력되는 1 수평라인분의 데이터를 래치한 다음, 소스 출력 인에이블신호(SOE)의 로우논리기간 동안 다른 데이터 IC들(미도시)의 제2 래치 어레이와 동시에 래치된 디지털 영상 데이터(RGB)를 신호 처리부(23A)에 출력한다.

[0047] 감마보상전압 발생부(234)는 다수의 감마기준전압들을 디지털 영상 데이터(RGB)의 비트수로 표현 가능한 계조 수만큼 더욱 세분화하여 각 계조에 해당하는 정극성 감마보상전압들(VGH)과 부극성 감마보상전압들(VGL)을 발생한다.

[0048] 디지털-아날로그 변환부(235)는 정극성 감마보상전압(VGH)이 공급되는 P-디코더, 부극성 감마보상전압(VGL)이 공급되는 N-디코더, 극성제어신호들(POL)에 응답하여 P-디코더의 출력과 N-디코더의 출력을 선택하는 선택부를 포함한다. P-디코더는 신호 처리부(23A)로부터 입력되는 디지털 영상 데이터(RGB) 또는 디지털 블랙 데이터를 디코드하여 그 데이터의 계조값에 해당하는 정극성 감마보상전압(VGH)을 출력하고, N-디코더는 신호 처리부(23A)로부터 입력되는 디지털 영상 데이터(RGB) 또는 디지털 블랙 데이터를 디코드하여 그 데이터의 계조값에 해당하는 부극성 감마보상전압(VGL)을 출력한다. 선택부는 극성제어신호(POL)에 응답하여 정극성의 감마보상전압(VGH)과 부극성의 감마보상전압(VGL)을 선택하여 데이터전압으로 출력한다.

[0049] 출력회로(236)는 출력 채널들에 일대일로 접속되는 다수의 버퍼들을 포함하여 디지털-아날로그 변환부(235)로부터 공급되는 아날로그 데이터전압의 신호감쇠를 최소화한다.

[0050] 본 발명에 따른 신호 처리부(23A)는 도 7과 같이 래치부에 속하는 제2 래치 어레이(233)의 출력단과 디지털-아날로그 변환부(235)의 입력단 사이에 접속된 다수의 멀티플렉서들((MUX1~MUXn)로 구현될 수 있다.

멀티플렉서들(MUX1~MUXn) 각각은, 하이논리의 DISP 신호에 응답하여 정상 화면 구현을 위한 디지털 영상 데이터(RGB)를 출력하고, 로우논리의 DISP 신호에 응답하여 블랙 화면 구현을 위한 디지털 블랙 데이터를 출력한다. 멀티플렉서들(MUX1~MUXn) 각각은, 래치부의 출력단에 연결된 제1 입력 단자와 그라운드에 연결된 제2 입력 단자, 및 DISP 신호에 따라 제1 및 제2 입력 단자에 선택적으로 연결되는 출력 단자를 구비한다. 멀티플렉서들(MUX1~MUXn) 각각은, 하이논리의 DISP 신호에 응답하여 제1 입력 단자를 출력 단자에 연결하고, 로우논리의 DISP 신호에 응답하여 제2 입력 단자를 출력 단자에 연결한다. 신호 처리부(22A)에서 출력되는 데이터가 8비트로 이루어진 경우, 멀티플렉서들(MUX1~MUXn) 각각에서 출력되는 디지털 블랙 데이터는 '00000000'이 된다.

[0052]

또한, 본 발명에 따른 신호 처리부(23A)는 도 8과 같이 래치부에 속하는 제2 래치 어레이(233)의 출력단과 디지털-아날로그 변환부(235)의 입력단 사이에 접속되어 제1 입력 신호와 제2 입력 신호를 논리곱 연산한 후 그 연산 결과를 출력하는 다수의 논리곱소자들(ANG1~ANGn)로 구현될 수 있다.

[0053]

여기서, 논리곱소자들(ANG1~ANGn) 각각에 입력되는 상기 제1 입력 신호는 디지털 영상 데이터(RGB)로 선택되고, 논리곱소자들(ANG1~ANGn) 각각에 입력되는 상기 제2 입력 신호는 상기 DISP 신호로 선택된다. 신호 처리부(23A)에서 출력되는 데이터가 8비트로 이루어진다고 가정했을 때 DISP 신호가 로우 논리로 입력되면 논리곱소자들(ANG1~ANGn) 각각에서 출력되는 디지털 블랙 데이터는 '00000000'이 된다.

[0054]

상술한 바와 같이, 본 발명은 이상 신호의 입력 유무를 검출하는 기능을 시스템에 마련하여 설계 자유도를 높일 수 있다. 본 발명은 타이밍 컨트롤러의 내부 로직을 변경함이 없이 프레임 주파수에 대한 원하는 정상 범위를 정밀하게 컨트롤할 수 있다. 본 발명은, 이상 상태에서 블랙 화면 구현을 위한 신호 처리부를 액정모듈에 내장하고, 이상 신호의 입력 유무에 따라 정상 화면 구현을 위한 디지털 영상 데이터와 블랙 화면 구현을 위한 디지털 블랙 데이터를 선택적으로 출력한다. 본 발명의 시스템은 블랙 데이터를 생성함이 없이 정상/이상 상태에 무관하게 항상 액정모듈에 영상 데이터를 입력하기 때문에 이상 상태에서 정상 상태로의 전환시 종래와 같은 웨이크 업 시간이 필요없게 된다.

[0055]

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

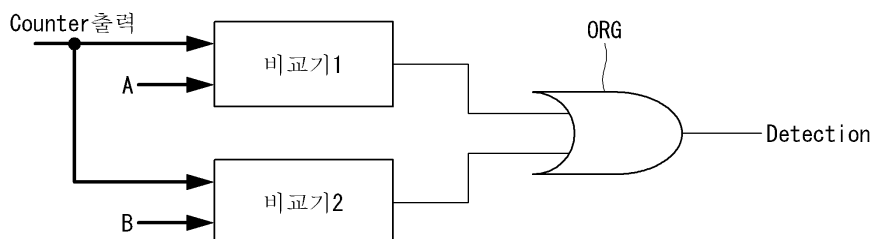
부호의 설명

[0056]

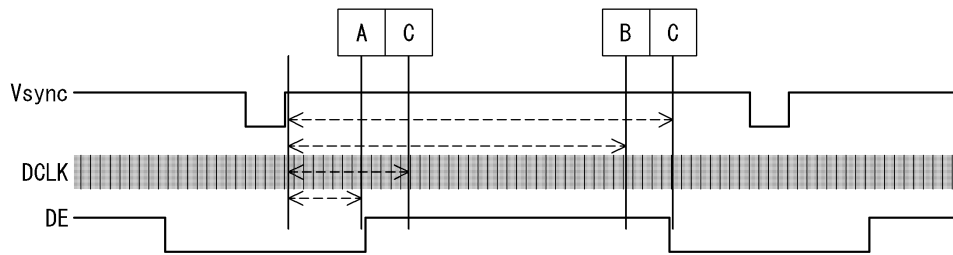
10 : 시스템	11 : 신호 송신부
12 : DISP 신호 발생부	20 : 액정모듈
21 : 신호 수신부	22 : 타이밍 콘트롤러
23 : 데이터 구동회로	24 : 게이트 구동회로
25 : 액정표시패널	22A, 23A : 신호 처리부

도면

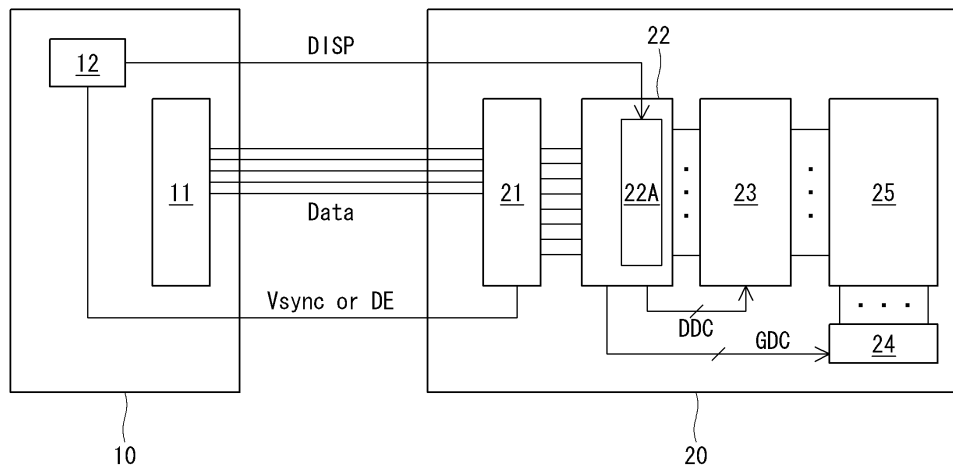
도면1



도면2

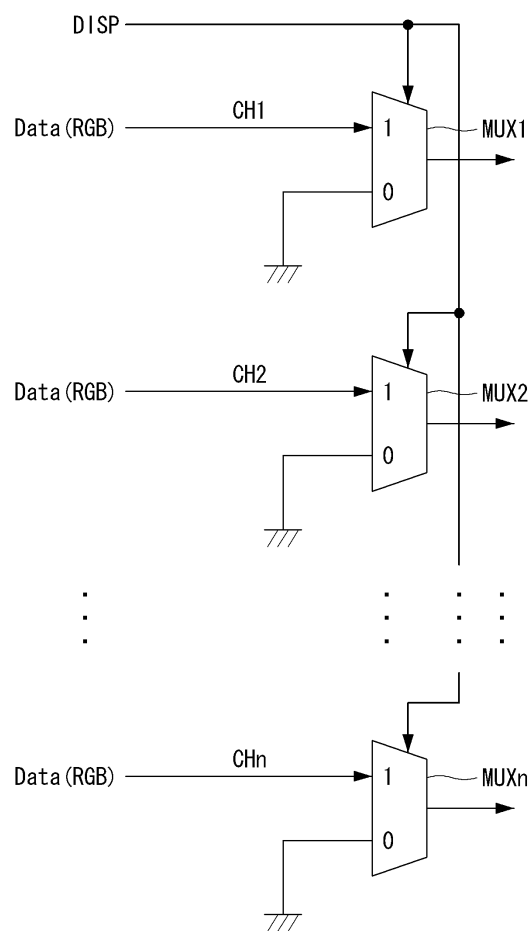


도면3



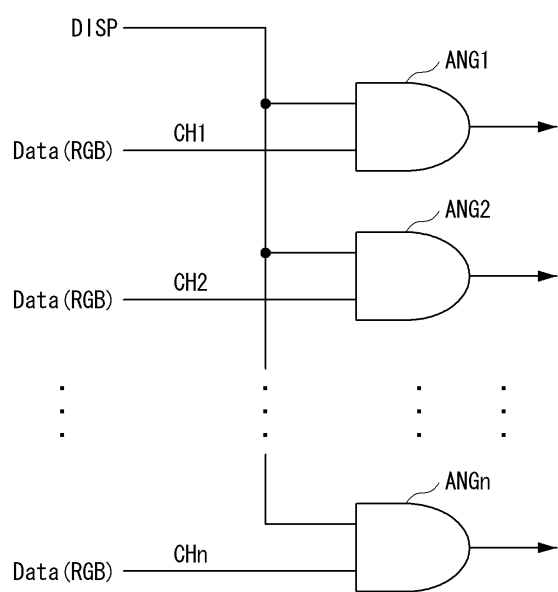
도면4

22A

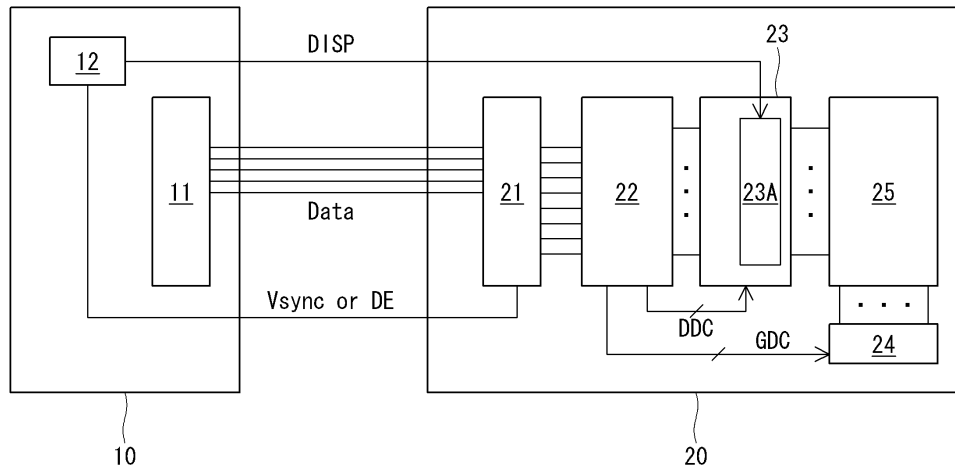


도면5

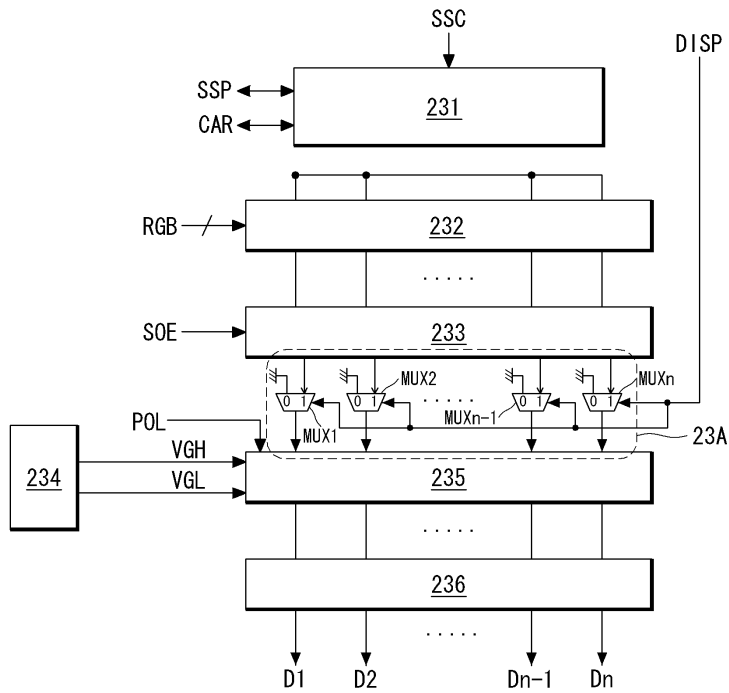
22A



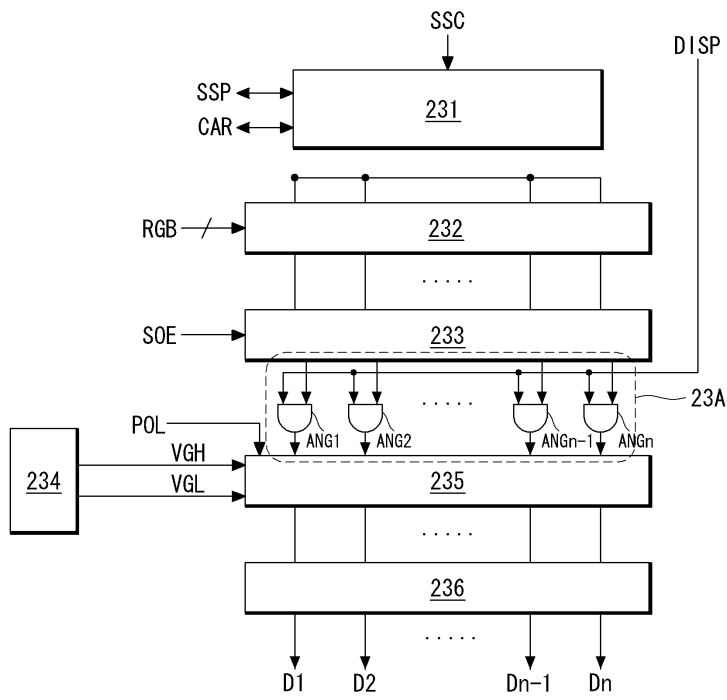
도면6



도면7



도면8



专利名称(译)	液晶显示器		
公开(公告)号	KR101963387B1	公开(公告)日	2019-03-28
申请号	KR1020120157527	申请日	2012-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	강정열 김상규 박용범 제성민 이경구 김한수 박용근 이진희		
发明人	강정열 김상규 박용범 제성민 이경구 김한수 박용근 이진희		
IPC分类号	G02F1/133 G09G3/36		
CPC分类号	G09G3/3648 G09G2330/12 G09G2370/22		
审查员(译)	金		
其他公开文献	KR1020140086707A		
外部链接	Espacenet		

摘要(译)

液晶显示器包括系统和液晶模块。该系统检测输入帧频率，当检测到的帧频率在先前确定的范围内时，以高逻辑电平产生指示异常信号输入的 DISP 信号，并在检测到的帧时产生逻辑低电平的 DISP 信号。频率超出了先前确定的范围。液晶模块包括信号处理单元，该信号处理单元响应于 DISP 信号选择性地输出用于实现正常屏幕的数字视频数据和用于实现黑屏的数字黑数据。

