



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년05월16일
(11) 등록번호 10-1621554
(24) 등록일자 2016년05월10일

(51) 국제특허분류(Int. Cl.)
G02F 1/1345 (2006.01) G02F 1/1343 (2006.01)
(21) 출원번호 10-2009-0127436
(22) 출원일자 2009년12월18일
심사청구일자 2014년12월03일
(65) 공개번호 10-2011-0070577
(43) 공개일자 2011년06월24일
(56) 선행기술조사문헌
KR1020070099819 A*
KR1020080062569 A
KR1020070075801 A
KR1020060126053 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이진상
충청북도 영동군 용산면 하부릉길 11-17
(74) 대리인
김기문

전체 청구항 수 : 총 6 항

심사관 : 신영교

(54) 발명의 명칭 액정표시장치

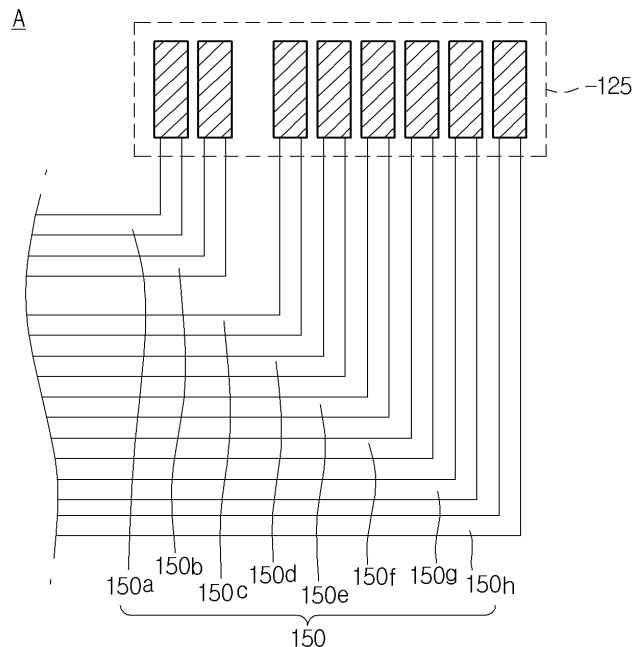
(57) 요약

액정표시장치가 개시된다.

본 발명에 따른 액정표시장치는 다수의 게이트라인과 데이터라인이 배열되며 표시영역 및 비표시영역으로 구분되는 액정표시패널과, 상기 비표시영역의 좌측 및 우측에 위치하며 다수의 게이트라인으로 게이트 신호를 제공하는

(뒷면에 계속)

대표도 - 도3



제1 및 제2 게이트 구동부와, 상기 제1 및 제2 게이트 구동부와 데이터 구동부로 구동신호 및 구동전압을 제공하는 인쇄회로기판과, 상기 액정표시패널의 비표시영역에 형성되어 상기 구동신호 및 구동전압을 상기 제1 및 제2 게이트 구동부로 각각 제공하는 제1 및 제2 LOG 신호라인군과, 상기 제1 LOG 신호라인군에 접속되어 상기 제1 게이트 구동부를 상기 액정표시패널의 비표시영역의 좌측에 위치시키는 제1 게이트 패드부 및 상기 제2 LOG 신호라인군에 접속되어 상기 제2 게이트 구동부를 상기 액정표시패널의 비표시영역의 우측에 위치시키는 제2 게이트 패드부를 포함하고, 상기 제1 및 제2 게이트 패드부 각각에는 상기 제1 및 제2 게이트 구동부의 게이트 신호 출력 방향을 설정하는 방향 설정 패드를 포함한다.

명세서

청구범위

청구항 1

다수의 게이트라인과 데이터라인이 배열되며 표시영역 및 비표시영역으로 구분되는 액정표시패널;

상기 비표시영역의 좌측 및 우측에 위치하며 다수의 게이트라인으로 게이트 신호를 제공하는 제1 및 제2 게이트 구동부;

상기 제1 및 제2 게이트 구동부와 데이터 구동부로 구동신호 및 구동전압을 제공하는 인쇄회로기판;

상기 액정표시패널의 비표시영역에 형성되어 상기 구동신호 및 구동전압을 상기 제1 및 제2 게이트 구동부로 각각 제공하는 제1 및 제2 LOG 신호라인군;

상기 제1 LOG 신호라인군에 접속되어 상기 제1 게이트 구동부를 상기 액정표시패널의 비표시영역의 좌측에 위치시키는 제1 게이트 패드부; 및

상기 제2 LOG 신호라인군에 접속되어 상기 제2 게이트 구동부를 상기 액정표시패널의 비표시영역의 우측에 위치시키는 제2 게이트 패드부;를 포함하고,

상기 제1 및 제2 게이트 패드부 각각에는 상기 제1 및 제2 게이트 구동부의 게이트 신호 출력 방향을 설정하는 방향 설정 패드를 포함하고,

상기 제1 게이트 패드부의 방향 설정 패드는 상기 제1 게이트 구동부로 전원전압(Vcc)이 인가되는 게이트 패드와 일체이고 상기 제1 게이트 패드부의 다른 게이트 패드보다 면적이 큰 액정표시장치.

청구항 2

삭제

청구항 3

제1 항에 있어서,

상기 제1 게이트 패드부의 방향 설정 패드에 상기 전원전압(Vcc)이 인가되면, 상기 제1 게이트 구동부는 상기 액정표시패널의 상단부에서 하단부 방향으로 게이트라인에 게이트 신호를 제공하는 액정표시장치.

청구항 4

제1 항에 있어서,

상기 제2 게이트 패드부의 방향 설정 패드는 상기 제2 게이트 구동부로 그라운드(GND) 전압이 인가되는 게이트 패드와 일체이고 상기 제2 게이트 패드부의 다른 게이트 패드보다 면적이 큰 액정표시장치.

청구항 5

제4 항에 있어서,

상기 제2 게이트 패드부의 방향 설정 패드에 상기 그라운드(GND) 전압이 인가되면, 상기 제2 게이트 구동부는 상기 액정표시패널의 상단부에서 하단부 방향으로 게이트라인에 게이트 신호를 제공하는 액정표시장치.

청구항 6

제1 항에 있어서,

상기 제1 게이트 패드부의 방향 설정 패드의 면적은 상기 제1 게이트 패드부의 다른 게이트 패드 면적의 두배인 액정표시장치.

청구항 7

제4 항에 있어서,

상기 제2 게이트 패드부의 방향 설정 패드의 면적은 상기 제2 게이트 패드부의 다른 게이트 패드 면적의 두배인 액정표시장치.

발명의 설명

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 특히 게이트 출력 방향을 결정하는 신호 라인을 삭제함으로써 LOG 신호 라인의 선폭 마진을 확보하며 게이트 구동부의 신뢰성을 향상시킬 수 있는 액정표시장치에 관한 것이다.

배경 기술

[0002] 최근 액정표시장치는 중소형 크기로 제작되어 항공기, 선박은 물론 승용차에까지 네비게이션 서비스가 가능한 GPS 시스템, 이미지, 음악 및 동영상 등 멀티 미디어를 휴대하면서 즐길 수 있도록 만든 장치 등에 사용된다.

[0003] 이러한, 액정표시장치(Liquid Crystal Display:LCD)는 비디오 신호에 따라 액정셀들의 광 투과율을 조절함으로써 액정셀들이 매트릭스 형태로 배열되어진 액정표시패널에 비디오 신호에 해당하는 화상을 표시하게 된다. 이를 위하여, 액정표시장치는 액정셀들이 액티브 매트릭스(Active Matrix) 형태로 배열된 액정표시패널과, 상기 액정표시패널을 구동하기 위한 구동회로를 포함한다.

[0004] 구동회로는 액정표시패널의 게이트라인에 스캔신호를 공급하는 게이트 구동부와, 상기 액정표시패널의 데이터 라인에 데이터 신호를 공급하는 데이터 구동부를 포함한다. 이때, 상기 데이터 구동부 및 게이트 구동부는 다수 개의 드라이브 IC칩(Integrated Circuit Chip)들로 집적화된다.

[0005] 집적화된 데이터 드라이브 IC칩과 게이트 드라이브 IC칩 각각은 액정표시장치에 실장 시키는 방법에 따라 TCP(Tape Carrier Package) 상에 실장하여 액정표시패널에 접속되는 TAB(Tape Automated Bonding) 방식과 TFT 어레이 기판 상에 드라이브 IC칩을 직접 실장하는 COG(Chip On Glass) 방식이 있다.

[0006] 최근에는 PCB의 크기를 최소화함으로써 액정표시장치를 더욱 박형화하기 위해, 드라이브 IC칩들에 접속된 신호 라인들을 LOG(Line On Glass) 방식으로 글래스 기판 상에 형성하고 있는 추세이다. 상기 드라이브 IC칩들에 접속된 신호라인들을 상기 LOG 방식으로 박막트랜지스터 어레이 기판 상에 실장함으로써 인쇄회로기판을 제거하고 액정표시패널을 더욱 박형화할 수 있다.

[0007] 특히, 상대적으로 적은 신호라인들을 필요로 하는 게이트 드라이브 IC들에 접속된 신호라인들은 LOG 방식으로 박막트랜지스터 어레이 기판 상에 형성함으로써, 게이트 인쇄회로기판을 제거하는 방법이 많이 사용되고 있다.

[0008] 상기 게이트 인쇄회로기판을 제거한 LOG 방식의 경우, 상기 게이트 드라이브 IC들은 상기 박막트랜지스터 어레이 기판 상에 형성된 LOG 신호라인들을 통해 데이터 인쇄회로기판 상에 실장된 타이밍 컨트롤러 및 전원 공급부로부터의 제어신호들 및 구동전압들을 공급받는다.

[0009] 상기 LOG 신호라인들은 상기 액정표시패널의 비표시영역 상에 형성되는데, 상기 LOG 신호라인들은 상기 액정표시패널에 형성된 다수의 게이트라인 및 데이터라인과 마찬가지로 마스크 공정을 이용하여 형성된다.

[0010] 이때, 상기 데이터 인쇄회로기판으로부터 제어신호들 및 구동전압들을 공급받아 상기 박막트랜지스터 어레이 기판 상에 형성된 게이트 드라이브 IC로 공급하는 LOG 신호라인들은 상기 비표시영역의 한정된 면적에 맞도록 형성되기 때문에 라인 두께를 충분히 확보하기 어렵다. 특히, 상기 LOG 신호라인은 상기 액정표시패널의 좌/우 방향의 게이트 출력 방향을 결정하는 DIR 신호라인을 더 포함하기 때문에 LOG 신호라인 마진을 충분히 확보하기 어렵다.

[0011] 이로 인해, 상기 LOG 신호라인을 통해 상기 게이트 드라이브 IC로 공급되는 다수의 제어신호 및 구동전압들의 왜곡을 가져와 액정표시패널의 표시품질을 저하시킨다.

발명의 내용

해결 하고자하는 과제

[0012] 본 발명은 액정표시패널의 좌/우 게이트 출력 방향을 결정하는 DIR LOG 신호라인을 제거하고 액정표시패널의 좌/우측에 위치하는 게이트 패드 중 전원전압(Vcc) 및 그라운드(GND) 전압 패드를 이용하여 게이트 신호의 출력 방향을 알려주어 LOG 신호라인의 유효 면적을 확보할 수 있는 액정표시장치를 제공함에 그 목적이 있다.

과제 해결수단

[0013] 본 발명의 실시예에 따른 액정표시장치는 다수의 게이트라인과 데이터라인이 배열되며 표시영역 및 비표시영역으로 구분되는 액정표시패널과, 상기 비표시영역의 좌측 및 우측에 위치하며 다수의 게이트라인으로 게이트 신호를 제공하는 제1 및 제2 게이트 구동부와, 상기 제1 및 제2 게이트 구동부와 데이터 구동부로 구동신호 및 구동전압을 제공하는 인쇄회로기판과, 상기 액정표시패널의 비표시영역에 형성되어 상기 구동신호 및 구동전압을 상기 제1 및 제2 게이트 구동부로 각각 제공하는 제1 및 제2 LOG 신호라인군과, 상기 제1 LOG 신호라인군에 접속되어 상기 제1 게이트 구동부를 상기 액정표시패널의 비표시영역의 좌측에 위치시키는 제1 게이트 패드부 및 상기 제2 LOG 신호라인군에 접속되어 상기 제2 게이트 구동부를 상기 액정표시패널의 비표시영역의 우측에 위치시키는 제2 게이트 패드부를 포함하고, 상기 제1 및 제2 게이트 패드부 각각에는 상기 제1 및 제2 게이트 구동부의 게이트 신호 출력 방향을 설정하는 방향 설정 패드를 포함한다.

효과

[0014] 본 발명에 따른 액정표시장치는 액정표시패널의 좌/우측에 위치하는 게이트 패드 중 전원전압(Vcc) 및 그라운드(GND) 전압 패드를 이용하여 게이트 신호의 출력 방향을 결정함으로써 게이트 출력 방향을 결정하는 DIR LOG 신호라인을 제거하여 LOG 신호라인의 유효 면적을 확보할 수 있다.

[0015] 또한, 본 발명에 따른 액정표시장치는 LOG 신호라인을 감소시킴으로써 LOG 신호라인에 따른 저항이 감소하게 되어 게이트 구동부의 오작동을 최소화하여 제품의 신뢰성을 향상시킬 수 있다.

발명의 실시를 위한 구체적인 내용

[0016] 이하, 도면을 참조하여 본 발명에 따른 실시예를 설명하기로 한다.

[0017] 도 1은 본 발명의 실시예에 따른 액정표시장치를 나타낸 도면이다.

[0018] 도 1에 도시된 바와 같이, 본 발명의 실시예에 따른 액정표시장치는 다수의 게이트라인(GL1 ~ GLn)과 다수의 데이터라인(DL1 ~ DLm)이 교차되며 그 교차부에 액정셀(C1c)을 구동하기 위한 박막트랜지스터(TFT)가 형성된 액정표시패널(100)과, 상기 게이트라인(GL1 ~ GLn)에 스캔신호를 공급하기 위한 게이트 드라이버(110)와, 상기 데이터라인(DL1 ~ DLm)에 데이터를 공급하기 위한 데이터 드라이버(120)와, 상기 게이트 드라이버(110) 및 데이터 드라이버(120)를 제어하는 타이밍 컨트롤러(130)와, 상기 액정표시패널(100)의 공통전극으로 공통전압을 공급하는 공통전압 생성부(140)를 포함한다.

[0019] 상기 액정표시패널(100)은 두 장의 유리기판 사이에 액정이 형성되며, 그 하부 유리기판 상에는 다수의 게이트라인(GL1 ~ GLn)과 다수의 데이터라인(DL1 ~ DLm)이 상호 교차하도록 형성된다. 상기 다수의 게이트라인(GL1 ~ GLn)과 다수의 데이터라인(DL1 ~ DLm)의 교차부에 형성된 박막트랜지스터(TFT)는 게이트라인(GL1 ~ GLn)으로부터의 스캔 신호에 응답하여 데이터라인(DL1 ~ DLm)으로부터의 데이터를 액정셀(C1c)에 공급한다.

[0020] 이를 위하여, 상기 박막트랜지스터(TFT)의 게이트 전극은 게이트라인(GL1 ~ GLn)에 접속되며, 소스 전극은 데이터라인(DL1 ~ DLm)에 접속된다. 상기 박막트랜지스터(TFT)의 드레인 전극은 액정셀(C1c)의 화소전극에 접속된다.

[0021] 또한, 상기 액정표시패널(100)의 하부 유리기판 상에는 액정셀(C1c)의 전압을 유지시키기 위한 스토리지 캐패시터(Cst)가 형성된다. 상기 스토리지 캐패시터(Cst)는 액정셀(C1c)과 전단 게이트라인 사이에 형성될 수도 있으며, 상기 액정셀(C1c)과 별도의 공통라인 사이에 형성될 수도 있다.

[0022] 상기 액정표시패널(100)의 상부 유리기판 상에는 상기 박막트랜지스터(TFT)가 형성된 각 화소 영역에 대응되는 R, G, B 컬러의 컬러필터와, 이들 각각을 테두리하여 상기 게이트라인(GL1 ~ GLn)과, 데이터라인(DL1 ~ DLm) 및 박막트랜지스터(TFT) 등을 가리는 블랙 매트릭스와, 이들 모두를 덮는 공통전극을 포함한다.

[0023] 상기 게이트 드라이버(110)는 상기 타이밍 컨트롤러(130)로부터의 게이트 제어신호(GCS)에 응답하여, 다수의 게이트라인(GL1 ~ GLn)에 다수의 스캔 신호들을 대응되게 공급한다. 이들 다수의 스캔 신호들은 다수의 게이트라인(GL1 ~ GLn)이 순차적으로 1 수평동기신호의 기간씩 인에이블 되게 한다. 상기 게이트 드라이버(110)는 다수

의 게이트 드라이버 집적회로를 포함할 수 있다.

- [0024] 상기 데이터 드라이버(120)는 상기 타이밍 컨트롤러(130)로부터의 데이터 제어신호(DCS)들에 응답하여, 다수의 게이트라인(GL1 ~ GLn) 중 어느 하나가 인에이블 될 때마다 다수의 화소 데이터 전압을 발생하여 상기 액정표시패널(100) 상의 다수의 데이터라인(DL1 ~ DLm)에 각각 공급한다. 상기 데이터 드라이버(120)는 다수의 데이터 드라이버 집적회로를 포함할 수 있다.
- [0025] 상기 타이밍 컨트롤러(130)는 외부의 시스템(예를 들면, 컴퓨터의 시스템의 그래픽 모듈 또는 텔레비전 수신 시스템의 영상 복조 모듈, 도시하지 않음)으로부터 공급된 동기신호들(Vsync, Hsync)과, 데이터 인에이블(DE) 신호 및 클럭신호(CLK)를 이용하여 상기 게이트 드라이버(110)를 제어하는 게이트 제어신호(GCS)와 상기 데이터 드라이버(120)를 제어하는 데이터 제어신호(DCS)를 생성한다.
- [0026] 또한, 상기 타이밍 컨트롤러(130)는 외부의 시스템으로부터 입력된 영상 데이터(Data)를 정렬하여 정렬된 데이터를 상기 데이터 드라이버(120)로 공급한다.
- [0027] 상기 공통전압 생성부(140)는 전원 공급부로부터 공급받은 전원전압(Vdd)을 이용하여 공통전압(Vcom)을 생성하여 상기 액정표시패널(100)의 공통전극으로 상기 공통전압(Vcom)을 공급한다.
- [0028] 이때, 상기 타이밍 컨트롤러(130) 및 공통전압 생성부(140)는 상기 데이터 드라이버(120)가 실장된 데이터 인쇄회로기판(도시하지 않음) 상에 상기 전원 공급부와 더불어 배치될 수 있다.
- [0029] 도 2는 도 1의 액정표시패널을 개략적으로 나타낸 도면이다.
- [0030] 도 1 및 도 2에 도시된 바와 같이, 액정표시패널(100)은 컬러필터 기관(101)과 박막트랜지스터 어레이 기관(103) 및 두 기관 사이에 형성된 액정층으로 구성된다.
- [0031] 상기 박막트랜지스터 어레이 기관(103)에는 횡방향으로 일정하게 이격되어 배열된 게이트라인과 종방향으로 일정하게 이격되어 배열된 데이터라인들이 서로 교차하며, 그 교차되는 게이트라인들과 데이터라인에 구획되는 화소가 정의된다. 상기 화소는 매트릭스 형태로 박막트랜지스터 어레이 기관(103) 상에 배열된다.
- [0032] 또한, 상기 박막트랜지스터 어레이 기관(103)의 비표시영역에는 상기 다수의 게이트라인으로 구동하는 게이트 드라이버(도 1의 110)와 접속되는 제1 및 제2 게이트 패드부(115a, 115b)가 위치한다. 상기 제1 게이트 패드부(115a)는 상기 비표시영역의 좌측에 위치하는 게이트 구동부(도 1의 110)와 접속되며 상기 제2 게이트 패드부(115b)는 상기 비표시영역의 우측에 위치하는 게이트 구동부(110)와 접속된다.
- [0033] 이때, 상기 액정표시패널(100)의 좌측 및 우측에 위치하는 게이트 드라이버(110)는 서로 다른 방향으로 게이트 신호를 출력해야한다.
- [0034] 상기 박막트랜지스터 어레이 기관(103)의 비표시영역에는 상기 다수의 데이터라인을 구동하는 데이터 드라이버(도 1의 120)와 접속되는 데이터 패드부(125)가 위치한다.
- [0035] 상기 컬러필터 기관(101)은 상기 화소들에 대응하는 위치에 적색, 녹색 및 청색의 컬러필터가 형성되고, 상기 컬러필터를 통과하는 빛의 색 간섭을 방지하기 위한 블랙 매트릭스가 상기 컬러필터의 외곽을 감싸는 형태로 형성되며, 상기 박막트랜지스터 어레이 기관(103)의 화소전극과 함께 상기 액정층에 전계를 인가하는 공통전극이 형성된다.
- [0036] 상기 박막트랜지스터 어레이 기관(103)과 컬러필터 기관(101)이 대향하는 내면에는 화소전극과 공통전극이 구비되어 상기 화소전극과 공통전극 사이의 전압차에 의해 액정층의 액정분자들이 구동되며, 상기 화소들에 인가되는 화상정보의 크기에 따라 상기 액정표시패널(100)에서 표시되는 화상의 휘도가 변화된다.
- [0037] 상기 박막트랜지스터 어레이 기관(103)의 비표시영역에는 제1 및 제2 LOG 신호라인군(150, 160)이 형성된다. 상기 제1 LOG 신호라인군(150)은 상기 박막트랜지스터 어레이 기관(103)의 좌측 비표시영역에 위치하며 상기 제2 LOG 신호라인군(160)은 상기 박막트랜지스터 어레이 기관(103)의 우측 비표시영역에 위치한다.
- [0038] 상기 제1 LOG 신호라인군(150)은 상기 제1 게이트 패드부(115a)와 전기적으로 접속되며 상기 제2 LOG 신호라인군(160)은 상기 제2 게이트 패드부(115b)와 전기적으로 접속된다.
- [0039] 상기 제1 및 제2 신호라인군(150, 160)은 타이밍 컨트롤러(도 1의 130) 또는 도시하지 않은 전원 공급부로부터 각종 제어 신호 및 구동전압을 각각 제1 및 제2 게이트 패드부(115a, 115b)에 접속되는 게이트 드라이버로 제공한다.

- [0040] 도 3은 도 2의 A 영역을 확대한 도면이다.
- [0041] 도 2 및 도 3에 도시된 바와 같이, 제1 LOG 신호라인군(150)은 제1 내지 제8 LOG 신호라인(150a ~ 150h)으로 구성된다. 상기 제1 내지 제8 LOG 신호라인(150a ~ 150h)은 도 2의 데이터 패드부(125)로부터 연장된다.
- [0042] 상기 제1 LOG 신호라인(150a)은 상기 데이터 패드부(125)로부터 제공된 게이트 로우 전압(VGL)이 인가되는 신호라인이고, 제2 LOG 신호라인(150b)은 그라운드(GND) 전압이 인가되는 신호라인이며, 제3 LOG 신호라인(150c)은 전원 전압(Vcc)이 인가되는 신호라인이다.
- [0043] 제4 LOG 신호라인(150d)은 게이트 출력 인에이블(GOE) 신호가 인가되는 신호라인이고, 제5 LOG 신호라인(150e)은 게이트 쉬프트 클럭(GSC) 신호가 인가되는 신호라인이며, 제6 LOG 신호라인(150f)은 게이트 스타트 펄스(GSP)가 인가되는 신호라인이다.
- [0044] 제7 LOG 신호라인(150g)은 게이트 하이 전압(VGH)이 인가되는 신호라인이고, 제8 LOG 신호라인(150h)은 공통전압(Vcom)이 인가되는 신호라인이다.
- [0045] 상기 제1 내지 제8 LOG 신호라인(150a ~ 150h)으로 구성된 제1 LOG 신호라인군(150)은 박막트랜지스터 어레이 기판(도 2의 103)에 위치하는 제1 게이트 패드부(115a)와 전기적으로 접속된다.
- [0046] 도 4는 도 3의 제1 LOG 신호라인군과 제1 게이트 패드부의 접속 관계를 나타낸 도면이다.
- [0047] 도 3 및 도 4에 도시된 바와 같이, 제1 LOG 신호라인군(150)은 제1 게이트 패드부(115a)와 전기적으로 접속된다. 상기 제1 게이트 패드부(115a)는 제1 내지 제8 게이트 패드(118a ~ 118h)를 포함하는 다수의 게이트 패드를 포함한다.
- [0048] 상기 제1 게이트 패드(118a)는 상기 제1 LOG 신호라인군(150)의 제1 LOG 신호라인(150a)과 전기적으로 접속되어 상기 제1 LOG 신호라인(150a)으로부터 게이트 로우 전압(VGL)을 제공받아 상기 제1 게이트 패드부(115a)와 전기적으로 접속될 게이트 구동부(도 1의 110)에 이를 공급한다.
- [0049] 제2 게이트 패드(118b)는 상기 제1 LOG 신호라인군(150)의 제2 LOG 신호라인(150b)과 전기적으로 접속되어 상기 제2 LOG 신호라인(150b)으로부터 그라운드(GND) 전압을 제공받아 상기 게이트 구동부(110)에 이를 공급한다. 제3 게이트 패드(118c)는 상기 제1 LOG 신호라인군(150)의 제3 LOG 신호라인(150c)과 전기적으로 접속되어 상기 제3 LOG 신호라인(150c)으로부터 전원전압(Vcc)을 제공받아 상기 게이트 구동부(110)에 이를 공급한다.
- [0050] 제4 게이트 패드(118d)는 상기 제1 LOG 신호라인군(150)의 제4 LOG 신호라인(150d)으로부터 게이트 출력 인에이블(GOE) 신호를 제공받아 상기 게이트 구동부(110)에 이를 공급한다. 제5 게이트 패드(118e)는 상기 제1 LOG 신호라인군(150)의 제5 LOG 신호라인(150e)으로부터 게이트 쉬프트 클럭(GSC) 신호를 제공받아 상기 게이트 구동부(110)에 이를 공급한다.
- [0051] 제6 게이트 패드(118f)는 상기 제1 LOG 신호라인군(150)의 제6 LOG 신호라인(150f)으로부터 게이트 스타트 펄스(GSP)를 제공받아 상기 게이트 구동부(110)에 이를 공급한다. 제7 게이트 패드(118g)는 상기 제1 LOG 신호라인군(150)의 제7 LOG 신호라인(150g)으로부터 게이트 하이 전압(VGH)을 제공받아 상기 게이트 구동부(110)에 이를 공급하며, 제8 게이트 패드(118h)는 액정표시패널(100)의 게이트라인과 접속되어 게이트라인으로 게이트 신호를 제공한다.
- [0052] 이때, 상기 제3 게이트 패드(118c)는 상기 액정표시패널(도 2의 100)의 좌측에 위치하는 게이트 구동부(110)의 게이트 신호 출력 방향을 설정하는 방향 설정 패드와 일체로 형성되어 다른 게이트 패드와 비교할 때 2배의 면적을 갖는다.
- [0053] 상기 제3 게이트 패드(118c)는 전원전압(Vcc)을 상기 게이트 구동부(110)로 공급하는 동시에 상기 액정표시패널(도 2의 100)의 좌측에 위치하는 게이트 구동부(110)의 게이트 신호 출력 방향을 설정하는 역할을 한다.
- [0054] 상기 게이트 신호 출력 방향을 설정하는 방향 설정 패드에 전원 전압(Vcc)이 인가되면 상기 액정표시패널(100)의 좌측에 위치하는 게이트 구동부(110)는 상기 액정표시패널(100)의 상단부에서 하단부 방향으로 게이트라인에 게이트 신호를 공급한다.
- [0055] 상기 액정표시패널(100)의 좌측에 위치하는 게이트 구동부(110)의 게이트 신호 출력 방향을 설정하는 방향 설정 패드를 전원 전압(Vcc)이 인가되는 제3 게이트 패드(118c)에 일체로 형성함으로써, 게이트 신호의 출력 방향을 설정하는 DIR 신호가 인가되는 LOG 신호라인을 제거할 수 있다. 또한, 상기 LOG 신호라인이 제거됨에 따라 상기

LOG 신호라인의 유효 면적을 확보할 수 있으며 게이트 구동부의 출력 특성을 향상시켜 제품의 신뢰성을 향상시킬 수 있다.

- [0056] 도 5는 도 2의 B 영역을 확대한 도면이다.
- [0057] 도 2 및 도 5에 도시된 바와 같이, 제2 LOG 신호라인군(160)은 제1 내지 제8 LOG 신호라인(160a ~ 160h)으로 구성된다. 상기 제1 내지 제8 LOG 신호라인(160a ~ 160h)은 도 2의 데이터 패드부(125)로부터 연장된다.
- [0058] 상기 제2 LOG 신호라인군(160)에 포함된 제1 내지 제8 LOG 신호라인(160a ~ 160h)은 제1 LOG 신호라인군(150)에 포함된 제1 내지 제8 LOG 신호라인(150a ~ 150h)과 동일하므로 이에 대한 설명은 간략히 하기로 한다.
- [0059] 상기 제1 내지 제8 LOG 신호라인(150a ~ 150h)으로 구성된 제2 LOG 신호라인군(160)은 박막트랜지스터 어레이 기판(도 2의 103)에 위치하는 제2 게이트 패드부(115b)와 전기적으로 접속된다.
- [0060] 도 6은 도 5의 제2 LOG 신호라인군과 제2 게이트 패드부의 접속 관계를 나타낸 도면이다.
- [0061] 도 5 및 도 6에 도시된 바와 같이, 제2 LOG 신호라인군(160)은 제2 게이트 패드부(115b)와 전기적으로 접속된다. 상기 제2 게이트 패드부(115b)는 제1 내지 제8 게이트 패드(119a ~ 119h)를 포함하는 다수의 게이트 패드를 포함한다.
- [0062] 상기 제1 게이트 패드(119a)는 상기 제2 LOG 신호라인군(160)의 제1 LOG 신호라인(160a)과 전기적으로 접속되어 상기 제1 LOG 신호라인(160a)으로부터 게이트 로우 전압(VGL)을 제공받아 상기 제2 게이트 패드부(115b)와 전기적으로 접속될 게이트 구동부(도 1의 110)에 이를 공급한다.
- [0063] 제2 게이트 패드(119b)는 상기 제2 LOG 신호라인군(160)의 제2 LOG 신호라인(160b)과 전기적으로 접속되어 상기 제2 LOG 신호라인(160b)으로부터 그라운드(GND) 전압을 제공받아 상기 게이트 구동부(110)에 이를 공급한다. 제3 게이트 패드(119c)는 상기 제2 LOG 신호라인군(160)의 제3 LOG 신호라인(160c)과 전기적으로 접속되어 상기 제3 LOG 신호라인(160c)으로부터 전원전압(Vcc)을 제공받아 상기 게이트 구동부(110)에 이를 공급한다.
- [0064] 제4 게이트 패드(119d)는 상기 제2 LOG 신호라인군(160)의 제4 LOG 신호라인(160d)으로부터 게이트 출력 인에이블(GOE) 신호를 제공받아 상기 게이트 구동부(110)에 이를 공급한다. 제5 게이트 패드(119e)는 상기 제2 LOG 신호라인군(160)의 제5 LOG 신호라인(160e)으로부터 게이트 쉬프트 클럭(GSC) 신호를 제공받아 상기 게이트 구동부(110)에 이를 공급한다.
- [0065] 제6 게이트 패드(119f)는 상기 제2 LOG 신호라인군(160)의 제6 LOG 신호라인(160f)으로부터 게이트 스타트 펄스(GSP)를 제공받아 상기 게이트 구동부(110)에 이를 공급한다. 제7 게이트 패드(119g)는 상기 제2 LOG 신호라인군(160)의 제7 LOG 신호라인(160g)으로부터 게이트 하이 전압(VGH)을 제공받아 상기 게이트 구동부(110)에 이를 공급하며, 제8 게이트 패드(119h)는 액정표시패널(100)의 게이트라인과 접속되어 게이트라인으로 게이트 신호를 제공한다.
- [0066] 이때, 상기 제2 게이트 패드(119b)는 상기 액정표시패널(도 2의 100)의 우측에 위치하는 게이트 구동부(110)의 게이트 신호 출력 방향을 설정하는 방향 설정 패드와 일체로 형성되어 다른 게이트 패드와 비교할 때 2배의 면적을 갖는다.
- [0067] 상기 제2 게이트 패드(119b)는 그라운드(GND) 전압을 상기 게이트 구동부(110)로 공급하는 동시에 상기 액정표시패널(도 2의 100)의 우측에 위치하는 게이트 구동부(110)의 게이트 신호 출력 방향을 설정하는 역할을 한다.
- [0068] 상기 게이트 신호 출력 방향을 설정하는 방향 설정 패드에 그라운드(GND) 전압이 인가되면 상기 액정표시패널(100)의 우측에 위치하는 게이트 구동부(110)는 상기 액정표시패널(100)의 상단부에서 하단부 방향으로 게이트 라인에 게이트 신호를 공급한다.
- [0069] 상기 액정표시패널(100)의 우측에 위치하는 게이트 구동부(110)의 게이트 신호 출력 방향을 설정하는 방향 설정 패드를 그라운드(GND) 전압이 인가되는 제2 게이트 패드(119b)에 일체로 형성함으로써, 게이트 신호의 출력 방향을 설정하는 DIR 신호가 인가되는 LOG 신호라인을 제거할 수 있다. 또한, 상기 LOG 신호라인이 제거됨에 따라 상기 LOG 신호라인의 유효 면적을 확보할 수 있으며 게이트 구동부의 출력 특성을 향상시켜 제품의 신뢰성을 향상시킬 수 있다.
- [0070] 이상에서 살펴본 바와 같이, 전원전압(Vcc) 및 그라운드(GND)이 상기 제1 및 제2 게이트 패드부(115a, 115b)에 각각 포함된 게이트 신호 출력 방향을 설정하는 방향 설정 패드로 공급되면, 상기 제1 및 제2 게이트 패드부

(115a, 115b)에 접속되는 액정표시패널(100)의 좌측 및 우측에 위치하는 게이트 드라이버(도 1의 110)는 서로 다른 방향으로 게이트 신호를 출력할 수 있다.

[0071] 본 발명은 도면에 도시된 실시 예를 참고로 설명되었으나, 이는 예시적인 것에 불과하며, 본 기술분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

도면의 간단한 설명

[0072] 도 1은 본 발명의 실시예에 따른 액정표시장치를 나타낸 도면.

[0073] 도 2는 도 1의 액정표시패널을 개략적으로 나타낸 도면.

[0074] 도 3은 도 2의 A 영역을 확대한 도면.

[0075] 도 4는 도 3의 제1 LOG 신호라인군과 제1 게이트 패드부의 접속 관계를 나타낸 도면.

[0076] 도 5는 도 2의 B 영역을 확대한 도면.

[0077] 도 6은 도 5의 제2 LOG 신호라인군과 제2 게이트 패드부의 접속 관계를 나타낸 도면.

[0078] <도면의 주요부분에 대한 간단한 설명>

[0079] 100:액정표시패널 110:게이트 구동부

[0080] 115a:제1 게이트 패드부 115b:제2 게이트 패드부

[0081] 118a ~ 118h, 119a ~ 119h:제1 내지 제8 게이트 패드

[0082] 120:데이터 드라이버 125:데이터 패드부

[0083] 130:타이밍 컨트롤러 140:공통전압 생성부

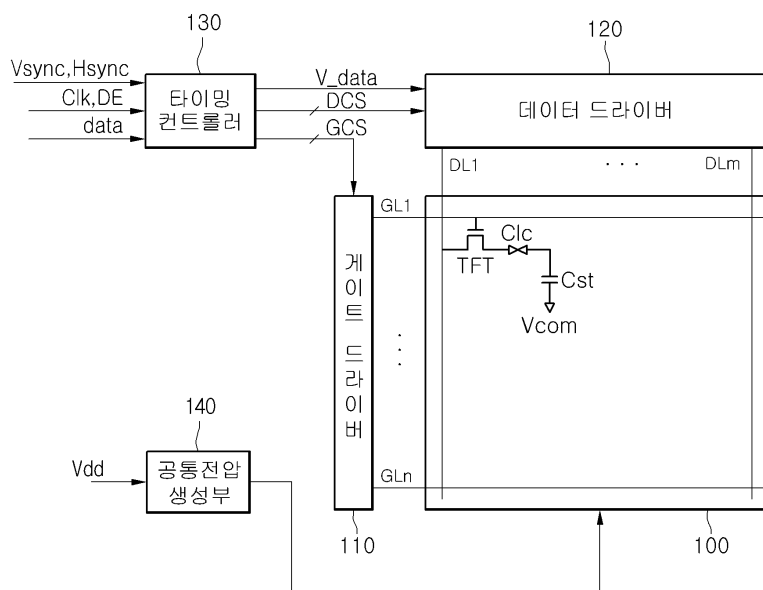
[0084] 150:제1 LOG 신호라인군 160:제2 LOG 신호라인군

[0085] 150a ~ 150h:제1 내지 제8 LOG 신호라인

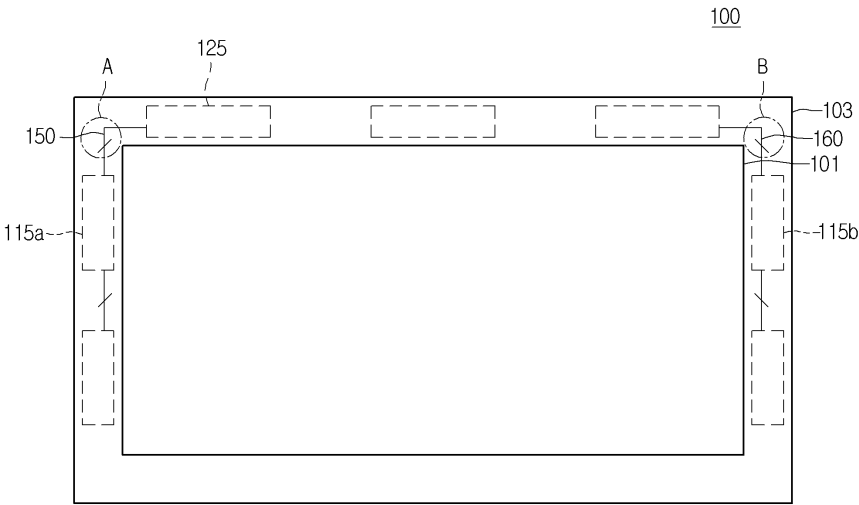
[0086] 160a ~ 160:제1 내지 제8 LOG 신호라인

도면

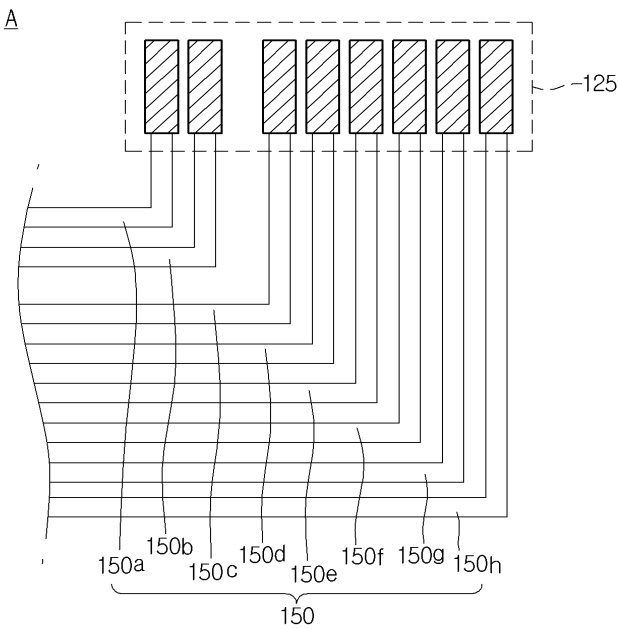
도면1



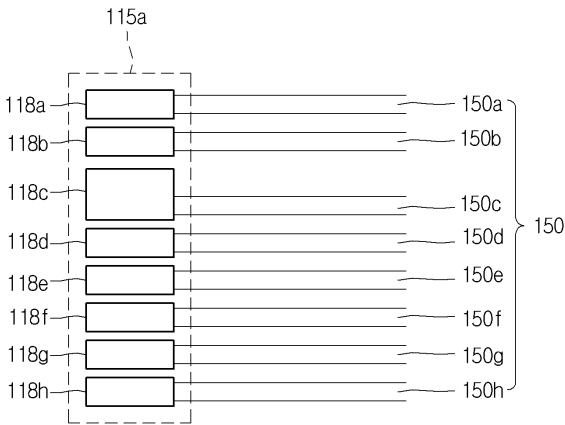
도면2



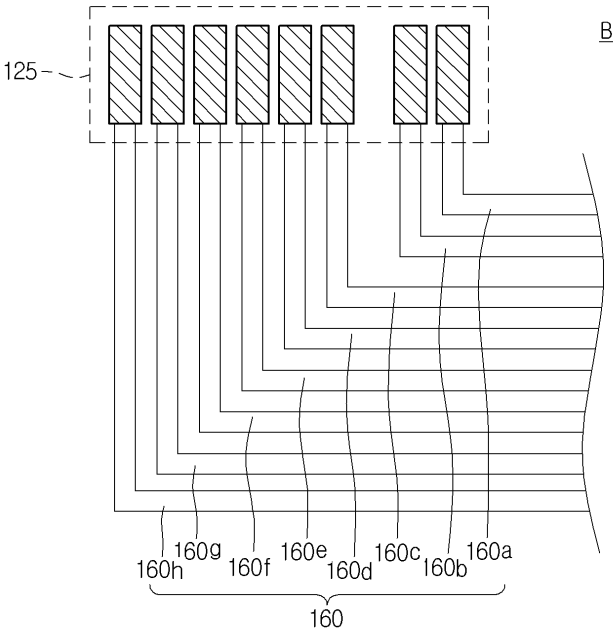
도면3



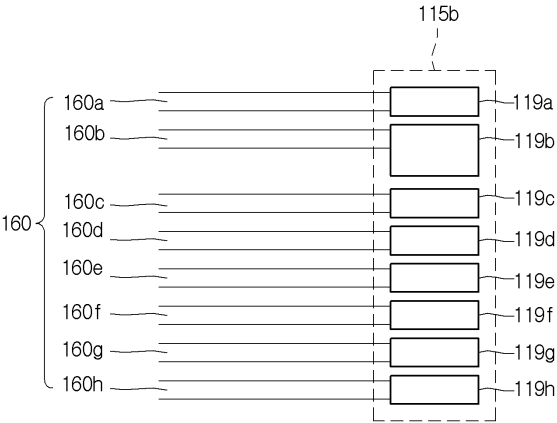
도면4



도면5



도면6



专利名称(译)	液晶显示器		
公开(公告)号	KR101621554B1	公开(公告)日	2016-05-16
申请号	KR1020090127436	申请日	2009-12-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JIN SANG 이진상		
发明人	LEE, JIN SANG 이진상		
IPC分类号	G02F1/1345 G02F1/1343		
CPC分类号	G02F1/13452 G02F1/13458 G09G3/3677		
代理人(译)	谁김기문Ki月亮		
其他公开文献	KR1020110070577A		
外部链接	Espacenet		

摘要(译)

用途：提供液晶显示器，通过通知门信号的输出方向来确保对数信号的有效表面。组成：液晶显示设备包括如下。液晶显示面板区分为显示区域和非显示区域。第一和第二栅极驱动单元提供具有多条栅极线的栅极信号。印刷电路板向第一和第二栅极驱动单元和数据驱动单元提供驱动信号和驱动电压。第一和第二对数信号线组（150,150b）将驱动信号和驱动电压提供给第一和第二栅极驱动单元。

