



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2014년12월05일  
(11) 등록번호 10-1470008  
(24) 등록일자 2014년12월01일

(51) 국제특허분류(Int. Cl.)  
G09G 3/36 (2006.01) G09G 3/20 (2006.01)  
G02F 1/133 (2006.01)  
(21) 출원번호 10-2008-0079156  
(22) 출원일자 2008년08월12일  
심사청구일자 2013년08월12일  
(65) 공개번호 10-2010-0020395  
(43) 공개일자 2010년02월22일  
(56) 선행기술조사문헌  
JP09230302 A  
KR1020090115524 A  
JP2004094168 A  
KR1020060076195 A

(73) 특허권자  
엘지이노텍 주식회사  
서울특별시 중구 한강대로 416 (남대문로5가, 서울스퀘어)  
(72) 발명자  
문창섭  
경기도 의왕시 부곡북지관길 41, 대우이안아파트 108동 1804호 (삼동)  
(74) 대리인  
서교준

전체 청구항 수 : 총 17 항

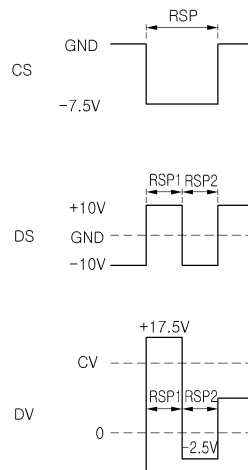
심사관 : 김민수

(54) 발명의 명칭 액정표시장치

(57) 요약

액정표시장치가 개시되어 있다. 액정표시장치는 제 1 전극; 제 1 전극에 대응하는 제 2 전극; 및 제 1 전극 및 제 2 전극 사이에 개재되는 액정층을 포함하며, 액정층이 제 1 광학적 특성을 가지는 리셋 기간 동안, 제 1 전극 및 제 2 전극 사이에 제 1 전위차 및 제 2 전위차가 형성되고, 리셋 기간 이후의 표시 기간 동안, 액정층은 제 2 광학적 특성을 가지며, 제 1 전극 및 제 2 전극 사이에 제 3 전위차 및 제 4 전위차가 형성되고, 제 1 전위차 및 제 2 전위차의 합은 제 3 전위차 및 제 4 전위차의 합에 대응한다.

대표도 - 도3



## 특허청구의 범위

### 청구항 1

제 1 전극;

상기 제 1 전극에 대응하는 제 2 전극; 및

상기 제 1 전극 및 상기 제 2 전극 사이에 개재되는 액정층;을 포함하며,

제1 및 제2 리셋 기간을 포함하는 리셋 기간 동안 상기 제1 전극에 제1 전압이 인가되고,

상기 제1 리셋 기간 동안 상기 제2 전극에 제2 전압이 인가되고,

상기 제2 리셋 기간 동안 상기 제2 전극에 제3 전압이 인가되고,

표시 기간 중 제1 표시 기간 동안 상기 제1 전극에 제4 전압이 인가되고,

상기 표시 기간 중 제2 표시 기간 동안 상기 제1 전극에 제5 전압이 인가되고,

상기 제1 표시 기간 동안 상기 제2 전극에 상기 제2 및 제3 전압 중 어느 하나의 전압이 인가되고, 상기 제2 표시 기간 동안 상기 제2 전극에 상기 제2 및 제3 전압 중 나머지 하나의 전압이 인가되고,

상기 제1 리셋 기간 동안 상기 제2 전압에서 상기 제1 전압의 차 전압과 상기 제2 리셋 기간 동안 상기 제3 전압에서 상기 제1 전압의 차 전압의 합 전압은,

상기 제1 표시 기간 동안 상기 제2 및 제3 전압 중 어느 하나의 전압에서 상기 제4 전압의 차 전압과 상기 제2 표시 기간 동안 상기 제2 및 제3 전압 중 나머지 하나의 전압에서 상기 제5 전압의 차 전압의 합 전압과

동일한 크기를 가지는 액정표시장치.

### 청구항 2

제 1 항에 있어서,

상기 제1 리셋 기간 동안 상기 제2 전압에서 상기 제1 전압의 차 전압의 크기가 제1 임계 전압의 크기 이상의 전압이 되어 블랙 화상을 표시하는 액정표시장치.

### 청구항 3

제 2 항에 있어서,

상기 제1 표시 기간 동안 블랙 화상 또는 화이트 화상을 표시하는 액정표시장치.

### 청구항 4

제 1 항에 있어서, 상기 액정층은 강유전성 액정을 포함하는 액정표시장치.

### 청구항 5

제 1 항에 있어서, 상기 제 1 전극에 제 1 구동신호를 인가하는 제 1 드라이버; 및

상기 제 2 전극에 제 2 구동신호를 인가하는 제 2 드라이버를 포함하는 액정표시장치.

### 청구항 6

제 5 항에 있어서, 상기 리셋 기간 동안 상기 제 1 구동신호의 주파수는 상기 제 2 구동신호의 주파수의 1/2 배인 액정표시장치.

### 청구항 7

제 6 항에 있어서, 상기 표시 기간 동안 상기 제 1 구동신호의 주파수는 상기 제 2 구동신호의 주파수와 동일한 액정표시장치.

### 청구항 8

제 1 항에 있어서,

상기 제1 리셋 기간 동안 상기 제2 전압에서 상기 제1 전압의 차 전압과 상기 제2 리셋 기간 동안 상기 제3 전압에서 상기 제1 전압의 차 전압의 합 전압은,

상기 제1 표시 기간 동안 상기 제2 및 제3 전압 중 어느 하나의 전압에서 상기 제4 전압의 차 전압과 상기 제2 표시 기간 동안 상기 제2 및 제3 전압 중 나머지 하나의 전압에서 상기 제5 전압의 차 전압의 합 전압과

동일한 크기를 가지고 반대의 극성을 가지는 액정표시장치.

#### 청구항 9

제 1 항에 있어서, 상기 리셋 기간 및 상기 표시 기간을 서로 번갈아 진행되는 액정표시장치.

#### 청구항 10

제 1 항에 있어서,

상기 제4 전압의 크기는 상기 제1 전압의 크기의 두 배인 액정표시장치.

#### 청구항 11

제 10 항에 있어서,

상기 제5 전압은 그라운드 전압인 액정표시장치.

#### 청구항 12

제 11 항에 있어서,

상기 제2 및 제3 전압은 크기가 같고 극성이 반대인 액정표시장치.

#### 청구항 13

제 2 항에 있어서,

상기 제2 리셋 기간 동안 상기 제3 전압에서 상기 제1 전압의 차 전압의 크기가 제1 임계 전압의 크기의 미만의 전압이 되는 액정표시장치.

#### 청구항 14

제 1 항에 있어서,

상기 제1 표시 기간 동안 상기 제3 전압에서 상기 제4 전압의 차 전압의 크기가 제2 임계 전압의 크기의 이상의 전압이 되어 화이트 화상을 표시하는 액정표시장치.

#### 청구항 15

제 14 항에 있어서,

상기 제2 표시 기간 동안 상기 제2 전압에서 상기 제5 전압의 차 전압의 크기가 제2 임계 전압의 크기의 미만의 전압이 되는 액정표시장치.

#### 청구항 16

제 1 항에 있어서,

상기 제1 표시 기간 동안 상기 제2 전압에서 상기 제4 전압의 차 전압의 크기가 제2 임계 전압의 크기의 미만의 전압이 되어 블랙 화상을 표시하는 액정표시장치.

#### 청구항 17

제 16 항에 있어서,

상기 제2 표시 기간 동안 상기 제3 전압에서 상기 제5 전압의 차 전압의 크기가 제2 임계 전압의 크기의 미만의

전압이 되는 액정표시장치.

## 명세서

### 발명의 상세한 설명

#### 기술 분야

[0001] 실시예는 액정표시장치에 관한 것이다.

#### 배경 기술

[0002] 정보처리기술이 발달함에 따라서, LCD, PDP 및 AMOLED 등과 같은 표시장치들이 널리 사용되고 있다. 특히, LCD는 액정에 전계를 형성하여 통과하는 광의 세기를 조절하여 영상을 표시한다.

[0003] 이때, 전계를 형성하기 위한 배선 및 액정이 장시간 사용에 의해서 열화될 수 있고, 상기 열화에 의해서 LCD의 화질이 저하될 수 있다.

#### 발명의 내용

##### 해결 하고자하는 과제

[0004] 실시예는 액정표시장치의 배선들 및 액정의 열화 및 불량을 방지하고, 화질이 향상된 액정표시장치를 제공하고자 한다.

##### 과제 해결수단

[0005] 실시예에 따른 액정표시장치는 제 1 전극; 상기 제 1 전극에 대응하는 제 2 전극; 및 상기 제 1 전극 및 상기 제 2 전극 사이에 개재되는 액정층을 포함하며, 상기 액정층이 제 1 광학적 특성을 가지는 리셋 기간 동안, 상기 제 1 전극 및 상기 제 2 전극 사이에 제 1 전위차 및 제 2 전위차가 형성되고, 상기 리셋 기간 이후의 표시 기간 동안, 상기 액정층은 제 2 광학적 특성을 가지며, 상기 제 1 전극 및 상기 제 2 전극 사이에 제 3 전위차 및 제 4 전위차가 형성되고, 상기 제 1 전위차 및 상기 제 2 전위차의 합은 상기 제 3 전위차 및 상기 제 4 전위차의 합에 대응한다.

##### 효과

[0006] 실시예에 따른 액정표시장치는 리셋 기간의 전위차의 합과 표시 기간의 전위차의 합이 서로 대응되기 때문에, 액정층의 열화를 감소시킬 수 있다.

[0007] 즉, 리셋 기간의 전위차의 합과 표시 기간의 전위차의 합은 서로 반대 극성을 가지고, 실시예에 따른 액정표시장치는 리셋 기간 및 표시 기간이 서로 번갈아 가면서 영상을 표시한다.

[0008] 따라서, 액정층에는 서로 극성이 반대이고, 크기는 실질적으로 동일한 전계가 번갈아가면서 인가되고, 실시예에 따른 액정표시장치는 액정층의 열화를 감소시킬 수 있다.

#### 발명의 실시를 위한 구체적인 내용

[0009] 도 1은 실시예에 따른 액정패널을 도시한 분해사시도이다. 도 2는 실시예에 따른 액정표시장치를 도시한 회로도이다. 도 3은 리셋 기간 동안의 공통전압신호, 데이터 신호 및 구동 전위차를 도시한 파형도이다. 도 4는 화이트 표시 기간 동안의 공통전압신호, 데이터 신호 및 구동 전위차를 도시한 파형도이다. 도 5는 블랙 표시 기간 동안의 공통전압신호, 데이터 신호 및 구동 전위차를 도시한 파형도이다.

[0010] 도 1 내지 도 2를 참조하면, 실시예에 따른 액정표시장치는 액정패널(100), 커먼 IC(200) 및 세그 IC(300)를 포함한다.

[0011] 상기 액정패널(100)은 상기 커먼 IC(200)로부터 인가되는 공통전압신호(CS) 및 상기 세그 IC(300)로부터 인가되는 데이터 신호(DS)에 의해서 형성된 구동 전위차(DV)에 의해서 영상을 표시한다.

[0012] 도 1을 참조하면, 상기 액정패널(100)은 상부기관(110), 하부기관(120), 화소전극(130)들, 공통전극(140)들 및

액정층(150)을 포함한다.

- [0013] 상기 상부기관(110)은 유리기관이다. 상기 상부기관(110)에는 개구들이 형성된 블랙매트릭스 패턴 및 상기 개구들에 배치되는 컬러필터 등을 포함할 수 있다.
- [0014] 상기 하부기관(120)은 상기 상부기관(110)의 아래에 배치된다. 상기 하부기관(120)은 유리기관이며, 상기 상부기관(110)에 대향되며, 이격되며 배치된다.
- [0015] 상기 상부기관(110) 및 상기 하부기관(120)에는 매트릭스 형태의 화소 영역들(P11,...Pnm)이 정의된다. 상기 화소 영역들(P11,...Pnm)은 상기 액정패널(100)에 영상이 표시되는 단위들이다.
- [0016] 또한, 상기 화소 영역들(P11,...Pnm)은 다수 개의 컬럼들(Col1,... Coln) 및 다수 개의 로우들(Row1,... Rowm)로 구분될 수 있다.
- [0017] 상기 화소 전극(140)들은 상기 화소 영역들(P11,...Pnm)에 각각 하나 씩 배치된다. 상기 화소 전극(140)들은 상기 하부기관(120) 상에 배치된다. 상기 화소 전극(140)들은 상기 세그 IC(300)로부터 상기 데이터 신호(DS)들을 인가받는다.
- [0018] 상기 화소 전극(140)들 중 각각의 로우에 해당하는 화소 전극들은 서로 전기적으로 연결된다.
- [0019] 예를 들어, 제 1 로우(Row1)의 화소 전극들은 모두 전기적으로 연결되고, 마찬가지로, 제 2 로우(Row2)의 화소 전극들은 모두 전기적으로 연결된다.
- [0020] 이때, 상기 제 1 로우(Row1)의 화소 전극들과 상기 제 2 로우(Row2)의 화소 전극들은 전기적으로 연결되지 않는다.
- [0021] 상기 공통 전극(130)들은 상기 화소 영역들(P11,...Pnm)에 각각 하나씩 배치된다. 상기 공통 전극(130)들은 상기 상부기관(110)의 하부에 배치된다.
- [0022] 상기 공통 전극(130)들 중 각각의 컬럼에 해당하는 공통 전극들은 서로 전기적으로 연결된다.
- [0023] 예를 들어, 제 1 컬럼(Col1)의 공통 전극들은 모두 전기적으로 연결되고, 마찬가지로, 제 2 컬럼(Col2)의 공통 전극들은 모두 전기적으로 연결된다. 따라서, 상기 공통 전극(130)들은 컬럼별로 공통전압신호(CS)를 인가받는다.
- [0024] 상기 화소 전극(140)들 및 상기 공통 전극(130)들은 투명한 도전체이며, 상기 화소 전극(140)들 및 상기 공통 전극(130)들로 사용되는 물질의 예로서는 인듐 틴 옥사이드 또는 인듐 징크 옥사이드 등을 들 수 있다.
- [0025] 상기 액정층(150)은 상기 상부기관(110) 및 상기 하부기관(120) 사이에 개재된다. 더 자세하게, 상기 액정층(150)은 상기 공통 전극(130)들 및 상기 화소 전극(140)들 사이에 개재된다.
- [0026] 또한, 상기 액정층(150)은 상기 공통 전극(130) 및 상기 화소 전극(140) 사이에 형성되는 전계에 의해서, 광학적 특성이 변한다.
- [0027] 예를 들어, 상기 액정층(150)은 임계전압(CV) 이상의 구동 전위차(DV)에 의해서 광학적 특성이 변하고, 상기 임계전압(CV)의 전위차 이하에서는 광학적 특성이 변하지 않을 수 있다.
- [0028] 예를 들어, 상기 액정층(150)은 강유전성 액정(ferroelectric liquid crystal; FLC) 또는 액정 파우더(liquid powder; LP) 일 수 있다.
- [0029] 예를 들어, 상기 액정층(150)은  $\pm 15V$  이상의 구동 전위차(DV)에 의해서 형성된 전계에 의해서 광학적 특성이 변한다.
- [0030] 상기 커먼IC(200)는 상기 액정패널(100) 상에 실장된다. 더 자세하게, 상기 커먼IC(200)는 상기 상부기관(110)의 하부면에 실장된다. 상기 커먼IC(200)는 상기 공통 전극(130)들에 공통전압신호(CS)를 인가한다.
- [0031] 상기 세그 IC(300)는 상기 화소 전극(140)들에 상기 데이터 신호(DS)를 인가한다. 이때, 각각의 로우에 해당하는 화소 전극들은 서로 전기적으로 연결되고, 상기 세그 IC(300)는 각각의 로우에 해당하는 화소 전극들에 각각 데이터 신호(DS)를 인가한다.
- [0032] 도 3 내지 도 5를 참조하면, 각각의 화소영역(P11...Pnm)은 리셋 기간(RSP) 동안에 통과하는 광을 차단시켜 블랙을 구현하고, 표시 기간(DP) 동안에는 광을 차단하든지 광을 투과시켜 블랙 또는 화이트를 구현한다.

- [0033] 또한, 상기 리셋 기간(RSP) 및 상기 표시 기간(DP)은 서로 번갈아 가면서 진행되고, 각각의 컬럼의 화소영역들은 동시에 리셋 기간(RSP) 및 표시 기간(DP)이 진행된다.
- [0034] 더 자세하게, 상기 제 1 컬럼(COL1)의 화소 영역들(P11...P1m)에 리셋 기간(RSP)이 진행되어 제 1 컬럼(COL1)의 화소 영역들(P11...P1m)에 블랙이 구현된다. 이후, 상기 제 1 컬럼(COL1)의 화소 영역들(P11...P1m)에 표시 기간(DP)이 진행되어, 제 1 컬럼(COL1)의 화소 영역들(P11...P1m)에 블랙이 유지되거나, 또는 화이트가 구현된다.
- [0035] 마찬가지로, 제 2 컬럼(COL2)의 화소영역들(P21...P2m), 제 3 컬럼의 화소영역들 순으로 상기 액정패널(100) 전체에 영상이 표시된다.
- [0036] 상기 리셋 기간(RSP)의 공통전압신호(CS)의 주파수는 상기 표시 기간(DP)의 공통전압신호(CS)의 1/2배이다. 또한, 상기 표시 기간(DP)의 공통전압신호(CS)의 주파수는 상기 표시 기간(DP) 동안의 데이터 신호(DS)의 주파수와 동일하다.
- [0037] 도 3을 참조하여, 상기 제 1 컬럼(COL1)의 화소 영역들(P11...P1m)에 리셋 기간(RSP)이 진행되는 과정을 살펴보면, 상기 커먼 IC(200)는 상기 제 1 컬럼(COL1)의 공통전극들에 상기 리셋 기간(RSP)동안 기준전압(GND)에 대하여 -7.5V의 전압의 공통전압신호(CS)를 인가한다.
- [0038] 또한, 상기 세그 IC(300)는 상기 제 1 컬럼(COL1)의 화소전극들에 제 1 리셋 기간(RSP1)동안 기준전압(GND)에 대하여 +10V의 전압 및 제 2 리셋 기간(RSP2)동안 -10V의 전압의 데이터 신호(DS)를 인가한다.
- [0039] 상기 공통전압신호(CS) 및 상기 데이터 신호(DS)에 의해서, 상기 제 1 컬럼(COL1)의 공통전극들 및 상기 제 1 컬럼(COL1)의 화소전극들 사이에, 기준전압(GND)에 대해서 상기 제 1 리셋 기간(RSP1)동안 +17.5V 및 상기 제 2 리셋 기간(RSP2)동안 -2.5V의 구동 전위차(DV)가 발생한다.
- [0040] 상기 액정층은 상기 구동 전위차(DV)가 +15V 이상일 때, 통과하는 광을 차단하여 블랙을 구현한다. 따라서, 상기 제 1 리셋 기간(RSP1)동안 상기 제 1 컬럼(COL1)의 액정층은 통과하는 광을 차단하고, 상기 제 1 컬럼(COL1)의 화소 영역(P11...P1m)들은 블랙을 구현한다.
- [0041] 도 4 및 도 5를 참조하여, 상기 제 1 컬럼(COL1)의 화소 영역들(P11...P1m)에 표시 기간(DP) 동안 화이트 또는 블랙이 구현되는 과정을 살펴본다.
- [0042] 상기 커먼 IC(200)는 상기 제 1 컬럼(COL1)의 공통전극들에 상기 표시 기간(DP)동안 기준전압(GND)에 대하여 +15V의 전압을 인가하였다가, 기준전압(GND)을 인가한다. 즉, 제 1 표시 기간(DP1) 동안 기준전압(GND)에 대해서 +15V 및 제 2 표시 기간(DP2)동안 기준전압(GND)을 공통전압신호(CS)로 상기 제 1 컬럼(COL1)의 공통전극들에 인가한다.
- [0043] 상기 제 1 컬럼(COL1)의 화소 영역들(P11...P1m)의 일부에 화이트를 구현하기 위해서, 상기 세그 IC(300)는 상기 화소전극(130)들 중 일부에 상기 제 1 표시 기간(DP1) 동안 기준전압(GND)에 대하여 -10V 및 상기 제 2 표시 기간(DP2)동안 기준전압(GND)에 대하여 +10V를 데이터 신호(DS)로 인가한다.
- [0044] 이에 따라서, 화이트가 구현되는 화소영역들의 공통전극 및 화소전극 사이에 제 1 표시 기간(DP)에 -25V 및 제 2 표시 기간(DP)에 +10V의 구동 전위차(DV)가 형성된다.
- [0045] 이때, 상기 화이트가 구현되는 화소영역들의 액정층은 상기 구동 전위차(DV)가 -15V 이상일때, 광학적 특성이 변하고 광을 통과시킨다. 이에 따라서, 일부의 화소영역들은 화이트를 구현한다.
- [0046] 상기 제 1 컬럼(COL1)의 화소 영역들(P11...P1m)의 다른 일부에 블랙을 구현하기 위해서, 상기 세그 IC(300)는 상기 화소전극들 중 다른 일부에 상기 제 1 표시 기간(DP) 동안 기준전압(GND)에 대하여 -10V 및 상기 제 2 표시 기간(DP)동안 기준전압(GND)에 대하여 +10V의 데이터 신호(DS)를 인가한다.
- [0047] 이에 따라서, 블랙이 구현되는 화소영역들의 공통전극 및 화소전극 사이에 제 1 표시 기간(DP)에 -5V 및 제 2 표시 기간(DP)에 -10V의 구동 전위차(DV)가 형성된다.
- [0048] 따라서, 상기 블랙이 구현되는 화소영역들의 액정층은 광학적 특성이 변화되지 않고, 상기 리셋 기간(RSP)의 블랙을 유지한다.
- [0049] 이와 같이, 상기 제 1 컬럼(COL1)의 화소 영역들(P11...P1m)은 상기 리셋 기간(RSP) 및 상기 표시 기간(DP)을 거쳐서 블랙 및 화이트를 포함하는 영상을 표시한다.

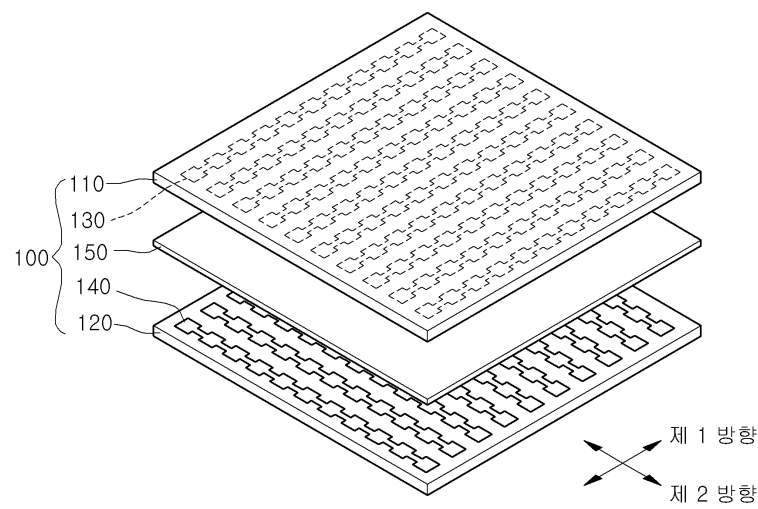
- [0050] 이때, 상기 제 1 리셋 기간(RSP1), 상기 제 2 리셋 기간(RSP2), 상기 제 1 표시 기간(DP1) 및 상기 제 2 표시 기간(DP2)의 시간의 길이는 같다. 또한, 상기 리셋 기간(RSP)의 전위차들의 합은 +15V이고, 상기 표시 기간(DP)의 전위차들의 합은 -15V이다.
- [0051] 따라서, 상기 리셋 기간(RSP)의 전위차들의 합 및 상기 표시 기간(DP)의 전위차들의 합은 서로 대응되며, 반대 극성을 가진다.
- [0052] 또한, 상기 리셋 기간(RSP) 및 표시 기간(DP)은 실질적으로 동일한 길이로 서로 번갈아 진행되므로, 상기 구동 전위차(DV)는 상기 액정층(150)의 화학적 물리적 특성을 덜 변화시킨다.
- [0053] 따라서, 실시예에 따른 액정표시장치는 상기 액정층(150)의 열화 등을 방지하고, 수명을 효율적으로 향상시킬 수 있다.
- [0054] 또한, 상기 화소전극(130)들에는 상기 리셋 기간(RSP) 및 표시 기간(DP)동안 동일한 크기의 정극성 및 부극성의 전압이 번갈아 가며 인가된다. 상기 표시 기간(DP)에 상기 공통전극들에 인가되는 전압이 상기 리셋 기간(RSP)에 인가되는 전압보다 두 배의 크기를 가지지만 인가되는 시간은 1/2배이다. 따라서, 실질적으로 동일한 크기의 전압이 번갈아 가면서 상기 공통전극(140)들에 인가된다.
- [0055] 따라서, 실시예에 따른 액정표시장치는 상기 화소전극(130)들, 상기 공통전극(140)들 및 상기 화소전극(130)들 및 상기 공통전극(140)들에 연결되는 배선들의 열화를 방지한다.
- [0056] 따라서, 실시예에 따른 액정표시장치는 장시간 구동이 가능하고 향상된 내구성을 가진다.
- [0057] 이상에서 실시예를 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 실시예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 실시예에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

### 도면의 간단한 설명

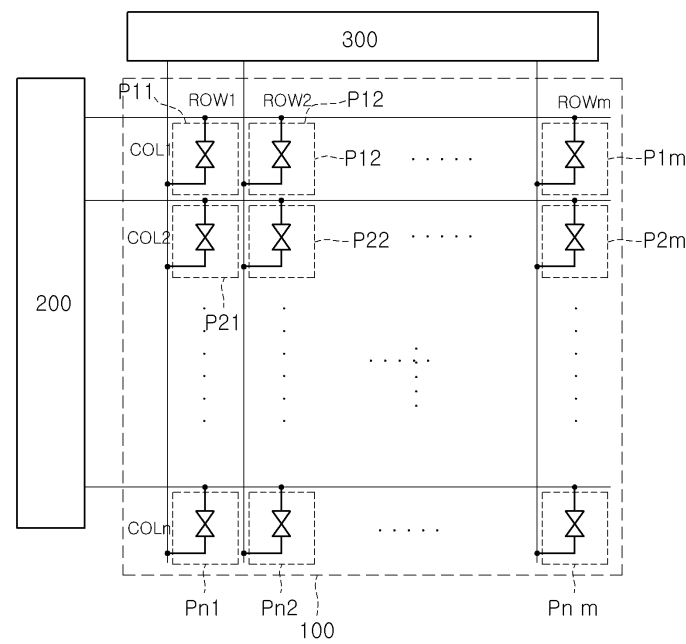
- [0058] 도 1은 실시예에 따른 액정패널을 도시한 분해사시도이다.
- [0059] 도 2는 실시예에 따른 액정표시장치를 도시한 회로도이다.
- [0060] 도 3은 리셋 기간 동안의 공통전압신호, 데이터 신호 및 구동 전위차를 도시한 파형도이다.
- [0061] 도 4는 화이트 표시 기간 동안의 공통전압신호, 데이터 신호 및 구동 전위차를 도시한 파형도이다.
- [0062] 도 5는 블랙 표시 기간 동안의 공통전압신호, 데이터 신호 및 구동 전위차를 도시한 파형도이다.

도면

도면1

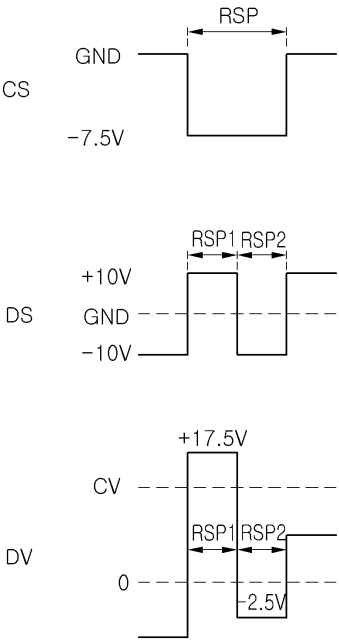


도면2

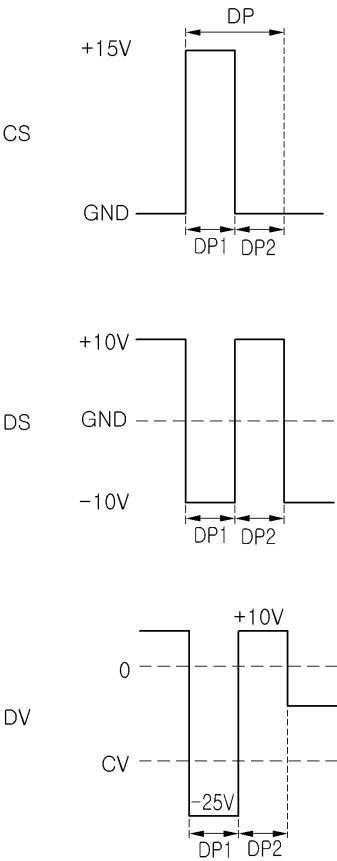




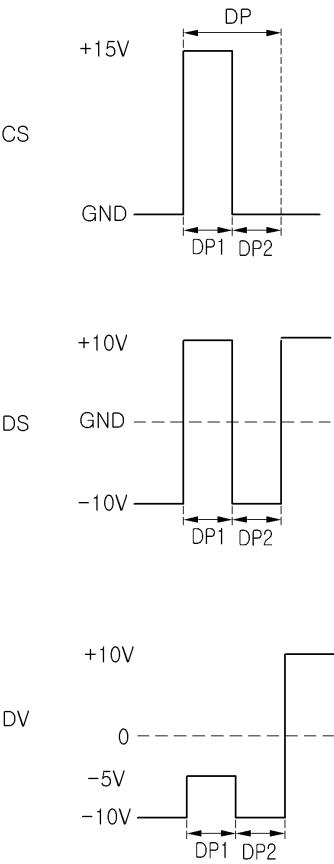
도면3



도면4



도면5



|                |                               |         |            |
|----------------|-------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示器                         |         |            |
| 公开(公告)号        | <a href="#">KR101470008B1</a> | 公开(公告)日 | 2014-12-05 |
| 申请号            | KR1020080079156               | 申请日     | 2008-08-12 |
| [标]申请(专利权)人(译) | 印诺泰克公司                        |         |            |
| 申请(专利权)人(译)    | LG伊诺特有限公司                     |         |            |
| 当前申请(专利权)人(译)  | LG伊诺特有限公司                     |         |            |
| [标]发明人         | MOON CHANG SUB                |         |            |
| 发明人            | MOON, CHANG SUB               |         |            |
| IPC分类号         | G09G3/36 G09G3/20 G02F1/133   |         |            |
| 其他公开文献         | KR1020100020395A              |         |            |
| 外部链接           | <a href="#">Espacenet</a>     |         |            |

#### 摘要(译)

公开了一种液晶显示装置。一种液晶显示装置，包括第一电极;第二电极对应于第一电极;并且，在第一电极和第二电极之间插入液晶层，其中在液晶层具有第一光学特性的复位期间，在第一电极和第二电极之间形成第一电位差和第二电位差，在复位周期之后的显示周期期间，液晶层具有第二光学特性，并且在第一电极和第二电极之间形成第三电位差和第四电位差，并且第一电位差和第二电位差之和为对应于电位差和第四电位差的总和。

