



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년12월10일
(11) 등록번호 10-1340184
(24) 등록일자 2013년12월04일

(51) 국제특허분류(Int. Cl.)
G02F 1/1368 (2006.01) G02F 1/1343 (2006.01)
(21) 출원번호 10-2011-0120151
(22) 출원일자 2011년11월17일
심사청구일자 2011년11월17일
(65) 공개번호 10-2012-0132608
(43) 공개일자 2012년12월06일
(30) 우선권주장
JP-P-2010-257428 2010년11월18일 일본(JP)
(56) 선행기술조사문헌
KR1020070036511 A*
KR1020090030557 A
KR1020080001980 A
US20090081820 A1
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
가부시킴가이샤 제팬 디스플레이
일본국 도쿄도 미나토구 니시신바시 3초메 7반 1
고
(72) 발명자
이시카와 도모카즈
일본 지바현 모바라시 하야노 3300 가부시킴가이
샤 히타치 디스플레이즈 내
나가시마 오사무
일본 지바현 모바라시 하야노 3300 가부시킴가이
샤 히타치 디스플레이즈 내
(74) 대리인
이중희, 장수길, 박충범

전체 청구항 수 : 총 7 항

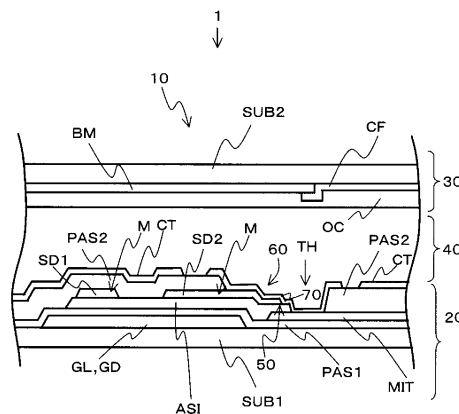
심사관 : 금복희

(54) 발명의 명칭 액정 표시 장치 및 그 제조 방법

(57) 요약

제조 코스트를 삭감함과 함께 수율을 향상시키고, 또한 프로세스 설계가 용이한 액정 표시 장치 및 그 제조 방법을 제공하는 것이다. 액정 표시 장치(1)에서, 반도체층 ASI와 반도체층 ASI의 면에 형성된 금속층 M의 적층 부분이며, 또한, 화소 전극 MIT의 면에 겹치는 부분인 겹침부(50)를 포함하는 소스 전극 SD2와, 금속층 M 및 반도체층 ASI의 적층 부분으로 이루어지는 영상 신호선 DL과, 금속층 M 및 반도체층 ASI의 적층 부분으로 이루어지는 드레인 전극 SD1이 형성되고, 상기 제2 절연층 PAS2는, 소스 전극 SD2의 면으로부터 겹침부(50)의 단부를 통하여 화소 전극 MIT의 면에 연결되는 부분인 연결부(60)를 노출시키는 개구부 TH가 형성되고, 개구부 TH에 의해 노출된 연결부(60)에 공통 전극 CT에 형성되는 도체막(70)이 형성되어 있다.

대표도 - 도3



특허청구의 범위

청구항 1

제1 절연 기관과 제2 절연 기관 사이에 액정재를 보유하고, 그 제1 절연 기관의 상기 액정재층의 면에 형성된 주사 신호선과, 그 주사 신호선 및 상기 제1 절연 기관의 상기 액정재층의 면에 형성된 제1 절연층과, 그 제1 절연층의 상기 액정재층의 면에 형성된 반도체층 및 화소 전극과, 그 화소 전극과 공통 전극 사이에 형성된 제2 절연층을 갖는 액정 표시 장치로서,

상기 반도체층의 일부는, 상기 화소 전극과 직접 접하고 있고,

상기 반도체층과 그 반도체층의 상기 액정재층의 면에 형성된 금속층의 적층 부분이며, 또한 상기 화소 전극의 상기 액정재층의 면에 겹치는 부분인 겹침부를 포함하는 소스 전극과, 상기 금속층 및 상기 반도체층의 적층 부분으로 이루어지는 영상 신호선과, 상기 금속층 및 상기 반도체층의 적층 부분으로 이루어지는 드레인 전극이 형성되고,

상기 제2 절연층은,

상기 소스 전극의 상기 액정재층의 면으로부터 상기 겹침부의 단부를 통하여 상기 화소 전극의 상기 액정재층의 면에 연결되는 부분인 연결부를 노출시키는 개구부가 형성되고,

상기 개구부에 의해 노출된 상기 연결부에 도체막이 형성되고,

상기 도체막과 상기 공통 전극은 동층인 것을 특징으로 하는 액정 표시 장치.

청구항 2

제1항에 있어서,

상기 도체막은,

상기 개구부의 전체면을 덮는 것을 특징으로 하는 액정 표시 장치.

청구항 3

제1 절연 기관과 제2 절연 기관 사이에 액정재를 보유하고, 그 제1 절연 기관의 상기 액정재층의 면에 형성된 주사 신호선과, 그 주사 신호선 및 상기 제1 절연 기관의 상기 액정재층의 면에 형성된 제1 절연층과, 그 제1 절연층의 상기 액정재층의 면에 형성된 반도체층 및 화소 전극과, 그 화소 전극과 공통 전극 사이에 형성된 제2 절연층을 갖는 액정 표시 장치의 제조 방법으로서,

상기 화소 전극을 상기 제1 절연층의 상기 액정재층의 면에 형성하는 화소 전극 형성 스텝과,

상기 반도체층의 일부가 상기 화소 전극과 직접 접하도록, 상기 반도체층을 형성하는 반도체층 형성 스텝과,

상기 반도체층의 상기 액정재층의 면에 금속층을 형성하는 금속층 형성 스텝과,

상기 반도체층 및 상기 금속층의 일괄 에칭 처리에 의해, 상기 반도체층과 상기 금속층의 적층 부분이며, 또한 상기 화소 전극의 상기 액정재층의 면에 겹치는 부분인 겹침부를 포함하는 소스 전극과, 상기 금속층 및 상기 반도체층의 적층 부분으로 이루어지는 영상 신호선과, 상기 금속층 및 상기 반도체층의 적층 부분으로 이루어지는 드레인 전극을 형성하는 일괄 형성 스텝과,

상기 소스 전극의 상기 액정재층의 면으로부터 상기 겹침부의 단부를 통하여 상기 화소 전극의 상기 액정재층의 면에 연결되는 부분인 연결부를 노출시키는 개구부를 상기 제2 절연층에 형성하는 개구부 형성 스텝과,

상기 개구부에 의해 노출된 상기 연결부 및 상기 제2 절연층에 도체막을 형성한 후, 에칭에 의해 상기 제2 절연층에 상기 공통 전극을 형성하는 도체막 형성 스텝

을 포함하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 4

제3항에 있어서,
상기 도체막 형성 스텝에서 형성되는 상기 도체막은,
상기 개구부의 전체면을 덮는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 5

제3항 또는 제4항에 있어서,
상기 개구부 형성 스텝은,
상기 개구부 이외의 상기 제2 절연층에의 개구의 형성과 함께 행해지는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 6

제1항 또는 제2항에 있어서,
상기 개구부는, 상기 금속층의 일부와 상기 화소 전극의 일부를 노출시키고,
상기 도체막은, 상기 금속층의 상기 일부와 상기 화소 전극의 상기 일부에 직접 접하고 있는 것을 특징으로 하는 액정 표시 장치.

청구항 7

제1항 또는 제2항에 있어서,
상기 개구부는, 상기 겹침부의 상기 단부와 상기 화소 전극의 일부를 노출시키고,
상기 도체막은, 상기 단부와 상기 화소 전극의 상기 일부에 직접 접하고 있는 것을 특징으로 하는 액정 표시 장치.

명세서

기술 분야

[0001] 본 발명은, 액정 표시 장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 종래, 텔레비전 등에 이용되는 액정 표시 장치에는, 화소마다 박막 트랜지스터 등의 스위칭 소자를 형성하고, 이 스위칭 소자의 스위칭 동작에 의해 원하는 화소의 구동을 제어하는 것이 있다. 이와 같은 액정 표시 장치는 박막 트랜지스터가 형성된 TFT 기판과, 컬러 필터가 형성된 대향 기판 사이에 액정재를 보유하는 액정 표시 패널을 갖고 있다.

[0003] 이 TFT 기판과 대향 기판 중, TFT 기판은, 제조하기 위해서 통상 6~8매의 포토마스크를 이용하고 있다. 이 포토마스크를 이용한 노광 처리, 및 그것에 관련되는 현상, 막 박리(剝膜), 에칭 처리는, 제조 코스트를 증가시키는 요인으로 되고 있다. 즉, 다수의 포토마스크를 이용하면 액정 표시 장치의 제조 코스트를 증가시키게 된다. 따라서, 제조 코스트를 삭감하기 위해서, 액정 표시 장치의 제조에 이용하는 포토마스크를 5매 혹은 4매로 삭감하도록 한 액정 표시 장치 및 그 제조 방법이 요망되고 있다.

[0004] 그런데, 액정 표시 장치에는, 소스 전극, 화소 전극 및 반도체층이 동일층에 존재하고, 소스 전극과 화소 전극이 콘택트홀을 통하지 않고 직접 도통 접속하는 구성의 것이 있다.

[0005] 이와 같은 구성의 액정 표시 장치는, 그 제조 과정에서 발생하는 불량 중에서, 영상 신호선의 단선 불량이 많다. 즉, 영상 신호선의 단선 불량이 액정 표시 장치의 제조에서의 수율을 저하시키고 있다고 하는 문제가 있었다.

[0006] 이와 같은 영상 신호선의 단선 불량의 요인으로서, 영상 신호선의 형성 후에 화소 전극을 형성한 경우, 화소 전극을 형성할 때에 이용되는 에칭액의 스며듦에 의해, 영상 신호선이 용해되어 버리는 경우를 들 수 있다. 따라서 상술한 문제를 해소하기 위해서, 포토마스크 수를 삭감하고, 또한 영상 신호선의 단선 불량을 저감시키는

액정 표시 장치 및 그 제조 방법이 제안되어 있다(예를 들면, 특허 문헌 1 참조).

[0007] 이 특허 문헌 1에 기재된 액정 표시 장치 및 그 제조 방법은, 하프 노광 기술을 이용한 일괄 에칭 처리를 행함으로써 포토마스크 수를 삭감하면서, 화소 전극의 형성 후에 영상 신호선을 형성함으로써, 영상 신호선의 단선 불량을 저감하도록 하고 있다.

선행기술문헌

특허문헌

[0008] (특허문헌 0001) [특허 문헌 1] 일본 특개 2005-157016호 공보

발명의 내용

해결하려는 과제

[0009] 그러나, 특허 문헌 1에 기재된 액정 표시 장치 및 그 제조 방법은, 반도체층의 형성 후에 주사 신호선을 형성하고 있으므로, 반도체층은 게이트 전극과 동일하거나 약간 가는 폭으로 형성되고, 이 반도체층 상에 형성되는 소스·드레인 배선 형성시의 마스크 정합 정밀도가 엄격한 것으로 되어, 결과적으로 프로세스 설계가 어렵게 된다고 하는 문제가 있었다.

[0010] 이와 같은 문제에는, 이방성을 강화한 산소 플라즈마 처리에 의해 레지스트 패턴의 막 두께를 줄이는 것, 혹은 레지스트 패턴의 치수 변화량을 예상한 설계를 행함으로써 대응하는 것이 가능하다. 그러나, 이 경우라도 프로세스 설계가 어려운 것에는 변함이 없다.

[0011] 본 발명은, 상기를 감안하여 이루어진 것으로서, 제조 코스트를 삭감함과 함께 수율을 향상시키고, 또한 프로세스 설계가 용이한 액정 표시 장치 및 그 제조 방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0012] 상술한 과제를 해결하고, 목적을 달성하기 위해서, 본 발명에 따른 액정 표시 장치는, 제1 절연 기판과 제2 절연 기판 사이에 액정재를 보유하고, 그 제1 절연 기판의 상기 액정재층의 면에 형성된 주사 신호선과, 그 주사 신호선 및 상기 제1 절연 기판의 상기 액정재층의 면에 형성된 제1 절연층과, 그 제1 절연층의 상기 액정재층의 면에 형성된 반도체층 및 화소 전극과, 그 화소 전극과 공통 전극 사이에 형성된 제2 절연층을 갖는 액정 표시 장치로서, 상기 반도체층과 그 반도체층의 상기 액정재층의 면에 형성된 금속층의 적층 부분이며, 또한 상기 화소 전극의 상기 액정재층의 면에 겹치는 부분인 겹침부를 포함하는 소스 전극과, 상기 금속층 및 상기 반도체층의 적층 부분으로 이루어지는 영상 신호선과, 상기 금속층 및 상기 반도체층의 적층 부분으로 이루어지는 드레인 전극이 형성되고, 상기 제2 절연층은, 상기 소스 전극의 상기 액정재층의 면으로부터 상기 겹침부의 단부를 통하여 상기 화소 전극의 상기 액정재층의 면에 연결되는 부분인 연결부를 노출시키는 개구부가 형성되고, 상기 개구부에 의해 노출된 상기 연결부에 상기 공통 전극에 형성되는 도체막이 형성되어 있는 것을 특징으로 한다.

[0013] 또한, 본 발명에 따른 액정 표시 장치는, 상기의 발명에 있어서, 상기 도체막은, 상기 개구부의 전체면을 덮는 것을 특징으로 한다.

[0014] 상술한 과제를 해결하고, 목적을 달성하기 위해서, 본 발명에 따른 액정 표시 장치의 제조 방법은, 제1 절연 기판과 제2 절연 기판 사이에 액정재를 보유하고, 그 제1 절연 기판의 상기 액정재층의 면에 형성된 주사 신호선과, 그 주사 신호선 및 상기 제1 절연 기판의 상기 액정재층의 면에 형성된 제1 절연층과, 그 제1 절연층의 상기 액정재층의 면에 형성된 반도체층 및 화소 전극과, 그 화소 전극과 공통 전극 사이에 형성된 제2 절연층을 갖는 액정 표시 장치의 제조 방법으로서, 상기 화소 전극을 상기 제1 절연층의 상기 액정재층의 면에 형성한 후에, 상기 반도체층 및 금속층의 일괄 에칭 처리에 의해, 상기 반도체층과 그 반도체층의 상기 액정재층의 면에 형성된 금속층의 적층 부분이며, 또한 상기 화소 전극의 상기 액정재층의 면에 겹치는 부분인 겹침부를 포함하는 소스 전극과, 상기 금속층 및 상기 반도체층의 적층 부분으로 이루어지는 영상 신호선과, 상기 금속층 및 상기 반도체층의 적층 부분으로 이루어지는 드레인 전극을 형성하는 일괄 형성 스텝과, 상기 소스 전극의 상기 액정재층의 면으로부터 상기 겹침부의 단부를 통하여 상기 화소 전극의 상기 액정재층의 면에 연결되는 부분인 연결부를 노출시키는 개구부를 상기 제2 절연층에 형성하는 개구부 형성 스텝과, 상기 개구부에 의해 노출된 상기

연결부에 상기 공통 전극에 형성되는 도체막을 형성하는 도체막 형성 스텝을 포함하는 것을 특징으로 한다.

[0015] 또한, 본 발명에 따른 액정 표시 장치의 제조 방법은, 상기의 발명에 있어서, 상기 도체막 형성 스텝에서 형성되는 상기 도체막은, 상기 개구부의 전체면을 덮는 것을 특징으로 한다.

[0016] 또한, 본 발명에 따른 액정 표시 장치의 제조 방법은, 상기의 발명에 있어서, 상기 개구부 형성 스텝은, 상기 개구부 이외의 상기 제2 절연층에의 개구의 형성과 함께 행해지는 것을 특징으로 한다.

발명의 효과

[0017] 본 발명에 따른 액정 표시 장치는, 반도체층과 그 반도체층의 액정재층의 면에 형성된 금속층의 적층 부분이며, 또한 화소 전극의 상기 액정재층의 면에 겹치는 부분인 겹침부를 포함하는 소스 전극과, 상기 금속층 및 상기 반도체층의 적층 부분으로 이루어지는 영상 신호선과, 상기 금속층 및 상기 반도체층의 적층 부분으로 이루어지는 드레인 전극이 형성되고, 제2 절연층은, 상기 소스 전극의 상기 액정재층의 면으로부터 그 겹침부의 단부를 통하여 상기 화소 전극의 상기 액정재층의 면에 연결되는 부분인 연결부를 노출시키는 개구부가 형성되고, 상기 개구부에 의해 노출된 상기 연결부에 상기 공통 전극에 형성되는 도체막이 형성되어 있으므로, 상기 화소 전극을 형성한 후에, 상기 영상 신호선, 상기 반도체층, 상기 드레인 전극, 및 상기 소스 전극을 일괄 에칭 처리하여 형성할 수 있다.

[0018] 게다가, 상기 주사 신호선을 형성한 후에 상기 반도체층을 형성할 수 있으므로, 상기 반도체층을 형성한 후에 상기 주사 신호선을 형성하는 경우에 비해 마스크 정합 정밀도가 용이해진다.

[0019] 따라서, 본 발명에 따른 액정 표시 장치는, 제조 코스트를 삭감함과 함께 수율을 향상시키고, 또한 프로세스 설계를 용이하게 할 수 있다.

[0020] 본 발명에 따른 액정 표시 장치의 제조 방법은, 화소 전극을 상기 제1 절연층의 상기 액정재층의 면에 형성한 후에, 반도체층 및 금속층의 일괄 에칭 처리에 의해, 상기 반도체층과 그 반도체층의 상기 액정재층의 면에 형성된 금속층의 적층 부분이며, 또한 상기 화소 전극의 상기 액정재층의 면에 겹치는 부분인 겹침부를 포함하는 소스 전극과, 상기 금속층 및 상기 반도체층의 적층 부분으로 이루어지는 영상 신호선과, 상기 금속층 및 상기 반도체층의 적층 부분으로 이루어지는 드레인 전극을 형성하는 일괄 형성 스텝과, 상기 소스 전극의 상기 액정재층의 면으로부터 그 겹침부의 단부를 통하여 상기 화소 전극의 상기 액정재층의 면에 연결되는 부분인 연결부를 노출시키는 개구부를, 상기 제2 절연층에 형성하는 개구부 형성 스텝과, 상기 개구부에 의해 노출된 상기 연결부에 상기 공통 전극에 형성되는 도체막을 형성하는 도체막 형성 스텝을 포함하므로, 상기 화소 전극을 형성한 후에, 상기 영상 신호선, 상기 반도체층, 상기 드레인 전극, 및 상기 소스 전극을 일괄 에칭 처리하여 형성할 수 있다.

[0021] 게다가, 상기 주사 신호선을 형성한 후에 상기 반도체층을 형성할 수 있으므로, 상기 반도체층을 형성한 후에 상기 주사 신호선을 형성하는 경우에 비해 마스크 정합 정밀도가 용이해진다.

[0022] 따라서, 본 발명에 따른 액정 표시 장치의 제조 방법은, 제조 코스트를 삭감함과 함께 수율을 향상시키고, 또한 프로세스 설계를 용이하게 할 수 있다.

도면의 간단한 설명

[0023] 도 1은 본 발명의 실시 형태에 따른 액정 표시 장치의 구성을 도시한 모식도.

도 2는 도 1에 도시한 액정 표시 패널의 화소의 구성을 설명하기 위한 등가 회로도.

도 3은 도 1에 도시한 액정 표시 패널의 주요부 단면도.

도 4a는 도 3에 도시한 TFT 기관의 제조 공정을 도시한 도면, 도 4b는 도 4a에 도시하는 구조의 4B-4B선 단면도.

도 5a는 도 3에 도시한 TFT 기관의 제조 공정을 도시한 도면, 도 5b는 도 5a에 도시하는 구조의 5B-5B선 단면도.

도 6a는 도 3에 도시한 TFT 기관의 제조 공정을 도시한 도면, 도 6b는 도 6a에 도시하는 구조의 6B-6B선 단면도.

도 7a는 도 3에 도시한 TFT 기관의 제조 공정을 도시한 도면, 도 7b는 도 7a에 도시하는 구조의 7B-7B선

단면도.

도 8a는 도 3에 도시한 TFT 기관의 제조 공정을 도시한 도면, 도 8b는 도 8a에 도시하는 구조의 8B-8B선 단면도.

도 9는 본 발명의 실시 형태에 따른 액정 표시 장치의 변형예를 도시한 도면.

발명을 실시하기 위한 구체적인 내용

- [0024] 이하, 도면을 참조하여, 본 발명에 따른 액정 표시 장치 및 그 제조 방법의 바람직한 실시 형태를 상세하게 설명한다.
- [0025] (실시 형태)
- [0026] 도 1은 본 발명의 실시 형태에 따른 액정 표시 장치(1)의 구성을 도시한 모식도이다.
- [0027] 액정 표시 장치(1)는, 액정 표시 패널(10), 영상 신호선 DL, 주사 신호선 GL, 데이터 구동 회로(11), 주사 구동 회로(12), 도시하지 않은 백라이트 및 도시하지 않은 제어부를 갖는다.
- [0028] 액정 표시 패널(10)은, 도면 중 Y 방향으로 연장되는 복수 개의 영상 신호선 DL(DL₁, ..., DL_i, ..., DL_n: 단 i, n은 자연수)과, 도면 중 X 방향으로 연장되는 복수 개의 주사 신호선 GL(GL₁, ..., GL_j, ..., GL_m: 단 j, m은 자연수)을 갖는다. 액정 표시 패널(10)은, 중앙부를 포함하는 영역에 표시 영역 AR이 형성되어 있다.
- [0029] 데이터 구동 회로(11)는, 복수 개의 영상 신호선 DL의 각각에 입력하는 영상 신호(계조 전압)를 생성하는 것이다.
- [0030] 주사 구동 회로(12)는, 복수 개의 주사 신호선 GL에 주사 신호를 순차적으로 입력하는 것이다. 데이터 구동 회로(11) 및 주사 구동 회로(12)는, 액정 표시 패널(10)의 외주부에 접속된 도시하지 않은 플렉시블 기관 등을 개재하여, 액정 표시 패널(10)과 전기적으로 접속하고 있다.
- [0031] 도시하지 않은 백라이트는, 발광 다이오드 등에 의해 실현되며, 액정 표시 패널(10)의 배면측으로부터 광을 조사하는 것이다.
- [0032] 도시하지 않은 제어부는, CPU 등에 의해 실현되며, 데이터 구동 회로(11), 주사 구동 회로(12), 및 도시하지 않은 백라이트를 포함하는 액정 표시 장치(1)의 각 부와 전기적으로 접속되어, 액정 표시 장치(1) 전체의 동작을 제어한다.
- [0033] 다음으로, 액정 표시 패널(10)의 화소의 구성을 설명한다. 도 2는, 도 1에 도시한 액정 표시 패널(10)의 화소 PIX의 구성을 설명하기 위한 등가 회로도이다.
- [0034] 액정 표시 패널(10)은, 도 2에 도시한 바와 같이, 인접하는 한 쌍의 주사 신호선 GL과 인접하는 한 쌍의 영상 신호선 DL로 둘러싸여지는 영역이 화소 PIX로 된다. 각 화소 PIX에는, 박막 트랜지스터 TFT가 형성되어 있다. 또한, 각 화소 PIX는, 화소 전극 MIT와, 공통 전극 CT(CT₁, ..., CT_j, ..., CT_m: 단 j, m은 자연수)와, 이들 전극 사이에 끼워진 절연층에 의해 형성되는 축적 용량인 용량 소자 Cst와, 액정층에 의해 형성되는 용량 소자 Clc를 갖는다.
- [0035] 여기서, 도 3을 이용하여 액정 표시 패널(10)에 대하여 상세하게 설명한다. 도 3은 도 1에 도시한 액정 표시 패널(10)의 주요부 단면도이다.
- [0036] 액정 표시 패널(10)은, 도 3에 도시한 바와 같이, TFT 기관(20)과 대향 기관(30) 사이에 액정재(40)를 봉입하고 있다. TFT 기관(20)은, 글래스 기관 등의 절연 기관 SUB1의 액정재(40)측의 면 상에 주사 신호선 GL이 형성되어 있다. 주사 신호선 GL은, 예를 들면, 알루미늄 등의 도체막에 포토리소그래피법을 이용한 에칭 처리를 행함으로써 형성된다.
- [0037] 주사 신호선 GL 상에는, 게이트 절연층으로서의 제1 절연층 PAS1이 형성되어 있다. 이 제1 절연층 PAS1은, 질화실리콘(SiN)막으로 이루어지는 층이다.
- [0038] 제1 절연층 PAS1 상에는, 화소 전극 MIT 및 아몰퍼스 실리콘(a-Si)막으로 이루어지는 층인 반도체층 ASI가 형성되어 있다.
- [0039] 반도체층 ASI 상에는, 금속층 M 및 반도체층 ASI의 적층 부분으로 이루어지는 영상 신호선 DL(드레인 전극

SD1), 및 영상 신호선 DL(드레인 전극 SD1)과 마찬가지로 금속층 M 및 반도체층 ASI의 적층 부분으로 이루어지는 소스 전극 SD2가 형성되어 있다.

- [0040] 화소 전극 MIT는, ITO(Indium Tin Oxide) 등의 광 투과율이 높은 도체막을 에칭하여 형성되어 있다. 또한, 화소 전극 MIT의 상방에는, 제2 절연층 PAS2를 개재하여 공통 전극 CT가 형성되어 있다. 화소 전극 MIT는, 평면에서 보아 공통 전극 CT와 겹치는 영역에 전체적으로 평면 형상으로 형성되어 있다.
- [0041] 공통 전극 CT는, ITO 등의 광 투과율이 높은 도체막으로 이루어지며, 평면에서 보아 화소 전극 MIT와 겹치는 영역에 형성된 전극이다. 공통 전극 CT는, 영상 신호선 DL의 연장 방향을 길이 방향으로 하는 복수의 슬릿 SL이 형성되어 있다. 이 공통 전극 CT는, ITO 등의 도체막에 포토리소그래피법을 이용한 에칭 처리를 행함으로써 형성된다. 공통 전극 CT 상에는, 도하지 않은 배향막이 형성되어 있다. 이 도하지 않은 배향막은, 폴리이미드계의 수지 등이며, 액정 분자를 소정의 방향으로 배향시키는 것이다.
- [0042] 여기서, 화소 전극 MIT와 소스 전극 SD2의 도통 접속 구성에 대하여 설명한다.
- [0043] TFT 기판(20)은, 겹침부(50)와, 연결부(60)와, 콘택트홀 TH를 갖고 있다.
- [0044] 겹침부(50)는, 반도체층 ASI와, 반도체층 ASI의 액정재(40)측의 면에 형성된 금속층 M의 적층 부분이며, 또한 화소 전극 MIT의 액정재(40)측의 면에 겹치는 부분이다. 또한, 소스 전극 SD2는, 도 3에 도시한 바와 같이, 이 겹침부(50)를 포함하여 형성되어 있다.
- [0045] 연결부(60)는, 겹침부(50)의 소스 전극 SD2의 액정재(40)측의 면으로부터 겹침부(50)의 단부를 통하여 화소 전극 MIT의 액정재(40)측의 면에 연결되는 부분이다.
- [0046] 콘택트홀 TH는, 제2 절연층 PAS2에 형성된 사각 주상의 개구부이며, 연결부(60)를 노출시키는 것이다.
- [0047] 이 콘택트홀 TH의 전체면에는, 공통 전극 CT를 형성하는 ITO인 도체막(70)이 형성되어 있다.
- [0048] 이 때문에, 콘택트홀 TH에 의해 노출된 연결부(60)에 도체막(70)이 형성되어, 화소 전극 MIT와 소스 전극 SD2가 도통 접속되어 있다.
- [0049] 대향 기판(30)은, 글래스 기판 등의 절연 기판 SUB2의 표면에 블랙 매트릭스로 불리는 차광막 BM 및 컬러 필터 CF가 형성된다. 차광막 BM은, 예를 들면, 차광성을 갖는 도체막 또는 절연막을 에칭하여, 각 화소 PIX를 분리하도록 하는 격자 형상의 패턴을 형성한다.
- [0050] 컬러 필터 CF는, 예를 들면, 절연막에 포토리소그래피법을 이용한 에칭 처리를 행함으로써 형성하고, 차광막 BM의 개구 영역에, R(적색)의 표시를 담당하는 필터, G(녹색)의 표시를 담당하는 필터, B(청색)의 표시를 담당하는 필터가 주기 배열하도록 형성한다. 또한, 차광막 BM 및 컬러 필터 CF 상에는, 예를 들면, 오버코트층 OC를 개재하여, 도하지 않은 배향막이 형성되어 있다.
- [0051] 다음으로, 도 4a~도 8b를 이용하여, 도 3에 도시한 TFT 기판(20)의 제조 공정에 대하여 설명한다. 도 4a, 도 5a, 도 6a, 도 7a 및 도 8a는, 도 3에 도시한 TFT 기판(20)의 제조 공정을 도시한 도면이고, 도 4b, 도 5b, 도 6b, 도 7b 및 도 8b는, 각각, 도 4a, 도 5a, 도 6a, 도 7a 및 도 8a에 도시한 구조의 4B-4B선, 5B-5B선, 6B-6B선, 7B-7B선 및 8B-8B선 단면도이다. 또한, 이 TFT 기판(20)의 제조에는 5매의 포토마스크가 이용된다.
- [0052] 우선, 절연 기판 SUB1의 액정재(40)측의 면에 주사 신호선 GL 및 게이트 전극 GD를 형성한다(도 4a 및 도 4b 참조). 보다 구체적으로는, 절연 기판 SUB1의 액정재(40)측의 면에 알루미늄재 등으로 이루어지는 금속층을 형성한 후, 포토리소그래피법을 이용한 에칭 처리를 행함으로써 주사 신호선 GL 및 게이트 전극 GD를 형성한다.
- [0053] 다음으로, 제1 절연층 PAS1을 형성하고, 이 제1 절연층 PAS1 상에 화소 전극 MIT를 형성한다(도 5a 및 도 5b 참조). 이 화소 전극 MIT는, 제1 절연층 PAS1 상에 ITO막을 형성한 후, 포토리소그래피법을 이용한 에칭 처리를 행함으로써 형성한다.
- [0054] 다음으로, 영상 신호선 DL, 드레인 전극 SD1 및 소스 전극 SD2를 형성한다(도 6a 및 도 6b 참조). 이 드레인 전극 SD1 및 소스 전극 SD2는, 제1 절연층 PAS1 및 화소 전극 MIT 상에 반도체층 ASI를 형성하고, 이 반도체층 ASI 상에 알루미늄재 등으로 이루어지는 금속층 M을 더 형성하고, 하프 노광 기술을 이용한 반도체층 ASI와 금속층 M의 일괄 에칭 처리에 의해 형성된다. 여기서, 반도체층 ASI와 소스 전극 SD2의 적층 부분이며 화소 전극 MIT의 상면에 겹치는 부분인 겹침부(50)가 형성된다.
- [0055] 여기서 반도체층 ASI와 금속층 M의 일괄 에칭 처리를 행하고 있기 때문에, 영상 신호선 DL, 소스 전극 SD2, 및

드레인 전극 SD1이, 금속층 M 및 반도체층 ASI의 적층 부분으로 이루어져 있다. 이 때문에, 이 영상 신호선 DL, 드레인 전극 SD1 및 소스 전극 SD2의 형성 공정에서는, 소스 전극 SD2와 화소 전극 MIT 사이에 반도체층 ASI가 존재하기 때문에, 화소 전극 MIT와 소스 전극 SD2는 도통 접속되지 않는다.

[0056] 다음으로, 제2 절연층 PAS2 및 콘택트홀 TH를 형성한다(도 7a 및 도 7b 참조). 보다 구체적으로는, 제2 절연층 PAS2를 화소 전극 MIT와 공통 전극 CT 사이, 즉 영상 신호선 DL, 드레인 전극 SD1, 소스 전극 SD2 및 화소 전극 MIT 상에 형성하고, 포토리소그래피법을 이용한 에칭 처리를 행함으로써 콘택트홀 TH를 형성한다. 이 콘택트홀 TH에 의해, 연결부(60)가 노출된다.

[0057] 또한, 이 콘택트홀 TH는, TFT 기관(20)의 액정재(40)측 표면에 가까운 절연층인 제2 절연층에 형성되므로, 데이터 구동 회로(11), 주사 구동 회로(12)에의 접속에 이용되는 단자의 콘택트홀(도시 생략)과 함께 형성하는 것이 가능하다. 즉, 이 콘택트홀 TH를 형성하기 위해서만의 공정을 설치할 필요가 없다.

[0058] 다음으로, 제2 절연층 PAS2 상에 공통 전극 CT를 형성한다(도 8a 및 도 8b 참조). 이 공통 전극 CT의 형성에서는, 제2 절연층 PAS2 상에 ITO에 의한 도체막(70)이 형성되고, 포토리소그래피법을 이용한 에칭 처리를 행함으로써 슬릿 SL을 갖는 공통 전극 CT가 형성된다. 또한, 콘택트홀 TH의 전체면은, 도체막(70)에 의해 성막되므로, 콘택트홀 TH에 의해 노출된 연결부(60)가 도체막(70)에 의해 성막된다. 이에 의해, 화소 전극 MIT와 소스 전극 SD2가 도통 접속된다.

[0059] 본 발명의 실시 형태의 액정 표시 장치(1) 및 그 제조 방법은, 반도체층 ASI와 반도체층 ASI의 액정재(40)측의 면에 형성된 금속층 M의 적층 부분이며, 또한 화소 전극 MIT의 액정재(40)측의 면에 겹치는 부분인 겹침부(50)를 포함하는 소스 전극 SD2와, 금속층 M 및 반도체층 ASI의 적층 부분으로 이루어지는 영상 신호선 DL과, 금속층 M 및 반도체층 ASI의 적층 부분으로 이루어지는 드레인 전극 SD1이 형성되고, 제2 절연층 PAS2는, 소스 전극 SD2의 액정재(40)측의 면으로부터 겹침부(50)의 단부를 통하여 화소 전극 MIT의 액정재(40)측의 면에 연결되는 부분인 연결부(60)를 노출시키는 콘택트홀 TH가 형성되고, 콘택트홀 TH에 의해 노출된 연결부(60)에 공통 전극 CT에 형성되는 도체막(70)이 형성되어 있으므로, 화소 전극 MIT를 형성한 후에, 영상 신호선 DL, 반도체층 ASI, 드레인 전극 SD1, 및 소스 전극 SD2를 일괄 에칭 처리하여 형성할 수 있다. 이 때문에, 영상 신호선 DL의 단선 불량을 저감할 수 있음과 함께, 포토마스크의 사용 매수를 5매로 억제할 수 있다.

[0060] 게다가, 주사 신호선 GL을 형성한 후에 반도체층 ASI를 형성하고 있으므로, 반도체층 ASI를 형성한 후에 주사 신호선 GL을 형성하는 경우에 비해 마스크 정합 정밀도가 용이해진다.

[0061] 따라서, 제조 코스트를 삭감함과 함께 수율을 향상시키고, 또한 프로세스 설계를 용이하게 할 수 있다.

[0062] 또한, 본 발명의 실시 형태의 액정 표시 장치(1) 및 그 제조 방법은, TFT 기관(20)의 액정재(40)측 표면에 가까운 절연층인 제2 절연층에 콘택트홀 TH를 형성하고 있으므로, 콘택트홀 TH는, TFT 기관(20)에 형성되는 단자 등 그 밖의 콘택트홀의 형성 시에 함께 형성할 수 있다. 즉, 콘택트홀 TH의 형성을 위해서 공정을 설치할 필요가 없어, 결과적으로 프로세스 설계를 용이하게 할 수 있다.

[0063] 또한, 본 발명의 실시 형태의 액정 표시 장치(1) 및 그 제조 방법은, 콘택트홀 TH에 의해 노출된 연결부(60)에 공통 전극 CT에 형성되는 도체막(70)을 형성하고 있으므로, 공통 전극 CT의 형성 시에, 소스 전극 SD2와 화소 전극 MIT를 도통 접속시킬 수 있다. 즉, 소스 전극 SD2와 화소 전극 MIT를 도통 접속시키기 위해서 공정을 설치할 필요가 없어, 결과적으로 프로세스 설계를 용이하게 할 수 있다.

[0064] (변형예)

[0065] 다음으로, 도 9를 이용하여 본 발명의 실시 형태에 따른 액정 표시 장치(1)의 변형예에 대하여 설명한다. 도 9는 본 발명의 실시 형태에 따른 액정 표시 장치(1)의 변형예를 도시한 도면이다. 본 발명의 실시 형태의 액정 표시 장치(1)에서는, 겹침부(50)가, 영상 신호선 DL의 연장 방향에서 화소 전극 MIT와 겹치고, 이 겹침부(50)에 의해 형성된 연결부(60)를 노출시키는 위치에 콘택트홀 TH가 형성되는 것을 예시하였지만, 이 변형예의 액정 표시 장치에서는, 도면에 도시한 바와 같이, 겹침부(51)가, 영상 신호선 DL의 연장 방향에 직교하는 방향에서 화소 전극 MIT와 겹치고, 이 겹침부(51)에 의해 형성된 연결부(61)의 상부를 개구시키는 위치에 콘택트홀 TH가 형성된다. 이 경우도 실시 형태와 마찬가지로의 효과를 발휘할 수 있다.

[0066] 또한, 본 발명의 실시 형태에서는, 공통 전극 CT가, 영상 신호선 DL의 연장 방향을 길이 방향으로 하는 슬릿 SL이 형성된 것을 예시하였지만, 슬릿 SL의 형상은 이에 한하지 않는다. 예를 들면, 공통 전극 CT가 영상 신호선 DL의 연장 방향으로 비스듬하게 교차하는 방향의 슬릿 SL이 형성된 것이어도 상관없다.

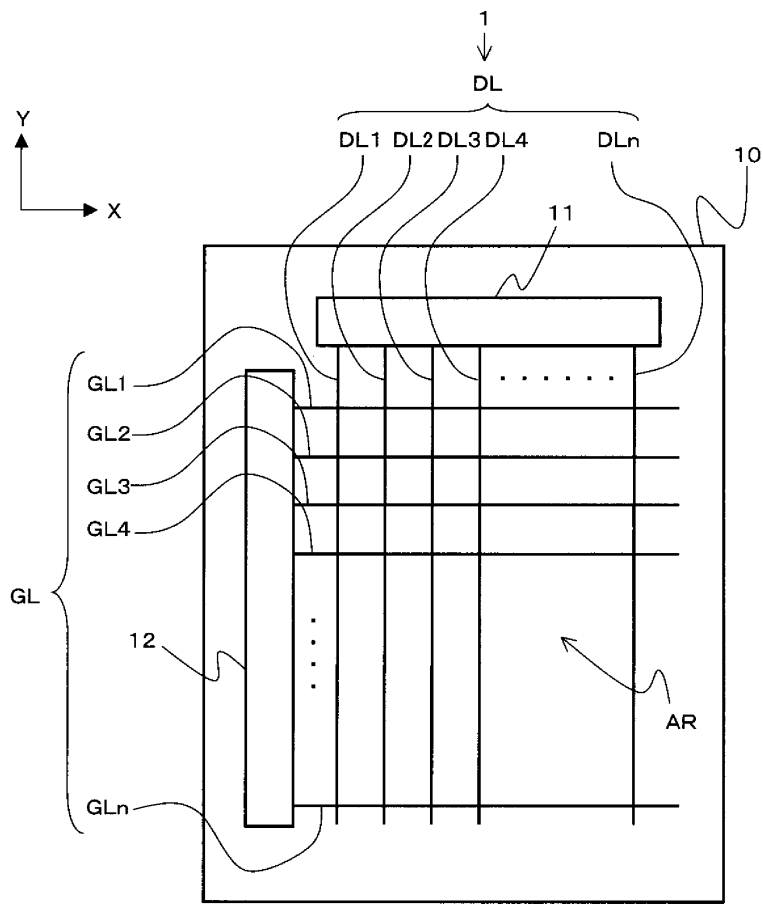
- [0067] 또한, 본 발명의 실시 형태에서는, 개구부로서의 컨택트홀 TH의 전체면이 도체막(70)으로 덮여지는 것을 예시하였지만, 이에 한하지 않는다. 즉, 적어도 연결부(60)가 도체막(70)으로 덮여져 있으면 된다.
- [0068] 또한, 본 발명의 실시 형태에서는, 개구부로서 사각 기둥 형상의 컨택트홀 TH를 예시하였지만, 이에 한하지 않는다. 예를 들면, 개구부로서 원기둥 형상의 컨택트홀을 이용해도 된다.
- [0069] 또한, 이 실시 형태에 의해 본 발명이 한정되는 것은 아니다.

부호의 설명

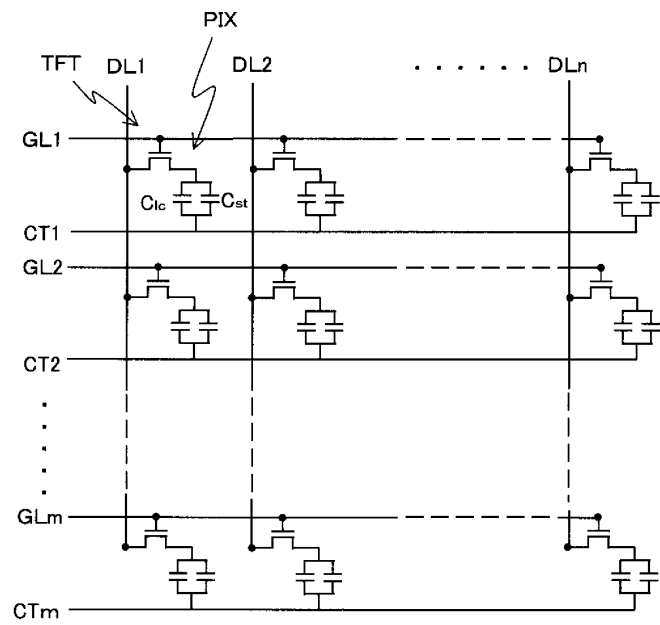
- [0070]
- 1 : 액정 표시 장치
 - 10 : 액정 표시 패널
 - 11 : 데이터 구동 회로
 - 12 : 주사 구동 회로
 - 20 : TFT 기판
 - 30 : 대향 기판
 - 40 : 액정재
 - 50, 51 : 겹침부
 - 60, 61 : 연결부
 - 70 : 도체막
 - GL : 주사 신호선
 - DL : 영상 신호선
 - MIT : 화소 전극
 - CT : 공통 전극
 - Cst, Clt : 용량 소자
 - SUB1, SUB2 : 절연 기판
 - PAS1, PAS2 : 절연층
 - ASI : 반도체층
 - M : 금속층
 - TH : 컨택트홀
 - BM : 차광막
 - CF : 컬러 필터
 - OC : 오버코트층

도면

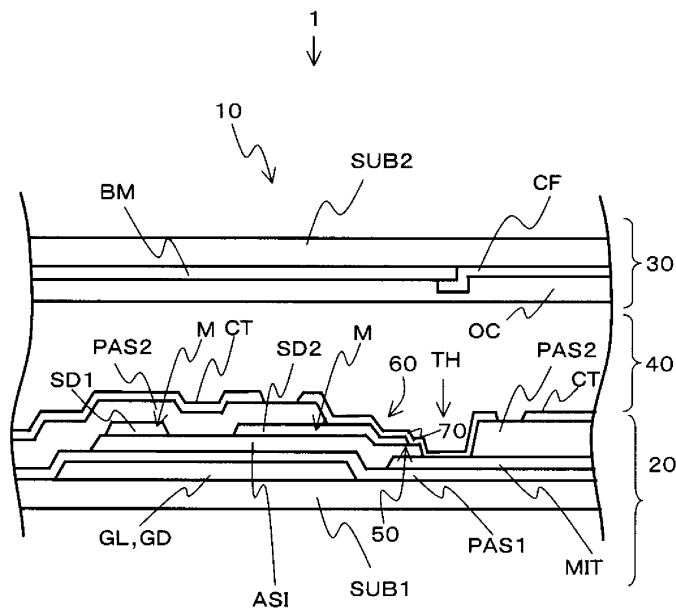
도면1



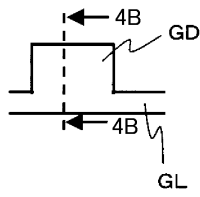
도면2



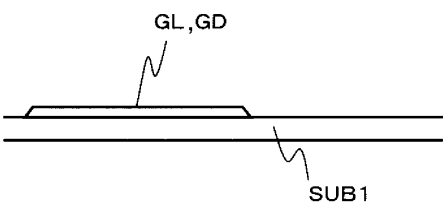
도면3



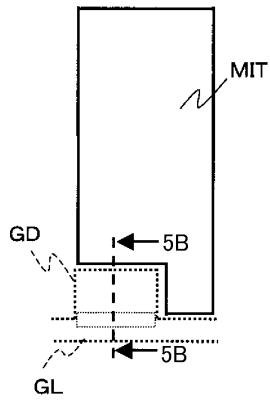
도면4a



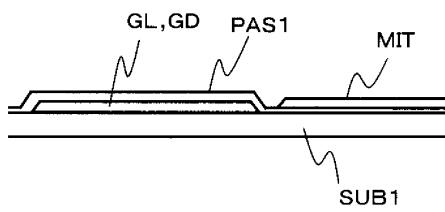
도면4b



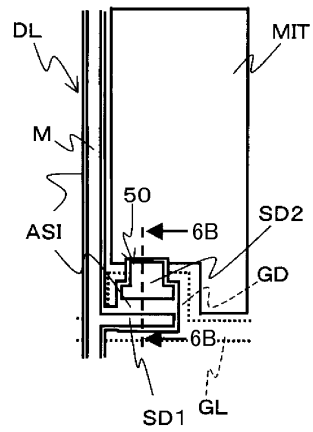
도면5a



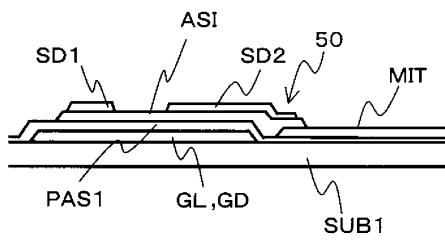
도면5b



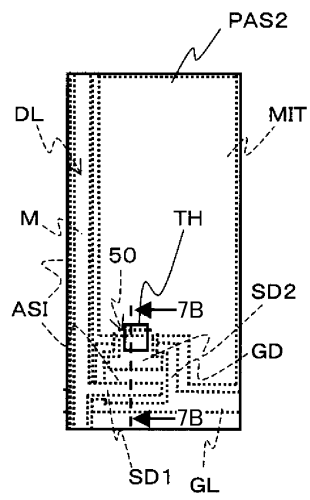
도면6a



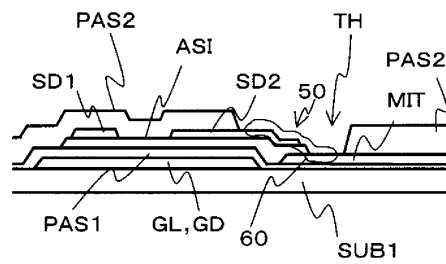
도면6b



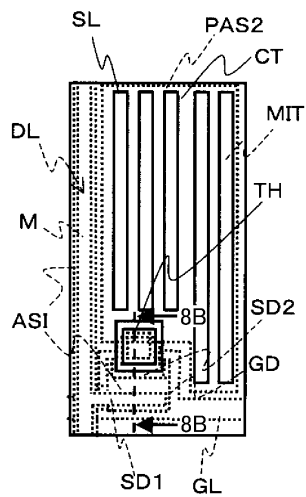
도면7a



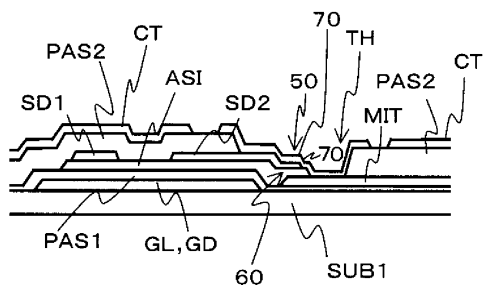
도면7b



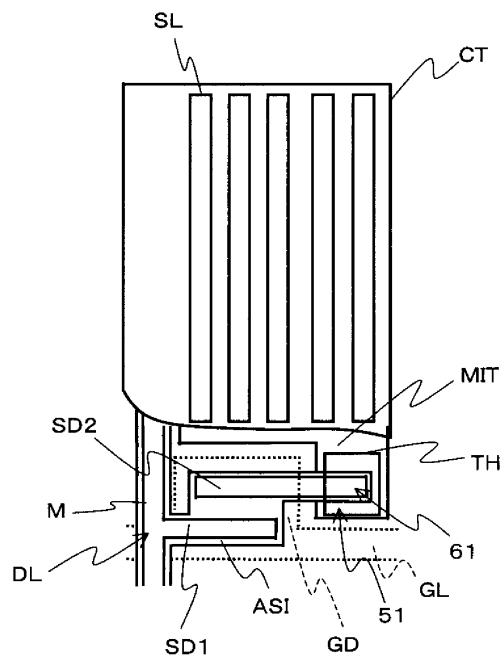
도면8a



도면8b



도면9



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR101340184B1	公开(公告)日	2013-12-10
申请号	KR1020110120151	申请日	2011-11-17
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	株式会社日本排气量		
当前申请(专利权)人(译)	株式会社日本排气量		
[标]发明人	ISHIKAWA TOMOKAZU 이시카와도모카즈 NAGASHIMA OSAMU 나가시마오사무		
发明人	이시카와도모카즈 나가시마오사무		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/1368 G02F1/134363 G02F1/136227 G02F2001/134318 G02F2001/136231 G02F2001/136236 G02F2001/136295		
代理人(译)	Jangsugil Bakchungbeom Yijunghui		
优先权	2010257428 2010-11-18 JP		
其他公开文献	KR1020120132608A		
外部链接	Espacenet		

摘要(译)

本发明提供一种能够降低制造成本，提高产量并便于编程的液晶显示装置及其制造方法。源电极SD2是形成在半导体层ASI和半导体层ASI的表面的金属层M的层叠部分，并且包括重叠部分50，该重叠部分50是与像素电极MIT的表面重叠的部分，形成由金属层M和半导体层ASI的层叠部分构成的视频信号线DL和金属层M与半导体层ASI的层叠部分构成的漏电极SD1，从源电极SD2的表面形成第二绝缘层PAS2，形成暴露连接部分60的开口TH，连接部分60是通过导电膜50的一端连接到像素电极MIT的表面的部分，并且在通过开口TH暴露的连接部分60处形成在公共电极CT上的导电膜（未示出）形成70。

