



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년10월20일
(11) 등록번호 10-0988990
(24) 등록일자 2010년10월13일

(51) Int. Cl.

G02F 1/1337 (2006.01) G02F 1/1343 (2006.01)

(21) 출원번호 10-2010-0024036(분할)

(22) 출원일자 2010년03월18일

심사청구일자 2010년03월18일

(65) 공개번호 10-2010-0033996

(43) 공개일자 2010년03월31일

(62) 원출원 특허 10-2006-0115644

원출원일자 2006년11월22일

심사청구일자 2009년03월06일

(30) 우선권주장

JP-P-2003-279083 2003년07월24일 일본(JP)

JP-P-2004-205103 2004년07월12일 일본(JP)

(56) 선행기술조사문헌

KR1020010074900 A*

KR100690516 B1

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

샤프 가부시키키가이샤

일본 오사카후 오사카시 아베노구 나가이쎄쵸 22
방 22고

(72) 발명자

구보 마사미

일본 나라쎄 이코마시 기파야마쵸 5-7-1

야마모토 아끼히로

일본 나라쎄 야마토코리야마시 미나미다이쿠마쵸
6-5-201

(뒷면에 계속)

(74) 대리인

박경미, 이중희, 장수길, 서태준

전체 청구항 수 : 총 8 항

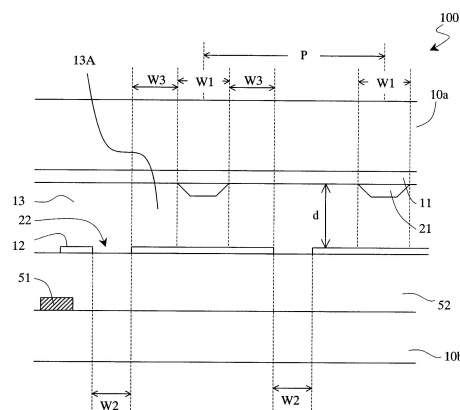
심사관 : 권기원

(54) 액정 표시 장치 및 그 구동 방법

(57) 요약

OS 구동 방법을 적용한 경우의 고화질의 동화상 표시가 가능한 배향 분할 수직 배향형 액정 표시 장치를 제공한다. 본 발명의 장치는, 각각이 제1 전극(11), 제1 전극에 대향하는 제2 전극(12), 제1 전극과 제2 전극의 사이에 설치된 수직 배향형 액정층(13)을 갖는 복수의 화소를 구비한다. 본 장치는, 액정층의 제1 전극측에 설치되고 제1 폭 W1을 갖는 제1 배향 규제 수단; 액정층의 제2 전극측에 설치되고 제2 폭 W2를 갖는 제2 배향 규제 수단; 및 제1 배향 규제 수단과 제2 배향 규제 수단의 사이에 규정되어 제3 폭을 갖는 액정 영역을 포함한다. 제3 폭 W3은 2 μ m과 14 μ m 사이의 범위에 있다.

대표도 - 도2



(72) 발명자

오가미 히로유키

일본 나라현 시끼군 가와니시쵸 유자끼 678-3-101

오찌 다카시

일본 나라현 덴리시 이찌노모토쵸 2613-1-417

특허청구의 범위

청구항 1

각각이, 제1 전극과, 상기 제1 전극에 대향하는 제2 전극과, 상기 제1 전극과 상기 제2 전극의 사이에 설치된 수직 배향형 액정층을 갖는 복수의 화소를 포함하는 액정 표시 장치로서,

상기 액정층의 상기 제1 전극측에 설치되고, 제1 폭을 갖는 제1 배향 규제 수단과,

상기 액정층의 상기 제2 전극측에 설치되고, 제2 폭을 갖는 제2 배향 규제 수단과,

상기 제1 배향 규제 수단과 상기 제2 배향 규제 수단의 사이에 규정되고, 제3 폭을 갖는 액정 영역을 포함하고,

상기 제3 폭이 $2\mu\text{m}$ 와 $14\mu\text{m}$ 사이의 범위에 있으며,

상기 액정층의 두께는 $3\mu\text{m}$ 미만인 액정 표시 장치.

청구항 2

제1항에 있어서, 상기 제2 폭/상기 액정층의 두께는 3 이상인 액정 표시 장치.

청구항 3

제1항에 있어서, 상기 제3 폭/상기 제2 폭은 1.5 이하인 액정 표시 장치.

청구항 4

각각이, 제1 전극과, 상기 제1 전극에 대향하는 제2 전극과, 상기 제1 전극과 상기 제2 전극의 사이에 설치된 수직 배향형 액정층을 갖는 복수의 화소를 포함하는 액정 표시 장치로서,

상기 액정층의 상기 제1 전극측에 설치되고, 제1 폭을 갖는 띠 형상의 제1 배향 규제 수단과,

상기 액정층의 상기 제2 전극측에 설치되고, 제2 폭을 갖는 띠 형상의 제2 배향 규제 수단과,

상기 제1 배향 규제 수단과 상기 제2 배향 규제 수단의 사이에 규정되고, 제3 폭을 갖는 띠 형상의 액정 영역을 포함하고,

상기 제3 폭은 $2\mu\text{m}$ 와 $14\mu\text{m}$ 사이의 범위에 있고, 상기 액정층의 두께는 $3\mu\text{m}$ 미만인 액정 표시 장치.

청구항 5

제4항에 기재된 액정 표시 장치를 위한 구동 방법으로서,

이전의 수직 주사 기간에 표시된 계조 레벨보다 높은 소정의 계조 레벨을 표시할 때에, 오버슈트 전압을 인가하는 단계 - 상기 오버슈트 전압은 상기 소정의 계조 레벨에 대응하는 미리 결정된 계조 전압보다도 높음 - 를 포함하는 액정 표시 장치의 구동 방법.

청구항 6

제5항에 있어서, 상기 오버슈트 전압은 표시 휘도가 1 수직 주사 기간에 대응하는 시간 내에 상기 소정의 계조 레벨에 대응하는 미리 결정된 값에 도달하도록 설정되는 액정 표시 장치의 구동 방법.

청구항 7

제4항에 기재된 액정 표시 장치를 구비하는 전자 기기.

청구항 8

제7항에 있어서, 텔레비전 방송을 수신하기 위한 회로를 더 포함하며, 상기 액정 표시 장치는 상기 텔레비전 방송에 포함된 화상을 표시하는 전자 기기.

명세서

기술 분야

[0001] 본 발명은, 액정 표시 장치 및 그 구동 방법에 관한 것으로, 특히 동화상을 표시하는 용도에 적합하게 이용되는 액정 표시 장치 및 그 구동 방법에 관한 것이다.

배경 기술

[0002] 최근, 액정 표시 장치(LCD)가 널리 이용되고 있다. 다양한 유형의 LCD중에서, 주류는, 포지티브 유전 이방성을 가지는 네마틱 액정이 트위스트된 TN형 LCD였다. 그러나, 이 TN형 LCD에는, 액정 분자들의 배향에 기인하는 시각 의존성(visual angle dependence)이 크다고 하는 문제가 있다.

[0003] 시각 의존성을 개선하기 위해서 배향 분할 수직 배향형 LCD가 개발되어, 이러한 LCD의 사용이 증가하고 있다. 예를 들면, 일본특허공보 2947350(문헌 1)에는, 배향 분할 수직 배향형 LCD중 하나인 MVA형 LCD가 개시되어 있다. 이 MVA형 LCD는, 노멀 블랙(normally black; NB) 모드로 표시를 행하기 위해 한쌍의 전극 사이에 설치된 수직 배향형 액정층을 포함하고, 도메인 규제 수단(예를 들면 슬릿 또는 돌기)를 설치하여, 전압 인가 동안에 각 화소 내의 액정 분자가 복수의 서로 다른 방향으로 쓰러지도록(틸트되도록) 구성되어 있다.

[0004] 최근에는, LCD 텔레비전 뿐만 아니라, PC용 모니터 및 휴대 단말기기(휴대 전화나 PDA 등)에 있어서도 동화상 정보를 표시하는 필요성이 급속히 높아지고 있다. LCD에서 동화상을 고품위(high definition)로 표시하기 위해서는, 액정층의 응답 시간을 짧게(응답 속도를 빠르게) 할 필요가 있어, 1 수직 주사 기간(전형적으로 1 프레임) 내에 소정의 계조(gray scale) 레벨에 도달하는 것이 요구된다.

[0005] MVA형 LCD에 대해서는, 예를 들면, 상술한 문헌 1에 흑-대-백 응답 시간을 10msec 이하로 짧게 할 수 있는 것이 개시되어 있다. 또한, 문헌 1에는, 각 화소 내에 돌기들 사이의 거리가 서로 다른 영역들을 설치하여 응답 속도가 서로 다른 영역들을 제공함으로써, 개구율을 저하시키는 일없이, 외관의 응답 속도를 개선하는 것이 기재되어 있다(예를 들면, 문헌 1의 도 107 ~ 도 110 참조).

[0006] 또한, LCD의 응답 특성을 개선하는 구동 방법으로서, 표시하여야 할 계조 레벨에 대응하는 전압(계조 전압)보다도 높은 전압(이 전압은 "오버슈트(OS) 전압"이라고 부름)을 인가하는 방법(이 방법은 "오버슈트(OS) 구동"이라고 부름)이 알려져 있다. OS 전압을 인가함으로써, 계조 표시에 있어서의 응답 특성을 개선할 수 있다. 예를 들면, 일본특개평 2000-231091(문헌 2)에는, OS 구동을 채용하는 MVA형 LCD가 개시되어 있다. 그러나, 문헌 2에는, 흑 표시 상태에서부터 고휘도 계조 표시 상태로 시프트가 이루어질 때 OS 전압이 인가되지 않는 것으로 기재되어 있다(예를 들면, 문헌 2의 도 8 참조). 이 이유는, 흑 표시 상태에서부터 고휘도 계조 표시 상태로 시프트시에, 흑 표시 상태에서부터 저휘도 계조 표시 또는 백 표시 상태로 시프트할 때와 같이 OS 전압(목표 투과율을 제공하는 전압의 1.25배의 전압)을 인가하면, 투과율이 오버슈트되는 것으로 기재되어 있다.

발명의 내용

해결하려는 과제

[0007] 그러나, 본 발명자의 검토에 의하면, 상술한 MVA형 LCD 등의 배향 분할 수직 배향형 LCD에 OS 구동을 적용하면, 새로운 문제가 발생하는 것을 발견하였다. 이 문제를 도 20a 및 20b를 참조하면서 설명한다.

[0008] 도 20a 및 20b는, 종래의 MVA형 LCD를 통상의 구동 방법으로 구동한 경우(도 20a)와 종래의 MVA형 LCD를 OS 구동한 경우(도 20b)에 있어서, 어두운 배경(90)(예를 들면 레벨 0) 내에서 소정의 계조 레벨(예를 들면 레벨 32/255)의 사각형(92)을 이동시킨 경우 관찰되는 디스플레이의 상태를 개략적으로 나타내는 도면들이다. 주의할 점은, "레벨 32/255"는 계조 표시를 $\gamma^{2.2}$ 로 설정한 경우, 흑 표시(V0의 인가 동안)의 휘도를 0, 백 표시(V255의 인가 동안)의 휘도를 1로 한 경우에 대해 $(32/255)^{2.2}$ 의 휘도를 제공하는 계조 레벨이다. 이러한 휘도를 제공하는 계조 전압은 V32로 표기한다.

[0009] OS 구동을 행하지 않는 경우, 배향 분할 수직 배향형 LCD의 응답 속도가 느리다. 따라서, 도 20a에 개략적으로 도시한 바와 같이, 소정의 경우에 있어 이동 방향의 하류에 위치한 사각형(92)의 에지(92a)가 명료하게 관찰되지 않는다. OS 구동을 행하면, 응답 속도가 개선되고, 따라서, 도 20b에 개략적으로 도시한 바와 같이, 에지(92a)가 명료하게 관찰된다. 그러나, 소정의 경우, 에지(92a)에서 조금 떨어진 사각형의 위치에서 다크 벨트(dark belt)(92b)가 관찰되는 새로운 현상이 발생한다.

[0010] 본 발명자가 상기 문제점의 원인을 여러가지로 검토한 결과, 이 현상은 종래의 TN형 LCD에 OS 구동을 적용한 경우에는 발생하지 않는 새로운 문제이고, 배향 분할 수직 배향형 LCD에서 각 화소 내에 선형으로(띠 형상(stripe shape)으로) 배치한 배향 규제 수단(도메인 규제 수단)에 의해 행해지는 배향 분할에 기인하는 것을 발견하였다.

[0011] 상술한 바를 고려하여, 본 발명의 주된 목적은, 고품위의 동화상 표시가 가능한 배향 분할 수직 배향형 LCD를 제공하는 것이다.

과제의 해결 수단

[0012] <발명의 요약>

[0013] 본 발명의 일측면에 따른 액정 표시 장치는, 각각이, 제1 전극과, 제1 전극에 대향하는 제2 전극과, 제1 전극과 제2 전극의 사이에 설치된 수직 배향형 액정층을 갖는 복수의 화소를 포함하며, 액정층의 제1 전극측에 설치되고, 제1 폭을 갖는 제1 배향 규제 수단과, 액정층의 제2 전극측에 설치되고, 제2 폭을 갖는 제2 배향 규제 수단과, 제1 배향 규제 수단과 제2 배향 규제 수단 사이에 규정되는 제3 폭을 갖는 액정 영역을 포함하고, 제3 폭은 $2\mu\text{m}$ 와 $14\mu\text{m}$ 사이의 범위에 있는 것을 특징으로 한다.

[0014] 일 실시 형태에 있어서, 제1 배향 규제 수단은 제1 폭을 갖는 띠 형상을 갖고, 제2 배향 규제 수단은 제2 폭을 갖는 띠 형상을 갖고, 액정 영역은 제3 폭을 갖는 띠 형상을 갖는다.

[0015] 다른 실시 형태에 있어서, 제3 폭은 $12\mu\text{m}$ 이하인 것이 바람직하고, $8\mu\text{m}$ 이하인 것이 보다 바람직하다.

[0016] 본 발명의 다른 측면에 따른 액정 표시 장치는, 각각이, 제1 전극과, 제1 전극에 대향하는 제2 전극과, 제1 전극과 제2 전극의 사이에 설치된 수직 배향형 액정층을 갖는 복수의 화소를 포함하고, 액정층의 제1 전극측에 설치되고, 제1 폭을 갖는 제1 배향 규제 수단과, 액정층의 제2 전극측에 설치되고, 제2 폭을 갖는 제2 배향 규제 수단과, 제1 배향 규제 수단과 제2 배향 규제 수단 사이에 규정되는 제3 폭을 갖는 액정 영역을 포함하고, 액정 영역은, 제1 배향 규제 수단에 인접하여 위치하는, 제1 응답 속도를 갖는 제1 액정 영역과, 제2 배향 규제 수단에 인접하여 위치하는, 제2 응답 속도를 갖는 제2 액정 영역과, 제1 액정 영역과 제2 액정 영역 사이에 규정되며, 제1 및 제2 응답 속도보다 느린 제3 응답 속도를 갖는 제3 액정 영역을 포함하고, 제3 액정 영역 내에서, 투과율이 1 수직 주사 기간 내에 흑 표시 상태로부터 32/255 계조 레벨의 투과율 값에 도달할 정도의 충분히 높은 전압을 인가한 후 1 수직 주사 기간에 상당하는 시간이 경과했을 때 도달하는 투과율이 흑 표시 상태의 투과율의 2배 이하인 영역의 폭이 $2\mu\text{m}$ 이하인 것을 특징으로 한다.

[0017] 일 실시 형태에 있어서, 제1 배향 규제 수단은 제1 폭을 갖는 띠 형상을 갖고, 제2 배향 규제 수단은 제2 폭을 갖는 띠 형상을 갖고, 액정 영역은 제3 폭을 갖는 띠 형상을 갖는다.

[0018] 다른 실시 형태에 있어서, 1 수직 주사 기간은 16.7msec 이다.

[0019] 또 다른 실시 형태에 있어서, 제3 폭은 바람직하게는 $2\mu\text{m}$ 와 $14\mu\text{m}$ 사이의 범위이고, 보다 바람직하게는 $12\mu\text{m}$ 이하, 보다 더 바람직하게는, $8\mu\text{m}$ 이하이다.

[0020] 또 다른 실시 형태에 있어서, 제1 배향 규제 수단은 리브(rib)이고, 제2 배향 규제 수단은 제2 전극에 설치된 슬릿(slit)이다.

[0021] 또 다른 실시 형태에 있어서, 제1 폭은 $4\mu\text{m}$ 와 $20\mu\text{m}$ 사이의 범위에 있고, 제2 폭은 $4\mu\text{m}$ 와 $20\mu\text{m}$ 사이의 범위에 있다.

[0022] 또 다른 실시 형태에 있어서, 제1 전극은 대향 전극이고, 제2 전극은 화소 전극이다.

[0023] 또 다른 실시 형태에 있어서, 액정층의 두께는 $3\mu\text{m}$ 미만이다.

[0024] 또 다른 실시 형태에 있어서, 제2 폭/액정층의 두께는 3 이상이다.

[0025] 또 다른 실시 형태에 있어서, 제3 폭/제2 폭은 1.5 이하이다.

[0026] 또 다른 실시 형태에 있어서, 장치는, 액정층을 개재하여 상호 대향하도록 배치된 한쌍의 편광판을 갖고, 한쌍의 편광판의 투과축들은 상호 직교하고, 투과축들중 하나는 표시면의 수평 방향으로 연장되고, 제1 배향 규제 수단 및 제2 배향 규제 수단은, 투과축들중 상기 하나로부터 약 45° 방향으로 연장되도록 배치된다.

[0027] 또 다른 실시 형태에 있어서, 장치는, 소정의 계조에 대응하는 미리 정해진 계조 전압보다 높은 오버슈트 전압

을 인가할 수 있는 구동 회로를 더 포함한다.

[0028] 본 발명의 또 다른 측면에 따른 액정 표시 장치는, 각각이, 제1 전극과, 제1 전극에 대향하는 제2 전극과, 제1 전극과 제2 전극 사이에 설치된 수직 배향형 액정층을 갖는 복수의 화소를 포함하고, 액정층의 제1 전극측에 설치되고, 제1 폭을 갖는 띠 형상의 제1 배향 규제 수단과, 액정층의 제2 전극측에 설치되고, 제2 폭을 갖는 띠 형상의 제2 배향 규제 수단과, 제1 배향 규제 수단과 제2 배향 규제 수단 사이에 규정되는 제3 폭을 갖는 띠 형상의 액정 영역을 갖고, 제3 폭은 $2\mu\text{m}$ 와 $14\mu\text{m}$ 사이의 범위에 있고, 액정층의 두께는 $3\mu\text{m}$ 미만이다.

[0029] 본 발명의 구동 방법은, 상술한 액정 표시 장치의 구동 방법이고, 이전의 수직 주사 기간에 표시된 계조 레벨보다 높은 소정의 계조 레벨을 표시할 때에, 상기 소정의 계조 레벨에 대응하는 미리 정해진 계조 전압보다 높은 오버슈트 전압을 인가하는 단계를 포함한다.

[0030] 일 실시 형태에 있어서, 오버슈트 전압은, 표시 휘도가 1 수직 주사 기간에 상당하는 시간 내에 상기 소정의 계조 레벨에 대응하는 소정의 값에 도달하도록 설정된다.

[0031] 본 발명에 따른 전자 기기는, 상술한 액정 표시 장치를 포함하는 것을 특징으로 한다.

[0032] 일 실시 형태에 있어서, 전자 기기는 텔레비전 방송을 수신하는 회로를 더 포함한다.

[0033] 본 발명에 따르면, OS 구동 방법을 적용한 경우에 고품위의 동화상 표시가 가능한 배향 분할 수직 배향형 LCD가 제공된다. 본 발명의 LCD는, 예를 들면, 텔레비전 방송을 수신하는 회로를 구비함으로써 LCD TV로서 적합하게 이용된다. 또한, 본 발명의 LCD는, 퍼스널 컴퓨터와 PDA 등과 같은 동화상을 표시하는데 사용되는 전자 기기에 적합하게 이용될 수 있다.

발명의 효과

[0034] 따라서, 본 발명에 따르면, MVA형 LCD 및 CPA형 LCD와 같이, 넓은 광 시야각 특성을 갖는 배향 분할 수직 배향형 LCD의 응답 특성이 개선되고, 이에 따라 고화질의 동화상 표시가 가능한 LCD가 제공된다. 특히, 각 응답에 기인하는 표시 품질의 저하가 발생하지 않으면서 배향 분할 수직 배향형 LCD에 OS 구동을 적용할 수 있으므로, 고화질의 동화상 표시가 가능한 LCD가 제공된다. 본 발명에 따른 LCD는, TV 등의 여러가지의 용도를 찾을 수 있다.

[0035] 본 발명이 바람직한 실시예에 대해서 기술되었지만, 당업자들에게 있어서는, 개시된 본 발명이 다양한 방법으로 변경될 수 있으며, 위에서 기술되고 설명된 실시예들 이외의 다수의 실시예들을 추측할 수 있다는 것은 명백할 것이다. 따라서, 첨부된 청구항들은 본 발명의 진정한 사상 및 범위를 만족하는 발명의 모든 변경들을 포함하는 것을 의도한다.

도면의 간단한 설명

[0036] 도 1a, 1b 및 1c는, 본 발명의 실시 형태들의 MVA형 LCD들의 기본적인 구성들을 개략적으로 도시하는 단면도들이다.

도 2는 본 발명에 따른 일 실시 형태의 LCD(100)의 단면 구조를 개략적으로 도시하는 부분 단면도이다.

도 3은 LCD(100)의 화소부(100a)의 개략적인 평면도이다.

도 4는, OS 구동했을 때 관찰되는 LCD(100)의 화소에 있어서의 휘도 분포의 변화를 측정한 결과를 나타내는 도면이다.

도 5a 및 5b는, 각각 25°C 및 5°C 에서 측정한, 종래의 MVA형 LCD를 OS 구동한 경우에 관찰되는 시간에 따른 투과율의 변화를 나타내는 그래프들이다.

도 6은, 서로 다른 액정(LC) 영역 폭 W3를 갖는 다양한 LCD에 대해, 도 5a 및 5b에 도시한 시간에 따른 투과율의 변화를 측정한 결과로서 얻어진, OS 전압 인가 후에 얻어진 투과율의 극소값(bottom value)을 나타내는 나타내는 그래프이다.

도 7a 및 7b는, 각의 응답(angular response)에 기인하는 문제점들을 주관적으로 평가한 결과를 나타내는 그래프들이다.

도 8은 LC 영역 폭 W3과 제3 LC 영역 R3의 폭과의 관계를 나타내는 그래프이다.

도 9는 도 6에 도시한 그래프의 값들을 제3 LC 영역 R3의 폭에 대하여 다시 그래프로 나타낸 그래프이다.

도 10a 및 10b는, 실시 형태의 여러가지의 셀 파라미터들을 갖는 LCD들에 대하여 결정된 투과 효율의 결과들을 나타내는 그래프들이고, 10c는 이러한 LCD들의 개구율을 나타내는 그래프이다.

도 11은 슬릿(22) 근방의 액정 영역(13A) 일부에서의 액정 분자(13a)의 배향을 개략적으로 나타내는 도면이다.

도 12a 및 12b는, 액정 분자의 배향에 대한 LCD의 층간 절연막의 영향을 설명하기 위한 개략도들이다.

도 13a는, LC 영역 폭 W3과 액정층 두께 d와의 곱과, 투과율의 복귀 시간(turnaround time) 사이의 관계를 나타내는 그래프이고, 도 13b는 투과율 복귀 시간의 정의에 관한 도면이다.

도 14a ~ 14c는, 본 발명에 따른 실시 형태의 LCD와 종래의 LCD를 OS 구동한 경우에 관찰되는 시간에 따른 투과율의 변화를 나타내는 그래프들이다.

도 15는, 도 14에 도시한 투과율의 변화를 얻기 위해 사용되는 OS 전압들의 설정값들을 나타내는 도면이다.

도 16은 본 발명에 따른 다른 실시 형태의 LCD에서의 화소 구성을 개략적으로 도시하는 평면도이다.

도 17은 본 발명에 따른 또 다른 실시 형태의 LCD에서의 화소 구성을 개략적으로 도시하는 평면도이다.

도 18은 LC 영역 폭 W3이 상이한 다양한 LCD에 대하여, OS 전압(V32) 인가 후 얻어진 투과율의 극소값을 나타내는 그래프이고, 극소값은 흑 전압(black voltage)에 따라 변화한다.

도 19는 LC 영역 폭 W3이 상이한 다양한 LCD에 대하여, OS 전압(V64) 인가 후에 얻어진 투과율의 극소값을 나타내는 그래프이고, 극소값은 흑 전압에 따라 변화한다.

도 20a 및 20b는, MVA형 LCD의 동화상 표시에 관련된 문제점을 설명하기 위한 개략도들이다.

발명을 실시하기 위한 구체적인 내용

- [0037] 이하, 관련된 도면들을 참조하면서 본 발명에 따른 실시 형태들의 LCD들 및 그 구동 방법들을 설명한다.
- [0038] 우선, 본 발명에 따른 실시 형태들의 배향 분할 수직 배향형 LCD의 기본적인 구성들을 도 1a 내지 1c를 참조하면서 설명한다.
- [0039] 본 발명에 따른 실시 형태들의 LCD들은, 각각이, 제1 전극(11)과, 제1 전극(11)에 대향하는 제2 전극(12)과, 제1 전극(11)과 제2 전극(12) 사이에 설치된 수직 배향형 액정층(13)을 갖는 복수의 화소를 포함한다. 수직 배향형 액정층(13)은, 전압을 인가하지 않을 동안에, 제1 전극(11) 및 제2 전극(12)의 면에 대해 거의 수직(예를 들면 87° 와 90° 사이의 범위의 각도)으로 배향되는, 마이너스의 유전 이방성을 갖는 액정 분자를 포함한다. 전형적으로, 액정층(13)에 대향하는 제1 전극(11) 및 제2 전극(12) 표면들의 각각에 수직 배향막(도시되지 않음)을 설치하는 것에 의해서 이러한 배향이 얻어진다. 배향 규제 수단으로서 리브(돌기) 등을 설치한 경우, 액정 분자는 액정층을 대향하는 리브 등의 표면들에 대하여 대략 수직으로 배향하게 된다.
- [0040] 액정층(13)의 제1 전극(11)측에는 제1 배향 규제 수단(21,31,41)이 설치되고, 액정층(13)의 제2 전극(12)측에는 제2 배향 규제 수단(22,32,42)이 설치되어 있다. 제1 배향 규제 수단과 제2 배향 규제 수단 사이에 규정되는 액정 영역들 각각에서, 액정 분자(13a)는, 제1 배향 규제 수단 및 제2 배향 규제 수단으로부터 인가되는 배향 규제력을 받는다. 제1 전극(11)과 제2 전극(12) 사이에 전압이 인가되면, 도 1a 내지 1c에서 화살표들로 도시한 방향으로 액정 분자(13a)가 쓰러진다(틸트된다). 즉, 각각의 액정 영역에서 액정 분자는 일정한 방향으로 쓰러진다. 따라서, 그러한 액정 영역들은 도메인(들)으로 간주할 수 있다. 유의할 점은, 본 명세서에서 사용되는 배향 규제 수단은 상술한 문헌 1 및 2에 기재되어 있는 도메인 규제 수단에 대응한다는 것이다.
- [0041] 제1 배향 규제 수단 및 제2 배향 규제 수단(이후, 소정의 경우에 이들을 총칭하여 "배향 규제 수단"으로 부를 수 있음)는 각 화소 내에서, 띠 형상으로 설치된다. 도 1a 내지 1c는 띠 형상의 배향 규제 수단의 연장(extension)에 직교하는 방향에서의 단면도들이다. 각 배향 규제 수단의 양측에, 서로 180° 상이한 방향으로 액정 분자(13a)가 쓰러지는 액정 영역들(도메인들)이 형성된다.
- [0042] 구체적으로, 도 1a에 도시하는 LCD(10A)는, 제1 배향 규제 수단으로서 리브(21)를 갖고, 제2 배향 규제 수단으로서 제2 전극(12)을 통해 설치된 슬릿(개구부)(22)를 갖고 있다. 리브(21) 및 슬릿(22)은 띠 형상으로 연장된다. 리브(21)는, 리브(21)의 측면들에 대해 거의 수직으로 액정 분자(13a)를 배향시켜, 액정 분자(13a)가 리브(21)의 연장에 직교하는 방향으로 배향되도록 작용한다. 슬릿(22)은, 제1 전극(11)과 제2 전극(12) 사이에 전

위차가 형성되었을 때에, 슬릿(22)의 에지들 근방의 액정층(13)의 영역들에 틸트 전계를 생성하여, 액정 분자(13a)가 슬릿(22)의 연장에 직교하는 방향으로 배향되도록 작용한다. 리브(21)와 슬릿(22)은, 그 사이에 소정의 간격을 가지고 서로 평행하게 배치되고 서로 인접하는 리브(21)와 슬릿(22) 사이에 액정 영역들(도메인들)이 형성된다.

[0043] 도 1b에 도시하는 LCD(10B)는, 제1 배향 규제 수단 및 제2 배향 규제 수단으로서 각각 리브(31)와 리브(32)를 갖고 있다는 점에서, 도 1a의 LCD(10A)와 상이하다. 리브(31)와 리브(32)는, 그 사이에 소정의 간격을 갖고 서로 평행하게 배치되어 있고, 리브(31)의 측면(31a) 및 리브(32)의 측면(32a)에 대해 거의 수직으로 액정 분자(13a)를 배향시키도록 작용함으로써, 이들의 리브들 사이에 액정 영역들(도메인들)을 형성하도록 작용한다.

[0044] 도 1c에 도시하는 LCD(10C)는, 제1 배향 규제 수단 및 제2 배향 규제 수단으로서 각각 슬릿(41)과 슬릿(42)을 갖고 있다는 점에서, 도 1a에 도시되는 LCD(10A)와 상이하다. 슬릿(41)과 슬릿(42)은, 제1 전극(11)과 제2 전극(12) 사이에 전위차가 형성되었을 때에, 슬릿(41, 42)의 에지들 근방의 액정층(13)의 영역들에 틸트 전계를 생성하여, 액정 분자(13a)가, 슬릿(41, 42)의 연장에 직교하는 방향으로 배향되도록 작용한다. 슬릿(41)과 슬릿(42)은, 그 사이에 소정의 간격을 갖고 서로 평행하게 배치되어 있고, 이들의 슬릿들 사이에 액정 영역들(도메인들)이 형성된다.

[0045] 상술한 바와 같이, 제1 배향 규제 수단과 제2 배향 규제 수단으로서, 리브 및/또는 슬릿의 임의의 조합이 사용될 수 있다. 제1 전극(11)과 제2 전극(12)은 그 사이에 액정층(13)을 개재하여 상호 대향하는 전극들일 수 있다. 전형적으로, 한쪽 전극은 대향 전극이고, 다른쪽 전극이 화소 전극이다. 이하에서는, 제1 전극(11)이 대향 전극이고, 제2 전극(12)이 화소 전극이며, 제1 배향 규제 수단으로서 리브(21)를 갖고, 제2 배향 규제 수단으로서 화소 전극을 통해 설치되는 슬릿(22)을 갖는 LCD(즉, 도 1a의 LCD(10A)에 대응하는 LCD)를 예로 하여 본 발명의 실시 형태를 설명한다. 도 1a에 도시한 LCD(10A)의 구성을 채용하면, 제조 공정 수의 증가를 최소로 할 수 있는 이점이 얻어진다. 즉, 화소 전극을 통해 슬릿을 설치하더라도 부가적인 공정은 필요없다. 대향 전극에 대해서는, 리브를 설치하는 것이 슬릿을 설치하는 것보다 공정 수의 증가가 적다. 물론, 본 발명은, 배향 규제 수단으로서 리브만을 이용하는 구성, 및 슬릿만을 이용하는 기타의 구성에도 적용할 수 있다.

[0046] 본 발명자는, 여러가지를 검토한 결과, 도 20b를 참조하면서 상술한 문제점은, 화소들 내에 띠 형상으로 배치된 제1 배향 규제 수단 및 제2 배향 규제 수단에 의해 행해지는 배향 분할에 기인하고, 인접하는 제1 배향 규제 수단과 제2 배향 규제 수단 사이에 규정되는 액정 영역들의 폭을 $14\mu\text{m}$ 이하로 제한함으로써 이러한 문제점의 발생이 억제될 수 있다는 것을 발견하였다. 이하에 이 문제점의 원인과 본 발명에 따른 LCD의 효과를 상세히 설명한다.

[0047] 우선, 도 2 및 도 3을 참조하면서, 본 발명에 따른 실시 형태의 LCD의 기본 구성을 설명한다. 도 2는 LCD(100)의 단면 구조를 개략적으로 도시하는 부분 단면도이고, 도 3은 LCD(100)의 화소부(101a)의 평면도이다. LCD(100)는 도 1a에 나타난 LCD(10A)와 실질적으로 동일한 기본 구성을 가진다. 따라서, 공통되는 구성 요소는 동일한 참조 부호들로 도시한다.

[0048] LCD(100)는, 제1 기판(예를 들면 유리 기판)(10a)와 제2 기판(예를 들면 유리 기판)(10b) 사이에 수직 배향형 액정층(13)을 갖고 있다. 액정층을 대향하는 제1 기판(10a)의 표면에는 대향 전극(11)이 형성되어 있고, 리브(21)가 대향 전극(11) 상에 형성된다. 액정층(13)을 대향하는 리브(21)를 포함하는 대향 전극(11)의 거의 전체 표면을 커버하는 수직 배향막(도시되지 않음)이 형성되어 있다. 리브(21)는 도 3에 도시한 바와 같이, 띠 형상으로 연장되어 있어, 인접하는 리브(21)들은 그 사이에 균일한 간격(피치) P를 갖고 상호 평행하게 배치되어 있다. 리브(21)의 폭(연장에 직교하는 방향의 폭) W1도 균일하다.

[0049] 액정층(13)을 대향하는 제2 기판(10b)의 표면에는, 게이트 버스 라인들(주사선들) 및 소스 버스 라인들(신호선들)(51)과, TFT(도시되지 않음)들이 설치되고, 이들 구성 요소들을 피복하는 층간 절연막(52)이 형성되어 있다. 층간 절연막(52) 상에 화소 전극(12)이 형성되어 있다. 평탄한 표면을 갖는, 층간 절연막(52)은, $1.5\mu\text{m}$ 와 $3.5\mu\text{m}$ 사이의 범위에 있는 두께를 갖는 투명 수지막으로 형성되어, 화소 전극(12)을 게이트 버스 라인들 및/또는 소스 버스 라인들과 부분적으로 중첩 배치하는 것을 가능하게 한다. 이로 인해, 개구율을 향상할 수 있는 이점이 얻어진다.

[0050] 화소 전극(12)을 통해 띠 형상의 슬릿(22)이 형성되어 있고, 슬릿(22)을 포함하는 화소 전극(12)의 거의 전체 표면을 커버하는 수직 배향막(도시되지 않음)이 형성되어 있다. 슬릿(22)은, 도 3에 도시한 바와 같이, 띠 형상으로 서로 평행하게 연장하여, 인접하는 리브(21)들 사이의 간격을 대략 이등분한다. 슬릿(22)의 폭(연장에

직교하는 방향의 폭) W2은 균일하다. 상술한 슬릿과 리브의 형상 및 이들의 배치는, 제조 프로세스의 변동이나, 기판을 접합할 때의 위치 정렬 오차 등의 영향으로 인해, 소정의 경우 각 설계치로부터 어긋날 수 있다. 상기의 설명은 이러한 편차들을 배제하지 않는다.

[0051] 상호 평행하게 연장하는, 인접하는 띠 형상의 리브(21)와 슬릿(22) 사이에 폭 W3을 갖는 띠 형상의 액정 영역(13A)이 규정된다. 액정 영역(13A)에서, 그 영역의 양측에 배치되는 리브(21) 및 슬릿(22)에 의해서 배향 방향이 규제된다. 그러한 액정 영역들(도메인들)은, 액정 분자(13a)가 서로 180° 상이한 방향으로 틸트되는, 리브(21) 및 슬릿(22) 각각의 대향측들 상에 형성된다. 도 3에 도시한 바와 같이, LCD(100)에서, 리브(21) 및 슬릿(22)은 상호 90° 다른 2개의 방향으로 연장되고, 각 화소부(100a)는 액정 분자(13a)의 배향 방향이 서로 90° 씩 다른 4종류의 액정 영역(13A)을 갖고 있다. 리브(21) 및 슬릿(22)의 배치는 상술한 예에 한정되지 않지만, 이와 같이 배치함으로써, 양호한 시야각 특성을 얻을 수 있다.

[0052] 제1 기판(10a) 및 제2 기판(10b)의 외측 표면들에 한쌍의 편광판(도시되지 않음)이 배치되어, 그 투과축들이(크로스-니콜 상태로) 서로 거의 직교한다. 그 투과축들이, 서로 90° 씩 상이한 4종류의 액정 영역(13A) 모두의 배향 방향들과 45° 를 이루도록 편광판들을 배치하면, 액정 영역(13A)에 의한 리터레이션(retardation)의 변화를 가장 효율적으로 이용할 수 있다. 즉, 편광판들의 투과축들이 리브(21) 및 슬릿(22)의 연장 방향과 대략 45° 를 이루도록 편광판들을 배치하는 것이 바람직하다. 텔레비전과 같이, 관찰이 표시면에 대하여 수평 방향으로 종종 이동하는 표시 장치들에서, 표시 품질의 시야각 의존성을 억제하기 위하여 편광판들중 하나의 투과축을 표시면의 수평 방향으로 연장하는 것이 바람직하다.

[0053] 상술한 구성을 갖는 MVA형 LCD(100)는, 시야각 특성이 우수한 표시를 행할 수 있다. 그러나, 이러한 LCD에 OS 구동이 채택되면 도 20b에 도시한 현상이 발생할 수 있다. 도 4 및 도 5를 참조하면서, 이 현상을 상세히 설명한다.

[0054] OS 구동이 행해지는 경우 관찰되는 LCD(100)의 화소에서의 휘도 분포의 변화가 고속 카메라로 측정되었다. 도 4는, 이러한 측정의 결과들을 나타내는 도면이다. 유의할 점은, 용이하게 이해하기 위해 5° 에서의 측정 결과들을 도시한다. 이 그래프의 x축은, 리브(21) 및 슬릿(22)의 연장에 직교하는 방향에서의, 인접하는 슬릿(22)들 중 하나의 폭 방향의 중앙을 원점으로 한 위치를 나타낸다. 휘도 분포는, 0msec(V0 인가 상태; 이 시점에서 OSV32를 인가), OSV32를 인가한 후 16 msec, 18msec, 500msec에서 측정된다. 유의할 점은, 일 수직 주사 기간 내에 OSV32를 인가한 후(본 예에서는 1 프레임= 16.7msec), OSV32를 인가한 후 500msec 경과할 때까지 후속 수직 주사 기간들에서 V32를 계속적으로 인가했다. 이 그래프의 y-축은, 차광 영역의 휘도를 0로 하고, 500msec 후에 얻어진 후술하는 제3 LC 영역 R3의 휘도를 0.1로 한 것에 대해 결정된 상대적인 휘도를 나타낸다.

[0055] 도시된 예에서 사용되는 LCD(100)의 구체적인 셀 파라미터들은 다음과 같다. 액정층의 두께 d는 3.9 μ m이고, 리브 간의 피치 P는 53 μ m이고, (측면들의 폭 4 μ m x 2를 포함하는) 리브(21)의 폭 W1은 16 μ m이고, 슬릿(22)의 폭 W2는 10 μ m이고, 액정 영역(13A)의 폭 W3은 13.5 μ m이다. 흑 전압(V0)은 1.2V이고, 백 전압(white voltage)(V255)은 7.1V이고, γ 값을 2.2로 했을 때 32 계조 레벨(투과율 1.04%)에 대한 전압(V32) 및 OS 전압(OSV32)은 각각 2.44V 및 2.67V이다. OS 전압(OSV32)은, 흑 상태(V0를 인가한 상태)이후 16msec에서 화소 전계의 휘도(투과율)이 32 계조 레벨이 되도록 설정된다.

[0056] 도 4로부터 알 수 있는 바와 같이, 각각의 액정 영역(13A) 내에서, 리브(21)의 측면(21a) 부근의 영역(이 영역은 "제1 LC 영역 R1"이라 함)의 휘도가 높고, 이 영역에서, 18msec에서 최고 휘도에 도달한 후, 휘도는 감소한다. 대조적으로, 제1 LC 영역 R1 이외의 나머지 영역에서는, 휘도는 시간에 따라 단조롭게 증가하고, 일단 증가된 휘도는 결코 감소되지 않는다. 또한, 각각의 액정 영역(13A) 내에서, 슬릿(22) 부근의 영역(이 영역은 "제2 LC 영역 R2"이라 함)은, 슬릿(22) 근방에 발생하는 틸트 전계의 영향을 받기 때문에, 리브(21)와 슬릿(22) 사이의 중앙의 영역(이 영역은 "제3 LC 영역 R3"이라 함)보다 응답 속도가 빠르다. 따라서, 띠 형상의 리브(21)와 슬릿(22)에 의해 규정되는 띠 형상의 액정 영역(13A) 각각은, 서로 응답 속도가 상이한 3개의 LC 영역들(R1, R2, R3)를 가진다.

[0057] 상술한 LCD(100)에서, 제1 배향 규제 수단(리브(21))과 제2 배향 규제 수단(슬릿(22))은 응답 속도에 영향을 주는 정도가 상이하기 때문에, 응답 속도가 상호 다른 3개의 LC 영역이 형성된다. 제1 배향 규제 수단과 제2 배향 규제 수단의 응답 속도에 대한 영향이 동일한 경우에는, 응답 속도가 서로 유사하게 빠른 2개의 LC 영역(R1 및 R2)과 다른 영역들 보다 응답 속도가 느린 1개의 LC 영역(R3)이 형성된다.

[0058] 다음에, 도 5a 및 5b를 참조하면서, 시간에 따른 화소부(100a)의 전체 투과율의 변화를 설명한다. 도 5a 및 5b

는 각각 25℃ 및 5℃에서 측정된 결과들로서, y축은 0 계조 레벨의 투과율을 0%로 하고, 32 계조 레벨의 투과율을 100%로 한 것에 대해 결정된 투과율을 나타낸다.

[0059] 도 5a의 곡선 5A-1 및 곡선 5A-2는, 액정층의 두께 d가 3.9 μ m인 경우, 각각 OS 구동을 행하지 않은 경우 및 OS 구동을 행한 경우에 얻어진 결과들을 나타낸다. 한편, 곡선 5A-3 및 곡선 5A-4는 셀 갭이 2.8 μ m인 경우, 각각 OS 구동을 행하지 않은 경우 및 OS 구동을 행한 경우에 얻어진 결과들을 나타낸다. 유사하게, 도 5(b)의 곡선 5B-1 및 곡선 5B-2는, 액정층의 두께 d가 3.9 μ m인 경우, 각각 OS 구동을 행하지 않은 경우 및 OS 구동을 행한 경우에 얻어진 결과들을 나타낸다. 곡선 5B-3 및 곡선 5B-4는 셀 갭이 2.8 μ m인 경우, 각각 OS 구동을 행하지 않은 경우 및 OS 구동을 행한 경우에 얻어진 결과들을 나타낸다. 상기 경우들중 임의의 경우에 있어서 액정층에 대한 액정 재료로서, 약 140mPa·s의 회전 점도(rotational viscosity) γ 1과 약 20mm²/s의 흐름 점도(flow viscosity) ν 를 가지고 약 300nm의 액정층의 리타레이션(두께 d x 복굴절율 Δn)을 제공하는 액정 재료가 선택된다.

[0060] 도 5a 및 5b로부터 분명한 바와 같이, 25℃ 및 5℃ 양쪽 온도에서, OS 구동을 행하는 경우 다음과 같은 현상이 관찰된다. 즉, OS 전압을 인가하는 동안 수직 주사 기간 내에서 투과율이 소정의 값(100%)에 도달한 후, 일단 감소하고, 그 후 투과율이 서서히 증가하여, 다시 소정의 값에 최종적으로 도달한다. 시간에 따른 투과율의 변화의 극소값을 갖는 이러한 현상은, 소정의 경우에 있어 "각 응답(horn response)"이라 불리운다.

[0061] 도 5a와 도 5b와의 비교로부터, 액정 분자의 응답 속도가 느린 5℃에서 상기 현상이 보다 현저하다는 것을 발견할 수 있다. 즉, 시간에 따른 투과율의 변화에서의 극소값은 보다 작고 소정의 투과율 값에 도달하는데 필요한 시간은 더 길다. 또한, 도 5a 및 도 5b에서, 액정층의 두께 d가 클수록 응답 속도가 느리고, 즉 양쪽 온도에서 투과율이 낮은 동안의 기간이 보다 길다는 것을 발견할 수 있다. 이러한 경향들은 도 20b에 도시한 시각적 관찰의 결과들과 대응한다.

[0062] 상기로부터, 시간에 따른 투과율의 변화에 극소값이 존재하기 때문에 도 20b에 도시한 다크 벨트(dark belt)(92b)가 관찰되고, 시간에 따른 투과율의 변화에서의 극소값의 존재에 대한 원인은 도 4를 참조로 상술한 제1, 제2, 제3 LC 영역 R1, R2, R3 사이에 응답 속도의 차이가 크기 때문인 것을 인식할 수 있다. 다시 도 4를 참조하여, 이 현상을 보다 자세하게 설명한다.

[0063] 리브(21) 근방에 위치하는 제1 LC 영역 R1의 액정 분자는, 리브(21)의 측면(21a)의 영향을 받아, 전압이 인가될 때 이미 틸트된 상태로 있고 그 결과 이러한 영역의 응답 속도는 빠르다. 화소 전체의 투과율이 1 프레임 기간 내에서 0 계조 레벨로부터 32 계조 레벨까지의 시프트를 보장하도록 설정된 OS 전압(OSV32)을 인가하면, 제1 LC 영역 R1의 투과율은, V32가 정상적으로 인가될 때 얻어지는 투과율 값(도 4의 t=500msec의 곡선으로 나타난 투과율 값)을 적어도 초과하고, 소정의 경우, 심지어 OS 전압(OSV32)에 대응하는 투과율 값에 도달하거나 근접할 수 있다. 대조적으로, 다른 영역들에서는(제2 및 제3 LC 영역들 R2 및 R3), 응답 속도가 낮아, OSV32가 인가되는 경우에도 한 프레임 주기 내에 V32에 대응하는 투과율 값에 도달하지 못한다.

[0064] V32를 인가하는 다음의 프레임 기간들(t > 16.7msec)에서는, 제1 LC 영역 R1의 투과율은, V32에 대응하는 투과율 값까지 단조롭게 감소한다. 대조적으로, 제2 LC 영역 R2 및 제3 LC 영역 R3의 투과율은 V32에 대응하는 투과율 값까지 단조롭게 증가한다.

[0065] OSV32를 인가한 프레임 기간 내에 화소 전체의 투과율이 V32에 대응하는 투과율 값에 도달한 경우에도, 이 투과율은 응답 속도가 매우 빠른 성분(V32에 대응하는 투과율 값을 넘는 투과율 성분)을 포함한다. 따라서, OSV32의 인가를 멈추고 소정의 계조 전압 V32를 인가하면, 응답 속도가 매우 빠른 성분이, 응답 속도가 느린 성분들(제2 LC 영역 R2 및 제3 LC 영역 R3의 투과율 성분)이 증가하는 속도보다 빠른 속도로 소정의 투과율까지 감소하기 때문에, 전체 화소의 투과율은 일시적으로 감소한다. 그 후, 응답 속도가 느린 성분의 증가와 함께, 화소 전체의 투과율이 증가한다. 이것이 도 5a 및 5b에 도시한 화소부의 시간에 따른 투과율의 변화를 상세하게 설명한다.

[0066] OS 구동은 TN형 LCD에도 적용되지만, TN형 LCD에서는 상술한 각 응답은 보이지 않는다. 그 이유는, TN형 LCD에서는, 배향 분할이, 서로 다른 방향으로 러빙된 배향막들에 의해서 각 액정 영역들(도메인들)에 있어서의 액정 분자의 배향 방향들을 규제함으로써 달성되기 때문이다. 액정 영역 각각의 전체에 평면형(2차원) 배향막으로부터 배향 규제력이 제공되기 때문에, 각각의 액정 영역에는 응답 속도의 분포가 발생하지 않는다. 대조적으로, 배향 분할 수직 배향형 LCD에서는, 배향 분할이, 구비된 선형(1차원) 배향 규제 수단에 의해서 행하여지고 있다. 따라서, 배향 규제 수단의 배향 규제력의 차이 뿐만 아니라, 배향 규제 수단으로부터의 거리에 따라 서

로 다른 응답 속도를 갖는 영역들이 형성된다.

- [0067] 각 응답 특성, 즉 상술한 OS 전압의 인가 이후 투과율이 극소값을 가지는 현상의 발생을 억제하기 위한 구성을 찾기 위해, 셀 파라미터들(액정층 두께 d , 리브 피치 P , 리브 폭 $W1$, 슬릿 폭 $W2$, 액정 영역 폭 $W3$ 및 리브 높이 등)을 바꿔, 도 2 및 도 3에 도시한 기본 구성을 갖는 다양한 MVA형 LCD를 제작하여, 이들 LCD들의 응답 특성을 평가했다.
- [0068] 그 결과, 다음과 같은 것들을 발견하였다. 도 5a 및 5b를 참조하면서 상술한 바와 같이, 액정층 두께 d 를 감소시키므로써, 응답 속도가 빠르게 되는 것을 확인하였다. 리브 폭 $W1$ 및 슬릿 폭 $W2$ 를 증가시키므로써 응답 속도가 다소 빠르게 되는 경향을 인식하였다. 리브의 높이를 증가시키므로써도 응답 속도가 약간 빠르게 되었다. 그러나, 리브 폭 $W1$, 슬릿 폭 $W2$ 및 리브 높이를 조정함으로써 얻어지는 응답 속도의 이러한 개선 효과는 작았다. 대조적으로, 액정 영역 폭 $W3$ (LC 영역 폭 $W3$)를 감소시키면 응답 특성을 크게 개선할 수 있었다. 상기 결과들의 일부를 도 6에 도시한다.
- [0069] 도 6은, 액정층 두께 d , 리브 높이가 서로 다른 셀 구성들을 가지는 6종류의 LCD에 대하여, LC 영역 폭 $W3$ 을 변화시키므로써 얻어지는, 도 5a에 도시한 시간에 따른 투과율의 변화의 측정에서 관찰된, OS 전압 인가 후의 투과율의 극소값을 나타내는 도면이다. 이 측정에서, 32 계조 레벨의 투과율은 100%로 결정된다. 투과율의 극소값("극소 투과율(bottom transmittance)"이라고도 함)은 액정층 두께 d 에 상관없이 거의 일정하였다. 이 측정에서 이용한 LCD에서의 리브 폭 $W1$ 및 슬릿 폭 $W2$ 는 약 $5\mu m$ 와 약 $20\mu m$ 사이의 범위에 있었고, 리브 피치 P 는 약 $25\mu m$ 와 약 $58\mu m$ 사이의 범위에 있다. 도 6에 도시한 측정 결과들은, $25^{\circ}C$ 에서 얻어졌다.
- [0070] 도 6로부터, 다음과 같은 것을 발견할 수 있다. 우선, 6종류(리브 폭 $W1$ 및 슬릿 폭 $W2$ 의 차이를 고려하면, 더 많은 종류들)의 셀 구성들에 관계없이, LC 영역 폭 $W3$ 과 극소 투과율과의 사이에 강한 상관 관계가 존재한다. 다음에, LC 영역 폭 $W3$ 을 감소시키므로써, 극소 투과율이 거의 단조롭게 증가하는, 즉 응답 특성이 개선된다.
- [0071] 도 6의 결과로부터, LC 영역 폭 $W3$ 을 약 $14\mu m$ 이하로 감소시키므로써 극소 투과율은 85% 이상으로 증가시킬 수 있고, 폭 $W3$ 을 약 $12\mu m$ 이하로 감소시키므로써 90% 이상까지도 증가시킬 수 있다는 것을 인식할 수 있다. 극소 투과율이 85% 이상인 경우, 도 20b에 도시한 다크 벨트(92b)는 다소 관찰되기 어렵고, 자연적으로, 극소 투과율이 90% 이상인 경우 더 관찰하기 어렵게 된다.
- [0072] 실제로 13인치 VGA LCD의 원형을 제작하고, 그 LCD의 응답 특성의 개선 효과에 대해 25명의 사람이 주관 평가를 하였다. 그 결과들을 도 7a 및 7b에 종래 LCD의 결과들과 함께 도시한다. 이 평가에 사용된 13인치 VGA LCD(본 발명의 LCD 및 종래의 LCD)는, 이후에 설명하는 도 14a 내지 14c에 도시된 결과를 나타내는 LCD와 동일하다. OS 구동 조건도 후술하는 조건과 동일하다. 이후, 극소 투과율을 85% 이상 또는 90% 이상으로 증가시키므로써 얻어지는 효과를 설명한다.
- [0073] 도 7a 및 7b에 도시한 그래프들에서, x축은, LCD의 표시면의 온도(이 온도는 "동작 온도"로 나타냄)를 나타내고, y축은 OS 구동을 행했을 때 주어지는 극소 투과율을 나타낸다. LCD의 동작 온도가 변하면, 액정 재료의 점도 등의 물성이 변화하여, LCD의 응답 특성이 변화하게 된다. 동작 온도가 낮을수록 응답 특성은 저하하고, 동작 온도가 높을수록 응답 특성은 개선된다. 이 측정에서, 동작 온도는 $5^{\circ}C$, $15^{\circ}C$, $25^{\circ}C$ 및 $40^{\circ}C$ 로 설정되었다. 표시 계조 레벨의 시프트가 작을수록, OS 구동에 의한 각 응답이 발생하기 쉽게 된다. 표시 계조 레벨이 0으로부터 32로 시프트하는 경우(32 계조 레벨의 배경에서 0 계조 레벨의 사각형을 이동시킨 경우)에 관찰되는 결과들을 도 7a에 도시하고, 표시 계조 레벨이 0으로부터 64로 시프트하는 경우(64 계조 레벨의 배경에서 0 계조 레벨의 사각형을 이동시킨 경우)에 관찰되는 결과를 도 7b에 도시한다. 도 7a 및 7b의 점들에 중첩하는 기호들($\circ$, $\triangle$, X)는 주관 평가의 결과를 나타내고 있다. 각 응답의 영향 하에서, 도 20b에 도시된 다크 벨트(92b)와 같은 다크 벨트가 관찰된다. 기호 $\circ$ 는 이러한 다크 벨트가 거의 모든 사람에게 시각적으로 관찰되기 어렵다는 것을 나타내며, 기호 $\triangle$ 는, 일부의 관찰자에게는 다크 벨트가 시각적으로 인식되나, 이로 인해 거의 피로감을 당하지 않는다는 것을 나타내고, 기호 X는 거의 모든 관찰자들이 다크 벨트를 시각적으로 인식했다는 것을 나타낸다.
- [0074] 도 7a 및 7b로부터 알 수 있듯이, 극소 투과율이 85% 이상인 경우, 주관 평가의 결과는 $\triangle$ 또는 $\circ$ 이고, 극소 투과율이 90% 이상인 경우 $\circ$ 이다. 종래의 LCD에서, 계조 레벨이 0에서 32로 시프트되는 경우(도 7a), 동작 온도가 $40^{\circ}C$ 인 경우에만 극소 투과율이 85% 이상에 도달한다. 일반적으로 사용되는 온도(상온)인 $25^{\circ}C$ 에서 극소 투과율이 단지 약 80%이면 X의 주관적 평가를 가진다. 대조적으로, 본 발명에 따른 LCD는, 0으로부터 32로 계조 레벨이 시프트되는 경우(도 7a), 동작 온도가 $5^{\circ}C$ 인 경우에도 극소 투과율은 85% 이상이고, 동작 온도가 25

℃ 이상에서는 극소 투과율은 90% 이상이다. 계조 레벨이 0에서 64로 시프트되는 경우(도 7b), 동작 온도가 5℃인 경우에도 90% 이상의 극소 투과율이 얻어질 수 있다.

- [0075] 상술한 바와 같이, LC 영역 폭 W3을 약 14 μ m 이하로 설정함으로써 극소 투과율이 85% 이상으로 될 수 있거나, 혹은, LC 영역 폭 W3을 약 12 μ m 이하로 설정함으로써 극소 투과율을 90% 이상으로 할 수 있다. 그러한 극소 투과율을 가질 경우, OS 구동을 행하여도 다크 벨트가 다소 또는 거의 인식되기 어려운, 동화상 표시 특성이 우수한 MVA형 LCD가 얻어진다.
- [0076] 현재 사용가능한 12 기종(3개사, 패널 사이즈: 15인치 내지 37인치)의 MVA형 LCD에서(도 1c에 도시된 MVA LCD를 포함함), LC 영역 폭 W3은 약 15 μ m과 약 27 μ m 사이의 범위에 있다(제1 배향 규제 수단의 폭 W1은 약 7 μ m과 약 15 μ m 사이의 범위에 있고, 제2 배향 규제 수단의 폭 W2는 약 7 μ m과 약 10 μ m사이의 범위에 있음). 상술한 결과들(예를 들면 도 6)에 따르면, 본 실시 형태와 같이 OS 구동을 행하면 이러한 LCD들에서 다크 벨트가 관찰될 것이다.
- [0077] 액정 영역 폭 W3을 작게함으로써 응답 특성이 개선되는 이유를 도 8 및 도 4를 참조하면서 설명한다.
- [0078] 도 8은 액정 영역 폭 W3과 제3 액정 영역 R3의 폭 사이의 관계를 나타내는 그래프이다. 도 4를 참조하여 상술한 바와 같이, 제3 액정 영역 R3은 리브(21)와 슬릿(22) 둘다로부터 떨어진 위치에 있는, 액정 영역(13A)의 부분이며, 따라서 응답 속도가 가장 느리다.
- [0079] 여기서, 제3 액정 영역 R3은 그 부분 R3의 폭을 정량적으로 나타내기 위해서, 다음과 같이 정의된다. 즉, 0 계조 레벨을 표시하고 있는 상태(흑 표시 상태)로부터 32 계조 레벨로 시프트되는 OS 전압(OSV32)을 인가하고 1 프레임 후의 투과율이, 흑 표시 상태의 투과율의 2배 이하인 액정 영역의 부분을 제3 액정 영역 R3로 정의한다. 액정 영역 폭 W3가 다른 LCD에 대하여, 도 4에서와 마찬가지로의 투과율 분포의 시간 변화를 측정하여, 상기의 정의에 따라 정해진 제3 액정 영역 R3의 폭을 각 LCD에 대해 구하였다. 그 결과가 도 8의 그래프에 플롯되어 있다. 도 8은 25℃ 및 5℃에서의 측정 결과를 나타내고 있다.
- [0080] 도 8에 나타내는 그래프는 동일한 기울기를 갖는 두개의 직선들을 포함하며, 이들은 제1 액정 영역 R1 및 제2 액정 영역 R2의 폭들이 액정 영역 폭 W3에 관계없이 일정함을 나타내고 있다. 따라서, R3 폭= 액정 영역 폭 W3 - R1 폭 - R2 폭의 관계가 성립한다. 제3 액정 영역 R3는 액정 영역(13A)의 응답 특성이 개선되면 실질적으로 더 이상 존재하지 않을 것이다. 그러나, 심지어 이 경우에서도, 도 8의 그래프(직선)으로부터, 제3 액정 영역 R3의 폭을 마이너스의 값으로서 구할 수 있다. 따라서 이 제3 액정 영역 R3의 폭은, 액정 영역(13A)의 응답 특성을 나타내는 파라미터로서 사용될 수 있다.
- [0081] 도 8로부터 알 수 있는 바와 같이, 25℃에서, 액정 영역 폭 W3가 약 12 μ m 이하인 경우 제3 액정 영역 R3의 폭은 영이 된다. 즉, 위에서 정의된 응답 속도가 느린 제3 액정 영역 R3가 실질적으로 없어진다. 이것은 도 6에 있어서 극소 투과율(bottom transmittance)이 90% 이상으로 주어지는 액정 영역 폭 W3에 대응하고 있어, 그들 사이의 좋은 상관성을 보여준다.
- [0082] 도 8에 도시한 5℃에서 얻어진 결과들에서는, 액정 영역 폭 W3가 약 8 μ m 이하로 되면, 제3 액정 영역 R3의 폭이 영이 된다. 따라서, 보다 우수한 응답 특성(동화상 표시 특성)을 얻기 위해서는, 액정 영역 폭 W3가 약 8 μ m 이하인 것이 바람직하다는 것을 안다.
- [0083] 도 9는 도 6의 그래프를 제3 액정 영역 R3의 폭에 대하여 재플롯한 그래프이다. 도 9로부터 알 수 있는 바와 같이, 제3 액정 영역 R3의 폭을 약 2 μ m 이하로 감소시킴으로써, 극소 투과율을 85% 이상으로 할 수가 있고, 또는 그 R3의 폭을 약 0 μ m 이하로 함으로써 극소 투과율을 90% 이상으로 할 수 있다.
- [0084] 상술한 바와 같이, 액정 영역 폭 W3을 감소시킴으로써, 응답 특성을 개선하고, 따라서 OS 구동을 행한 경우에 발생하는 각 응답(horn response)(도 5a 및 도 5b 참조)에 있어서의 극소 투과율을 소정의 투과율의 85% 이상으로 증가시킬 수 있다. 이러한 개선에 의해서, 각 응답에 기인하는 문제점은 거의 관찰되지 않으며, 그 결과 양호한 동화상 표시가 가능한 LCD가 제공된다.
- [0085] 2 μ m보다 작은 액정 영역 폭 W3을 갖는 LCD를 제조하는 것은 어렵다. 따라서, 액정 영역 폭 W3는 2 μ m 이상인 것이 바람직하고, 또한 마찬가지로의 이유때문에, 리브 폭 W1 및 슬릿 폭 W2는 4 μ m 이상인 것이 바람직하다.
- [0086] 본 발명의 LCD에 적용되는 OS 구동 방법은 특별히 한정되지 않고, 임의의 공지의 OS 구동 방법을 적절하게 채용할 수 있다. 예를 들면, OS 전압의 설정을 다음과 같이 할 수 있다. 상술한 바와 같이 소정의 투과율이 32 레벨마다(예를 들어, V0로부터 V32) 표시 계조 레벨을 전환할 때에 1 수직 주사 기간내로 되도록 OS 전압을 설정

하여, 32 레벨 미만의 계조 레벨의 시프트일 때에 인가되는 OS 전압은, 모든 32 계조 레벨의 시프트에 대응하여 정해진 OS 전압 값을 사용하는 보간(interpolation)에 의해 결정될 수 있다. 시프트 전후의 계조 레벨에 대응하여 OS 전압을 바꿀 수 있다. 한편, 상기 문헌 2에 기재된 바와 같이, 일부의 계조 레벨 사이의 시프트에 대해 OS 전압을 인가하지 않을 수도 있다.

[0087] 본 실시예에서는, 1 프레임 기간 후에 소정의 투과율에 도달하는 OS 전압의 값을 32 계조마다 구하여, 이 결정된 OS 전압의 값들을 사용하여 보간함으로써 각 32 레벨들 내의 계조 레벨들의 각각의 시프트에 대응하는 OS 전압의 크기를 구했다. 이렇게 얻어진 OS 전압을 이용하여, 액정 영역 폭 W3를 14 μ m 이하로 갖는 본 실시예의 MVA형 LCD를 구동하였다. 그 결과, 양호한 동화상 표시를 실현할 수 있었다.

[0088] 다음에, 본 실시예의 MVA형 LCD의 개구율 및 투과율에 대하여 설명한다. 도 2 및 도 3으로부터 알 수 있는 바와 같이, 액정 영역 폭 W3를 작게한다는 것은, 개구율((화소 면적 - 리브 면적 - 슬릿 면적)/ 화소 면적)을 낮추는 것을 의미하기 때문에, 표시 휘도를 저하시킨다. 따라서, 응답 특성을 개선하기 위해서, 배향 규제 수단의 간격(즉, 액정 영역의 폭 W3)을 일정하게 감소시키면, 개구율이 저하하게 된다. 이러한 문제점을 피하기 위해서, 예를 들면, 문헌 1(예를 들면 도 107 참조)에서는, 인접하는 배향 규제 수단들 사이의 간격을 한 화소 내의 일부의 영역에서 좁게 하고, 화소의 나머지 영역에서의 배향 규제 수단들 사이의 간격을 넓게 하는 것에 의해서, 개구율을 저하시키지 않고, 응답 특성을 개선하고 있다. 그러나, 상술한 이유 때문에, 문헌 1에 기재된 바와 같이, 배향 규제 수단들 사이의 간격으로서 좁은 영역과 넓은 영역을 가짐에 따라, 응답 속도가 크게 다른 영역들이 형성된다(특히, 응답 속도가 느린 영역의 면적이 커지게 됨). 이것은 각 응답의 문제점을 현저하게 만들 것이다.

[0089] 도 2 및 도 3에 도시한 본 발명의 실시예의 LCD의 기본적인 구성에 따르면, 제1 및 제2 배향 규제 수단들(21 및 22) 사이의 간격(즉, 띠 형상의 액정 영역(13A)의 폭 W3)이 상술한 범위 내에서 설정되기 때문에, 각 응답의 문제점의 발생을 억제할 수 있다. 또, 상술한 예에서는, 액정 영역(13A)의 폭이 1개의 화소 내에서 일정한 경우에 대해 설명했지만, 제조 프로세스에 관련된 원인들에 기인하여(예를 들면, 기관의 접합 공정에서의 정렬 오차), 일부 경우에 폭 W3가 다른 액정 영역들(13A)이 1개의 화소 내에 형성될 수 있다. 그러나, 이러한 경우에는, 각각의 액정 영역(13A)의 폭 W3가 상기 조건을 만족하는 한, 각 응답의 문제점의 발생을 억제할 수 있다.

[0090] 또한, 본 발명에 관하여 수행된 검토로부터, 본 실시예의 MVA형 LCD는, 액정 영역 폭 W3를 종래에 사용된 폭으로부터 좁게 했음에도 불구하고, 표시 휘도가 저하하지 않았다는 것이 분명해졌다. 이것은, 액정 영역 폭 W3를 종래의 폭보다 좁게 함으로써, 화소의 단위 면적당의 투과율(이하, "투과 효율"이라고 함)이 향상한다고 하는 예상하지 않았던 효과 덕분이다. 투과 효율은, 화소의 투과율을 계측하여, 계측된 값을 개구율로 나눔으로써 구해진다. 여기서, 투과 효율은 약 0과 1 사이의 값으로 표현된다.

[0091] 도 6을 참조하여 설명한 여러가지의 셀 파라미터들을 갖는 본 실시예의 LCD에 대하여 구해진 투과 효율의 결과를 도 10a 및 도 10b에 도시한다. 도 10a 및 도 10b는 각각 x축이 (액정 영역 폭 W3/슬릿 폭 W2)과 (슬릿 폭 W2/액정층의 두께 d)를 나타내는 그래프이다. 도 10c는 각각의 LCD의 개구율을 도시한다.

[0092] 도 10a로부터 알 수 있는 바와 같이, (액정 영역 폭 W3/슬릿 폭 W2)를 1.5 이하로 하는 경우에, 종래에 얻어진 값(약 0.7)보다도 오히려 투과 효율이 향상한다. 또한, 도 10b로부터 알 수 있는 바와 같이, (슬릿 폭 W2/액정층의 두께 d)가 약 3 이상인 경우에, 투과 효율은 약 0.7 이상의 높은 값으로 안정된다.

[0093] 액정 영역 폭 W3를 좁게 하면, 도 10a에 도시한 바와 같이 투과 효율이 향상하는 이유를 도 11을 참조하면서 설명한다. 도 11은, 액정 영역(13A)에서의 슬릿(22)의 근방에 위치한 액정 분자(13a)가 배향되는 방법을 개략적으로 나타내고 있다. 액정 영역(13A) 내의 액정 분자(13a) 중에서, 띠 형상의 액정 영역(13A)의 변(긴 변)(major side)(13X)의 근방에 위치한 분자들은 경사 전계(tilt electric field)의 영향을 받아, 긴 변(13X)에 수직인 면 내에서 기운다. 반면에, 긴 변(13X)과 교차하는 액정 영역(13A)의 변(짧은 변)(minor side)(13Y)의 근방에 위치한 액정 분자(13a)는 경사 전계의 영향 하에서, 긴 변(13X)의 근방의 액정 분자(13a)의 경사의 방향과는 다른 방향으로 기운다. 즉, 액정 영역(13A)의 짧은 변(13Y)의 근방에 위치한 액정 분자(13a)는, 슬릿(22)의 배향 규제력에 의해서 규정되는 소정의 배향 방향과 다른 방향으로 기울고, 액정 영역(13A)의 액정 분자(13a)의 배향을 호트러프리로도록 작용하게 된다. 액정 영역(13A)의 폭 W3를 좁게 함으로써(즉, (짧은 변의 길이/긴 변의 길이)의 값을 작게 함으로써), 액정 영역(13A)의 모든 액정 분자(13a) 중에서, 슬릿(22)의 배향 규제력의 영향을 받아 소정의 방향으로 기우는 액정 분자(13a)의 비율이 증가하게 되어, 투과 효율을 상승시키는 결과를 만든다. 따라서, 액정 영역 폭 W3를 좁게 함으로써, 액정 영역(13A) 내의 액정 분자(13a)의 배향을 안정화하는 효과가 얻어지고, 그 결과, 투과 효율이 향상한다.

- [0094] 다양한 방법의 검토로부터, 액정 영역 폭 W3를 좁게 함으로써 얻어진 배향 안정화 효과(투과 효율 향상의 효과)는, 액정층의 두께 d가 작을 때, 예를 들면 3 μ m 미만일 때에 현저하게 나타나는 것을 알았다. 그 이유는 이하와 같다. 액정층의 두께 d가 작아짐에 따라, 슬릿(22)으로부터의 경사 전계의 작용은 더욱 강해진다. 그러나, 동시에, 액정층은 화소 전극(12)의 주변에 설치되는 게이트 버스 라인과 소스 버스 라인으로부터의 전계의 영향이나, 혹은 인접한 화소 전극들로부터의 전계에 의해 더욱 영향을 받게 된다. 이들의 전계는 액정 영역(13A) 내의 액정 분자(13a)의 배향을 흐트러뜨리도록 작용한다. 따라서, 액정 분자(13a)의 배향이 흐트러지게 되는 경향이 있는 액정층의 두께 d가 작은 경우에, 상술한 배향 안정화의 효과가 현저하게 나타난다고 할 수 있다.
- [0095] 본 실시예에서 예시된 LCD는, 도 2에 도시한 바와 같이, 게이트 버스 라인과 소스 버스 라인을 피복하는 비교적 두꺼운 층간 절연막(52)을 포함하며, 이 층간 절연막(52) 상에 화소 전극(12)이 형성되어 있다. 도 12a 및 도 12b를 참조하여, 액정 분자(13a)의 배향에 대한 층간 절연막(52)의 영향을 설명한다.
- [0096] 도 12a에 도시한 바와 같이, 본 실시예의 LCD의 층간 절연막(52)은 비교적 두껍다(예를 들면, 두께는 약 1.5 μ m와 약 3.5 μ m 사이의 범위에 있다). 따라서, 화소 전극(12)과, 게이트 버스 라인이나 소스 버스 라인(51)이 그 사이에 층간 절연막(52)을 개재하여 서로 중첩되더라도, 이들 사이에 형성되는 캐패시턴스는 너무 작아서, 표시 품질에 영향을 주지 않는다. 또한, 인접하는 화소 전극들(12) 사이에 존재하는 액정 분자(13a)의 배향은, 도 12a에서 전기력선으로 개략적으로 도시한 바와 같이, 대향 전극(11)과 화소 전극(12)의 사이에 생성되는 경사 전계에 의해 대부분 영향을 받으며, 소스 버스 라인(51)의 영향은 거의 받지 않는다.
- [0097] 반면에, 비교적 얇은 층간 절연막(52')(예를 들면, 수백 nm의 두께를 갖는 SiO₂막)이 형성되어 있는 경우, 예를 들면 소스 버스 라인(51)과 화소 전극(12)이 그 사이에 층간 절연막(52')을 개재하여 서로 중첩되면, 비교적 큰 캐패시턴스가 형성되어, 표시 품질의 저하를 야기시킨다. 이러한 문제점을 방지하기 위해서, 도 12b에 도시한 바와 같이, 화소 전극(12)과 소스 버스 라인(51)의 사이의 중첩을 피하도록 구성이 이루어진다. 이 구성에 있어서, 인접하는 화소 전극들(12) 사이에 존재하는 액정 분자(13a)는, 도 12b에서 전기력선으로 도시한 바와 같이, 화소 전극(12)과 소스 버스 라인(51)의 사이에 생성되는 전계에 의해 크게 영향을 받아, 화소 전극(12)의 단부에 위치한 액정 분자(13a)의 배향이 흐트러지게 된다.
- [0098] 도 12a와 도 12b와의 비교로부터 분명한 바와 같이, 예시한 본 실시예의 LCD에서와 같이 비교적 두꺼운 층간 절연막(52)을 제공함으로써, 액정 분자(13a)가 게이트 버스 라인/소스 버스 라인으로부터의 전계에 의해 실질적으로 영향을 받지 않고, 따라서 배향 규제 수단에 의해서 액정 분자(13a)를 원하는 방향으로 양호하게 배향시킬 수 있다. 또한, 이와 같이 비교적 두꺼운 층간 절연막(52)을 설치하는 것에 의해서, 버스 라인으로부터의 전계의 영향이 최소화되기 때문에, 액정층의 두께를 작게 함으로써 얻어지는 배향 안정화 효과가 현저히 발휘된다.
- [0099] 상술한 실시예에서는, 제1 및 제2 배향 규제 수단의 조합으로서, 리브(21)와 슬릿(22)의 조합을 사용했다. 또한 리브-리브의 조합 및 슬릿-슬릿의 조합에 있어서도 실질적으로 마찬가지로의 효과를 얻을 수 있다. 대안으로, 슬릿(22)의 배향 규제력을 강화하기 위하여, 슬릿(22)이 형성된 전극과는 다른 전위를 갖는 전극(예를 들면, 화소 전극에 슬릿이 형성되어 있는 경우에는 스토리지 캐패시터 전극)을 슬릿(22)의 하부측(액정층(13)과 반대측)에 배치해도 된다.
- [0100] 응답 특성의 관점에서는, 액정층(13)의 두께 d는 작은 것이 바람직하다(예를 들면 도 5a 및 도 5b 참조). 상술한 구성을 갖는 LCD에서 액정층(13)의 두께 d를 3 μ m 미만으로 설정함으로써, 더욱 고화질인 동화상 표시가 가능한 MVA형 LCD를 얻을 수 있다.
- [0101] 도 13a 및 도 13b를 참조하여, 액정층(13)의 두께 d를 작게 함으로써 응답 특성이 개선되는 이유를 설명한다.
- [0102] 도 13a의 그래프에서, x-축은 액정 영역(13A)의 폭 W3과 액정층(13)의 두께 d의 곱을 나타내고, y-축은 투과율의 복귀 시간(turnaround time)을 나타낸다. 여기서 사용된 "투과율의 복귀 시간"의 정의를 도 13b를 참조하면서 설명한다. 상술한 바와 같이, OS 구동에 있어서, 투과율은 도 13b에 개략적으로 도시한 바와 같이 시간에 따라 변화한다. 즉, OS 전압을 인가(0 ms 시점)함으로써, 1 프레임 후(16.7 ms 시점)에 투과율이 소정의 값에 도달하고, 그 다음에 투과율은 극소값으로 감소한다. 그 후에, 투과율은 소정의 게조 전압에 대응하는 값에 가깝게 서서히 증가한다. 이러한 투과율 변화에 있어서, 최초로 소정의 투과율에 도달한 시점(16.7 ms)으로부터, 극소값을 지나서 소정의 투과율의 99%까지 투과율이 도달하는 시점까지의 시간 길이를 "복귀 시간"이라고 한다.

여기서 예시된 결과는 표시 계조를 0 으로부터 32로 시프트하는 경우에 얻어진 결과를 나타내고 있다.

- [0103] 도 13a로부터 알 수 있듯이, ($d \times W3$)가 작아질수록, 투과율 복귀 시간이 짧아져서, 더욱 우수한 응답 특성을 나타낸다. 액정 영역 폭 $W3$ 은 상술한 바와 같이 $14\mu\text{m}$ 이하로 설정하는 것이 바람직하다. 이 경우에, 액정층의 두께 d 를 $3\mu\text{m}$ 보다 작게 설정하면, 투과율 복귀 시간이 약 100 ms 이하로 될 것이다.
- [0104] 상술한 바와 같이, 액정 영역의 폭 $W3$ 를 $14\mu\text{m}$ 이하로 하고, 액정층의 두께 d 를 $3\mu\text{m}$ 미만으로 설정함으로써, 각 응답에 관련된 문제점의 발생을 억제할 수 있으며, 또한 응답 특성을 개선할 수 있다.
- [0105] 실제로 13인치 VGA LCD의 건본이 상술한 바와 같이 제조되어, 그것의 동화상 표시 성능을 평가하였다. 그 평가 결과는 다음과 같다. 셀 파라미터로서, 이 경우에는 액정 영역 폭 $W3$ 을 $10.7\mu\text{m}$ 로 설정한 것을 제외하고는, 도 4에 도시한 LCD(100)에 대하여 예시한 값과 거의 동일한 값들이 사용되었다. 또한, 비교를 위하여, 액정층의 두께 d 는 $3.4\mu\text{m}$, 액정 영역 폭 $W3$ 은 $15.4\mu\text{m}$ 인 종래의 LCD의 특성도 평가되었다.
- [0106] 도 14a 내지 도 14c는 본 발명의 LCD와 종래의 LCD에 대하여, 화소 부분의 전체 투과율의 시간에 따른 변화의 평가의 결과를 보여준다. 특히, 도 14a 내지 도 14c는 계조 표시가 0 에서부터 32까지(도 14a), 0 에서부터 64까지(도 14b), 0 에서부터 96 까지(도 14c) 시프트되는 경우에 관찰되는 각 응답 특성을 나타내고 있다. 본 발명의 LCD 및 종래의 LCD 양자에 대해 오버슈트 구동을 행하고, 동작 온도가 5°C 인 경우에 대한 결과를 나타내고 있음을 유의한다.
- [0107] 도 14a 내지 도 14c로부터 알 수 있는 바와 같이, 본 발명의 LCD에 있어서는 응답 특성이 개선되어 있기 때문에, 극소 투과율의 값이 위의 경우들 중 어느 경우에서도 종래의 LCD보다도 높고, 소정의 계조 레벨에 대응하는 투과율의 80% 이상을 달성하고 있다. 또한, 상술한 방식으로 수행된 주관적인 평가의 결과로서, 종래의 LCD에 대해 OS 구동을 행하는 경우 다크 벨트(dark belt)가 관찰되는 것에 대하여, 본 발명의 LCD에 대하여 OS 구동을 행한 경우에는 다크 벨트는 거의 확인할 수 없었다.
- [0108] 이하에서는, 표 1부터 표 6을 참조하면서, 본 발명의 LCD와 종래의 LCD에 대하여, OS 구동의 구체적인 조건과 응답 특성을 설명한다. 표 1부터 표 6은, 5°C 에서 얻어진 결과를 나타내고 있다.
- [0109] 표 1부터 표 6의 각각에 있어서, 좌측단부(start)의 값은 초기 상태의 표시 계조 레벨을 나타내고, 상측행(end)의 값들은 재기입 후의 표시 계조 레벨을 나타내고 있다. 여기서는, 초기 상태의 표시 계조 레벨이 0인 경우를 예시한다.
- [0110] OS 전압값(여기서는, 대응하는 표시 계조 레벨로서 나타내어짐)은, 본 발명의 LCD 에 대해서는 표 1에, 종래의 LCD에 대해서는 표 4에 도시된 것과 같이 설정되었다. 예를 들면, 표 1에 도시한 바와 같이, 0 부터 32까지의 계조 레벨에 표시를 시프트하는 때는, OS 전압으로서 94 계조 레벨에 대응하는 전압값을 인가했다. 표 1 및 표 4에 나타나고 있지 않는 계조 레벨에 대해서는, 표 1 및 표 4에서 설정된 관계에 기초하여 도 15에 도시된 그래프를 작성하여, 보간에 의해 대응하는 OS 계조를 구했다.
- [0111] 표 2 및 표 3은 본 발명의 LCD에 대해서, 각각 OS 구동이 행해지지 않은 경우 및 OS 구동이 행해진 경우에 요구되는 응답 시간들을 나타낸다. 마찬가지로, 표 5 및 표 6은 종래의 LCD에 대해서, 각각 OS 구동이 행해지지 않은 경우 및 OS 구동이 행해진 경우에 요구되는 응답 시간들을 나타낸다. 이 측정에 사용된 응답 시간은, 각각의 계조 레벨의 시프트에 있어서의 소정의 투과율의 변화가 0% 부터 100%까지의 경우에, 투과율이 10%로부터 90%까지 변화하는 것에 필요한 시간(단위: msec)를 나타내고 있다.
- [0112] 표 1 및 표 4에 도시한 바와 같이, 32 계조 레벨마다, 1 프레임 기간 내에 소정의 계조 레벨에 도달하도록 OS 전압을 설정했다. 예를 들면, 본 발명의 LCD에 대해서 표 1에 나타난 바와 같이, 0 으로부터 32까지의 계조 레벨의 시프트를 위한 OS 전압(OSV32)을 V94(94 계조 레벨에 대응하는 전압)으로 설정했다. 이것은 통상의 구동에 인가되어지는 V32 대신에 V94를 인가했음을 나타낸다. 종래의 LCD에 대해서는, 표 4에 나타난 바와 같이, 0 으로부터 32까지의 계조 레벨의 시프트를 위한 OS 전압(OSV32)을 V156(156 계조 레벨에 대응하는 전압)으로 설정했다. 종래의 LCD에서 OS 전압값이 높은 이유는, 표 2와 표 5 사이의 비교로부터 분명한 바와 같이, 본 발명의 LCD 쪽이 응답 특성이 더욱 우수하기(응답 시간이 짧음) 때문이다. 또한, 이 표들로부터도, 상술한 구성에 의해서 응답 특성이 개선되는 것이 증명된다.
- [0113] 표 2에 나타난 응답 시간으로부터 알 수 있듯이, 본 발명의 LCD에서는 OS 구동을 행하지 않는 경우에 낮은 계조 레벨을 표시할 때의 응답 시간이 1 프레임 기간(16.7 msec)보다 길어지는 경향이 있다. 그러나, OS 구동을 행하면, 표 3에 나타난 바와 같이, 응답 시간은 모든 계조 레벨에 있어서 1 프레임 기간보다 짧게 할 수 있다.

또한, 상술한 바와 같이 각 응답의 문제도 발생하지 않는다. 이와는 다르게, 종래의 LCD에 대해 OS 구동을 행하면, 표 6에 나타난 바와 같이 응답 시간은 대폭 개선되지만, 일부 경우에는 여전히 1 프레임 기간보다 길어지는 경우가 있고, 또한 상술한 바와 같이 각 응답의 문제도 발생한다.

표 1

OS 양	end								
	0	32	64	96	128	160	192	224	255
0	0	94	136	179	198	212	228	248	255

[0114]

표 2

(OS 없음, 10-90%)	end								
	0	32	64	96	128	160	192	224	255
0		99.5	69.6	57.5	43.5	34.8	27.1	16.6	15.5

[0115]

표 3

(OS 있음, 10-90%)	end								
	0	32	64	96	128	160	192	224	255
0		11.5	10.3	10.6	10.2	10.3	10.0	8.3	15.5

[0116]

표 4

OS 양	end								
	0	32	64	96	128	160	192	224	255
0	0	156	199	226	240	255	255	255	255

[0117]

표 5

(OS 없음, 10-90%)	end								
	0	32	64	96	128	160	192	224	255
0		212.7	43.6	94.9	69.3	48.7	35.4	26.1	28.1

[0118]

표 6

(OS 있음, 10~90%)				end					
	0	32	64	96	128	160	192	224	255
0		11.6	9.4	9.0	9.4	14.5	29.2	33.8	28.1

[0119]

[0120]

상술한 바와 같이, 본 발명의 LCD는, OS 구동을 적용함으로써, 우수한 동화상 표시 특성을 보여준다. 따라서, 텔레비전 방송을 수신하는 회로를 더 설치하는 것에 의해서, LCD를 고화질의 동화상 표시가 가능한 LCD 텔레비전으로서 적절히 이용할 수 있다. OS 구동을 실현하기 위해서는, 공지의 방법을 넓게 적용할 수 있다. 소정의 계조 레벨에 대응하기 위해 미리 정해진 계조 전압보다도 높은 OS 전압(또는 계조 전압을 인가할 수도 있음)을 인가하기 위해 채택된 구동 회로가 더 제공될 수 있다. 혹은 OS 구동을 소프트웨어에 의해 실행할 수도 있다.

[0121]

상기 실시예에서, OS 구동을 적용한 경우에 대해 본 발명을 설명하였다. 또한 OS 구동을 이용하지 않는 경우라도, 마찬가지로의 방법으로 전압이 인가되는 경우(예를 들면, V0→V94→V32의 순으로 표시 신호 전압이 인가되는 경우)가 있다. 이러한 경우에도, 본 발명의 효과를 얻을 수 있다.

[0122]

본 발명은 상술한 MVA형 LCD 뿐만 아니라, 액정층의 배향이 평면형(2차원) 배향막에 의해서가 아닌 선형(1차원) 배향 규제 수단(슬릿과 리브)에 의해 분할되는, 즉 액정 분자들의 배향 상태 및 응답 속도가 배향 규제 수단으로부터의 거리에 따라 변하는 배향 분할 수직 배향형 LCD에도 적용할 수 있다. 예를 들면, 본 발명은 도 16에 도시된 CPA(continuous pinwheel alignment)형 LCD에도 적용할 수 있다.

[0123]

도 16에 도시한 화소(200a)를 갖는 CPA형 LCD에 있어서, 액정층을 배향은, 화소 전극(32)(슬리드부: 실제로도 전층이 존재하는 부분), 화소 전극(32)을 통해 형성된 개구부(42), 사이에 수직 배향형 액정층을 개재하여 화소 전극(32)에 대향하는 대향 전극(도시되지 않음)에 설치된 리브(돌기)(41)에 의해 분할되고 있다. CPA형 LCD에서는, 수직 배향형 액정층은 각각의 리브(41)를 중심으로 연속적으로 변화하는 배향 방향들이 주어지도록 분할되고 있다. 리브(41)는 제1 배향 규제 수단에 대응하고, 개구부(42)는 제2 배향 규제 수단에 대응한다. 화소 전극(32)의 외연은 개구부(42)에서 행하는 것과 같이 경사 전계를 발생시키는 형상을 갖는다.

[0124]

상술한 CPA형 LCD 에서는, 도 16에 도시한 바와 같이, 리브(41)의 폭이 제1 배향 규제 수단의 폭 W1에 대응하고, 개구부(42)의 폭이 제2 배향 규제 수단의 폭 W2에 대응하며, 리브(41)와 개구부(42) 사이의 화소 전극(32)상의 영역은 폭 W3를 갖는 액정 영역으로 규정된다. 상술한 실시예에서 설명된 조건들을 만족하도록 이 폭들을 설정함으로써, 상술한 MVA형 LCD에 의해 얻은 것과 실질적으로 동일한 효과를 얻을 수 있다. 또, 배향 규제 수단(리브 및 개구부)의 형상 및 폭이 방향에 따라 다른 CPA형 LCD에서는, 액정 영역의 폭 W3가 최대가 되는 방향에서 상기 조건들을 만족하도록 설정을 행할 수 있음을 유의한다.

[0125]

상기의 예에서는, MVA형 LCD 및 CPA형 LCD의 어느 경우든, 제1 배향 규제 수단(예를 들면, 리브) 및 제2 배향 규제 수단(예를 들면, 슬릿) 모두는, 이 수단들에 의해 규정된 액정 영역과 접촉하는 변이 위에서 보았을 때(표시면에 수직한 방향에서) 직선 또는 곡선이다. 이 변들의 형상은 이들에 한정되지 않는다.

[0126]

예를 들면, 도 17에 도시하는 MVA형 LCD와 같이, 위에서 보았을 때 빗형을 갖는 배향 규제 수단을 이용할 수 있다. 도 17에 도시한 화소(300a)를 갖는 MVA형 LCD에서, 액정층의 배향은, 화소 전극(72), 화소 전극(72)을 통해 형성된 개구부(62), 사이에 수직 배향형 액정층을 개재하여 화소 전극(72)에 대향하는 대향 전극(도시되지 않음)에 설치된 리브(돌기)(61)에 의해 분할되고 있다. 리브(61)는 상술한 실시예의 MVA형 LCD에서와 같이 일정한 폭 W1을 갖는 띠 형상을 갖는다. 각각의 개구부(62)는, 띠 형상의 트렁크부(62a), 및 트렁크부(62a)의 연장 방향에 직교하는 방향으로 연장되는 브랜치부(62b)를 갖고 있다. 띠 형상의 리브(61)와 띠 형상의 트렁크부(62a)는 서로 평행하게 배치되어 있고, 그 사이에 폭 W3를 갖는 액정 영역을 규정한다. 개구부(62)의 브랜치부(62b)는 액정 영역의 폭 방향으로 연장되어 있고, 따라서 각각의 개구부(62)는 위에서 보았을 때 전체적으로 빗 형상을 갖고 있다. 일본 특허출원 공개2002-107730호 공보에 기재된 바와 같이, 빗형의 개구부(62)에 의해서, 경사 전계에 노출되는 액정 분자의 비율이 증가하기 때문에, 응답 특성을 개선할 수 있다. 그러나, 액정 분자의 응답 속도의 분포는, 리브(61)와 개구부(62) 사이의 거리에 의해 고유하게 영향을 받기 때문에, 개구부(62)

의 브랜치부(62b)의 존재와는 관계 없이, 상술한 응답 속도가 느린 제3 액정 영역이 개구부(62)와 개구부(62)의 트렁크부(62a) 사이에 형성된다.

[0127] 따라서, 화소(300a)를 갖는 MVA형 LCD 에서도, 폭들 W1, W2 및 W3을 상술한 실시예의 LCD에서와 같이 설정함으로써, 상술한 효과를 얻을 수 있다. 이것은 도 16에 도시한 CPA형 LCD에 대해서도 마찬가지다.

[0128] OS 구동 방법을 적용한 경우에 우수한 동화상 표시 성능을 나타내는 배향 분할 수직 배향형 LCD의 구성(특히, 액정 영역 폭 W3)에 대한 상기 설명에 있어서는, 흑 전압의 영향에 대해서는 언급하지 않았다. 예를 들면, 도 6의, 액정 영역 폭 W3에 대한 극소 투과율의 의존성을 나타내는 그래프는, 전형적인 예로서 흑 전압을 실제적으로 1.2 V로 설정한 것이다.

[0129] 여기서, 도 18 및 도 19를 참조하여, 극소 투과율의 액정 영역 폭 W3에 대한 의존성에 따른 흑 전압의 영향을 설명한다. 이 경우에 이용한 LCD의 셀 파라미터들은 표 7에 도시한 것과 같다. 도 18 및 도 19의 측정 결과는 25℃(패널 표면 온도)에서 얻어진 것임을 유의한다. 백 전압은 모든 LCD에서 7.6 V로 했다. 도 18은 0 부터 32까지의 계조 레벨의 표시를 시프트할 때의 OS 전압 인가 후에 관찰된 극소 투과율을, 32 계조 레벨의 투과율을 100%로 하여 백분율로 나타내고 있다. 도 19는 0 부터 64 까지의 계조 레벨의 표시를 시프트할 때에 OS 전압의 인가 후에 관찰된 극소 투과율을, 64 계조 레벨의 투과율을 100%로 하여 백분율로 나타내고 있다. 임의의 LCD의 액정층에 대한 액정 재료로서, 회전 점도 γ 1이 약 133 mPa·s이고 흐름 점성도 η 가 약 19 mPa·s를 가지며, 액정층의 리타레이션(두께 $d \times$ 복굴절율 Δn)이 약 300 nm 로 주어지는 액정 재료를 선택했다.

표 7

액정 영역 폭 W3 (μm)	리브 피치 P (μm)	리브 폭 W1 (μm)	슬릿 폭 W2 (μm)	리브 높이 (μm)	액정층 두께 d (μm)
20	58	8	10	0.7	2.8
17	52	8	10	0.7	2.9
14	46	8	10	0.7	2.8
11	40	8	10	0.7	2.8
8	34	8	10	0.7	2.9

[0130]

[0131] 도 18 및 도 19로부터 알 수 있듯이, 흑 전압이 높아질수록, 모든 액정 영역 폭 W3에 대하여 극소 투과율이 높아진다. 따라서, 동화상 표시 성능을 개선하기 위해서, 흑 전압을 높게 설정하는 것이 바람직하다. 이러한 경향의 이유는, 흑 전압이 높을수록, 경사 전계에 의해 생성되는 배향 규제력이 더욱 강해져서, 이것이 액정 분자의 경사각을 키지기 하기 때문이다. 이것으로부터 용이하게 알 수 있듯이, 투과율은 흑 전압을 높게함에 따라 높아지게 된다. 따라서, 이러한 점으로부터, 높은 콘트라스트비를 얻기 위해서는, 흑 전압은 낮은 쪽이 바람직한 것으로 된다. 액정 영역 폭 W3이 11μm인 LCD에서, 흑 전압이 0V, 0.5V, 1.0V 및 1.6V 일 때의 콘트라스트비는 이 순서대로 657, 613, 573 및 539였다.

[0132] 도 18에서, 액정 영역 폭 W3을 14μm 이하로 설정함으로써, 흑 전압이 0V인 경우에도, 80% 이상의 극소 투과율을 확보할 수가 있다. 마찬가지로, 도 19에서는, 85%를 넘는 극소 투과율을 확보할 수 있다. 또한, 액정 영역 폭 W3을 12μm 이하로 설정함으로써, 도 18에서는 약 85% 이상의 극소 투과율을 확보할 수 있으며, 도 19에서는 90% 이상의 극소 투과율을 확보할 수 있다.

[0133] 이상과 같이, 본 발명의 실시예에서는, 우수한 동화상 표시 성능을 나타내는 구조를 제공하며, 흑 전압을 종래보다도 낮게 설정하는 경우에도 종래의 것과 동일하거나 더 높은 동화상 표시 성능을 얻을 수 있다. 즉, 동화상 표시 성능을 희생하는 일 없이, 콘트라스트비를 향상하는 것도 가능하게 된다. 동화상 표시 성능 및 콘트라스트비는 LCD의 용도에 따라 요구되는 레벨이 다르기 때문에, 적절하게 최적화될 수 있다.

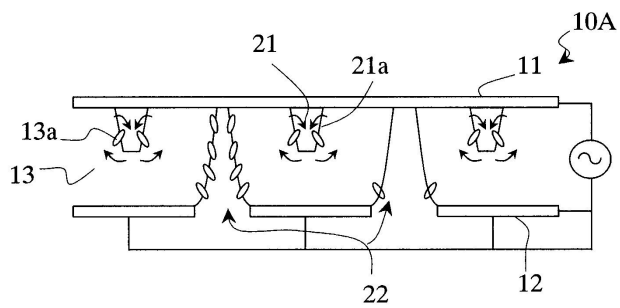
부호의 설명

[0134] 100: LCD

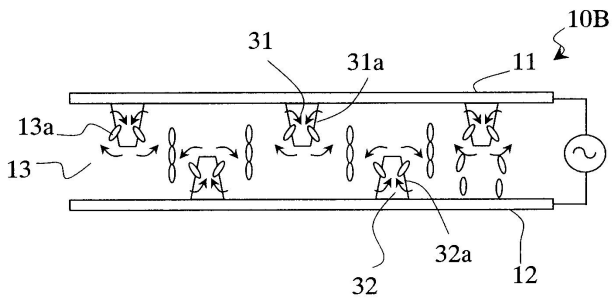
- 10a, 10b: 기판
- 11: 대향 전극
- 12: 화소 전극
- 13 액정층
- 21: 리브
- 22: 슬릿
- 52: 층간 절연막

도면

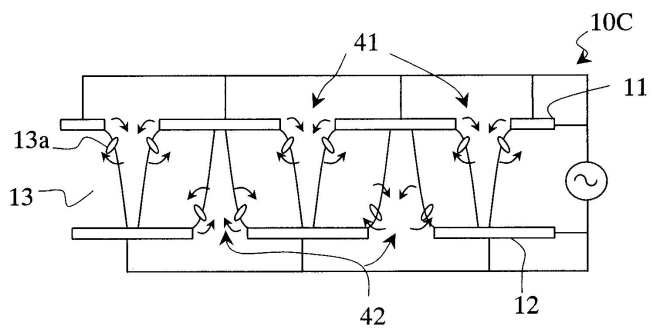
도면1a



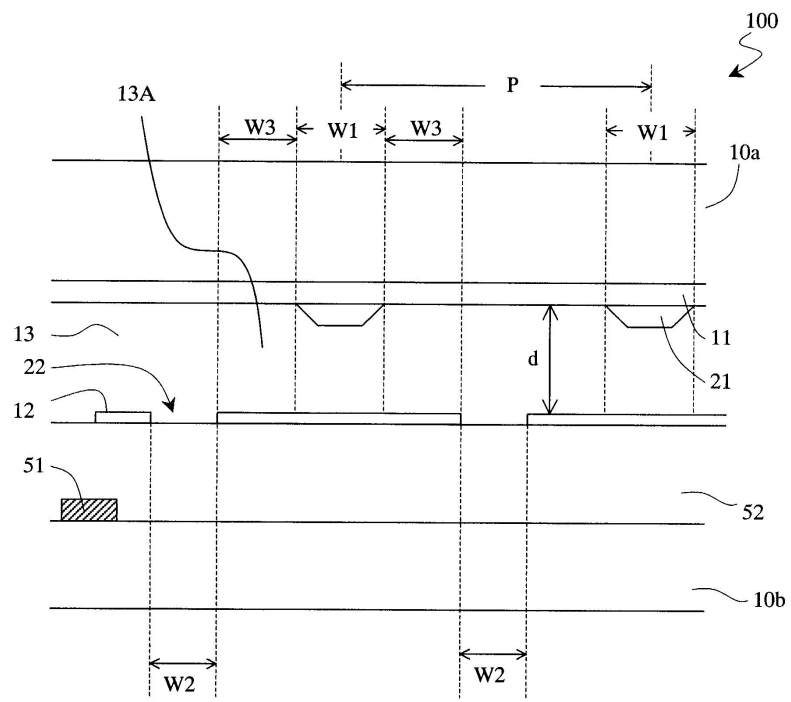
도면1b



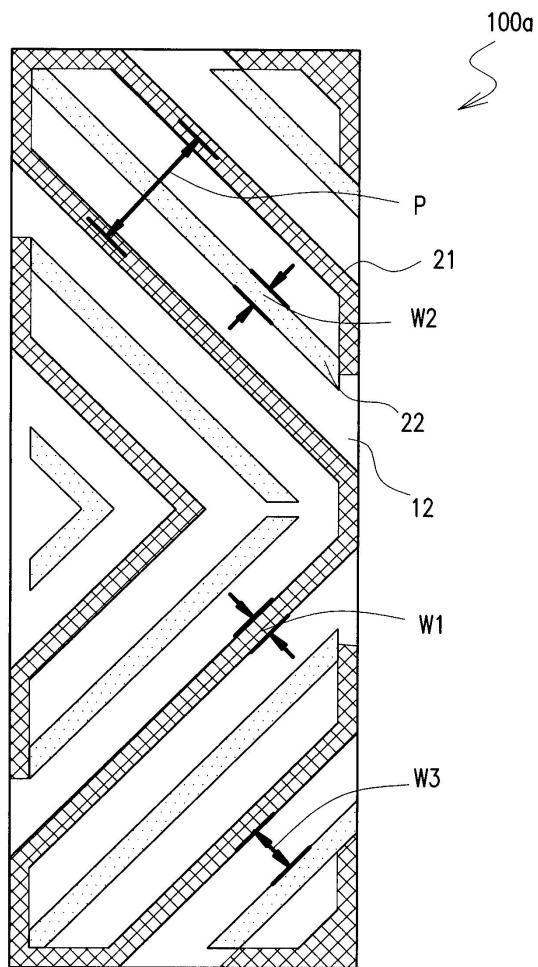
도면1c



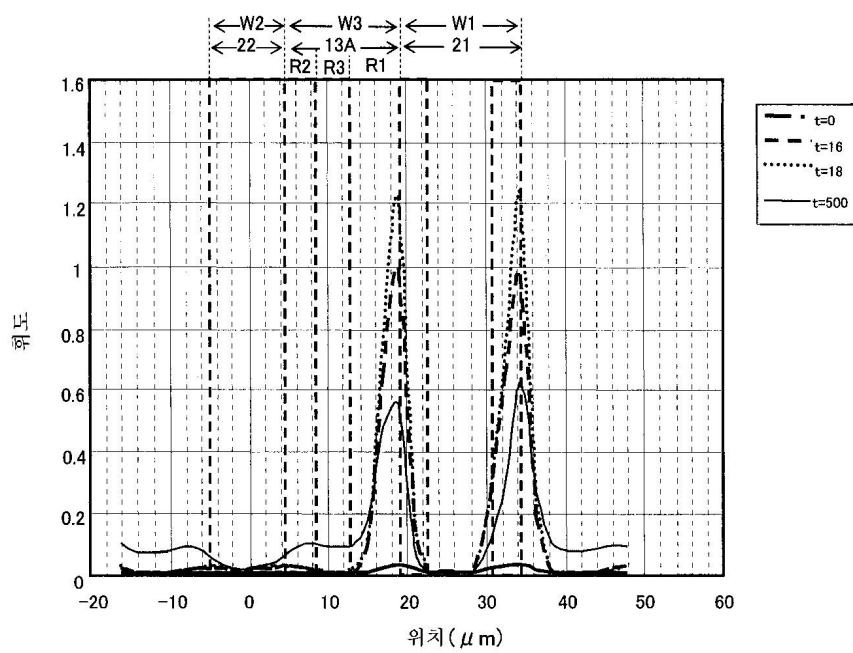
도면2



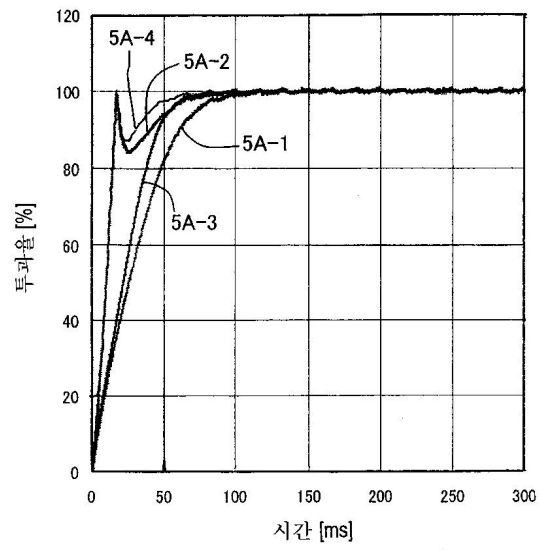
도면3



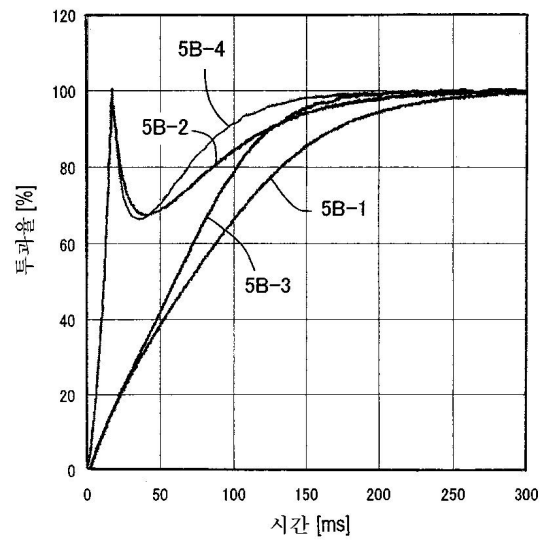
도면4



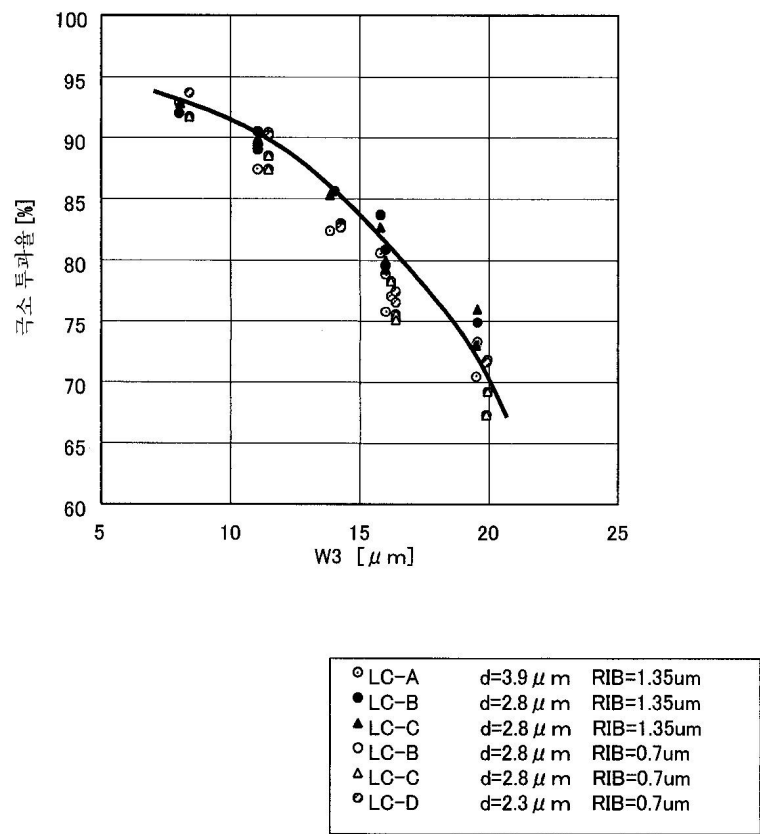
도면5a



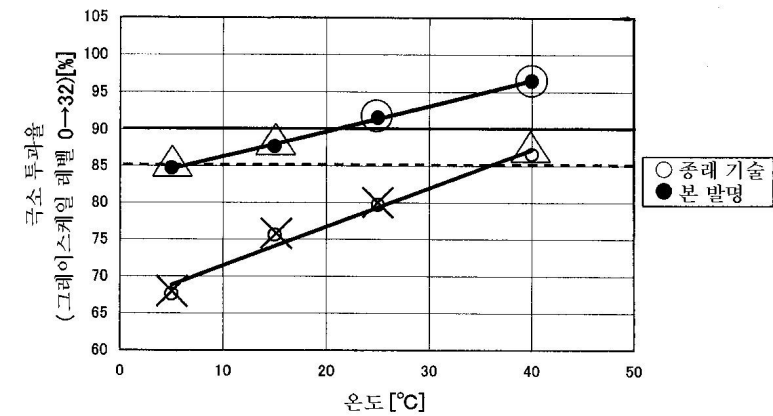
도면5b



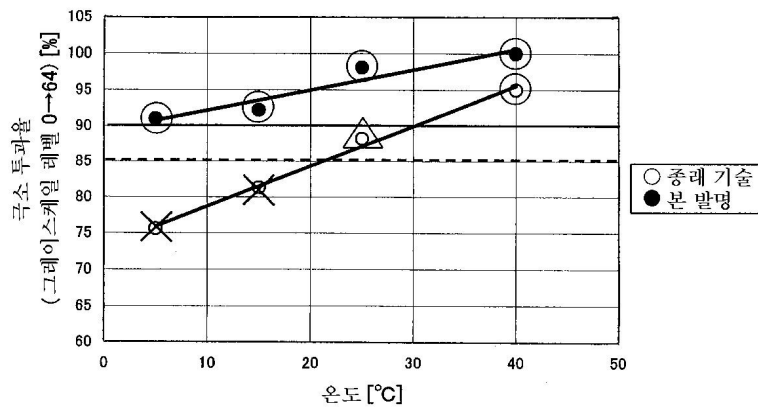
도면6



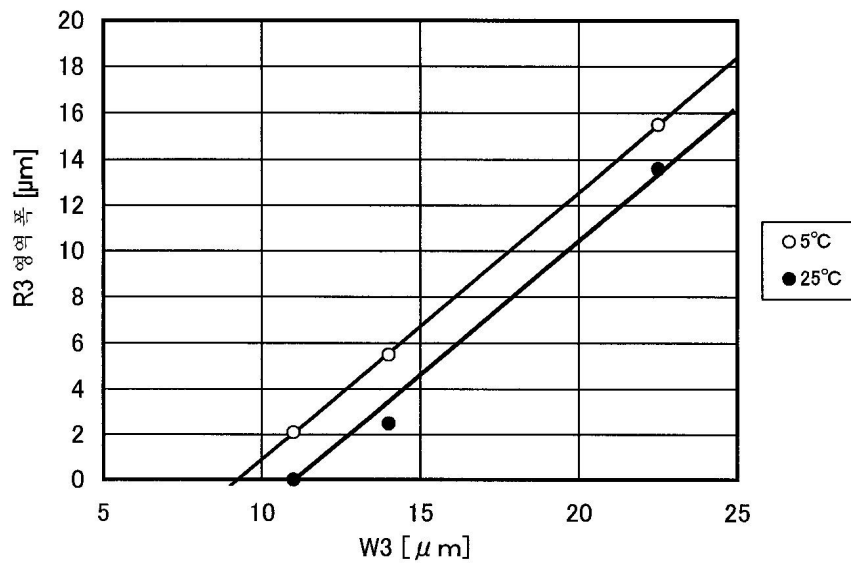
도면7a



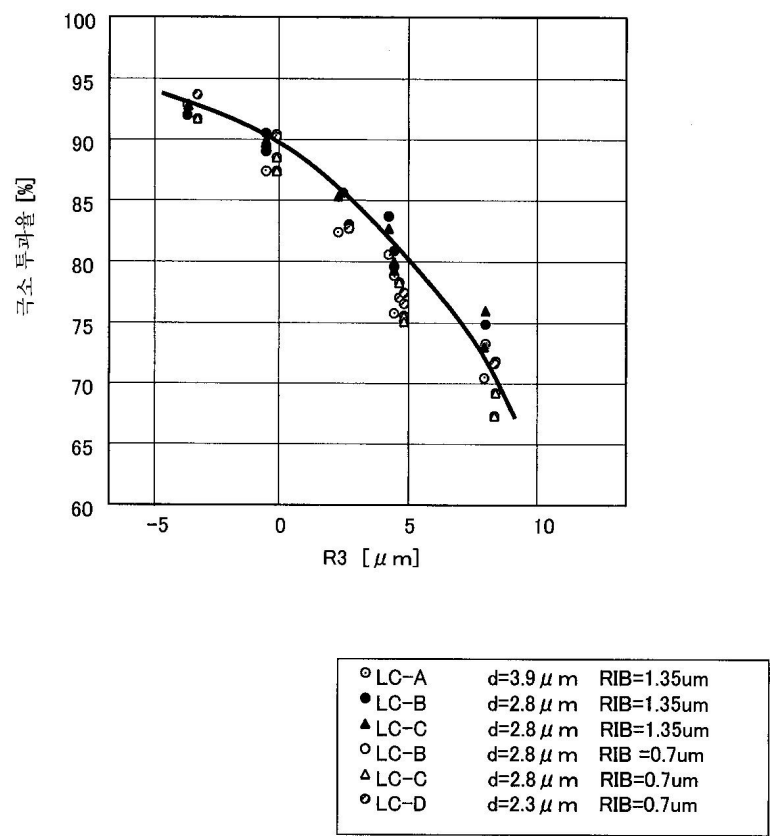
도면7b



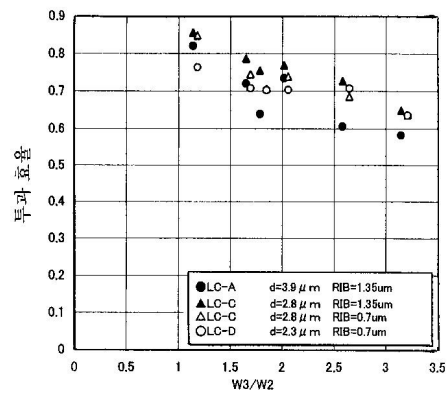
도면8



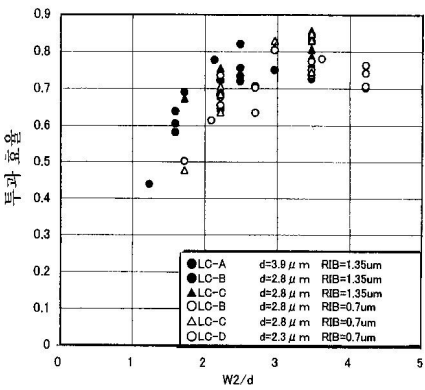
도면9



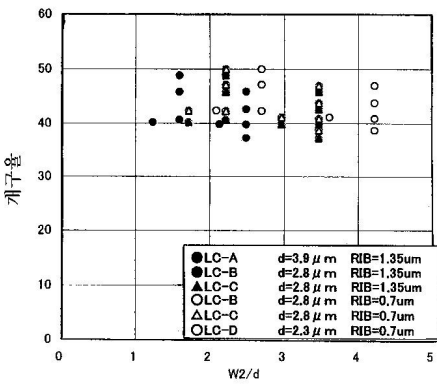
도면10a



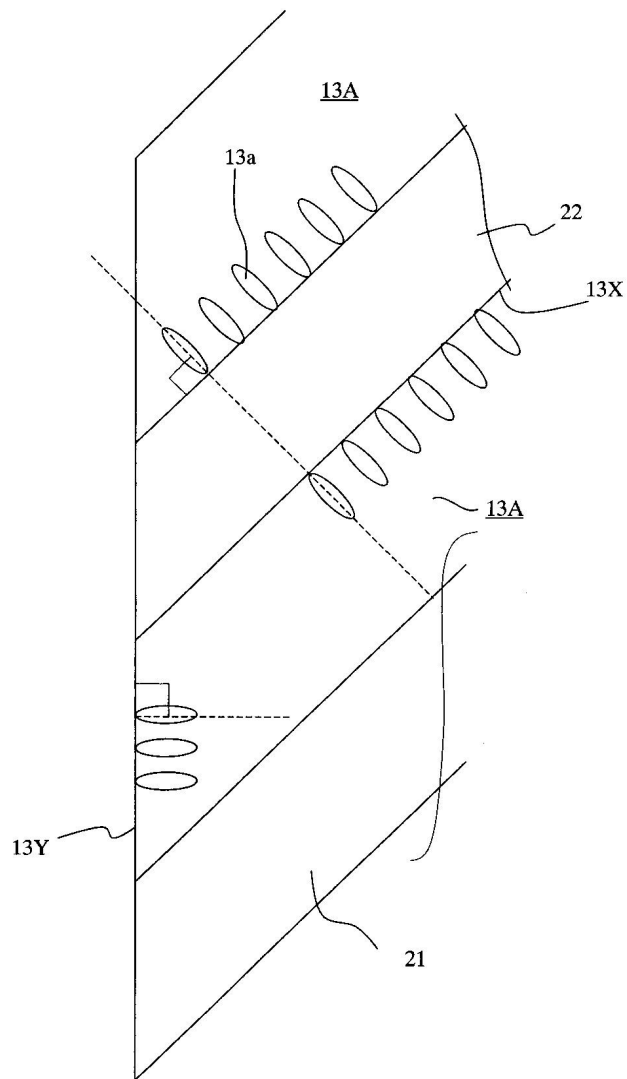
도면10b



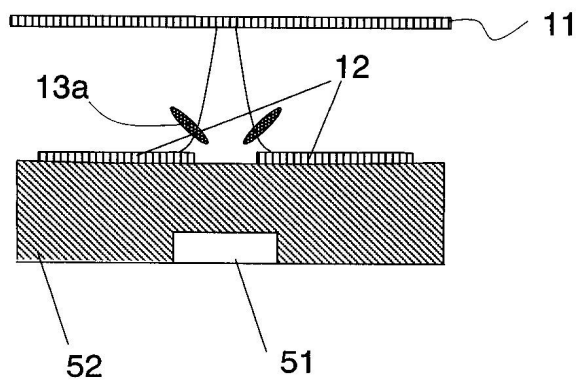
도면10c



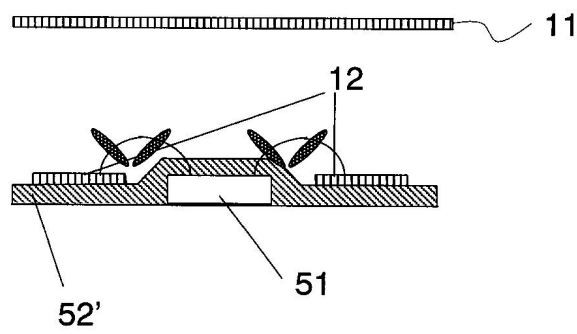
도면11



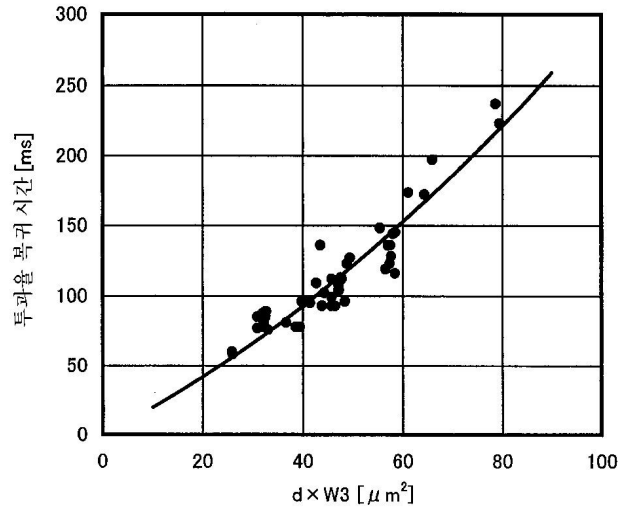
도면12a



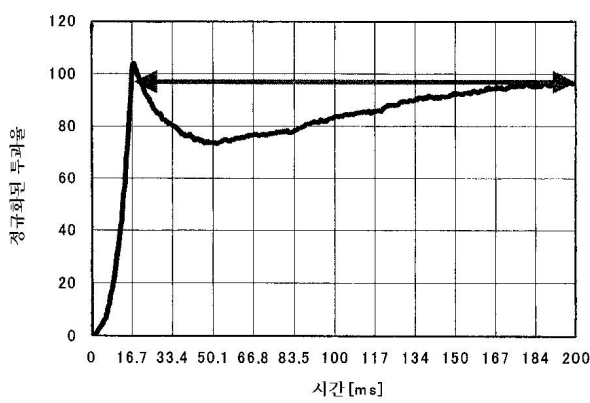
도면12b



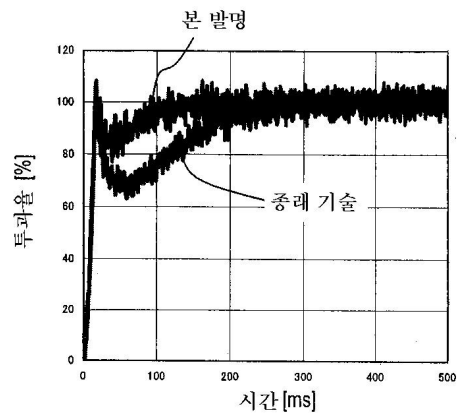
도면13a



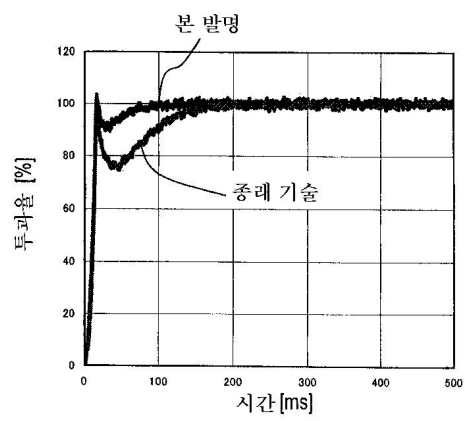
도면13b



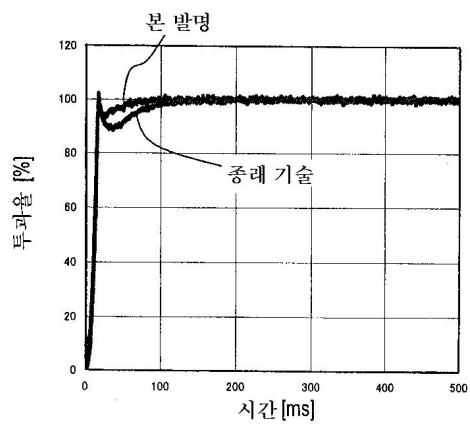
도면14a



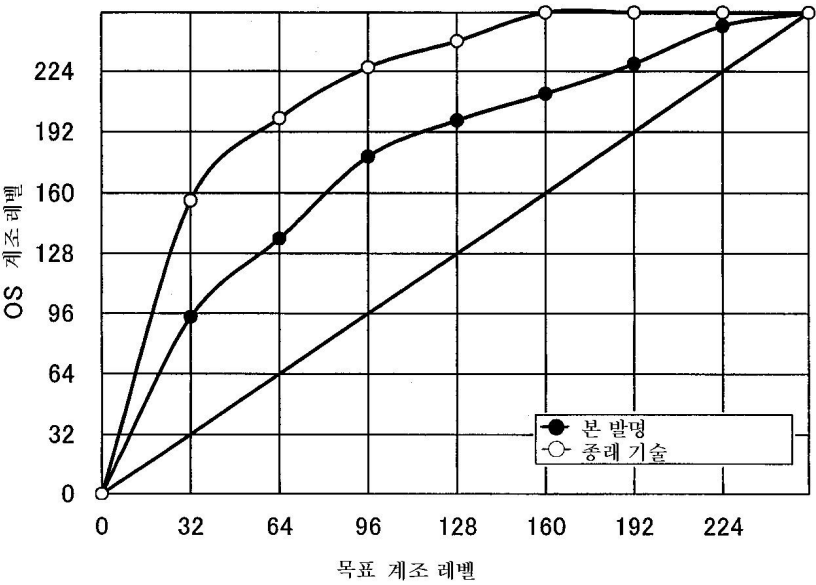
도면14b



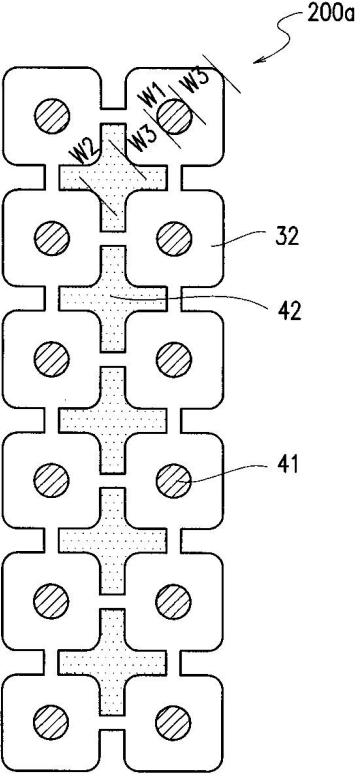
도면14c



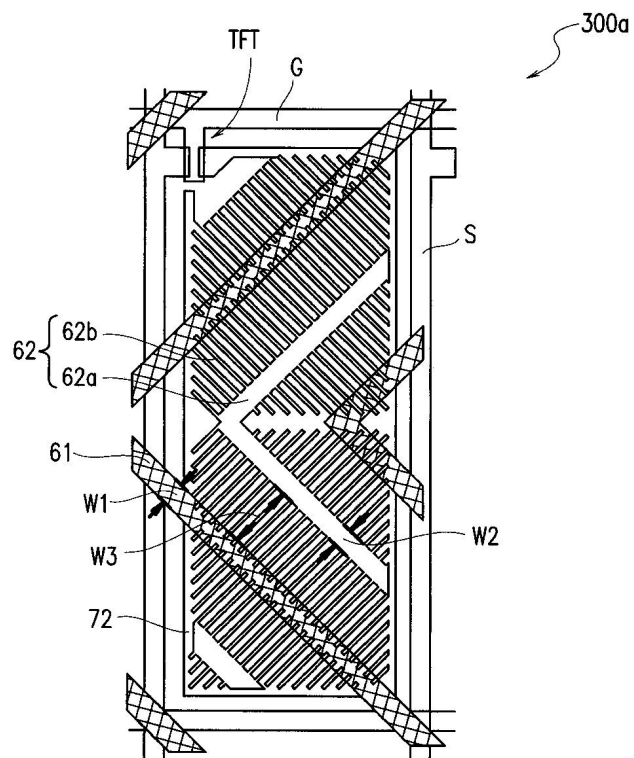
도면15



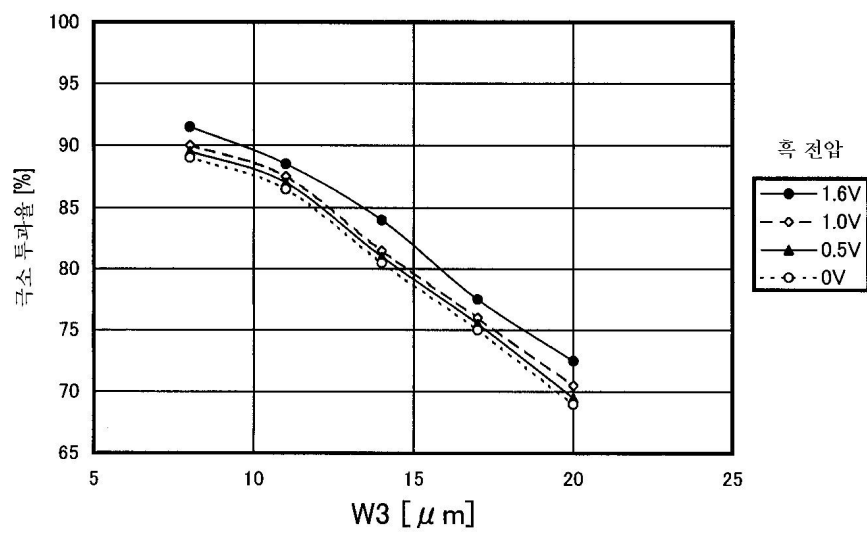
도면16



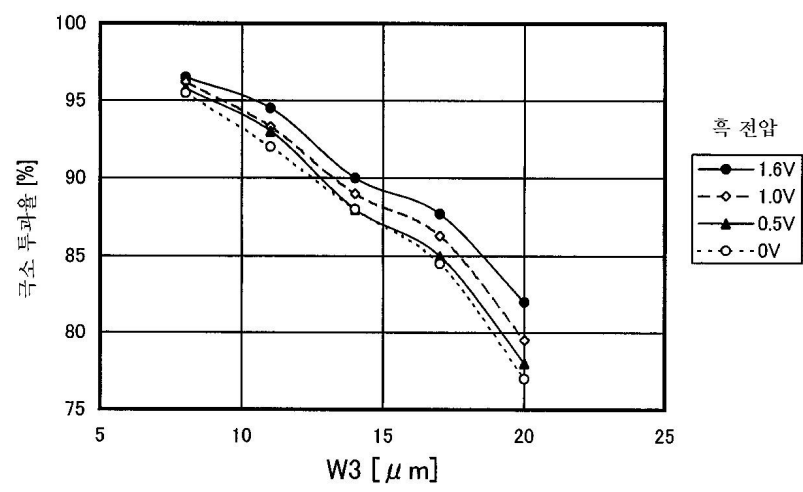
도면17



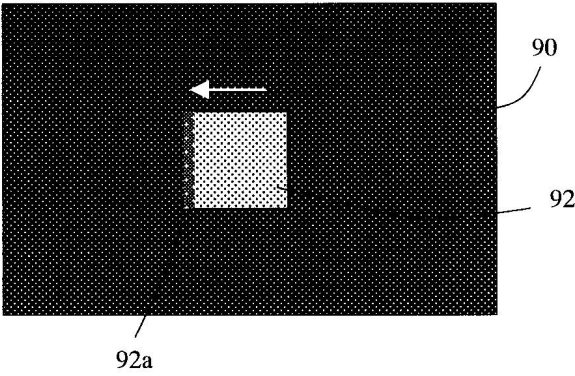
도면18



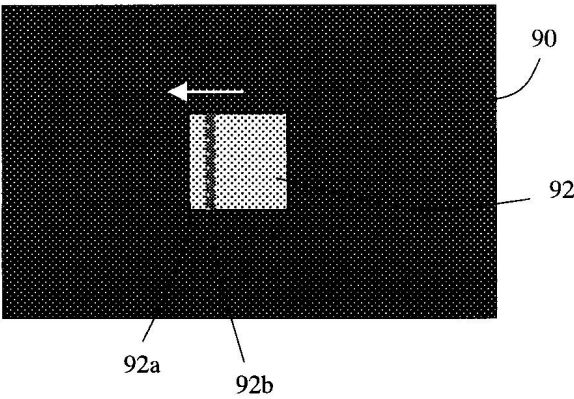
도면19



도면20a



도면20b



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR100988990B1	公开(公告)日	2010-10-20
申请号	KR1020100024036	申请日	2010-03-18
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	KUBO MASUMI 구보마스미 YAMAMOTO AKIHIRO 야마모토아끼히로 OHGAMI HIROYUKI 오가미히로유키 OCHI TAKASHI 오찌다까시		
发明人	구보마스미 야마모토아끼히로 오가미히로유키 오찌다까시		
IPC分类号	G02F1/1335 G02F G02F1/1343 G02F1/1337 G02F1/133 G02F1/139 G09G3/20 G02F1/1333 G09G3/36		
CPC分类号	G02F1/133707 G02F1/133753 G02F2001/133776 G02F1/1393		
代理人(译)	0 CHANG, SOO KIL LEE , JUNG HEE KYUNG MI PARK		
优先权	2003279083 2003-07-24 JP 2004205103 2004-07-12 JP		
其他公开文献	KR1020100033996A		
外部链接	Espacenet		

摘要(译)

提供一种对准分割垂直对准型液晶显示装置，其能够在应用OS驱动方法的情况下进行高清晰度运动图像显示。的。本发明的器件包括第一电极（11），与第一电极相对的第二电极（12），第一电极 并且多个像素各自具有设置在基板上的垂直排列的液晶层（13）。该器件设置在液晶层的第一电极侧 第一取向限制装置具有第一宽度W1;并且第二对准调节构件设置在液晶层的第二电极侧上并具有第二宽度W2 然而，并且，液晶区域限定在第一对准调节装置和第二对准调节装置之间并具有第三宽度。第三 宽度W3在2到14μm的范围内。代表人物 - 图2

