



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0071550
(43) 공개일자 2015년06월26일

(51) 국제특허분류(Int. Cl.)

G02F 1/1343 (2006.01)

(21) 출원번호 10-2013-0158709

(22) 출원일자 2013년12월18일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

권오정

경기 화성시 동탄중앙로 189, 345동 1102호 (반송동, 다운마을월드메르디앙반도유보라)

박홍식

서울 동작구 사당로27길 181, (사당동, 사당롯데캐슬)

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

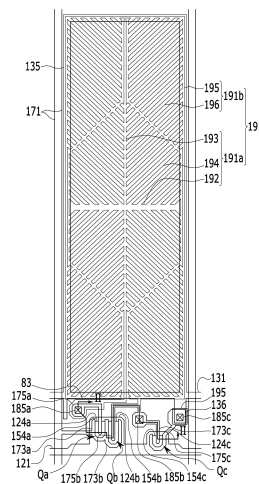
전체 청구항 수 : 총 13 항

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명의 한 실시예에 따른 액정 표시 장치는 제1 기관, 상기 제1 기관 위에 형성되어 있으며, 서로 이격되어 있으며, 하나의 화소 영역에 위치하는 제1 부화소 전극 및 제2 부화소 전극을 포함하는 화소 전극, 상기 제1 기관과 마주하는 제2 기관, 상기 제2 기관 위에 형성되어 있는 공통 전극, 그리고 상기 제1 기관과 상기 제2 기관 사이에 위치하는 액정층을 포함하고, 상기 제1 부화소 전극에 인가되는 제1 전압은 상기 제2 부화소 전극에 인가되는 제2 전압보다 크고, 상기 제1 부화소 전극은 복수의 제1 가지 전극들을 포함하고, 상기 제2 부화소 전극은 복수의 제2 가지 전극들을 포함하고, 상기 제2 부화소 전극은 상기 제1 부화소 전극을 둘러싸도록 상기 화소 영역의 외각에 위치한다.

대표도 - 도1



(72) 발명자

이혁진

경기 성남시 분당구 미금로 215, 806동 801호 (금곡동, 청솔마을대원아파트)

박재홍

서울 성동구 행당로 82, 112동 2004호 (행당동, 행당한진타운)

신동철

서울 강북구 도봉로13나길 22, 301호 (미아동)

김수진

서울 성동구 용답중앙19길 6-1, (용답동)

신기철

경기 성남시 분당구 정자일로 55, 106동 1402호 (금곡동, 분당두산위브)

윤성재

경기 화성시 병점2로 78, 401동 1303호 (병점동, 느치미마을주공4단지)

윤주영

경기 수원시 영통구 광교호수로152번길 23, 2303동 1601호 (하동, 광교레이크파크한양수자인)

명세서

청구범위

청구항 1

제1 기관,

상기 제1 기관 위에 형성되어 있으며, 서로 이격되어 있으며, 하나의 화소 영역에 위치하는 제1 부화소 전극 및 제2 부화소 전극을 포함하는 화소 전극,

상기 제1 기관과 마주하는 제2 기관,

상기 제2 기관 위에 형성되어 있는 공통 전극, 그리고

상기 제1 기관과 상기 제2 기관 사이에 위치하는 액정층을 포함하고,

상기 제1 부화소 전극에 인가되는 제1 전압은 상기 제2 부화소 전극에 인가되는 제2 전압보다 크고,

상기 제1 부화소 전극은 복수의 제1 가지 전극들을 포함하고, 상기 제2 부화소 전극은 복수의 제2 가지 전극들을 포함하고, 상기 제2 부화소 전극은 상기 제1 부화소 전극을 둘러싸도록 상기 화소 영역의 외각에 위치하는 액정 표시 장치.

청구항 2

제1항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극 사이의 이격 간격은 약 $1\mu\text{m}$ 내지 약 $5\mu\text{m}$ 인 액정 표시 장치.

청구항 3

제2항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극 사이의 이격 간격은 약 $3.0\mu\text{m}$ 이고,

상기 제1 전압에 대한 상기 제2 전압의 비는 약 0.9이하인 액정 표시 장치.

청구항 4

제2항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극 사이의 이격 간격은 약 $4.0\mu\text{m}$ 이고,

상기 제1 전압에 대한 상기 제2 전압의 비는 약 0.8이하인 액정 표시 장치.

청구항 5

제2항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극 사이의 이격 간격은 약 $5.0\mu\text{m}$ 이고,

상기 제1 전압에 대한 상기 제2 전압의 비는 약 0.7이하인 액정 표시 장치.

청구항 6

제2항에서,

상기 제1 부화소 전극의 전체적인 형태는 육각형 등의 다각형 형태이고,

상기 제2 부화소 전극의 전체적인 형태는 네 개의 평행 사변형이 모여 있는 형태인 액정 표시 장치.

청구항 7

제6항에서,

상기 제1 부화소 전극은 가로 줄기부 및 세로 줄기부를 포함하는 십자형 줄기부를 더 포함하고, 그리고

상기 복수의 제1 가지 전극들은 상기 십자형 줄기부로부터 서로 다른 네 개의 방향으로 뻗어 나온 액정 표시 장치.

청구항 8

제7항에서,

상기 제2 부화소 전극은 상기 화소 영역의 외각에 위치하는 외각 줄기부를 더 포함하고, 그리고

상기 복수의 제2 가지 전극들은 상기 외각 줄기부로부터 서로 다른 네 개의 방향으로 뻗어 나온 액정 표시 장치.

청구항 9

제7항에서,

상기 제2 부화소 전극은 상기 화소 영역의 외각에 위치하며, 상기 복수의 제2 가지 전극들 중 서로 인접한 두 개의 상기 제2 가지 전극들을 연결하는 복수의 제1 연결부를 더 포함하는 액정 표시 장치.

청구항 10

제9항에서,

상기 제2 부화소 전극은 상기 제1 부화소 전극에 인접한 상기 제2 부화소 전극의 가장자리에 위치하며, 상기 복수의 제2 가지 전극들 중 서로 인접한 두 개의 상기 제2 가지 전극들을 연결하는 복수의 제2 연결부를 더 포함하고,

상기 복수의 제1 연결부와 상기 복수의 제2 연결부는 하나씩 교대로 위치하는 액정 표시 장치.

청구항 11

제10항에서,

상기 제1 부화소 전극은 상기 제2 부화소 전극에 인접한 상기 제1 부화소 전극의 가장자리에 위치하며, 상기 복수의 제1 가지 전극들 중 서로 인접한 두 개의 상기 제2 가지 전극들을 연결하는 복수의 제3 연결부를 더 포함하고,

상기 복수의 제2 연결부와 상기 복수의 제3 연결부는 서로 인접하여 배치되어 있는 액정 표시 장치.

청구항 12

제7항에서,

상기 제2 부화소 전극은 상기 화소 영역의 외각에 위치하는 외각 줄기부와 상기 제1 부화소 전극에 인접한 상기 제2 부화소 전극의 가장자리에 위치하는 제1 줄기부를 포함하고,

상기 복수의 제2 가지 전극들은 상기 외각 줄기부와 상기 제1 줄기부로부터 서로 다른 네 개의 방향으로 뻗어 나온 액정 표시 장치.

청구항 13

제12항에서,

상기 제1 부화소 전극은 상기 제2 부화소 전극에 인접한 상기 제1 부화소 전극의 가장자리에 위치하는 제2 줄기부를 더 포함하고,

상기 복수의 제1 가지 전극들은 상기 십자형 줄기부와 상기 제2 줄기부로부터 서로 다른 네 개의 방향으로 뻗어 나온 액정 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층으로 이루어진다.

[0003] 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0004] 액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다.

[0005] 이러한 액정 표시 장치 중에서도, 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치가 대비비가 크고 기준 시야각이 넓어서 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

[0006] 이러한 방식의 액정 표시 장치의 경우에는 측면 시인성을 정면 시인성에 가깝게 하기 위하여, 하나의 화소를 두 개의 부화소로 분할하고 두 부화소의 전압을 달리 인가함으로써 투과율을 다르게 하는 방법이 제시되었다.

[0007] 그러나, 이처럼 하나의 화소를 두 개의 부화소로 구분하고, 투과율을 다르게 하여 측면 시인성을 정면 시인성에 가깝게 하는 경우, 두 개의 부화소 사이의 간격에 의해 투과율이 감소하게 된다.

발명의 내용

해결하려는 과제

[0008] 본 발명이 해결하고자 하는 기술적 과제는 본 발명이 해결하고자 하는 과제는 측면 시인성을 정면 시인성에 가깝게 하면서도, 투과율 저하를 방지할 수 있는 액정 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0009] 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 기판, 상기 제1 기판 위에 형성되어 있으며, 서로 이격되어 있으며, 하나의 화소 영역에 위치하는 제1 부화소 전극 및 제2 부화소 전극을 포함하는 화소 전극, 상기 제1 기판과 마주하는 제2 기판, 상기 제2 기판 위에 형성되어 있는 공통 전극, 그리고 상기 제1 기판과 상기 제2 기판 사이에 위치하는 액정층을 포함하고, 상기 제1 부화소 전극에 인가되는 제1 전압은 상기 제2 부화소 전극에 인

가되는 제2 전압보다 크고, 상기 제1 부화소 전극은 복수의 제1 가지 전극들을 포함하고, 상기 제2 부화소 전극은 복수의 제2 가지 전극들을 포함하고, 상기 제2 부화소 전극은 상기 제1 부화소 전극을 둘러싸도록 상기 화소 영역의 외각에 위치한다.

- [0010] 상기 제1 부화소 전극과 상기 제2 부화소 전극 사이의 이격 간격은 약 $1\mu\text{m}$ 내지 약 $5\mu\text{m}$ 일 수 있다.
- [0011] 상기 제1 부화소 전극과 상기 제2 부화소 전극 사이의 이격 간격은 약 $3.0\mu\text{m}$ 이고, 상기 제1 전압에 대한 상기 제2 전압의 비는 약 0.9이하일 수 있다.
- [0012] 상기 제1 부화소 전극과 상기 제2 부화소 전극 사이의 이격 간격은 약 $4.0\mu\text{m}$ 이고, 상기 제1 전압에 대한 상기 제2 전압의 비는 약 0.8이하일 수 있다.
- [0013] 상기 제1 부화소 전극과 상기 제2 부화소 전극 사이의 이격 간격은 약 $5.0\mu\text{m}$ 이고, 상기 제1 전압에 대한 상기 제2 전압의 비는 약 0.7이하일 수 있다.
- [0014] 상기 제1 부화소 전극의 전체적인 형태는 육각형 등의 다각형 형태이고, 상기 제2 부화소 전극의 전체적인 형태는 네 개의 평행 사변형이 모여 있는 형태일 수 있다.
- [0015] 상기 제1 부화소 전극은 가로 줄기부 및 세로 줄기부를 포함하는 십자형 줄기부를 더 포함하고, 그리고 상기 복수의 제1 가지 전극들은 상기 십자형 줄기부로부터 서로 다른 네 개의 방향으로 뻗어 나올 수 있다.
- [0016] 상기 제2 부화소 전극은 상기 화소 영역의 외각에 위치하는 외각 줄기부를 더 포함하고, 그리고 상기 복수의 제2 가지 전극들은 상기 외각 줄기부로부터 서로 다른 네 개의 방향으로 뻗어 나올 수 있다.
- [0017] 상기 제2 부화소 전극은 상기 화소 영역의 외각에 위치하며, 상기 복수의 제2 가지 전극들 중 서로 인접한 두 개의 상기 제2 가지 전극들을 연결하는 복수의 제1 연결부를 더 포함할 수 있다.
- [0018] 상기 제2 부화소 전극은 상기 제1 부화소 전극에 인접한 상기 제2 부화소 전극의 가장자리에 위치하며, 상기 복수의 제2 가지 전극들 중 서로 인접한 두 개의 상기 제2 가지 전극들을 연결하는 복수의 제2 연결부를 더 포함하고, 상기 복수의 제1 연결부와 상기 복수의 제2 연결부는 하나씩 교대로 위치할 수 있다.
- [0019] 상기 제1 부화소 전극은 상기 제2 부화소 전극에 인접한 상기 제1 부화소 전극의 가장자리에 위치하며, 상기 복수의 제1 가지 전극들 중 서로 인접한 두 개의 상기 제2 가지 전극들을 연결하는 복수의 제3 연결부를 더 포함하고, 상기 복수의 제2 연결부와 상기 복수의 제3 연결부는 서로 인접하여 배치될 수 있다.
- [0020] 상기 제2 부화소 전극은 상기 화소 영역의 외각에 위치하는 외각 줄기부와 상기 제1 부화소 전극에 인접한 상기 제2 부화소 전극의 가장자리에 위치하는 제1 줄기부를 포함하고, 상기 복수의 제2 가지 전극들은 상기 외각 줄기부와 상기 제1 줄기부로부터 서로 다른 네 개의 방향으로 뻗어 나올 수 있다.
- [0021] 상기 제1 부화소 전극은 상기 제2 부화소 전극에 인접한 상기 제1 부화소 전극의 가장자리에 위치하는 제2 줄기부를 더 포함하고, 상기 복수의 제1 가지 전극들은 상기 십자형 줄기부와 상기 제2 줄기부로부터 서로 다른 네 개의 방향으로 뻗어 나올 수 있다.

발명의 효과

- [0022] 본 발명의 실시예에 따른 액정 표시 장치는 측면 시인성을 정면 시인성에 가깝게 하면서도, 투과율 저하를 방지할 수 있다.

도면의 간단한 설명

- [0023] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다.
- 도 2는 도 1의 액정 표시 장치를 II-II 선을 따라 잘라 도시한 단면도이다.
- 도 3a는 본 발명의 한 실시예에 따른 액정 표시 장치의 하나의 화소의 등가 회로도이다.
- 도 3b는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 하나의 화소의 등가 회로도이다.
- 도 3c는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 하나의 화소의 등가 회로도이다.
- 도 4a는 자외선 등의 광에 의해 중합되는 전중합체를 이용해 액정 분자들이 선경사를 갖도록 하는 과정을 도시한 도면이다.

도 4b는 본 발명의 한 실험예에 따른 액정 표시 장치의 투과율 변화를 나타낸 그래프이다.

도 5 내지 도 7은 본 발명의 한 실험예에 따른 액정 표시 장치의 투과율 변화를 나타낸 전자 현미경 사진이다.

도 8은 본 발명의 다른 한 실험예에 따른 액정 표시 장치의 투과율 변화를 나타낸 전자 현미경 사진이다.

도 9는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 10은 도 9의 액정 표시 장치를 X-X 선을 따라 잘라 도시한 단면도이다.

도 11은 도 9의 액정 표시 장치의 화소 전극을 도시한 배치도이다.

도 12는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 13은 도 12의 액정 표시 장치를 XIII-XIII 선을 따라 잘라 도시한 단면도이다.

도 14는 도 13의 액정 표시 장치의 화소 전극을 도시한 배치도이다.

도 15는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 16은 도 15의 액정 표시 장치를 XV-XV 선을 따라 잘라 도시한 단면도이다.

도 17은 도 15의 액정 표시 장치의 화소 전극을 도시한 배치도이다.

도 18은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 19는 도 18의 액정 표시 장치를 XIX-XIX 선을 따라 잘라 도시한 단면도이다.

도 20은 도 18의 액정 표시 장치의 화소 전극을 도시한 배치도이다.

도 21은 본 발명의 한 실험예에 따른 액정 표시 장치의 투과율 변화를 나타낸 전자 현미경 사진이다.

도 22는 본 발명의 한 실험예에 따른 액정 표시 장치의 투과율 변화를 나타낸 전자 현미경 사진이다.

도 23은 본 발명의 한 실험예에 따른 액정 표시 장치의 투과율 변화를 나타낸 전자 현미경 사진이다.

발명을 실시하기 위한 구체적인 내용

- [0024] 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명하기로 한다. 그러나, 본 발명은 여기서 설명되는 실시예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.
- [0025] 도면들에 있어서, 층 및 영역들의 두께는 명확성을 기하기 위하여 과장된 것이다. 또한, 층이 다른 층 또는 기판 "상"에 있다고 언급되는 경우에 그것은 다른 층 또는 기판 상에 직접 형성될 수 있거나 또는 그들 사이에 제 3의 층이 개재될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분들은 동일한 구성요소들을 의미한다.
- [0026] 그러면, 도 1 및 도 2를 참고하여, 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 설명한다. 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 2는 도 1의 액정 표시 장치를 II-II 선을 따라 잘라 도시한 단면도이다.
- [0027] 도 1 및 도 2를 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 그리고 이들 두 표시판(100, 200) 사이에 개재되어 있는 액정층(3)을 포함한다.
- [0028] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0029] 투명한 유리 또는 플라스틱 등으로 만들어진 제1 기판(110) 위에 게이트선(121), 기준 전압선(131), 그리고 유지 전극(135)이 형성되어 있다. 게이트선(121)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달한다.
- [0030] 게이트선(121)은 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c) 및 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(미도시)을 포함한다.
- [0031] 기준 전압선(131)은 게이트선(121)과 평행하게 뻗을 수 있으며, 확장부(136)를 가지며, 확장부(136)는 뒤에서 설명하는 제3 드레인 전극(175c)과 연결되어 있다.

- [0032] 기준 전압선(131)은 화소 영역을 둘러싸는 유지 전극(135)을 포함한다.
- [0033] 게이트선(121), 기준 전압선(131), 그리고 유지 전극(135) 위에는 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0034] 게이트 절연막(140) 위에는 비정질 또는 결정질 규소 등으로 만들어질 수 있는 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c)가 형성되어 있다.
- [0035] 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c) 위에는 복수의 저항성 접촉 부재(ohmic contact)(163a, 163b, 163c, 165a, 165b, 165b)가 형성되어 있다. 반도체(154a, 154b, 154c)가 산화물 반도체인 경우, 저항성 접촉 부재는 생략될 수 있다.
- [0036] 저항성 접촉 부재(163a, 163b, 163c, 165a, 165b, 165b)와 게이트 절연막(140) 위에는 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함하는 데이터선(171), 제1 드레인 전극(175a), 제2 드레인 전극(175b), 제3 소스 전극(173c) 및 제3 드레인 전극(175c)을 포함하는 데이터 도전체(171, 173a, 173b 173c, 175a, 175b, 175c)가 형성되어 있다.
- [0037] 제2 드레인 전극(175b)은 제3 소스 전극(173c)과 연결되어 있다.
- [0038] 제1 게이트 전극(124a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 제1 반도체(154a)와 함께 제1 박막 트랜지스터(Qa)를 형성하며, 박막 트랜지스터의 채널(channel)은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 반도체 부분(154a)에 형성된다. 이와 유사하게, 제2 게이트 전극(124b), 제2 소스 전극(173b), 및 제2 드레인 전극(175b)은 제2 반도체(154b)와 함께 제2 박막 트랜지스터(Qb)를 형성하며, 박막 트랜지스터의 채널은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이의 반도체 부분(154b)에 형성되고, 제3 게이트 전극(124c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 제3 반도체(154c)와 함께 제3 박막 트랜지스터(Qc)를 형성하며, 박막 트랜지스터의 채널은 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이의 반도체 부분(154c)에 형성된다.
- [0039] 데이터 도전체(171, 173a, 173b 173c, 175a, 175b, 175c) 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 절화규소 또는 산화규소 따위의 무기 절연물로 만들어질 수 있는 보호막(passivation layer)(180)이 형성되어 있다.
- [0040] 보호막(180) 위에는 색필터(230)가 위치한다.
- [0041] 색필터(230)가 위치하지 않는 영역 및 색필터(230)의 일부 위에는 차광 부재(light blocking member)(도시하지 않음)가 위치할 수 있다. 차광 부재는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다.
- [0042] 색필터(230) 위에는 덮개막(capping layer)(80)이 위치한다. 덮개막(80)은 색필터(230)가 들뜨는 것을 방지하고 색필터로부터 유입되는 용제(solvent)와 같은 유기물에 의한 액정층(3)의 오염을 억제하여 화면 구동 시 초래할 수 있는 잔상과 같은 불량을 방지한다.
- [0043] 덮개막(80) 위에는 서로 이격되어 있는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 포함하는 화소 전극(191)이 형성되어 있다.
- [0044] 도 1을 참고하면, 제1 부화소 전극(191a)의 전체적인 형태는 육각형 등의 다각형 형태이며, 제1 부화소 전극(191a)은 제2 부화소 전극(191b)으로 둘러싸여 있다. 제2 부화소 전극(191b)의 전체적인 형태는 네 개의 평행 사변형이 모여 있는 형태이며, 화소 영역의 가장자리에 위치한다.
- [0045] 제1 부화소 전극(191a)은 가로 줄기부(192)와 세로 줄기부(193)를 포함하는 십자형 줄기부(192, 193), 그리고 십자형 줄기부(192, 193)로부터 뻗어 나와 있는 복수의 제1 가지 전극들(194)을 포함한다. 제1 가지 전극들(194)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제1 가지 전극들(194)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제1 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제2 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제3 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제4 미세 가지부를 포함한다.
- [0046] 제2 부화소 전극(191b)은 화소 영역의 가장자리를 둘러싸도록 형성되어 있는 외각 줄기부(195)와 외각 줄기부(195)로부터 뻗어 나와 있는 복수의 제2 가지 전극들(196)을 포함한다. 제2 가지 전극들(196)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제2 가지 전극들(196)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제5 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제6

미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제7 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제8 미세 가지부를 포함한다.

[0047] 서로 인접한 제1 부화소 전극(191a)의 끝단과 제2 부화소 전극(191b)의 끝단 사이의 간격, 즉 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 이격 간격은 약 $1\mu\text{m}$ 내지 약 $5\mu\text{m}$ 일 수 있다.

[0048] 보호막(180) 및 덮개막(80)에는 제1 드레인 전극(175a)의 일부분을 드러내는 제1 접촉 구멍(185a)과 제2 드레인 전극(175b)의 일부분을 드러내는 제2 접촉 구멍(185b)이 형성되어 있다.

[0049] 제1 부화소 전극(191a)은 제1 접촉 구멍(185a)을 통해 제1 드레인 전극(175a)에 물리적 전기적으로 연결되고, 제2 부화소 전극(191b)은 제2 접촉 구멍(185b)을 통해 제2 드레인 전극(175b)과 물리적 전기적으로 연결된다.

[0050] 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 제1 접촉 구멍(185a) 및 제2 접촉 구멍(185b)을 통해 각각 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)으로부터 데이터 전압을 인가 받는다.

[0051] 이제, 상부 표시판(200)에 대하여 설명한다.

[0052] 투명한 유리 또는 플라스틱 등으로 만들어진 제2 기판(210) 위에 차광 부재(220)와 공통 전극(270)이 형성되어 있다.

[0053] 그러나, 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 경우, 차광 부재(220)는 하부 표시판(100) 위에 위치할 수 있고, 발명의 다른 한 실시예에 따른 액정 표시 장치의 경우, 색필터는 상부 표시판(200)에 위치할 수도 있다.

[0054] 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(도시하지 않음)이 형성되어 있으며 이들은 수직 배향막일 수 있다.

[0055] 두 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란한 것이 바람직하다. 그러나, 편광자는 두 표시판(100, 200) 중 어느 하나의 바깥쪽 면에만 배치될 수도 있다.

[0056] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 전기장이 없는 상태에서 입사광은 직교 편광자를 통과하지 못하고 차단된다.

[0057] 액정층(3)과 배향막 중 적어도 하나는 광 반응성 물질, 보다 구체적으로 반응성 메소겐(reactive mesogen)을 포함할 수 있다.

[0058] 그러면, 도 1과 함께 도 3a를 참고하여, 본 실시예에 따른 액정 표시 장치의 구동 방법에 대하여 간략하게 설명한다. 도 3a는 본 발명의 한 실시예에 따른 액정 표시 장치의 하나의 화소의 등가 회로도이다.

[0059] 게이트선(121)에 게이트 온 신호가 인가되면, 제1 게이트 전극(124a), 제2 게이트 전극(124b), 그리고 제3 게이트 전극(124c)에 게이트 온 신호가 인가되어, 제1 스위칭 소자(Qa), 제2 스위칭 소자(Qb), 그리고 제3 스위칭 소자(Qc)가 턴 온 된다. 이에 따라 데이터선(171)에 인가된 데이터 전압은 턴 온 된 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)를 통해 각각 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)에 인가된다. 이 때, 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)에는 동일한 크기의 전압이 인가된다. 하지만, 제2 부화소 전극(191b)에 인가된 전압은 제2 스위칭 소자(Qb)와 직렬 연결되어 있는 제3 스위칭 소자(Qc)를 통해 분압된다. 따라서, 제2 부화소 전극(191b)에 인가되는 전압은 제1 부화소 전극(191a)에 인가되는 전압보다 더 작게 된다.

[0060] 따라서, 제1 부화소 전극(191a)과 공통 전극(270) 사이에 형성되는 제1 액정 축전기와 제2 부화소 전극(191b)과 공통 전극(270) 사이에 형성되는 제2 액정 축전기의 충전 전압은 서로 다른 감마 곡선을 나타내며 한 화소 전압의 감마 곡선은 이들을 합성한 곡선이 된다. 정면에서의 합성 감마 곡선은 가장 적합하도록 정해진 정면에서의 기준 감마 곡선과 일치하도록 하고 측면에서의 합성 감마 곡선은 정면에서의 기준 감마 곡선과 가장 가깝게 되도록 한다. 이와 같이 영상 데이터를 변환함으로써 측면 시인성이 향상된다.

[0061] 앞서 설명하였듯이, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 이격 간격은 약 $1\mu\text{m}$ 내지 약 $5\mu\text{m}$ 일 수 있다.

[0062] 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 이격 간격이 약 $3.0\mu\text{m}$ 인 경우, 제1 부화소 전극(191a)에 인가된 전압에 대한 제2 부화소 전극(191b)에 인가된 전압의 비(ratio)는 약 0.9 이하인 것이 바람직하다.

제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 이격 간격이 약 $4.0\mu\text{m}$ 인 경우, 제1 부화소 전극(191a)에 인가된 전압에 대한 제2 부화소 전극(191b)에 인가된 전압의 비는 약 0.8 이하인 것이 바람직하다. 또한, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 이격 간격이 약 $5.0\mu\text{m}$ 인 경우, 제1 부화소 전극(191a)에 인가된 전압에 대한 제2 부화소 전극(191b)에 인가된 전압의 비는 약 0.7 이하인 것이 바람직하다.

[0063]

일반적으로 알려져 있는 액정 표시 장치에 따르면, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 각기 거의 사각형 형태를 가지고, 하여 화소 영역의 위와 아래에 위치하도록 서로 이격시켜 배치된다. 또한, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 각각 십자형 줄기부와 십자형 줄기부로부터 뻗어 나온 복수의 가지 전극들을 가지도록 형성한다. 이 경우, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 영역, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 각각의 십자형 줄기부 영역에서 액정 표시 장치의 투과율이 저하된다.

[0064]

그러나, 본 발명의 실시예에 따른 액정 표시 장치의 경우, 제1 부화소 전극(191a)의 전체적인 형태는 육각형 등의 다각형 형태이고, 제1 부화소 전극(191a)은 제2 부화소 전극(191b)으로 둘러싸여 있고, 제2 부화소 전극(191b)의 전체적인 형태는 네 개의 평행 사변형이 모여 있는 형태이며, 화소 영역의 가장자리에 위치한다.

[0065]

또한, 제1 부화소 전극(191a)은 가로 줄기부(192)와 세로 줄기부(193)를 포함하는 십자형 줄기부(192, 193), 그리고 십자형 줄기부(192, 193)로부터 뻗어 나와 있는 복수의 제1 가지 전극들(194)을 포함하지만, 제2 부화소 전극(191b)은 화소 영역의 외곽을 따라 형성된 외각 줄기부(195)와 외각 줄기부(195)로부터 뻗어 나와 있는 복수의 제2 가지 전극들(196)을 포함한다. 따라서, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 이격 간격이 상대적으로 좁아질 수 있고, 제2 부화소 전극(191b)의 줄기부는 화소 영역의 중앙부에 형성되어 있지 않고, 제2 부화소 전극(191b)은 화소 영역의 외곽을 따라 형성되어 있는 외각 줄기부(195)를 포함함으로써, 십자형 줄기부 부근에서 발생할 수 있는 투과율 저하를 방지할 수 있다.

[0066]

또한, 제1 부화소 전극(191a)의 세로 줄기부(193)의 일부는 제2 부화소 전극(191b)의 제2 가지 전극들(196) 사이에 위치한다. 이 때, 제1 부화소 전극(191a)의 세로 줄기부(193)와 제2 부화소 전극(191b)의 제2 가지 전극들(196) 사이의 전압 차이에 의하여, 서로 인접한 제1 부화소 전극(191a)의 세로 줄기부(193)의 일부분과 제2 부화소 전극(191b)의 제2 가지 전극들(196) 사이에 전기장이 생성된다. 이에 따라, 제1 부화소 전극(191a)의 세로 줄기부(193)의 일부분 주변에 위치하는 액정 분자들은 제2 부화소 전극(191b)의 제2 가지 전극들(196)이 뻗어 있는 방향과 거의 나란한 방향으로 기울어지게 된다. 이에 의하여, 제1 부화소 전극(191a)의 세로 줄기부(193)의 일부분 주변에서 발생할 수 있는 투과율 저하를 방지할 수 있다.

[0067]

이처럼, 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 하나의 화소 전극(191)을 서로 이격되어 있는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)으로 구분하여 형성하면서도, 액정 표시 장치의 투과율 저하를 방지할 수 있다.

[0068]

또한, 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 상대적으로 낮은 전압이 인가되는 제2 부화소 전극(191b)은 상대적으로 높은 전압이 인가되는 제1 부화소 전극(191a)을 둘러싸도록 형성하고, 제2 부화소 전극(191b)이 화소 영역의 외곽에 위치함으로써, 데이터선(171)선과 화소 전극(191)의 중첩에 의해 발생할 수 있는 불필요한 기생 축전 용량이 감소한다. 보다 구체적으로, 기생 축전 용량은 서로 중첩하는 두 전극의 전압 크기에 비례하기 때문에, 상대적으로 높은 전압이 인가되는 제1 부화소 전극(191a)과 데이터선(171)이 중첩할 때 발생하는 기생 축전 용량은 상대적으로 낮은 전압이 인가되는 제2 부화소 전극(191b)과 데이터선(171)이 중첩할 때 발생하는 기생 축전 용량 보다 작게 된다. 따라서, 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 데이터선(171)은 화소 영역의 외곽에 위치하는 제2 부화소 전극(191b)과 주로 중첩하기 때문에, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)이 동일한 면적으로 데이터선(171)과 중첩하는 경우에 비하여, 데이터선(171)선과 화소 전극(191)의 중첩에 의해 발생할 수 있는 불필요한 기생 축전 용량이 감소할 수 있다. 이처럼, 불필요한 기생 축전 용량이 감소할 수 있는 바, 제2 부화소 전극(191b)의 크기를 상대적으로 크게 형성할 수 있고, 이에 따라 액정 표시 장치의 투과율이 증가할 수 있다.

[0069]

앞서 도 3a를 참고로 설명한 바와 같이, 본 실시예에 따른 액정 표시 장치에 따르면, 제1 부화소 전극(191a)에 연결된 제1 액정 축전기(C1ca)에 충전된 전압과 제2 부화소 전극(191b)에 연결된 제2 액정 축전기(C1cb)에 충전된 전압을 다르게 하기 위하여, 제2 액정 축전기 제2 액정 축전기(C1cb)를 이루는 제2 부화소 전극(191b)에 연결된 제2 스위칭 소자(Qb)의 출력 단자와 분압 기준 전압선(131)에 연결된 제3 스위칭 소자(Qc)를 포함하였다. 그러나, 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 경우, 제2 액정 축전기를 이루는 제2 부화소 전극(191b)에 연결된 제2 스위칭 소자(Qb)의 출력 단자와 감압 축전기에 연결된 제3 스위칭 소자(Qc)를 포함할 수도 있다. 이에 대하여, 도 3b를 참고로 설명한다.

- [0070] 도 3b를 참고하면, 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 경우, 제2 액정 축전기(C1cb)를 이루는 제2 부화소 전극(191b)에 연결된 제2 스위칭 소자(Qb)의 출력 단자와 감압 축전기(Cstd)에 연결된 제3 스위칭 소자(Qc)를 포함할 수도 있다. 이 때, 제3 스위칭 소자(Qc)는 제1 스위칭 소자(Qa)와 제2 스위칭 소자(Qb)와 다른 감압 게이트선(123)에 연결될 수 있고, 게이트선(121)에 게이트 온 신호가 인가되어 제1 스위칭 소자(Qa)와 제2 스위칭 소자(Qb)가 턴 온 되었다가 턴 오프 된 후, 감압 게이트선(123)에 게이트 온 신호가 인가되어 제3 스위칭 소자(Qc)가 턴 온 될 수 있다. 제1 스위칭 소자(Qa)와 제2 스위칭 소자(Qb)가 턴 온 되었다가 턴 오프 된 후, 제3 스위칭 소자(Qc)가 턴 온 되면, 제2 부화소 전극(191b)으로부터 제3 스위칭 소자(Qc)를 통해 감압 축전기(Cstd)로 전하가 이동한다. 그러면, 제2 액정 축전기(C1cb)의 충전 전압은 낮아지고, 감압 축전기가 충전된다. 제2 액정 축전기(C1cb)의 충전 전압은 감압 축전기(Cstd)의 정전 용량만큼 낮아지므로 제2 액정 축전기(C1cb)의 충전 전압은 제1 액정 축전기(C1ca)의 충전 전압보다 낮아진다. 이 때 충전 전압이 차이는 감압 축전기(Cstd)의 다른 단자에 연결되어 있는 제2 기준 전압선(125)에 인가되는 전압의 크기로 조절 가능하다.
- [0071] 또한, 도 3c에 도시한 바와 같이, 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 경우, 제1 액정 축전기(C1ca)와 제2 액정 축전기(C1cb)가 각기 서로 다른 제1 데이터선(171a)과 제2 데이터선(171b)에 연결되어, 서로 다른 데이터 전압을 인가받도록 함으로써, 제1 액정 축전기와 제2 액정 축전기 사이의 충전 전압을 다르게 설정할 수도 있다.
- [0072] 이외에, 다른 여러 가지 방법에 의하여, 제1 액정 축전기(C1ca)와 제2 액정 축전기(C1cb) 사이의 충전 전압을 다르게 설정할 수도 있다.
- [0073] 한편, 앞서 설명한 바와 같이, 액정층(3)과 배향막 중 적어도 하나는 광 반응성 물질, 보다 구체적으로 반응성 메소겐(reactive mesogen)을 포함할 수 있다. 그러면, 도 4a를 참고하여, 광 반응성 물질을 이용하여, 액정 분자(31)가 선경사를 가지도록 초기 배향하는 방법에 대하여 설명한다. 도 4a는 자외선 등의 광에 의해 중합되는 전중합체를 이용해 액정 분자들이 선경사를 갖도록 하는 과정을 도시한 도면이다.
- [0074] 우선 자외선 등의 광에 의한 중합 반응(polymerization)에 의해 경화되는 단량체(monomer) 등의 전중합체(prepolymer)(330)를 액정 물질과 함께 두 표시판(100, 200) 사이에 주입한다. 전중합체(330)는 자외선 등의 광에 의해 중합 반응을 하는 반응성 메조겐(reactive mesogen)일 수 있다.
- [0075] 다음으로, 여러 가지 방법을 통하여, 제1 부화소 전극(191a)과 제2 부화소 전극(191a, 191b)에 서로 다른 크기의 전압을 인가하고 상부 표시판(200)의 공통 전극(270)에 공통 전압을 인가하여 두 표시판(100, 200) 사이의 액정층(3)에 전기장을 생성한다. 그러면, 액정층(3)의 액정 분자(31)들은 그 전기장에 응답하여, 제1 부화소 전극(191a)의 복수의 제1 가지 전극들(194)과 공통 전극(270)에 의한 프린지 필드에 의해 제1 부화소 전극(191a)의 제1 가지 전극들(194)이 뻗어 있는 방향과 나란한 방향으로, 각기 네 개의 방향으로 기울어지고, 제2 부화소 전극(191b)의 복수의 제2 가지 전극들(196)과 공통 전극(270)에 의한 프린지 필드에 의해 제2 부화소 전극(191b)의 제2 가지 전극들(196)이 뻗어 있는 방향과 나란한 방향으로, 각기 네 개의 방향으로 기울어진다. 이 때, 제1 부화소 전극(191a)과 제2 부화소 전극(191a, 191b)에 서로 다른 크기의 전압이 인가되기 때문에, 제1 부화소 전극(191a)에 대응하는 액정 분자(31)와 제2 부화소 전극(191b)에 대응하는 액정 분자(31)가 기울어지는 각도는 제1 기판(110)을 기준으로 서로 다르게 된다.
- [0076] 액정층(3)에 전기장을 생성한 다음 자외선 등의 광을 조사하면 전중합체(330)가 중합 반응을 하여 중합체(370)를 형성한다. 중합체(370)는 표시판(100, 200)에 접하여 형성된다. 중합체(370)에 의해 액정 분자(31)들은 앞서 설명한 방향으로 선경사를 가지도록 배향 방향이 정해진다. 따라서, 전기장 생성 전극(191, 270)에 전압을 가하지 않은 상태에서도 액정 분자(31)들은 서로 다른 네 방향으로 선경사를 가지고 배열하게 된다.
- [0077] 그러면, 도 4b를 참고하여, 본 발명의 한 실험예에 따른 제1 액정 축전기(C1ca)와 제2 액정 축전기(C1cb) 사이의 충전 전압을 다르게 설정한 효과에 대하여 설명한다. 도 3d는 본 발명의 한 실험예에 따른 액정 표시 장치의 투과율 변화를 나타낸 그래프이다.
- [0078] 본 실험예에서는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)의 면적비를 약 1:1.5로 형성하고, 액정 분자(31)가 선경사를 가지도록 초기 배향하는 방법에서 제1 부화소 전극(191a)과 제2 부화소 전극(191b)에 인가되는 전압을 조절하면서, 액정 표시 장치의 측면에서의 계조별 투과율을 측정하여, 액정 표시 장치의 정면에서의 계조별 투과율과 비교하였다. 본 실험예에서는 액정 분자(31)가 선경사를 가지도록 초기 배향하는 방법에서, 제1 부화소 전극(191a)의 전압과 제2 부화소 전극(191b)의 전압이 약 9.5V로서 거의 같은 제1 경우(B1), 제1 부화소 전극(191a)의 전압은 약 14.5V이고, 제2 부화소 전극(191b)의 전압이 약 9.5V인 제2 경우(B2), 그리고 제1 부화

소 전극(191a)의 전압은 약 12V이고, 제2 부화소 전극(191b)의 전압이 약 9.5V인 제3 경우(B3)에 대한 결과를 도 4b에 나타내었다. 도 4b에서 A는 액정 표시 장치의 정면에서의 제조별 투과율 결과를 나타낸다.

[0079] 도 4b를 참고하면, 초기 배향 시 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이에 전압의 차이가 없는 제1 경우(B1)는 정면에서의 제조별 투과율과 차이가 크지만, 초기 배향 시 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이에 전압이 차이가 있는 제2 경우(B2) 및 제3 경우(B3)는 제1 경우(B1)에 비하여, 액정 표시 장치의 정면에서의 제조별 투과율과 측면에서의 제조별 투과율 사이의 차이가 줄어들고 있음을 알 수 있었다. 특히, 저계조, 예를 들어 약 8 내지 40 계조 사이의 범위에서, 제1 경우(B1)에 비하여, 제2 경우(B2) 및 제3 경우(B3), 액정 표시 장치의 정면에서의 제조별 투과율과 측면에서의 제조별 투과율 사이의 차이가 더욱 크게 줄어들고 있음을 알 수 있었다.

[0080] 그러면, 도 5 내지 도 7을 참고하여, 본 발명의 실험예의 결과를 설명한다. 도 5 내지 도 7은 본 발명의 한 실험예에 따른 액정 표시 장치의 투과율 변화를 나타낸 전자 현미경 사진이다.

[0081] 본 실험예에서는 도 1에 도시한 바와 같이, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 형성하고, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 이격 거리를 약 $3.0\mu\text{m}$ 로 형성하고, 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비를 약 0.7, 약 0.8, 그리고 약 0.9로 설정한 경우, 액정 표시 장치의 투과율 결과를 도 5에 도시하였다. 도 5에서 (a)는 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비가 약 0.7인 경우를 나타내고, (b)는 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비가 약 0.8인 경우를 나타내고, (c)는 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비가 약 0.9인 경우를 나타낸다.

[0082] 또한, 본 실험예에서는 도 1에 도시한 바와 같이, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 형성하고, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 이격 거리를 약 $4.0\mu\text{m}$ 로 형성하고, 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비를 약 0.7, 약 0.8, 그리고 약 0.9로 설정한 경우, 액정 표시 장치의 투과율 결과를 도 6에 도시하였다. 도 6에서 (a)는 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비가 약 0.7인 경우를 나타내고, (b)는 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비가 약 0.8인 경우를 나타내고, (c)는 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비가 약 0.9인 경우를 나타낸다.

[0083] 또한, 본 실험예에서는 도 1에 도시한 바와 같이, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 형성하고, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 이격 거리를 약 $5.0\mu\text{m}$ 로 형성하고, 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비를 약 0.7, 약 0.8, 그리고 약 0.9로 설정한 경우, 액정 표시 장치의 투과율 결과를 도 7에 도시하였다. 도 7에서 (a)는 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비가 약 0.7인 경우를 나타내고, (b)는 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비가 약 0.8인 경우를 나타내고, (c)는 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비가 약 0.9인 경우를 나타낸다.

[0084] 도 5를 참고하면, 본 발명의 실시예에 따른 액정 표시 장치와 같이, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 이격 거리가 약 $3.0\mu\text{m}$ 인 경우, 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비가 약 0.9 이하인 경우, 액정 표시 장치의 화소 영역 전반에서 투과율이 저하되지 않음을 알 수 있었다.

[0085] 도 6을 참고하면, 본 발명의 실시예에 따른 액정 표시 장치와 같이, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 이격 거리가 약 $4.0\mu\text{m}$ 인 경우, 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비가 약 0.8 이하인 경우, 액정 표시 장치의 화소 영역 전반에서 투과율이 저하되지 않고, 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비가 약 0.8 보다 커지면, 제2 부화소 전극(191b)의 영역에서 액정 분자의 불규칙한 거동이 발생하여, 투과율이 저하되는 영역이 발생함을 알 수 있었다.

[0086] 또한, 도 7을 참고하면, 본 발명의 실시예에 따른 액정 표시 장치와 같이, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 이격 거리가 약 $5.0\mu\text{m}$ 인 경우, 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비가 약 0.7 이하인 경우, 액정 표시 장치의 화소 영역 전반에서 투과율이 저하되지 않고, 제1 부화소 전극(191a)의 전압에 대한 제2 부화소 전극(191b)의 전압 비가 약 0.7 보다 커지면, 제2 부화소 전극(191b)의 도메인 경계부와 같은 영역에서 액정 분자의 불규칙한 거동이 발생하여, 투과율이 저하되는 영역이 발생함을 알 수 있었다.

[0087] 그러면, 도 8을 참고하여, 본 발명의 다른 한 실험예에 대하여 설명한다. 도 8은 본 발명의 다른 한 실험예에

다른 액정 표시 장치의 투과율 변화를 나타낸 전자 현미경 사진이다.

- [0088] 본 실험예에서는 도 1에 도시한 액정 표시 장치와 같이, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)를 형성하고, 초기 배향 시 제1 부화소 전극(191a)과 제2 부화소 전극(191b)에 인가되는 전압의 크기를 다르게 형성한 후, 액정 표시 장치의 계조를 변화하면서 하나의 화소의 투과율 변화를 측정하였다. 도 8에서 (a)는 32계조의 투과율 결과를 나타내고, (b)는 96계조의 투과율 결과를 나타내고, (c)는 128계조의 투과율 결과를 나타내고, (d)는 256계조의 투과율 결과를 나타낸다.
- [0089] 도 8을 참고하면, 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 경계부에서도 투과율 저하가 발생하지 않으며, 제1 부화소 전극(191a)의 십자형 줄기부(192, 193) 중 세로 줄기부(193)의 일부분 주변에서 투과율 저하가 적게 나타남을 알 수 있었다.
- [0090] 그러면, 도 9 내지 도 11을 참고하여, 본 발명의 다른 한 실시예에 따른 액정 표시 장치에 대하여 설명한다. 도 9는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 10은 도 9의 액정 표시 장치를 X-X 선을 따라 잘라 도시한 단면도이고, 도 11은 도 9의 액정 표시 장치의 화소 전극을 도시한 배치도이다.
- [0091] 본 실시예에 따른 액정 표시 장치는 도 1 및 도 2를 참고로 설명한 실시예에 따른 액정 표시 장치와 유사하다.
- [0092] 도 9 내지 도 11을 참고하면, 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 그리고 이들 두 표시판(100, 200) 사이에 개재되어 있는 액정층(3)을 포함한다.
- [0093] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0094] 제1 기판(110) 위에 게이트선(121), 기준 전압선(131), 그리고 유지 전극(135)이 형성되어 있다. 게이트선(121)은 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c) 및 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(미도시)을 포함하고, 기준 전압선(131)은 확장부(136)를 가지며, 유지 전극(135)을 포함한다.
- [0095] 게이트선(121), 기준 전압선(131), 그리고 유지 전극(135) 위에는 게이트 절연막(140)이 형성되어 있다.
- [0096] 게이트 절연막(140) 위에는 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c)가 형성되어 있다.
- [0097] 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c) 위에는 복수의 저항성 접촉 부재(ohmic contact)(163a, 163b, 163c, 165a, 165b, 165b)가 형성되어 있다.
- [0098] 저항성 접촉 부재(163a, 163b, 163c, 165a, 165b, 165b)와 게이트 절연막(140) 위에는 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함하는 데이터선(171), 제1 드레인 전극(175a), 제2 드레인 전극(175b), 제3 소스 전극(173c) 및 제3 드레인 전극(175c)을 포함하는 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c)가 형성되어 있다. 제2 드레인 전극(175b)은 제3 소스 전극(173c)과 연결되어 있다.
- [0099] 제1 게이트 전극(124a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 제1 반도체(154a)와 함께 제1 박막 트랜지스터(Qa)를 형성하며, 박막 트랜지스터의 채널(channel)은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 반도체 부분(154a)에 형성된다. 이와 유사하게, 제2 게이트 전극(124b), 제2 소스 전극(173b), 및 제2 드레인 전극(175b)은 제2 반도체(154b)와 함께 제2 박막 트랜지스터(Qb)를 형성하며, 박막 트랜지스터의 채널은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이의 반도체 부분(154b)에 형성되고, 제3 게이트 전극(124c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 제3 반도체(154c)와 함께 제3 박막 트랜지스터(Qc)를 형성하며, 박막 트랜지스터의 채널은 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이의 반도체 부분(154c)에 형성된다.
- [0100] 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c) 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 보호막(180)이 형성되어 있다.
- [0101] 보호막(180) 위에는 섹필터(230)가 위치한다.
- [0102] 섹필터(230) 위에는 덮개막(capping layer)(80)이 위치한다.
- [0103] 덮개막(80) 위에는 서로 이격되어 있는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 포함하는 화소 전극(191)이 형성되어 있다.
- [0104] 제1 부화소 전극(191a)의 전체적인 형태는 육각형 등의 다각형 형태이며, 제1 부화소 전극(191a)은 제2 부화소 전극(191b)으로 둘러싸여 있다. 제2 부화소 전극(191b)의 전체적인 형태는 네 개의 평행 사변형이 모여 있는

형태이며, 화소 영역의 가장자리에 위치한다.

- [0105] 제1 부화소 전극(191a)은 가로 줄기부(192)와 세로 줄기부(193)를 포함하는 십자형 줄기부(192, 193), 십자형 줄기부(192, 193)로부터 뻗어 나와 있는 복수의 제1 가지 전극들(194), 그리고 복수의 제1 연결부(197)를 포함한다.
- [0106] 제1 연결부(197)는 서로 인접한 두 개의 제1 가지 전극들(194)을 서로 연결한다.
- [0107] 제1 가지 전극들(194)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제1 가지 전극들(194)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제1 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제2 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제3 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제4 미세 가지부를 포함한다.
- [0108] 제2 부화소 전극(191b)은 복수의 제2 가지 전극들(196), 복수의 제2 연결부(195a) 및 복수의 제3 연결부(195b)를 포함한다. 제2 가지 전극들(196)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제2 가지 전극들(196)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제5 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제6 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제7 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제8 미세 가지부를 포함한다.
- [0109] 서로 인접한 제1 부화소 전극(191a)의 끝단과 제2 부화소 전극(191b)의 끝단 사이의 간격, 즉 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 이격 간격은 약 $1\mu\text{m}$ 내지 약 $5\mu\text{m}$ 일 수 있다.
- [0110] 보호막(180) 및 덮개막(80)에는 제1 드레인 전극(175a)의 일부분을 드러내는 제1 접촉 구멍(185a)과 제2 드레인 전극(175b)의 일부분을 드러내는 제2 접촉 구멍(185b)이 형성되어 있다.
- [0111] 제1 부화소 전극(191a)은 제1 접촉 구멍(185a)을 통해 제1 드레인 전극(175a)에 물리적 전기적으로 연결되고, 제2 부화소 전극(191b)은 제2 접촉 구멍(185b)을 통해 제2 드레인 전극(175b)과 물리적 전기적으로 연결된다.
- [0112] 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 제1 접촉 구멍(185a) 및 제2 접촉 구멍(185b)을 통해 각기 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)으로부터 데이터 전압을 인가 받는다.
- [0113] 이제, 상부 표시판(200)에 대하여 설명한다.
- [0114] 투명한 유리 또는 플라스틱 등으로 만들어진 제2 기판(210) 위에 차광 부재(220)와 공통 전극(270)이 형성되어 있다.
- [0115] 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(도시하지 않음)이 형성되어 있으며 이들은 수직 배향막일 수 있다.
- [0116] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 전기장이 없는 상태에서 입사광은 직교 편광자를 통과하지 못하고 차단된다.
- [0117] 액정층(3)과 배향막 중 적어도 하나는 광 반응성 물질, 보다 구체적으로 반응성 메소젠(reactive mesogen)을 포함할 수 있다.
- [0118] 그러나, 본 실시예에 따른 액정 표시 장치는 도 1 및 도 2에 도시한 실시예와 화소 전극(191)의 형태가 다소 다르다. 이에 대하여 도 11을 참고로 설명한다.
- [0119] 도 11을 참고하면, 본 실시예에 따른 액정 표시 장치의 화소 전극(191)은 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 포함한다.
- [0120] 제1 부화소 전극(191a)의 전체적인 형태는 육각형 등의 다각형 형태이고, 제1 부화소 전극(191a)은 제2 부화소 전극(191b)으로 둘러싸여 있고, 제2 부화소 전극(191b)의 전체적인 형태는 네 개의 평행 사변형이 모여 있는 형태이며, 화소 영역의 가장자리에 위치한다.
- [0121] 제1 부화소 전극(191a)은 가로 줄기부(192)와 세로 줄기부(193)를 포함하는 십자형 줄기부(192, 193), 그리고 십자형 줄기부(192, 193)로부터 뻗어 나와 있는 복수의 제1 가지 전극들(194), 그리고 복수의 제1 연결부(197)를 포함한다.
- [0122] 제1 연결부(197)는 서로 인접한 두 개의 제1 가지 전극들(194)을 서로 연결한다.

- [0123] 제1 가지 전극들(194)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제1 가지 전극들(194)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제1 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제2 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제3 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제4 미세 가지부를 포함한다.
- [0124] 제2 부화소 전극(191b)은 복수의 제2 가지 전극들(196)과 복수의 제2 연결부(195a) 및 복수의 제3 연결부(195b)를 포함한다. 제2 연결부(195a)는 서로 인접한 두 개의 제2 가지 전극들(196)을 연결하며, 화소 영역의 가장자리에 위치하고, 제3 연결부(195b)는 서로 인접한 두 개의 제2 가지 전극들(196)을 연결하며, 제1 부화소 전극(191a)에 인접한 제2 부화소 전극(191b)의 가장자리에 위치한다. 복수의 제2 연결부(195a)와 복수의 제3 연결부(195b)는 교대로 형성되어 있다. 제2 가지 전극들(196)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제2 가지 전극들(196)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제5 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제6 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제7 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제8 미세 가지부를 포함한다.
- [0125] 제1 부화소 전극(191a)의 복수의 제1 연결부(197)는 제2 부화소 전극(191a)에 인접한 제1 부화소 전극(191a)의 가장자리에 위치하며, 복수의 제1 연결부(197)는 제2 부화소 전극(191b)의 복수의 제3 연결부(195b)와 서로 인접하여 배치된다.
- [0126] 앞서 설명한 실시예에 따른 액정 표시 장치의 모든 특징들은 본 실시예에 따른 액정 표시 장치에 모두 적용 가능하다.
- [0127] 그러면, 도 12 내지 도 14를 참고하여, 본 발명의 다른 한 실시예에 따른 액정 표시 장치에 대하여 설명한다. 도 12는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 13은 도 12의 액정 표시 장치를 XIII-XIII 선을 따라 잘라 도시한 단면도이고, 도 14는 도 13의 액정 표시 장치의 화소 전극을 도시한 배치도이다.
- [0128] 본 실시예에 따른 액정 표시 장치는 도 1 및 도 2를 참고로 설명한 실시예에 따른 액정 표시 장치와 유사하다.
- [0129] 도 12 내지 도 14를 참고하면, 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 그리고 이들 두 표시판(100, 200) 사이에 개재되어 있는 액정층(3)을 포함한다.
- [0130] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0131] 제1 기판(110) 위에 게이트선(121), 기준 전압선(131), 그리고 유지 전극(135)이 형성되어 있다. 게이트선(121)은 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c) 및 다른 층 또는 외부 구동 회로와의 접촉을 위한 넓은 끝 부분(미도시)을 포함하고, 기준 전압선(131)은 확장부(136)를 가지며, 유지 전극(135)을 포함한다.
- [0132] 게이트선(121), 기준 전압선(131), 그리고 유지 전극(135) 위에는 게이트 절연막 (140)이 형성되어 있다.
- [0133] 게이트 절연막(140) 위에는 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c)가 형성되어 있다.
- [0134] 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c) 위에는 복수의 저항성 접촉 부재(ohmic contact)(163a, 163b, 163c, 165a, 165b, 165b)가 형성되어 있다.
- [0135] 저항성 접촉 부재(163a, 163b, 163c, 165a, 165b, 165b)와 게이트 절연막(140) 위에는 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함하는 데이터선(171), 제1 드레인 전극(175a), 제2 드레인 전극(175b), 제3 소스 전극(173c) 및 제3 드레인 전극(175c)을 포함하는 데이터 도전체(171, 173a, 173b 173c, 175a, 175b, 175c)가 형성되어 있다. 제2 드레인 전극(175b)은 제3 소스 전극(173c)과 연결되어 있다.
- [0136] 제1 게이트 전극(124a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 제1 반도체(154a)와 함께 제1 박막 트랜지스터(Qa)를 형성하며, 박막 트랜지스터의 채널(channel)은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 반도체 부분(154a)에 형성된다. 이와 유사하게, 제2 게이트 전극(124b), 제2 소스 전극(173b), 및 제2 드레인 전극(175b)은 제2 반도체(154b)와 함께 제2 박막 트랜지스터(Qb)를 형성하며, 박막 트랜지스터의 채널은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이의 반도체 부분(154b)에 형성되고, 제3 게이트 전극(124c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 제3 반도체(154c)와 함께 제3 박막 트랜지스터(Qc)를 형성하며, 박막 트랜지스터의 채널은 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이의 반도체 부분(154c)에 형성

된다.

- [0137] 데이터 도전체(171, 173a, 173b 173c, 175a, 175b, 175c) 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 보호막 (180)이 형성되어 있다.
- [0138] 보호막(180) 위에는 섹필터(230)가 위치한다.
- [0139] 섹필터(230) 위에는 덮개막(capping layer)(80)이 위치한다.
- [0140] 덮개막(80) 위에는 서로 이격되어 있는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 포함하는 화소 전극 (191)이 형성되어 있다.
- [0141] 제1 부화소 전극(191a)의 전체적인 형태는 육각형 등의 다각형 형태이며, 제1 부화소 전극(191a)은 제2 부화소 전극(191b)으로 둘러싸여 있다. 제2 부화소 전극(191b)의 전체적인 형태는 네 개의 평행 사변형이 모여 있는 형태이며, 화소 영역의 가장자리에 위치한다.
- [0142] 제1 부화소 전극(191a)은 가로 줄기부(192)와 세로 줄기부(193)를 포함하는 십자형 줄기부(192, 193), 그리고 십자형 줄기부(192, 193)로부터 뻗어 나와 있는 복수의 제1 가지 전극들(194)을 포함한다.
- [0143] 제1 가지 전극들(194)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제1 가지 전극들(194)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제1 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제2 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제3 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제4 미세 가지부를 포함한다.
- [0144] 제2 부화소 전극(191b)은 복수의 제2 가지 전극들(196), 복수의 제2 연결부(195a) 및 복수의 제3 연결부(195b)를 포함한다. 제2 가지 전극들(196)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제2 가지 전극들(196)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제5 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제6 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제7 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제8 미세 가지부를 포함한다.
- [0145] 서로 인접한 제1 부화소 전극(191a)의 끝단과 제2 부화소 전극(191b)의 끝단 사이의 간격, 즉 제1 부화소 전극 (191a)과 제2 부화소 전극(191b) 사이의 이격 간격은 약 1 μ m 내지 약 5 μ m일 수 있다.
- [0146] 보호막(180) 및 덮개막(80)에는 제1 드레인 전극(175a)의 일부분을 드러내는 제1 접촉 구멍(185a)과 제2 드레인 전극(175b)의 일부분을 드러내는 제2 접촉 구멍(185b)이 형성되어 있다.
- [0147] 제1 부화소 전극(191a)은 제1 접촉 구멍(185a)을 통해 제1 드레인 전극(175a)에 물리적 전기적으로 연결되고, 제2 부화소 전극(191b)은 제2 접촉 구멍(185b)을 통해 제2 드레인 전극(175b)과 물리적 전기적으로 연결된다.
- [0148] 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 제1 접촉 구멍(185a) 및 제2 접촉 구멍(185b)을 통해 각기 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)으로부터 데이터 전압을 인가 받는다.
- [0149] 이제, 상부 표시판(200)에 대하여 설명한다.
- [0150] 투명한 유리 또는 플라스틱 등으로 만들어진 제2 기판(210) 위에 차광 부재(220)와 공통 전극(270)이 형성되어 있다.
- [0151] 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(도시하지 않음)이 형성되어 있으며 이들은 수직 배향 막일 수 있다.
- [0152] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 전기장이 없는 상태에서 입사광은 직 교 편광자를 통과하지 못하고 차단된다.
- [0153] 액정층(3)과 배향막 중 적어도 하나는 광 반응성 물질, 보다 구체적으로 반응성 메소겐(reactive mesogen)을 포함할 수 있다.
- [0154] 그러나, 본 실시예에 따른 액정 표시 장치는 도 1 및 도 2에 도시한 실시예와 화소 전극(191)의 형태가 다소 다르다. 이에 대하여 도 14를 참고로 설명한다.
- [0155] 도 14를 참고하면, 본 실시예에 따른 액정 표시 장치의 화소 전극(191)은 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 포함한다.

- [0156] 제1 부화소 전극(191a)의 전체적인 형태는 육각형 등의 다각형 형태이고, 제1 부화소 전극(191a)은 제2 부화소 전극(191b)으로 둘러싸여 있고, 제2 부화소 전극(191b)의 전체적인 형태는 네 개의 평행 사변형이 모여 있는 형태이며, 화소 영역의 가장자리에 위치한다.
- [0157] 제1 부화소 전극(191a)은 가로 줄기부(192)와 세로 줄기부(193)를 포함하는 십자형 줄기부(192, 193), 그리고 십자형 줄기부(192, 193)로부터 뻗어 나와 있는 복수의 제1 가지 전극들(194)을 포함한다.
- [0158] 제1 가지 전극들(194)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제1 가지 전극들(194)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제1 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제2 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제3 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제4 미세 가지부를 포함한다.
- [0159] 제2 부화소 전극(191b)은 복수의 제2 가지 전극들(196)과 복수의 제2 연결부(195a) 및 복수의 제3 연결부(195b)를 포함한다. 제2 연결부(195a)는 서로 인접한 두 개의 제2 가지 전극들(196)을 연결하며, 화소 영역의 가장자리에 위치하고, 제3 연결부(195b)는 서로 인접한 두 개의 제2 가지 전극들(196)을 연결하며, 제1 부화소 전극(191a)에 인접한 제2 부화소 전극(191b)의 가장자리에 위치한다. 복수의 제2 연결부(195a)와 복수의 제3 연결부(195b)는 교대로 형성되어 있다. 제2 가지 전극들(196)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제2 가지 전극들(196)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제5 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제6 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제7 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제8 미세 가지부를 포함한다.
- [0160] 앞서 설명한 실시예에 따른 액정 표시 장치의 모든 특징들은 본 실시예에 따른 액정 표시 장치에 모두 적용 가능하다.
- [0161] 그러면, 도 15 내지 도 17을 참고하여, 본 발명의 다른 한 실시예에 따른 액정 표시 장치에 대하여 설명한다. 도 15는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 16은 도 15의 액정 표시 장치를 XV-XV 선을 따라 잘라 도시한 단면도이고, 도 17은 도 15의 액정 표시 장치의 화소 전극을 도시한 배치도이다.
- [0162] 본 실시예에 따른 액정 표시 장치는 도 1 및 도 2를 참고로 설명한 실시예에 따른 액정 표시 장치와 유사하다.
- [0163] 도 15 내지 도 17을 참고하면, 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 그리고 이들 두 표시판(100, 200) 사이에 개재되어 있는 액정층(3)을 포함한다.
- [0164] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0165] 제1 기판(110) 위에 게이트선(121), 기준 전압선(131), 그리고 유지 전극(135)이 형성되어 있다. 게이트선(121)은 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c) 및 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(미도시)을 포함하고, 기준 전압선(131)은 확장부(136)를 가지며, 유지 전극(135)을 포함한다.
- [0166] 게이트선(121), 기준 전압선(131), 그리고 유지 전극(135) 위에는 게이트 절연막(140)이 형성되어 있다.
- [0167] 게이트 절연막(140) 위에는 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c)가 형성되어 있다.
- [0168] 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c) 위에는 복수의 저항성 접촉 부재(ohmic contact)(163a, 163b, 163c, 165a, 165b, 165b)가 형성되어 있다.
- [0169] 저항성 접촉 부재(163a, 163b, 163c, 165a, 165b, 165b)와 게이트 절연막(140) 위에는 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함하는 데이터선(171), 제1 드레인 전극(175a), 제2 드레인 전극(175b), 제3 소스 전극(173c) 및 제3 드레인 전극(175c)을 포함하는 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c)가 형성되어 있다. 제2 드레인 전극(175b)은 제3 소스 전극(173c)과 연결되어 있다.
- [0170] 제1 게이트 전극(124a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 제1 반도체(154a)와 함께 제1 박막 트랜지스터(Qa)를 형성하며, 박막 트랜지스터의 채널(channel)은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 반도체 부분(154a)에 형성된다. 이와 유사하게, 제2 게이트 전극(124b), 제2 소스 전극(173b), 및 제2 드레인 전극(175b)은 제2 반도체(154b)와 함께 제2 박막 트랜지스터(Qb)를 형성하며, 박막 트랜지스터의 채널은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이의 반도체 부분(154b)에 형성되고, 제3 게이트 전극(124c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 제3 반도체(154c)와 함께 제3 박막 트랜지스터(Qc)를 형성하

며, 박막 트랜지스터의 채널은 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이의 반도체 부분(154c)에 형성된다.

- [0171] 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c) 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 보호막(180)이 형성되어 있다.
- [0172] 보호막(180) 위에는 섹필터(230)가 위치한다.
- [0173] 섹필터(230) 위에는 덮개막(capping layer)(80)이 위치한다.
- [0174] 덮개막(80) 위에는 서로 이격되어 있는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 포함하는 화소 전극(191)이 형성되어 있다.
- [0175] 제1 부화소 전극(191a)의 전체적인 형태는 육각형 등의 다각형 형태이며, 제1 부화소 전극(191a)은 제2 부화소 전극(191b)으로 둘러싸여 있다. 제2 부화소 전극(191b)의 전체적인 형태는 네 개의 평행 사변형이 모여 있는 형태이며, 화소 영역의 가장자리에 위치한다.
- [0176] 제1 부화소 전극(191a)은 가로 줄기부(192)와 세로 줄기부(193)를 포함하는 십자형 줄기부(192, 193), 그리고 십자형 줄기부(192, 193)로부터 뻗어 나와 있는 복수의 제1 가지 전극들(194)을 포함한다.
- [0177] 제1 가지 전극들(194)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제1 가지 전극들(194)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제1 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제2 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제3 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제4 미세 가지부를 포함한다.
- [0178] 제2 부화소 전극(191b)은 화소 영역의 가장자리에 위치하는 외각 줄기부(195)와 제1 부화소 전극(191a)에 인접한 가장자리에 위치하는 제1 줄기부(198a), 그리고 외각 줄기부(195) 및 제1 줄기부(198a)로부터 뻗어 나와 있는 복수의 제2 가지 전극들(196)을 포함한다. 제2 가지 전극들(196)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제2 가지 전극들(196)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제5 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제6 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제7 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제8 미세 가지부를 포함한다.
- [0179] 서로 인접한 제1 부화소 전극(191a)의 끝단과 제2 부화소 전극(191b)의 끝단 사이의 간격, 즉 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 이격 간격은 약 $1\mu\text{m}$ 내지 약 $5\mu\text{m}$ 일 수 있다.
- [0180] 보호막(180) 및 덮개막(80)에는 제1 드레인 전극(175a)의 일부분을 드러내는 제1 접촉 구멍(185a)과 제2 드레인 전극(175b)의 일부분을 드러내는 제2 접촉 구멍(185b)이 형성되어 있다.
- [0181] 제1 부화소 전극(191a)은 제1 접촉 구멍(185a)을 통해 제1 드레인 전극(175a)에 물리적 전기적으로 연결되고, 제2 부화소 전극(191b)은 제2 접촉 구멍(185b)을 통해 제2 드레인 전극(175b)과 물리적 전기적으로 연결된다.
- [0182] 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 제1 접촉 구멍(185a) 및 제2 접촉 구멍(185b)을 통해 각각 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)으로부터 데이터 전압을 인가 받는다.
- [0183] 이제, 상부 표시판(200)에 대하여 설명한다.
- [0184] 투명한 유리 또는 플라스틱 등으로 만들어진 제2 기판(210) 위에 차광 부재(220)와 공통 전극(270)이 형성되어 있다.
- [0185] 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(도시하지 않음)이 형성되어 있으며 이들은 수직 배향막일 수 있다.
- [0186] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 전기장이 없는 상태에서 입사광은 직교 편광자를 통과하지 못하고 차단된다.
- [0187] 액정층(3)과 배향막 중 적어도 하나는 광 반응성 물질, 보다 구체적으로 반응성 메소젠(reactive mesogen)을 포함할 수 있다.
- [0188] 그러나, 본 실시예에 따른 액정 표시 장치는 도 1 및 도 2에 도시한 실시예와 화소 전극(191)의 형태가 다소 다

르다. 이에 대하여 도 17을 참고로 설명한다.

- [0189] 도 17을 참고하면, 본 실시예에 따른 액정 표시 장치의 화소 전극(191)은 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 포함한다.
- [0190] 제1 부화소 전극(191a)의 전체적인 형태는 육각형 등의 다각형 형태이고, 제1 부화소 전극(191a)은 제2 부화소 전극(191b)으로 둘러싸여 있고, 제2 부화소 전극(191b)의 전체적인 형태는 네 개의 평행 사변형이 모여 있는 형태이며, 화소 영역의 가장자리에 위치한다.
- [0191] 제1 부화소 전극(191a)은 가로 줄기부(192)와 세로 줄기부(193)를 포함하는 십자형 줄기부(192, 193), 그리고 십자형 줄기부(192, 193)로부터 뻗어 나와 있는 복수의 제1 가지 전극들(194)을 포함한다.
- [0192] 제1 가지 전극들(194)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제1 가지 전극들(194)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제1 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제2 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제3 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제4 미세 가지부를 포함한다.
- [0193] 제2 부화소 전극(191b)은 화소 영역의 가장자리에 위치하는 외각 줄기부(195)와 제1 부화소 전극(191a)에 인접한 가장자리에 위치하는 제1 줄기부(198a), 그리고 외각 줄기부(195) 및 제1 줄기부(198a)로부터 뻗어 나와 있는 복수의 제2 가지 전극들(196)을 포함한다. 제2 가지 전극들(196)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제2 가지 전극들(196)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제5 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제6 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제7 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제8 미세 가지부를 포함한다.
- [0194] 앞서 설명한 실시예에 따른 액정 표시 장치의 모든 특징들은 본 실시예에 따른 액정 표시 장치에 모두 적용 가능하다.
- [0195] 그러면, 도 18 내지 도 20을 참고하여, 본 발명의 다른 한 실시예에 따른 액정 표시 장치에 대하여 설명한다. 도 18은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 19는 도 18의 액정 표시 장치를 XIX-XIX 선을 따라 잘라 도시한 단면도이고, 도 20은 도 18의 액정 표시 장치의 화소 전극을 도시한 배치도이다.
- [0196] 본 실시예에 따른 액정 표시 장치는 도 1 및 도 2를 참고로 설명한 실시예에 따른 액정 표시 장치와 유사하다.
- [0197] 도 18 내지 도 20을 참고하면, 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 그리고 이들 두 표시판(100, 200) 사이에 개재되어 있는 액정층(3)을 포함한다.
- [0198] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0199] 제1 기관(110) 위에 게이트선(121), 기준 전압선(131), 그리고 유지 전극(135)이 형성되어 있다. 게이트선(121)은 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c) 및 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(미도시)을 포함하고, 기준 전압선(131)은 확장부(136)를 가지며, 유지 전극(135)을 포함한다.
- [0200] 게이트선(121), 기준 전압선(131), 그리고 유지 전극(135) 위에는 게이트 절연막(140)이 형성되어 있다.
- [0201] 게이트 절연막(140) 위에는 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c)가 형성되어 있다.
- [0202] 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c) 위에는 복수의 저항성 접촉 부재(ohmic contact)(163a, 163b, 163c, 165a, 165b, 165b)가 형성되어 있다.
- [0203] 저항성 접촉 부재(163a, 163b, 163c, 165a, 165b, 165b)와 게이트 절연막(140) 위에는 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함하는 데이터선(171), 제1 드레인 전극(175a), 제2 드레인 전극(175b), 제3 소스 전극(173c) 및 제3 드레인 전극(175c)을 포함하는 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c)가 형성되어 있다. 제2 드레인 전극(175b)은 제3 소스 전극(173c)과 연결되어 있다.
- [0204] 제1 게이트 전극(124a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 제1 반도체(154a)와 함께 제1 박막 트랜지스터(Qa)를 형성하며, 박막 트랜지스터의 채널(channel)은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 반도체 부분(154a)에 형성된다. 이와 유사하게, 제2 게이트 전극(124b), 제2 소스 전극(173b), 및 제2

드레인 전극(175b)은 제2 반도체(154b)와 함께 제2 박막 트랜지스터(Qb)를 형성하며, 박막 트랜지스터의 채널은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이의 반도체 부분(154b)에 형성되고, 제3 게이트 전극(124c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 제3 반도체(154c)와 함께 제3 박막 트랜지스터(Qc)를 형성하며, 박막 트랜지스터의 채널은 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이의 반도체 부분(154c)에 형성된다.

[0205] 데이터 도전체(171, 173a, 173b 173c, 175a, 175b, 175c) 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 보호막 (180)이 형성되어 있다.

[0206] 보호막(180) 위에는 색필터(230)가 위치한다.

[0207] 색필터(230) 위에는 덮개막(capping layer)(80)이 위치한다.

[0208] 덮개막(80) 위에는 서로 이격되어 있는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 포함하는 화소 전극 (191)이 형성되어 있다.

[0209] 제1 부화소 전극(191a)의 전체적인 형태는 육각형 등의 다각형 형태이며, 제1 부화소 전극(191a)은 제2 부화소 전극(191b)으로 둘러싸여 있다. 제2 부화소 전극(191b)의 전체적인 형태는 네 개의 평행 사변형이 모여 있는 형태이며, 화소 영역의 가장자리에 위치한다.

[0210] 제1 부화소 전극(191a)은 가로 줄기부(192)와 세로 줄기부(193)를 포함하는 십자형 줄기부(192, 193), 십자형 줄기부(192, 193)로부터 뻗어 나와 있는 복수의 제1 가지 전극들(194)을 포함한다. 제1 부화소 전극(191a)은 제2 부화소 전극(191b)에 인접한 가장자리에 위치하며, 복수의 제1 가지 전극들(194)을 서로 연결하는 제2 줄기 부(198b)를 더 포함한다.

[0211] 제1 가지 전극들(194)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제1 가지 전극들(194)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제1 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제2 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제3 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제4 미세 가지부를 포함한다.

[0212] 제2 부화소 전극(191b)은 화소 영역의 가장자리에 위치하는 외각 줄기부(195)와 제1 부화소 전극(191a)에 인접한 가장자리에 위치하는 제1 줄기부(198a), 그리고 외각 줄기부(195) 및 제1 줄기부(198a)로부터 뻗어 나와 있는 복수의 제2 가지 전극들(196)을 포함한다. 제2 가지 전극들(196)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제2 가지 전극들(196)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제5 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제6 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제7 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제8 미세 가지부를 포함한다.

[0213] 서로 인접한 제1 부화소 전극(191a)의 끝단과 제2 부화소 전극(191b)의 끝단 사이의 간격, 즉 제1 부화소 전극 (191a)과 제2 부화소 전극(191b) 사이의 이격 간격은 약 1 μ m 내지 약 5 μ m일 수 있다.

[0214] 보호막(180) 및 덮개막(80)에는 제1 드레인 전극(175a)의 일부분을 드러내는 제1 접촉 구멍(185a)과 제2 드레인 전극(175b)의 일부분을 드러내는 제2 접촉 구멍(185b)이 형성되어 있다.

[0215] 제1 부화소 전극(191a)은 제1 접촉 구멍(185a)을 통해 제1 드레인 전극(175a)에 물리적 전기적으로 연결되고, 제2 부화소 전극(191b)은 제2 접촉 구멍(185b)을 통해 제2 드레인 전극(175b)과 물리적 전기적으로 연결된다.

[0216] 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 제1 접촉 구멍(185a) 및 제2 접촉 구멍(185b)을 통해 각각 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)으로부터 데이터 전압을 인가 받는다.

[0217] 이제, 상부 표시판(200)에 대하여 설명한다.

[0218] 투명한 유리 또는 플라스틱 등으로 만들어진 제2 기판(210) 위에 차광 부재(220)와 공통 전극(270)이 형성되어 있다.

[0219] 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(도시하지 않음)이 형성되어 있으며 이들은 수직 배향 막일 수 있다.

[0220] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 전기장이 없는 상태에서 입사광은 직

교 편광자를 통과하지 못하고 차단된다.

- [0221] 액정층(3)과 배향막 중 적어도 하나는 광 반응성 물질, 보다 구체적으로 반응성 메소겐(reactive mesogen)을 포함할 수 있다.
- [0222] 그러나, 본 실시예에 따른 액정 표시 장치는 도 1 및 도 2에 도시한 실시예와 화소 전극(191)의 형태가 다소 다르다. 이에 대하여 도 17을 참고로 설명한다.
- [0223] 도 20을 참고하면, 본 실시예에 따른 액정 표시 장치의 화소 전극(191)은 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 포함한다.
- [0224] 제1 부화소 전극(191a)의 전체적인 형태는 육각형 등의 다각형 형태이고, 제1 부화소 전극(191a)은 제2 부화소 전극(191b)으로 둘러싸여 있고, 제2 부화소 전극(191b)의 전체적인 형태는 네 개의 평행 사변형이 모여 있는 형태이며, 화소 영역의 가장자리에 위치한다.
- [0225] 제1 부화소 전극(191a)은 가로 줄기부(192)와 세로 줄기부(193)를 포함하는 십자형 줄기부(192, 193), 십자형 줄기부(192, 193)로부터 뻗어 나와 있는 복수의 제1 가지 전극들(194)을 포함한다. 제1 부화소 전극(191a)은 제2 부화소 전극(191b)에 인접한 가장자리에 위치하며, 복수의 제1 가지 전극들(194)을 서로 연결하는 제2 줄기부(198b)를 더 포함한다.
- [0226] 제1 가지 전극들(194)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제1 가지 전극들(194)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제1 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제2 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제3 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제4 미세 가지부를 포함한다.
- [0227] 제2 부화소 전극(191b)은 화소 영역의 가장자리에 위치하는 외각 줄기부(195)와 제1 부화소 전극(191a)에 인접한 가장자리에 위치하는 제1 줄기부(198a), 그리고 외각 줄기부(195) 및 제1 줄기부(198a)로부터 뻗어 나와 있는 복수의 제2 가지 전극들(196)을 포함한다. 제2 가지 전극들(196)은 서로 다른 네 개의 방향으로 뻗어 있다. 보다 구체적으로, 제2 가지 전극들(196)은 십자형 줄기부(192, 193)로부터 왼쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제5 미세 가지부, 오른쪽 위 방향으로 비스듬하게 뻗어있는 복수의 제6 미세 가지부, 왼쪽 아래 방향으로 뻗어있는 복수의 제7 미세 가지부, 그리고 오른쪽 아래 방향으로 비스듬하게 뻗어있는 복수의 제8 미세 가지부를 포함한다.
- [0228] 제1 부화소 전극(191a)의 제2 줄기부(198b)는 제2 부화소 전극(191b)의 제1 줄기부(198a)와 인접하여 위치한다.
- [0229] 앞서 설명한 실시예에 따른 액정 표시 장치의 모든 특징들은 본 실시예에 따른 액정 표시 장치에 모두 적용 가능하다.
- [0230] 그러면, 도 21 내지 도 23을 참고하여, 본 발명의 다른 한 실험예에 대하여 설명한다. 도 21 내지 도 23은 본 발명의 한 실험예에 따른 액정 표시 장치의 투과율 변화를 나타낸 전자 현미경 사진이다.
- [0231] 본 실험예에서는 도 1 및 도 2에 도시한 실시예에 따른 액정 표시 장치에 따른 복수의 화소를 형성하고, 도 15 내지 도 17에 도시한 실시예에 따른 액정 표시 장치에 따른 복수의 화소를 형성하고, 도 18 내지 도 20에 실시예에 따른 액정 표시 장치에 따른 복수의 화소를 형성하고, 각 경우에 대하여, 제1 부화소 전극(191a)에 인가되는 전압에 대한 제2 부화소 전극(191b)에 인가되는 전압의 비율을 조절하면서, 투과율 결과를 측정하였다.
- [0232] 도 21은 도 1 및 도 2에 도시한 실시예에 따른 액정 표시 장치에 따른 복수의 화소를 형성한 경우의 결과를 나타내고, 도 22는 도 18 내지 도 20에 실시예에 따른 액정 표시 장치에 따른 복수의 화소를 형성한 경우의 결과를 나타내고, 도 23은 도 18 내지 도 20에 실시예에 따른 액정 표시 장치에 따른 복수의 화소를 형성한 경우의 결과를 나타낸다.
- [0233] 도 21 내지 도 23에서, (a)는 제1 부화소 전극(191a)에 인가된 전압의 크기는 약 9.5V이고 제2 부화소 전극(191b)에 인가된 전압의 크기는 약 5.5V인 경우를 도시하고, (b)는 제1 부화소 전극(191a)에 인가된 전압의 크기는 약 12.0V이고 제2 부화소 전극(191b)에 인가된 전압의 크기는 약 7.6V인 경우를 도시하고, (c)는 제1 부화소 전극(191a)에 인가된 전압의 크기는 약 14.5V이고 제2 부화소 전극(191b)에 인가된 전압의 크기는 약 10.8V인 경우를 도시하고, (d)는 제1 부화소 전극(191a)에 인가된 전압의 크기는 약 17.0V이고 제2 부화소 전극(191b)에 인가된 전압의 크기는 약 12.8V인 경우를 도시한다.
- [0234] 도 21 내지 도 23을 참고하면, 본 발명의 실시예들에 따른 액정 표시 장치는 제1 부화소 전극(191a)과 제2 부화

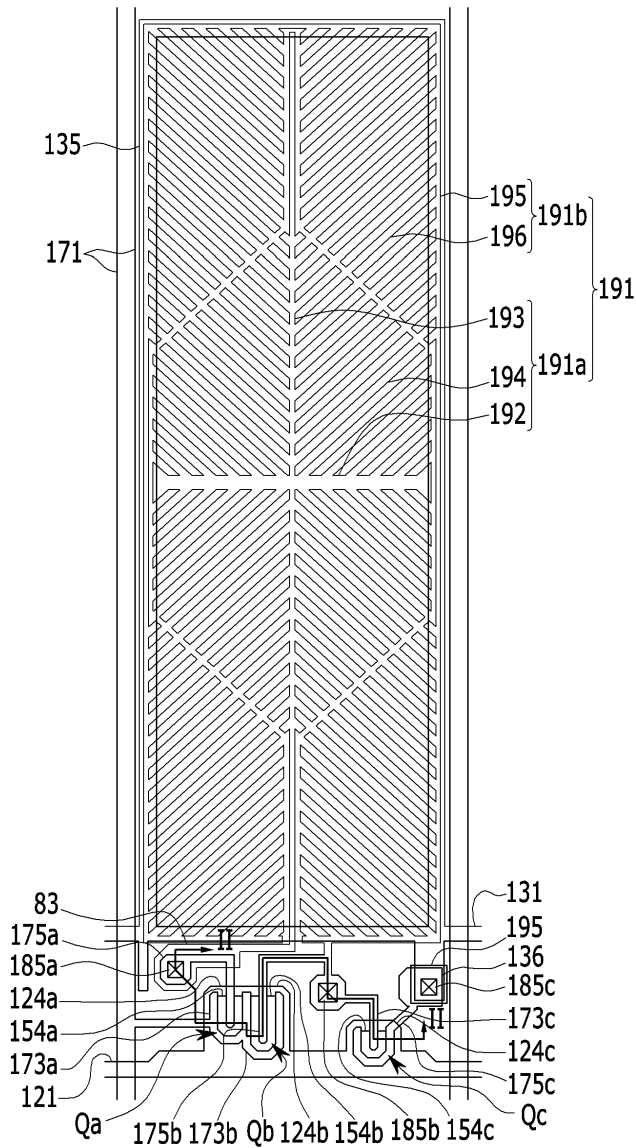
소 전극(191b) 사이의 경계부 일부분을 제외하고 높은 투과율을 나타냄을 알 수 있었다.

[0235]

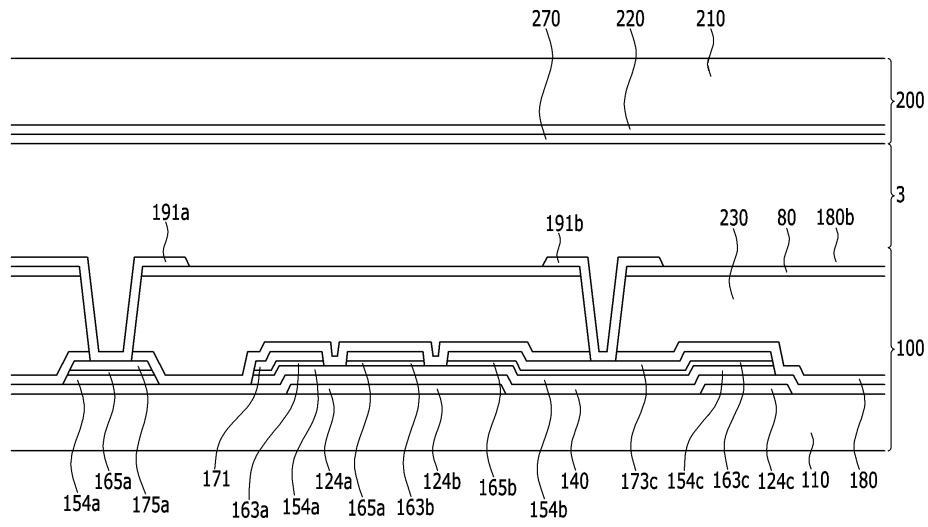
이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면

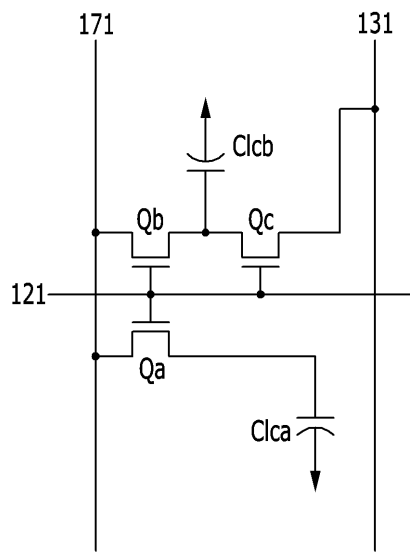
도면1



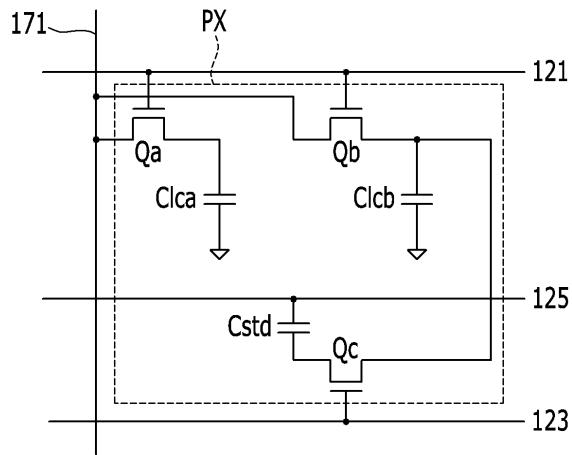
도면2



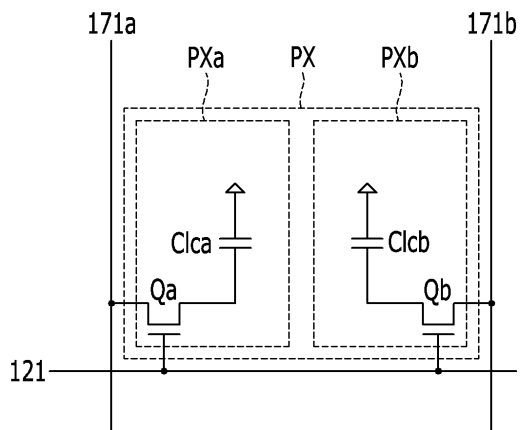
도면3a



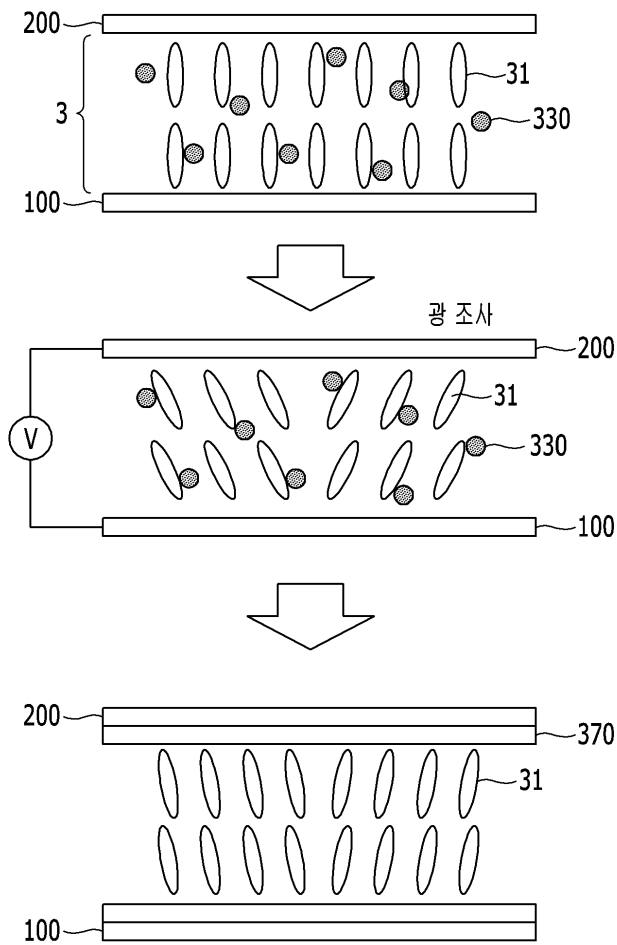
도면3b



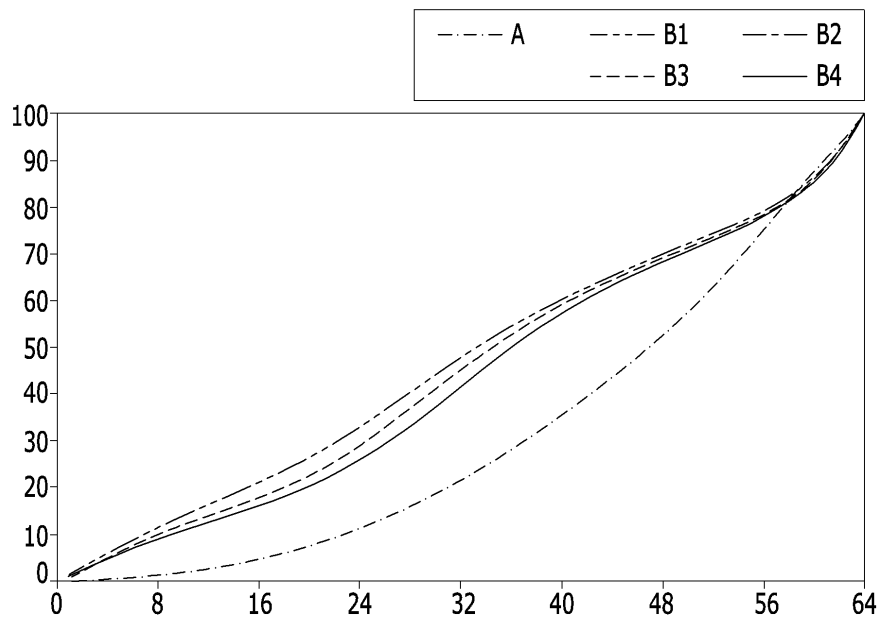
도면3c



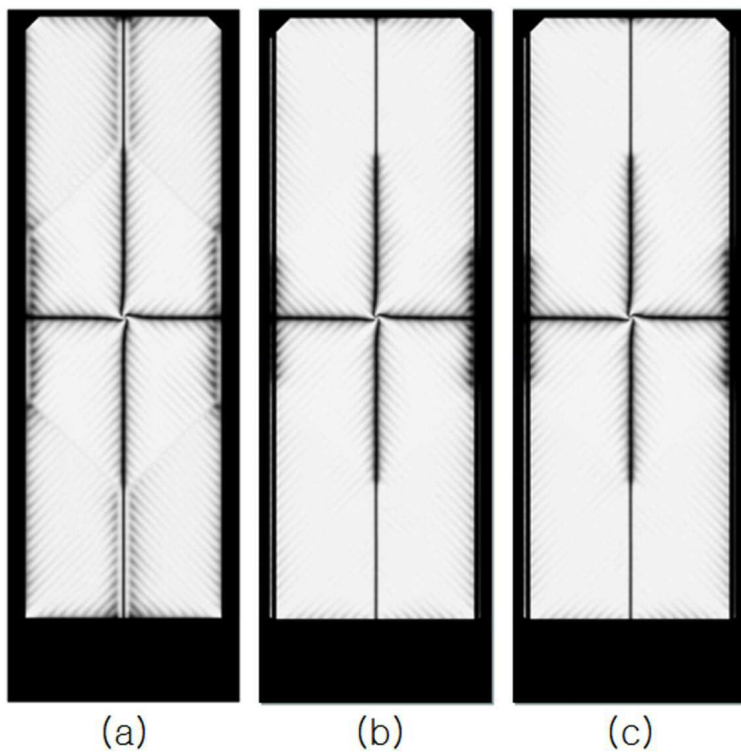
도면4a



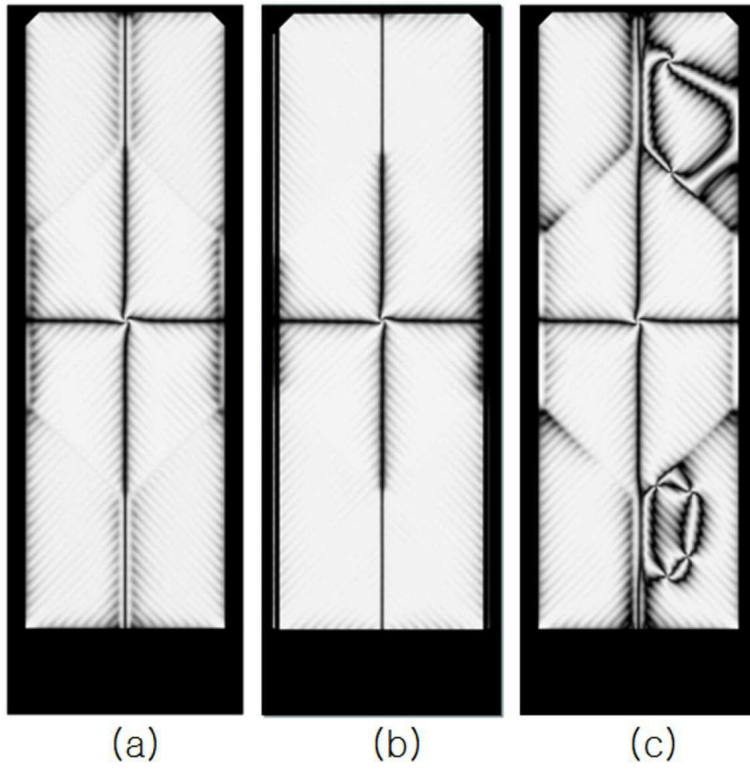
도면4b



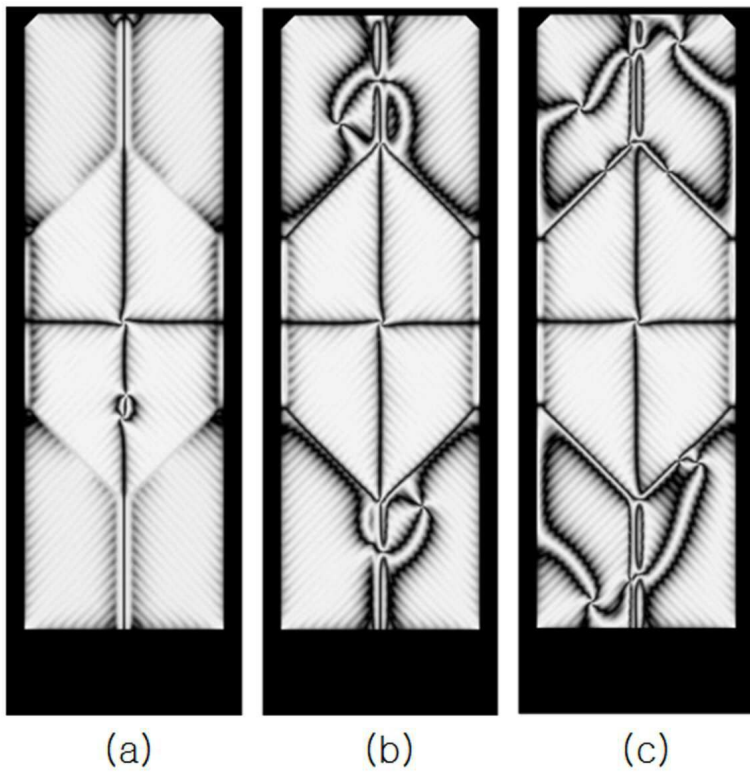
도면5



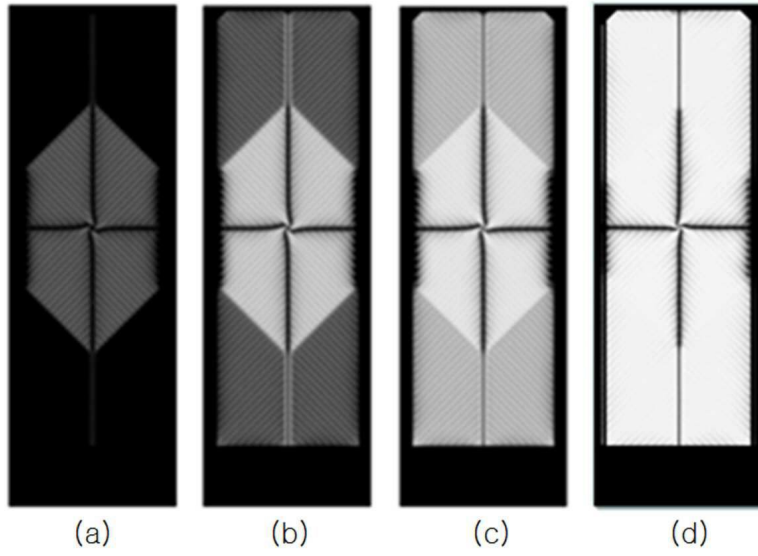
도면6



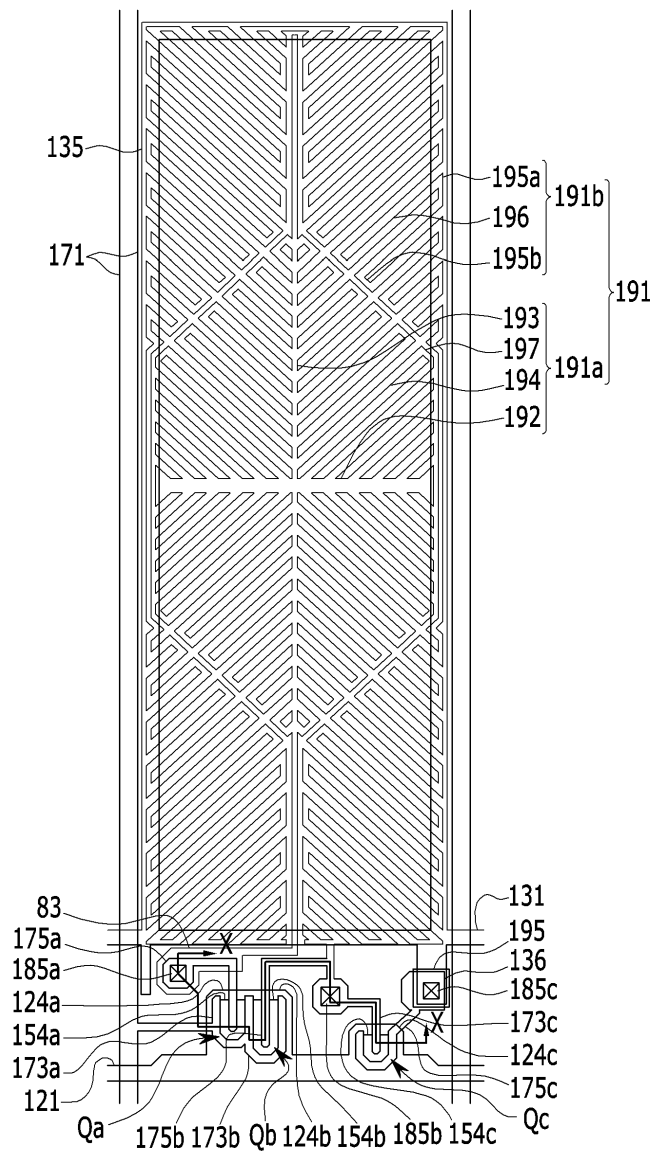
도면7



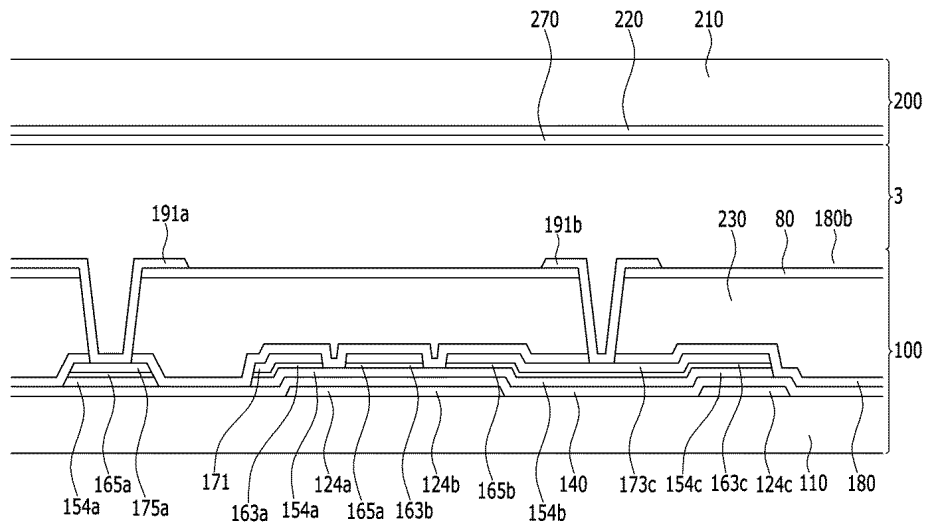
도면8



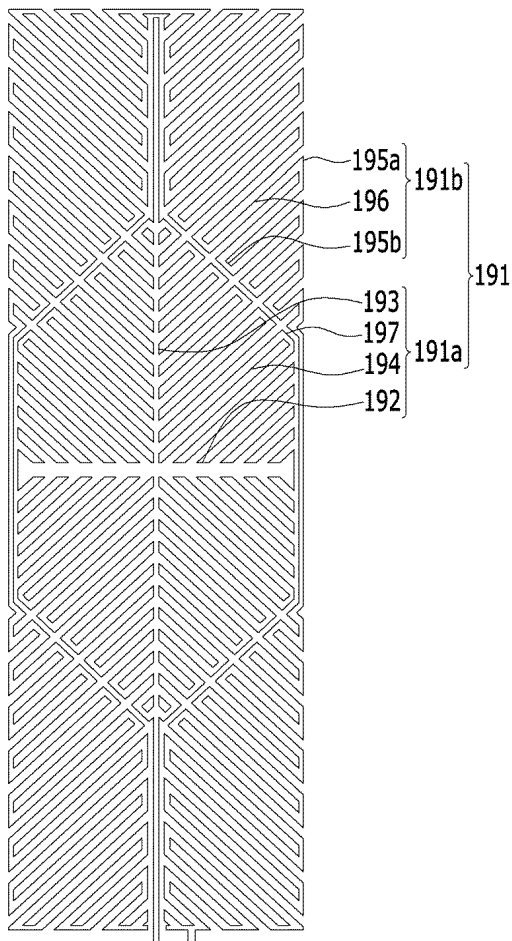
도면9



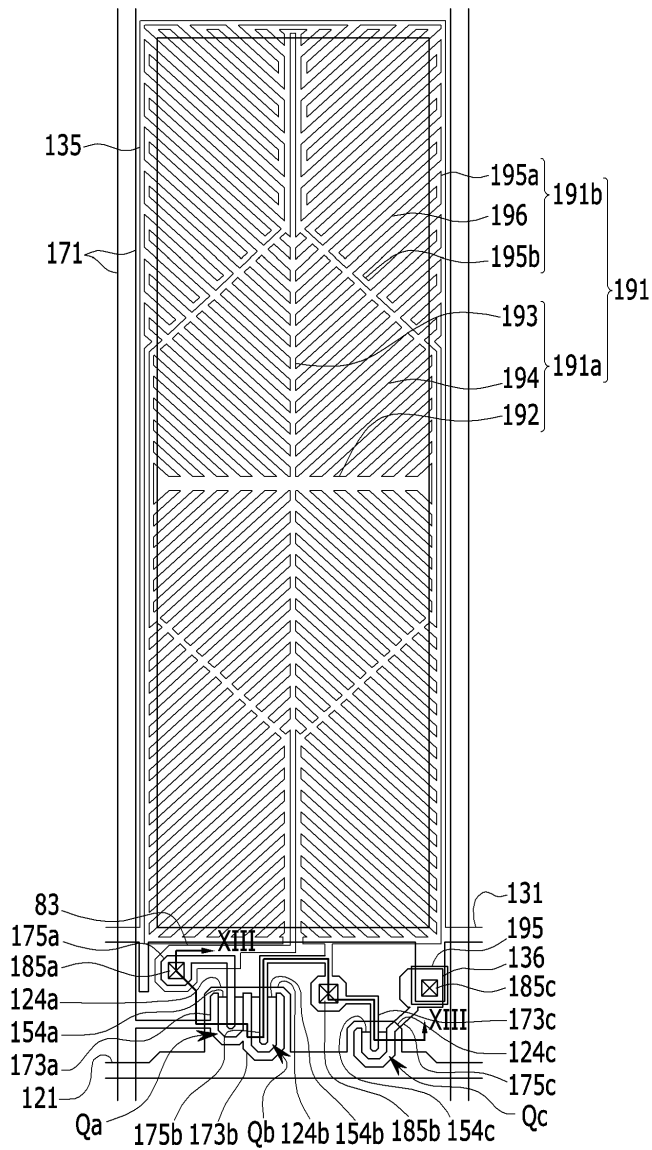
도면10



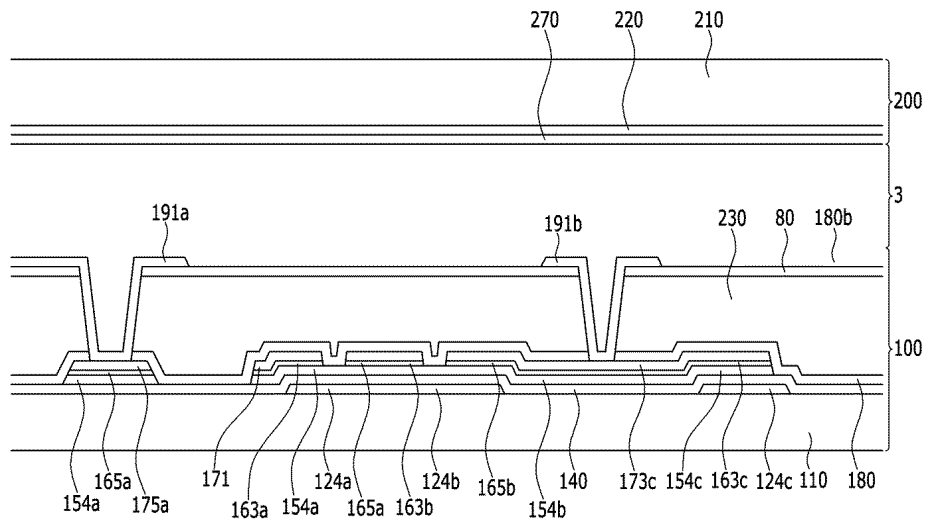
도면11



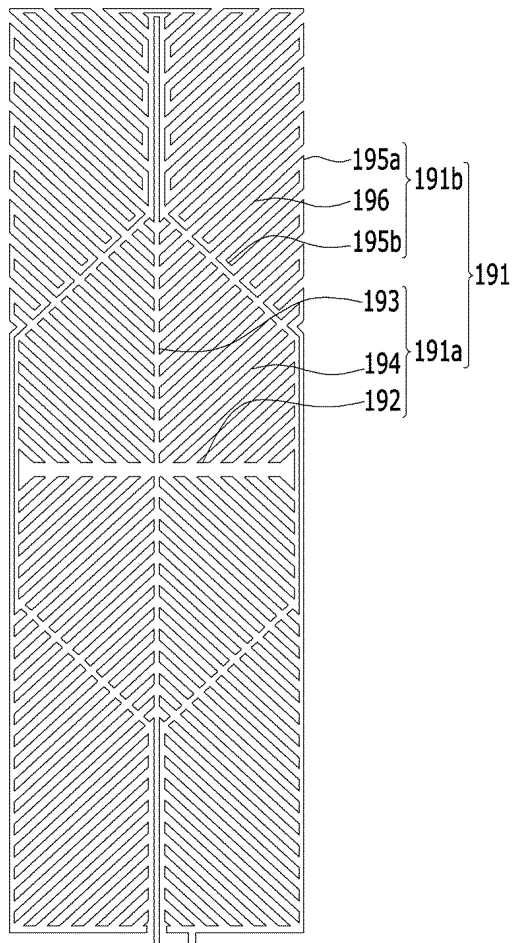
도면12



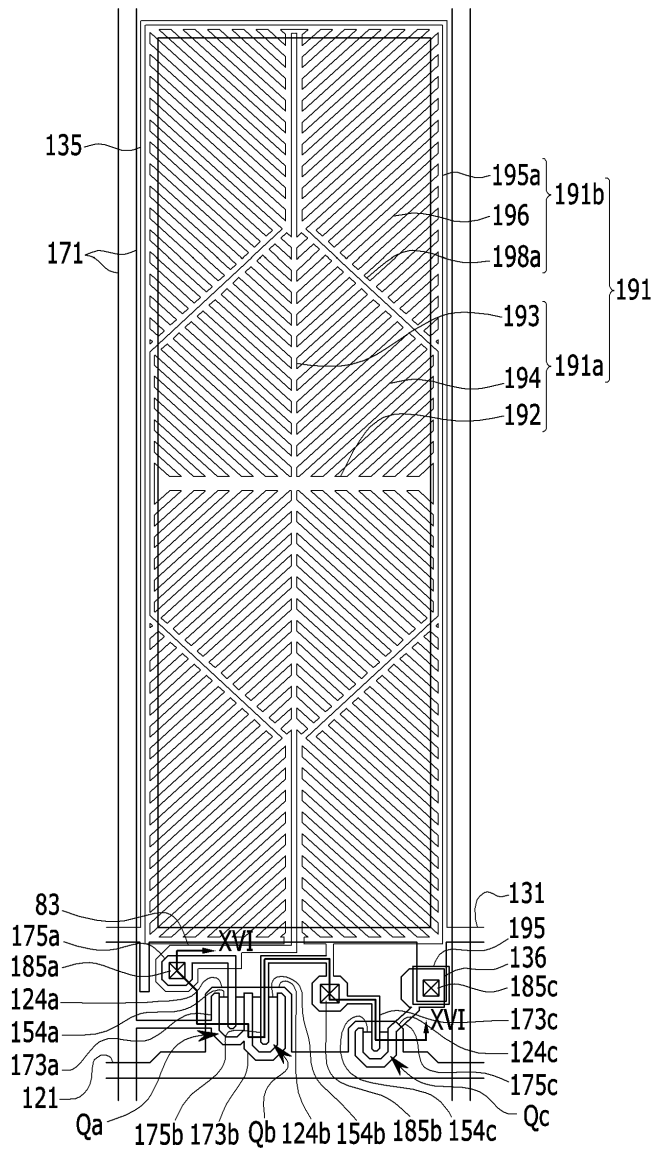
도면13



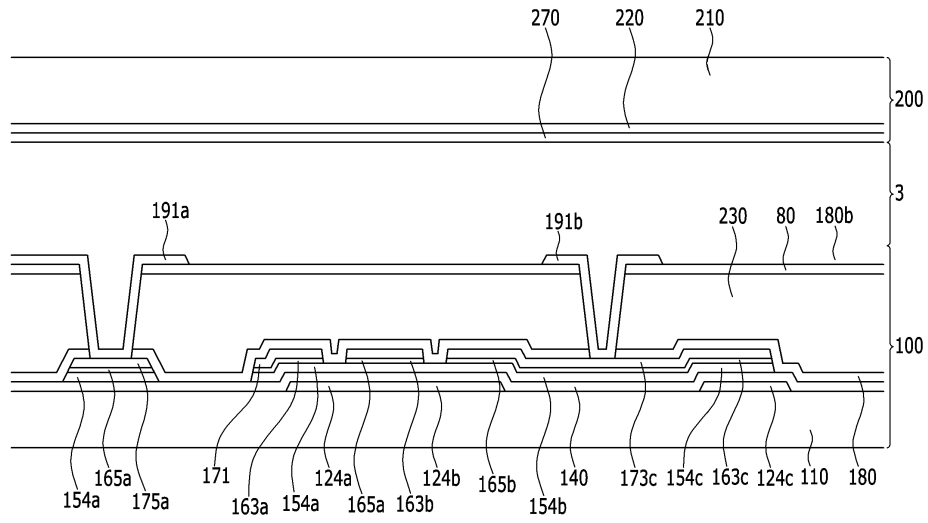
도면14



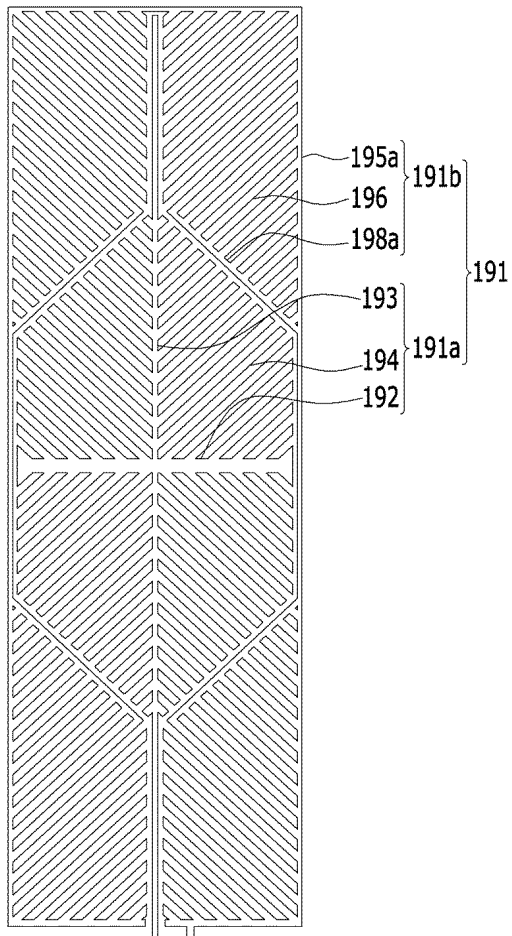
도면15



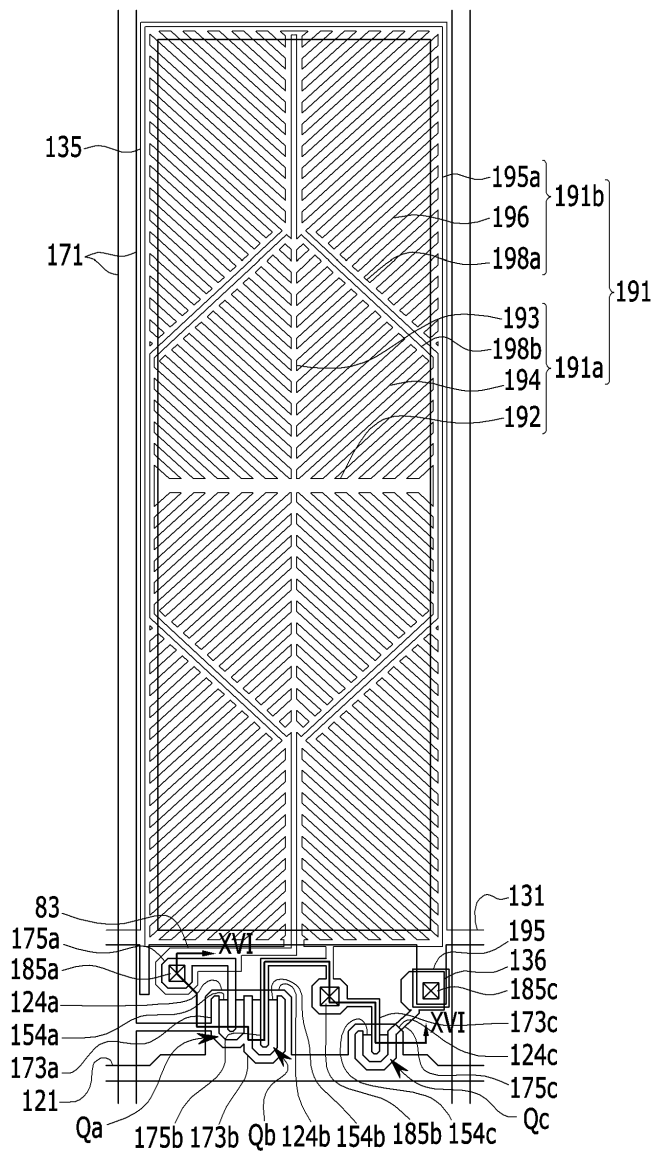
도면16



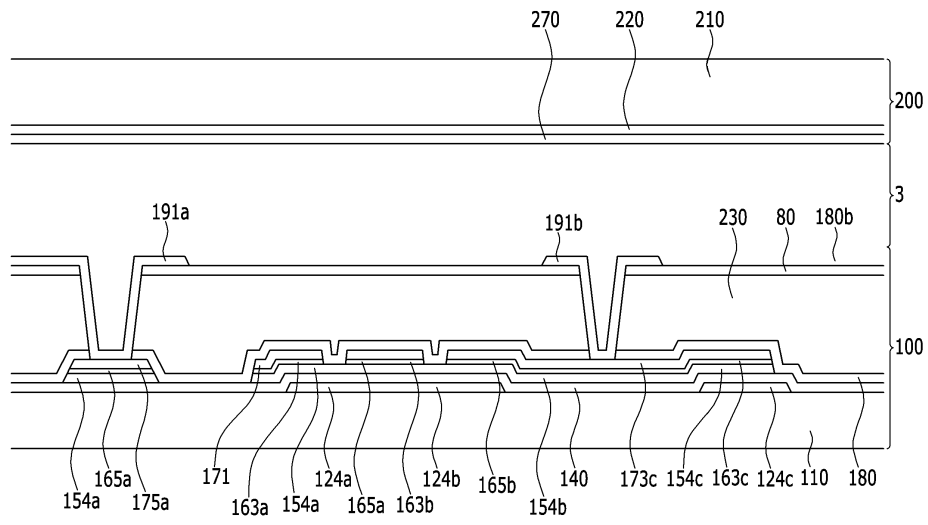
도면17



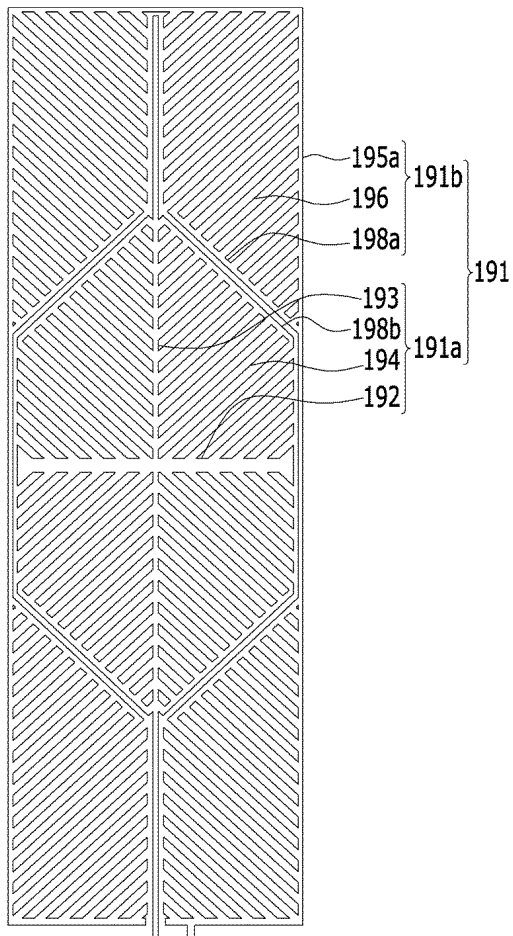
도면18



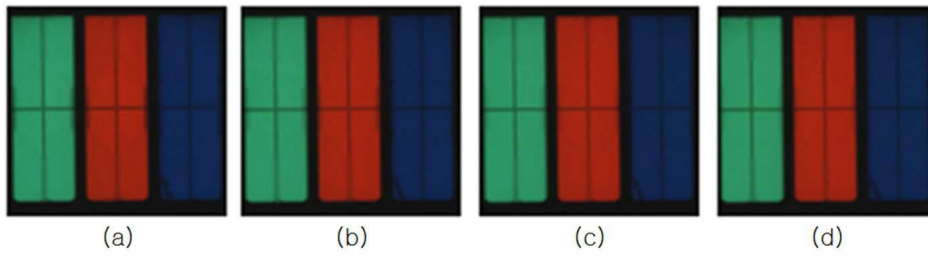
도면19



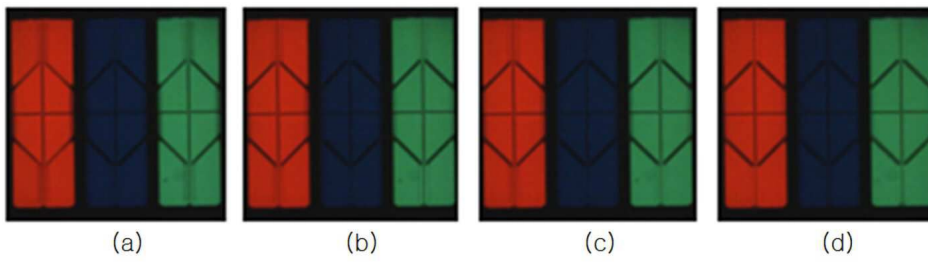
도면20



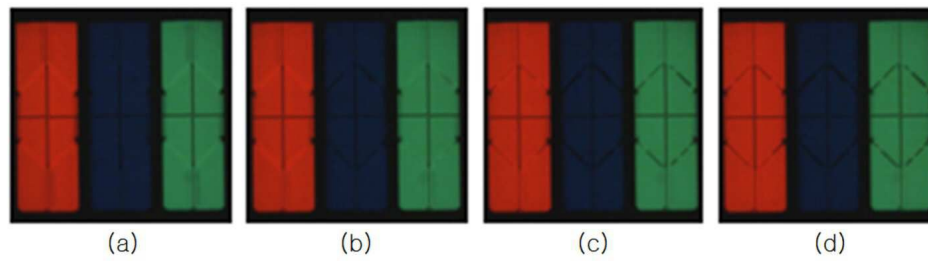
도면21



도면22



도면23



专利名称(译)	液晶显示器		
公开(公告)号	KR1020150071550A	公开(公告)日	2015-06-26
申请号	KR1020130158709	申请日	2013-12-18
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星DISPLAY CO. , LTD.		
当前申请(专利权)人(译)	三星DISPLAY CO. , LTD.		
[标]发明人	KWON OH JEONG PARK HEUNG SHIK LEE HYEOK JIN PARK JAE HONG SHIN DONG CHUL KIM SU JIN SHIN KI CHUL YUN SUNG JAE YOON JOO YOUNG		
发明人	KWON, OH JEONG PARK HEUNG SHIK LEE, HYEOK JIN PARK, JAE HONG SHIN, DONG CHUL KIM, SU JIN SHIN, KI CHUL YUN, SUNG JAE YOON, JOO YOUNG		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/136286 G02F2001/134345 G02F1/1368 G02F1/133512 G02F1/133345 G02F1/13306 G02F1/134336 G02F2001/133519 G02F1/133514		
外部链接	Espacenet		

摘要(译)

根据本发明实施例的液晶显示器包括第一基板，形成在第一基板上并且彼此间隔开并位于一个像素区域中的第一和第二子像素电极面向第一基板的第二基板，形成在第二基板上的公共电极，以及设置在第一基板和第二基板之间的液晶层，施加到像素电极的第一电压大于施加到第二子像素电极的第二电压，第一子像素电极包括多个第一分支电极，第二子像素电极包括多个第一分支电极。并且第二子像素电极位于像素区域的外围，以包围第一子像素电极。

