



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0025198  
(43) 공개일자 2015년03월10일

(51) 국제특허분류(Int. Cl.)  
G09G 3/36 (2006.01) G02F 1/133 (2006.01)  
(21) 출원번호 10-2013-0102528  
(22) 출원일자 2013년08월28일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
성창용  
경기 파주시 한빛로 70, 509동 1803호 (야당동,  
한빛마을5단지캐슬엔칸타빌아파트)  
윤현명  
경북 칠곡군 석적읍 남중리1길 40, 302호 (민규네  
집)  
(뒷면에 계속)  
(74) 대리인  
특허법인로알

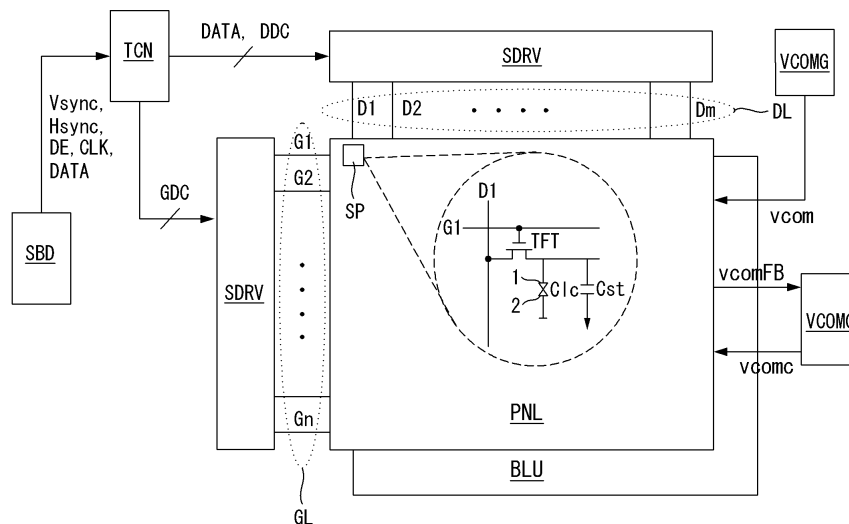
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 액정표시장치

(57) 요약

본 발명은 표시영역과 비표시영역을 포함하는 액정패널; 표시영역에 형성된 공통전압라인에 연결되고 표시영역의 좌측 및 우측 비표시영역에 위치하는 좌측 및 우측 공통전압라인; 및 좌측 및 우측 공통전압라인으로부터 공통전압을 각각 되먹임 받고 되먹임된 공통전압에 기초하여 보상된 공통전압을 각각 출력하는 공통전압보상부를 포함 하되, 공통전압보상부는 액정패널의 중앙영역을 기준으로 제1표시영역과 제2표시영역으로 구분하고, 제1표시영역과 제2표시영역에 대해 차등 보상을 수행하는 액정표시장치를 제공한다.

대표도 - 도1



(72) 발명자

**박선우**

경기 과천시 별양로 110, 624동 212호 (별양동, 주  
공아파트)

**박중희**

서울 중랑구 용마산로 252, 103동 1306호 (면목동,  
면목현대아파트)

---

## 특허청구의 범위

### 청구항 1

표시영역과 비표시영역을 포함하는 액정패널;

상기 표시영역에 형성된 공통전압라인에 연결되고 상기 표시영역의 좌측 및 우측 비표시영역에 위치하는 좌측 및 우측 공통전압라인; 및

상기 좌측 및 우측 공통전압라인으로부터 공통전압을 각각 되먹임 받고 되먹임된 공통전압에 기초하여 보상된 공통전압을 각각 출력하는 공통전압보상부를 포함하되,

상기 공통전압보상부는 상기 액정패널의 중앙영역을 기준으로 제1표시영역과 제2표시영역으로 구분하고, 상기 제1표시영역과 상기 제2표시영역에 대해 차등 보상을 수행하는 액정표시장치.

### 청구항 2

제1항에 있어서,

상기 제1표시영역의 좌측 및 우측 비표시영역에 형성된 좌측 및 우측 공통전압라인의 배선 폭은 상기 제2표시영역의 좌측 및 우측 비표시영역에 형성된 좌측 및 우측 공통전압라인의 배선 폭보다 더 넓은 것을 특징으로 하는 액정표시장치.

### 청구항 3

제1항에 있어서,

상기 공통전압보상부는 제1 내지 제4공통전압보상부를 포함하고,

상기 제1공통전압보상부는 상기 제1표시영역의 좌측 비표시영역에 형성된 좌측 공통전압라인으로부터 제1공통전압을 되먹임 받고 상기 제1표시영역의 좌측 비표시영역에 형성된 상기 좌측 공통전압라인에 보상된 제1공통전압을 공급하고,

상기 제2공통전압보상부는 상기 제2표시영역의 좌측 비표시영역에 형성된 좌측 공통전압라인으로부터 제2공통전압을 되먹임 받고 상기 제2표시영역의 좌측 비표시영역에 형성된 상기 좌측 공통전압라인에 보상된 제2공통전압을 공급하고,

상기 제3공통전압보상부는 상기 제1표시영역의 우측 비표시영역에 형성된 우측 공통전압라인으로부터 제3공통전압을 되먹임 받고 상기 제1표시영역의 우측 비표시영역에 형성된 상기 우측 공통전압라인에 보상된 제3공통전압을 공급하고,

상기 제4공통전압보상부는 상기 제2표시영역의 우측 비표시영역에 형성된 우측 공통전압라인으로부터 제4공통전압을 되먹임 받고 상기 제2표시영역의 우측 비표시영역에 형성된 상기 우측 공통전압라인에 보상된 제4공통전압을 공급하는 것을 특징으로 하는 액정표시장치.

### 청구항 4

제1항에 있어서,

상기 표시영역의 좌측 및 우측 비표시영역에 위치하는 공통전압라인은

상기 표시영역의 일측 비표시영역에 위치하는 일측 공통전압라인에 의해 전기적으로 연결된 것을 특징으로 하는 액정표시장치.

### 청구항 5

제4항에 있어서,

상기 공통전압보상부는 제1 내지 제4공통전압보상부를 포함하고,

상기 제1공통전압보상부는 상기 제1표시영역의 좌측 비표시영역에 형성된 일측 공통전압라인으로부터 제1공통전

압을 되먹임 받고 상기 제1표시영역의 좌측 비표시영역에 형성된 상기 일측 공통전압라인에 보상된 제1공통전압을 공급하고,

상기 제2공통전압보상부는 상기 제2표시영역의 좌측 비표시영역에 형성된 좌측 공통전압라인으로부터 제2공통전압을 되먹임 받고 상기 제2표시영역의 좌측 비표시영역에 형성된 상기 좌측 공통전압라인에 보상된 제2공통전압을 공급하고,

상기 제3공통전압보상부는 상기 제1표시영역의 우측 비표시영역에 형성된 일측 공통전압라인으로부터 제3공통전압을 되먹임 받고 상기 제1표시영역의 우측 비표시영역에 형성된 일측 공통전압라인에 보상된 제3공통전압을 공급하고,

상기 제4공통전압보상부는 상기 제2표시영역의 우측 비표시영역에 형성된 우측 공통전압라인으로부터 제4공통전압을 되먹임 받고 상기 제2표시영역의 우측 비표시영역에 형성된 우측 공통전압라인에 보상된 제4공통전압을 공급하는 것을 특징으로 하는 액정표시장치.

#### 청구항 6

제4항에 있어서,

상기 제1표시영역의 좌측 및 우측 비표시영역에 형성된 좌측 및 우측 공통전압라인의 배선 폭은 상기 제2표시영역의 좌측 및 우측 비표시영역에 형성된 좌측 및 우측 공통전압라인의 배선 폭보다 더 넓고,

상기 제2표시영역의 좌측 및 우측 비표시영역에 형성된 좌측 및 우측 공통전압라인은

상기 제2표시영역의 좌측 및 우측 비표시영역에서 좌측 및 우측 공통전압라인과 물리적으로 분리된 더미공통전압라인을 각각 포함하는 액정표시장치.

#### 청구항 7

제6항에 있어서,

상기 공통전압보상부는 제1 내지 제4공통전압보상부를 포함하고,

상기 제1공통전압보상부는 상기 제1표시영역의 좌측 비표시영역에 형성된 일측 공통전압라인으로부터 제1공통전압을 되먹임 받고 상기 제1표시영역의 좌측 비표시영역에 형성된 상기 일측 공통전압라인에 보상된 제1공통전압을 공급하고,

상기 제2공통전압보상부는 상기 제2표시영역의 좌측 비표시영역에 형성된 좌측 더미공통전압라인으로부터 제2공통전압을 되먹임 받고 상기 제2표시영역의 좌측 비표시영역에 형성된 상기 좌측 공통전압라인에 보상된 제2공통전압을 공급하고,

상기 제3공통전압보상부는 상기 제1표시영역의 우측 비표시영역에 형성된 일측 공통전압라인으로부터 제3공통전압을 되먹임 받고 상기 제1표시영역의 우측 비표시영역에 형성된 일측 공통전압라인에 보상된 제3공통전압을 공급하고,

상기 제4공통전압보상부는 상기 제2표시영역의 우측 비표시영역에 형성된 우측 더미공통전압라인으로부터 제4공통전압을 되먹임 받고 상기 제2표시영역의 우측 비표시영역에 형성된 우측 공통전압라인에 보상된 제4공통전압을 공급하는 것을 특징으로 하는 액정표시장치.

#### 청구항 8

제1항에 있어서,

상기 공통전압보상부는

저항기들과 OP앰프를 각각 포함하는 제1 내지 제4공통전압보상부와,

상기 제1공통전압보상부의 출력단자와 제2공통전압보상부의 출력단자를 전기적으로 연결하는 제1더미 저항기와,

상기 제3공통전압보상부의 출력단자와 제4공통전압보상부의 출력단자를 전기적으로 연결하는 제2더미 저항기를 포함하는 액정표시장치.

## 청구항 9

제8항에 있어서,

상기 제1 내지 제4공통전압보상부는

제1 내지 제4공통전압피드백배선을 통해 공통전압을 되먹임 받고 제1 내지 제4공통전압보상배선을 통해 보상된 공통전압을 공급하되,

상기 제1 및 제3공통전압피드백배선과 상기 제1 및 제3공통전압보상배선은 데이터구동부가 실장된 소오스 회로 기관, 게이트구동부가 실장된 게이트 회로기관 및 액정패널의 좌측 및 우측 비표시영역을 지나도록 배선된 것을 특징으로 하는 액정표시장치.

## 청구항 10

제1항에 있어서,

상기 공통전압보상부는

저항기들과 OP앰프를 각각 포함하는 제1 및 제2공통전압보상부를 포함하되,

상기 제1공통전압보상부는 상기 제1 및 제2표시영역의 좌측 비표시영역에 형성된 좌측 공통전압라인으로부터 제1 및 제2공통전압을 되먹임 받고 상기 제1 및 제2표시영역의 좌측 비표시영역에 형성된 상기 좌측 공통전압라인에 보상된 좌측 공통전압을 공급하고,

상기 제2공통전압보상부는 상기 제1 및 제2표시영역의 우측 비표시영역에 형성된 우측 공통전압라인으로부터 제3 및 제4공통전압을 되먹임 받고 상기 제1 및 제2표시영역의 우측 비표시영역에 형성된 상기 우측 공통전압라인에 보상된 우측 공통전압을 공급하는 것을 특징으로 하는 액정표시장치.

## 명세서

### 기술분야

[0001] 본 발명의 실시예는 액정표시장치에 관한 것이다.

### 배경기술

[0002] 정보화 기술이 발달함에 따라 사용자와 정보간의 연결 매체인 표시장치의 시장이 커지고 있다. 이에 따라, 액정 표시장치(Liquid Crystal Display: LCD), 유기전계 발광소자(Organic Light Emitting Diodes: OLED) 및 플라즈마 디스플레이 패널(Plasma Display Panel: PDP) 등과 같은 평판 표시장치(Flat Panel Display: FPD)의 사용이 증가하고 있다. 그 중 고해상도를 구현할 수 있고 소형화뿐만 아니라 대형화가 가능한 액정 표시장치가 널리 사용되고 있다.

[0003] 액정표시장치는 트랜지스터, 스토리지 커패시터 및 화소전극 등이 형성된 트랜지스터기관과 컬러필터 및 블랙매트릭스 등이 형성된 컬러필터기관 사이에 위치하는 액정층을 포함한다. 액정표시장치는 화소전극과 트랜지스터기관 또는 컬러필터기관에 형성된 공통전극에 형성되는 전계로 액정층의 배열 방향을 조절하여 백라이트유닛으로부터 입사된 광을 출사하는 방식으로 영상을 표시한다.

[0004] 액정표시장치는 데이터구동부로부터 공급된 데이터전압과 기준 전위 역할을 하는 공통전압 간의 차이가 액정을 구동하는 전압으로 작용한다. 공통전압은 액정패널에 형성된 배선저항 및 커패시터 등의 영향으로 액정패널의 위치에 따라 편차가 발생한다. 이 때문에, 공통전압은 액정패널 전체에 걸쳐 화질에 가장 큰 영향을 미치는 전압 중 하나가 된다.

[0005] 종래에는 공통전압 편차를 방지하기 위해 공통전압을 생성하는 공통전압생성부와 하나의 보상회로를 구성하고 액정패널의 양쪽 공통전압배선으로부터 공통전압을 되먹임 받고 이를 이용하여 액정패널 전체에 공급되는 공통전압을 보상하는 형태의 보상 구조가 제안된 바 있다. 그러나, 종래에 제안된 보상 구조는 액정패널의 양측면을 동일하게 보상하게 됨에 따라 라인 저항 및 커패시터에 따른 신호의 왜곡 보상이 어렵고, 수평 크로스토크 등의 화질 문제를 야기하고 있어 이의 개선이 요구된다.

## 발명의 내용

### 해결하려는 과제

- [0006] 상술한 배경기술의 문제점을 해결하기 위한 본 발명은 공통전압라인 저항에 따른 전압 강하나 신호의 왜곡을 최소화하여 수평 크로스토크 등의 화질 문제를 개선할 수 있는 액정표시장치를 제공하는 것이다.

### 과제의 해결 수단

- [0007] 상술한 과제 해결 수단으로 본 발명은 표시영역과 비표시영역을 포함하는 액정패널; 표시영역에 형성된 공통전압라인에 연결되고 표시영역의 좌측 및 우측 비표시영역에 위치하는 좌측 및 우측 공통전압라인; 및 좌측 및 우측 공통전압라인으로부터 공통전압을 각각 되먹임 받고 되먹임된 공통전압에 기초하여 보상된 공통전압을 각각 출력하는 공통전압보상부를 포함하되, 공통전압보상부는 액정패널의 중앙영역을 기준으로 제1표시영역과 제2표시영역으로 구분하고, 제1표시영역과 제2표시영역에 대해 차등 보상을 수행하는 액정표시장치를 제공한다.
- [0008] 제1표시영역의 좌측 및 우측 비표시영역에 형성된 좌측 및 우측 공통전압라인의 배선 폭은 제2표시영역의 좌측 및 우측 비표시영역에 형성된 좌측 및 우측 공통전압라인의 배선 폭보다 더 넓을 수 있다.
- [0009] 공통전압보상부는 제1 내지 제4공통전압보상부를 포함하고, 제1공통전압보상부는 제1표시영역의 좌측 비표시영역에 형성된 좌측 공통전압라인으로부터 제1공통전압을 되먹임 받고 제1표시영역의 좌측 비표시영역에 형성된 좌측 공통전압라인에 보상된 제1공통전압을 공급하고, 제2공통전압보상부는 제2표시영역의 좌측 비표시영역에 형성된 좌측 공통전압라인으로부터 제2공통전압을 되먹임 받고 제2표시영역의 좌측 비표시영역에 형성된 좌측 공통전압라인에 보상된 제2공통전압을 공급하고, 제3공통전압보상부는 제1표시영역의 우측 비표시영역에 형성된 우측 공통전압라인으로부터 제3공통전압을 되먹임 받고 제1표시영역의 우측 비표시영역에 형성된 우측 공통전압라인에 보상된 제3공통전압을 공급하고, 제4공통전압보상부는 제2표시영역의 우측 비표시영역에 형성된 우측 공통전압라인으로부터 제4공통전압을 되먹임 받고 제2표시영역의 우측 비표시영역에 형성된 우측 공통전압라인에 보상된 제4공통전압을 공급할 수 있다.
- [0010] 표시영역의 좌측 및 우측 비표시영역에 위치하는 공통전압라인은 표시영역의 일측 비표시영역에 위치하는 일측 공통전압라인에 의해 전기적으로 연결될 수 있다.
- [0011] 공통전압보상부는 제1 내지 제4공통전압보상부를 포함하고, 제1공통전압보상부는 제1표시영역의 좌측 비표시영역에 형성된 일측 공통전압라인으로부터 제1공통전압을 되먹임 받고 제1표시영역의 좌측 비표시영역에 형성된 일측 공통전압라인에 보상된 제1공통전압을 공급하고, 제2공통전압보상부는 제2표시영역의 좌측 비표시영역에 형성된 좌측 공통전압라인으로부터 제2공통전압을 되먹임 받고 제2표시영역의 좌측 비표시영역에 형성된 좌측 공통전압라인에 보상된 제2공통전압을 공급하고, 제3공통전압보상부는 제1표시영역의 우측 비표시영역에 형성된 일측 공통전압라인으로부터 제3공통전압을 되먹임 받고 제1표시영역의 우측 비표시영역에 형성된 일측 공통전압라인에 보상된 제3공통전압을 공급하고, 제4공통전압보상부는 제2표시영역의 우측 비표시영역에 형성된 우측 공통전압라인으로부터 제4공통전압을 되먹임 받고 제2표시영역의 우측 비표시영역에 형성된 우측 공통전압라인에 보상된 제4공통전압을 공급할 수 있다.
- [0012] 제1표시영역의 좌측 및 우측 비표시영역에 형성된 좌측 및 우측 공통전압라인의 배선 폭은 제2표시영역의 좌측 및 우측 비표시영역에 형성된 좌측 및 우측 공통전압라인의 배선 폭보다 더 넓고, 제2표시영역의 좌측 및 우측 비표시영역에 형성된 좌측 및 우측 공통전압라인은 제2표시영역의 좌측 및 우측 비표시영역에서 좌측 및 우측 공통전압라인과 물리적으로 분리된 더미공통전압라인을 각각 포함할 수 있다.
- [0013] 공통전압보상부는 제1 내지 제4공통전압보상부를 포함하고, 제1공통전압보상부는 제1표시영역의 좌측 비표시영역에 형성된 일측 공통전압라인으로부터 제1공통전압을 되먹임 받고 제1표시영역의 좌측 비표시영역에 형성된 일측 공통전압라인에 보상된 제1공통전압을 공급하고, 제2공통전압보상부는 제2표시영역의 좌측 비표시영역에 형성된 좌측 더미공통전압라인으로부터 제2공통전압을 되먹임 받고 제2표시영역의 좌측 비표시영역에 형성된 좌측 공통전압라인에 보상된 제2공통전압을 공급하고, 제3공통전압보상부는 제1표시영역의 우측 비표시영역에 형성된 일측 공통전압라인으로부터 제3공통전압을 되먹임 받고 제1표시영역의 우측 비표시영역에 형성된 일측 공통전압라인에 보상된 제3공통전압을 공급하고, 제4공통전압보상부는 제2표시영역의 우측 비표시영역에 형성된 우측 더미공통전압라인으로부터 제4공통전압을 되먹임 받고 제2표시영역의 우측 비표시영역에 형성된 우측 공통전압라인에 보상된 제4공통전압을 공급할 수 있다.

[0014] 공통전압보상부는 저항기들과 OP앰프를 각각 포함하는 제1 내지 제4공통전압보상부와, 제1공통전압보상부의 출력단자와 제2공통전압보상부의 출력단자를 전기적으로 연결하는 제1더미 저항기와, 제3공통전압보상부의 출력단자와 제4공통전압보상부의 출력단자를 전기적으로 연결하는 제2더미 저항기를 포함할 수 있다.

[0015] 제1 내지 제4공통전압보상부는 제1 내지 제4공통전압피드백배선을 통해 공통전압을 되먹임 받고 제1 내지 제4공통전압보상배선을 통해 보상된 공통전압을 공급하되, 제1 및 제3공통전압피드백배선과 제1 및 제3공통전압보상배선은 데이터구동부가 실장된 소오스 회로기관, 게이트구동부가 실장된 게이트 회로기관 및 액정패널의 좌측 및 우측 비표시영역을 지나도록 배선될 수 있다.

[0016] 공통전압보상부는 저항기들과 OP앰프를 각각 포함하는 제1 및 제2공통전압보상부를 포함하되, 제1공통전압보상부는 제1 및 제2표시영역의 좌측 비표시영역에 형성된 좌측 공통전압라인으로부터 제1 및 제2공통전압을 되먹임 받고 제1 및 제2표시영역의 좌측 비표시영역에 형성된 좌측 공통전압라인에 보상된 좌측 공통전압을 공급하고, 제2공통전압보상부는 제1 및 제2표시영역의 우측 비표시영역에 형성된 우측 공통전압라인으로부터 제3 및 제4공통전압을 되먹임 받고 제1 및 제2표시영역의 우측 비표시영역에 형성된 우측 공통전압라인에 보상된 우측 공통전압을 공급할 수 있다.

### 발명의 효과

[0017] 본 발명은 액정패널 내부의 공통전압 리플 특성에 맞추어 최적의 보상 설계가 가능하므로 공통전압라인 저항에 따른 전압 강하나 신호의 왜곡을 최소화하여 수평 크로스토크 등의 화질 문제를 개선할 수 있는 액정표시장치를 제공하는 효과가 있다.

### 도면의 간단한 설명

- [0018] 도 1은 본 발명의 제1실시예에 따른 액정표시장치의 블록도.  
 도 2는 본 발명의 제1실시예에 따른 공통전압보상부의 보상 개념을 설명하기 위한 도면.  
 도 3은 공통전압 보상을 위한 공통전압라인의 형상을 나타낸 제1예시도.  
 도 4는 공통전압 보상을 위한 공통전압라인의 형상을 나타낸 제2예시도.  
 도 5는 공통전압 보상을 위한 공통전압라인의 형상을 나타낸 제3예시도.  
 도 6은 공통전압 보상을 위한 공통전압라인의 형상을 나타낸 제4예시도.  
 도 7은 공통전압보상부의 회로 구성 예시도.  
 도 8은 대형 액정표시장치에 공통전압보상부를 적용한 예시도.  
 도 9는 본 발명의 제2실시예에 따른 공통전압보상부의 보상 개념을 설명하기 위한 도면.  
 도 10 내지 도 13은 공통전압 보상을 위한 공통전압라인의 형상을 나타낸 다양한 예시도들.  
 도 14는 본 발명의 제2실시예에 따른 공통전압보상부의 회로 구성 예시도.  
 도 15는 되먹임된 공통전압과 보상된 공통전압을 나타낸 파형 예시도.

### 발명을 실시하기 위한 구체적인 내용

[0019] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

[0020] <제1실시예>

[0021] 도 1은 본 발명의 제1실시예에 따른 액정표시장치의 블록도 이고, 도 2는 본 발명의 제1실시예에 따른 공통전압 보상부의 보상 개념을 설명하기 위한 도면이다.

[0022] 도 1에 도시된 바와 같이, 본 발명의 제1실시예에 따른 액정표시장치에는 타이밍제어부(TCN), 액정패널(PNL), 게이트구동부(GDRV), 데이터구동부(SDRV), 백라이트유닛(BLU), 공통전압생성부(VCOMG) 및 공통전압보상부(VCOMC)가 포함된다.

[0023] 타이밍제어부(TCN)는 외부로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭신호(CLK), 데이터신호(DATA)를 공급받는다. 타이밍제어부(TCN)는 수직 동기신호(Vsync), 수



평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭신호(CLK) 등의 타이밍신호를 이용하여 데이터구동부(SDRV)와 게이트구동부(GDRV)의 동작 타이밍을 제어한다. 타이밍제어부(TCN)는 1 수평기간의 데이터 인에이블 신호(DE)를 카운트하여 프레임기간을 판단할 수 있으므로 외부로부터 공급되는 수직 동기신호(Vsync)와 수평 동기신호(Hsync)는 생략될 수 있다. 타이밍제어부(TCN)에서 생성되는 제어신호들에는 게이트구동부(GDRV)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터구동부(SDRV)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)가 포함될 수 있다.

[0024]

액정패널(PNL)은 박막트랜지스터기판(이하 TFT기판으로 약칭)과 컬러필터기판 사이에 위치하는 액정층을 포함하며 매트릭스형태로 배치된 서브 픽셀들(SP)을 포함한다. TFT기판에는 데이터라인들(DL), 게이트라인들(GL), TFT들, 스토리지 커패시터들 등이 형성되고, 컬러필터기판에는 블랙매트릭스들, 컬러필터들 등이 형성된다. 하나의 서브 픽셀(SP)은 상호 교차하는 데이터라인(D1)과 게이트라인(G1)에 의해 정의된다. 하나의 서브 픽셀(SP)에는 게이트라인(G1)을 통해 공급된 게이트신호에 의해 구동하는 TFT, 데이터라인(D1)을 통해 공급된 데이터신호를 데이터전압으로 저장하는 스토리지 커패시터(Cst), 스토리지 커패시터(Cst)에 저장된 데이터전압에 의해 구동하는 액정셀(Clc)이 포함된다. 액정셀(Clc)은 화소전극(1)에 공급된 데이터전압과 공통 전극(2)에 공급된 공통전압(vcom)에 의해 구동된다. 공통 전극(2)은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 컬러필터 기판 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극(1)과 함께 TFT기판 상에 형성된다. 공통 전극(2)은 공통전압라인으로부터 공통전압(vcom)을 공급받는다. 액정패널(PNL)의 TFT기판과 컬러필터기판에는 편광판이 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다. 액정패널(PNL)의 액정모드는 전술한 TN 모드, VA 모드, IPS 모드, FFS 모드뿐 아니라 어떠한 액정모드로도 구현될 수 있다.

[0025]

게이트구동부(GDRV)는 타이밍제어부(TCN)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 액정패널(PNL)에 포함된 서브 픽셀들(SP)의 TFT들이 동작 가능한 게이트 구동전압의 스윙폭으로 신호의 레벨을 시프트시키면서 게이트신호를 순차적으로 생성한다. 게이트구동부(GDRV)에는 게이트라인들(GL)을 통해 생성된 게이트신호를 액정패널(PNL)에 포함된 서브 픽셀들(SP)에 공급한다. 게이트구동부(GDRV)는 IC(Integrated Circuit) 형태로 액정패널(PNL) 또는 연성회로기판 상에 실장되거나 GIP(Gate In Panel) 형태로 액정패널(PNL) 상에 형성될 수 있다.

[0026]

데이터구동부(SDRV)는 타이밍제어부(TCN)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍제어부(TCN)로부터 공급되는 데이터신호(DATA)를 샘플링하고 래치하여 병렬 데이터 체계의 데이터로 변환한다. 데이터구동부(SDRV)는 감마 기준전압에 대응하여 데이터신호(DATA)를 디지털 형태에서 아날로그 형태로 변환한다. 데이터구동부(SDRV)는 데이터라인들(DL)을 통해 변환된 데이터신호(DATA)를 액정패널(PNL)에 포함된 서브 픽셀들(SP)에 공급한다. 데이터구동부(SDRV)는 IC 형태로 액정패널(PNL) 또는 연성회로기판 상에 형성될 수 있다.

[0027]

백라이트유닛(BLU)은 액정패널(PNL)에 광을 제공한다. 백라이트유닛(BLU)은 광을 출사하는 광원, 광을 액정패널(PNL)에 안내하는 도광판, 광을 집광 및 확산하는 광학시트 등을 포함한다.

[0028]

공통전압생성부(VCOMG)는 외부로부터 공급된 입력전원을 직류전원으로 변환하여 공통전압(vcom)을 생성 및 출력한다. 공통전압생성부(VCOMG)로부터 출력된 공통전압(vcom)은 액정패널(PNL)에 형성된 공통전압라인에 공급된다.

[0029]

공통전압보상부(VCOMC)는 액정패널(PNL)에 공급되는 공통전압(vcom)을 보상한다. 공통전압보상부(VCOMC)는 액정패널(PNL) 내부의 영역에 따른 리플(Ripple)을 고려하여 공통전압(vcom)을 보상한다. 이를 위해, 공통전압보상부(VCOMC)는 액정패널(PNL)에 형성된 공통전압라인으로부터 공통전압을 되먹임 받고 되먹임된 공통전압(vcomFB)에 기초하여 보상된 공통전압(vcomc)을 출력한다.

[0030]

도 2에 도시된 바와 같이, 본 발명의 제1실시예에 따른 공통전압보상부(VCOMC)는 액정패널(PNL)의 좌측 및 우측의 각 두 영역에 형성된 공통전압라인으로부터 공통전압을 되먹임 받는다. 공통전압보상부(VCOMC)는 되먹임된 제1 내지 제4공통전압(vcomFB1 ~ vcomFB4)에 기초하여 보상된 제1 내지 제4공통전압(vcomc1 ~ vcomc4)을 출력한다. 공통전압보상부(VCOMC)로부터 출력된 보상된 제1 내지 제4공통전압(vcomc1 ~ vcomc4)은 액정패널(PNL)의 좌측 및 우측의 각 두 영역에 형성된 공통전압라인으로 재공급된다.

[0031]

구체적으로, 표시영역(AA)은 액정패널(PNL)의 중앙영역(AAC)을 기준으로 제1표시영역(AA1)과 제2표시영역(AA2)으로 구분된다. 제1공통전압보상부(VCOMC1)는 제1표시영역(AA1)의 좌측으로부터 제1공통전압(vcomFB1)을 되먹임 받고 제1표시영역(AA1)의 좌측에 보상된 제1공통전압(vcomc1)을 공급한다. 제2공통전압보상부(VCOMC2)는 제2표



시영역(AA2)의 좌측으로부터 제2공통전압(vcomFB2)을 되먹임 받고 제2표시영역(AA2)의 좌측에 보상된 제2공통전압(vcomc2)을 공급한다. 제3공통전압보상부(VCOMC3)는 제1표시영역(AA1)의 우측으로부터 제3공통전압(vcomFB3)을 되먹임 받고 제1표시영역(AA1)의 우측에 보상된 제3공통전압(vcomc3)을 공급한다. 제4공통전압보상부(VCOMC4)는 제2표시영역(AA2)의 우측으로부터 제4공통전압(vcomFB2)을 되먹임 받고 제2표시영역(AA2)의 우측에 보상된 제4공통전압(vcomc4)을 공급한다.

[0032] 위와 같이 표시영역(AA)의 중앙영역(AAC)을 기준으로 제1표시영역(AA1)과 제2표시영역(AA2)으로 구분하고 보상을 하면 액정패널(PNL) 내부의 영역에 따른 리플(Ripple)을 충분히 고려할 수 있게 되므로 공통전압(vcom)을 더욱 균일하고 정밀하게 보상할 수 있다.

[0033] 한편, 본 발명의 제1실시예는 액정패널(PNL)의 크기에 따른 리플(Ripple)을 충분히 고려하여 공통전압(vcom)을 보상하기 위해 공통전압라인의 형상을 다음과 같이 형성한다.

[0034] 도 3은 공통전압 보상을 위한 공통전압라인의 형상을 나타낸 제1예시도이다.

[0035] 도 2 및 도 3에 도시된 바와 같이, 액정패널(PNL)에는 영상을 표시하는 표시영역(AA)과 영상을 비표시하는 비표시영역이 정의된다. 공통전압라인(VCOML, VCOMR)은 표시영역(AA)의 좌측 및 우측에 형성된다. 도시된 공통전압라인(VCOML, VCOMR)의 형상은 소형 액정패널(PNL)에서 선택할 수 있는 구조이다.

[0036] 좌측 공통전압라인(VCOML)은 표시영역(AA)의 좌측에 위치하는 비표시영역(NA)에 형성된다. 우측 공통전압라인(VCOMR)은 표시영역(AA)의 우측에 위치하는 비표시영역(NA)에 형성된다. 표시영역(AA)에는 좌측 공통전압라인(VCOML)과 우측 공통전압라인(VCOMR)에 전기적으로 연결된 공통전압라인(VCOM)이 형성된다. 공통전압라인(VCOM)은 게이트 라인에 대응하여 라인마다 형성된다.

[0037] 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)은 표시영역(AA)의 길이에 대응하여 y축 방향으로 형성된다. 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 배선 폭은 표시영역(AA)에 형성된 공통전압라인(VCOM)의 배선 폭보다 더 넓게 형성된다. 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 배선 폭은 모든 영역에 걸쳐 동일하고, 직사각 형상을 갖는다. 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 경우 표시영역(AA)에 형성된 공통전압라인(VCOM)에 공통전압을 전달할 때, 라인 저항에 따른 전압 강하나 신호의 왜곡을 최소화한다.

[0038] 제1공통전압보상부(VCOMC1)는 제1표시영역(AA1)의 좌측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML)으로부터 제1공통전압(vcomFB1)을 되먹임 받고 제1표시영역(AA1)의 좌측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML)에 보상된 제1공통전압(vcomc1)을 공급한다. 제2공통전압보상부(VCOMC2)는 제2표시영역(AA2)의 좌측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML)으로부터 제2공통전압(vcomFB2)을 되먹임 받고 제2표시영역(AA2)의 좌측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML)에 보상된 제2공통전압(vcomc2)을 공급한다.

[0039] 제3공통전압보상부(VCOMC3)는 제1표시영역(AA1)의 우측 비표시영역(NA)에 형성된 우측 공통전압라인(VCOMR)으로부터 제3공통전압(vcomFB3)을 되먹임 받고 제1표시영역(AA1)의 우측 비표시영역(NA)에 형성된 우측 공통전압라인(VCOMR)에 보상된 제3공통전압(vcomc3)을 공급한다. 제4공통전압보상부(VCOMC4)는 제2표시영역(AA2)의 우측 비표시영역(NA)에 형성된 우측 공통전압라인(VCOMR)으로부터 제4공통전압(vcomFB2)을 되먹임 받고 제2표시영역(AA2)의 우측 비표시영역(NA)에 형성된 우측 공통전압라인(VCOMR)에 보상된 제4공통전압(vcomc4)을 공급한다.

[0040] 도 4는 공통전압 보상을 위한 공통전압라인의 형상을 나타낸 제2예시도이다.

[0041] 도 2 및 도 4에 도시된 바와 같이, 액정패널(PNL)에는 영상을 표시하는 표시영역(AA)과 영상을 비표시하는 비표시영역이 정의된다. 공통전압라인(VCOML, VCOMR)은 표시영역(AA)의 좌측 및 우측에 형성된다. 도시된 공통전압라인(VCOML, VCOMR)의 형상은 중소형 액정패널(PNL)에서 선택할 수 있는 구조이다.

[0042] 좌측 공통전압라인(VCOML)은 표시영역(AA)의 좌측에 위치하는 비표시영역(NA)에 형성된다. 우측 공통전압라인(VCOMR)은 표시영역(AA)의 우측에 위치하는 비표시영역(NA)에 형성된다. 표시영역(AA)에는 좌측 공통전압라인(VCOML)과 우측 공통전압라인(VCOMR)에 전기적으로 연결된 공통전압라인(VCOM)이 형성된다. 공통전압라인(VCOM)은 게이트 라인에 대응하여 라인마다 형성된다.

[0043] 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)은 표시영역(AA)의 길이에 대응하여 y축 방향으로 형성된다. 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 배선 폭은 표시영역(AA)에 형성된 공통전압라인(VCOM)의 배선 폭보다 더 넓게 형성된다. 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)은 직사각 형상을 갖는다. 그러나, 제1표시영역(AA1)의 좌측 및 우측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML)

및 우측 공통전압라인(VCOMR)의 배선 폭은 제2표시영역(AA2)의 좌측 및 우측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 배선 폭보다 더 넓다. 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 경우 표시영역(AA)에 형성된 공통전압라인(VCOM)에 공통전압을 전달할 때, 라인 저항에 따른 전압 강하나 신호의 왜곡을 최소화한다. 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 배선 폭이 위와 같이 다른 이유는 제2표시영역(AA2)에 해당하는 하단 영역의 라인 저항보다 제1표시영역(AA1)에 해당하는 상단 영역의 라인 저항이 크기 때문이다. 달리 설명하면, 공통전압은 하단 영역을 통해 입력되어 상단 영역으로 전달되기 때문에 입력단으로부터 먼 상단 영역으로 갈수록 라인 저항이 증가하므로 이를 고려한 것이다.

[0044]

제1공통전압보상부(VCOMC1)는 제1표시영역(AA1)의 좌측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML)으로부터 제1공통전압(vcomFB1)을 되먹임 받고 제1표시영역(AA1)의 좌측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML)에 보상된 제1공통전압(vcomc1)을 공급한다. 제2공통전압보상부(VCOMC2)는 제2표시영역(AA2)의 좌측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML)으로부터 제2공통전압(vcomFB2)을 되먹임 받고 제2표시영역(AA2)의 좌측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML)에 보상된 제2공통전압(vcomc2)을 공급한다.

[0045]

제3공통전압보상부(VCOMC3)는 제1표시영역(AA1)의 우측 비표시영역(NA)에 형성된 우측 공통전압라인(VCOMR)으로부터 제3공통전압(vcomFB3)을 되먹임 받고 제1표시영역(AA1)의 우측 비표시영역(NA)에 형성된 우측 공통전압라인(VCOMR)에 보상된 제3공통전압(vcomc3)을 공급한다. 제4공통전압보상부(VCOMC4)는 제2표시영역(AA2)의 우측 비표시영역(NA)에 형성된 우측 공통전압라인(VCOMR)으로부터 제4공통전압(vcomFB2)을 되먹임 받고 제2표시영역(AA2)의 우측 비표시영역(NA)에 형성된 우측 공통전압라인(VCOMR)에 보상된 제4공통전압(vcomc4)을 공급한다.

[0046]

도 5는 공통전압 보상을 위한 공통전압라인의 형상을 나타낸 제3예시도이다.

[0047]

도 2 및 도 5에 도시된 바와 같이, 액정패널(PNL)에는 영상을 표시하는 표시영역(AA)과 영상을 비표시하는 비표시영역이 정의된다. 공통전압라인(VCOMU, VCOML, VCOMR)은 표시영역(AA)의 좌측 및 우측에 형성된다. 도시된 공통전압라인(VCOML, VCOMR)의 형상은 증대형 액정패널(PNL)에서 선택할 수 있는 구조이다.

[0048]

일측 공통전압라인(VCOMU)은 표시영역(AA)의 일측(예: 상단)에 위치하는 비표시영역(NA)에 형성된다. 좌측 공통전압라인(VCOML)은 표시영역(AA)의 좌측에 위치하는 비표시영역(NA)에 형성된다. 우측 공통전압라인(VCOMR)은 표시영역(AA)의 우측에 위치하는 비표시영역(NA)에 형성된다. 일측 공통전압라인(VCOMU), 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)은 전기적으로 연결된다. 표시영역(AA)에는 좌측 공통전압라인(VCOML)과 우측 공통전압라인(VCOMR)에 전기적으로 연결된 공통전압라인(VCOM)이 형성된다. 표시영역(AA)에 형성된 공통전압라인(VCOM)은 게이트 라인에 대응하여 라인마다 형성된다.

[0049]

일측 공통전압라인(VCOMU)은 표시영역(AA)의 길이에 대응하여 x축 방향으로 형성된다. 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)은 표시영역(AA)의 길이에 대응하여 y축 방향으로 형성된다. 일측 공통전압라인(VCOMU), 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 배선 폭은 표시영역(AA)에 형성된 공통전압라인(VCOM)의 배선 폭보다 더 넓게 형성된다. 일측 공통전압라인(VCOMU), 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)은 직사각 형상을 갖는다. 그러나, 제1표시영역(AA1)의 좌측 및 우측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 배선 폭은 제2표시영역(AA2)의 좌측 및 우측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 배선 폭보다 더 넓다. 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 경우 표시영역(AA)에 형성된 공통전압라인(VCOM)에 공통전압을 전달할 때, 라인 저항에 따른 전압 강하나 신호의 왜곡을 최소화한다. 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 배선 폭이 위와 같이 다른 이유는 제2표시영역(AA2)에 해당하는 하단 영역의 라인 저항보다 제1표시영역(AA1)에 해당하는 상단 영역의 라인 저항이 크기 때문이다. 달리 설명하면, 공통전압은 하단 영역을 통해 입력되어 상단 영역으로 전달되기 때문에 입력단으로부터 먼 상단 영역으로 갈수록 라인 저항이 증가하므로 이를 고려한 것이다.

[0050]

제1공통전압보상부(VCOMC1)는 제1표시영역(AA1)의 상단 비표시영역(NA)에 형성된 일측 공통전압라인(VCOMU)으로부터 제1공통전압(vcomFB1)을 되먹임 받고 제1표시영역(AA1)의 상단 비표시영역(NA)에 형성된 일측 공통전압라인(VCOMU)에 보상된 제1공통전압(vcomc1)을 공급한다. 제2공통전압보상부(VCOMC2)는 제2표시영역(AA2)의 좌측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML)으로부터 제2공통전압(vcomFB2)을 되먹임 받고 제2표시영역(AA2)의 좌측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML)에 보상된 제2공통전압(vcomc2)을 공급한다.

[0051]

제3공통전압보상부(VCOMC3)는 제1표시영역(AA1)의 상단 비표시영역(NA)에 형성된 일측 공통전압라인(VCOMU)으로부터 제3공통전압(vcomFB3)을 되먹임 받고 제1표시영역(AA1)의 상단 비표시영역(NA)에 형성된 일측 공통전압라인

인(VCOMU)에 보상된 제3공통전압(vcom3)을 공급한다. 제4공통전압보상부(VCOMC4)는 제2표시영역(AA2)의 우측 비표시영역(NA)에 형성된 우측 공통전압라인(VCOMR)으로부터 제4공통전압(vcomFB2)을 되먹임 받고 제2표시영역(AA2)의 우측 비표시영역(NA)에 형성된 우측 공통전압라인(VCOMR)에 보상된 제4공통전압(vcomc4)을 공급한다.

[0052] 도 6은 공통전압 보상을 위한 공통전압라인의 형상을 나타낸 제4예시도이다.

[0053] 도 2 및 도 6에 도시된 바와 같이, 액정패널(PNL)에는 영상을 표시하는 표시영역(AA)과 영상을 비표시하는 비표시영역이 정의된다. 공통전압라인(VCOMU, VCOML, VCOMR) 및 더미공통전압라인(VCOMLF, VCOMRF)은 표시영역(AA)의 좌측 및 우측에 형성된다. 도시된 공통전압라인(VCOML, VCOMR)의 형상은 대형 액정패널(PNL)에서 선택할 수 있는 구조이다.

[0054] 일측 공통전압라인(VCOMU)은 표시영역(AA)의 일측(예: 상단)에 위치하는 비표시영역(NA)에 형성된다. 좌측 공통전압라인(VCOML)은 표시영역(AA)의 좌측에 위치하는 비표시영역(NA)에 형성된다. 좌측 더미공통전압라인(VCOMLF)은 표시영역(AA)의 좌측에 위치하는 비표시영역(NA)에 형성되고, 좌측 공통전압라인(VCOML)에 연결된다. 우측 공통전압라인(VCOMR)은 표시영역(AA)의 우측에 위치하는 비표시영역(NA)에 형성된다. 우측 더미공통전압라인(VCOMRF)은 표시영역(AA)의 우측에 위치하는 비표시영역(NA)에 형성되고, 우측 공통전압라인(VCOMR)에 연결된다. 일측 공통전압라인(VCOMU), 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)은 전기적으로 연결된다. 표시영역(AA)에는 좌측 공통전압라인(VCOML)과 우측 공통전압라인(VCOMR)에 전기적으로 연결된 공통전압라인(VCOM)이 형성된다. 표시영역(AA)에 형성된 공통전압라인(VCOM)은 게이트 라인에 대응하여 라인마다 형성된다.

[0055] 일측 공통전압라인(VCOMU)은 표시영역(AA)의 길이에 대응하여 x축 방향으로 형성된다. 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)은 표시영역(AA)의 길이에 대응하여 y축 방향으로 형성된다. 좌측 더미공통전압라인(VCOMLF) 및 우측 더미공통전압라인(VCOMRF)은 표시영역(AA)의 일부 길이에 대응하여 y축 방향으로 형성된다. 일측 공통전압라인(VCOMU), 좌측 공통전압라인(VCOML), 우측 공통전압라인(VCOMR), 좌측 더미공통전압라인(VCOMLF) 및 우측 더미공통전압라인(VCOMRF)의 배선 폭은 표시영역(AA)에 형성된 공통전압라인(VCOM)의 배선 폭보다 더 넓게 형성된다.

[0056] 일측 공통전압라인(VCOMU), 좌측 공통전압라인(VCOML), 우측 공통전압라인(VCOMR), 좌측 더미공통전압라인(VCOMLF) 및 우측 더미공통전압라인(VCOMRF)은 직사각 형상을 갖는다. 그러나, 제1표시영역(AA1)의 좌측 및 우측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 배선 폭은 제2표시영역(AA2)의 좌측 및 우측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 배선 폭보다 더 넓다.

[0057] 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 경우 표시영역(AA)에 형성된 공통전압라인(VCOM)에 공통전압을 전달할 때, 라인 저항에 따른 전압 강하나 신호의 왜곡을 최소화한다. 좌측 공통전압라인(VCOML) 및 우측 공통전압라인(VCOMR)의 배선 폭이 위와 같이 다른 이유는 제2표시영역(AA2)에 해당하는 하단 영역의 라인 저항보다 제1표시영역(AA1)에 해당하는 상단 영역의 라인 저항이 크기 때문이다. 달리 설명하면, 공통전압은 하단 영역을 통해 입력되어 상단 영역으로 전달되기 때문에 입력단으로부터 먼 상단 영역으로 갈수록 라인 저항이 증가하므로 이를 고려한 것이다. 그리고 좌측 더미공통전압라인(VCOMLF) 및 우측 더미공통전압라인(VCOMRF)은 액정패널(PNL)의 중앙영역(AAC)의 좌측 및 우측 공통전압라인(VCOML, VCOMR)을 통해 되먹임 받는 공통전압이 대 표성을 갖도록 보상된 공통전압을 공급하는 부분과 물리적으로 분리된 영역을 갖는다. 이를 위해, 좌측 더미공통전압라인(VCOMLF) 및 우측 더미공통전압라인(VCOMRF)은 제2표시영역의 좌측 및 우측 비표시영역에서 좌측 및 우측 공통전압라인(VCOML, VCOMR)과 물리적으로 분리된다.

[0058] 제1공통전압보상부(VCOMC1)는 제1표시영역(AA1)의 상단 비표시영역(NA)에 형성된 일측 공통전압라인(VCOMU)으로부터 제1공통전압(vcomFB1)을 되먹임 받고 제1표시영역(AA1)의 상단 비표시영역(NA)에 형성된 일측 공통전압라인(VCOMU)에 보상된 제1공통전압(vcomc1)을 공급한다. 제2공통전압보상부(VCOMC2)는 제2표시영역(AA2)의 좌측 비표시영역(NA)에 형성된 더미 공통전압라인(VCOMLF)으로부터 제2공통전압(vcomFB2)을 되먹임 받고 제2표시영역(AA2)의 좌측 비표시영역(NA)에 형성된 좌측 공통전압라인(VCOML)에 보상된 제2공통전압(vcomc2)을 공급한다.

[0059] 제3공통전압보상부(VCOMC3)는 제1표시영역(AA1)의 상단 비표시영역(NA)에 형성된 일측 공통전압라인(VCOMU)으로부터 제3공통전압(vcomFB3)을 되먹임 받고 제1표시영역(AA1)의 상단 비표시영역(NA)에 형성된 일측 공통전압라인(VCOMU)에 보상된 제3공통전압(vcomc3)을 공급한다. 제4공통전압보상부(VCOMC4)는 제2표시영역(AA2)의 우측 비표시영역(NA)에 형성된 더미 공통전압라인(VCOMRF)으로부터 제4공통전압(vcomFB2)을 되먹임 받고 제2표시영역



(AA2)의 우측 비표시영역(NA)에 형성된 우측 공통전압라인(VCOMR)에 보상된 제4공통전압(vcomc4)을 공급한다.

[0060] 도 7은 본 발명의 제1실시예에 따른 공통전압보상부의 회로 구성 예시도이다.

[0061] 도 7에 도시된 바와 같이, 제1 내지 제4공통전압보상부(VCOMC1 ~ VCOMC4)는 저항기들과 OP앰프들을 포함한다. 제1공통전압보상부(VCOMC1)는 제11저항기(R11), 제12저항기(R12) 및 제10P앰프(OP1)를 포함한다. 제2공통전압보상부(VCOMC2)는 제21저항기(R21), 제22저항기(R22) 및 제20P앰프(OP2)를 포함한다. 제3공통전압보상부(VCOMC3)는 제31저항기(R31), 제32저항기(R32) 및 제30P앰프(OP3)를 포함한다. 제4공통전압보상부(VCOMC4)는 제41저항기(R41), 제42저항기(R42) 및 제40P앰프(OP4)를 포함한다.

[0062] 제1공통전압보상부(VCOMC1)에 포함된 제11 및 제12저항기(R11, R12)와 제10P앰프(OP1)는 다음과 같은 접속 관계를 갖는다. 제11저항기(R11)의 일단은 공통전압을 되먹임 받는 공통전압라인에 연결되고, 그 타단은 제10P앰프(OP1)의 반전단자(-)에 연결된다. 제12저항기(R12)의 일단은 제10P앰프(OP1)의 반전단자(-)에 연결되고, 그 타단은 보상된 공통전압을 출력하는 제10P앰프(OP1)의 출력단자에 연결된다.

[0063] 제2공통전압보상부(VCOMC2)에 포함된 제21 및 제22저항기(R21, R22)와 제20P앰프(OP2)는 다음과 같은 접속 관계를 갖는다. 제21저항기(R21)의 일단은 공통전압을 되먹임 받는 공통전압라인에 연결되고, 그 타단은 제20P앰프(OP2)의 반전단자(-)에 연결된다. 제22저항기(R22)의 일단은 제20P앰프(OP2)의 반전단자(-)에 연결되고, 그 타단은 보상된 공통전압을 출력하는 제20P앰프(OP2)의 출력단자에 연결된다.

[0064] 제3공통전압보상부(VCOMC3)에 포함된 제31 및 제32저항기(R31, R32)와 제30P앰프(OP3)는 다음과 같은 접속 관계를 갖는다. 제31저항기(R31)의 일단은 공통전압을 되먹임 받는 공통전압라인에 연결되고, 그 타단은 제30P앰프(OP3)의 반전단자(-)에 연결된다. 제32저항기(R32)의 일단은 제30P앰프(OP3)의 반전단자(-)에 연결되고, 그 타단은 보상된 공통전압을 출력하는 제30P앰프(OP3)의 출력단자에 연결된다.

[0065] 제4공통전압보상부(VCOMC4)에 포함된 제41 및 제42저항기(R41, R42)와 제40P앰프(OP4)는 다음과 같은 접속 관계를 갖는다. 제41저항기(R41)의 일단은 공통전압을 되먹임 받는 공통전압라인에 연결되고, 그 타단은 제40P앰프(OP4)의 반전단자(-)에 연결된다. 제42저항기(R42)의 일단은 제40P앰프(OP4)의 반전단자(-)에 연결되고, 그 타단은 보상된 공통전압을 출력하는 제40P앰프(OP4)의 출력단자에 연결된다.

[0066] 제1 내지 제4공통전압보상부(VCOMC1 ~ VCOMC4)는 저항기들의 저항비(예컨대 R11과 R12 간의 저항비)에 따라 갖거나 다른 보상값으로 보상된 공통전압을 출력한다. 즉, 보상된 공통전압들(vcomc1 ~ vcomc4)은 제1 내지 제4공통전압보상부(VCOMC1 ~ VCOMC4)의 저항기들의 저항값에 따라 갖거나 다를 수 있다. 통상, 제1공통전압보상부(VCOMC1)와 제3공통전압보상부(VCOMC3)는 동일한 보상값으로 보상된 공통전압들(vcomc1, vcomc3)을 출력할 수 있다. 그러나, 좌측 및 우측 공통전압라인의 라인 저항이 1:1로 동일할 수 없는 바 제1 내지 제4공통전압보상부(VCOMC1 ~ VCOMC4)로부터 출력되는 보상된 공통전압들(vcomc1 ~ vcomc4)은 각기 다를 수 있다. 이에 따라, 제1 내지 제4공통전압보상부(VCOMC1 ~ VCOMC4)를 구성하는 저항기들의 저항값은 설계 및 출하 전인 엔지니어링 단계에서 액정패널을 측정하는 과정 등을 통해 결정된다. 한편, 제1 내지 제40P앰프(OP1 ~ OP4)의 비반전단자(+)에는 공통전압생성부로부터 출력된 공통전압이 공급될 수 있다.

[0067] 한편, 본 발명의 제1실시예에서는 제1 내지 제4공통전압보상부(VCOMC1 ~ VCOMC4)를 모두 활용하는 것을 전체로 하였다. 하지만, 액정패널의 경우 제조 공정의 편차 등에 따라 액정패널의 전반에 걸쳐 공통전압의 리플 수준이 미미하게 작용하거나 크게 작용할 수도 있다. 이 경우, 제1 및 제2공통전압보상부(VCOMC1, VCOMC2)의 출력단자와 제3 및 제4공통전압보상부(VCOMC3, VCOMC4)의 출력단자에 더미 저항기(RL, RR)를 각기 설치하고, 더미 저항기(RL, RR)의 저항값을 조절하면 엔지니어링 단계에서의 설계 마진을 확보할 수 있다. 예컨대, 제1더미 저항기(RL)의 저항값이 낮을( $M\Omega$  이하) 경우, 제1 및 제2공통전압보상부(VCOMC1, VCOMC2)의 출력단자들로부터 출력되는 보상된 공통전압들(vcomc1, vcomc2)의 보상수준은 서로 유사해진다. 이와 달리, 제1더미 저항기(RL)의 저항값이 높을( $M\Omega$  이상) 경우, 제1 및 제2공통전압보상부(VCOMC1, VCOMC2)의 출력단자들로부터 출력되는 보상된 공통전압들(vcomc1, vcomc2)의 보상수준은 각기 달라진다. 이와 같은 특성은 제1 및 제2공통전압보상부(VCOMC1, VCOMC2)뿐만 아니라 제3 및 제4공통전압보상부(VCOMC3, VCOMC4)에도 적용되므로 이에 대한 설명은 생략한다.

[0068] 도 8은 대면적 액정표시장치에 공통전압보상부를 적용한 예시도이다.

[0069] 도 8에 도시된 바와 같이, 대면적 액정표시장치는 액정패널(PNL), 게이트 회로기판(이하 게이트 PCB로 약기함)(GFPCB), 소오스 회로기판(이하 소오스 PCB로 약기함)(SFPCB), 제1 및 제2인쇄회로기판(이하 제1 및 제2PCB로 약기함)(PCB1, PCB2), 게이트구동부(GDRV), 데이터구동부(SDRV) 및 공통전압보상부(VCOMC1 ~ VCOMC4)를 포

함한다.

- [0070] 게이트 PCB(GFPCB)의 일측은 액정패널(PNL)의 좌측 및 우측 비표시영역(NA)에 부착된다. 게이트 PCB(GFPCB)는 다수로 구성된다. 게이트 PCB(GFPCB)는 연성회로기판으로 이루어진다. 게이트 PCB(GFPCB)에는 게이트구동부(GDRV)가 각각 실장된다. 소오스 PCB(SFPCB)의 일측은 액정패널(PNL)의 타측(하단) 비표시영역(NA)에 부착된다. 소오스 PCB(SFPCB)는 다수로 구성된다. 소오스 PCB(SFPCB)는 연성회로기판으로 이루어진다. 소오스 PCB(SFPCB)에는 테이터구동부(SDRV)가 각각 실장된다. 소오스 PCB(SFPCB)의 타측은 제1 및 제2PCB(PCB1, PCB2)에 부착된다. 제1 및 제2PCB(PCB1, PCB2)에는 공통전압보상부(VCOMC1 ~ VCOMC4)가 실장된다. 제1 및 제2PCB(PCB1, PCB2)에는 타이밍제어부나 전원공급부 등이 실장될 수도 있다.
- [0071] 액정패널(PNL)의 비표시영역(NA)에는 도 6에 도시된 바와 같이 일측 공통전압라인(VCOMU), 좌측 공통전압라인(VCOML), 우측 공통전압라인(VCOMR), 좌측 더미공통전압라인(VCOMLF) 및 우측 더미공통전압라인(VCOMRF)이 형성된다.
- [0072] 제1공통전압보상부(VCOMC1)는 제1공통전압피드백배선(VCOMFB1)을 통해 공통전압을 되먹임 받고 제1공통전압보상배선(VCOMC1)을 통해 보상된 공통전압을 공급한다. 제1공통전압피드백배선(VCOMFB1) 및 제1공통전압보상배선(VCOMC1)은 소오스 PCB(SFPCB), 게이트 PCB(GFPCB) 및 액정패널(PNL)의 좌측 비표시영역(NA)을 지나도록 배선된다. 이와 같은 형태로 제3공통전압보상부(VCOMC3)의 제3공통전압피드백배선(VCOMFB3) 및 제3공통전압보상배선(VCOMC3)은 소오스 PCB(SFPCB), 게이트 PCB(GFPCB) 및 액정패널(PNL)의 우측 비표시영역(NA)을 지나도록 배선된다.
- [0073] 제2공통전압보상부(VCOMC2)는 제2공통전압피드백배선(VCOMFB2)을 통해 공통전압을 되먹임 받고 제2공통전압보상배선(VCOMC2)을 통해 보상된 공통전압을 공급한다. 제2공통전압피드백배선(VCOMFB2) 및 제2공통전압보상배선(VCOMC2)은 소오스 PCB(SFPCB) 및 액정패널(PNL)의 좌측 비표시영역(NA)을 지나도록 배선된다. 이와 같은 형태로 제4공통전압보상부(VCOMC4)의 제4공통전압피드백배선(VCOMFB4) 및 제4공통전압보상배선(VCOMC4)은 소오스 PCB(SFPCB) 및 액정패널(PNL)의 우측 비표시영역(NA)을 지나도록 배선된다.
- [0074] 위와 같은 구조로 공통전압피드백배선과 공통전압보상배선을 라우팅하면 액정패널(PNL)의 좌측 및 우측 비표시영역(NA)에 형성된 배선들과 중첩되는 문제를 최소화할 수 있어 커플링에 따른 신호의 왜곡 문제를 방지할 수 있게 된다.
- [0075] <제2실시예>
- [0076] 도 9는 본 발명의 제2실시예에 따른 공통전압보상부의 보상 개념을 설명하기 위한 도면이고, 도 10 내지 도 13은 공통전압 보상을 위한 공통전압라인의 형상을 나타낸 다양한 예시도들이다.
- [0077] 도 9에 도시된 바와 같이, 본 발명의 제2실시예에 따른 공통전압보상부(VCOMC)는 액정패널(PNL)의 좌측 및 우측의 각 두 영역에 형성된 공통전압라인으로부터 공통전압을 되먹임 받는다. 공통전압보상부(VCOMC)는 되먹임된 제1 내지 제4공통전압(vcomFB1 ~ vcomFB4)에 기초하여 보상된 좌측 및 우측 공통전압(vcomL, vcomR)을 출력한다. 공통전압보상부(VCOMC)로부터 출력된 보상된 좌측 및 우측 공통전압(vcomL, vcomR)은 액정패널(PNL)의 좌측 및 우측의 각 두 영역에 형성된 공통전압라인으로 재공급된다.
- [0078] 구체적으로, 표시영역(AA)은 액정패널(PNL)의 중앙영역(AAC)을 기준으로 제1표시영역(AA1)과 제2표시영역(AA2)으로 구분된다. 제1공통전압보상부(VCOMC1)는 제1 및 제2표시영역(AA1, AA2)의 좌측으로부터 제1 및 제2공통전압(vcomFB1, vcomFB2)을 되먹임 받고 제1 및 제2표시영역(AA1, AA2)의 좌측에 보상된 좌측 공통전압(vcomL)을 공급한다.
- [0079] 제2공통전압보상부(VCOMC2)는 제1 및 제2표시영역(AA1, AA2)의 우측으로부터 제3 및 제4공통전압(vcomFB3, vcomFB4)을 되먹임 받고 제1 및 제2표시영역(AA1, AA2)의 우측에 보상된 우측 공통전압(vcomR)을 공급한다.
- [0080] 위와 같이 표시영역(AA)의 중앙영역(AAC)을 기준으로 제1표시영역(AA1)과 제2표시영역(AA2)으로 구분하고 보상을 하면 액정패널(PNL) 내부의 영역에 따른 리플(Ripple)을 충분히 고려할 수 있게 되므로 공통전압(vcom)을 더욱 균일하고 정밀하게 보상할 수 있다.
- [0081] 한편, 본 발명의 제2실시예 또한 액정패널(PNL)의 크기에 따른 리플(Ripple)을 충분히 고려하여 공통전압(vcom)을 보상하기 위해 공통전압라인의 형상을 도 10 내지 도 13과 같이 형성한다. 공통전압라인의 형상과 관련된 설명은 제1실시예에 기재되어 있으므로 이하 생략한다.

- [0082] 도 14는 본 발명의 제2실시예에 따른 공통전압보상부의 회로 구성 예시도이고, 도 15는 되먹임된 공통전압과 보상된 공통전압을 나타낸 파형 예시도이다.
- [0083] 도 9 및 도 14에 도시된 바와 같이, 제1 및 제2공통전압보상부(VCOMC1 ~ VCOMC2)는 저항기들과 OP앰프들을 포함한다. 제1공통전압보상부(VCOMC1)는 제11저항기(R11), 제12저항기(R12), 제13저항기(R13) 및 제1OP앰프(OP1)를 포함한다. 제2공통전압보상부(VCOMC2)는 제21저항기(R21), 제22저항기(R22), 제23저항기(R23) 및 제2OP앰프(OP2)를 포함한다.
- [0084] 제1공통전압보상부(VCOMC1)에 포함된 제11, 제12 및 제13저항기(R11, R12, R13)와 제1OP앰프(OP1)는 다음과 같은 접속 관계를 갖는다. 제11저항기(R11)의 일단은 공통전압을 되먹임 받는 공통전압라인에 연결되고, 그 타단은 제1OP앰프(OP1)의 반전단자(-)에 연결된다. 제12저항기(R12)의 일단은 제1OP앰프(OP1)의 반전단자(-)에 연결되고, 그 타단은 보상된 공통전압을 출력하는 제1OP앰프(OP1)의 출력단자에 연결된다. 제13저항기(R13)의 일단은 공통전압을 되먹임 받는 공통전압라인에 연결되고, 그 타단은 제11저항기(R11)의 일단에 연결된다. 제1공통전압보상부(VCOMC1)는 되먹임된 제1 및 제2공통전압(vcomFB1, vcomFB2)을 합한 공통전압에 기초하여 보상된 좌측 공통전압(vcomCL)을 출력한다.
- [0085] 제2공통전압보상부(VCOMC2)에 포함된 제21, 제22 및 제23저항기(R21, R22, R23)와 제2OP앰프(OP2)는 다음과 같은 접속 관계를 갖는다. 제21저항기(R21)의 일단은 공통전압을 되먹임 받는 공통전압라인에 연결되고, 그 타단은 제2OP앰프(OP2)의 반전단자(-)에 연결된다. 제22저항기(R22)의 일단은 제2OP앰프(OP2)의 반전단자(-)에 연결되고, 그 타단은 보상된 공통전압을 출력하는 제2OP앰프(OP2)의 출력단자에 연결된다. 제23저항기(R23)의 일단은 공통전압을 되먹임 받는 공통전압라인에 연결되고, 그 타단은 제21저항기(R21)의 일단에 연결된다. 제2공통전압보상부(VCOMC2)는 되먹임된 제3 및 제4공통전압(vcomFB3, vcomFB4)을 합한 공통전압에 기초하여 보상된 우측 공통전압(vcomCR)을 출력한다.
- [0086] 일례로, 제1 및 제2공통전압(vcomFB1, vcomFB2)이 공급되면 도 15에 도시된 바와 같이, 제1공통전압보상부(VCOMC1)는 되먹임된 제1 및 제2공통전압(vcomFB1, vcomFB2)을 역보상한 좌측 공통전압(vcomCL)을 출력한다. 제2공통전압보상부(VCOMC2) 또한 도 15에 도시된 바와 같은 보상 특성을 갖는다. 한편, 제1 및 제2OP앰프(OP1, OP2)의 비반전단자(+)에는 공통전압생성부로부터 출력된 공통전압이 공급될 수 있다.
- [0087] 앞서 설명된 바와 같이 본 발명의 제1 및 제2실시예는 액정패널의 공통전압 리플 수준을 확인 및 보상하기 위해 액정패널 내의 공통전압라인의 패스(VCOM PATH)를 1/2 지점으로 나누고, COF(Chip On Film) 및 LOG(Line On Glass)를 이용하여 표시영역의 좌측 및 우측 끝단으로부터 공통전압을 되먹임 받고 보상된 공통전압을 전달할 수 있는 배선을 갖는 구조를 취한다. 또한, 본 발명의 제1 및 제2실시예는 표시영역의 좌측 및 우측 끝단으로부터 각기 다른 공통전압을 되먹임 받고 보상된 공통전압을 공급하므로, 영역별 차등 보상 구조를 취한다.
- [0088] 이상 본 발명은 액정패널 내부의 공통전압 리플 특성에 맞추어 최적의 보상 설계가 가능하므로 공통전압라인 저항에 따른 전압 강하나 신호의 왜곡을 최소화하여 수평 크로스토크 등의 화질 문제를 개선할 수 있는 액정표시장치를 제공하는 효과가 있다.
- [0089] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

## 부호의 설명

- [0090] PNL: 액정패널  
GDRV: 게이트구동부  
SDRV: 데이터구동부  
VCOMG: 공통전압생성부  
VCOMC: 공통전압보상부  
VCOMC1 ~ VCOMC4: 제1 내지 제4공통전압보상부  
VCOML: 좌측 공통전압라인  
VCOMR: 우측 공통전압라인  
VCOMU: 일측 공통전압라인  
VCOMLF, VCOMRF: 더미공통전압라인

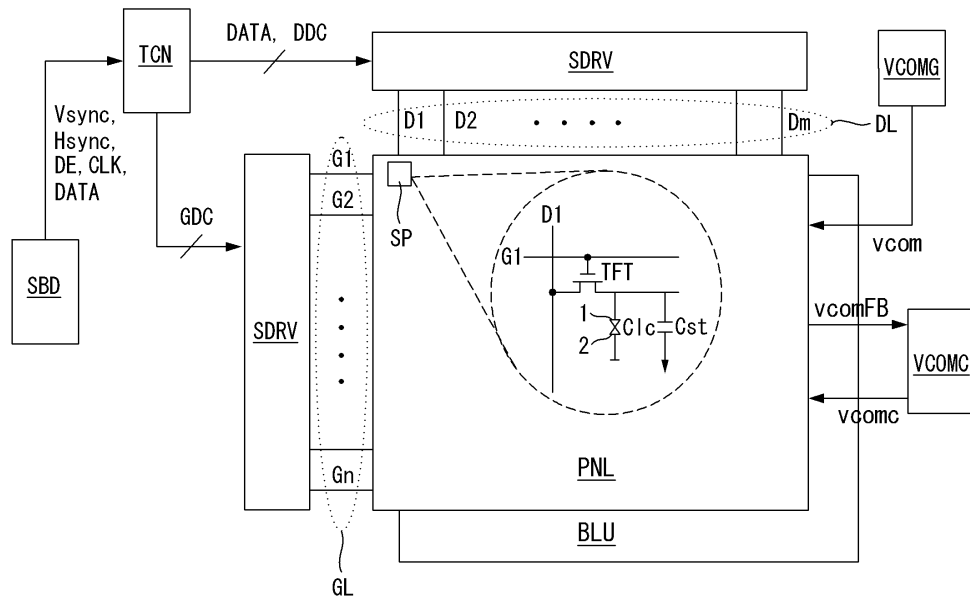
R11, R12, R13, R21, R22, R23, R31, R32, R41, R42: 저항기들

OP1, OP2, OP3, OP4: 제1 내지 제4OP앰프

RL, RR: 더미 저항기들

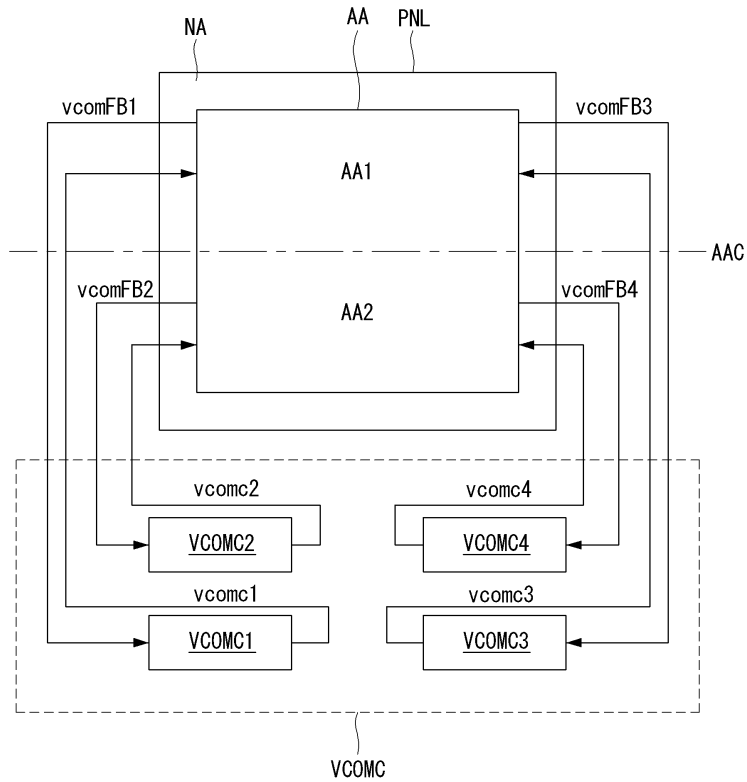
도면

도면1

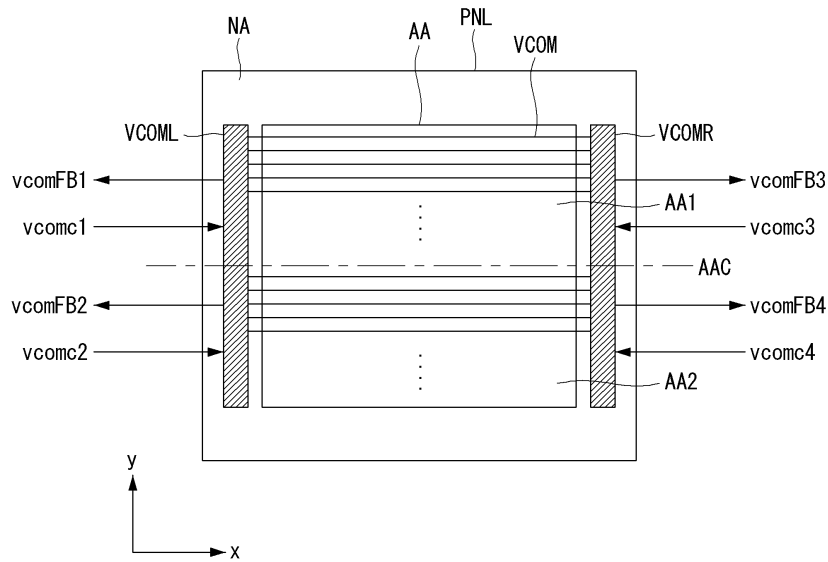




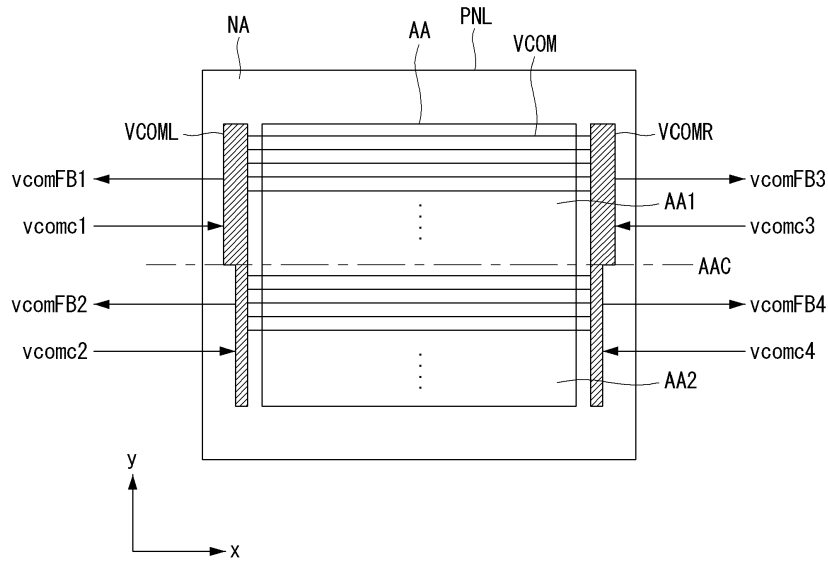
도면2



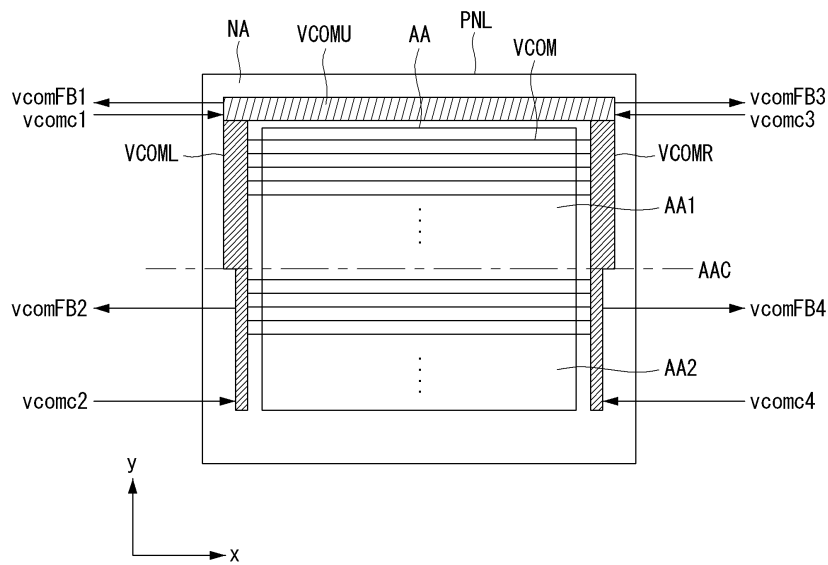
도면3



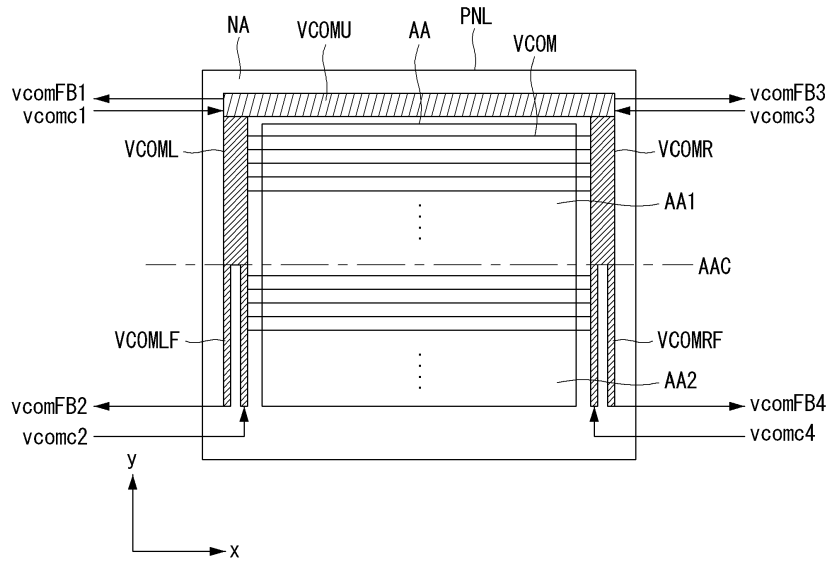
도면4



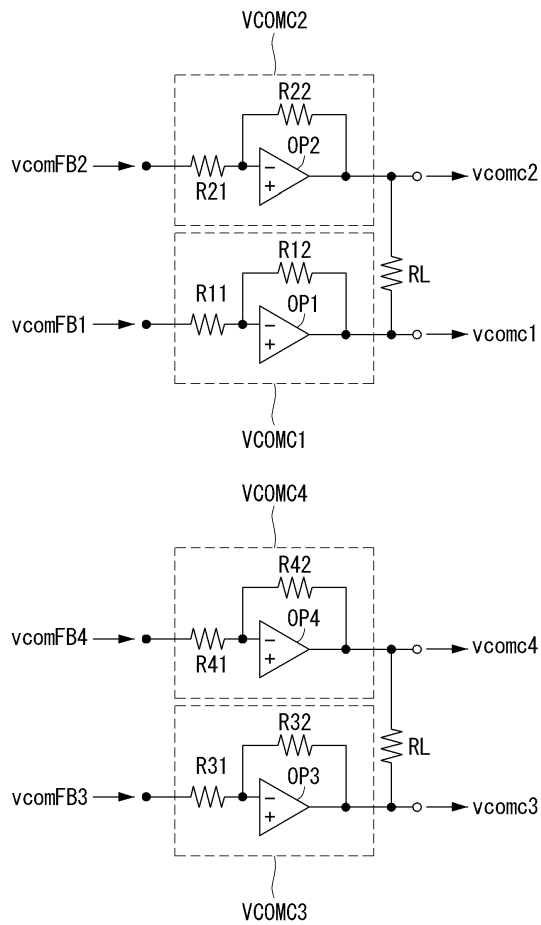
도면5



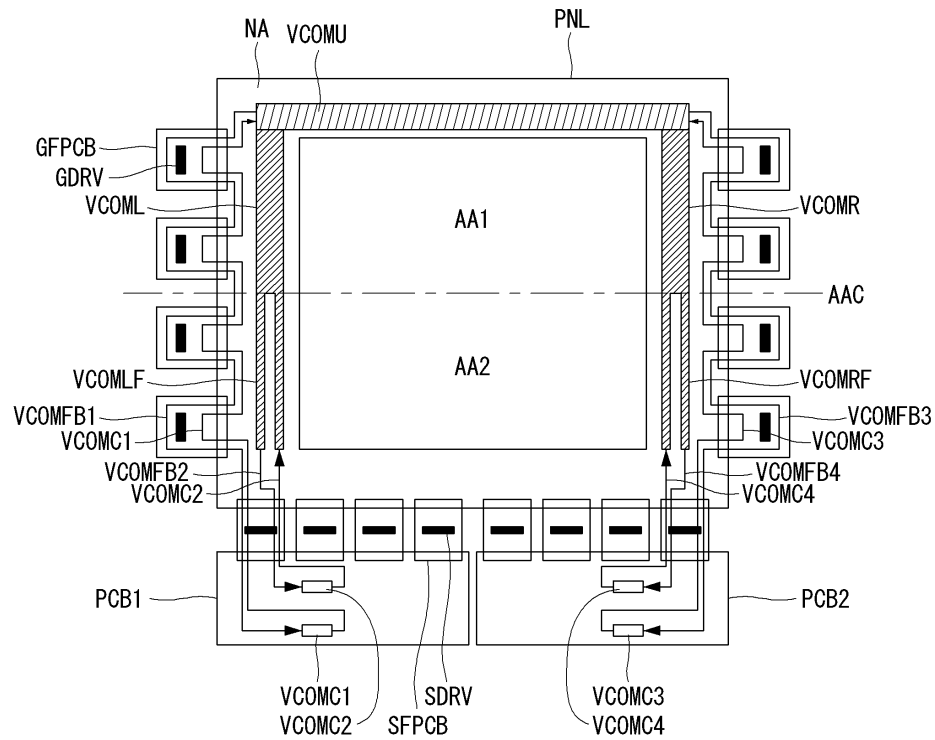
도면6



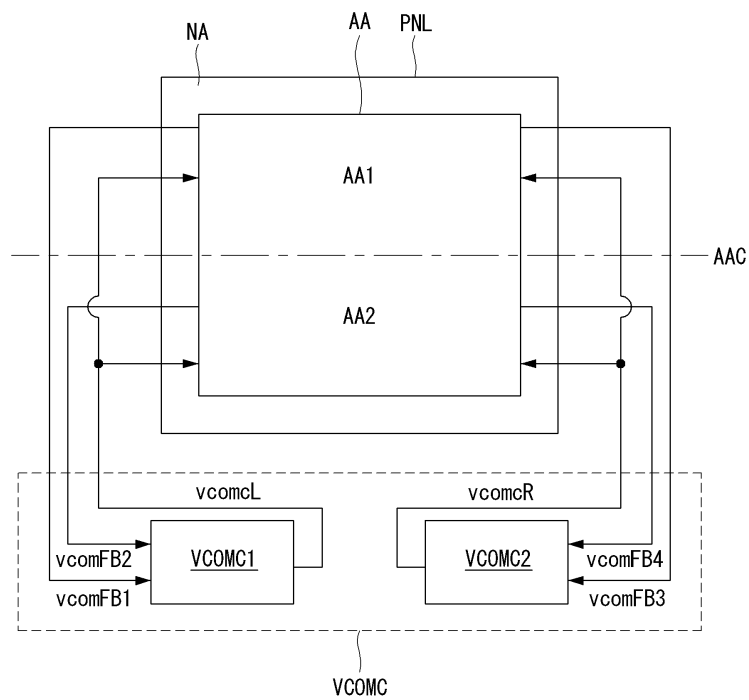
도면7



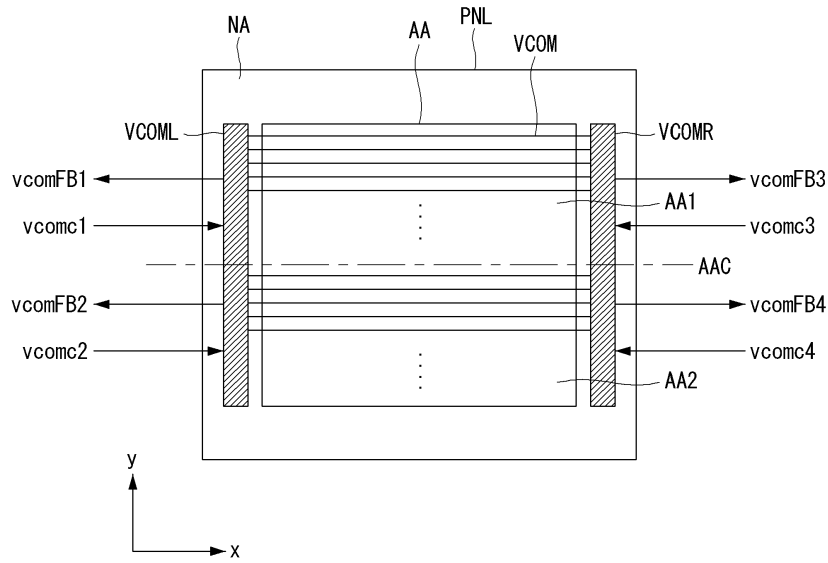
도면8



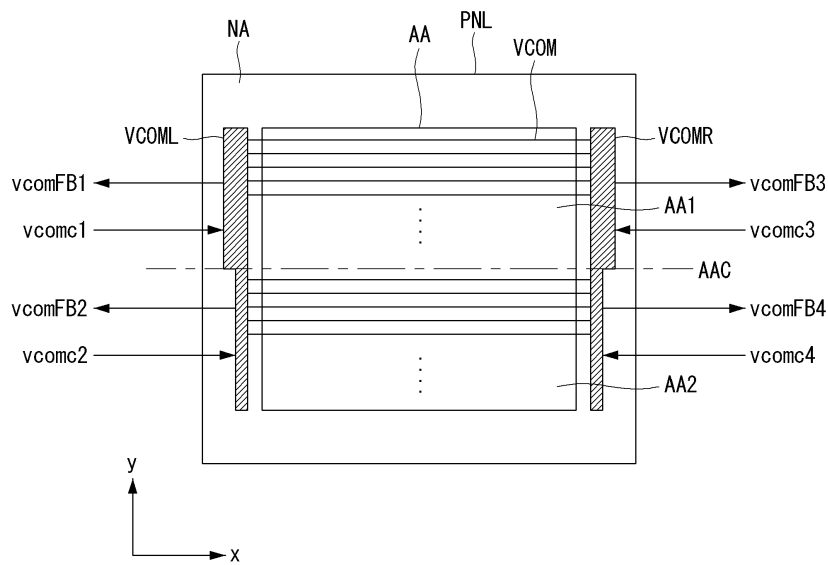
도면9



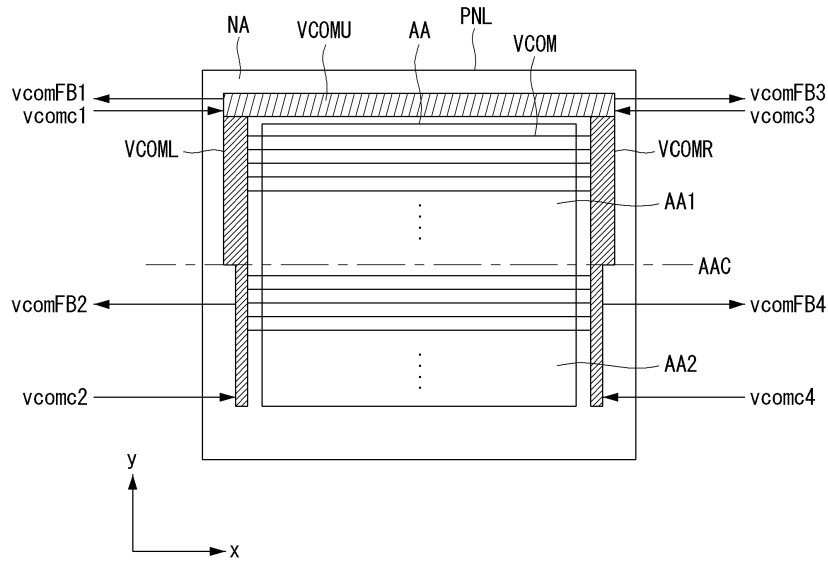
도면10



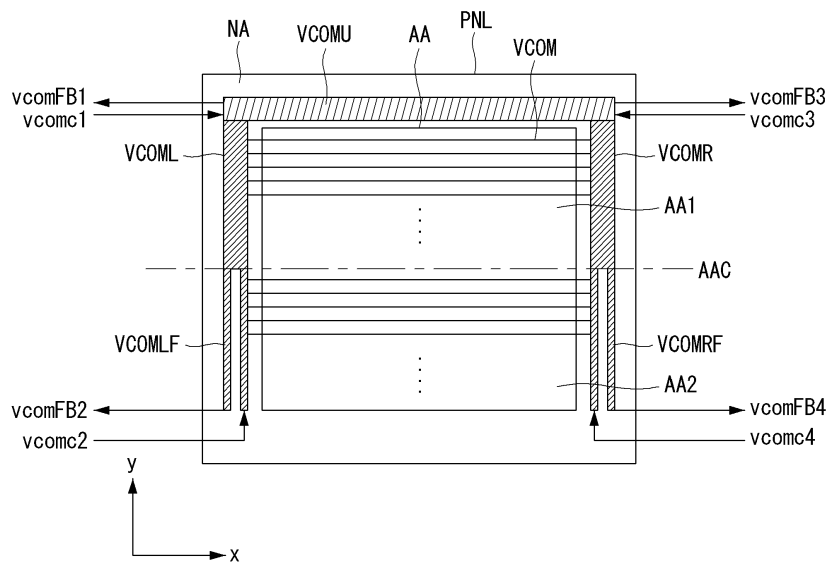
도면11



도면12

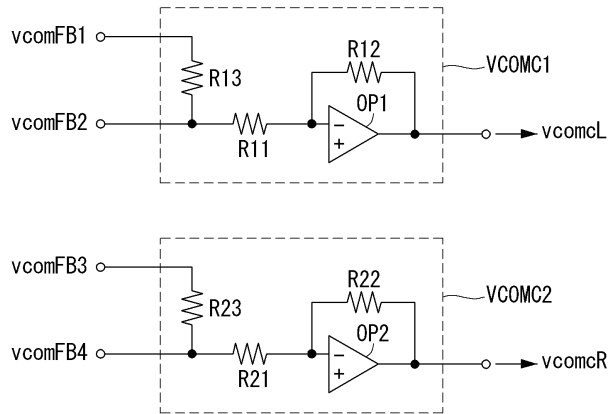


도면13

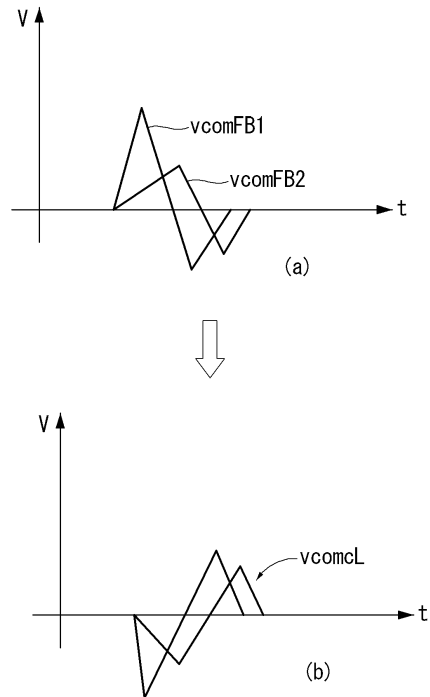




도면14



도면15



液晶面板技术领域本发明涉及一种包括显示区域和非显示区域的液晶面板。左和右公共电压线连接到形成在显示区域中并位于显示区域的左和右非显示区域中的公共电压线;并且公共电压补偿单元分别从左和右公共电压线接收公共电压,并基于反馈的公共电压输出补偿的公共电压,液晶显示装置分为显示区域和第二显示区域,并对第一显示区域和第二显示区域进行差分补偿。

