



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0077078
(43) 공개일자 2012년07월10일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01) G02F 1/133 (2006.01)

(21) 출원번호 10-2010-0138905

(22) 출원일자 2010년12월30일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

박용화

경북 구미시 구평동 7B3L 장원겔럭시 507호

(74) 대리인

특허법인로얄

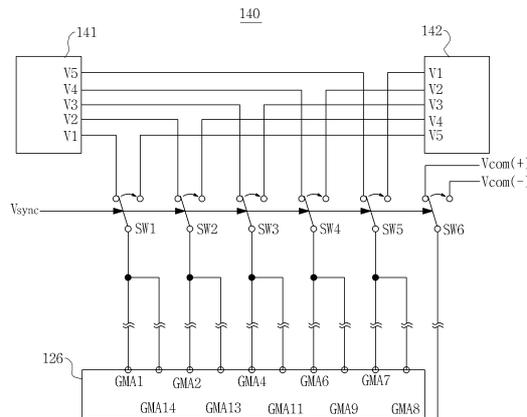
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 액정표시장치

(57) 요약

본 발명은 액정표시장치에 관한 것이다. 본 발명의 액정표시장치는 데이터 라인들과 게이트 라인들이 교차하는 표시패널; 상기 데이터 라인들에 데이터 전압을 공급하는 소스 드라이브 IC들; 및 상기 소스 드라이브 IC들에 감마기준전압을 출력하는 감마기준전압 공급부를 포함하고, 상기 감마기준전압 공급부는, 제1 내지 제5 레벨 전압을 출력하는 제1 및 제2 프로그래머블 감마 IC들; 및 상기 제1 프로그래머블 IC의 출력과 상기 제2 프로그래머블 IC의 출력 중 어느 하나를 출력하는 스위치 회로를 포함하며, 제1 레벨 전압은 가장 높은 레벨의 전압이고, 제5 레벨 전압은 가장 낮은 레벨의 전압이며, 제2 내지 제4 레벨 전압은 상기 제1 레벨 전압과 상기 제5 레벨 전압 사이의 레벨 전압인 것을 특징으로 한다.

대표도 - 도4



특허청구의 범위

청구항 1

데이터 라인들과 게이트 라인들이 교차하는 표시패널;

상기 데이터 라인들에 데이터 전압을 공급하는 소스 드라이브 IC들; 및

상기 소스 드라이브 IC들에 감마기준전압을 출력하는 감마기준전압 공급부를 포함하고,

상기 감마기준전압 공급부는,

제1 내지 제5 레벨 전압을 출력하는 제1 및 제2 프로그래머블 감마 IC들; 및,

상기 제1 프로그래머블 IC의 출력과 상기 제2 프로그래머블 IC의 출력 중 어느 하나를 출력하는 스위치 회로를 포함하며,

제1 레벨 전압은 가장 높은 레벨의 전압이고, 제5 레벨 전압은 가장 낮은 레벨의 전압이며, 제2 내지 제4 레벨 전압은 상기 제1 레벨 전압과 상기 제5 레벨 전압 사이의 레벨 전압인 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 소스 드라이브 IC들은,

기수 프레임 기간에 상기 데이터 라인들에 정극성 데이터 전압을 공급하고, 우수 프레임 기간에 상기 데이터 라인들에 부극성 데이터 전압을 공급하는 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 스위치 회로는 전원부로부터 입력되는 정극성 공통전압과 부극성 공통전압 중 어느 하나를 출력하며,

상기 정극성 공통전압은 상기 제1 레벨 전압보다 높은 레벨의 전압이고, 상기 부극성 공통전압은 상기 제5 레벨 전압보다 낮은 레벨의 전압인 것을 특징으로 하는 액정표시장치.

청구항 4

제 3 항에 있어서,

상기 제1 프로그래머블 IC로부터 출력된 제1 레벨 전압과 상기 제2 프로그래머블 IC로부터 출력된 제5 레벨 전압을 스위칭하는 제1 스위치;

상기 제1 프로그래머블 IC로부터 출력된 제2 레벨 전압과 상기 제2 프로그래머블 IC로부터 출력된 제4 레벨 전압을 스위칭하는 제2 스위치;

상기 제1 프로그래머블 IC로부터 출력된 제3 레벨 전압과 상기 제2 프로그래머블 IC로부터 출력된 제3 레벨 전압을 스위칭하는 제3 스위치;

상기 제1 프로그래머블 IC로부터 출력된 제4 레벨 전압과 상기 제2 프로그래머블 IC로부터 출력된 제2 레벨 전압을 스위칭하는 제4 스위치;

상기 제1 프로그래머블 IC로부터 출력된 제5 레벨 전압과 상기 제2 프로그래머블 IC로부터 출력된 제1 레벨 전압을 스위칭하는 제5 스위치; 및

상기 정극성 공통전압과 상기 부극성 공통전압을 스위칭하는 제6 스위치를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 5

제 4 항에 있어서,

상기 제1 내지 제6 스위치들 각각은,

1 프레임 기간을 주기로 스위칭하는 것을 특징으로 하는 액정표시장치.

청구항 6

제 4 항에 있어서,

상기 제1 스위치는 기수 프레임 기간에 상기 제1 레벨 전압을 출력하고, 우수 프레임 기간에 상기 제5 레벨 전압을 출력하고,

상기 제2 스위치는 상기 기수 프레임 기간에 상기 제2 레벨 전압을 출력하고, 상기 우수 프레임 기간에 상기 제4 레벨 전압을 출력하며,

상기 제3 스위치는 상기 기수 프레임 기간에 상기 제3 레벨 전압을 출력하고, 상기 우수 프레임 기간에 상기 제3 레벨 전압을 출력하고,

상기 제4 스위치는 상기 기수 프레임 기간에 상기 제4 레벨 전압을 출력하고, 상기 우수 프레임 기간에 상기 제2 레벨 전압을 출력하며,

상기 제5 스위치는 상기 기수 프레임 기간에 상기 제5 레벨 전압을 출력하고, 상기 우수 프레임 기간에 상기 제1 레벨 전압을 출력하고,

상기 제6 스위치는 상기 기수 프레임 기간에 상기 부극성 공통전압을 출력하고, 상기 우수 프레임 기간에 상기 정극성 공통전압을 출력하는 것을 특징으로 하는 액정표시장치.

청구항 7

제 6 항에 있어서,

상기 제1 스위치의 출력은 제1 감마기준전압과 제14 감마기준전압으로 상기 소스 드라이브 IC에 입력되고,

상기 제2 스위치의 출력은 제2 감마기준전압과 제13 감마기준전압으로 상기 소스 드라이브 IC에 입력되며,

상기 제3 스위치의 출력은 제4 감마기준전압과 제11 감마기준전압으로 상기 소스 드라이브 IC에 입력되고,

상기 제4 스위치의 출력은 제6 감마기준전압과 제9 감마기준전압으로 상기 소스 드라이브 IC에 입력되며,

상기 제5 스위치의 출력은 제7 감마기준전압과 제8 감마기준전압으로 상기 소스 드라이브 IC에 입력되는 것을 특징으로 하는 액정표시장치.

청구항 8

제 7 항에 있어서,

상기 제1 감마기준전압, 상기 제2 감마기준전압, 상기 제4 감마기준전압, 상기 제6 감마기준전압, 상기 제7 감마기준전압은 정극성 감마기준전압이고,

상기 제8 감마기준전압, 상기 제9 감마기준전압, 상기 제11 감마기준전압, 상기 제13 감마기준전압, 및 상기 제14 감마기준전압은 부극성 감마기준전압인 것을 특징으로 하는 액정표시장치.

청구항 9

제 8 항에 있어서,

상기 소스 드라이브 IC들 각각은,

상기 감마기준전압 공급부로부터 입력되는 상기 정극성 및 부극성 감마기준전압들을 분압회로를 이용하여 분압하는 감마보상전압 발생부를 포함하는 것을 특징으로 하는 액정표시장치.

명세서

기술분야

본 발명은 액정표시장치에 관한 것이다.

[0001]

배경 기술

- [0002] 액정표시장치는 경량, 박형, 저소비 전력구동 등의 특징으로 인해 그 응용범위가 점차 넓어지고 있는 추세에 있다. 액정표시장치는 노트북 PC와 같은 휴대용 컴퓨터, 사무 자동화 기기, 오디오/비디오 기기, 옥내외 광고 표시장치 등으로 광범위하게 이용되고 있다. 액정표시장치는 액정에 인가되는 전계를 제어하여 백라이트 유닛으로부터 입사되는 빛을 변조함으로써 화상을 표시한다.
- [0003] 도 1a 내지 도 1c는 프레임 인버전 방식, 라인 인버전 방식, 도트 인버전 방식을 보여주는 도면들이다. 액정 표시장치는 액정의 열화와 잔상을 방지하기 위해, 픽셀들 각각에 정극성과 부극성의 데이터 전압을 교대로 인가하는 인버전(inversion) 방식으로 구동된다. 프레임 인버전 방식은 도 1a와 같이 정극성과 부극성의 데이터 전압을 프레임마다 교대로 인가한다. 라인 인버전 방식은 도 1b와 같이 정극성과 부극성의 데이터 전압을 라인마다 교대로 인가한다. 도트 인버전 방식은 도 1c와 같이 정극성과 부극성의 데이터 전압을 도트마다 교대로 인가한다.
- [0004] 하지만, 프레임 인버전 방식의 경우, 프레임마다 정극성과 부극성의 데이터 전압을 교대로 인가함에도, 감마 전압 공급부는 데이터 전압을 공급하는 소스 드라이브 IC에 프레임 구분없이 정극성과 부극성의 감마전압을 모두 공급한다. 따라서, 불필요한 전압의 소모가 발생하는 문제가 있다.

발명의 내용

해결하려는 과제

- [0005] 본 발명은 프레임 인버전 방식에서 불필요한 전압의 소모를 줄일 수 있는 액정표시장치를 제공한다.

과제의 해결 수단

- [0006] 본 발명의 액정표시장치는 데이터 라인들과 게이트 라인들이 교차하는 표시패널; 상기 데이터 라인들에 데이터 전압을 공급하는 소스 드라이브 IC들; 및 상기 소스 드라이브 IC들에 감마기준전압을 출력하는 감마기준전압 공급부를 포함하고, 상기 감마기준전압 공급부는, 제1 내지 제5 레벨 전압을 출력하는 제1 및 제2 프로그래머블 감마 IC들; 및 상기 제1 프로그래머블 IC의 출력과 상기 제2 프로그래머블 IC의 출력 중 어느 하나를 출력하는 스위치 회로를 포함하며, 제1 레벨 전압은 가장 높은 레벨의 전압이고, 제5 레벨 전압은 가장 낮은 레벨의 전압이며, 제2 내지 제4 레벨 전압은 상기 제1 레벨 전압과 상기 제5 레벨 전압 사이의 레벨 전압인 것을 특징으로 한다.

발명의 효과

- [0007] 본 발명은 제1 내지 제n 레벨의 전압을 기수 및 우수 프레임에 따라 스위칭하고, 정극성과 부극성의 공통전압 레벨을 기수 및 우수 프레임에 따라 스위칭하여, 기수 프레임 기간에는 정극성의 감마기준전압들을 출력하고, 우수 프레임 기간에는 부극성의 감마기준전압들을 출력한다. 그 결과, 본 발명은 프레임 인버전 방식에서 불필요한 전압의 소모를 줄일 수 있다.

도면의 간단한 설명

- [0008] 도 1a 내지 도 1c는 프레임 인버전 방식, 라인 인버전 방식, 도트 인버전 방식을 보여주는 도면들이다.
- 도 2는 본 발명의 실시예에 따른 액정표시장치를 개략적으로 나타내는 블록도이다.
- 도 3은 도 2의 소스 드라이브 IC를 상세히 보여주는 블록도이다.
- 도 4는 도 2의 감마기준전압 공급부를 상세히 보여주는 블록도이다.

도 5는 감마기준전압, 공통전압, 및 극성제어신호를 보여주는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0009] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 이하의 설명에서 사용되는 구성요소들의 명칭은 명세서 작성의 용이함을 고려하여 선택된 것으로, 실제 제품의 명칭과는 상이할 수 있다.
- [0010] 도 2는 본 발명의 실시예에 따른 액정표시장치를 개략적으로 나타내는 블록도이다. 도 2를 참조하면, 본 발명의 실시예에 따른 표시장치는 표시패널(10), 게이트 구동회로(110), 소스 드라이브 IC(120)들, 타이밍 콘트롤러(130), 감마기준전압 공급부(140), 및 호스트 시스템(150) 등을 포함한다.
- [0011] 표시패널(10)은 타이밍 콘트롤러(130)의 제어 하에 영상을 표시한다. 표시패널(10)은 박막트랜지스터(Thin Film Transistor: 이하, "TFT"라 함) 기판과 컬러필터 기판을 포함한다. TFT 기판과 컬러필터 기판 사이에는 액정층이 형성된다. TFT 기판상에는 데이터 라인(D)들과 게이트 라인(G)들(또는 스캔 라인들)이 상호 교차되도록 형성된다. 데이터 라인(D)들과 게이트 라인(G)들에 의해 정의된 셀영역들에 액정셀들이 매트릭스 형태로 배치되며, 이를 화소 어레이(PIXEL ARRAY)라고 한다. 데이터 라인(D)들과 게이트 라인(G)들의 교차부에 형성된 TFT는 게이트 라인(G)으로부터의 게이트 펄스에 응답하여 데이터 라인(D)들을 경유하여 공급되는 데이터 전압을 액정셀의 화소 전극에 전달하게 된다. 이를 위하여, TFT의 게이트 전극은 게이트 라인(G)에 접속되며, 소스 전극은 데이터 라인(D)에 접속된다. TFT의 드레인 전극은 액정셀의 화소 전극 및 스토리지 캐패시터(Storage Capacitor)에 접속된다. 스토리지 캐패시터는 화소 전극에 전달된 데이터 전압을 다음 데이터 전압이 들어올 때까지 일정시간 동안 유지해주는 기능을 한다. 화소 전극과 대향하는 공통 전극에는 공통전압이 공급된다.
- [0012] 컬러필터 기판은 상부 유리기판 상에 형성된 블랙매트릭스, 컬러필터를 포함한다. 공통전극은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 유리기판 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극과 함께 하부 유리기판 상에 형성된다.
- [0013] 표시패널(10)의 상부 유리기판에는 상부 편광판이 부착되고, 하부 유리기판에는 하부 편광판이 부착된다. 상부 편광판의 광투과축과 하부 편광판의 광투과축은 직교된다. 또한, 상부 유리기판과 하부 유리기판에는 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다. 표시패널(10)의 상부 유리기판과 하부 유리기판 사이에는 액정층의 셀갭(cell gap)을 유지하기 위한 스페이서가 형성된다. 표시패널(10)의 액정 모드는 전술한 TN 모드, VA 모드, IPS 모드, FFS 모드뿐만 아니라 어떠한 액정모드라도 구현될 수 있다.
- [0014] 표시패널(10)이 액정표시소자로 구현되는 경우, 백라이트 유닛이 필요하다. 백라이트 유닛은 백라이트 유닛 구동부로부터 공급되는 구동전류에 따라 점등하는 광원, 도광판(또는 확산판), 다수의 광학시트 등을 포함한다. 백라이트 유닛은 직하형(direct type) 백라이트 유닛, 또는 에지형(edge type) 백라이트 유닛으로 구현될 수 있다. 백라이트 유닛(20)의 광원들은 HCFL(Hot Cathode Fluorescent Lamp), CCFL(Cold Cathode Fluorescent Lamp), EEFL(External Electrode Fluorescent Lamp), LED(Light Emitting Diode) 중 어느 하나의 광원 또는 두 종류 이상의 광원들을 포함할 수 있다.
- [0015] 백라이트 유닛 구동부는 백라이트 유닛의 광원들을 점등시키기 위한 구동전류를 발생한다. 백라이트 유닛 구동부는 타이밍 콘트롤러(130)의 제어 하에 광원들에 공급되는 구동전류를 온/오프(ON/OFF)한다. 타이밍 콘트롤러(130)는 호스트 시스템(150)으로부터 입력되는 글로벌/로컬 디밍신호(DIM)에 따라 백라이트 휘도와 점등 타이밍을 조정할 백라이트 제어 데이터를 SPI(Serial Peripheral Interface) 데이터 포맷으로 백라이트 유닛 구동부에 출력한다.
- [0016] 다수의 소스 드라이브 집적회로(Integrated Circuit, IC)(120)들은 타이밍 콘트롤러(130)로부터 입력되는 영상 데이터(RGB)를 정극성/부극성 감마보상전압으로 변환하여 정극성/부극성 아날로그 데이터전압들을 발생한다. 소스 드라이브 IC(120)들로부터 출력되는 정극성/부극성 아날로그 데이터전압들은 표시패널(10)의 데이터 라인(D)들에 공급된다.

- [0017] 게이트 구동회로(110)는 쉬프트 레지스터, 쉬프트 레지스터의 출력신호를 액정셀의 TFT 구동에 적합한 스윙폭으로 변환하기 위한 레벨 쉬프터, 및 출력 버퍼 등을 각각 포함하는 다수의 게이트 드라이브 IC들을 포함한다. 게이트 구동회로(110)는 타이밍 컨트롤러(130)의 제어 하에 데이터 전압에 동기되는 게이트 펄스를 표시패널(10)의 게이트 라인(G)들에 순차적으로 공급한다.
- [0018] 타이밍 컨트롤러(130)는 호스트 시스템(150)으로부터 출력된 영상 데이터(RGB)와 수직동기신호(Vsync), 수평동기신호(Hsync), 데이터 인에이블 신호(DE), 클럭 신호(CLK) 등의 타이밍 신호들에 기초하여 게이트 구동부 제어신호를 게이트 구동회로(110)로 출력하고, 데이터 구동부 제어신호를 소스 드라이브 IC(120)들로 출력한다. 게이트 구동부 제어신호는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 및 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다. 게이트 스타트 펄스(GSP)는 첫 번째 게이트 펄스의 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 게이트 스타트 펄스(GSP)를 쉬프트시키기 위한 클럭신호이다. 게이트 쉬프트 클럭(GSC)은 게이트 스타트 펄스(GSP)를 쉬프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호(GOE)는 게이트 구동회로(110)의 출력 타이밍을 제어한다.
- [0019] 데이터 구동부 제어신호는 소스 스타트 펄스(Source Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE), 극성제어신호(POL) 등을 포함한다. 소스 스타트 펄스(SSP)는 소스 드라이브 IC(120)들의 데이터 샘플링 시작 시점을 제어한다. 소스 샘플링 클럭은 라이징 또는 폴링 에지에 기준하여 소스 드라이브 IC(120)들의 샘플링 동작을 제어하는 클럭신호이다. 소스 드라이브 IC(120)들에 입력될 디지털 비디오 데이터가 mini LVDS(Low Voltage Differential Signaling) 인터페이스 규격으로 전송된다면, 소스 스타트 펄스(SSP)와 소스 샘플링 클럭(SSC)은 생략될 수 있다. 극성제어신호(POL)는 소스 드라이브 IC(120)들로부터 출력되는 데이터전압의 극성을 L(L은 자연수) 수평기간 주기로 반전시킨다. 소스 출력 인에이블신호(SOE)는 소스 드라이브 IC(120)들의 출력 타이밍을 제어한다.
- [0020] 감마기준전압 공급부(140)는 소스 드라이브 IC(120)들에 감마기준전압을 공급한다. 소스 드라이브 IC(120)들은 타이밍 컨트롤러(130)로부터 입력되는 영상 데이터(RGB)를 감마기준전압 공급부(140)로부터 입력되는 감마기준전압을 이용하여 정극성/부극성 감마보상전압으로 변환하여 정극성/부극성 아날로그 데이터전압들을 발생한다. 소스 드라이브 IC(120)들은 1 프레임을 주기로 정극성 데이터 전압과 부극성 데이터 전압을 교대로 인가하는 프레임 인버전 방식으로 구동된다. 즉, 소스 드라이브 IC(120)들은 기수(홀수) 프레임 기간에 표시패널(10)의 데이터 라인들에 정극성 데이터 전압을 공급하고, 우수(짝수) 프레임 기간에 표시패널(10)의 데이터 라인들에 부극성 데이터 전압을 공급한다.
- [0021] 호스트 시스템(150)은 LVDS(Low Voltage Differential Signaling) 인터페이스, TMDS(Transition Minimized Differential Signaling) 인터페이스 등의 인터페이스를 통해 영상 데이터(RGB)를 타이밍 컨트롤러(130)에 공급한다. 또한, 호스트 시스템(140)은 타이밍 신호들(Vsync, Hsync, DE, CLK)을 타이밍 컨트롤러(130)에 공급한다.
- [0022] 호스트 시스템(150)은 시스템 보드(SYS)에 실장된다. 시스템 보드(SYS)는 제1 커넥터(C1)를 통해 컨트롤 인쇄회로보드(Control Printed Circuit Board, CPCB)와 연결된다. 타이밍 컨트롤러(130)과 감마기준전압 공급부(140)는 컨트롤 인쇄회로보드(CPCB) 상에 실장되고, 컨트롤 인쇄회로보드(CPCB)는 제2 커넥터(C2)들을 통해 소스 인쇄회로보드(Source Printed Circuit Board, SPCB)와 연결된다. 소스 인쇄회로보드(SPCB)는 테이프 캐리어 패키지(Tape Carrier Package, TCP) 또는 COF(Chip On Film) 등을 통해 표시패널(10)과 연결되고, 소스 드라이브 IC(120)는 테이프 캐리어 패키지(TCP), 또는 COF 상에 실장된다. 게이트 구동회로(110)는 도 2와 같이 GIP(Gate Drive-IC In Panel) 방식으로 표시패널(10)의 TFT 기판상에 직접 형성될 수도 있고, TAB 방식으로 표시패널(10)의 게이트 라인들과 연결될 수도 있다. GIP 방식의 경우, 게이트 구동회로(110)의 레벨 쉬프터(40)는 소스 인쇄회로보드(SPCB) 상에 실장되고, 쉬프트 레지스터는 표시패널(10)의 TFT 기판상에 형성될 수 있다. TAB 방식의 경우, 게이트 구동회로(110)는 쉬프트 레지스터, 레벨 쉬프터 등을 포함한다.
- [0023] 도 3은 도 2의 소스 드라이브 IC를 상세히 보여주는 블록도이다. 도 3을 참조하면, 도 3을 참조하면, 소스 드라이브 IC(120)들은 데이터 레지스터(121), 쉬프트 레지스터(122), 2 라인 래치(123), DAC(124), 출력회로(125), 감마보상전압 발생회로(126) 등을 포함한다.
- [0024] 데이터 레지스터(121)는 타이밍 컨트롤러(130)로부터 수신되는 디지털 비디오 데이터를 병렬 데이터로 변환하여 2 라인 래치(123)에 공급한다. 쉬프트 레지스터(122)는 소스 스타트 펄스(SSP)를 소스 샘플링 클럭(SSC)에 맞추어 쉬프트시킴으로써 샘플링 클럭을 순차적으로 발생한다. 도 3에서 "EI01"은 소스 스타트 펄스

(SSP), 또는 이전 단 소스 드라이브 IC로부터 수신된 캐리신호(Carry signal)를 의미한다. "EI02"는 다음 단의 소스 드라이브 IC로 전달되는 쉬프트 레지스터(122)의 캐리신호를 의미한다.

- [0025] 2 라인 래치(123)는 쉬프트 레지스터(122)로부터 순차적으로 입력되는 샘플링 클럭을 기준으로 데이터 레지스터(121)로부터 입력되는 디지털 비디오 데이터를 샘플링하고 소스 출력 인에이블신호(SOE)의 로우 로직 전압에 응답하여 다른 소스 드라이브 IC들의 2 라인 래치와 동시에 래치된 데이터들을 출력한다.
- [0026] DAC(124)는 2 라인 래치(123)로부터 입력되는 디지털 비디오 데이터 각각을 정극성 감마보상전압들과 부극성 감마보상전압들로 변환하여 정극성 데이터전압과 부극성 데이터전압을 출력한다. DAC(124)는 디지털 비디오 데이터를 정극성 데이터전압으로 변환하는 PDAC과, 디지털 비디오 데이터를 부극성 데이터전압으로 변환하는 NDAC을 포함한다. DAC(124)는 극성제어신호(POL)에 응답하여 자신의 출력 채널을 통해 출력되는 데이터 전압의 극성을 반전시킨다.
- [0027] 출력회로(125)는 소스 출력 인에이블신호(SOE)의 하이 로직 전압에 응답하여 차지 웨어링을 실시하고, 소스 출력 인에이블신호(SOE)의 로우 로직 전압에 응답하여 출력버퍼를 통해 정극성/부극성 데이터 전압을 데이터 라인들에 공급한다. 또한, 출력회로(125)는 소스 출력 인에이블신호(SOE)의 하이 로직 전압에 응답하여 블랙 계조 전압을 데이터 라인들에 공급한다.
- [0028] 감마보상전압 발생회로(126)는 감마기준전압 공급부(150)로부터 입력되는 감마기준전압들을 분압회로를 이용하여 정극성 감마기준전압들과 부극성 감마기준전압들로 분압한다. 그 결과, 감마보상전압 발생회로(126)는 데이터의 계조 각각에 대응하는 정극성 감마보상전압들과 부극성 감마보상전압들을 발생한다. 예를 들어, 감마보상전압 발생회로(126)는 직렬로 연결된 저항들을 포함한 분압회로를 이용하여 입력되는 정극성 감마기준전압(GMA1, GMA2, GMA4, GMA6, GMA7)을 분압하여 그 사이의 정극성 감마보상전압들을 발생하여 DAC(124)의 PDAC에 공급한다. 감마보상전압 발생회로(126)는 입력되는 부극성 감마기준전압(GMA8, GMA9, GMA11, GMA13, GMA14)을 분압하여 그 사이의 부극성 감마보상전압들을 발생하여 DAC(124)D의 NDAC에 공급한다.
- [0029] 도 4는 도 2의 감마기준전압 공급부를 상세히 보여주는 블록도이다. 도 4를 참조하면, 감마기준전압 공급부(150)는 제1 프로그래머블 감마 IC(141), 제2 프로그래머블 감마 IC(142), 및 스위치 회로를 포함한다.
- [0030] 제1 프로그래머블 감마 IC(Programmable Gamma IC)(141)는 제1 내지 제5 레벨의 전압(V1~V5)으로 출력한다. 제2 프로그래머블 감마 IC(142)는 제1 내지 제5 레벨의 전압(V1~V5)으로 출력한다. 제1 프로그래머블 감마 IC(141)에서 출력되는 제1 내지 제5 레벨의 전압(V1~V5)과 제2 프로그래머블 감마 IC(142)에서 출력되는 제1 내지 제5 레벨의 전압(V1~V5)은 실질적으로 같다. 제1 레벨 전압(V1)은 가장 높은 레벨의 전압이고, 제5 레벨 전압(V5)은 가장 낮은 레벨의 전압이며, 제2 내지 제4 레벨 전압(V2~V4)은 제1 레벨 전압(V1)과 제5 레벨 전압(V5) 사이의 레벨 전압이다.
- [0031] 스위치 회로는 제1 내지 제6 스위치(SW1~SW6)을 포함한다. 제1 스위치(SW1)는 제1 프로그래머블 감마 IC(141)로부터 출력된 제1 레벨 전압(V1)과 제2 프로그래머블 감마 IC(142)로부터 출력된 제5 레벨 전압(V5)을 수직동기신호(Vsync) 등의 타이밍 신호를 이용하여 1 프레임을 주기로 스위칭한다. 제1 스위치(SW1)는 기수 프레임에서 제1 프로그래머블 감마 IC(141)로부터 출력된 제1 레벨 전압(V1)을 출력하고, 우수 프레임에서 제2 프로그래머블 감마 IC(142)로부터 출력된 제5 레벨 전압(V5)을 출력한다. 제1 스위치(SW1)의 출력은 감마보상전압 발생회로(126)의 제1 감마기준전압(GMA1)과 제14 감마기준전압(GMA14)으로 입력된다.
- [0032] 제2 스위치(SW2)는 제1 프로그래머블 감마 IC(141)로부터 출력된 제2 레벨 전압(V2)과 제2 프로그래머블 감마 IC(142)로부터 출력된 제4 레벨 전압(V4)을 수직동기신호(Vsync) 등의 타이밍 신호를 이용하여 1 프레임을 주기로 스위칭한다. 제2 스위치(SW2)는 기수 프레임에서 제1 프로그래머블 감마 IC(141)로부터 출력된 제2 레벨 전압(V2)을 출력하고, 우수 프레임에서 제2 프로그래머블 감마 IC(142)로부터 출력된 제4 레벨 전압(V4)을 출력한다. 제2 스위치(SW2)의 출력은 감마보상전압 발생회로(126)의 제2 감마기준전압(GMA2)과 제13 감마기준전압(GMA13)으로 입력된다.
- [0033] 제3 스위치(SW3)는 제1 프로그래머블 감마 IC(141)로부터 출력된 제3 레벨 전압(V3)과 제2 프로그래머블 감마 IC(142)로부터 출력된 제3 레벨 전압(V3)을 수직동기신호(Vsync) 등의 타이밍 신호를 이용하여 1 프레임을 주기로 스위칭한다. 제3 스위치(SW3)는 기수 프레임에서 제1 프로그래머블 감마 IC(141)로부터 출력된 제3 레벨 전압(V3)을 출력하고, 우수 프레임에서 제2 프로그래머블 감마 IC(142)로부터 출력된 제3 레벨 전압(V3)을 출력한다. 제3 스위치(SW3)의 출력은 감마보상전압 발생회로(126)의 제4 감마기준전압(GMA4)과 제11 감마기

준전압(GMA11)으로 입력된다.

- [0034] 제4 스위치(SW4)는 제1 프로그래머블 감마 IC(141)로부터 출력된 제4 레벨 전압(V4)과 제2 프로그래머블 감마 IC(142)로부터 출력된 제2 레벨 전압(V2)을 수직동기신호(Vsync) 등의 타이밍 신호를 이용하여 1 프레임을 주기로 스위칭한다. 제4 스위치(SW4)는 기수 프레임에서 제1 프로그래머블 감마 IC(141)로부터 출력된 제4 레벨 전압(V4)를 출력하고, 우수 프레임에서 제2 프로그래머블 감마 IC(142)로부터 출력된 제2 레벨 전압(V2)을 출력한다. 제4 스위치(SW4)의 출력은 감마보상전압 발생회로(126)의 제6 감마기준전압(GMA6)과 제9 감마기준전압(GMA9)으로 입력된다.
- [0035] 제5 스위치(SW5)는 제1 프로그래머블 감마 IC(141)로부터 출력된 제5 레벨 전압(V5)과 제2 프로그래머블 감마 IC(142)로부터 출력된 제1 레벨 전압(V1)을 수직동기신호(Vsync) 등의 타이밍 신호를 이용하여 1 프레임을 주기로 스위칭한다. 제5 스위치(SW5)는 기수 프레임에서 제1 프로그래머블 감마 IC(141)로부터 출력된 제5 레벨 전압(V5)를 출력하고, 우수 프레임에서 제2 프로그래머블 감마 IC(142)로부터 출력된 제1 레벨 전압(V1)을 출력한다. 제5 스위치(SW5)의 출력은 감마보상전압 발생회로(126)의 제7 감마기준전압(GMA7)과 제9 감마기준전압(GMA8)으로 입력된다.
- [0036] 제6 스위치(SW6)는 전원부로부터 공급되는 정극성 공통전압(Vcom(+))과 부극성 공통전압(Vcom(-))을 수직동기신호(Vsync) 등의 타이밍 신호를 이용하여 1 프레임을 주기로 스위칭한다. 제6 스위치(SW6)는 기수 프레임에서 부극성 공통전압(Vcom(-))을 출력하고, 우수 프레임에서 정극성 공통전압(Vcom(+))을 출력한다. 제6 스위치(SW6)의 출력은 공통전압 라인들을 통해 공통전극에 입력된다. 정극성 공통전압(Vcom(+))은 제1 전압 레벨(V1)보다 높은 레벨의 전압이고, 부극성 공통전압(Vcom(-))은 제5 전압 레벨(V5)보다 낮은 레벨의 전압이다.
- [0037] 도 5는 정극성 감마기준전압, 공통전압, 및 극성제어신호를 보여주는 도면이다. 도 5를 참조하면, 감마기준전압 공급부(140)로부터 출력되는 정극성 감마기준전압은 제1 감마기준전압(GMA1), 제2 감마기준전압(GMA2), 제4 감마기준전압(GMA4), 제6 감마기준전압(GMA6), 및 제7 감마기준전압(GMA7)을 포함한다.
- [0038] 제1 감마기준전압(GMA1)은 기수 프레임 기간에는 제1 레벨 전압(V1)을 가지고, 우수 프레임 기간에는 제5 레벨 전압(V5)을 가진다. 제2 감마기준전압(GMA2)은 기수 프레임에는 제2 레벨 전압(V2)을 가지고, 우수 프레임 기간에는 제4 레벨 전압(V4)을 가진다. 제4 감마기준전압(GMA4)은 기수 및 우수 프레임 기간 모두 제3 레벨 전압(V3)을 가진다. 제6 감마기준전압(GMA6)은 기수 프레임에는 제4 레벨 전압(V4)을 가지고, 우수 프레임 기간에는 제2 레벨 전압(V2)을 가진다. 제7 감마기준전압(GMA7)은 기수 프레임에는 제5 레벨 전압(V5)을 가지고, 우수 프레임 기간에는 제1 레벨 전압(V1)을 가진다.
- [0039] 감마기준전압 공급부(140)로부터 출력되는 공통전압(Vcom)은 기수 프레임 기간에는 부극성 공통전압(Vcom(-))을 가지고, 우수 프레임 기간에는 정극성 공통전압(Vcom(+))을 가진다. 타이밍 컨트롤러(130)로부터 출력되는 극성제어신호(POL)는 기수 프레임 기간 동안 하이 로직 레벨(H)로 출력되고, 우수 프레임 기간 동안 로우 로직 레벨(L)로 출력된다.
- [0040] 종합해보면, 기수 프레임 기간에는 공통전압(Vcom)이 제5 레벨 전압(V5)보다 낮은 부극성 공통전압(Vcom(-))을 가지므로, 제1 감마기준전압(GMA1), 제2 감마기준전압(GMA2), 제4 감마기준전압(GMA4), 제6 감마기준전압(GMA6), 및 제7 감마기준전압(GMA7)은 공통전압(Vcom)과 비교할 때 상대적으로 정극성 레벨의 전압을 갖게 된다. 우수 프레임 기간에는 공통전압(Vcom)이 제1 레벨 전압(V1)보다 높은 정극성 공통전압(Vcom(+))을 가지므로, 제1 감마기준전압(GMA1), 제2 감마기준전압(GMA2), 제4 감마기준전압(GMA4), 제6 감마기준전압(GMA6), 및 제7 감마기준전압(GMA7)은 공통전압(Vcom)과 비교할 때 상대적으로 부극성 레벨의 전압을 갖게 된다. 결국, 본 발명은 제1 감마기준전압(GMA1), 제2 감마기준전압(GMA2), 제4 감마기준전압(GMA4), 제6 감마기준전압(GMA6), 및 제7 감마기준전압(GMA7)과 공통전압(Vcom)을 도 5와 같이 스위칭함으로써, 기수 프레임에는 정극성의 데이터 전압을 표시패널(10)에 공급하고, 우수 프레임에는 부극성의 데이터 전압을 표시패널(10)에 공급하는 프레임 인버전을 구현할 수 있다.
- [0041] 도 5에서, 정극성 감마기준전압을 기준으로 설명하였으나, 부극성 감마기준전압의 경우에도 같다. 다만, 부극성 감마기준전압의 경우, 제8 감마기준전압(GMA8)은 제7 감마기준전압(GMA7)과 같고, 제9 감마기준전압(GMA9)은 제6 감마기준전압(GMA6)과 같으며, 제11 감마기준전압(GMA11)은 제4 감마기준전압(GMA4)과 같다. 또한, 제13 감마기준전압(GMA13)은 제2 감마기준전압(GMA2)과 같고, 제14 감마기준전압(GMA14)은 제1 감마기

준전압(GMA1)과 같다.

[0042] 이상에서, 제1 및 제2 프로그래머블 IC(141, 142)들 각각이 제1 내지 제5 레벨 전압(V1~V5)을 출력하여 5개의 정극성 감마기준전압(제1 감마기준전압(GMA1), 제2 감마기준전압(GMA2), 제4 감마기준전압(GMA4), 제6 감마기준전압(GMA6), 및 제7 감마기준전압(GMA7)) 및 5개의 부극성 감마기준전압(제1 감마기준전압(GMA1), 제2 감마기준전압(GMA2), 제4 감마기준전압(GMA4), 제6 감마기준전압(GMA6), 및 제7 감마기준전압(GMA7))을 생성하는 것을 예시하였으나, 이에 한정되지 않음에 주의하여야 한다. 즉, 본 발명은 제1 및 제2 프로그래머블 IC(141, 142)들 각각이 제1 내지 제n(n은 2 이상의 자연수) 레벨 전압(V1~Vn)을 출력하여 n개의 정극성 감마기준전압과 n개의 부극성 감마기준전압을 생성하여 출력할 수 있다.

[0043] 이상에서 살펴본 바와 같이, 본 발명은 제1 내지 제n 레벨의 전압을 기수 및 우수 프레임에 따라 스위칭하고, 정극성과 부극성의 공통전압 레벨을 기수 및 우수 프레임에 따라 스위칭하여, 기수 프레임 기간에는 정극성의 감마기준전압들을 출력하고, 우수 프레임 기간에는 부극성의 감마기준전압들을 출력한다. 그 결과, 본 발명은 프레임 인버전 방식에서 불필요한 전압의 소모를 줄일 수 있다.

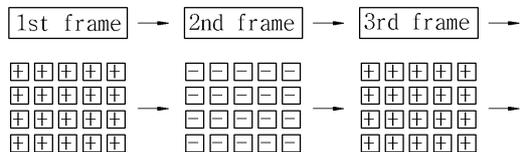
[0044] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

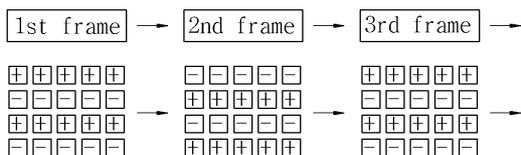
- | | | |
|--------|----------------------|----------------------|
| [0045] | 10: 표시패널 | 110: 게이트 구동회로 |
| | 120: 소스 드라이브 IC | 121: 데이터 레지스터 |
| | 122: 쉬프트 레지스터 | 123: 2 라인 래치 |
| | 124: DAC | 125: 출력회로 |
| | 126: 감마보상전압 발생회로 | 130: 타이밍 컨트롤러 |
| | 140: 감마기준전압 공급부 | 141: 제1 프로그래머블 감마 IC |
| | 142: 제2 프로그래머블 감마 IC | 150: 호스트 시스템 |

도면

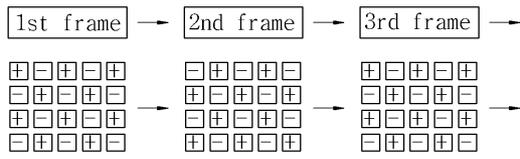
도면1a



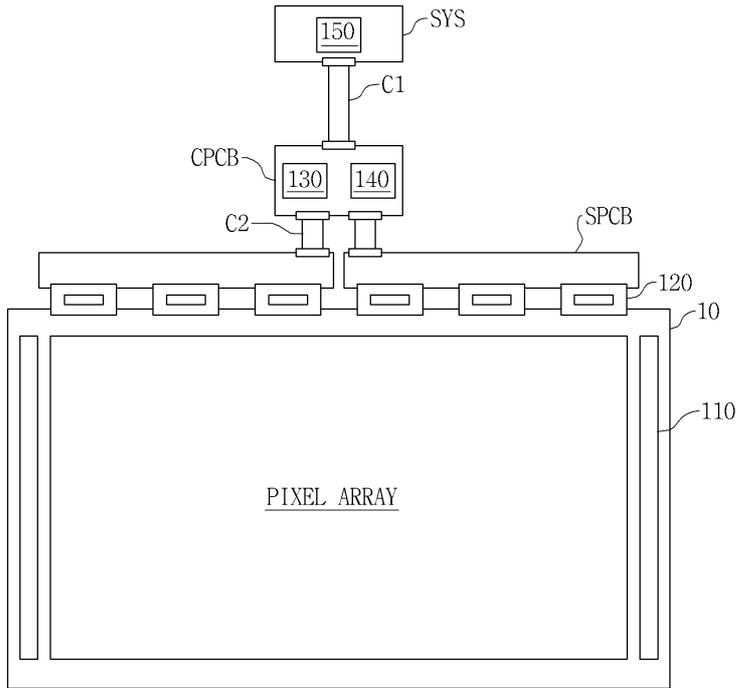
도면1b



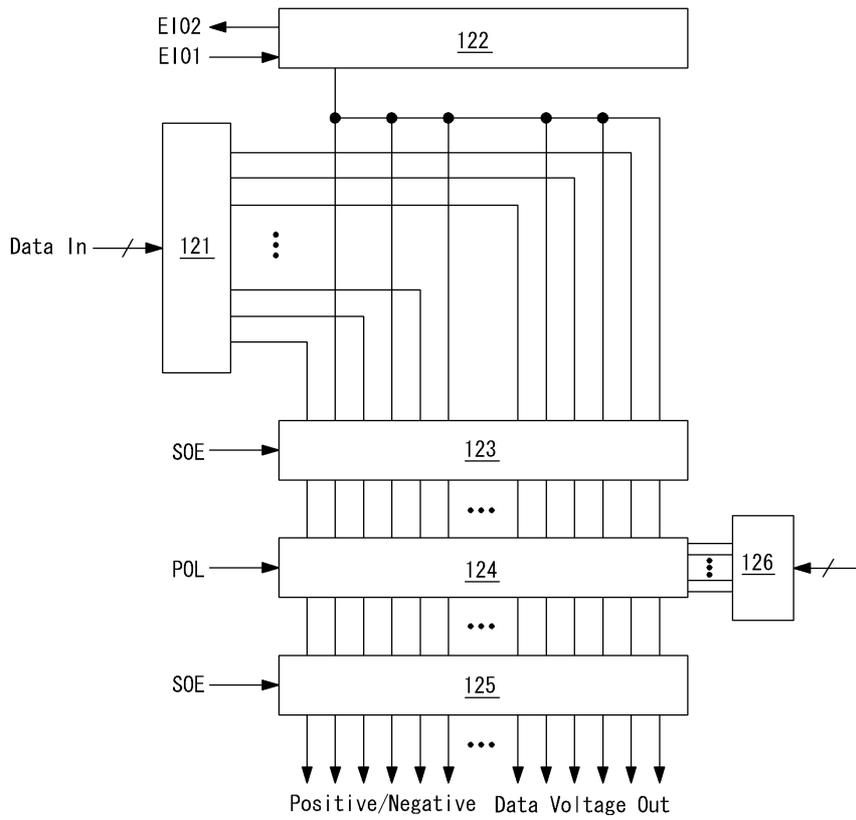
도면1c



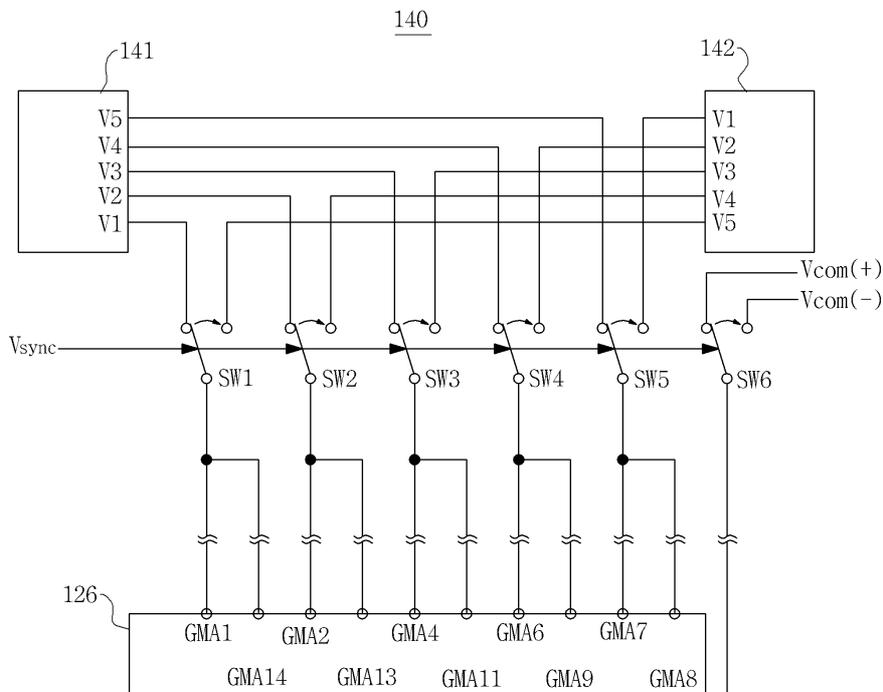
도면2



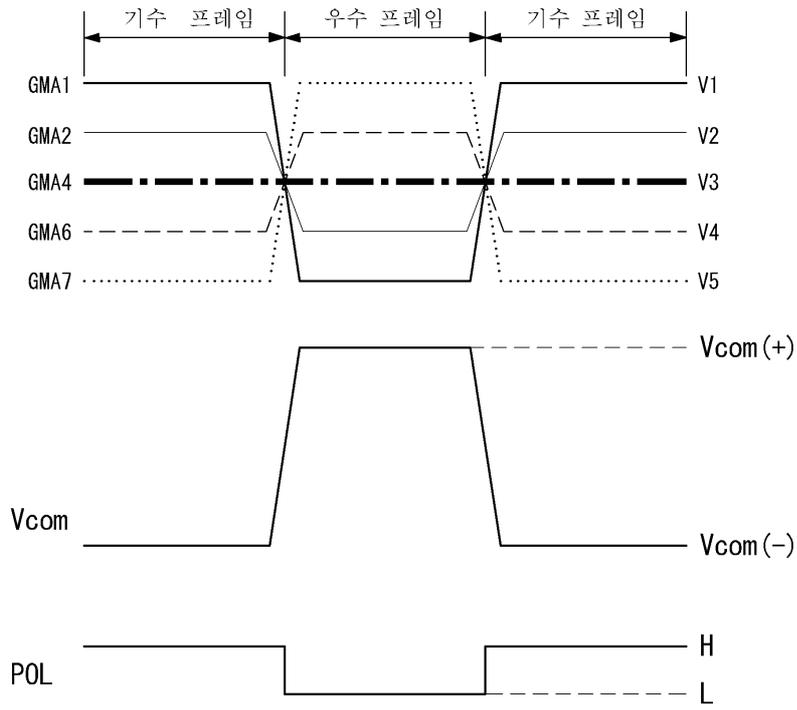
도면3



도면4



도면5



专利名称(译)	液晶显示器		
公开(公告)号	KR1020120077078A	公开(公告)日	2012-07-10
申请号	KR1020100138905	申请日	2010-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK YONG HWA		
发明人	PARK YONG HWA		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/3696 G09G3/3614 G09G3/3685 G09G2310/0289 G09G2320/0673		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器。本发明的液晶显示器包括用于向显示板提供数据电压的源极驱动集成电路：栅极线与数据线交叉的数据线和输出第一和第二可编程伽马输出的输出中的任何一个的开关电路包括伽马参考电压供应单元的IC将伽马参考电压输出到源驱动集成电路，并且其中伽马参考电压供应单元输出第一到第五电平电压。第一个可编程IC和第二个可编程IC。并且第一级电压可以是第二级到第四级电压，第一级电压和第五级电压之间的电平电压，第五级电压是最低电平的电压，它是最高电平的电压。

