



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0064230
(43) 공개일자 2011년06월15일

(51) Int. Cl.

G09G 3/36 (2006.01) G02F 1/133 (2006.01)

(21) 출원번호 10-2009-0120731

(22) 출원일자 2009년12월07일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 용산구 한강로3가 65-228

(72) 발명자

이승계

경기 군포시 오금동 삼익소월아파트 377-1804

이부열

경기 고양시 일산서구 주엽2동 문촌마을1단지아파트 112동 1301호

임종진

경기 파주시 교하읍 동패리 진흥효자아파트 1204-1103

(74) 대리인

특허법인로알

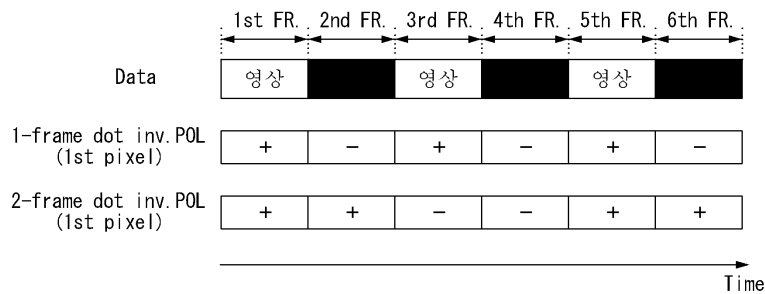
전체 청구항 수 : 총 4 항

(54) 액정표시장치

(57) 요약

본 발명은 액정표시장치에 관한 것으로, 다수의 데이터라인들과 다수의 게이트라인들이 교차되는 액정표시패널; 블랙 데이터 삽입 모드에서 소정 시간 간격으로 반전되고 노말 구동 모드에서 특정 논리로 고정되는 POL 변환 제어신호를 발생하는 POL 변환 제어신호 발생부; 소정 기간마다 반전되는 제1 극성제어신호를 출력하는 타이밍 콘트롤러; 상기 POL 변환 제어신호와 상기 제1 극성제어신호를 입력 받아 제2 극성제어신호를 출력하는 POL 변환회로; 데이터전압을 상기 데이터라인들에 공급하고 상기 제2 극성제어신호에 따라 상기 데이터전압의 극성을 반전시키는 데이터 구동회로; 및 상기 게이트라인들에 게이트펄스를 순차적으로 공급하는 게이트 구동회로를 구비한다.

대표도 - 도10



특허청구의 범위

청구항 1

다수의 데이터라인들과 다수의 게이트라인들이 교차되는 액정표시패널;

블랙 데이터 삽입 모드에서 소정 시간 간격으로 반전되고 노말 구동 모드에서 특정 논리로 고정되는 POL 변환 제어신호를 발생하는 POL 변환 제어신호 발생부;

소정 기간마다 반전되는 제1 극성제어신호를 출력하는 타이밍 콘트롤러;

상기 POL 변환 제어신호와 상기 제1 극성제어신호를 입력 받아 제2 극성제어신호를 출력하는 POL 변환회로;

데이터전압을 상기 데이터라인들에 공급하고 상기 제2 극성제어신호에 따라 상기 데이터전압의 극성을 반전시키는 데이터 구동회로; 및

상기 게이트라인들에 게이트펄스를 순차적으로 공급하는 게이트 구동회로를 구비하고,

상기 제2 극성제어신호의 논리 반전 주기는 상기 노말 구동 모드보다 상기 블랙 데이터 삽입 모드에서 더 긴 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 제1 극성제어신호는 1 프레임기간마다 반전되고,

상기 제2 극성제어신호는 상기 블랙 데이터 삽입 모드에서 2 프레임마다 반전되고, 상기 노말 구동 모드에서 1 프레임기간마다 반전되는 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 POL 변환회로는,

상기 POL 변환 제어신호와 상기 제1 극성제어신호의 배타적 논리합 연산 결과를 출력하는 배타적 논리합 게이트를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 4

제 1 항에 있어서,

상기 POL 변환회로는,

상기 POL 변환 제어신호와 상기 제1 극성제어신호의 논리곱 연산 결과를 출력하는 논리곱 게이트;

상기 POL 변환 제어신호와 상기 제1 극성제어신호의 부정 논리합 연산 결과를 출력하는 부정 논리합 게이트; 및

상기 논리곱 게이트의 출력과 상기 부정 논리합 게이트의 출력의 논리합 연산 결과를 출력하는 논리합 게이트를 구비하는 것을 특징으로 하는 액정표시장치.

명 세 서

발명의 상세한 설명

기술 분야

본 발명은 임펄스 방식으로 구동이 가능한 액정표시장치에 관한 것이다.

[0001]

배경 기술

- [0002] 액티브 매트릭스(Active Matrix) 구동방식의 액정표시장치는 스위칭 소자로서 박막트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)를 이용하여 동영상상을 표시하고 있다. 이 액정표시장치는 음극선관(Cathode Ray Tube, CRT)에 비하여 소형화가 가능하여 휴대용 정보기기, 사무기기, 컴퓨터 등에서 표시기에 응용됨은 물론, 텔레비전에도 응용되어 빠르게 음극선관을 대체하고 있다.
- [0003] 액정표시장치는 액정의 유지특성에 의해 동영상상에서 화면이 선명하지 못하고 흐릿하게 보이는 모션 블러링(Motion Blur) 현상이 나타나게 된다. 이를 CRT와 비교하여 설명하면, CRT는 도 1과 같이 매우 짧은 시간 동안만 형광체를 발광시켜 셀에 데이터를 표시한 후에 그 셀에서 발광이 없는 임펄스 구동 방식(Impulsive type drive)으로 화상을 표시한다. 이에 비하여, 액정표시장치는 도 2와 같이 스캐닝기간 동안, 액정셀에 데이터가 공급된 후 나머지 필드 기간(또는 프레임기간) 동안 그 액정셀에 충전된 데이터가 유지되는 홀드 구동(hold type drive)으로 화상을 표시한다.
- [0004] CRT에 표시되는 동영상상은 임펄스 구동으로 표시되기 때문에 도 3과 같이 관람자가 느끼는 지각영상(Perceived image)이 선명하게 된다. 이에 비하여, 액정표시장치에서는 동영상상에서 액정의 유지특성 때문에 도 4와 같이 관람자가 느끼는 지각영상의 명암이 뚜렷하지 않고 흐릿하게 보여진다. 이러한 지각영상의 차이는 움직임을 추종하는 눈에서 일시적으로 지속되는 영상의 적분효과에 기인한다. 따라서, 액정표시장치의 응답속도가 빠르다 하더라도, 눈의 움직임과 매 프레임의 정적영상(static image) 사이의 불일치로 인하여 관람자는 흐릿한 화면을 보게 된다.
- [0005] 액정표시장치에서의 모션 블러 현상을 개선하기 위하여, 비디오 데이터를 화면 상에 표시한 후에 그 화면에 블랙 데이터를 공급함으로써 액정표시장치를 임펄스 구동하는 기술 예컨대, 블랙 데이터 삽입방식(Black data insertion)이 제안되고 있다.
- [0006] 블랙 데이터 삽입방식은 표시하고자 하는 비디오 데이터들 사이에 블랙 데이터를 삽입하여 가상의 임펄스 구동 효과를 얻을 수 있는 방법이다. 블랙 데이터 삽입방식은 비디오 데이터 사이에 블랙 데이터를 삽입하므로 표시영상의 휘도 저감과 플리커 문제가 있었다. 최근에는 액정표시장치를 120Hz의 프레임 주파수로 구동하면서, 블랙 데이터 삽입방식에서 플리커가 개선되고 있고 고휘도를 요구하는 일부 제품 이외의 액정표시장치에서는 휘도 저하 문제가 크지 않다. 도 5는 블랙 데이터를 삽입하지 않고 120Hz의 프레임 주파수로 액정표시장치를 구동하는 예를 보여 주는 도면이다. 도 6은 블랙 데이터 삽입방식에서 120Hz의 프레임 주파수로 액정표시장치를 구동한 예를 보여 주는 도면이다.
- [0007] 액정표시장치는 직류 잔상을 줄이고 액정의 열화를 방지하기 위하여, 액정셀들에 충전되는 데이터전압의 극성을 1 프레임기간 단위로 반전시키고 있다. 블랙 데이터를 삽입하지 않는 일반적인 구동 방법에서, 액정셀에 충전되는 데이터전압의 극성은 도 7과 같이 1 프레임기간 단위로 반전되어 정극성과 부극성이 상쇄되어 극성 편향이 발생되지 않는다. 이에 비하여, 블랙 데이터 삽입 방식에서 도 8과 같이 1 프레임기간 단위로 데이터전압의 극성을 반전시키면 블랙 데이터전압의 극성이 동일한 극성으로 반복된다. 따라서, 블랙 데이터 삽입 방식은 도 9와 같이 블랙 데이터전압의 극성 편향으로 인하여 액정셀 내에 잔류 전압을 초래하고 그 결과, 잔상을 유발한다.

발명의 내용

해결 하고자하는 과제

- [0008] 따라서, 본 발명은 비디오 데이터들 사이에 블랙 데이터를 삽입하여 모션 블러를 줄이고 블랙 데이터 전압의 극성 편향으로 인하여 초래되는 잔상을 방지할 수 있는 액정표시장치를 제공한다.

과제 해결수단

- [0009] 본 발명의 일 양상으로서 본 발명의 실시예에 따른 액정표시장치는 다수의 데이터라인들과 다수의 게이트라인들이 교차되는 액정표시패널; 블랙 데이터 삽입 모드에서 소정 시간 간격으로 반전되고 노말 구동 모드에서 특정 논리로 고정되는 POL 변환 제어신호를 발생하는 POL 변환 제어신호 발생부; 소정 기간마다 반전되는 제1 극성제

어신호를 출력하는 타이밍 콘트롤러; 상기 POL 변환 제어신호와 상기 제1 극성제어신호를 입력 받아 제2 극성제어신호를 출력하는 POL 변환회로; 데이터전압을 상기 데이터라인들에 공급하고 상기 제2 극성제어신호에 따라 상기 데이터전압의 극성을 반전시키는 데이터 구동회로; 및 상기 게이트라인들에 게이트펄스를 순차적으로 공급하는 게이트 구동회로를 구비한다.

[0010] 상기 제2 극성제어신호의 논리 반전 주기는 상기 노말 구동 모드보다 상기 블랙 데이터 삽입 모드에서 더 길다.

효 과

[0011] 본 발명은 POL 변환 제어신호를 이용하여 블랙 데이터 삽입 모드에서 비디오 데이터들 사이에 블랙 데이터를 삽입하여 모션 블러를 줄일 수 있다. 나아가, 본 발명은 POL 변환 제어신호를 이용하여 블랙 데이터 삽입 모드와 노말 구동 모드를 전환할 수 있음은 물론, 극성제어신호의 논리반전주기를 조정함으로써 액정표시패널에 공급되는 블랙 데이터전압의 극성 편향을 방지할 수 있다.

발명의 실시를 위한 구체적인 내용

[0012] 액정표시장치는 극성제어신호(POL)를 이용하여 데이터 구동회로로부터 출력되는 데이터전압의 극성을 제어한다. 극성제어신호(POL)는 도트 인버전에서 1 수평기간 또는 2 수평기간 단위로 반전되고 또한, 1 프레임 단위로 반전된다. 따라서, 임의의 액정셀에 충전되는 데이터전압의 극성은 1 프레임 단위로 반전된다. 본 발명은 후술하는 POL 변환회로를 이용하여 기존의 타이밍 콘트롤러에서 출력되는 극성제어신호(POL)의 논리 반전주기를 2 프레임 단위로 변환한다.

[0013] 본 발명의 액정셀들 각각은 도 10과 같이 제N(N은 양의 정수) 프레임기간 동안 제1 극성의 비디오 데이터전압을 충전한 후에, 제N+1 프레임기간 동안 임펄스 효과를 얻기 위한 제1 극성의 블랙 데이터 전압을 충전한다. 이어서, 액정셀들 각각은 제N+2 프레임기간 동안 제2 비디오 데이터전압을 충전한 후에, 제N+3 프레임기간 동안 제2 극성의 블랙 데이터 전압을 충전한다. 따라서, 액정셀들에 충전되는 입력 영상의 비디오 데이터전압들과 블랙 데이터전압들 각각의 극성은 2 프레임 단위로 반전된다. 그 결과, 액정셀들에서 정극성 블랙 데이터전압과 부극성 블랙 데이터전압의 교번으로 인하여 액정셀들에선 잔류 전압이 축적되지 않는다.

[0014] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

[0015] 이하의 설명에서 사용되는 구성요소들의 명칭은 명세서 작성의 용이함을 고려하여 선택된 것으로서, 실제 제품의 명칭과는 상이할 수 있다.

[0016] 도 11을 참조하면, 본 발명의 실시예에 따른 액정표시장치는 액정표시패널(100), 타이밍 콘트롤러(101), POL 변환회로(105), 데이터 구동회로(102), 게이트 구동회로(103) 및 시스템 보드(104)를 구비한다.

[0017] 액정표시패널(100)은 두 장의 유리기관 사이에 액정층이 형성된다. 액정표시패널(100)은 데이터라인들(105)과 게이트라인들(106)의 교차 구조에 의해 매트릭스 형태로 배치된 액정셀들을 포함한다.

[0018] 액정표시패널(100)의 하부 유리기관에는 데이터라인들(105), 게이트라인들(106), 박막트랜지스터들(Thin Film Transistors, TFTs), 및 스토리지 커패시터(Storage Capacitor, Cst) 등이 형성된다. 액정셀들은 TFT에 접속되어 화소전극들과 공통전극 사이의 전계에 의해 구동된다. 액정표시패널(100)의 상부 유리기관 상에는 블랙매트릭스, 컬러필터 및 공통전극이 형성된다. 표시패널(100)의 상부 유리기관과 하부 유리기관 각각에는 편광판이 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다. 공통전극은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 유리기관 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극과 함께 하부 유리기관 상에 형성된다.

[0019] 본 발명에서 적용 가능한 액정표시패널(100)은 TN 모드, VA 모드, IPS 모드, FFS 모드뿐 아니라 어떠한 액정모드로도 구현될 수 있다. 본 발명의 액정표시장치는 투과형 액정표시장치, 반투과형 액정표시장치, 반사형 액정

표시장치 등 어떠한 형태로도 구현될 수 있다. 투과형 액정표시장치와 반투과형 액정표시장치에서는 백라이트 유닛이 필요하다. 백라이트 유닛은 직하형(direct type) 백라이트 유닛 또는, 에지형(edge type) 백라이트 유닛으로 구현될 수 있다.

[0020] 타이밍 컨트롤러(101)는 LVDS(Low Voltage Differential Signaling) 인터페이스, TMDS(Transition Minimized Differential Signaling) 인터페이스 등의 인터페이스 수신회로를 통해 시스템 보드(104)로부터 디지털 비디오 데이터(RGB)를 입력 받는다. 타이밍 컨트롤러(101)는 시스템 보드(104)로부터 입력되는 디지털 비디오 데이터들 사이에 내장 레지스터로부터 읽어 들인 블랙 데이터를 삽입하여 데이터들을 재정렬하여 데이터 구동회로(102)에 전송한다. 타이밍 컨트롤러(101)는 제N 프레임기간 동안 디지털 비디오 데이터(RGB)를 데이터 구동회로(102)에 공급한 후에, 제N+1 프레임기간 동안 블랙 데이터를 데이터 구동회로(102)에 공급한다. 이어서, 타이밍 컨트롤러(101)는 제N+2 프레임기간 동안 디지털 비디오 데이터(RGB)를 데이터 구동회로(102)에 공급한 후에, 제N+3 프레임기간 동안 블랙 데이터를 데이터 구동회로(102)에 공급한다.

[0021] 타이밍 컨트롤러(101)는 LVDS 또는 TMDS 인터페이스 수신회로를 통해 시스템 보드(104)로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 도트 클럭(CLK) 등의 타이밍신호를 입력받는다. 타이밍 컨트롤러(101)는 시스템 보드(104)로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 도트 클럭(CLK) 등의 타이밍신호를 입력받아 데이터 구동회로(102)와 게이트 구동회로(103)의 동작 타이밍을 제어하기 위한 제어신호들을 발생한다. 제어신호들은 게이트 구동회로(103)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호, 데이터 구동회로(102)의 동작 타이밍과 데이터전압의 극성을 제어하기 위한 데이터 타이밍 제어신호를 포함한다.

[0022] 게이트 타이밍 제어신호는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다. 게이트 스타트 펄스(GSP)는 첫 번째 게이트펄스를 발생하는 게이트 드라이브 IC(Integrated Circuit)에 인가되어 첫 번째 게이트펄스가 발생되도록 그 게이트 드라이브 IC를 제어한다. 게이트 쉬프트 클럭(GSC)은 게이트 드라이브 IC들에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스(GSP)를 쉬프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호(GOE)는 게이트 드라이브 IC들의 출력을 제어한다.

[0023] 데이터 타이밍 제어신호는 소스 스타트 펄스(Source Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 제1 극성제어신호(Polarity : POL), 및 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함한다. 소스 스타트 펄스(SSP)는 데이터 구동회로의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 데이터 구동회로(102) 내에서 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 제1 극성제어신호(POL1)는 데이터 구동회로(102)로부터 출력되는 데이터전압의 극성을 제어한다. 제1 극성제어신호(POL1)는 N 도트 인버전을 위하여 N 수평기간 단위로 논리가 반전되고 또한, 1 프레임기간 단위로 반전된다. 소스 출력 인에이블신호(SOE)는 데이터 구동회로(102)의 출력 타이밍을 제어한다. 데이터 구동회로(102)에 입력될 디지털 비디오 데이터가 mini LVDS(Low Voltage Differential Signaling) 인터페이스 규격으로 전송된다면, 소스 스타트 펄스(SSP)와 소스 샘플링 클럭(SSC)은 생략될 수 있다.

[0024] 시스템 보드(104) 또는 타이밍 컨트롤러(101)는 프레임 주파수를 $60 \times i$ (i는 2 이상의 정수)Hz 으로 체배하여 액정표시패널(100)을 $60 \times i$ Hz의 프레임 주파수로 구동시킬 수 있다.

[0025] POL 변환회로(105)는 시스템 보드(104)로부터 입력되는 POL 변환 제어신호(POLcon)에 응답하여 타이밍 컨트롤러(101)로부터의 제1 극성제어신호(POL1)를 제2 극성제어신호(POL2)로 변환한다. 제2 극성제어신호(POL2)는 N 도트 인버전을 위하여 N 수평기간 단위로 논리가 반전되고 또한, 2 프레임기간 단위로 반전된다. 본 발명은 POL 변환회로(105)를 이용하여 기존의 타이밍 컨트롤러에서 출력되는 제1 극성제어신호(POL1)를 제2 극성제어신호(POL2)로 변환하기 때문에, 타이밍 컨트롤러(101)를 현재 대부분의 액정표시장치에서 사용하고 있는 타이밍 컨트롤러로 사용할 수 있다. 한편, POL 변환회로(105)는 타이밍 컨트롤러(101)에 내장될 수 있다.

[0026] 데이터 구동회로(102)는 다수의 소스 드라이브 IC들을 포함한다. 소스 드라이브 IC들 각각은 쉬프트 레지스터, 래치, 디지털-아날로그 변환기, 출력 버퍼 등을 포함한다. 소스 드라이브 IC들은 타이밍 컨트롤러(101)의 제어하에 디지털 비디오 데이터(RGB)와 블랙 데이터를 래치한다. 데이터 구동회로(102)는 디지털 비디오 데이터(RGB)와 블랙 데이터를 아날로그 정극성 감마보상전압과 부극성 감마보상전압으로 변환하여 데이터전압의 극성을 반전시킨다. 그리고 데이터 구동회로(102)는 제2 극성제어신호(POL2)에 응답하여 데이터라인들(105)로 출력되는 데이터전압들의 극성을 반전시킨다. 소스 드라이브 IC들 각각은 COG(Chip On Glass) 공정이나 TAB(Tape Automated Bonding) 공정으로 액정표시패널의 데이터라인들에 접속된다.

- [0027] 게이트 구동회로(103)는 게이트 타이밍 제어신호들에 응답하여 게이트펄스를 게이트라인들(106)에 순차적으로 공급한다. 게이트 구동회로(103)의 게이트 드라이브 IC들은 TAP 공정을 통해 액정표시패널의 하부 유리기관의 게이트라인들에 연결되거나 GIP(Gate In Panel) 공정으로 액정표시패널의 하부 유리기관 상에 직접 형성될 수 있다.
- [0028] 시스템 보드(104)는 LVDS 인터페이스, TMDS 인터페이스 등의 인터페이스를 통해 디지털 비디오 데이터(RGB)와 타이밍신호들(Vsync, Hsync, DE, CLK)를 타이밍 컨트롤러(101)에 전송한다. 시스템 보드(104)는 POL 변환 제어신호(POLcon)를 발생하는 신호 발생부를 포함하여 LVDS 인터페이스, TMDS 인터페이스 등의 인터페이스를 통해 POL 변환 제어신호(POLcon)를 POL 변환회로(105)에 전송한다. 시스템 보드(104)는 POL 변환회로(105)를 이용하여 제2 극성제어신호(POL2)의 논리 반전 주기를 제어한다. 시스템 보드(104)는 제2 극성제어신호(POL2)의 논리 반전 주기를 노말 구동 모드(BDI off)보다 블랙 데이터 삽입 모드(BDI on)에서 더 길게 제어한다.
- [0029] 도 12는 POL 변환회로(105)의 제1 실시예를 나타낸다.
- [0030] 도 12를 참조하면, POL 변환회로(105)는 배타적 논리합 게이트(XOR)를 구비한다. 배타적 논리합 게이트(XOR)는 POL 변환 제어신호(POLcon)와 제1 극성제어신호(POL1)를 입력 받는다. 배타적 논리합 게이트(XOR)는 도 13의 진리표와 같이 POL 변환 제어신호(POLcon)와 제1 극성제어신호(POL1)의 배타적 논리합 결과를 출력한다.
- [0031] 도 14a 및 도 14b는 블랙 데이터 삽입 모드(BDI on)와 노말 구동 모드(BDI off)에서 도 12에 도시된 POL 변환회로의 동작 예를 보여 주는 파형도이다.
- [0032] 시스템 보드(104)는 블랙 데이터 삽입 모드(BDI on)에서 도 14a와 같이 POL 변환 제어신호(POLcon)의 논리를 2 프레임기간마다 반전시킨다. 배타적 논리합 게이트(XOR)는 2 프레임기간마다 반전되는 POL 변환 제어신호(POLcon)와 1 프레임기간마다 반전되는 제1 극성제어신호(POL1)를 배타적 논리합 연산하여 2 프레임기간마다 반전되는 제2 극성제어신호(POL2)를 출력한다.
- [0033] 시스템 보드(104)는 블랙 데이터가 삽입되지 않는 노말 구동 모드(BDI off)에서 도 14b와 같이 POL 변환 제어신호(POLcon)의 논리를 로우 논리로 고정한다. 배타적 논리합 게이트(XOR)는 로우 논리의 POL 변환 제어신호(POLcon)와 1 프레임기간마다 반전되는 제1 극성제어신호(POL1)를 배타적 논리합 연산하여 제1 극성제어신호(POL1)의 위상과 동일한 위상으로 제2 극성제어신호(POL2)를 출력한다.
- [0034] 도 15는 POL 변환회로(105)의 제2 실시예를 나타낸다.
- [0035] 도 15를 참조하면, POL 변환회로(105)는 논리곱 게이트(AND), 부정 논리합 게이트(NOR), 및 논리합 게이트(OR)를 구비한다. 논리곱 게이트(AND)는 POL 변환 제어신호(POLcon)와 제1 극성제어신호(POL1)의 논리곱 연산 결과를 출력하고, 부정 논리합 게이트(NOR)는 POL 변환 제어신호(POLcon)와 제1 극성제어신호(POL1)의 부정 논리합 연산 결과를 출력한다. 논리합 게이트(OR)는 논리곱 게이트(AND)의 출력과 부정 논리합 게이트(NOR)의 출력의 논리합 연산 결과를 출력한다. 도 15에 도시된 POL 변환회로(105)의 입출력은 도 16의 진리표와 같다.
- [0036] 도 17a 및 도 17b는 블랙 데이터 삽입 모드(BDI on)와 노말 구동 모드(BDI off)에서 도 15에 도시된 POL 변환회로의 동작 예를 보여 주는 파형도이다.
- [0037] 시스템 보드(104)는 블랙 데이터 삽입 모드(BDI on)에서 도 17a와 같이 POL 변환 제어신호(POLcon)의 논리를 2 프레임기간마다 반전시킨다. 도 15에 도시된 POL 변환회로(105)는 2 프레임기간마다 반전되는 POL 변환 제어신호(POLcon)와 1 프레임기간마다 반전되는 제1 극성제어신호(POL1)를 입력 받아 2 프레임기간마다 반전되는 제2 극성제어신호(POL2)를 출력한다.
- [0038] 시스템 보드(104)는 노말 구동 모드(BDI off)에서 도 17b와 같이 POL 변환 제어신호(POLcon)의 논리를 로우 논리로 고정한다. 도 15에 도시된 POL 변환회로(105)는 로우 논리의 POL 변환 제어신호(POLcon)와 1 프레임기간마다 반전되는 제1 극성제어신호(POL1)를 입력 받아 제1 극성제어신호(POL1)의 역위상으로 제2 극성제어신호(POL2)를 출력한다.
- [0039] 도 18a 및 도 18b는 블랙 데이터 삽입 모드(BDI on)와 노말 구동 모드(BDI off)에서 도트 인버전의 데이터 극성을 보여 주는 도면들이다. 시스템 보드(104)는 POL 변환 제어신호(POLcon)를 이용하여 데이터 구동회로(102)에 입력되는 제2 극성제어신호(POL2)의 논리 반전 주기를 조정할 수 있다. 본 발명은 블랙 데이터 삽입 모드(BDI on)에서 블랙 데이터 전압의 극성 편향을 방지하여 잔상을 방지할 수 있고, 노말 구동 모드(BDI off)에서 액정 셀에 충전되는 데이터전압의 극성을 1 프레임기간마다 반전시켜 플리커를 방지할 수 있다.

[0040] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 예컨대, POL 변환회로(105)는 도 12나 도 15의 회로에 한정되는 것이 아니라 다양하게 변경될 수 있다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

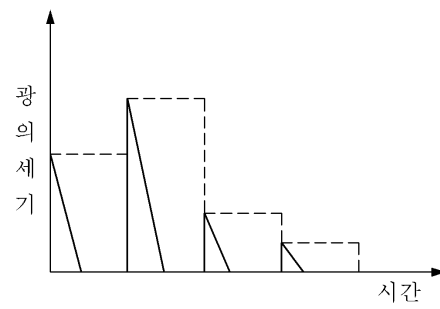
[0041] 도 1은 음극선관의 발광특성을 나타내는 특성도.
 [0042] 도 2는 액정표시장치의 발광특성을 나타내는 특성도.
 [0043] 도 3은 관람자가 느끼는 음극선관의 지각영상을 나타내는 도면.
 [0044] 도 4는 관람자가 느끼는 액정표시장치의 지각영상을 나타내는 도면.
 [0045] 도 5는 블랙 데이터를 삽입하지 않고 120Hz의 프레임 주파수로 액정표시장치를 구동하는 예를 보여 주는 도면이다.
 [0046] 도 6은 블랙 데이터 삽입방식에서 120Hz의 프레임 주파수로 액정표시장치를 구동한 예를 보여 주는 도면이다.
 [0047] 도 7은 블랙 데이터가 삽입되지 않는 일반 구동 모드에서 데이터의 극성 상쇄를 보여 주는 그래프이다.
 [0048] 도 8은 블랙 데이터 삽입방식에서 데이터의 극성 편향을 보여 주는 그래프이다.
 [0049] 도 9는 블랙 데이터 전압의 극성 편향으로 인하여 축적되는 잔류 전압을 보여 주는 그래프이다.
 [0050] 도 10은 1 프레임 인버전과 2 프레임 인버전에서 액정셀에 충전되는 비디오 데이터전압 및 블랙 데이터전압의 극성을 보여 주는 도면이다.
 [0051] 도 11은 본 발명의 실시예에 따른 액정표시장치를 나타내는 블록도이다.
 [0052] 도 12는 도 11에 도시된 POL 변환회로의 제1 실시예를 나타내는 회로도이다.
 [0053] 도 13은 도 12에 도시된 POL 변환 제어신호의 입출력을 보여 주는 도면이다.
 [0054] 도 14a 및 도 14b는 도 12에 도시된 POL 변환 제어신호의 블랙 데이터 삽입 모드와 노말 구동 모드 동작 예를 보여 주는 파형도들이다.
 [0055] 도 15는 도 11에 도시된 POL 변환회로의 제2 실시예를 나타내는 회로도이다.
 [0056] 도 16은 도 15에 도시된 POL 변환 제어신호의 입출력을 보여 주는 도면이다.
 [0057] 도 17a 및 도 17b는 도 12에 도시된 POL 변환 제어신호의 블랙 데이터 삽입 모드와 노말 구동 모드 동작 예를 보여 주는 파형도들이다.
 [0058] 도 18a 및 도 18b는 블랙 데이터 삽입 모드와 노말 구동 모드에서 도트 인버전의 데이터 극성을 보여 주는 도면들이다.

[0059] <도면의 주요 부분에 대한 부호의 설명>

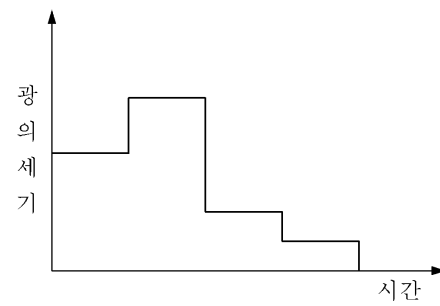
[0060] 100 : 액정표시패널	101 : 타이밍 컨트롤러
[0061] 102 : 데이터 구동회로	103 : 게이트 구동회로
[0062] 104 : 시스템 보드	105 : POL 변환회로

도면

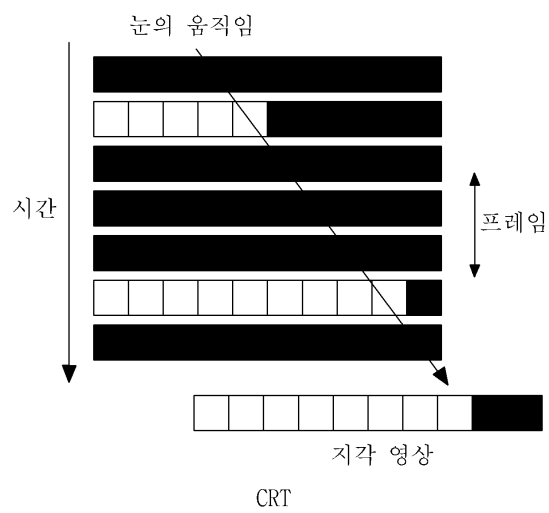
도면1



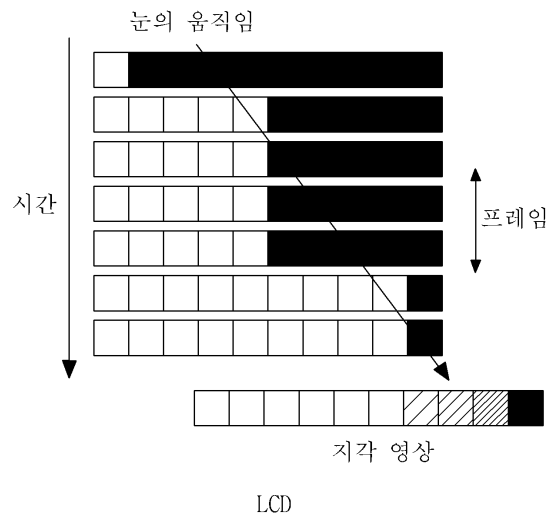
도면2



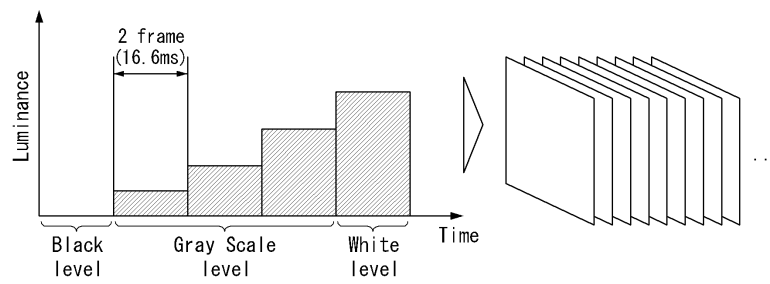
도면3



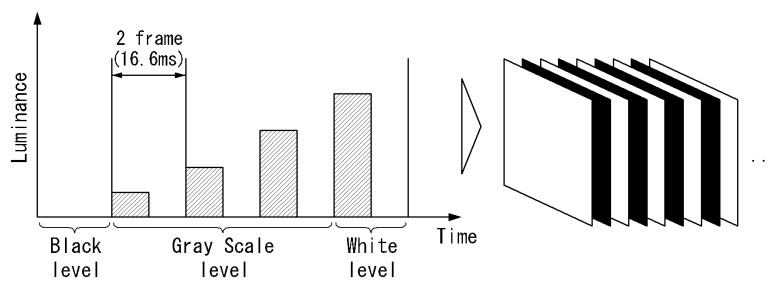
도면4



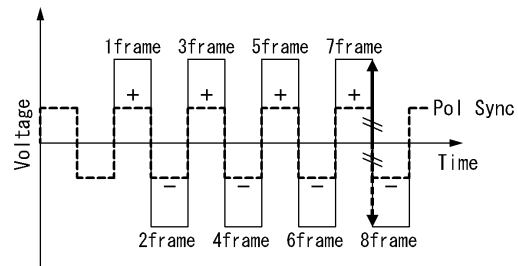
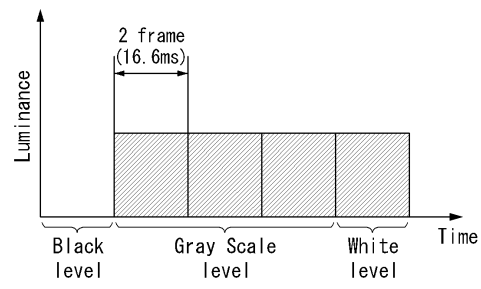
도면5



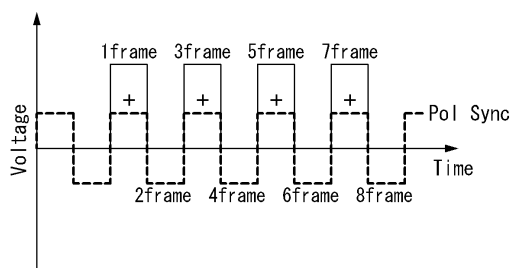
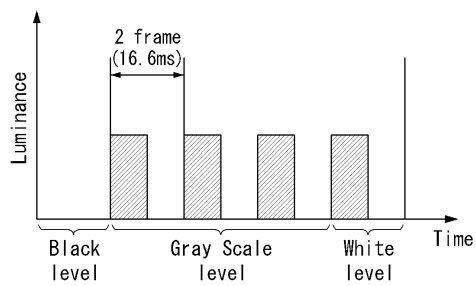
도면6



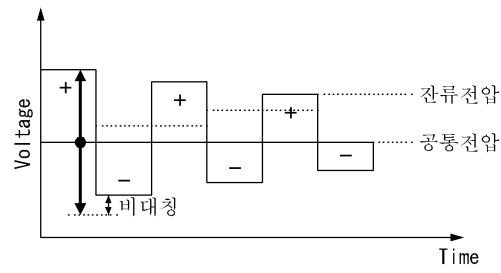
도면7



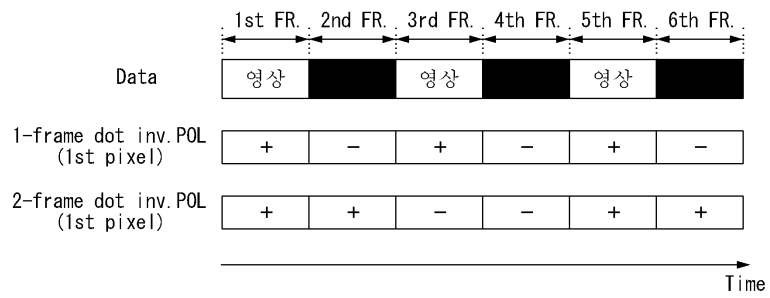
도면8



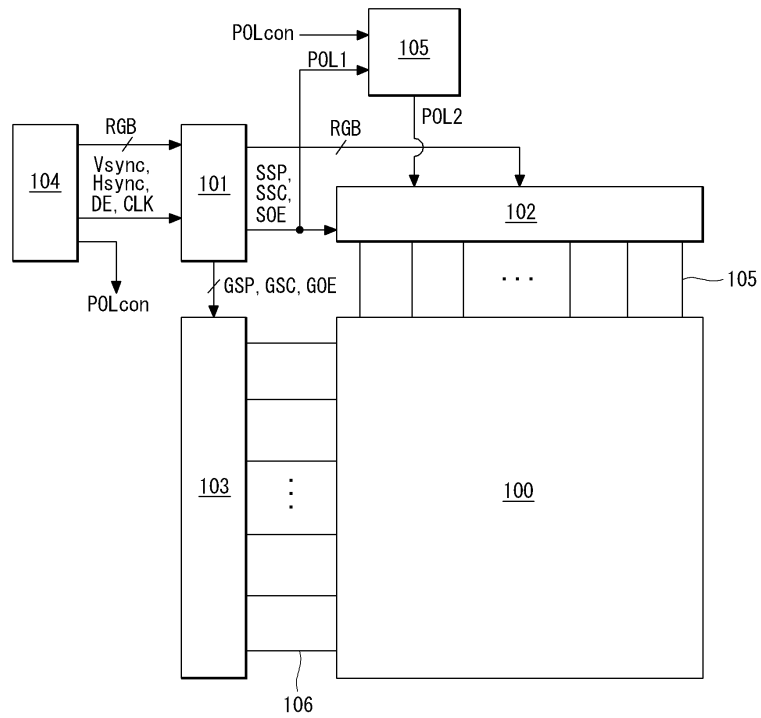
도면9



도면10

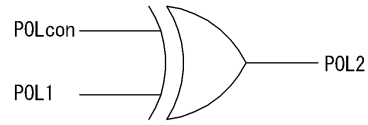


도면11



도면12

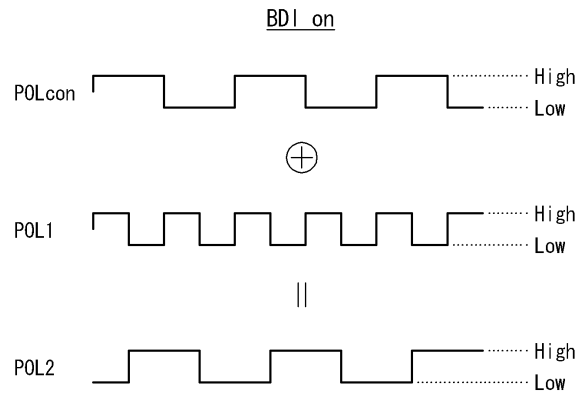
105



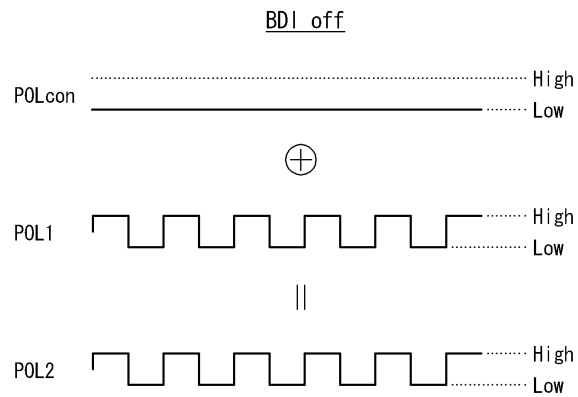
도면13

INPUT		OUTPUT
POLcon	POL1	POL2
0	0	0
0	1	1
1	0	1
1	1	0

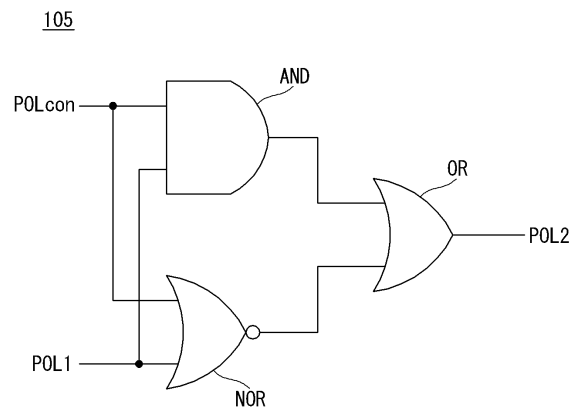
도면14a



도면14b



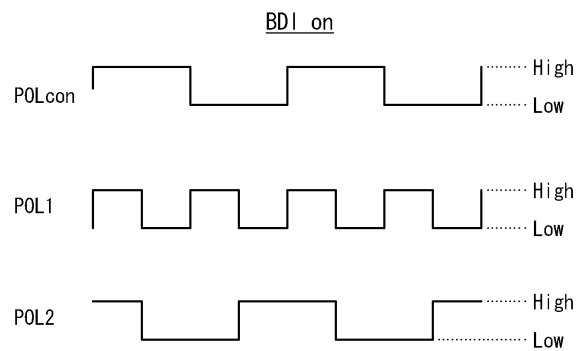
도면15



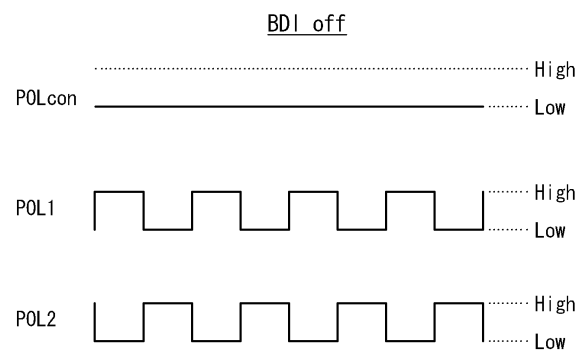
도면16

INPUT		OUTPUT
POLcon	POL1	POL2
0	0	1
0	1	0
1	0	0
1	1	1

도면17a



도면17b



도면18a

R	G	B	R	G	B
+	-	+	-	+	-
-	+	-	+	-	+
+	-	+	-	+	-
-	+	-	+	-	+

Nth frame

R	G	B	R	G	B
-	+	-	+	-	+
+	-	+	-	+	-
-	+	-	+	-	+
+	-	+	-	+	-

(N+1)th frame

R	G	B	R	G	B
+	-	+	-	+	-
-	+	-	+	-	+
+	-	+	-	+	-
-	+	-	+	-	+

(N+2)th frame

R	G	B	R	G	B
-	+	-	+	-	+
+	-	+	-	+	-
-	+	-	+	-	+
+	-	+	-	+	-

(N+3)th frame

도면18b

R	G	B	R	G	B
+	-	+	-	+	-
-	+	-	+	-	+
+	-	+	-	+	-
-	+	-	+	-	+

Nth frame

Black					
+	-	+	-	+	-
-	+	-	+	-	+
+	-	+	-	+	-
-	+	-	+	-	+

(N+1)th frame

R	G	B	R	G	B
-	+	-	+	-	+
+	-	+	-	+	-
-	+	-	+	-	+
+	-	+	-	+	-

(N+2)th frame

-	+	-	+	-	+
+	-	+	-	+	-
-	+	-	+	-	+
+	-	+	-	+	-

(N+3)th frame

专利名称(译)	液晶显示器		
公开(公告)号	KR1020110064230A	公开(公告)日	2011-06-15
申请号	KR1020090120731	申请日	2009-12-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE SUNG GAE 이승계 LEE BU YEOL 이부열 LIM JONG JIN 임종진		
发明人	이승계 이부열 임종진		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/36 G09G2320/0257 G09G3/3688 G09G3/3614		
其他公开文献	KR101279123B1		
外部链接	Espacenet		

摘要(译)

[0001]本发明涉及液晶显示装置，更具体地，涉及其中多条数据线和多条栅极线彼此交叉的液晶显示装置，其中黑色数据插入模式以预定时间间隔反转的液晶显示面板，POL转换控制信号发生器，用于产生信号;定时控制器，用于输出每隔预定时间反转的第一极性控制信号; POL转换电路，接收POL转换控制信号和第一极性控制信号，并输出第二极性控制信号;一种数据驱动电路，用于根据第二极性控制信号向数据线提供数据电压并反转数据电压的极性;以及栅极驱动电路，用于顺序地向栅极线提供栅极脉冲。

