



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년07월13일

(11) 등록번호 10-1535894

(24) 등록일자 2015년07월06일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01) G01J 1/44 (2006.01)

G02F 1/133 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2008-0081469

(22) 출원일자 2008년08월20일

심사청구일자 2013년08월19일

(65) 공개번호 10-2010-0022791

(43) 공개일자 2010년03월03일

(56) 선행기술조사문헌

JP2007114315 A*

JP2007233027 A*

JP2007309984 A*

US20070268241 A1

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

우두형

경기 안양시 동안구 경수대로 980, 201동 303호
(비산동, 임곡휴먼시아주공아파트)

(74) 대리인

특허법인 고려

전체 청구항 수 : 총 13 항

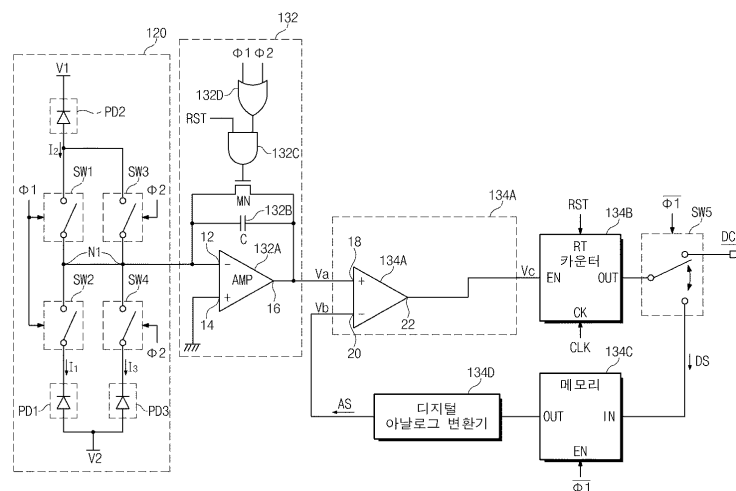
심사관 : 김민수

(54) 발명의 명칭 광 감지회로, 이를 구비한 액정표시장치 및 이의 구동방법

(57) 요약

광 감지회로가 제공된다. 이 광감지 회로에 의하면, 백라이트 광과 다크 광으로부터 생성된 기준전압의 제1 상승 시간을 참조하여 외부광과 다크광으로부터 생성된 센싱 전압의 제2 상승시간이 검출된다. 상기 검출된 제2 상승 시간이 상기 외부 광에 대한 밝기 정보로서 검출된다. 따라서, 센서 간의 편차에 관계없이 동일한 주변조건에 대하여 동일한 디지털 출력값을 얻을 수 있다.

대표도



명세서

청구범위

청구항 1

백라이트를 갖는 표시장치용 광 감지회로에 있어서,

외부 광을 감지하여 제1 전류값을 출력하는 제1 센서, 상기 백라이트에서 발생된 내부 광을 감지하여 제3 전류값을 출력하는 제3 센서 및 상기 외부 광과 상기 내부 광으로부터 차단된 주변 광을 감지하여 제2 전류값을 출력하는 제2 센서를 포함하고, 상기 제3 전류값과 상기 제2 전류값 간의 제1 차이 값 및 상기 제1 전류값과 상기 제2 전류값 간의 제2 차이 값을 출력하는 센서부;

상기 제1 차이 값에 응답하여 기준전압을 생성하고, 상기 제2 차이 값에 응답하여 센싱전압을 생성하는 전압 발생부; 및

상기 기준전압의 기설정된 목표전압에 도달하는 제1 상승시간을 검출하고, 상기 검출된 제1 상승시간을 디지털 기준 데이터로 변환하며, 상기 검출된 제1 상승시간에 근거하여 상기 센싱 전압이 상기 목표전압에 도달하는 제2 상승시간을 검출하고, 상기 검출된 제2 상승시간을 디지털 데이터로 변환하며, 상기 검출된 제2 상승시간을 상기 외부 광에 대한 밝기 정보로서 출력하는 리드 아웃회로를 포함하고,

상기 제2 센서와 상기 제3 센서는 제1 전압과 상기 제1 전압보다 낮은 제2 전압 사이에 직렬로 연결되어 상기 제1 차이 값을 출력하는 제1 감산회로를 구성하고,

상기 제2 센서와 상기 제1 센서는 상기 제1 전압과 상기 제2 전압 사이에 직렬로 연결되어 상기 제2 차이 값을 출력하는 제2 감산회로를 구성하는 것을 특징으로 하는 광 감지회로.

청구항 2

삭제

청구항 3

제 1 항에 있어서, 상기 제1, 제2 및 제3 센서는 포토 다이오드인 것을 특징으로 하는 광 감지회로.

청구항 4

제 1 항에 있어서, 상기 전압 발생부는,

상기 제1 및 제2 차이값을 수신하는 입력단과 상기 제1 차이값을 적분하여 생성된 상기 기준전압 및 상기 제2 차이값을 적분하여 생성된 상기 센싱전압을 출력하는 출력단을 구비한 연산 증폭기; 및

상기 입력단과 상기 출력단 사이에 연결되고, 상기 기준전압 및 상기 센싱전압을 상기 입력단으로 피드백하는 캐패시터를 포함하는 것을 특징으로 하는 광 감지회로.

청구항 5

제 1 항에 있어서, 상기 리드 아웃 회로는,

상기 센싱전압과 상기 기준전압을 비교하고, 상기 센싱 전압의 제2 상승시간이 상기 기준전압의 제1 상승시간보다 짧으면, 하이 상태를 유지하고, 상기 센싱전압의 제2 상승시간이 상기 기준전압의 제1 상승시간보다 길면, 로우 상태를 유지하는 인에이블 신호를 출력하는 비교기; 및

상기 인에이블 신호가 하이 상태를 유지하는 동안 기준 클럭의 클럭 수를 카운트하고, 상기 카운트된 기준 클럭의 클럭 수를 상기 디지털 데이터로서 출력하는 카운터를 포함하는 것을 특징으로 하는 광 감지회로.

청구항 6

제 5 항에 있어서, 상기 카운터는 상기 인에이블 신호의 로우 구간 동안 카운트 동작을 중지하는 것을 특징으로 하는 광 감지회로.

청구항 7

제 5 항에 있어서, 상기 카운터는 상기 전압 발생부로부터 상기 기준전압을 수신하고, 상기 기준전압의 제1 상승 시간을 카운트하고, 카운트 결과치를 디지털 제어 데이터로서 출력하는 것을 특징으로 하는 광 감지회로.

청구항 8

제 7 항에 있어서, 상기 리드 아웃 회로는,

상기 디지털 기준 데이터를 저장하는 메모리; 및

상기 메모리로부터 상기 디지털 기준 데이터를 수신하고, 상기 수신된 디지털 기준 데이터를 기준 전압으로 변환하는 디지털 아날로그 변환기를 더 포함하는 것을 특징으로 하는 광 감지회로.

청구항 9

제 8 항에 있어서, 상기 디지털 아날로그 변환기는 상기 기준 전압을 상기 비교기의 입력단으로 제공하는 것을 특징으로 하는 광 감지회로.

청구항 10

광을 이용하여 영상을 표시하는 표시영역과, 상기 표시영역을 감싸는 주변영역이 정의된 액정표시패널;

상기 액정표시패널로 입사되는 외부 광의 밝기정보를 산출하는 광 감지회로; 및

상기 광을 상기 액정표시패널로 제공하고, 상기 산출된 밝기정보에 근거하여 상기 광의 휘도를 제어하는 백라이트 유닛을 포함하고,

상기 광 감지회로는,

상기 외부 광을 감지하여 제1 전류값을 출력하는 제1 센서, 상기 백라이트 유닛에서 발생된 내부 광을 감지하여 제3 전류값을 출력하는 제3 센서 및 상기 외부 광과 상기 내부 광으로부터 차단되고, 주변 광을 감지하여 제2 전류값을 출력하는 제2 센서를 포함하고, 상기 제3 전류값과 상기 제2 전류 간의 제1 차이 값 및 상기 제1 전류값과 상기 제2 전류값 간의 제2 차이 값을 출력하는 센서부;

상기 제1 차이 값에 응답하여 기준전압을 생성하고, 상기 제2 차이 값에 응답하여 센싱전압을 생성하는 전압 발생부; 및

상기 기준전압의 기설정된 목표전압에 도달하는 제1 상승시간을 산출하고, 상기 산출된 제1 상승 시간을 디지털 기준 데이터로 변환하며, 상기 산출된 제1 상승시간을 근거로하여 상기 센싱전압이 상기 목표전압에 도달하는 제2 상승시간을 산출하고, 상기 산출된 제2 상승시간을 디지털 데이터로 변환하며, 상기 산출된 제2 상승시간을 상기 외부광에 대한 밝기 정보로서 출력하는 리드 아웃회로를 포함하고,

상기 제2 센서와 상기 제3 센서는 제1 전압과 상기 제1 전압보다 낮은 제2 전압 사이에 직렬로 연결되어 상기 제1 차이 값을 출력하는 제1 감산회로를 구성하고,

상기 제2 센서와 상기 제1 센서는 상기 제1 전압과 상기 제2 전압 사이에 직렬로 연결되어 상기 제2 차이 값을 출력하는 제2 감산회로를 구성하는 것을 특징으로 하는 액정표시장치.

청구항 11

제 10 항에 있어서, 상기 광 감지회로는 박막공정을 통하여 상기 주변영역 상에 집적화된 것을 특징으로 하는 액정표시장치.

청구항 12

제 10 항에 있어서, 상기 전압 발생부는,

상기 제1 및 제2 차이값을 수신하는 입력단과 상기 제1 차이값을 적분하여 생성된 상기 기준전압 및 상기 제2 차이값을 적분하여 생성된 상기 센싱전압을 생성하여 출력하는 출력단을 구비한 연산 증폭기; 및

상기 입력단과 상기 출력단 사이에 연결되고, 상기 기준전압 및 상기 센싱전압을 상기 입력단으로 피드백하는

캐패시터를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 13

제 10 항에 있어서, 상기 리드 아웃 회로는,

상기 센싱전압과 상기 기준전압을 비교하고, 상기 센싱 전압의 제2 상승시간이 상기 기준전압의 제1 상승시간보다 짧으면, 하이 상태를 유지하고, 상기 센싱전압의 제2 상승시간이 상기 기준전압의 제1 상승시간보다 길면, 로우 상태를 유지하는 인에이블 신호를 출력하는 비교기; 및

상기 인에이블 신호가 하이 상태를 유지하는 동안 기준 클럭의 클럭 수를 카운트하고, 상기 카운트된 기준 클럭의 클럭 수를 상기 디지털 데이터로서 출력하는 카운터를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 14

백라이트 광의 밝기 정보를 검출하는 광 감지회로의 구동방법에 있어서,

외부 광을 감지하여 제1 전류값을 산출하고, 상기 백라이트에서 발생된 내부 광을 감지하여 제3 전류값을 산출하고, 상기 외부 광과 상기 내부 광으로부터 차단되고, 주변 광을 감지하여 제2 전류값을 산출하는 단계;

상기 제3 전류값과 상기 제2 전류값 간의 제1 차이 값과 상기 제1 전류값과 상기 제2 전류값 간의 제2 차이 값을 산출하는 단계;

상기 제1 차이 값을 적분하여 기준전압을 생성하는 단계;

상기 제2 차이 값을 적분하여 센싱전압을 생성하는 단계;

상기 기준전압에 도달하는 시간을 참조하여 상기 센싱전압을 디지털 데이터로 변환하는 단계; 및

상기 변환된 디지털 데이터로부터 상기 외부 광에 대한 밝기 정보를 산출하는 단계를 포함하고

상기 디지털 데이터로 변환하는 단계는,

상기 기준전압에 도달하는 시간을 카운트하고, 상기 카운트된 결과치를 제1 데이터로 변환하는 단계;

상기 센싱전압에 도달하는 시간을 카운트하고, 상기 카운트된 결과치를 제2 데이터로 변환하는 단계; 및

상기 제1 데이터에 포함된 상기 기준전압에 도달하는 시간을 참조하여 상기 제2 데이터를 상기 디지털 데이터로 변환하는 단계를 포함하는 것을 특징으로 하는 광 감지회로의 구동방법.

청구항 15

삭제

발명의 설명

발명의 상세한 설명

기술 분야

[0001] 본 발명은 광 감지회로, 이를 구비한 액정표시장치 및 이의 구동방법에 관한 것으로서, 더욱 상세하게는 외부 조도를 감지하는 광 감지회로, 이를 구비한 액정표시장치 및 이의 구동방법에 관한 것이다.

배경 기술

[0002] 액정표시장치는 우수한 화질과, 경량, 박형, 저전력 등의 장점으로 인하여 널리 사용되고 있다. 액정표시장치는 수광형 표시 장치이므로, 백라이트 (Backlight) 장치와 같은 광원이 요구된다.

[0003] 중소형 표시장치에서는 보통 백색 발광 다이오드(White LED)가 백라이트 장치로서 이용되고, 랩탑 컴퓨터 등의 대형 액정 표시 장치에서는 냉음극 형광 램프(Cold Cathode Fluorescent Lamp) 등이 백라이트 장치로서 주로 이용된다.

[0004] 한편, 액정표시장치는 소비전력의 대부분을 백라이트 장치에서 소비한다. 최근 백라이트 장치에서 소비되는 소비전력을 줄이기 위하여 다양한 연구가 개발되고 있다. 종래에는 주변조도를 감지하는 센서가 액정표시장치의

외부에 부착되고, 별도로 구비된 검출회로가 상기 센서로부터 검출된 아날로그 신호를 디지털 신호로 변환하고, 변환된 디지털 신호를 이용하여 백라이트 휘도를 제어하였다.

[0005] 그러나, 각 센서 간의 편차로 인하여 동일한 주변조도에 대하여 서로 다른 결과값이 출력되는 경우가 빈번하다. 이러한 센서 간의 편차를 보정하기 위하여 검출회로는 센서 간의 편차를 보정(calibration)하는 보정회로가 추가 설계됨으로써, 검출 회로의 내부회로 구성이 복잡해지고, 또한 비용의 상승을 초래한다.

[0006] 또한, 종래의 센서와 검출회로는 액정표시패널의 제조공정과는 별개로 설계되고, 액정표시패널이 완제품으로 조립되는 과정에서 상기 액정표시패널의 외부에 부착된다. 그 결과, 액정표시장치의 제조시간이 증가하고, 또한, 액정표시장치의 제조원가를 상승시킨다.

발명의 내용

해결 하고자하는 과제

[0007] 상술한 바와 같은 문제점을 해결하기 위하여 본 발명의 목적은 센서 간의 편차에 관계없이 동일한 주변조도에 대하여 동일한 디지털 출력값을 얻을 수 있는 광 감지 회로를 제공하는 것이다.

[0008] 본 발명의 다른 목적은 상술한 바와 같은 광 감지회로를 구비한 액정표시장치를 제공하는 것이다.

[0009] 본 발명의 또 다른 목적은 상술한 바와 같은 광 감지회로의 구동방법을 제공하는 것이다.

과제 해결수단

[0010] 상기와 같은 기술적 과제를 해결하기 위하여 본 발명의 광 감지회로는 센서부, 전압 발생부 및 리드 아웃 회로를 포함한다.

[0011] 상기 센서부는 외부 광을 감지하여 제1 전류값을 출력하는 제1 센서, 상기 백라이트에서 발생된 내부 광을 감지하여 제3 전류값을 출력하는 제3 센서 및 상기 외부 광과 상기 내부 광으로부터 차단된 주변 광을 감지하여 제2 전류값을 출력하는 제2 센서 를 포함하고, 상기 제3 전류값과 상기 제2 전류 간의 제1 차이 값 및 상기 제1 전류값과 상기 제2 전류값 간의 제2 차이 값을 출력한다.

[0012] 상기 전압 발생부는 상기 제1 차이 값에 응답하여 기준전압을 생성하고, 상기 제2 차이 값에 응답하여 센싱전압을 생성한다.

[0013] 상기 리드 아웃회로는 상기 기준전압의 기설정된 목표전압에 도달하는 제1 상승시간을 검출하고, 상기 검출된 제1 상승시간에 근거하여 상기 센싱 전압이 상기 목표전압에 도달하는 제2 상승시간을 검출하고, 상기 검출된 제2 상승시간을 상기 외부 광에 대한 밝기 정보로서 출력한다.

효 과

[0014] 본 발명에 의하면, 백라이트 광과 다크 광으로부터 생성된 기준전압의 제1 상승시간을 참조하여 외부광과 다크 광으로부터 생성된 센싱 전압의 제2 상승시간이 검출된다. 상기 검출된 제2 상승시간이 상기 외부 광에 대한 밝기 정보로서 검출된다. 따라서, 센서 간의 편차에 관계없이 동일한 주변조도에 대하여 동일한 디지털 출력값을 얻을 수있다.

[0015] 또한, 본 발명에 의하면, 상기 광 감지회로가 액정표시패널 상에 집적된다. 따라서, 액정표시장치의 제조시간 및 제조원가를 절감한다.

발명의 실시를 위한 구체적인 내용

[0016] 이하 첨부한 도면들을 참조하여 본 발명의 실시예를 상세히 살펴보기로 한다. 상기한 본 발명의 목적, 특징 및 효과는 첨부된 도면과 관련된 실시예들을 통해서 용이하게 이해될 것이다. 다만 본 발명은 여기서 설명되는 실시예들에 한정되지 않고 다양한 형태로 응용되어 변형될 수도 있다. 오히려 아래의 실시예들은 본 발명에 의해 개시된 기술 사상을 보다 명확히 하고 나아가 본 발명이 속하는 분야에서 평균적인 지식을 가진 당업자에게 본 발명의 기술 사상이 충분히 전달될 수 있도록 제공되는 것이다. 따라서 본 발명의 범위가 아래에서 상술하는 실시예들로 인해 한정되는 것으로 해석되어서는 안 될 것이다. 한편, 하기 실시예와 함께 제시된 도면은 명확한 설명을 위해서 다소 간략화되거나 과장된 것이며, 도면상에 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

- [0017] 이하, 도면을 참조하여 본 발명을 상세히 설명하기로 한다.
- [0018] 도 1은 본 발명의 일실시예에 따른 액정표시장치의 블록도이고, 도 2는 도 1에 도시된 I-I'를 따라 절단한 단면도이다.
- [0019] 도 1 및 도 2를 참조하면, 본 발명의 일실시예에 따른 액정표시장치(500)는 액정표시패널(400), 구동부(150, 160) 및 광 감지회로(140)를 포함한다. 또한, 본 발명의 일실시예에 따른 액정표시장치(500)는 백라이트 유닛(170)을 더 포함한다.
- [0020] 상기 액정표시패널(400)은 광을 이용하여 영상을 표시한다. 상기 액정표시패널(400) 상에는 상기 영상을 표시하는 표시영역(DA)과 상기 표시영역(DA)을 감싸는 주변영역(PA)이 정의된다.
- [0021] 구체적으로 상기 액정표시패널(400)은 어레이 기판(100)과 상기 어레이 기판(100)과 마주하는 대향 기판(300) 및 상기 어레이 기판(100)과 상기 대향 기판(300) 사이에 개재된 액정층(200)을 포함한다.
- [0022] 상기 표시영역(DA)에 대응하는 상기 어레이 기판(100)의 전면 상에는 다수의 게이트 라인(GL1 ~ GLn) 및 다수의 게이트 라인(GL1 ~ GLn)과 절연되도록 교차하는 다수의 데이터 라인(DL1 ~ DLm)이 구비된다. 상기 표시영역(DA)은 상기 게이트 라인들(GL1 ~ GLn)과 상기 데이터 라인들(DL1 ~ DLm)에 의해서 매트릭스 형태의 다수의 화소 영역이 정의된다. 상기 각 화소 영역에는 박막 트랜지스터(TFT), 상기 박막 트랜지스터(TFT)에 연결된 액정 커패시터(CLC)가 구비된다. 구체적으로, 첫 번째 화소 영역에서 상기 박막 트랜지스터(TFT)의 게이트 전극은 제1 게이트 라인(GL1)에 연결되고, 소오스 전극은 제1 데이터 라인(DL1)에 연결되며, 드레인 전극은 액정 커패시터(CLC)의 상부 전극(미도시)과 연결된다.
- [0023] 상기 주변영역(PA)에 대응하는 상기 어레이 기판(100) 상에는 상기 구동부(150, 160)가 구비된다. 상기 구동부(150, 160)는 데이터 구동부(150)와 게이트 구동부(160)를 포함한다. 상기 데이터 구동부(150)는 다수의 데이터 라인(DL1 ~ DLm)과 전기적으로 연결되고, 상기 데이터 라인들(DL1 ~ DLm)로 데이터 신호를 인가한다. 상기 게이트 구동부(160)는 다수의 게이트 라인(GL1 ~ GLn)과 전기적으로 연결되어 상기 게이트 라인들(GL1 ~ GLn)로 게이트 신호를 인가한다. 여기서, 상기 게이트 신호는 상기 다수의 게이트 라인(GL1 ~ GLn)에 연결된 상기 박막 트랜지스터(TFT)를 턴-온시키기 위한 신호이다. 본 실시예에서는, 상기 데이터 구동부(150)가 상기 주변영역(PA)에 대응하는 어레이 기판(100) 상에 칩 온 글라스(chip on glass: COG) 방식으로 실장되고, 상기 게이트 구동부(160)가 상기 데이터 구동부(150)에 인접한 주변영역(PA) 상에 박막공정을 통해 집적될 수 있다. 이때, 상기 게이트 구동부(160)를 구성하는 트랜지스터들은 폴리 실리콘 타입으로 상기 어레이 기판(100) 상에 집적될 수 있다.
- [0024] 또한, 상기 주변영역(PA)에 대응하는 상기 어레이 기판(100) 배면 상에는 제1 광 차단막(110)이 구비된다. 상기 제1 광차단막(110)은 상기 표시영역(DA)을 둘러싸도록 상기 어레이 기판(100)의 배면 상에 구비된다. 상기 제1 광 차단막(110)은 상기 백라이트 유닛으로부터 출사되는 백라이트 광이 상기 광감지 회로(140)에 구비된 제1 및 제2 센서(PD1, PD2)로 유입되는 것을 차단한다.
- [0025] 상기 대향 기판(300)의 상에는 제2 광차단막(310) 및 공통 전극층(미도시)이 구비된다. 상기 제2 광차단막(310)은 상기 외부 광이 상기 광감지 회로(140)에 구비된 제2 센서(PD2) 및 제3 센서(PD3)에 유입되는 것을 차단한다.
- [0026] 한편, 상기 어레이 기판(100)의 주변영역 상에는 본 발명의 일실시예에 따른 광감지회로가 구비된다. 상기 광감지회로(140)는 외부로부터 상기 액정표시패널(400)로 입사되는 외부 광의 밝기정보를 산출한다. 이를 위하여 상기 광 감지회로(140)는 센서부(120)와 리드 아웃회로(130)를 포함한다.
- [0027] 상기 센서부는 제1 내지 제3 센서(PD1, PD2, PD3)를 포함한다. 일례로, 상기 제1 내지 제3 센서(PD1, PD2, PD3)는 포토 다이오드일 수 있다. 이하, 상기 제1 내지 제3 센서는 각각 제1 내지 제3 포토 다이오드(PD1, PD2, PD3)라 칭한다.
- [0028] 여기서, 도 2에 도시된 바와 같이, 상기 제1 및 제2 포토 다이오드(PD1, PD2)는 제1 광차단막(110)에 의해 내부 광(이하, 백라이트 광)으로부터 차단되고, 상기 제2 및 제3 포토 다이오드(PD2, PD3)는 상기 제2 광차단막(310)에 의해 외부 광으로부터 차단된다. 따라서, 상기 제1 포토 다이오드(PD1)는 상기 외부 광만을 감지하고, 상기 제3 포토 다이오드(PD3)는 백라이트 광만을 감지하고, 제2 포토 다이오드(PD2)는 상기 외부 광과 상기 백라이트 광으로부터 차단된 주변 광(이하, 다크광)만을 감지한다.
- [0029] 상기 광 감지회로(140)는 상기 게이트 구동부(160)와 함께 상기 주변영역(PA)에 대응하는 상기 어레이 기판

(100) 상에 박막 공정을 통하여 집적된다. 따라서, 상기 광 감지회로(140)를 구성하는 트랜지스터들은 상기 게이트 구동부(160)를 구성하는 트랜지스터와 동일하게 폴리 실리콘 타입으로 이루어질 수 있다. 결과적으로, 상기 어레이 기판(100) 상에 상기 게이트 구동부(160)와 상기 광 감지회로(130)를 형성하는 공정이 단순화된다.

[0030] 도 3은 본 발명의 일실시예에 따라 도 1에 도시된 광 감지회로의 구성을 나타내는 블록도이고, 도 4는 본 발명의 일실시예에 따라 도 3에 도시된 광 감지회로의 구체적인 회로구성을 나타내는 도면이다.

[0031] 도 3 및 도 4를 참조하면, 상기 광 감지회로(140)는 센서부(120), 전압 발생부(132) 및 리드 아웃회로(134)를 포함한다.

[0032] 상기 센서부(120)는 외부 광을 감지하여 제1 전류값(I1)을 생성하는 제1 포토 다이오드(PD1), 상기 백라이트 유닛에서 발생된 백라이트 광을 감지하여 제3 전류값(I3)을 생성하는 제3 포토 다이오드(PD3) 및 상기 외부 광과 상기 백라이트 광으로부터 차단된 다크 광을 감지하여 제2 전류값(I2)을 생성하는 제2 포토 다이오드(PD2)를 포함한다. 또한, 상기 센서부(120)는 상기 제2 포토 다이오드(PD2)와 상기 제1 포토 다이오드(PD1) 간의 전기적 연결을 제어하는 제1 및 제2 스위칭 회로(SW1, SW2) 및 상기 제2 포토 다이오드(PD2)와 상기 제3 포토 다이오드(PD3) 간의 전기적 연결을 제어하는 제3 및 제4 스위칭 회로(SW3, SW4)를 더 포함한다.

[0033] 상기 제2 포토 다이오드(PD2), 상기 제3 스위칭 회로(SW3), 상기 제4 스위칭 회로(SW4) 및 상기 제3 포토 다이오드(PD3)는 제1 전압(V1)과 상기 제1 전압보다 낮은 제2 전압(V2) 사이에 직렬로 연결된다. 이때, 상기 제2 포토 다이오드(PD2)는 상기 제1 전압(V2)과 역방향으로 연결되고, 상기 제3 포토 다이오드(PD3)는 상기 제2 전압(V2)과 역방향으로 연결된다. 상기 제3 및 제4 스위칭 회로(SW3, SW4)가 하이 상태의 제2 스위칭 신호($\Phi 2$)에 응답하여 턴 온 되면, 상기 제2 및 제3 포토 다이오드(PD2, PD3)는 상기 제1 전압(V1)과 상기 제2 전압(V2) 사이에 직렬로 연결된다. 따라서, 상기 직렬 연결된 제2 및 제3 포토 다이오드(PD2, PD3)는 제1 감산 회로를 구성한다. 그 결과, 백라이트 광에 대응하는 제3 전류값(I3)과 다크 광에 대응하는 제2 전류값(I2) 간의 제1 차이값($I3 - I2$)이 제1 노드(N1)를 통해 출력된다.

[0034] 상기 제1 스위칭 회로(SW1), 제2 스위칭 회로(SW2) 및 제1 포토 다이오드(PD1)는 상기 제2 포토 다이오드(PD2)와 상기 제2 전압(V2) 사이에서 직렬로 연결된다. 이때, 상기 제1 포토 다이오드(PD1)는 상기 제2 전압(V2)과 역방향으로 연결된다. 상기 제1 및 제2 스위칭 회로(SW1, SW2)는 하이 상태의 제1 스위칭 신호($\Phi 1$)에 응답하여 턴 온 되면, 상기 제2 및 제1 포토 다이오드(PD2, PD1)는 상기 제1 전압(V1)과 상기 제2 전압(V2) 사이에 직렬로 연결된다. 상기 제2 전압(V2)과 상기 제1 전압(V1) 사이에 직렬연결된 제2 및 제1 포토 다이오드(PD2, PD1)는 제2 감산회로를 구성한다. 따라서, 외부 광에 대응하는 제1 전류값(I1)과 다크 광에 대응하는 제2 전류값(I2) 간의 제2 차이값($I1 - I2$)이 상기 제1 노드(N1)를 통해 출력된다.

[0035] 상기 전압 발생부(132)는 상기 제1 노드(N1)와 전기적으로 연결되고, 상기 센서부(120)로부터 상기 제1 및 제2 차이값($I3 - I2$, $I1 - I2$)을 입력받는다. 또한, 상기 전압 발생부(132)는 상기 제1 차이값($I3 - I2$)에 응답하여 기준전압을 생성하고, 상기 제2 차이값($I1 - I2$)에 응답하여 센싱전압을 출력한다.

[0036] 구체적으로, 상기 전압 발생부(132)는 연산 증폭기(AMP), 캐패시터(C) 및 NMOS 트랜지스터(MN)를 포함한다.

[0037] 상기 제1 연산 증폭기(132A: AMP)는 상기 센서부(120)의 제1 노드(N1)와 연결되고, 상기 제1 및 제2 차이값($I3 - I2$, $I1 - I2$)을 수신하는 반전단자(12), 접지전압과 연결되는 비 반전단자(14) 및 상기 제1 차이값($I3 - I2$)을 적분하여 생성된 기준전압(VBL)과 상기 제2 차이값($I1 - I2$)을 적분하여 생성된 센싱 전압을 출력하는 출력단자(16)를 구비한다. 상기 제1 연산 증폭기(132A)의 반전단자(12)와 상기 연산 증폭기의 출력단자(16) 사이에는 병렬로 연결된 캐패시터(132B)와 NMOS 트랜지스터(MN)가 피드백 형태로 연결된다. 또한, 상기 NMOS 트랜지스터(MN)의 게이트 단자에는 낸드 게이트(132D)의 출력단자가 연결되고, 상기 낸드 게이트(132D)의 하나의 입력단에는 오아 게이트의 출력단자가 연결된다. 이때, 상기 낸드 게이트(132D)의 나머지 하나의 입력단자에는 리셋 신호(RST)가 인가된다.

[0038] 상기과 같은 회로구조를 갖는 상기 전압 발생부(132)는 적분 회로를 구성한다. 상기 NMOS 트랜지스터(NM)가 턴 오프된 상태에서, 상기 제1 연산 증폭기(132A)의 반전단자(12)에 센서부(120)로부터 제1 차값($I3 - I2$)이 인가되면, 상기 제1 연산 증폭기(132A)의 출력단자(16)에 기설정된 목표전압(VBLU)으로 상승하는 기준전압이 발생된다. 여기서, 상기 기준전압이 상기 목표전압(VBLU)에 도달하는 시간(TBLU: 이하, 제1 상승 시간)을 식으로 표현하면, $TBLU = VBLU \times C \div (I3 - I2)$ 와 같다. 여기서, C는 상기 캐패시터(132B)의 캐패시턴스이다. 상기 식에서, VBLU와 C는 시스템 설계자의 의해 결정되는 값이다. 따라서, VBLU와 C는 상수이고, ($I3 - I2$)와 TBLU는 변수이다.

- [0039] 마찬가지로, 상기 NMOS 트랜지스터(NM)가 턴 오프된 상태에서, 상기 제1 연산 증폭기(132A)의 반전단자(12)에 센서부(120)로부터 제2 차값(I1-I2)이 인가되면, 상기 제1 연산 증폭기(132A)의 출력단자(16)에 임의의 전압으로 상승하는 센싱 전압이 발생된다. 이때, 상기 센싱 전압이 상기 임의의 전압에 도달하는 시간(TPD)을 식으로 표현하면, $TPD = VBLU \times C \div (I1 - I2)$ 와 같다.
- [0040] 계속해서, 도 3을 참조하면, 상기 리드 아웃회로(134)는 상기 기준전압이 기설정된 목표전압(VBLU)에 도달하는 제1 상승시간(TBLU)을 검출하고, 상기 검출된 제1 상승시간(TBLU)을 디지털 기준 데이터로 변환한다. 상기 변환된 디지털 기준 데이터는 메모리에 저장된다. 이후, 상기 리드 아웃회로(134)는 상기 센싱 전압이 상기 목표전압(VBLU)에 도달하는 제2 상승시간(TPD)을 검출하고, 상기 검출된 제2 상승시간(TPD)을 디지털 데이터로 변환한다. 상기 리드 아웃회로(134)는 상기 메모리에 저장된 디지털 기준 데이터와 상기 디지털 데이터를 비교하고, 비교 결과치를 상기 외부 광에 대한 밝기 정보로서 출력한다.
- [0041] 구체적으로, 상기 리드 아웃 회로(134)는 비교기(134A), 카운터(134B), 메모리(134C) 및 디지털 아날로그 변환기(134D)를 포함한다.
- [0042] 상기 비교기(134A)는 전술한 상기 전압 발생부(132)의 제1 연산 증폭기(132A)의 출력단자(16)와 연결되는 비 반전단자(18)와 상기 디지털 아날로그 변환기(134D)의 출력단자와 연결되는 반전단자(20) 및 출력단자(22)를 구비한다.
- [0043] 상기 비교기(134A)의 비 반전단자(18)에 제1 차이값(I2-I3)을 적분한 기준 전압이 인가될 때, 상기 제2 연산 증폭기(134A-1)의 반전단자(20)에는 디지털 변환기(134D)로부터 어떠한 전압도 인가되지 않는다. 즉, 상기 제2 연산 증폭기(134A-1)의 반전단자(20)는 접지상태이다. 따라서, 상기 비교기(134A)는 제1 상승시간(TBLU) 동안 목표전압(VBLU)으로 상승하는 상기 기준 전압을 그대로 출력한다.
- [0044] 상기 카운터(134B)는 상기 비교기(134A)의 출력단자(22)와 연결되는 인에이블 단자, 카운트 동작을 초기화시키는 리셋 신호(RST)를 입력받 리셋 단자(RT), 기준 클럭(CLK)을 입력받는 클럭단자(CK) 및 카운트된 결과치를 디지털 데이터로서 출력하는 출력단자(OUT)를 구비한다.
- [0045] 상기 카운터(134B)는 상기 비교기(134A)로부터 상기 기준전압이 출력되는 시점에서 카운트를 시작한다.
- [0046] 상기 메모리(134C)는 입력단자를 통해 상기 카운터(134B)로부터 상기 카운트된 기준 클럭(CLK)의 클럭 수를 입력받아서 디지털 기준 데이터로서 저장된다. 상기 저장된 디지털 기준 데이터는 상기 메모리(134C)의 출력단자를 통해 상기 디지털 아날로그 변환기(134D)로 인가된다.
- [0047] 상기 디지털 아날로그 변환기(134D)는 상기 디지털 기준 데이터를 아날로그 전압(AS)으로 변환하고, 상기 변환된 아날로그 신호(AS)는 상기 비교기(134A)의 반전단자(20)로 피드백된다.
- [0048] 상기 비교기(134A)는 상기 디지털 아날로그 변환기(134D)로부터 피드백된 상기 아날로그 전압(AS)과 상기 기준 전압을 비교한다.
- [0049] 상기 카운터(134B)는 상기 아날로그 전압(AS)과 상기 기준전압이 동일해 질 때까지 기준 클럭(CLK)의 클럭 수를 계속적으로 카운트한다. 즉, 상기 카운터(134B)는 상기 메모리(134C)에 디지털 기준 데이터로서 저장되는 기준 클럭의 클럭 수를 순차적으로 증가시킨다.
- [0050] 상기 카운터(134B)는 상기 기준전압이 목표 전압(VBLU)에 도달하면, 카운트 동작을 중지하고, 상기 카운터(134B)는 제5 스위칭 회로에 의해 상기 메모리(134C)와 전기적으로 분리된다. 이때, 상기 메모리(134C)에는 상기 기준전압이 목표 전압(VBLU)에 도달한 시점에 대응하는 상기 기준 클럭(CLK)의 클럭 수가 최종적으로 저장된다. 상기 메모리(134C)에 최종적으로 저장된 기준 클럭(CLK)의 클럭 수가 상기 기준전압이 목표 전압(VBLU)에 도달하는 제1 상승시간(TBLU)에 대응하는 디지털 기준 데이터로서 설정된다. 상기 설정된 디지털 기준 데이터는 디지털 아날로그 변환기(134D)를 통해 상기 제1 상승시간(TBLU)에 대응하는 아날로그 전압으로 최종적으로 결정되고, 결정된 아날로그 전압(AS)은 상기 비교기(134A)의 반전단자(20)로 인가된다.
- [0051] 이후, 상기 비교기(134A)는 외부 광에 대응하는 센싱 전압과 상기 최종적으로 결정된 상기 아날로그 전압을 비교하고, 비교 결과치를 디지털 제어 데이터로 변환하여 출력한다. 상기 변환된 디지털 제어신호(DCS)는 상기 외부 광에 대한 밝기 정보로서 검출된다.
- [0052] 도 5는 본 발명의 일실시예에 따라 도 4에 도시된 광 감지회로의 동작과정을 설명하기 위한 타이밍도이다.
- [0053] 도 5를 참조하면, 본 발명의 일실시예에 따른 광 감지회로(140)의 동작과정은 크게 기준전압을 생성하는 제1 구

간(P1), 상기 기준전압이 목표전압(VBLU)에 도달하는 제1 상승시간(TBLU)을 디지털 기준 데이터로 변환하는 제2 구간(P2) 및 상기 센싱 전압이 상기 목표전압(VBLU)에 도달하는 제2 상승시간(TPD_a, TPD_b)을 디지털 데이터로 변환하는 제3 구간(P3)을 포함한다.

[0054] 상기 제1 구간(P1) 동안, 상기 제1 및 제2 스위칭 회로(SW1, SW2)에 인가되는 제1 스위칭 신호($\Phi 1$)가 로우 상태이고, 제3 및 제4 스위칭 회로(SW3, SW4)에 인가되는 제2 스위칭 신호($\Phi 2$)가 하이 상태이면, 상기 센서부(120)는 제3 전류값(I3)과 상기 제2 전류값(I2) 간의 제1 차이값(I3-I2)을 출력한다. 이때, 도 4에 도시된 전압 발생부(120)에 구비된 NMOS 트랜지스터(MN)는 턴 오프된다. 따라서, 상기 전압 발생부(120)의 제1 연산 증폭기(132A)의 출력단(16)에는 상기 제1 차이값(I3-I2)을 적분하여 제1 상승시간(TBLU) 동안 목표전압(VBLU)으로 상승하는 기준전압이 발생한다.

[0055] 상기 제2 구간(P2) 동안, 상기 제1 스위칭 신호($\Phi 1$)는 그대로 로우 상태를 유지하고, 상기 제2 스위칭 신호($\Phi 2$)는 하이 상태에서 로우 상태로 천이된다. 이때, 상기 전압 발생부(120)에 구비된 NMOS 트랜지스터(MN)는 턴 온된다. 따라서, 상기 전압 발생부(120)의 제1 연산 증폭기(132A)의 출력단(16)의 전위는 상기 기준전압의 상기 목표전압(VBLU)으로 홀딩된다.

[0056] 한편, 상기 제1 상승시간(TBLU) 동안 목표전압(VBLU)으로 상승하는 기준전압은 비교기(134A)를 거쳐 도 4에 도시된 카운터(134B)의 인에이블 단자(EN)에 인에이블 신호(Vc)로서 인가된다. 상기 카운터(134B)는 상기 하이 상태의 인에이블 신호(Vc)에 응답하여 기준 클럭(CLK)을 이용하여 카운트 동작을 시작한다. 카운트된 기준 클럭의 클럭 수는 메모리(134) 및 디지털 아날로그 변환기(134D)를 거쳐 아날로그 전압(AS)으로 변환된다. 변환된 아날로그 전압(AS)은 상기 비교기(134A)의 반전단자(20)로 피드백된다. 상기 비교기(134)는 피드백된 상기 아날로그 전압이 상기 기준전압의 목표 전압(VBLU)에 도달할 때까지 하이 상태의 인에이블 신호(Vc)를 출력한다. 상기 아날로그 전압(AS)이 상기 기준전압의 목표 전압(VBLU)에 도달하면, 상기 상기 인에이블 신호(Vc)는 하이 상태에서 로우 상태로 천이 된다.

[0057] 상기 인에이블 신호(Vc)가 하이 상태를 유지하는 동안 카운터(134B)에 의해 카운트된 기준 클럭(CLK)의 클럭 수가 디지털 기준 데이터로서 결정된다. 결과적으로 상기 기준전압이 목표 전압(VBLU)에 도달하는데 소요되는 제1 상승시간(TBLU)이 디지털 데이터로서 도 4에 도시된 메모리(134C) 최종적으로 저장된다.

[0058] 상기 제3 구간(P2)에서는, 리셋 신호(RST)의 리셋 주기마다 외부 광에 대응하는 센싱 전압의 제2 상승 시간(TPD_a)이 디지털 데이터로 변환된다.

[0059] 결과적으로 본 발명에 일실시예에 따른 리드 아웃회로(134)는 상기 리셋 주기마다 생성된 상기 제2 상승 시간(TPD_a)에 대응하는 디지털 데이터와 상기 제1 상승 시간(TBLU)에 대응하는 상기 디지털 기준 데이터를 비교하고, 상기 비교 결과치를 디지털 제어 데이터로서 출력한다. 출력된 디지털 제어 데이터(DCS)는 외부 광에 대한 밝기정보로서 백라이트 유닛으로 제공된다. 백라이트 유닛은 상기 디지털 제어 데이터에 근거하여 도 1에 도시된 액정표시패널(400)로 출사되는 백라이트 광의 휘도를 제어한다.

[0060] 이상 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허청구범위의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

[0061] 도 1은 본 발명의 일실시예에 따른 액정표시장치의 블록도이다.

[0062] 도 2는 도 1에 도시된 I-I'를 따라 절단한 단면도이다.

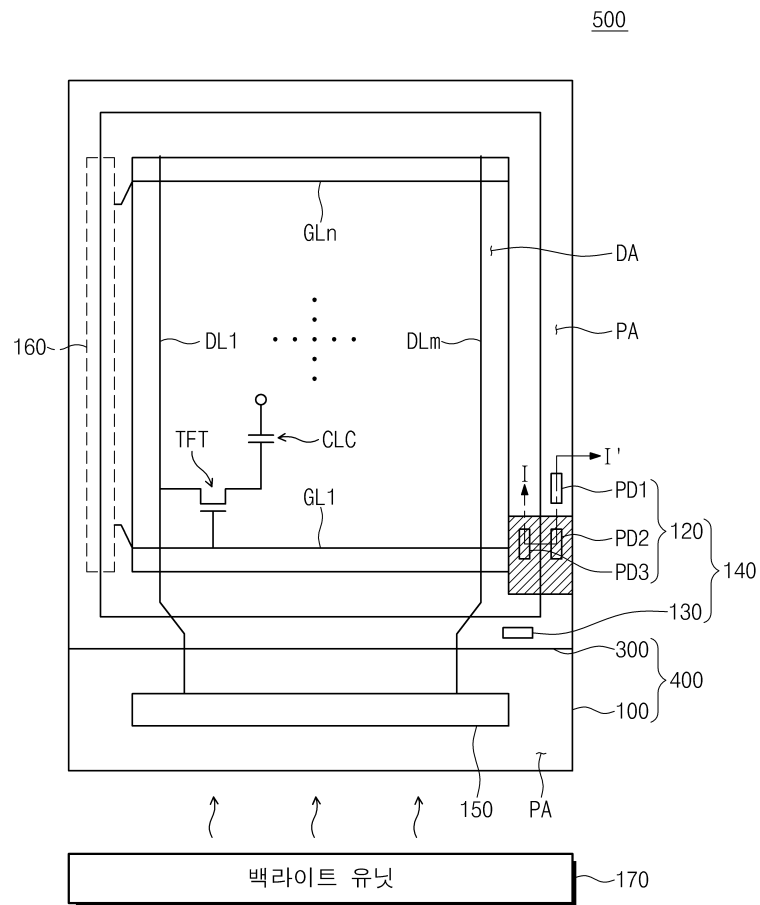
[0063] 도 3은 본 발명의 일실시예에 따라 도 1에 도시된 광 감지회로의 구성을 나타내는 블록도이다.

[0064] 도 4는 본 발명의 일실시예에 따라 도 3에 도시된 광 감지회로의 구체적인 회로구성을 나타내는 도면이다.

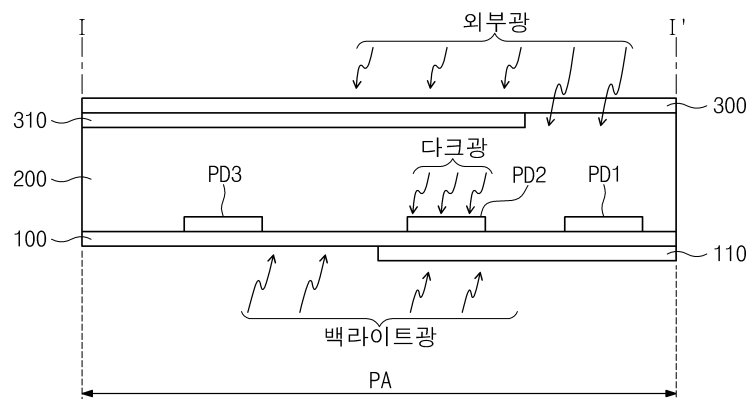
[0065] 도 5는 본 발명의 일실시예에 따라 도 4에 도시된 광 감지회로의 동작과정을 설명하기 위한 타이밍도이다.

도면

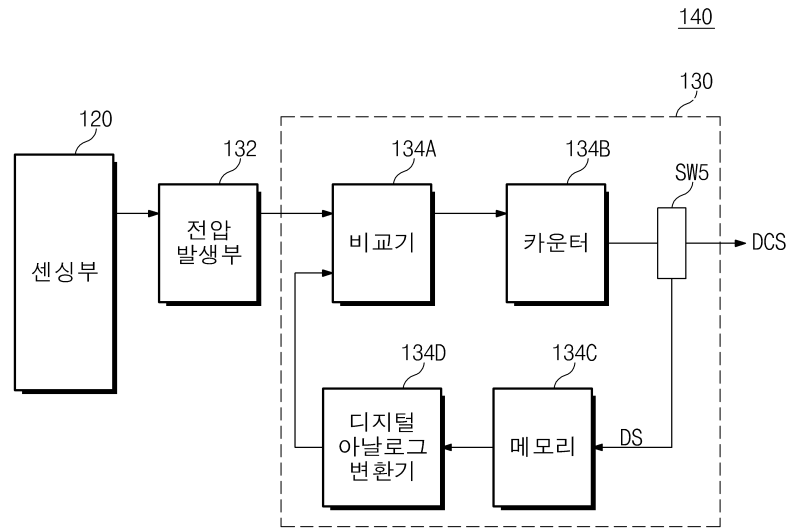
도면1



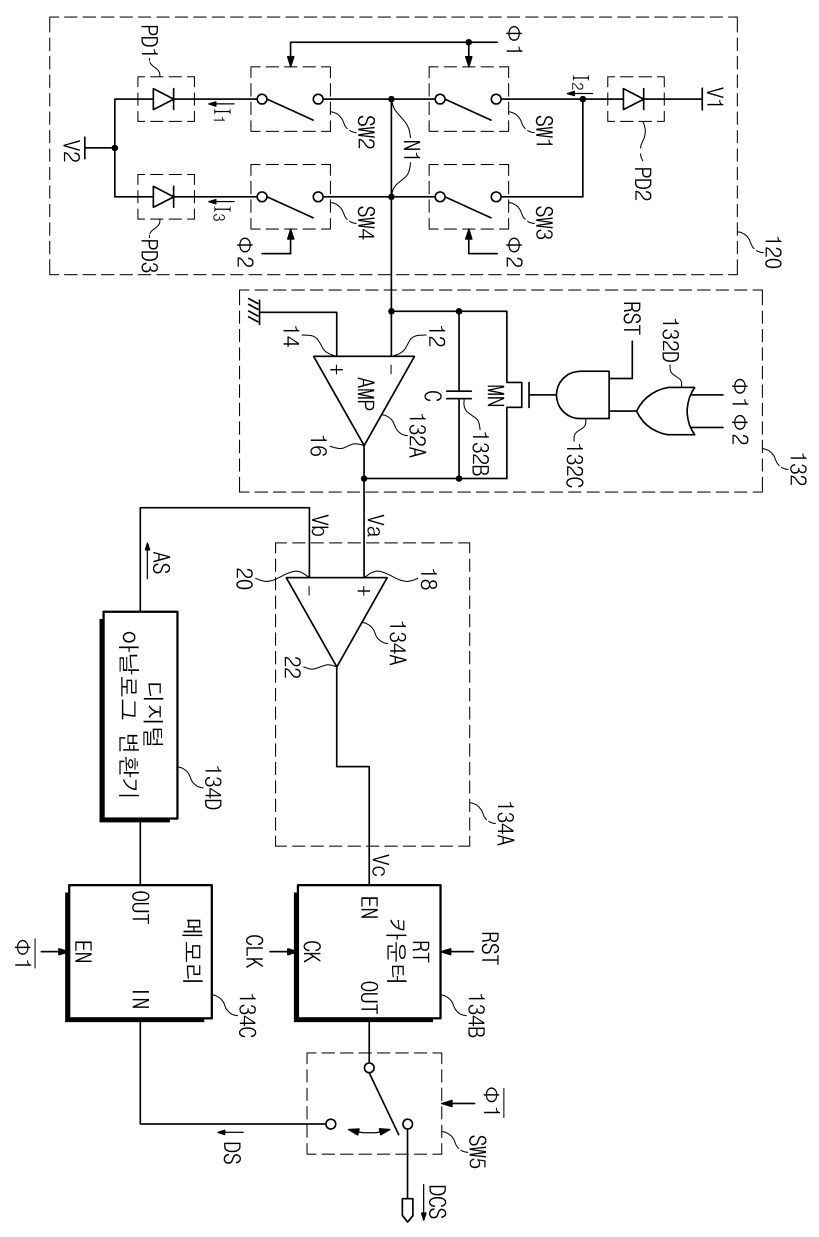
도면2



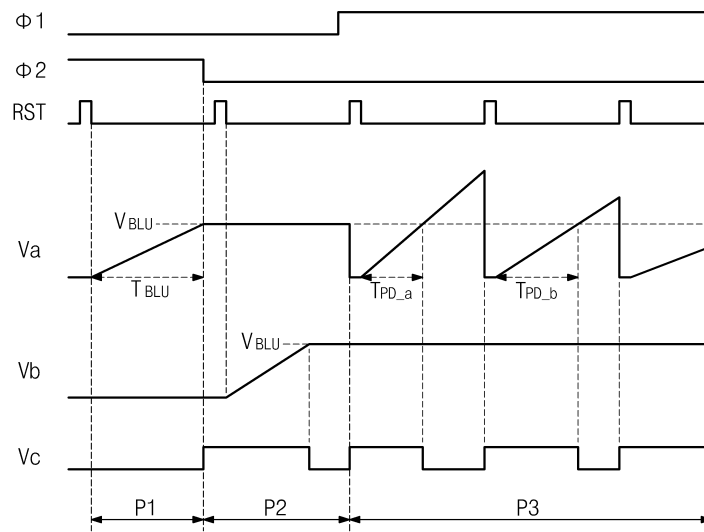
도면3



도면4



도면5



专利名称(译)	标题：光学传感电路，具有相同的液晶显示装置和驱动器		
公开(公告)号	KR101535894B1	公开(公告)日	2015-07-13
申请号	KR1020080081469	申请日	2008-08-20
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	WOO DOO HYUNG 우두형		
发明人	우두형		
IPC分类号	G09G3/36 G09G3/20 G01J1/44 G02F1/133		
CPC分类号	G01J1/4228 G01J1/1626 G01J1/4204 G02F1/13318 G09G3/3406 G09G3/3648 G09G2300/0408 G09G2320/0626 G09G2360/144 G09G2360/145		
其他公开文献	KR1020100022791A		
外部链接	Espacenet		

摘要(译)

目的：提供一种光传感电路，包括该光传感电路的液晶显示器及其驱动方法，以在大约相同的环境光下获得相同的数字输出，而不会在传感器之间产生偏差。组成：光传感电路包括传感器单元（120），电压发生单元和读出电路（130）。传感器单元输出第三电流和第二电流之间的第一不同值，并且输出第一电流和第二电流之间的第二差值。电压产生单元响应于第一差值产生参考电压，并且还响应于第二差值产生感测电压。读出电路检测第一上升时间并基于检测到的第一上升时间检测第二上升时间，然后输出检测到的第二上升时间作为外部光的亮度。

COPYRIGHT KIPO 2010

