



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0078762
(43) 공개일자 2012년07월11일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2010-0140615

(22) 출원일자 2010년12월31일

심사청구일자 2011년11월07일

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

이정우

경기도 파주시 월롱면 덕은리 파주LCD산업단지
정다운마을 102동 518호

양준혁

경기도 고양시 일산서구 대화1로 51, 308동 804
호 (대화동, 대화마을)

(74) 대리인

박영복, 김용인

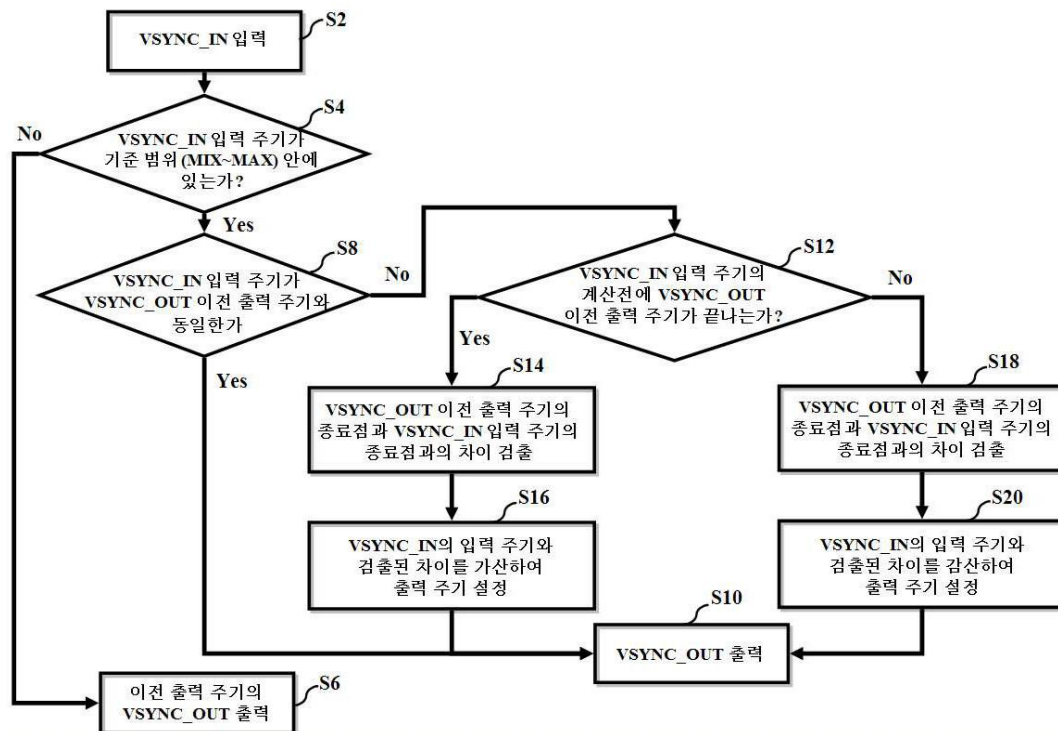
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 **입출력 동기 신호의 동기화 방법 및 회로와, 그를 이용한 액정 표시 장치의 백라이트 드라이버 및 그 구동 방법**

(57) 요약

본 발명은 입력 동기 신호의 주파수 가변에 따라 입출력 동기 신호를 빠르게 동기화 할 수 있는 입출력 동기 신호의 동기화 방법 및 회로와, 그를 이용한 액정 표시 장치의 백라이트 드라이버 및 그 구동 방법에 관한 것으로, 본 발명의 입출력 동기 신호의 동기화 방법은 입력 동기 신호의 N번째(N은 양의 정수) 입력 주기를 검출하는 단계와; 검출한 N번째 입력 주기가 출력 동기 신호의 이전 N-1번째 출력 주기와 동일한지를 판단하는 단계와; 상기 단계에서 검출한 N번째 입력 주기가 상기 N-1번째 출력 주기와 동일하지 않으면, 상기 N-1번째 출력 주기의 종료 시점과 상기 N번째 입력 주기의 종료 시점과의 차이를 검출하는 단계와; 상기 단계에서 검출한 차이를 상기 N번째 입력 주기와 연산하고, 그 연산값을 N번째 출력 주기로 설정하는 단계와; 상기 단계에서 설정한 N번째 출력 주기를 갖는 출력 동기 신호를 생성하여 출력하는 단계를 포함한다.

대표도



특허청구의 범위

청구항 1

입력 동기 신호의 N번째(N은 양의 정수) 입력 주기를 검출하는 단계와;

검출한 N번째 입력 주기가 출력 동기 신호의 이전 N-1번째 출력 주기와 동일한지를 판단하는 단계와;

상기 단계에서 검출한 N번째 입력 주기가 상기 N-1번째 출력 주기와 동일하지 않으면, 상기 N-1번째 출력 주기의 종료 시점과 상기 N번째 입력 주기의 종료 시점과의 차이를 검출하는 단계와;

상기 단계에서 검출한 차이를 상기 N번째 입력 주기와 연산하고, 그 연산값을 N번째 출력 주기로 설정하는 단계와;

상기 단계에서 설정한 N번째 출력 주기를 갖는 출력 동기 신호를 생성하여 출력하는 단계를 포함하는 것을 특징으로 하는 입출력 동기 신호의 동기화 방법.

청구항 2

청구항 1에 있어서,

상기 N번째 입력 주기를 검출하는 단계 이후에,

상기 검출한 N번째 입력 주기가 미리 설정된 기준 범위 안에 있는지를 판단하는 단계와;

상기 단계에서 상기 N번째 입력 주기가 상기 기준 범위를 벗어나면, 상기 N-1번째 출력 주기를 갖는 출력 동기 신호를 생성하여 출력하는 단계를 추가로 포함하고,

상기 단계에서 상기 N번째 입력 주기가 상기 기준 범위내에 있으면, 상기 N번째 입력 주기와 상기 N-1번째 출력 주기와 동일한지를 판단하는 단계로 진행하는 것을 특징으로 하는 입출력 동기 신호의 동기화 방법.

청구항 3

청구항 1에 있어서,

상기 N번째 입력 주기가 상기 N-1번째 출력 주기와 동일하면, 상기 N번째 입력 주기를 상기 N번째 출력 주기로 설정한 다음, 상기 N번째 출력 수평 동기 신호를 출력하는 단계로 진행하는 단계를 추가로 포함하는 것을 특징으로 하는 입출력 동기 신호의 동기화 방법.

청구항 4

청구항 1에 있어서,

상기 연산값을 상기 N번째 출력 주기로 설정하는 단계는,

상기 N번째 입력 주기가 상기 N-1번째 출력 주기보다 증가한 경우, 상기 단계에서 검출한 차이와 상기 N번째 입력 주기와 가산한 값을 상기 N번째 출력 주기로 설정하고;

상기 N번째 입력 주기가 상기 N-1번째 출력 주기보다 감소한 경우, 상기 단계에서 검출한 차이와 상기 N번째 입력 주기와 감산한 값을 상기 N번째 출력 주기로 설정하는 것을 특징으로 하는 입출력 동기 신호의 동기화 방법.

청구항 5

청구항 1에 있어서,

상기 N-1번째 출력 주기의 종료 시점과 상기 N번째 입력 주기의 종료 시점과의 차이를 검출하는 단계는, 상기 N번째 입력 주기가 상기 N-1번째 출력 주기와 동일하지 않으면, 상기 N번째 입력 주기가 끝나기 이전에 상기 N-1번째 출력 주기가 끝나는가를 판단하는 단계를 추가로 포함하고;

상기 연산값을 상기 N번째 출력 주기로 설정하는 단계는,

상기 N번째 입력 주기가 끝나기 이전에 상기 N-1번째 출력 주기가 끝난 경우, 상기 단계에서 검출한 차이와

상기 N번째 입력 주기와 가산한 값을 상기 N번째 출력 주기로 설정하고;

상기 N번째 입력 주기가 끝나기 이전에 상기 N-1번째 출력 주기가 끝난 경우, 상기 단계에서 검출한 차이와 상기 N번째 입력 주기와 감산한 값을 상기 N번째 출력 주기로 설정하는 것을 특징으로 하는 입출력 동기 신호의 동기화 방법.

청구항 6

청구항 5에 있어서,

상기 N-1번째 출력 주기가 끝났으나, 상기 N번째 입력 주기가 끝나지 않은 경우 상기 N-1번째 출력 주기를 갖는 출력 수직 동기 신호의 출력을 반복하는 단계를 추가로 포함하는 것을 특징으로 하는 입출력 동기 신호의 동기화 방법.

청구항 7

청구항 5에 있어서,

상기 N-1번째 출력 주기를 갖는 출력 동기 신호가 출력되는 동안, 상기 N번째 입력 주기가 종료되고, N+1번째 입력 주기도 종료된 경우 상기 N번째 입력 주기를 무시하는 단계를 추가로 포함하는 것을 특징으로 하는 입출력 동기 신호의 동기화 방법.

청구항 8

청구항 1에 있어서,

상기 동기 신호의 N번째 입력 주기와 상기 N번째 출력 주기는 적어도 한 주기의 시간차를 갖는 것을 특징으로 하는 입출력 동기 신호의 동기화 방법.

청구항 9

입력 동기 신호의 N번째(N은 양의 정수) 입력 주기를 검출하는 동기 신호 입력부와;

상기 동기 신호 입력부로부터의 N번째 입력 주기가 출력 동기 신호의 이전 N-1번째 출력 주기와 동일한지를 판단하여, 상기 N번째 입력 주기가 상기 N-1번째 출력 주기와 동일하지 않으면, 상기 N-1번째 출력 주기의 종료 시점과 상기 N번째 입력 주기의 종료 시점과의 차이를 검출하고, 그 검출한 차이를 상기 N번째 입력 주기와 연산하고, 그 연산값을 N번째 출력 주기로 설정하는 마이크로컨트롤러 유닛과;

상기 마이크로컨트롤러 유닛에서 설정한 N번째 출력 주기를 갖는 출력 동기 신호를 생성하여 출력하는 동기 신호 출력부를 구비하는 것을 특징으로 하는 입출력 동기 신호의 동기화 회로.

청구항 10

청구항 9에 있어서,

상기 마이크로컨트롤러 유닛은,

상기 N번째 입력 주기가 미리 설정된 기준 범위 안에 있는지를 판단하여, 상기 N번째 입력 주기가 상기 기준 범위를 벗어나면, 상기 N-1번째 출력 주기를 상기 N번째 출력 주기로 설정하고;

상기 N번째 입력 주기가 상기 기준 범위내에 있으면, 상기 N번째 입력 주기와 상기 N-1번째 출력 주기와 동일한지를 판단하는 것을 특징으로 하는 입출력 동기 신호의 동기화 회로.

청구항 11

청구항 9에 있어서,

상기 마이크로컨트롤러 유닛은,

상기 N번째 입력 주기가 상기 N-1번째 출력 주기와 동일하면, 상기 N번째 입력 주기를 상기 N번째 출력 주기로 설정하는 것을 특징으로 하는 입출력 동기 신호의 동기화 회로.

청구항 12

청구항 9에 있어서,

상기 마이크로컨트롤러 유닛은,

상기 N번째 입력 주기가 상기 N-1번째 출력 주기보다 증가한 경우, 상기 단계에서 검출한 차이와 상기 N번째 입력 주기와 가산한 값을 상기 N번째 출력 주기로 설정하고;

상기 N번째 입력 주기가 상기 N-1번째 출력 주기보다 감소한 경우, 상기 단계에서 검출한 차이와 상기 N번째 입력 주기와 감산한 값을 상기 N번째 출력 주기로 설정하는 것을 특징으로 하는 입출력 동기 신호의 동기화 회로.

청구항 13

청구항 9에 있어서,

상기 마이크로컨트롤러 유닛은,

상기 N번째 입력 주기가 상기 N-1번째 출력 주기와 동일하지 않으면, 상기 N번째 입력 주기가 끝나기 이전에 상기 N-1번째 출력 주기가 끝나는가를 더 판단하여,

상기 N번째 입력 주기가 끝나기 이전에 상기 N-1번째 출력 주기가 끝난 경우, 상기 검출한 차이와 상기 N번째 입력 주기와 가산한 값을 상기 N번째 출력 주기로 설정하고;

상기 N번째 입력 주기가 끝나기 이전에 상기 N-1번째 출력 주기가 끝난 경우, 상기 검출한 차이와 상기 N번째 입력 주기와 감산한 값을 상기 N번째 출력 주기로 설정하는 것을 특징으로 하는 입출력 동기 신호의 동기화 회로.

청구항 14

청구항 13에 있어서,

상기 마이크로컨트롤러 유닛은,

상기 N-1번째 출력 주기가 끝났으나, 상기 N번째 입력 주기가 끝나지 않은 경우 상기 N-1번째 출력 주기를 갖는 출력 수직 동기 신호의 출력이 반복되게 하는 것을 특징으로 하는 입출력 동기 신호의 동기화 회로.

청구항 15

청구항 13에 있어서,

상기 마이크로컨트롤러 유닛은,

상기 N-1번째 출력 주기를 갖는 출력 동기 신호가 출력되는 동안, 상기 N번째 입력 주기가 종료되고, N+1번째 입력 주기도 종료된 경우 상기 N번째 입력 주기를 무시하는 것을 특징으로 하는 입출력 동기 신호의 동기화 회로.

청구항 16

청구항 9에 있어서,

상기 마이크로컨트롤러 유닛은

상기 동기 신호의 N번째 입력 주기와 상기 N번째 출력 주기는 적어도 한 주기의 시간차를 갖게 하는 것을 특징으로 하는 입출력 동기 신호의 동기화 회로.

청구항 17

청구항 1 내지 청구항 8 중 어느 한 항에 기재된 입출력 동기 신호의 동기화 방법을 이용하여, 입력 수직 동기 신호의 입력 주기 가변에 따라 출력 수직 동기 신호를 동기화하는 단계와;

상기 설정된 출력 주기를 기준으로 내부 클럭을 생성하는 단계와;

상기 내부 클럭을 이용하여 원하는 듀티비를 갖는 펄스폭변조 신호를 생성하여 백라이트 유닛을 구동하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 백라이트 드라이버의 구동 방법.

청구항 18

청구항 9 내지 청구항 16 중 어느 한 항에 기재된 입출력 동기 신호의 동기화 회로를 이용하여 입력 수직 동기 신호의 입력 주기 가변에 따라 출력 수직 동기 신호를 동기화하고;

상기 동기화 회로에서 설정된 출력 주기를 기준으로 내부 클럭을 생성하는 클럭 생성부와;

상기 내부 클럭을 이용하여 원하는 듀티비를 갖는 펄스폭변조 신호를 생성하여 백라이트 유닛을 구동하는 펄스폭변조 신호 생성부를 구비하는 것을 특징으로 하는 액정 표시 장치의 백라이트 드라이버.

명세서

기술 분야

- [0001] 본원 발명은 입출력 동기 신호의 동기화 방법 및 회로에 관한 것으로, 특히 입력 동기 신호의 주파수 가변에 맞추어 출력 동기 신호를 빠르게 동기화 할 수 있는 입출력 동기 신호의 동기화 방법 및 회로와, 그를 이용한 액정 표시 장치의 백라이트 드라이버 및 그 구동 방법에 관한 것이다.

배경 기술

- [0002] 디지털 데이터를 이용하여 영상을 표시하는 평판 표시 장치로는 액정을 이용한 액정 표시 장치(Liquid Crystal Display; LCD), 불활성 가스의 방전을 이용한 플라즈마 디스플레이 패널(Plasma Display Panel; PDP), 유기 발광 다이오드를 이용한 유기 발광 다이오드(Organic Light Emitting Diode; OLED) 표시 장치 등이 대표적이다. 이중 액정 표시 장치는 TV, 모니터, 노트북 및 휴대 전화기 등과 같은 여러 응용 분야에서 널리 사용되고 있다.
- [0003] 액정 표시 장치는 굴절을 및 유전율 등의 이방성을 갖는 액정의 전기적 및 광학적 특성을 이용한 화소 매트릭스를 통해 화상을 표시한다. 액정 표시 장치의 각 화소는 데이터 신호에 따른 액정 배열 방향의 가변으로 편광판을 투과하는 광 투과율을 조절함으로써 계조를 구현한다. 액정 표시 장치는 화소 매트릭스를 통해 화상을 표시하는 액정 패널과, 액정 패널을 구동하는 구동 회로와, 액정 패널에 광을 조사하는 백라이트 유닛과, 백라이트 유닛을 구동하는 백라이트 드라이버를 구비한다.
- [0004] 최근 백라이트 유닛은 기존 램프와 대비하여 점등 속도가 빠르고 고휘도 및 저소비전력의 장점을 갖는 발광 다이오드(Light Emitting Diode; 이하 LED)를 광원으로 이용한 LED 백라이트를 이용하고 있다. LED 백라이트는 백색 LED를 이용하거나, 적/녹/청색 LED의 조합을 이용하여 백색광을 만들어 출사한다. 또한, LED 백라이트는 전체적으로 백라이트 휘도를 제어하는 글로벌 디밍(Global Dimming) 뿐만 아니라 위치별, 즉 분할 블록별로 백라이트 휘도를 제어하는 로컬 디밍(Local Dimming)이 가능한 장점도 갖고 있다.
- [0005] LED 백라이트 유닛을 구동하는 백라이트 드라이버는 TV 세트와 같은 외부 시스템 또는 타이밍 컨트롤러로부터 입력되는 디밍값에 대응하는 듀티비를 갖는 펄스폭변조(Pulse Width Modulation; PWM) 신호를 생성하고, PWM 신호에 따라 LED 백라이트의 턴-온/턴-오프 시간을 조절하여 LED 백라이트의 휘도를 조정한다.
- [0006] 백라이트 드라이버는 LED 백라이트를 액정 패널과 동기화시켜 구동하기 위하여, 영상 데이터의 프레임을 구분하는 수직 동기 신호를 외부 시스템으로부터 입력하여 이용한다. 백라이트 드라이버는 입력 수직 동기 신호의 주파수 변경에 대응하기 위하여, 매 프레임마다 수직 동기 신호의 입력 주기를 계산하여 출력 주기를 설정하고, 수직 동기 신호의 출력 주기를 이용하여 PWM 신호의 듀티 생성에 필요한 내부 클럭을 만들고 있다.
- [0007] 그러나, 매 프레임마다 수직 동기 신호의 입출력 주기를 계산하는 경우 수직 동기 신호의 주파수가 갑작스럽게 변경되면, 종래의 백라이트 드라이버에서는 급변된 입력 주기에 맞춰 출력 주기를 설정하지 못하여 내부 클럭을 생성하지 못하는 경우가 발생하고 있다. 이에 따라, 내부 클럭의 생성 오류로 PWM 신호의 듀티비가 원하는 값을 벗어나게 되고, 이 결과 LED 백라이트의 휘도가 변동하여 화면상에서 플리커 등과 같은 화질 저하 문제가 발생한다.

발명의 내용

해결하려는 과제

- [0008] 본 발명은 전술한 종래의 문제점을 해결하기 위하여 안출된 것으로, 본 발명이 해결하려는 과제는 입력 동기

신호의 주파수 가변에 따라 입출력 동기 신호를 빠르게 동기화 할 수 있는 입출력 동기 신호의 동기화 방법 및 회로와, 그를 이용한 액정 표시 장치의 백라이트 드라이버 및 그 구동 방법을 제공하는 것이다.

[0009] 본 발명이 해결하려는 다른 과제는 입출력 동기신호를 동기화하는 과정에서도 출력 동기신호를 기준으로 안정된 내부 클럭을 생성할 수 있는 입출력 동기 신호의 동기화 방법 및 회로와, 그를 이용한 액정 표시 장치의 백라이트 드라이버 및 그 구동 방법을 제공하는 것이다.

과제의 해결 수단

[0010] 상기 과제를 해결하기 위하여, 본 발명의 실시예에 따른 입출력 동기 신호의 동기화 방법은 입력 동기 신호의 N번째(N은 양의 정수) 입력 주기를 검출하는 단계와; 검출한 N번째 입력 주기가 출력 동기 신호의 이전 N-1번째 출력 주기와 동일한지를 판단하는 단계와; 상기 단계에서 검출한 N번째 입력 주기가 상기 N-1번째 출력 주기와 동일하지 않으면, 상기 N-1번째 출력 주기의 종료 시점과 상기 N번째 입력 주기의 종료 시점과의 차이를 검출하는 단계와; 상기 단계에서 검출한 차이를 상기 N번째 입력 주기와 연산하고, 그 연산값을 N번째 출력 주기로 설정하는 단계와; 상기 단계에서 설정한 N번째 출력 주기를 갖는 출력 동기 신호를 생성하여 출력하는 단계를 포함한다.

[0011] 본 발명의 입출력 동기 신호 동기화 방법은 상기 N번째 입력 주기를 검출하는 단계 이후에, 상기 검출한 N번째 입력 주기가 미리 설정된 기준 범위 안에 있는지를 판단하는 단계와; 상기 단계에서 상기 N번째 입력 주기가 상기 기준 범위를 벗어나면, 상기 N-1번째 출력 주기를 갖는 출력 동기 신호를 생성하여 출력하는 단계를 추가로 포함하고, 상기 단계에서 상기 N번째 입력 주기가 상기 기준 범위내에 있으면, 상기 N번째 입력 주기와 상기 N-1번째 출력 주기와 동일한지를 판단하는 단계로 진행한다.

[0012] 본 발명의 입출력 동기 신호 동기화 방법은 상기 N번째 입력 주기가 상기 N-1번째 출력 주기와 동일하면, 상기 N번째 입력 주기를 상기 N번째 출력 주기로 설정한 다음, 상기 N번째 출력 수평 동기 신호를 출력하는 단계로 진행되는 단계를 추가로 포함한다.

[0013] 상기 연산값을 상기 N번째 출력 주기로 설정하는 단계는, 상기 N번째 입력 주기가 상기 N-1번째 출력 주기보다 증가한 경우, 상기 단계에서 검출한 차이와 상기 N번째 입력 주기와 가산한 값을 상기 N번째 출력 주기로 설정하고; 상기 N번째 입력 주기가 상기 N-1번째 출력 주기보다 감소한 경우, 상기 단계에서 검출한 차이와 상기 N번째 입력 주기와 감산한 값을 상기 N번째 출력 주기로 설정한다.

[0014] 상기 N-1번째 출력 주기의 종료 시점과 상기 N번째 입력 주기의 종료 시점과의 차이를 검출하는 단계는, 상기 N번째 입력 주기가 상기 N-1번째 출력 주기와 동일하지 않으면, 상기 N번째 입력 주기가 끝나기 이전에 상기 N-1번째 출력 주기가 끝나는가를 판단하는 단계를 추가로 포함하고; 상기 연산값을 상기 N번째 출력 주기로 설정하는 단계는, 상기 N번째 입력 주기가 끝나기 이전에 상기 N-1번째 출력 주기가 끝난 경우, 상기 단계에서 검출한 차이와 상기 N번째 입력 주기와 가산한 값을 상기 N번째 출력 주기로 설정하고; 상기 N번째 입력 주기가 끝나기 이전에 상기 N-1번째 출력 주기가 끝난 경우, 상기 단계에서 검출한 차이와 상기 N번째 입력 주기와 감산한 값을 상기 N번째 출력 주기로 설정한다.

[0015] 본 발명의 입출력 동기 신호 동기화 방법은 상기 N-1번째 출력 주기가 끝났으나, 상기 N번째 입력 주기가 끝나지 않은 경우 상기 N-1번째 출력 주기를 갖는 출력 수직 동기 신호의 출력을 반복하는 단계를 추가로 포함한다.

[0016] 본 발명의 입출력 동기 신호 동기화 방법은 상기 N-1번째 출력 주기를 갖는 출력 동기 신호가 출력되는 동안, 상기 N번째 입력 주기가 종료되고, N+1번째 입력 주기도 종료된 경우 상기 N번째 입력 주기를 무시하는 단계를 추가로 포함한다.

[0017] 본 발명의 실시예에 따른 입출력 동기화 회로는 입력 동기 신호의 N번째(N은 양의 정수) 입력 주기를 검출하는 동기 신호 입력부와; 상기 동기 신호 입력부로부터의 N번째 입력 주기가 출력 동기 신호의 이전 N-1번째 출력 주기와 동일한지를 판단하여, 상기 N번째 입력 주기가 상기 N-1번째 출력 주기와 동일하지 않으면, 상기 N-1번째 출력 주기의 종료 시점과 상기 N번째 입력 주기의 종료 시점과의 차이를 검출하고, 그 검출한 차이를 상기 N번째 입력 주기와 연산하고, 그 연산값을 N번째 출력 주기로 설정하는 마이크로컨트롤러 유닛과; 상기 마이크로컨트롤러 유닛에서 설정한 N번째 출력 주기를 갖는 출력 동기 신호를 생성하여 출력하는 동기 신호 출력부를 구비한다.

[0018] 상기 마이크로컨트롤러 유닛은, 상기 N번째 입력 주기가 미리 설정된 기준 범위 안에 있는지를 판단하여, 상

기 N번째 입력 주기가 상기 기준 범위를 벗어나면, 상기 N-1번째 출력 주기를 상기 N번째 출력 주기로 설정하고; 상기 N번째 입력 주기가 상기 기준 범위내에 있으면, 상기 N번째 입력 주기와 상기 N-1번째 출력 주기와 동일한지를 판단한다.

- [0019] 상기 마이크로컨트롤러 유닛은, 상기 N번째 입력 주기가 상기 N-1번째 출력 주기와 동일하면, 상기 N번째 입력 주기를 상기 N번째 출력 주기로 설정한다.
- [0020] 상기 마이크로컨트롤러 유닛은, 상기 N번째 입력 주기가 상기 N-1번째 출력 주기보다 증가한 경우, 상기 단계에서 검출한 차이와 상기 N번째 입력 주기와 가산한 값을 상기 N번째 출력 주기로 설정하고; 상기 N번째 입력 주기가 상기 N-1번째 출력 주기보다 감소한 경우, 상기 단계에서 검출한 차이와 상기 N번째 입력 주기와 감산한 값을 상기 N번째 출력 주기로 설정한다.
- [0021] 상기 마이크로컨트롤러 유닛은, 상기 N번째 입력 주기가 상기 N-1번째 출력 주기와 동일하지 않으면, 상기 N번째 입력 주기가 끝나기 이전에 상기 N-1번째 출력 주기가 끝나는가를 더 판단하여, 상기 N번째 입력 주기가 끝나기 이전에 상기 N-1번째 출력 주기가 끝난 경우, 상기 검출한 차이와 상기 N번째 입력 주기와 가산한 값을 상기 N번째 출력 주기로 설정하고; 상기 N번째 입력 주기가 끝나기 이전에 상기 N-1번째 출력 주기가 끝난 경우, 상기 검출한 차이와 상기 N번째 입력 주기와 감산한 값을 상기 N번째 출력 주기로 설정한다.
- [0022] 상기 마이크로컨트롤러 유닛은, 상기 N-1번째 출력 주기가 끝났으나, 상기 N번째 입력 주기가 끝나지 않은 경우 상기 N-1번째 출력 주기를 갖는 출력 수직 동기 신호의 출력이 반복되게 한다.
- [0023] 상기 마이크로컨트롤러 유닛은, 상기 N-1번째 출력 주기를 갖는 출력 동기 신호가 출력되는 동안, 상기 N번째 입력 주기가 종료되고, N+1번째 입력 주기도 종료된 경우 상기 N번째 입력 주기를 무시한다.
- [0024] 상기 마이크로컨트롤러 유닛은 상기 동기 신호의 N번째 입력 주기와 상기 N번째 출력 주기는 적어도 한 주기의 시간차를 갖게 한다.
- [0025] 본 발명의 실시예에 따른 액정 표시 장치의 백라이트 드라이버의 구동 방법은 상기 입출력 동기 신호의 동기화 방법을 이용하여, 입력 수직 동기 신호와 출력 수직 동기 신호를 동기화하는 단계와; 상기 설정된 출력 주기를 기준으로 내부 클럭을 생성하는 단계와; 상기 내부 클럭을 이용하여 원하는 듀티비를 갖는 펄스폭변조 신호를 생성하여 백라이트 유닛을 구동하는 단계를 포함한다.
- [0026] 본 발명의 실시예에 따른 액정 표시 장치의 백라이트 드라이버는 상기 입출력 동기 신호의 동기화 회로를 이용하여 입출력 수직 동기 신호를 동기화하고; 상기 동기화 회로에서 설정된 출력 주기를 기준으로 내부 클럭을 생성하는 클럭 생성부와; 상기 내부 클럭을 이용하여 원하는 듀티비를 갖는 펄스폭변조 신호를 생성하여 백라이트 유닛을 구동하는 펄스폭변조 신호 생성부를 구비한다.

발명의 효과

- [0027] 본 발명에 따른 입출력 동기 신호의 동기화 방법 및 회로와, 그를 이용한 액정 표시 장치의 백라이트 드라이버 및 그 구동 방법은 동기 신호의 입력 주기의 가변에 따라 검출된 입력 주기를 조정하여 출력 주기로 이용함으로써 입력 주기가 급변하더라도 입출력 동기 신호를 수 프레임 이내에 동기화시킬 수 있음과 아울러 출력 동기 신호를 생성하기 이전에 미리 출력 주기를 예측할 수 있으므로 입출력 동기 신호를 동기화하는 과정에서 도 각 프레임마다 안정적으로 출력 주기를 설정할 수 있다.
- [0028] 이에 따라, 본 발명에 따른 액정 표시 장치의 백라이트 드라이버 및 그 구동 방법은 안정적인 출력 주기를 기준으로 정해진 내부 클럭을 생성하고 원하는 듀티비를 갖는 PWM 신호를 안정적으로 생성하여 백라이트 유닛을 구동함으로써 플리커를 방지할 수 있다.

도면의 간단한 설명

- [0029] 도 1은 본 발명의 실시예에 따른 액정 표시 장치를 개략적으로 나타낸 블록도이다.
- 도 2는 도 1에 나타낸 백라이트 드라이버의 내부 구성을 나타낸 블록도이다.
- 도 3은 본 발명의 실시예에 따른 백라이트 드라이버의 입출력 수직 동기 신호의 동기화 방법을 단계적으로 나타낸 흐름도이다.
- 도 4는 도 3에 나타낸 입출력 수직 동기 신호의 동기화 방법에 따른 동기화 과정을 나타낸 구동 파형도이다.

도 5는 도 3에 나타난 입출력 수직 동기 신호의 동기화 방법에 따른 다른 동기화 과정을 나타낸 구동 파형도이다.

도 6은 도 3에 나타난 입출력 수직 동기 신호의 동기화 방법에 따른 또 다른 동기화 과정을 나타낸 구동 파형도이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 도 1은 본 발명의 실시예에 따른 액정 표시 장치를 개략적으로 나타낸 블록도이다.
- [0031] 도 1에 도시된 액정 표시 장치는 액정 패널(28) 및 백라이트 유닛(50)과, 액정 패널(28)을 구동하는 데이터 드라이버(24) 및 게이트 드라이버(26)를 포함하는 패널 드라이버(22)와, 백라이트 유닛(50)을 구동하는 백라이트 드라이버(30)와, 패널 구동부(22) 및 백라이트 드라이버(30)의 구동을 제어하는 타이밍 컨트롤러(20)를 구비한다.
- [0032] 타이밍 컨트롤러(20)는 화질 향상이나 소비 전력 감소를 위한 다양한 데이터 처리 방법을 이용하여 외부로부터 입력된 데이터를 보정하여 패널 구동부(22)인 데이터 드라이버(24)로 출력한다. 예를 들면, 타이밍 컨트롤러(20)는 LED를 이용하는 백라이트 유닛(50)을 로컬 디밍 방법으로 구동하는 경우 입력 데이터를 분석하여 백라이트 유닛(50)의 휘도를 블록별로 제어하기 위한 로컬 디밍값을 결정함과 아울러 로컬 디밍으로 감소된 휘도만큼 데이터를 보정하여 출력한다. 타이밍 컨트롤러(20)는 액정의 응답 속도를 향상시키기 위하여 인접 프레임간의 데이터 차에 따라 록업 테이블로부터 선택한 오버슈트(Overshoot) 값 또는 언더슈트(Undershoot) 값을 적용하여 입력 데이터를 오버드라이빙(Overdriving) 데이터로 보정하여 출력하기도 한다. 또한, 타이밍 컨트롤러(20)는 외부로부터 입력된 다수의 동기 신호, 즉 수직 동기 신호, 수평 동기 신호, 데이터 이네이블 신호, 도트 클럭을 이용하여 데이터 드라이버(24)의 구동 타이밍을 제어하는 데이터 제어 신호와, 게이트 드라이버(26)의 구동 타이밍을 제어하는 게이트 제어 신호를 생성한다. 타이밍 컨트롤러(20)는 생성된 데이터 제어 신호 및 게이트 제어 신호를 데이터 드라이버(24) 및 게이트 드라이버(26)로 각각 출력한다. 데이터 제어 신호는 데이터 신호의 래치를 제어하는 소스 스타트 펄스 및 소스 샘플링 클럭과, 데이터 신호의 극성을 제어하는 극성 제어 신호와, 데이터 신호의 출력 기간을 제어하는 소스 출력 이네이블 신호 등을 포함한다. 게이트 제어 신호는 게이트 신호의 스캐닝을 제어하는 게이트 스타트 펄스 및 게이트 쉬프트 클럭과, 게이트 신호의 출력 기간을 제어하는 게이트 출력 이네이블 신호 등을 포함한다.
- [0033] 패널 구동부(22)는 액정 패널(28)의 데이터 라인(DL)을 구동하는 데이터 드라이버(24)와, 액정 패널(28)의 게이트 라인(GL)을 구동하는 게이트 드라이버(26)를 포함한다.
- [0034] 데이터 드라이버(24)는 타이밍 컨트롤러(20)로부터의 데이터 제어 신호에 응답하여 타이밍 컨트롤러(20)로부터의 영상 데이터를 액정 패널(28)의 다수의 데이터 라인(DL)에 공급한다. 데이터 드라이버(24)는 타이밍 컨트롤러(20)로부터 입력되는 디지털 데이터를 감마 전압을 이용하여 정극성/부극성 아날로그 데이터 신호로 변환하여 각 게이트 라인(GL)이 구동될 때마다 데이터 신호를 데이터 라인(DL)으로 공급한다. 데이터 드라이버(24)는 적어도 하나의 데이터 IC로 구성되어 TCP, COF, FPC 등과 같은 회로 필름에 실장되어 액정 패널(28)에 TAB(Tape Automatic Bonding) 방식으로 부착되거나, COG(Chip On Glass) 방식으로 액정 패널(28) 상에 실장될 수 있다.
- [0035] 게이트 드라이버(26)는 타이밍 컨트롤러(20)로부터의 게이트 제어 신호에 응답하여 액정 패널(28)의 박막 트랜지스터 어레이에 형성된 다수의 게이트 라인(GL)을 순차 구동한다. 게이트 드라이버(26)는 각 게이트 라인(GL)의 해당 스캔 기간마다 게이트 온 전압의 스캔 펄스를 공급하고, 다른 게이트 라인(GL)이 구동되는 나머지 기간에는 게이트 오프 전압을 공급한다. 게이트 드라이버(26)는 적어도 하나의 게이트 IC로 구성되어 TCP(Tape Carrier Package), COF(Chip On Film), FPC(Flexible Print Circuit) 등과 같은 회로 필름에 실장되어 액정 패널(28)에 TAB(Tape Automatic Bonding) 방식으로 부착되거나, COG(Chip On Glass) 방식으로 액정 패널(28) 상에 실장될 수 있다. 또한, 게이트 드라이버(26)는 GIP(Gate In Panel) 방식으로 표시 패널(10)에 내에 내장되어 화소 어레이와 함께 박막 트랜지스터 기판 상에 형성될 수 있다.
- [0036] 액정 패널(28)은 컬러 필터 어레이가 형성된 컬러 필터 기판과, 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 기판과, 컬러 필터 기판 및 박막 트랜지스터 기판 사이의 액정층과, 컬러 필터 기판 및 박막 트랜지스터 기판의 외측면에 각각 부착된 편광판을 구비한다. 액정 패널(28)은 다수의 화소들이 배열된 화소 매트릭스를 통해 영상을 표시한다. 각 화소는 데이터 신호에 따른 액정 배열의 가변으로 광투과율을 조절하는 적, 녹, 청 서브화소의 조합으로 원하는 색을 구현한다. 각 서브화소는 게이트 라인(GL) 및 데이터 라인(DL)과 접속

된 박막 트랜지스터(TFT), 박막 트랜지스터(TFT)와 병렬 접속된 액정 커패시터(Clc) 및 스토리지 커패시터(Cst)를 구비한다. 액정 커패시터(Clc)는 박막 트랜지스터(TFT)를 통해 화소 전극에 공급된 데이터 신호와, 공통 전극에 공급된 공통 전압(Vcom)과의 차전압을 충전하고 충전된 전압에 따라 액정을 구동하여 광투과율을 조절한다. 스토리지 커패시터(Cst)는 액정 커패시터(Clc)에 충전된 전압을 안정적으로 유지시킨다. 액정층은 TN(Twisted Nematic) 모드 또는 VA(Vertical Alignment) 모드와 같이 수직 전계에 의해 구동되거나, IPS(In-Plane Switching) 모드 또는 FFS(Fringe Field Switching) 모드와 같이 수평 전계에 의해 구동된다.

[0037] 백라이트 유닛(50)은 직하형 또는 에지형 LED 백라이트를 이용하고, 백라이트 드라이버(30)에 의해 다수의 블록으로 분할 구동되어서 액정 패널(28)에 광을 조사한다. 직하형 LED 백라이트는 LED 어레이가 액정 패널(28)과 대면하면서 표시 영역 전체에 배열된다. 에지형 LED 백라이트는 액정 패널(28)과 대면하는 도광판의 적어도 2개의 에지와 마주하도록 LED 어레이가 배열되고, LED 어레이로부터 조사된 광은 도광판을 통해 면광원으로 변환되어서 액정 패널(28)에 조사된다.

[0038] 백라이트 드라이버(30)는 외부 시스템 또는 타이밍 컨트롤러(20)로부터의 디밍값에 따라 LED 백라이트 유닛(50)을 LED 블록별로 구동하여 블록별로 휘도를 제어한다. 백라이트 유닛(50)이 다수의 포트 영역로 분할 구동되면 다수의 포트 영역을 독립적으로 구동하기 위한 다수의 백라이트 드라이버(30)를 구비할 수 있다. 백라이트 드라이버(30)는 디밍값에 대응하는 듀티비를 갖는 PWM 신호를 블록별로 생성하고, 생성된 PWM 신호에 대응하는 LED 구동 신호를 LED 블록별로 공급함으로써 백라이트 유닛(50)을 구동한다. 이때, 백라이트 드라이버(30)는 LED 백라이트 유닛(50)을 액정 패널(28)과 동기화시키기 위하여 외부 시스템 또는 타이밍 컨트롤러(20)로부터 입력되는 프레임 구분 신호인 수직 동기 신호를 이용하여 PWM 신호를 생성한다.

[0039] 특히, 백라이트 드라이버(30)는 입력 수직 동기 신호의 주파수 가변에 적응적으로 대응하기 위하여, 각 프레임마다(각 주기마다) 입력 수직 동기 신호의 입력 주기를 카운트하여 검출하고, 검출된 입력 주기를 이용하여 출력 주기를 설정하며, 그 출력 주기를 갖는 수직 동기 신호를 생성하여 출력한다. 백라이트 드라이버(30)는 수직 동기 신호의 출력 주기를 기준으로 PWM 신호의 듀티 생성에 필요한 내부 클럭을 생성한다. 백라이트 드라이버(30)는 생성된 내부 클럭을 카운트하여 미리 설정되거나 외부의 휘도 조절에 따라 조정된 듀티비를 갖는 PWM 신호를 생성하여 백라이트 유닛(50)을 구동한다. PWM 신호의 주기는 수직 동기 신호의 출력 주기와 동일하다.

[0040] 구체적으로, 백라이트 드라이버(30)는 입출력 수직 동기 신호를 동기화하기 위하여 각 프레임마다(각 주기마다) 입력 수직 동기 신호의 입력 주기를 검출하여 출력 수직 동기 신호의 이전 출력 주기와 비교한다. 수직 동기 신호의 입력 주기가 이전 출력 주기와 동일하면 입력 주기(즉, 이전 출력 주기)와 동일한 출력 주기를 갖는 수직 동기 신호를 생성하여 출력한다. 반면에, 백라이트 드라이버(30)는 수직 동기 신호의 입력 주기가 이전 출력 주기와 동일하지 않으면 입력 주기의 종료 시점과 이전 출력 주기의 종료 시점(이전 출력 주기가 종료될 시점)과의 차이를 검출하여 그 차이만큼 입력 주기를 조정한다. 그리고, 백라이트 드라이버(30)는 조정된 입력 주기를 출력 주기로 설정하고, 설정된 출력 주기를 갖는 수직 동기 신호를 생성하여 출력한다. 이에 대한 상세한 설명은 후술하기로 한다.

[0041] 이에 따라, 백라이트 드라이버(30)는 수직 동기 신호의 입력 주기의 가변에 따라 검출된 입력 주기를 조정하여 출력 주기로 이용함으로써 입력 주기가 급변하더라도 입출력 수직 동기 신호를 수 프레임 이내에 동기화시킬 수 있음과 아울러 출력 수직 동기 신호를 생성하기 이전에 미리 출력 주기를 예측할 수 있으므로 입출력 수직 동기 신호를 동기화하는 과정에서도 각 프레임마다 안정된 출력 주기를 이용하여 정해진 내부 클럭을 생성할 수 있다. 이 결과, 백라이트 드라이버(30)는 입력 수직 동기 신호의 주파수 가변으로 인한 내부 클럭의 누락을 방지하고 원하는 듀티비를 갖는 PWM 신호를 안정적으로 생성할 수 있다.

[0042] 한편, 백라이트 드라이버(30)는 수직 동기 신호의 입력 주기와 이전 출력 주기를 비교하고, 그 비교 결과에 따라 입력 주기를 조정하고, 조정된 입력 주기를 출력 주기로 이용하기 위한 연산 시간을 확보하기 위하여, 출력 수직 동기 신호가 입력 수직 동기 신호와 적어도 1프레임(1 주기) 정도의 지연 시간을 갖도록 출력 수직 동기 신호를 생성하여 출력한다.

[0043] 또한, 백라이트 드라이버(30)는 입출력 수직 동기 신호를 동기화시키기 이전에, 즉 입력 수직 동기 신호의 입력 주기와 출력 수직 동기 신호의 이전 주기를 비교하기 이전에, 검출된 입력 주기를 미리 설정된 하한치(MIN) 및 상한치(MAX)를 갖는 기준 범위와 비교하는 단계를 추가로 수행하고, 그 비교 결과에 따라 입출력 수직 동기 신호를 동기화시키는 단계를 선택적으로 수행하기도 한다.

[0044] 예를 들면, 백라이트 드라이버(30)는 검출된 수직 동기 신호의 입력 주기가 기준 범위에 포함되는 경우 입력

수직 동기 신호의 입력 주기와 출력 수직 동기 신호의 이전 주기를 비교하여 그 비교 결과에 따라 입출력 수직 동기 신호를 동기화시키는 과정을 진행한다. 반면에, 백라이트 드라이버(30)는 검출된 수직 동기 신호의 입력 주기가 기준 범위를 벗어나는 경우 입출력 수직 동기 신호의 동기화 과정없이 이전 출력 주기를 유지하는 출력 수직 동기 신호를 생성하여 출력한다. 수직 동기 신호의 주기 기준 범위는 설계자에 의해 미리 설정되어 백라이트 드라이버(30)의 내부 레지스터에 저장된다.

[0045] 이에 따라, 백라이트 드라이버(30)는 외부 노이즈 등으로 인하여 입력 수직 동기 신호가 기준 범위를 벗어난 불안정한 경우에도 안정된 출력 수직 동기 신호를 생성하여 출력할 수 있다.

[0046] 도 2는 도 1에 나타난 백라이트 드라이버의 내부 구성을 나타낸 블록도이다.

[0047] 도 2에 나타난 백라이트 드라이버(30)는 수직 동기 신호(VSYNC) 입력부(32), 마이크로컨트롤러 유닛(Microcontroller Unit; 이하 MCU)(34), 수직 동기 신호(VSYNC) 출력부(36), 내부 클럭(PCLK) 생성부(38), PWM 생성부(40), 레지스터(42)를 구비한다.

[0048] VSYNC 입력부(32)는 외부 시스템 또는 타이밍 컨트롤러(20)로부터 입력되는 입력 수직 동기 신호(VSYNC_IN)의 입력 주기를 검출하여 MCU(34)로 출력한다.

[0049] MCU(34)는 VSYNC 입력부(32)로부터 검출된 입력 주기를 레지스터(42)에 저장하고, 그 입력 주기가 레지스터(42)에 저장되어 있는 주기 기준 범위(MIN~MAX) 안에 있는지를 판단한다. 입력 주기가 기준 범위(MIN~MAX)를 벗어나면, MCU(34)는 레지스터(42)에 저장되어 있는 출력 수직 동기 신호의 이전 출력 주기를 유지한다. 입력 주기가 기준 범위(MIN~MAX) 안에 있으면, MCU(34)는 입력 주기가 이전 출력 주기와 동일할지를 판단한다. MCU(34)는 수직 동기 신호의 입력 주기가 이전 출력 주기와 동일하면 입력 주기를 출력 주기로 설정하여 레지스터(42)에 저장한다. 반면에, MCU(34)는 수직 동기 신호의 입력 주기가 이전 출력 주기와 동일하지 않으면 입력 주기의 종료 시점과 이전 출력 주기의 종료 시점(이전 출력 주기가 종료될 시점)과의 차이를 검출하고, 검출한 차이와 입력 주기를 연산(가산 또는 감산)한 값을 출력 주기로 설정하여 레지스터(42)에 저장한다.

[0050] VSYNC 출력부(36)는 레지스터(42)에 저장된 출력 주기를 갖는 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다. 출력 수직 동기 신호(VSYNC_OUT)는 다수의 백라이트 드라이버가 캐스케이드 방식으로 접속된 경우 다 음단의 백라이트 드라이버로 출력된다.

[0051] PCLK 생성부(38)는 레지스터(42)에 저장된 출력 주기를 기준으로 내부 클럭(PCLK)을 생성하여 출력한다.

[0052] PWM 생성부(40)는 PCLK 생성부(40)로부터 공급된 내부 클럭(PCLK)을 이용하여 외부 시스템 또는 타이밍 컨트롤러(20)로부터 입력되는 디밍값에 따른 듀티비를 갖는 PWM 신호를 생성하여 백라이트 유닛(50)으로 출력한다.

[0053] 도 3은 본 발명의 실시예에 따른 백라이트 드라이버의 입출력 수직 동기 신호의 동기화 방법을 단계적으로 나타낸 흐름도이다.

[0054] 단계 2(S2)에서 백라이트 드라이버(30)는 외부로부터 입력되는 수직 동기 신호(VSYNC_IN)로부터 현재의 N번째(N은 양의 정수) 주기를 검출한다. 수직 동기 신호(VSYNC_IN)의 입력 주기는 백라이트 드라이버(30)의 내부에서 생성된 시스템 클럭(SCLK)으로 입력 수직 동기 신호(VSYNC_IN)의 카운트함으로써 검출한다. 백라이트 드라이버(30)는 검출된 N번째 입력 주기를 내부 레지스터에 저장한다. 백라이트 드라이버(30)는 각 주기마다 입력 주기를 검출하여 내부 레지스터의 입력 주기를 업데이트한다.

[0055] 단계 4(S4)에서 백라이트 드라이버(30)는 상기 단계 2(S2)에서 검출된 수직 동기 신호(VSYNC_IN)의 N번째 입력 주기를 미리 설정된 주기 기준 범위(MIN~MAX)와 비교하여 N번째 입력 주기가 주기 기준 범위(MIN~MAX) 안에 있는지를 판단한다. 입력 수직 동기 신호(VSYNC_IN)에 대한 주기 기준 범위(MIN~MAX)는 노이즈 등을 방지하기 위하여 설계자에 의해 미리 설정되어 백라이트 드라이버(30)의 내부 레지스터에 저장되어 있다.

[0056] 상기 단계 4(S4)에서 입력 수직 동기 신호(VSYNC_IN)의 N번째 입력 주기가 주기 기준 범위(MIN~MAX)를 벗어나면(NO), 백라이트 드라이버(30)는 다음 단계 6(S6)으로 진행한다. 단계 6(S6)에서 백라이트 드라이버(30)는 내부 레지스터에 저장되어 있는 이전 N-1번째 출력 주기와 동일한 N번째 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다. 다시 말하여, 백라이트 드라이버(30)는 N번째 입력 수직 동기 신호(VSYNC_IN)의 입력 주기가 기준 범위(MIN~MAX)의 하한치(MIN) 보다 작거나, 상한치(MAX)보다 큰 경우로 판단되면, 이전의 N-1번째 출력 주기를 N번째 출력 주기로 설정하여 N번째 출력 수직 동기 신호(VSYNC_OUT)를 안정적으로 생성하여 출력한다. 이에 따라, 백라이트 드라이버(30)는 외부 노이즈 등으로 인하여 입력 수직 동기 신호(VSYNC_IN)가 불

안정한 경우에도 안정된 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력할 수 있다. 백라이트 드라이버(30)는 생성된 출력 수직 동기 신호(VSYNC_OUT)의 N번째 출력 주기를 내부 레지스터에 저장하여 다음 주기에서 이전 주기값으로 이용한다.

[0057] 반면에, 상기 단계 4(S4)에서 입력 수직 동기 신호(VSYNC_IN)의 N번째 입력 주기가 주기 기준 범위(MIN-MAX) 안에 있으면(YES), 백라이트 드라이버(30)는 다음 단계 8(S8)로 진행한다. 단계 8(S8)에서 백라이트 드라이버(30)는 레지스터에 저장되어 있는 입력 수직 동기 신호(VSYNC_IN)의 N번째 입력 주기와 출력 수직 동기 신호(VSYNC_OUT)의 이전 N-1번째 출력 주기를 비교하여 N번째 입력 주기와 N-1번째 출력 주기가 동일한지를 판단한다.

[0058] 상기 단계 8(S8)에서 입력 수직 동기 신호(VSYNC_IN)의 N번째 입력 주기가 출력 수직 동기 신호(VSYNC_OUT)의 이전 N-1번째 출력 주기와 동일하면(YES), 백라이트 드라이버(30)는 다음 단계 10(S10)으로 진행한다. 단계 10(S10)에서 백라이트 드라이버(30)는 N번째 입력 주기를 N번째 출력 주기로 설정하여 내부 레지스터에 저장하고, 저장된 출력 주기를 갖는 N번째 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다.

[0059] 반면에, 상기 단계 8(S8)에서 입력 수직 동기 신호(VSYNC_IN)의 N번째 입력 주기가 출력 수직 동기 신호(VSYNC_OUT)의 이전 N-1번째 출력 주기와 동일하지 않으면(NO), 백라이트 드라이버(30)는 다음 단계 12(S12)로 진행한다. 단계 12(S12)에서 백라이트 드라이버(30)는 입력 수직 동기 신호(VSYNC_IN)의 N번째 입력 주기가 계산되기(끝나기) 이전에, 출력 수직 동기 신호(VSYNC_OUT)의 N-1번째 출력 주기가 끝났는지를 판단한다. 다시 말하여, 백라이트 드라이버(30)는 입력 수직 동기 신호(VSYNC_IN)의 N번째 입력 주기가 N-1번째 출력 주기보다 큰지를, 즉 입력 수직 동기 신호(VSYNC_IN)의 주파수가 증가하였는지를 판단한다.

[0060] 상기 단계 12(S12)에서 입력 수직 동기 신호(VSYNC_IN)의 N번째 입력 주기가 계산되기(끝나기) 이전에, 출력 수직 동기 신호(VSYNC_OUT)의 이전 N-1번째 출력 주기가 끝난 경우(YES), 즉 N번째 입력 주기가 N-1번째 출력 주기보다 커진 경우(입력 수직 동기 신호(VSYNC_IN)의 주파수가 증가한 경우), 백라이트 드라이버(30)는 단계 14(S14)로 진행한다. 단계 14(S14)에서 백라이트 드라이버(30)는 출력 수직 동기 신호(VSYNC_OUT)의 N-1번째 출력 주기가 종료될 시점과 입력 수직 동기 신호(VSYNC_IN)의 N번째 입력 주기의 종료 시점과의 차이를 검출한다. 여기서, 출력 수직 동기 신호(VSYNC_OUT)의 N-1번째 출력 주기가 종료될 시점은 레지스터에 저장된 N-1번째 출력 주기값으로부터 예측할 수 있다.

[0061] 그 다음 단계 16(S16)에서 백라이트 드라이버(30)는 상기 단계 14(S14)에서 검출된, 출력 수직 동기 신호(VSYNC_OUT)의 N-1번째 출력 주기가 종료될 시점과 입력 수직 동기 신호(VSYNC_IN)의 N번째 입력 주기의 종료 시점과의 차이를 N번째 입력 주기와 가산하여 N번째 출력 주기로 설정한다. 그리고, 백라이트 드라이버(30)는 단계 10(S10)으로 진행하여 상기 단계 16(S16)에서 설정된 N번째 출력 주기를 갖는 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다.

[0062] 한편, 상기 단계 12(S12)에서 입력 수직 동기 신호(VSYNC_IN)의 N번째 입력 주기가 계산되기(끝나기) 이전에, 출력 수직 동기 신호(VSYNC_OUT)의 이전 N-1번째 출력 주기가 끝나지 않은 경우(NO), 즉 N번째 입력 주기가 N-1번째 출력 주기보다 작아진 경우(입력 수직 동기 신호(VSYNC_IN)의 주파수가 감소한 경우), 백라이트 드라이버(30)는 단계 18(S18)로 진행한다. 단계 18(S18)에서 백라이트 드라이버(30)는 출력 수직 동기 신호(VSYNC_OUT)의 N-1번째 출력 주기가 종료된 시점과 입력 수직 동기 신호(VSYNC_IN)의 N번째 입력 주기의 종료 시점과의 차이를 검출한다.

[0063] 그 다음 단계 20(S20)에서 백라이트 드라이버(30)는 상기 단계 18(S18)에서 검출된, 출력 수직 동기 신호(VSYNC_OUT)의 N-1번째 출력 주기가 종료된 시점과 입력 수직 동기 신호(VSYNC_IN)의 N번째 입력 주기의 종료 시점과의 차이를 N번째 입력 주기와 감산하여 N번째 출력 주기로 설정한다. 그리고, 백라이트 드라이버(30)는 단계 10(S10)으로 진행하여 상기 단계 20(S20)에서 설정된 N번째 출력 주기를 갖는 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다.

[0064] 도 4 내지 도 6은 도 3에 나타난 단계 8(S8) 내지 단계 20(S20)까지의 입출력 수직 동기 신호의 동기화 방법에 따른 동기화 과정을, 입력 수직 동기 신호의 주파수 가변에 따라 다양하게 나타낸 구동 파형도이다.

[0065] 도 4 내지 도 6을 참조하면, 도 3에 나타난 단계 8(S8) 내지 단계 20(S20)을 진행하기 위한 연산 시간을 확보하기 위하여, 백라이트 드라이버(30)가 N번째 입력 수직 동기 신호(VSYNC_IN)와 적어도 1프레임(1 주기) 정도의 지연 시간을 갖도록 N번째 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력함을 알 수 있다.

[0066] 도 4를 참조하면, 입력 수직 동기 신호(VSYNC_IN)의 주파수가 한 주기 동안만 증가한 경우, 즉 입력 주기가

한 주기 동안만 증가한 경우 입출력 동기 신호(VSYNC_IN, VSYNC_OUT)를 동기화시키는 과정을 나타낸다.

- [0067] 도 4에 있어서, 입력 수직 동기 신호(VSYNC_IN)의 제2 입력 주기(T2_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 이전 제1 출력 주기(T1_OUT)와 동일하므로(S8: YES), 제2 입력 주기(T2_IN)와 동일한 제2 출력 주기(T2_OUT)를 갖는 출력 수직 동기 신호(VSYNC_OUT)가 출력된다(S10).
- [0068] 입력 수직 동기 신호(VSYNC_IN)의 주기 감소로(주파수 증가로) 제3 입력 주기(T3_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 이전 제2 출력 주기(T2_OUT)와 동일하지 않으면서(S8: NO), 제3 입력 주기(T3_IN)가 계산되기(끝나기) 이전에 제2 출력 주기(T2_OUT)가 끝나지 않은 경우(S12: NO), 백라이트 드라이버(30)는 제2 출력 주기(T2_OUT)가 종료될 시점과 제3 입력 주기(T3_IN)의 종료 시점과의 차이(A)를 검출한다(S18). 그리고, 백라이트 드라이버(30)는 검출한 차이(A)를 제3 입력 주기(T3_IN)와 감산하여 제3 출력 주기(T3'_OUT)를 설정하고(S20), 설정된 제3 출력 주기(T3'_OUT)를 갖는 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다(S10).
- [0069] 한편, 출력 수직 동기 신호(VSYNC_OUT)의 제3 출력 주기(T3'_OUT)가 종료되었으나, 입력 수직 동기 신호(VSYNC_IN)의 제4 입력 주기(T4_IN)가 계산되기 이전이므로, 백라이트 드라이버(30)는 출력 수직 동기 신호(VSYNC_OUT)의 제3 출력 주기(T3'_OUT)를 반복하여 출력한다.
- [0070] 입력 수직 동기 신호(VSYNC_IN)의 제4 입력 주기(T4_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 이전 제3 출력 주기(T3'_OUT)와 동일하지 않으면서(S8: NO), 제4 입력 주기(T4_IN)가 계산되기(끝나기) 이전에 제3 출력 주기(T3'_OUT)가 끝난 경우(S12: YES), 백라이트 드라이버(30)는 제3 출력 주기(T3'_OUT)의 종료 시점과 제4 입력 주기(T4_IN)의 종료 시점과의 차이(B)를 검출한다(S14). 그리고, 백라이트 드라이버(30)는 검출한 차이(B)를 제4 입력 주기(T4_IN)와 가산하여 제4 출력 주기(T4'_OUT)를 설정하고(S16), 설정된 제4 출력 주기(T4'_OUT)를 갖는 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다(S10).
- [0071] 입력 수직 동기 신호(VSYNC_IN)의 제5 입력 주기(T5_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 이전 제4 출력 주기(T4'_OUT)와 동일하지 않으면서(S8: NO), 제5 입력 주기(T5_IN)가 계산되기(끝나기) 이전에 제4 출력 주기(T4'_OUT)가 끝나지 않은 경우(S12: NO), 백라이트 드라이버(30)는 제4 출력 주기(T4'_OUT)가 종료될 시점과 제5 입력 주기(T5_IN)의 종료 시점과의 차이(C)를 검출한다(S18). 그리고, 백라이트 드라이버(30)는 검출한 차이(C)를 제5 입력 주기(T5_IN)와 감산하여 제5 출력 주기(T5'_OUT)를 설정하고(S20), 설정된 제5 출력 주기(T5'_OUT)를 갖는 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다(S10).
- [0072] 입력 수직 동기 신호(VSYNC_IN)의 제6 입력 주기(T6_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 이전 제5 출력 주기(T5'_OUT)와 동일하지 않으면서(S8: NO), 제5 입력 주기(T6_IN)가 계산되기(끝나기) 이전에 제5 출력 주기(T5'_OUT)가 끝나지 않은 경우(S12: NO), 백라이트 드라이버(30)는 제5 출력 주기(T5'_OUT)의 종료 시점과 제6 입력 주기(T6_IN)의 종료 시점과의 차이(0)를 검출하고(S18), 그 차이(0)를 제6 입력 주기(T6_IN)와 가산하여 제6 출력 주기(T6_OUT)를 설정한다(S16). 이때, 제5 출력 주기(T5'_OUT)의 종료 시점과 제6 입력 주기(T6_IN)의 종료 시점과의 차이가 없으므로, 백라이트 드라이버(30)는 제6 입력 주기(T6_IN)와 동일한 제6 출력 주기(T6_OUT)를 설정하고(S16), 설정된 제6 출력 주기(T6_OUT)를 갖는 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다(S10).
- [0073] 그 다음, 입력 수직 동기 신호(VSYNC_IN)의 제7 입력 주기(T7_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 제6 출력 주기(T6_OUT)와 동일하여(S8: YES), 백라이트 드라이버(30)는 제7 입력 주기(T7_IN)와 동일한 제7 출력 주기(T7_OUT: 미도시)의 출력 수직 동기 신호(VSYNC_OUT)를 출력한다.
- [0074] 도 5를 참조하면, 입력 수직 동기 신호(VSYNC_IN)의 주파수가 두 주기 동안 증가한 후 감소한 경우, 즉 입력 주기가 두 주기 동안만 감소한 후 증가한 경우 입출력 동기 신호(VSYNC_IN, VSYNC_OUT)를 동기화시키는 과정을 나타낸다.
- [0075] 도 5에 있어서, 입력 수직 동기 신호(VSYNC_IN)의 제2 입력 주기(T2_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 이전 제1 출력 주기(T1_OUT)와 동일하므로(S8: YES), 제2 입력 주기(T2_IN)와 동일한 제2 출력 주기(T2_OUT)를 갖는 출력 수직 동기 신호(VSYNC_OUT)가 출력된다(S10).
- [0076] 입력 수직 동기 신호(VSYNC_IN)의 주기 감소로(주파수 증가로) 제3 입력 주기(T3_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 이전 제2 출력 주기(T2_OUT)와 동일하지 않으면서(S8: NO), 제3 입력 주기(T3_IN)가 계산되기(끝나기) 이전에 제2 출력 주기(T2_OUT)가 끝나지 않은 경우(S12: NO), 백라이트 드라이버(30)는 제2 출력 주기(T2_OUT)가 종료될 시점과 제3 입력 주기(T3_IN)의 종료 시점과의 차이(A)를 검출한다(S18). 그리고, 백라이트 드라이버(30)는 검출한 차이(A)를 제3 입력 주기(T3_IN)와 감산하여 제3 출력 주기(T3'_OUT)를 설정하고

(S20), 설정된 제3 출력 주기(T3'_OUT)를 갖는 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다(S10).

[0077] 입력 수직 동기 신호(VSYNC_IN)의 제4 입력 주기(T4_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 이전 제3 출력 주기(T3'_OUT)와 동일하지 않으면서(S8: NO), 제4 입력 주기(T4_IN)가 계산되기(끝나기) 이전에 제3 출력 주기(T3'_OUT)가 끝나지 않은 경우(S12: NO), 백라이트 드라이버(30)는 제3 출력 주기(T3'_OUT)의 종료 시점과 제4 입력 주기(T4_IN)의 종료 시점과의 차이(0)를 검출하고(S18), 그 차이(0)를 제4 입력 주기(T4_IN)와 가산하여 제4 출력 주기(T4_OUT)를 설정한다(S16). 이때, 제3 출력 주기(T3'_OUT)의 종료 시점과 제4 입력 주기(T4_IN)의 종료 시점과의 차이가 없으므로, 백라이트 드라이버(30)는 제4 입력 주기(T4_IN)와 동일한 제4 출력 주기(T4_OUT)를 설정하고(S16), 설정된 제4 출력 주기(T4_OUT)를 갖는 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다(S10).

[0078] 한편, 출력 수직 동기 신호(VSYNC_OUT)의 제4 출력 주기(T4_OUT)가 종료되었으나, 입력 수직 동기 신호(VSYNC_IN)의 제5 입력 주기(T5_IN)가 계산되기 이전이므로, 백라이트 드라이버(30)는 출력 수직 동기 신호(VSYNC_OUT)의 제4 출력 주기(T5_OUT)를 반복하여 출력한다.

[0079] 입력 수직 동기 신호(VSYNC_IN)의 제5 입력 주기(T5_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 이전 제4 출력 주기(T4_OUT)와 동일하지 않으면서(S8: NO), 제5 입력 주기(T4_IN)가 계산되기(끝나기) 이전에 제4 출력 주기(T4_OUT)가 끝나지 않은 경우(S12: NO), 백라이트 드라이버(30)는 제4 출력 주기(T4_OUT)의 종료 시점과 제5 입력 주기(T5_IN)의 종료 시점과의 차이(B)를 검출한다(S18). 그리고, 백라이트 드라이버(30)는 검출한 차이(B)를 제5 입력 주기(T4_IN)와 감산하여 제5 출력 주기(T5'_OUT)를 설정하고(S20), 설정된 제5 출력 주기(T5'_OUT)를 갖는 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다(S10).

[0080] 입력 수직 동기 신호(VSYNC_IN)의 제6 입력 주기(T6_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 이전 제5 출력 주기(T5'_OUT)와 동일하지 않으면서(S8: NO), 제5 입력 주기(T6_IN)가 계산되기(끝나기) 이전에 제5 출력 주기(T5'_OUT)가 끝나지 않은 경우(S12: NO), 백라이트 드라이버(30)는 제5 출력 주기(T5'_OUT)의 종료 시점과 제6 입력 주기(T6_IN)의 종료 시점과의 차이(0)를 검출하고(S18), 그 차이(0)를 제6 입력 주기(T6_IN)와 가산하여 제6 출력 주기(T6_OUT)를 설정한다(S16). 이때, 제5 출력 주기(T5'_OUT)의 종료 시점과 제6 입력 주기(T6_IN)의 종료 시점과의 차이가 없으므로, 백라이트 드라이버(30)는 제6 입력 주기(T6_IN)와 동일한 제6 출력 주기(T6_OUT)를 설정하고(S16), 설정된 제6 출력 주기(T6_OUT)를 갖는 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다(S10).

[0081] 그 다음, 입력 수직 동기 신호(VSYNC_IN)의 제7 입력 주기(T7_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 제6 출력 주기(T6_OUT)와 동일하여(S8: YES), 백라이트 드라이버(30)는 제7 입력 주기(T7_IN)와 동일한 제7 출력 주기(T7_OUT: 미도시)의 출력 수직 동기 신호(VSYNC_OUT)를 출력한다.

[0082] 도 6을 참조하면, 입력 수직 동기 신호(VSYNC_IN)의 주파수가 감소하는 경우, 즉 입력 주기가 증가한 경우 입력 출력 동기 신호(VSYNC_IN, VSYNC_OUT)를 동기화시키는 과정을 나타낸다.

[0083] 도 6에 있어서, 입력 수직 동기 신호(VSYNC_IN)의 제2 입력 주기(T2_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 이전 제1 출력 주기(T1_OUT)와 동일하므로(S8: YES), 제2 입력 주기(T2_IN)와 동일한 제2 출력 주기(T2_OUT)를 갖는 출력 수직 동기 신호(VSYNC_OUT)가 출력된다(S10).

[0084] 출력 수직 동기 신호(VSYNC_OUT)의 제2 출력 주기(T2_OUT)가 종료되었으나, 입력 수직 동기 신호(VSYNC_IN)의 제3 입력 주기(T3_IN)가 계산되기 이전이므로, 백라이트 드라이버(30)는 출력 수직 동기 신호(VSYNC_OUT)의 제2 출력 주기(T2_OUT)를 반복하여 출력한다.

[0085] 입력 수직 동기 신호(VSYNC_IN)의 주기 증가로(주파수 감소로) 제3 입력 주기(T3_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 이전 제2 출력 주기(T2_OUT)와 동일하지 않으면서(S8: NO), 제3 입력 주기(T3_IN)가 계산되기(끝나기) 이전에 제2 출력 주기(T2_OUT)가 끝난 경우(S12: YES), 백라이트 드라이버(30)는 제2 출력 주기(T2_OUT)의 종료 시점과 제3 입력 주기(T3_IN)의 종료 시점과의 차이(A)를 검출한다(S14). 그리고, 백라이트 드라이버(30)는 검출한 차이(A)를 제3 입력 주기(T3_IN)와 가산하여 제3 출력 주기(T3'_OUT)를 설정하고(S16), 설정된 제3 출력 주기(T3'_OUT)를 갖는 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다(S10).

[0086] 한편, 제3 출력 주기(T3'_OUT)의 출력 수직 동기 신호(VSYNC_OUT)가 출력되는 동안 입력 수직 동기 신호(VSYNC_IN)의 제4 입력 주기(T4_IN)가 종료된 후 제5 입력 주기(T5_IN)도 계산이 완료된 경우 제4 입력 주기(T4_IN)와 그 제4 입력 주기(T4_IN)와 제3 출력 주기(T3'_OUT)와의 차이값은 무시된다.

[0087] 입력 수직 동기 신호(VSYNC_IN)의 제5 입력 주기(T5_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 이전 제3 출력

주기(T3'_OUT)와 동일하지 않으면서(S8: NO), 제5 입력 주기(T5_IN)가 계산되기(끝나기) 이전에 제3 출력 주기(T3'_OUT)가 끝나지 않은 경우(S12: NO), 백라이트 드라이버(30)는 제3 출력 주기(T3'_OUT)가 종료될 시점과 제5 입력 주기(T5_IN)의 종료 시점과의 차이(C)를 검출한다(S18). 그리고, 백라이트 드라이버(30)는 검출한 차이(B)를 제5 입력 주기(T5_IN)와 가산하여 제5 출력 주기(T5'_OUT)를 설정하고(S20), 설정된 제5 출력 주기(T5'_OUT)를 갖는 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다(S10).

[0088] 입력 수직 동기 신호(VSYNC_IN)의 제6 입력 주기(T6_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 이전 제5 출력 주기(T5'_OUT)와 동일하지 않으면서(S8: NO), 제5 입력 주기(T6_IN)가 계산되기(끝나기) 이전에 제5 출력 주기(T5'_OUT)가 끝나지 않은 경우(S12: NO), 백라이트 드라이버(30)는 제5 출력 주기(T5'_OUT)의 종료 시점과 제6 입력 주기(T6_IN)의 종료 시점과의 차이(0)를 검출하고(S18), 그 차이(0)를 제6 입력 주기(T6_IN)와 가산하여 제6 출력 주기(T6_OUT)를 설정한다(S16). 이때, 제5 출력 주기(T5'_OUT)의 종료 시점과 제6 입력 주기(T6_IN)의 종료 시점과의 차이가 없으므로, 백라이트 드라이버(30)는 제6 입력 주기(T6_IN)와 동일한 제6 출력 주기(T6_OUT)를 설정하고(S16), 설정된 제6 출력 주기(T6_OUT)를 갖는 출력 수직 동기 신호(VSYNC_OUT)를 생성하여 출력한다(S10).

[0089] 그 다음, 입력 수직 동기 신호(VSYNC_IN)의 제7 입력 주기(T7_IN)가 출력 수직 동기 신호(VSYNC_OUT)의 제6 출력 주기(T6_OUT)와 동일하여(S8: YES), 백라이트 드라이버(30)는 제7 입력 주기(T7_IN)와 동일한 제7 출력 주기(T7_OUT: 미도시)의 출력 수직 동기 신호(VSYNC_OUT)를 출력한다.

[0090] 이에 따라, 도 4 내지 도 6에서는 입력 수직 동기 신호(VSYNC_IN)의 주파수 가변후 수 프레임(주기) 이내에 입출력 수직 동기 신호(VSYNC_IN, VSYNC_OUT)가 동기화될 수 있음과 아울러, 그 동기화 과정에서도 각 출력 주기를 미리설정하여 그 출력 주기를 기준으로 정해진 내부 클럭(PCLK)을 안정적으로 생성하여 출력할 수 있음을 알 수 있다.

[0091] 한편, 본 발명의 실시예에서는 백라이트 드라이버가 입출력 수직 동기 신호를 동기화하는 방법만을 예를 들어 설명하였으나, 전술한 입출력 수직 동기 신호의 동기화 방법은 백라이트 드라이버 뿐만 아니라 수직 동기 신호를 이용하여 다른 디바이스에도 적용될 수 있으며, 수직 동기 신호 뿐만 아니라 다른 동기 신호의 입출력을 동기화시키는 방법에도 적용할 수 있다.

[0092] 이와 같이, 본 발명에 따른 입출력 동기 신호의 동기화 방법 및 회로와, 그를 이용한 액정 표시 장치의 백라이트 드라이버 및 그 구동 방법은 동기 신호의 입력 주기의 가변에 따라 검출된 입력 주기를 조정하여 출력 주기로 이용함으로써 입력 주기가 급변하더라도 입출력 동기 신호를 수 프레임 이내에 동기화시킬 수 있음과 아울러 출력 동기 신호를 생성하기 이전에 미리 출력 주기를 예측할 수 있으므로 입출력 동기 신호를 동기화하는 과정에서도 각 프레임마다 안정적으로 출력 주기를 설정할 수 있다. 이에 따라, 안정적인 출력 주기를 기준으로 정해진 내부 클럭을 생성할 수 있으므로 원하는 듀티비를 갖는 PWM 신호를 안정적으로 생성할 수 있다.

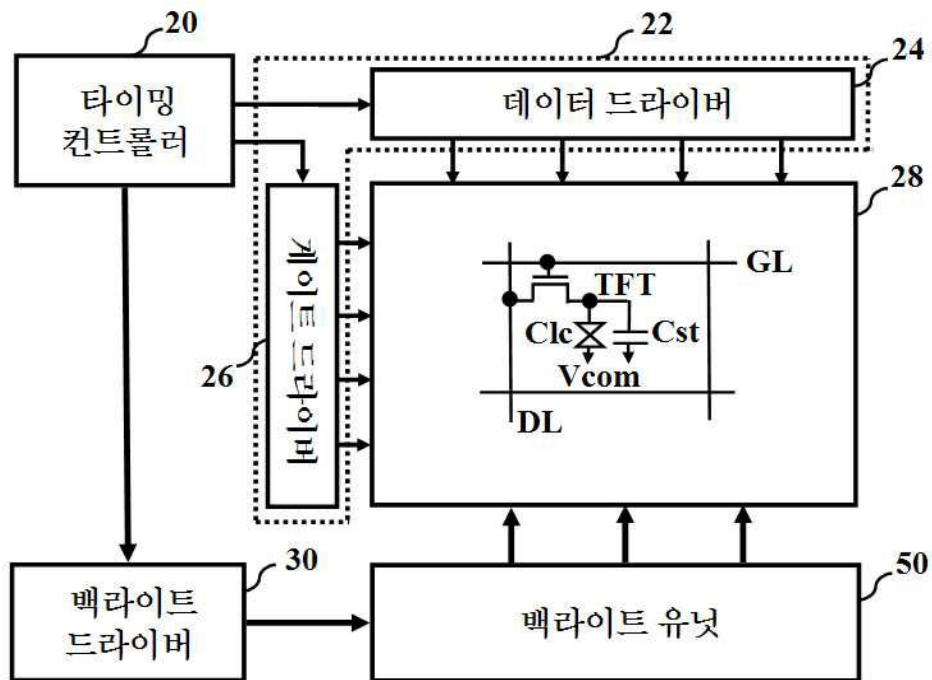
[0093] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

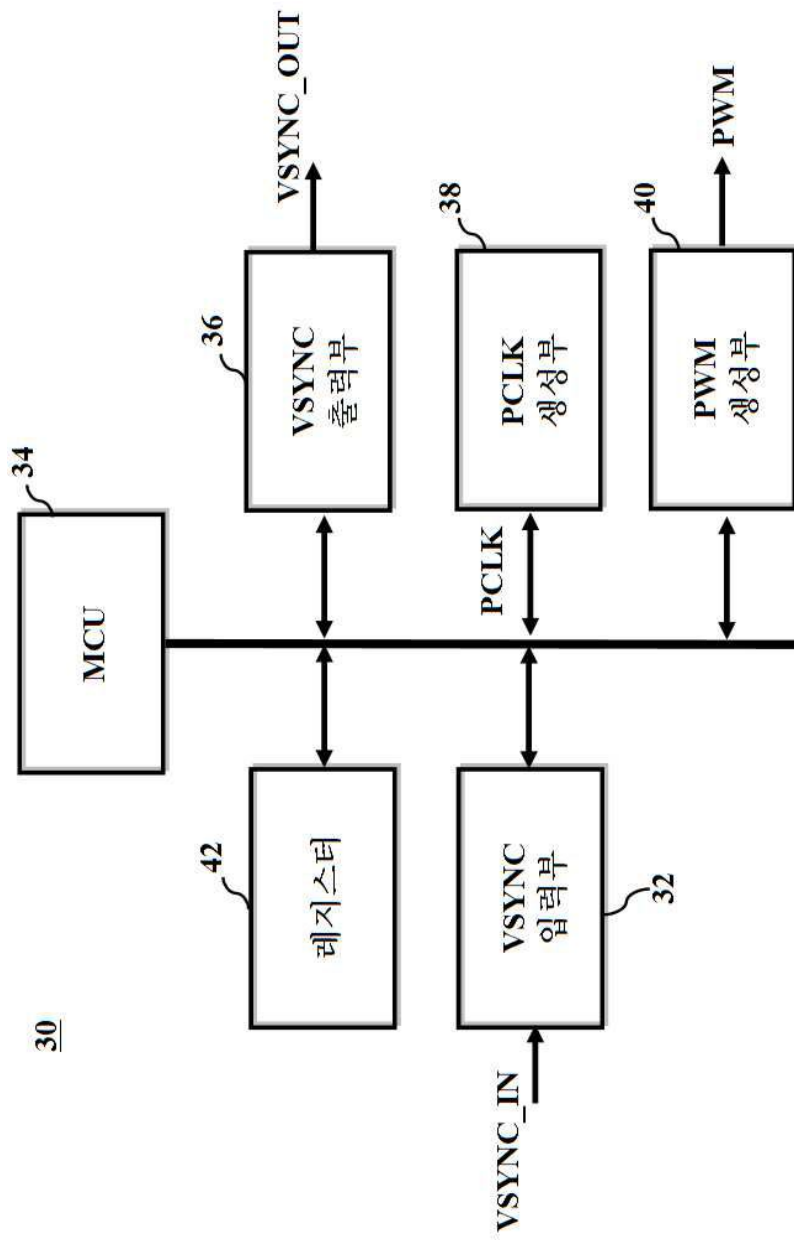
[0094]	20: 타이밍 컨트롤러	22: 패널 구동부
	24: 데이터 드라이버	26: 게이트 드라이버
	28: 액정 패널	30: 백라이트 드라이버
	32: VSYNC 입력부	34: MCU
	36: VSYNC 출력부	38: PCLK 생성부
	40: PWM 생성부	42: 레지스터

도면

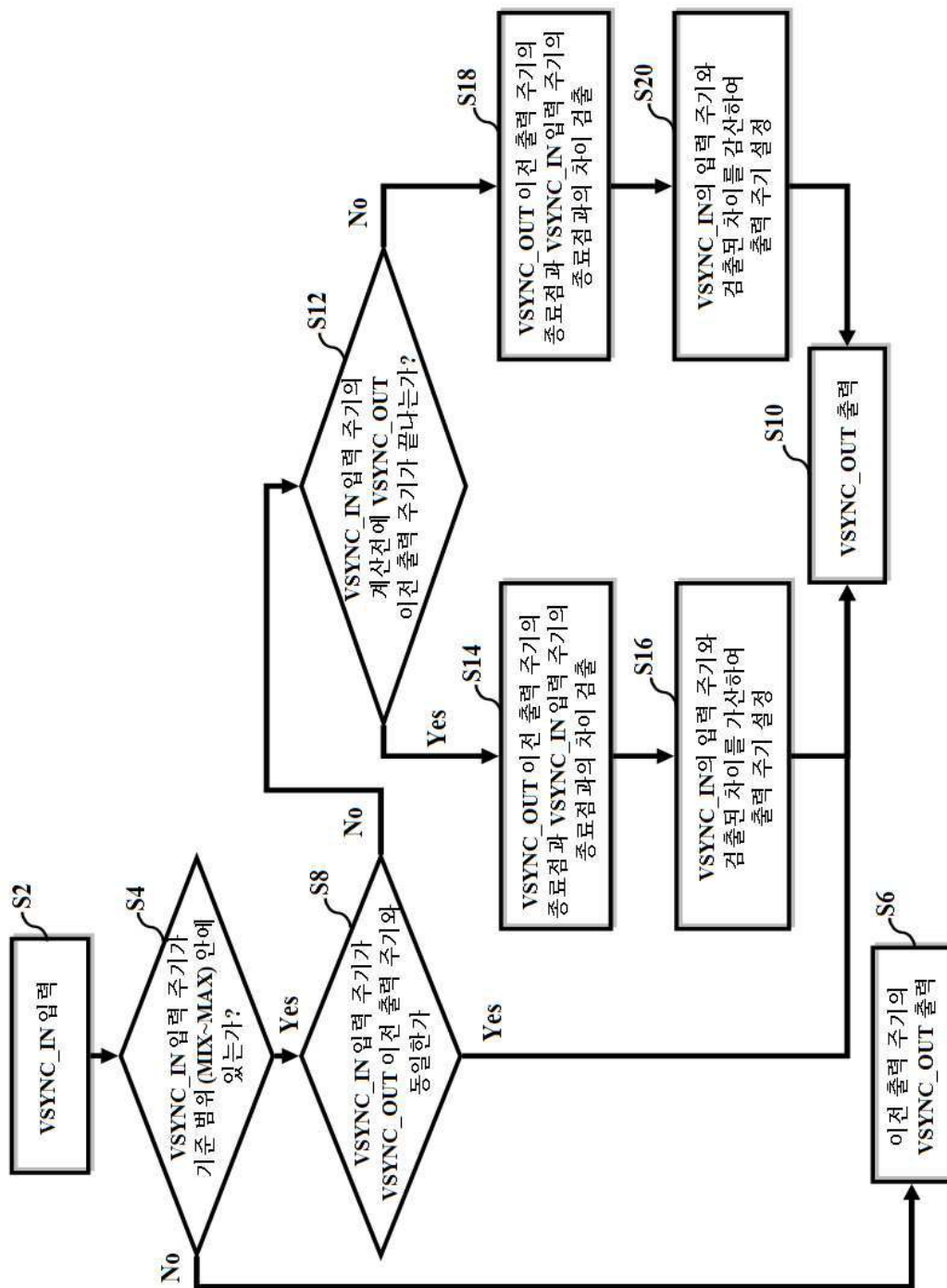
도면1



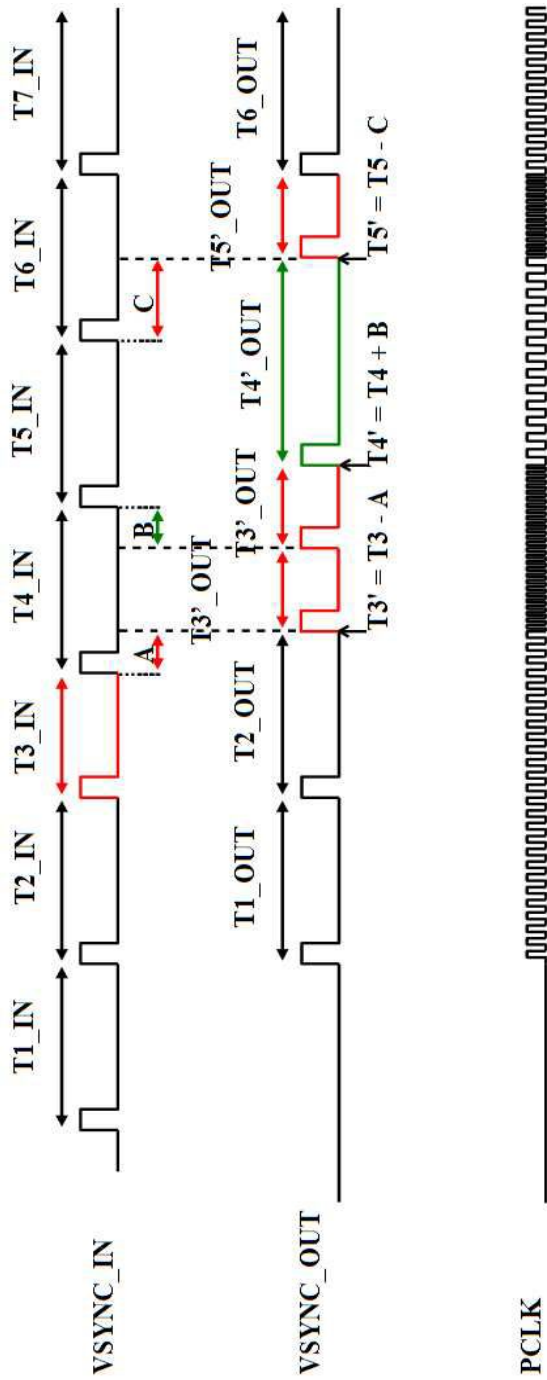
도면2



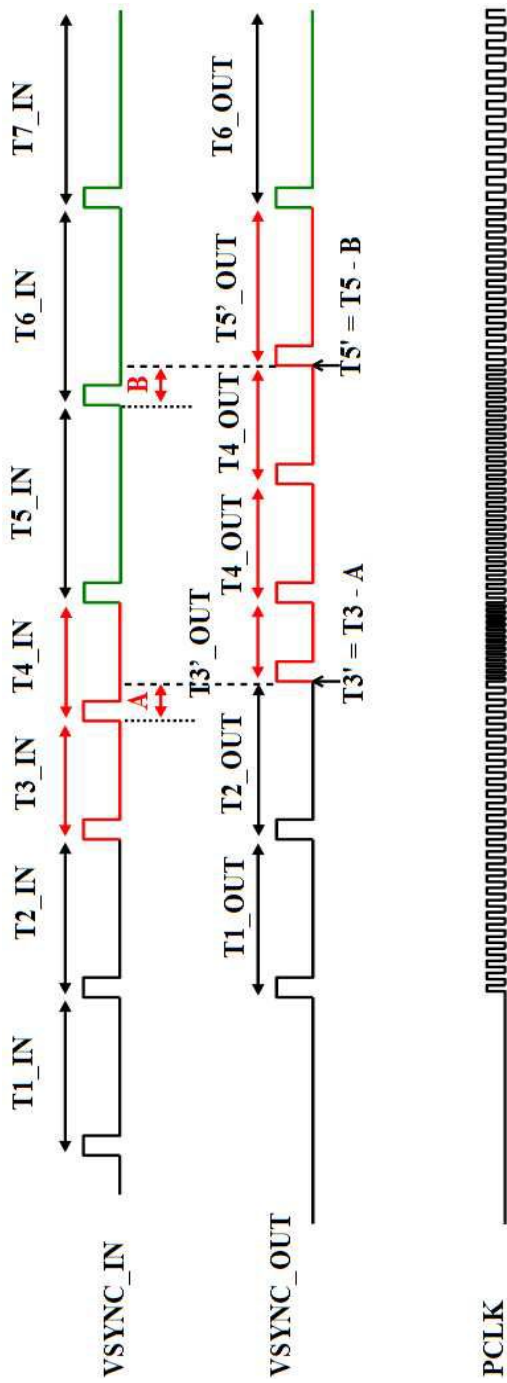
도면3



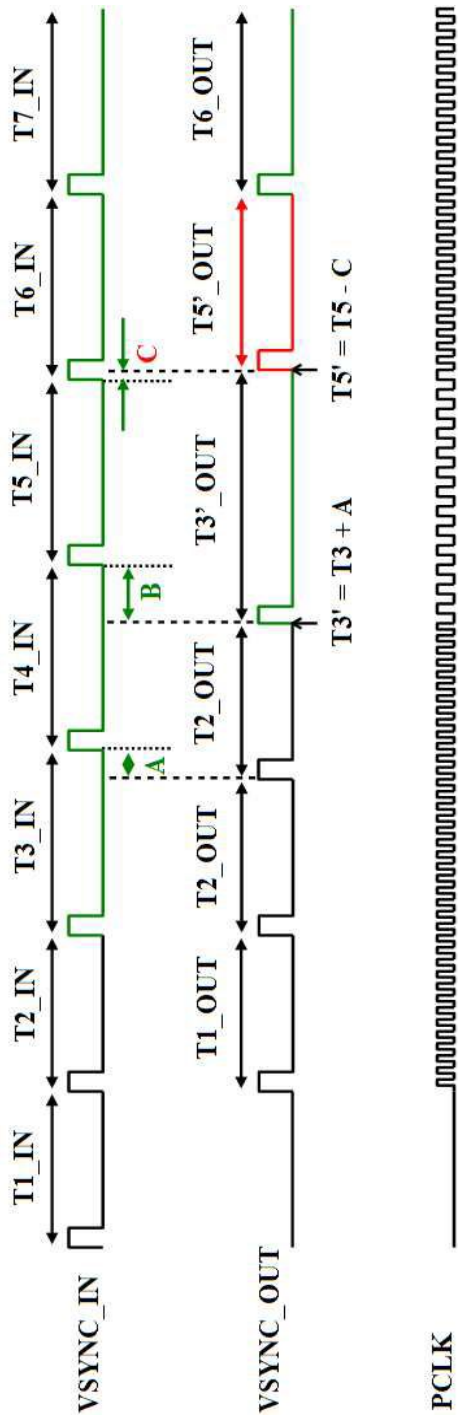
도면4



도면5



도면6



专利名称(译)	用于输入/输出同步信号的同步方法和电路，使用该同步信号的液晶显示器的背光驱动器及其驱动方法		
公开(公告)号	KR1020120078762A	公开(公告)日	2012-07-11
申请号	KR1020100140615	申请日	2010-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JOUNG WOO 이정우 YANG JUN HYEOK 양준혁		
发明人	이정우 양준혁		
IPC分类号	G09G3/36		
CPC分类号	G09G2320/064 G09G2310/08 G09G3/3406		
代理人(译)	Gimyongin Bakyoungbok		
其他公开文献	KR101308479B1		
外部链接	Espacenet		

摘要(译)

本发明涉及一种用于同步与根据输入同步信号的频率可变的，并且一个电路和液晶显示器背光驱动器和使用该方法的装置的驱动方法中，本发明的输入和输出的快速同步输入和输出的同步信号的输入和输出的同步信号同步方法包括：检测输入同步信号的第N（N是正整数）输入周期；确定检测到的第N个输入周期是否等于输出同步信号的前N-1个输出周期；与第N输入周期不相同的是N-1个输出期间在所述步骤中检测到，检测N-1在端部和时间的第N输入周期的第二输出周期结束之间的差的步骤；计算在第N个输入周期的步骤中检测到的差值，并将计算值设定为第N个输出周期；并且生成并输出具有在该步骤中设置的第N输出时段的输出同步信号。

