



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0025837
(43) 공개일자 2010년03월10일

(51) Int. Cl.

G02F 1/136 (2006.01) H01L 29/786 (2006.01)

(21) 출원번호 10-2008-0084555

(22) 출원일자 2008년08월28일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

이제훈

서울 양천구 목4동 724-12번지 대일빌라 401호

김도현

서울특별시 영등포구 당산동5가 7-2 유원2차 아파트 204-1002

(74) 대리인

특허법인가산

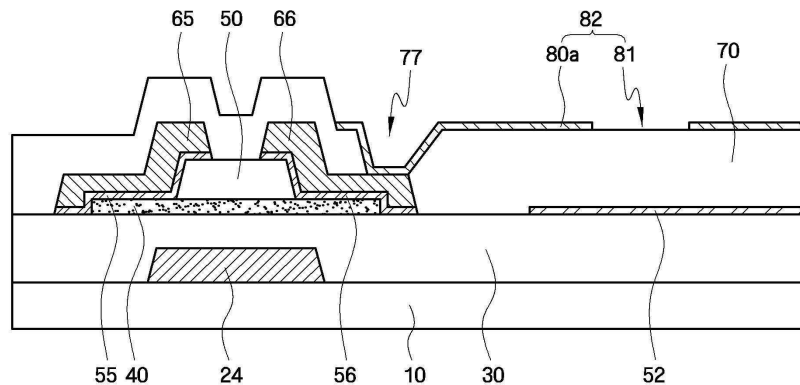
전체 청구항 수 : 총 25 항

(54) 액정 표시 장치 및 그 제조 방법

(57) 요약

고투과율 및 고속 구동을 구현할 수 있는 액정 표시 장치 및 그 제조 방법이 제공된다. 액정 표시 장치는, 절연 기판과, 절연 기판 상에 형성된 게이트 전극과, 게이트 전극 상에 형성된 산화물 반도체층과, 산화물 반도체층의 채널 영역 상에 형성된 식각 저지막과, 절연 기판 상에 형성된 공통 전극과, 식각 저지막 상부에 서로 이격되어 배치되고 산화물 반도체층 상부까지 연장된 소스 전극 및 드레인 전극과, 식각 저지막, 공통 전극, 소스 전극 및 드레인 전극 상에 형성된 보호막과, 보호막 상에 형성되어 드레인 전극과 연결된 화소 전극을 포함한다.

대표도 - 도2



특허청구의 범위

청구항 1

절연 기판;

상기 절연 기판 상에 형성된 게이트 전극;

상기 게이트 전극 상에 형성된 산화물 반도체층;

상기 산화물 반도체층의 채널 영역 상에 형성된 식각 저지막;

상기 절연 기판 상에 형성된 공통 전극;

상기 식각 저지막 상부에 서로 이격되어 배치되고 상기 산화물 반도체층 상부까지 연장된 소스 전극 및 드레인 전극;

상기 식각 저지막, 상기 공통 전극, 상기 소스 전극 및 상기 드레인 전극 상에 형성된 보호막;

상기 보호막 상에 형성되어 상기 드레인 전극과 연결된 화소 전극을 포함하는 액정 표시 장치.

청구항 2

제1 항에 있어서,

상기 산화물 반도체층은 Zn, In, Ga, Sn 및 이들의 조합에서 선택된 물질의 산화물로 이루어진 액정 표시 장치.

청구항 3

제1 항에 있어서,

상기 소스 전극은 소스 하부막 및 소스 상부막으로 이루어지고,

상기 드레인 전극은 드레인 하부막 및 드레인 상부막으로 이루어진 액정 표시 장치.

청구항 4

제3 항에 있어서,

상기 소스 하부막 및 상기 소스 상부막은 동일한 패턴 형상을 가지고,

상기 드레인 하부막 및 상기 드레인 상부막은 동일한 패턴 형상을 가지는 액정 표시 장치.

청구항 5

제3 항에 있어서,

상기 소스 하부막 및 상기 드레인 하부막은 상기 공통 전극과 동일한 층에 동일한 물질로 이루어진 액정 표시 장치.

청구항 6

제5 항에 있어서,

상기 소스 하부막, 상기 드레인 하부막, 및 상기 공통 전극은 인듐(In), 아연(Zn), 또는 주석(Sn)을 포함하는 산화물로 이루어진 액정 표시 장치.

청구항 7

제3 항에 있어서,

상기 소스 상부막 및 상기 드레인 상부막은 알루미늄(Al), 구리(Cu), 은(Ag), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 니켈(Ni), 코발트(Co) 또는 이들의 합금으로 이루어진 액정 표시 장치.

청구항 8

제1 항에 있어서,

상기 식각 저지막은 산화물, 질화물, 또는 산질화물로 이루어진 액정 표시 장치.

청구항 9

제1 항에 있어서,

상기 절연 기관 상에 상기 게이트 전극과 나란히 배열된 공통 전극선을 더 포함하고,

상기 공통 전극선은 상기 공통 전극과 연결된 액정 표시 장치.

청구항 10

제1 항에 있어서,

이웃하는 화소들에 형성된 공통 전극을 서로 연결하는 공통 전극 연결부를 더 포함하고,

상기 공통 전극 연결부는 상기 공통 전극과 동일한 층에 동일한 물질로 이루어진 액정 표시 장치.

청구항 11

제1 항에 있어서,

상기 보호막 상에 상기 게이트 전극과 중첩하는 추가 게이트 전극을 더 포함하는 액정 표시 장치.

청구항 12

제11 항에 있어서,

상기 추가 게이트 전극은 상기 보호막에 형성된 콘택홀을 통하여 상기 게이트 전극과 연결된 액정 표시 장치.

청구항 13

제1 항에 있어서,

상기 화소 전극은 절개부에 의해 이격되어 있는 복수의 메인 전계 생성부와, 상기 메인 전계 생성부 사이를 연결하는 연결부를 포함하는 액정 표시 장치.

청구항 14

절연 기관;

상기 절연 기관 상에 형성된 게이트 전극;

상기 게이트 전극 상에 형성된 산화물 반도체층;

상기 절연 기관 상에 형성된 공통 전극;

상기 산화물 반도체층 상부에 서로 이격되어 배치된 소스 전극 및 드레인 전극;

상기 산화물 반도체층, 상기 공통 전극, 상기 소스 전극 및 상기 드레인 전극 상에 형성된 보호막; 및

상기 보호막 상에 형성되어 상기 드레인 전극과 연결된 화소 전극을 포함하는 액정 표시 장치.

청구항 15

제14 항에 있어서,

상기 공통 전극은 인듐 함유 산화물로 이루어지고,

상기 산화물 반도체층은 인듐 미함유 산화물로 이루어진 액정 표시 장치.

청구항 16

제15 항에 있어서,

상기 산화물 반도체층은 주석 함유 산화물로 이루어진 액정 표시 장치.

청구항 17

제16 항에 있어서,

상기 공통 전극은 ITO 또는 IZO로 이루어고,

상기 산화물 반도체는 ZnSnO, GaSnO, 또는 GaZnSnO로 이루어진 액정 표시 장치.

청구항 18

제14 항에 있어서,

상기 소스 전극은 소스 하부막 및 소스 상부막으로 이루어지고,

상기 드레인 전극은 드레인 하부막 및 드레인 상부막으로 이루어진 액정 표시 장치.

청구항 19

제18 항에 있어서,

상기 소스 하부막 및 상기 소스 상부막은 동일한 패턴 형상을 가지고,

상기 드레인 하부막 및 상기 드레인 상부막은 동일한 패턴 형상을 가지는 액정 표시 장치.

청구항 20

제18 항에 있어서,

상기 소스 하부막 및 상기 드레인 하부막은 상기 공통 전극과 동일한 층에 동일한 물질로 이루어진 액정 표시 장치.

청구항 21

제14 항에 있어서,

상기 화소 전극은 절개부에 의해 이격되어 있는 복수의 메인 전계 생성부와, 상기 메인 전계 생성부 사이를 연결하는 연결부를 포함하는 액정 표시 장치.

청구항 22

절연 기판 상에 게이트 전극을 형성하는 단계;

상기 게이트 전극 상에 산화물 반도체층을 형성하는 단계;

상기 산화물 반도체층의 채널 영역 상에 식각 저지막을 형성하는 단계;

상기 결과물 상에 하부 배선층 및 상부 배선층을 형성하는 단계;

상기 하부 배선층 및 상기 상부 배선층을 식각하여 상기 하부 배선층으로 이루어진 공통 전극과, 상기 하부 배선층 및 상기 상부 배선층으로 이루어진 소스 전극 및 드레인 전극을 형성하는 단계;

상기 식각 저지막, 상기 공통 전극, 상기 소스 전극 및 상기 드레인 전극 상에 보호막을 형성하는 단계; 및

상기 보호막 상에 상기 드레인 전극과 연결된 화소 전극을 형성하는 단계를 포함하되,

상기 소스 전극 및 상기 드레인 전극은 상기 식각 저지막 상부에 서로 이격되어 배치되고 상기 산화물 반도체층 상부까지 연장되어 있는 액정 표시 장치의 제조 방법.

청구항 23

제22 항에 있어서, 상기 공통 전극, 상기 소스 전극 및 상기 드레인 전극을 형성하는 단계는,

두께가 다른 두 영역을 구비하고 상기 식각 저지막 및 상기 드레인 전극 상부를 노출시키는 감광막을 상기 상부 배선층 상에 형성하는 단계;

상기 감광막을 식각 마스크로 상기 상부 배선층 및 상기 하부 배선층을 식각하는 단계;

상기 공통 전극 상부의 상기 감광막을 제거하는 단계; 및

상기 공통 전극 상부의 상기 상부 배선층을 제거하는 단계를 포함하는 액정 표시 장치의 제조 방법.

청구항 24

제22 항에 있어서, 상기 화소 전극을 형성하는 동안,

상기 보호막 상에 상기 게이트 전극과 중첩하는 추가 게이트 전극을 형성하는 단계를 더 포함하는 액정 표시 장치의 제조 방법.

청구항 25

제22 항에 있어서,

상기 화소 전극은 절개부에 의해 이격되어 있는 복수의 메인 전계 생성부와, 상기 메인 전계 생성부 사이를 연결하는 연결부를 포함하는 액정 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정 표시 장치 및 그 제조 방법에 관한 것으로서, 보다 상세하게는 하나의 기판에 공통 전극 및 화소 전극이 형성되어 있는 액정 표시 장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 액정 표시 장치(Liquid Crystal Display)는 현재 가장 널리 사용되고 있는 평판 표시 장치(Flat Panel Display) 중 하나로서, 전극이 형성되어 있는 두 장의 기판과 그 사이에 삽입되어 있는 액정층으로 이루어져, 전극에 전압을 인가하여 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 양을 조절하는 표시 장치이다.

[0003] 액정 표시 장치는 박형화가 용이하고, 전력 소모가 상대적으로 작으며, 인체에 유해한 전자파 등이 거의 발생하지 않는 장점을 지니고 있지만, 전면 시인성에 비해 측면 시인성이 떨어지는 단점이 있어 이를 극복하기 위한 다양한 방식의 액정 배열 및 구동 방법이 개발되고 있다. 이러한 광시야각을 구현하기 위한 방법으로서, 수직 배향 모드의 액정 표시 장치에 도메인 분할을 위한 절개부를 적용한 PVA(Patterned Vertically Aligned) 모드, 횡전계 방식을 도입한 IPS(in-plane switching) 모드 등이 제시되고 있다.

[0004] 그러나 PVA 모드는 텍스처나 잔상이 발생하는 경우가 많고, 완벽한 광시야각을 구현하기에는 여전히 한계가 있다. 또한 IPS는 공통 전극이 개구율을 저하시켜 휘도가 상대적으로 낮기 때문에 고휘도의 백라이트를 채용하여야 하는 부담이 있다.

발명의 내용

해결 하고자하는 과제

[0005] 이러한 광시야각 및 고휘도를 동시에 구현하는 방식으로 IPS 모드와 같은 횡전계 방식을 도입한 PLS(Plane to Line Switching) 모드가 주목받고 있다. 다만, 120 Hz 이상 고속으로 구동하는 대면적 고해상도 액정 표시 장치의 경우, 채널 영역에서 고 이동도(high mobility) 특성을 가지는 박막 트랜지스터의 개발이 요구되고 있다.

[0006] 본 발명이 해결하고자 하는 과제는, 고투과율 및 고속 구동을 구현할 수 있는 액정 표시 장치를 제공하고자 하는 것이다.

[0007] 본 발명이 해결하고자 하는 다른 과제는, 이러한 액정 표시 장치의 제조 방법을 제공하고자 하는 것이다.

[0008] 본 발명의 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재

로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제 해결수단

- [0009] 상기 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는, 절연 기판과, 상기 절연 기판 상에 형성된 게이트 전극과, 상기 게이트 전극 상에 형성된 산화물 반도체층과, 상기 산화물 반도체층의 채널 영역 상에 형성된 식각 저지막과, 상기 절연 기판 상에 형성된 공통 전극과, 상기 식각 저지막 상부에 서로 이격되어 배치되고 상기 산화물 반도체층 상부까지 연장된 소스 전극 및 드레인 전극과, 상기 식각 저지막, 상기 공통 전극, 상기 소스 전극 및 상기 드레인 전극 상에 형성된 보호막과, 상기 보호막 상에 형성되어 상기 드레인 전극과 연결된 화소 전극을 포함한다.
- [0010] 상기 과제를 달성하기 위한 본 발명의 다른 실시예에 따른 액정 표시 장치는, 절연 기판과, 상기 절연 기판 상에 형성된 게이트 전극과, 상기 게이트 전극 상에 형성된 산화물 반도체층과, 상기 절연 기판 상에 형성된 공통 전극과, 상기 산화물 반도체층 상부에 서로 이격되어 배치된 소스 전극 및 드레인 전극과, 상기 산화물 반도체층, 상기 공통 전극, 상기 소스 전극 및 상기 드레인 전극 상에 형성된 보호막과, 상기 보호막 상에 형성되어 상기 드레인 전극과 연결된 화소 전극을 포함한다.
- [0011] 상기 다른 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치의 제조 방법은, 절연 기판 상에 게이트 전극을 형성하는 단계와, 상기 게이트 전극 상에 산화물 반도체층을 형성하는 단계와, 상기 산화물 반도체층의 채널 영역 상에 식각 저지막을 형성하는 단계와, 상기 결과물 상에 하부 배선층 및 상부 배선층을 형성하는 단계와, 상기 하부 배선층 및 상기 상부 배선층을 식각하여 상기 하부 배선층으로 이루어진 공통 전극과, 상기 하부 배선층 및 상기 상부 배선층으로 이루어진 소스 전극 및 드레인 전극을 형성하는 단계와, 상기 식각 저지막, 상기 공통 전극, 상기 소스 전극 및 상기 드레인 전극 상에 보호막을 형성하는 단계와, 상기 보호막 상에 상기 드레인 전극과 연결된 화소 전극을 형성하는 단계를 포함한다. 여기서, 상기 소스 전극 및 상기 드레인 전극은 상기 식각 저지막 상부에 서로 이격되어 배치되고 상기 산화물 반도체층 상부까지 연장될 수 있다.
- [0012] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 실시를 위한 구체적인 내용

- [0013] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 도면에서 층 및 영역들의 크기 및 상대적인 크기는 설명의 명료성을 위해 과장된 것일 수 있다.
- [0014] 소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로 위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않은 것을 나타낸다. "및/또는"은 언급된 아이템들의 각각 및 하나 이상의 모든 조합을 포함한다.
- [0015] 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작 시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0016] 본 명세서에서 기술하는 실시예들은 본 발명의 이상적인 개략도인 평면도 및 단면도를 참고하여 설명될 것이다. 따라서, 제조 기술 및/또는 허용 오차 등에 의해 예시도의 형태가 변형될 수 있다. 따라서, 본 발명의 실시예들은 도시된 특정 형태로 제한되는 것이 아니라 제조 공정에 따라 생성되는 형태의 변화도 포함하는 것이다. 따라서, 도면에서 예시된 영역들은 개략적인 속성을 가지며, 도면에서 예시된 영역들의 모양은 소자의 영역의 특정 형태를 예시하기 위한 것이고, 발명의 범주를 제한하기 위한 것은 아니다.
- [0017] 먼저 본 발명의 실시예들에 따른 액정 표시 장치에 대해 설명한다. 본 발명의 실시예들에 따른 액정 표시 장치는 박막 트랜지스터 어레이를 포함하는 하부 표시판과, 하부 표시판에 대향하며 소정 거리 이격되어 있는 상부

표시판과, 하부 표시판 및 상부 표시판 사이에 개재된 액정층을 포함한다.

- [0018] 도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치의 하부 표시판의 배치도이다. 도 2는 도 1의 하부 표시판을 II-II'선으로 자른 단면도이다.
- [0019] 도 1 및 도 2를 참조하여 하부 표시판에 대하여 설명하면, 투명한 유리 또는 플라스틱 등으로 이루어진 절연 기판(10) 위에 게이트 신호를 전달하는 게이트 배선(22, 26)이 형성되어 있다. 게이트 배선(22, 26)은 가로 방향으로 뻗어 있는 게이트선(22)과, 게이트선(22)에 연결되어 돌기 형태로 형성된 박막 트랜지스터의 게이트 전극(24)을 포함한다.
- [0020] 그리고 절연 기판(10) 위에는 공통 전압(common voltage)을 전달하는 공통 전극선(25)이 형성되어 있다. 공통 전극선(25)은 게이트선(22)과 실질적으로 평행하게 가로 방향으로 형성되어 있다.
- [0021] 게이트 배선(22, 26) 및 공통 전극선(25)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 등으로 이루어질 수 있다. 또한, 게이트 배선(22, 26) 및 공통 전극선(25)은 물리적 성질이 다른 두 개의 도전막(미도시)을 포함하는 다중막 구조를 가질 수 있다. 이 중 한 도전막은 게이트 배선(22, 26) 및 공통 전극선(25)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 산화 아연(ZnO), ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 상부막 및 알루미늄 하부막과 몰리브덴 상부막을 들 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 게이트 배선(22, 26) 및 공통 전극선(25)은 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.
- [0022] 절연 기판(10), 게이트 배선(22, 26), 및 공통 전극선(25)의 위에는 산화 규소(SiO_x) 또는 질화 규소(SiN_x) 등으로 이루어진 게이트 절연막(30)이 형성되어 있다.
- [0023] 게이트 절연막(30) 위에는 Zn, In, Ga, Sn 및 이들의 조합에서 선택된 물질의 산화물로 이루어진 산화물 반도체층(40)이 형성되어 있다. 예를 들어 산화물 반도체층(40)으로는 ZnO, InZnO, InGaO, InSnO, ZnSnO, GaSnO, GaZnO, GaZnSnO 또는 GaInZnO 등의 혼합 산화물이 사용될 수 있다. 이러한 산화물 반도체층(40)은 수소화 비정질 규소에 비하여 전하의 유효 이동도(effective mobility)가 2 내지 100배 정도 크고, 온/오프 전류비가 10⁵ 내지 10⁸의 값을 가짐으로써 뛰어난 반도체 특성을 가지고 있다. 또한 산화물 반도체층(40)의 경우, 밴드갭(band gap)이 약 3.0 내지 3.5eV 이므로 가시광에 대하여 누설 광전류가 발생하지 않는다. 따라서 산화물 박막 트랜지스터의 순간 잔상을 방지할 수 있고, 산화물 박막 트랜지스터 하부에 광차단막을 형성할 필요가 없으므로 액정 표시 장치의 개구율을 높일 수 있다. 산화물 반도체의 특성을 향상시키기 위해 주기율표상의 3족, 4족, 5족 또는 전이원소가 추가로 포함될 수 있다. 또한, 산화물 반도체층(40)은 비정질 상태이지만 높은 전하의 유효 이동도를 가지고 있고, 기존 비정질 규소의 제조 공정을 그대로 적용할 수 있어서 대면적 표시 장치에 대하여 적용할 수 있다.
- [0024] 산화물 반도체층(40) 위에는 게이트 전극(24)과 중첩되는 위치에 식각 저지막(etch stopper)(50)이 형성되어 있다. 식각 저지막(50)은 후속하는 데이터 배선(55, 56, 62, 65, 66)을 형성하는 과정에서 산화물 반도체층(40)의 채널 영역이 식각에 의한 손상을 입는 것을 방지하는 역할을 한다. 식각 저지막(50)으로는 무기물, 예를 들어 산화물, 질화물, 또는 산질화물이 사용될 수 있다. 예를 들어, 식각 저지막(50)으로는 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x), 실리콘 산질화물(SiO_xN_y), 알루미늄 산화물(AlO_x), 또는 hafnium 산화물(HfO_x) 등이 사용될 수 있다.
- [0025] 산화물 반도체층(40), 식각 저지막(50) 및 게이트 절연막(30) 위에는 데이터 배선(55, 56, 62, 65, 66)이 형성되어 있다. 데이터 배선(55, 56, 62, 65, 66)은 세로 방향으로 형성되어 게이트선(22)과 교차하여 화소를 정의하는 데이터선(62)과, 데이터선(62)으로부터 가지(branch) 형태로 분지되어 산화물 반도체층(40)의 상부까지 연장되어 있는 소스 전극(55, 65)과, 소스 전극(55, 65)과 분리되어 있으며 게이트 전극(24) 또는 산화물 박막 트랜지스터의 채널부를 중심으로 소스 전극(55, 65)과 대향하도록 산화물 반도체층(40) 상부에 형성되어 있는 드레인 전극(56, 66)을 포함한다.
- [0026] 소스 전극(55, 65)은 산화물 반도체층(40)과 접촉하는 소스 하부막(55)과, 소스 하부막(55) 상에 형성된 소스

상부막(65)으로 이루어져 있고, 드레인 전극(56, 66)은 산화물 반도체층(40)과 접속하는 드레인 하부막(56)과, 드레인 하부막(56) 상에 형성된 드레인 상부막(66)으로 이루어져 있다. 소스 하부막(55)과 소스 상부막(65)은 실질적으로 동일한 패턴 형상을 가지고, 드레인 하부막(56) 및 드레인 상부막(66)은 실질적으로 동일한 패턴 형상을 가진다.

[0027] 또한, 게이트 절연막(30) 위의 화소 영역에는 공통 전극(52)이 형성되어 있다. 공통 전극(52)은 게이트 절연막(30)에 형성된 콘택홀(32)을 통하여 공통 전극선(25)과 접속되어 공통 전압을 인가받는다. 공통 전극(52)은 실질적으로 직사각형 형상의 면전극(plane electrode)으로서 매트릭스 형태로 배열되어 있으며, 게이트선(22)과 데이터선(62)에 의해 정의되는 영역(이를 화소 영역이라 한다)을 거의 채우고 있다. 공통 전극(52)은 소스 하부막(55) 및 드레인 하부막(56)과 동일한 층에 형성되어 있고, 동일한 물질로 이루어질 수 있다.

[0028] 소스 하부막(55) 및 드레인 하부막(56)은 산화물 반도체층(40)과 접촉 특성이 좋은 물질로 이루어지는 것이 바람직하고, 공통 전극(52)은 투명 도전체로 이루어지는 것이 바람직하다. 예를 들어, 소스 하부막(55), 드레인 하부막(56), 및 공통 전극(52)은 인듐(In), 아연(Zn), 또는 주석(Sn) 등을 포함하는 산화물로 이루어질 수 있으며, 구체적으로 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등의 투명 도전체로 이루어질 수 있다. 공통 전극(52)의 두께가 300 내지 500 Å 정도로 얇은 경우, 금속 물질을 사용하더라도 투명성을 확보할 수 있으므로, 소스 하부막(55), 드레인 하부막(56), 및 공통 전극(52)은 알루미늄(Al), 구리(Cu), 은(Ag), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 니켈(Ni), 코발트(Co) 또는 이들의 합금으로 이루어질 수도 있다. 여기서, 합금을 형성하기 위해 몰리브덴(Mo), 텅스텐(W), 니오브(Nb), 지르코늄(Zr), 바나듐(V), 산소(O), 또는 질소(N) 등이 첨가될 수 있다.

[0029] 소스 상부막(65) 및 드레인 상부막(66)은 알루미늄(Al), 구리(Cu), 은(Ag), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 니켈(Ni), 코발트(Co) 또는 이들의 합금으로 이루어질 수 있다. 바람직하게는 소스 상부막(65) 및 드레인 상부막(66)은 비저항이 낮은 금속 물질, 예를 들어, 알루미늄(Al)과 알루미늄 합금과 같은 알루미늄 계열의 금속, 은(Ag)과 은 합금과 같은 은 계열의 금속, 구리(Cu)와 구리 합금과 같은 구리 계열의 금속으로 이루어질 수 있다.

[0030] 소스 전극(55, 65)은 산화물 반도체층(40) 및 식각 저지막(50)과 적어도 일부분이 중첩되고, 드레인 전극(56, 66)은 산화물 박막 트랜지스터의 채널부를 중심으로 소스 전극(55, 65)과 대향하며 산화물 반도체층(40) 및 식각 저지막(50)과 적어도 일부분이 중첩된다. 산화물 반도체층(40)에서 소스 전극(55, 65) 및 드레인 전극(56, 66)과 중첩하지 않는 부분, 즉 채널 영역은 식각 저지막(50)과 중첩된다.

[0031] 데이터 배선(55, 56, 62, 65, 66) 상부에는 보호막(70)이 형성되어 있다. 예를 들어 보호막(70)은 질화규소 또는 산화규소 등으로 이루어진 무기 물질, 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기 물질, 또는 플라즈마 화학기상증착(Plasma Enhanced Chemical Vapor Deposition; PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질 등으로 형성될 수 있다. 또한 보호막(70)은 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

[0032] 보호막(70)에는 드레인 전극(56, 66)을 드러내는 콘택홀(77)이 형성되어 있다. 보호막(70) 위에는 콘택홀(77)을 통하여 드레인 전극(56, 66)과 전기적으로 연결되는 화소 전극(82)이 형성되어 있다. 화소 전극(82)은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등의 투명 도전체 또는 알루미늄 등의 반사성 도전체로 이루어질 수 있다. 데이터 전압이 인가된 화소 전극(82)은 공통 전극(52)과 함께 전계를 생성함으로써 하부 표시판과 상부 표시판 사이에 개재된 액정층의 액정 분자들을 회전시킨다.

[0033] 화소 전극(80)은 스트라이프(stripe) 패턴의 복수의 메인 전계 생성부(80a)와, 메인 전계 생성부(80a) 사이를 연결하는 연결부(80b)를 포함한다. 이웃하는 메인 전계 생성부(80a) 사이에는 사각형, 기타 폐곡선 형상으로 비어 있는 절개부(81)가 형성되어 있다.

[0034] 메인 전계 생성부(80a)는 화소 전극(80)의 대부분을 차지하며, 막대 형상을 가지며, 대체로 가로 방향으로 뻗어 있다. 메인 전계 생성부(80a)는 수평 전계에 따른 액정 분자의 원활한 거동을 용이하게 하기 위하여 게이트선(22)에 대하여 소정 각도(이를 '선경사각'이라 한다)로 경사져 있다. 다시 말해, 메인 전계 생성부(80a)는 화소 전극(80) 상부에 위치하는 배향막의 배향 방향에 대하여 소정 각도로 기울어져 있다. 이하, 배향막이 게이트선(22)을 따라 가로 방향으로 배향된 경우를 예로 들어 설명한다.

[0035] 메인 전계 생성부(80a)와 공통 전극(26) 사이에 전계가 형성되면, 이 전계는 하부 표시판에 대하여 평행한 수평 전계 성분을 포함한다. 이러한 수평 전계 성분은 하부 표시판의 상부에서 바라보았을 때에는 메인 전계 생성부

(80a)의 측부로부터 수직방향으로 향하게 된다. 따라서, 양의 유전율 이방성을 갖는 액정 분자가 메인 전계 생성부(80a)와 소정 각도(선경사각)를 이루며 초기 배향되어 있는 경우, 액정 분자는 메인 전계 생성부(80a)와 수직하게 형성되는 수평 전계에 대해서 쉽게 회전운동을 할 수 있다. 이와 같이 메인 전계 생성부(80a)가 액정 분자의 초기 배향 방향에 대하여 선경사각만큼 기울어져 있는 경우, 액정 분자의 회전 운동이 보다 원활하게 되어 반응 속도가 증가하게 된다.

[0036] 메인 전계 생성부(80a)와 게이트선(22)(또는 하부 표시판에 형성되는 배향막)과의 선경사각은 0 내지 45도 사이의 값을 가질 수 있다. 바람직하게는, 휘도 변화 및 액정 분자의 반응 속도 등을 고려하여 5 내지 15도의 범위일 수 있으며, 더욱 바람직하기로는 9 내지 11도일 수 있다.

[0037] 한편, 도 1에서는 메인 전계 생성부(80a)가 전체적으로 가로 방향으로 형성된 예를 들었지만, 세로 방향으로 형성될 수 있다.

[0038] 이하, 도 1 내지 도 9를 참조하여, 본 발명의 제1 실시예에 따른 하부 표시판의 제조 방법을 상세히 설명한다. 도 3 내지 도 9는 도 2의 하부 표시판의 제조 방법을 순차적으로 나타낸 공정 단면도들이다.

[0039] 먼저, 도 1 및 도 3을 참조하면, 절연 기판(10) 위에 게이트선(22), 게이트 전극(24), 및 공통 전극선(25)을 형성한다.

[0040] 절연 기판(10)은, 예를 들어 소다석회유리(soda lime glass) 또는 보로 실리케이트 유리 등의 유리 또는 플라스틱으로 이루어질 수 있다. 게이트 배선(22, 26) 및 공통 전극선(25)을 형성하기 위해 스퍼터링(sputtering) 방법을 이용할 수 있다. 게이트 배선(22, 26) 및 공통 전극선(25)을 패터닝할 때 습식 식각 또는 건식 식각을 이용할 수 있다. 습식 식각의 경우, 인산, 질산, 초산 등의 식각액을 사용할 수 있다. 또한 건식 식각의 경우, 염소 계열의 식각 가스, 예를 들어 Cl_2 , BCl_3 등을 사용할 수 있다.

[0041] 이어서, 절연 기판(10), 게이트 배선(22, 26), 공통 전극선(25) 위에 플라즈마 강화 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD), 반응성 스퍼터링(reactive sputtering) 등을 이용하여 게이트 절연막(30)을 형성한다.

[0042] 도 1 및 도 4를 참조하면, 게이트 절연막(30) 위에 산화물 반도체층(40)을 형성한다. 예를 들어 산화물 반도체층(40)으로는 ZnO , $InZnO$, $InGaO$, $InSnO$, $ZnSnO$, $GaSnO$, $GaZnO$, $GaZnSnO$ 또는 $GaInZnO$ 등의 혼합 산화물이 사용될 수 있다.

[0043] 도 1 및 도 5를 참조하면, 산화물 반도체층(40) 위에 식각 저지막(50)을 형성한다. 식각 저지막(50)으로는 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x), 실리콘 산질화물(SiO_xNy), 알루미늄 산화물(AlO_x), 또는 하프늄 산화물(HfO_x) 등이 사용될 수 있다.

[0044] 도 1 및 도 6을 참조하면, 식각 저지막(50), 산화물 반도체층(40), 및 게이트 절연막(30) 위에 예를 들어 스퍼터링 등의 방법으로 하부 배선층(51) 및 상부 배선층(60)을 순차적으로 형성한다. 여기서, 하부 배선층(51)은 인듐(In), 아연(Zn), 또는 주석(Sn) 등을 포함하는 산화물로 이루어질 수 있으며, 구체적으로 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등의 투명 도전체로 이루어질 수 있다. 또한, 하부 배선층(51)은 알루미늄(Al), 구리(Cu), 은(Ag), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 니켈(Ni), 코발트(Co) 또는 이들의 합금으로 이루어질 수도 있다. 여기서, 합금을 형성하기 위해 몰리브덴(Mo), 텅스텐(W), 니오브(Nb), 지르코늄(Zr), 바나듐(V), 산소(O), 또는 질소(N) 등이 첨가될 수 있다. 그리고, 상부 배선층(60)은 알루미늄(Al), 구리(Cu), 은(Ag), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 니켈(Ni), 코발트(Co) 또는 이들의 합금으로 이루어질 수 있다.

[0045] 이어서 상부 배선층(60) 위에 감광막을 도포한 후, 마스크를 통하여 감광막에 빛을 조사하고 현상하여, 감광막 패턴(112, 114)을 형성한다. 여기서 감광막 패턴(112, 114)은 두께가 서로 다른 두 영역으로 이루어지며, 두께가 상대적으로 두꺼운 제2 영역(112)은 데이터 배선부(A), 즉 데이터 배선이 형성될 부분에 위치하고, 두께가 상대적으로 얇은 제1 영역(114)은 공통 전극부(B), 즉 공통 전극이 형성될 부분에 위치한다. 그리고, 데이터 배선부(A)와 공통 전극부(B)를 제외한 기타 부분(B)의 감광막은 모두 제거한다. 특히, 채널 영역에 해당하는 식각 저지막(50) 상부의 감광막도 제거한다.

[0046] 이와 같이, 위치에 따라 감광막의 두께를 달리하는 방법으로 여러 가지가 있을 수 있으며, 빛 투과량을 조절하기 위하여 주로 슬릿(slit), 격자 형태의 패턴, 또는 반투명막을 이용한 마스크를 사용할 수 있다. 또한 리플로우(reflow)가 가능한 물질로 이루어진 감광막을 이용하여 빛이 완전히 투과할 수 있는 부분과 빛이 완전히 투과

할 수 없는 부분으로 나뉘어진 통상적인 마스크로 노광한 다음 현상하고 리플로우시켜 감광막이 잔류하지 않는 부분으로 감광막의 일부를 흘러내리도록 함으로써 이러한 얇은 두께의 감광막 패턴(114)을 형성할 수도 있다.

[0047] 도 6 및 도 7을 참조하면, 감광막 패턴(112, 114)을 식각 마스크로 사용하여 상부 배선층(60), 하부 배선층(51)을 식각하여, 소스 하부막(55)과 소스 상부막(65)으로 이루어진 소스 전극(55, 65)과, 드레인 하부막(56)과 드레인 상부막(66)으로 이루어진 드레인 전극(56, 66)과, 공통 전극(52) 및 공통 전극(52) 상부의 상부 배선층(60)을 형성한다. 이러한 식각은 습식 식각 또는 건식 식각을 이용할 수 있으며, 습식 식각의 경우 인산, 질산, 초산 등의 식각액을 사용할 수 있고, 건식 식각의 경우 염소 계열의 식각 가스, 예를 들어 Cl_2 , BCl_3 등을 사용할 수 있다.

[0048] 이어서, 감광막 패턴(112, 114)을 전면 식각하여, 감광막 패턴(112, 114) 중 두께가 얇은 제1 영역(114)을 제거하고 공통 전극(52) 상부의 상부 배선층(60)을 노출시킨다. 이 경우 두께가 두꺼운 제2 영역(112)의 두께도 감소하게 된다. 이러한 전면 식각은 예를 들어 산소 플라즈마 등을 이용한 애싱(ashing) 공정을 이용할 수 있다.

[0049] 도 7 및 도 8을 참조하면, 감광막 패턴(112)을 식각 마스크로 사용하여 노출된 상부 배선층(60)을 식각한다. 이에 따른 공통 전극(52)이 외부로 노출된다. 이러한 식각은 습식 식각 또는 건식 식각을 이용할 수 있으며, 습식 식각의 경우 인산, 질산, 초산 등의 식각액을 사용할 수 있고, 건식 식각의 경우 염소 계열의 식각 가스, 예를 들어 Cl_2 , BCl_3 등을 사용할 수 있다.

[0050] 이어서, 산소 플라즈마 등을 이용한 애싱 공정을 이용하여 감광막 패턴(112)을 제거한다.

[0051] 도 9를 참조하면, 소스 전극(55, 65), 드레인 전극(56, 66) 및 공통 전극(52) 상부에 보호막(70)을 형성한다. 예를 들어 보호막(70)은 질화규소 또는 산화규소 등으로 이루어진 무기 물질, 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기 물질, 또는 플라즈마 화학기상증착(Plasma Enhanced Chemical Vapor Deposition; PECVD)으로 형성되는 $a-Si:C:O$, $a-Si:O:F$ 등의 저유전율 절연 물질 등으로 형성될 수 있다. 또한 보호막(70)은 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다. 이어서, 사진 식각 공정으로 보호막(70)을 패터닝하여, 드레인 전극(56, 66)을 드러내는 컨택홀(77)을 형성한다.

[0052] 다시 도 2를 참조하면, 보호막(70) 상에 화소 전극용 도전막을 형성하고 이를 패터닝하여 드레인 전극(56, 66)과 연결되는 화소 전극(82)을 형성한다.

[0053] 이하 도 10을 참조하여 본 발명의 제2 실시예에 따른 액정 표시 장치를 설명한다. 여기서 도 10은 본 발명의 제2 실시예에 따른 액정 표시 장치의 하부 표시판의 배치도이다. 설명의 편의상, 상기 제1 실시예의 도면에 나타난 각 부재와 동일 기능을 갖는 부재는 동일 부호로 나타내고, 따라서 그 설명은 생략하며, 이하 차이점을 위주로 설명한다.

[0054] 본 실시예에서는 이웃하는 화소들에 형성된 공통 전극(52)을 연결하기 위해 별도의 공통 전극선을 구비하지 않는다. 즉, 이웃하는 화소들, 즉 상하로 배치된 화소들에 형성된 공통 전극(52)은 공통 전극(52)과 동일한 층에 동일한 물질로 이루어진 공통 전극 연결부(53)에 의해 서로 연결되어 있다. 공통 전극 연결부(53)는 게이트 절연막(30) 상에 형성되어 있으므로 게이트선(22)과 서로 절연되어 있다.

[0055] 이하 도 11 및 도 12를 참조하여 본 발명의 제3 실시예에 따른 액정 표시 장치를 설명한다. 여기서 도 11은 본 발명의 제3 실시예에 따른 액정 표시 장치의 하부 표시판의 배치도이고, 도 12는 도 11의 하부 표시판을 XII-XII'선으로 자른 단면도이다. 설명의 편의상, 상기 제2 실시예의 도면에 나타난 각 부재와 동일 기능을 갖는 부재는 동일 부호로 나타내고, 따라서 그 설명은 생략하며, 이하 차이점을 위주로 설명한다.

[0056] 보호막(70) 상부에 게이트 전극(24) 및 산화물 반도체층(40)과 중첩하는 추가 게이트 전극(24)이 형성되어 있다. 추가 게이트 전극(24)은 화소 전극(82)과 동일한 층에 동일한 물질로 이루어질 수 있다. 추가 게이트 전극(24)은 보호막(70) 및 게이트 절연막(30)에 형성된 콘택홀(75)을 통하여 게이트 전극(24)과 연결된다. 따라서, 게이트선(22)을 통하여 게이트 온 전압이 인가될 경우, 산화물 반도체층(40) 하부에 배치된 게이트 전극(24) 및 산화물 반도체층(40) 상부에 배치된 추가 게이트 전극(24)에 의해 산화물 반도체층(40)에 채널 영역이 형성되므로 소스 전극(55, 65) 및 드레인 전극(56, 66) 사이에 더욱 원활하게 신호가 전달될 수 있다.

[0057] 본 실시예에서는 이웃하는 화소들에 형성된 공통 전극(52)을 연결하기 위해 공통 전극 연결부(53)를 이용하고 있으나, 본 발명은 이에 한정되지 않는다. 즉, 공통 전극 연결부(53)를 이용하지 않고, 게이트선(22)과 동일한 층에 동일한 물질로 이루어진 별도의 공통 전극선을 구비할 수도 있다. 이러한 공통 전극선은 공통 전극(52)과

콘택홀을 통하여 전기적으로 연결될 수 있다.

[0058] 이하 도 13을 참조하여 본 발명의 제4 실시예에 따른 액정 표시 장치를 설명한다. 여기서 도 13은 본 발명의 제4 실시예에 따른 액정 표시 장치의 하부 표시판의 단면도이다. 설명의 편의상, 상기 제1 실시예의 도면에 나타난 각 부재와 동일 기능을 갖는 부재는 동일 부호로 나타내고, 따라서 그 설명은 생략하며, 이하 차이점을 위주로 설명한다.

[0059] 도 13에 도시된 바와 같이, 산화물 반도체층(40) 상부에 산화물 반도체층(40)을 보호하기 위한 별도의 식각 저지막을 구비하지 않을 수 있다. 이 경우, 산화물 반도체층(40)은 공통 전극(52)과 대비하여 식각 선택비가 높은 물질로 이루어지는 것이 바람직하다. 예를 들어, 공통 전극(52)으로서 ITO 또는 IZO와 같은 투명 도전체가 사용되는 경우, 산화물 반도체층(40)은 인듐(In)을 포함하지 않는 산화물로 이루어질 수 있다. 식각 저지막이 없으면 공통 전극(52)을 패터닝할 때 산화물 반도체층(40)도 함께 식각될 우려가 있다. 인듐의 경우 식각 속도가 높으므로, 공통 전극(52)으로 인듐 함유 산화물을 사용하고, 산화물 반도체층(40)으로 인듐 미함유 산화물을 사용하는 경우, 공통 전극(52)과 산화물 반도체층(40) 사이에 식각 선택비를 높일 수 있다.

[0060] 나아가, 공통 전극(52)을 패터닝하는 동안 산화물 반도체층(40)이 식각되는 것을 방지하기 위해, 산화물 반도체층(40)은 주석(Sn)을 포함하는 것이 바람직하다. 주석의 경우 식각 속도가 낮으므로, 공통 전극(52)과 산화물 반도체층(40) 사이에 식각 선택비를 더욱 높일 수 있다. 이러한 산화물 반도체층(40)으로는 예를 들어, ZnSnO, GaSnO, 또는 GaZnSnO 등이 사용될 수 있다.

[0061] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였으나, 본 발명은 상기 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 제조될 수 있으며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

도면의 간단한 설명

[0062] 도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치의 하부 표시판의 배치도이다.

[0063] 도 2는 도 1의 하부 표시판을 II-II'선으로 자른 단면도이다.

[0064] 도 3 내지 도 9는 도 2의 하부 표시판의 제조 방법을 순차적으로 나타낸 공정 단면도들이다.

[0065] 도 10은 본 발명의 제2 실시예에 따른 액정 표시 장치의 하부 표시판의 배치도이다.

[0066] 도 11은 본 발명의 제3 실시예에 따른 액정 표시 장치의 하부 표시판의 배치도이다.

[0067] 도 12는 도 11의 하부 표시판을 XII-XII'선으로 자른 단면도이다.

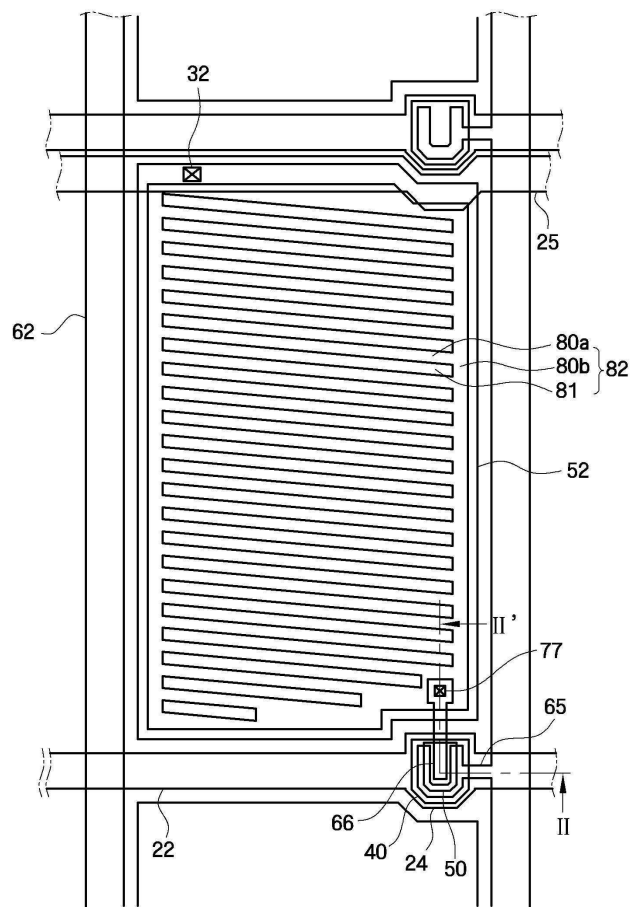
[0068] 도 13은 본 발명의 제4 실시예에 따른 액정 표시 장치의 하부 표시판의 단면도이다.

[0069] <도면의 주요부분에 대한 부호의 설명>

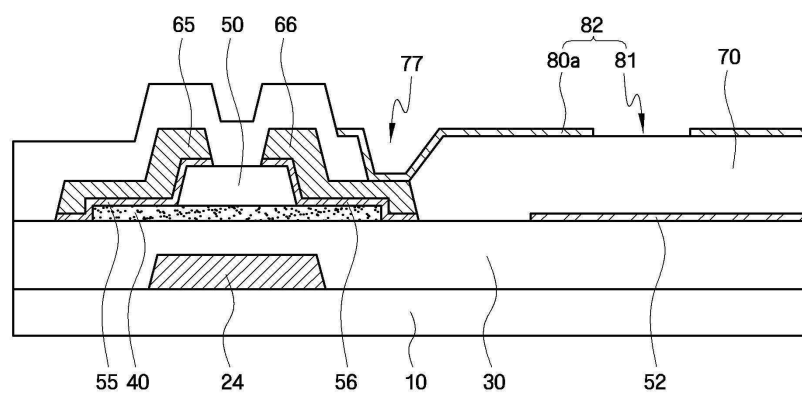
[0070]	10: 절연 기판	22: 게이트선
[0071]	24: 게이트 전극	25: 공통 전극선
[0072]	30: 게이트 절연막	32: 콘택홀
[0073]	40: 산화물 반도체층	50: 식각 저지막
[0074]	52: 공통 전극	55, 65: 소스 전극
[0075]	56, 66: 드레인 전극	62: 데이터선
[0076]	70: 보호막	75, 77: 콘택홀
[0077]	82: 화소 전극	

도면

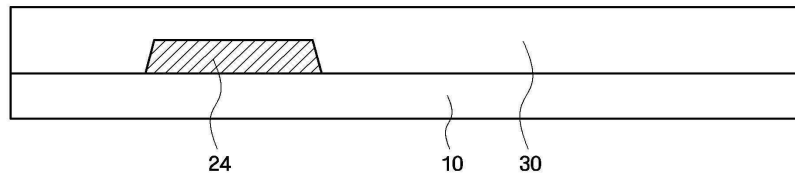
도면1



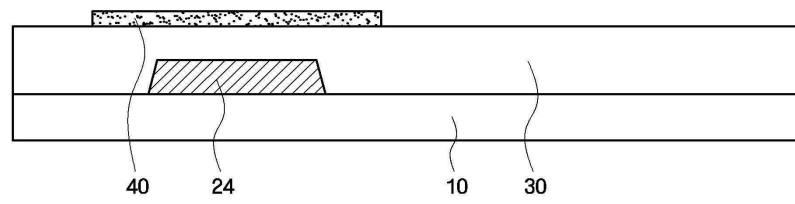
도면2



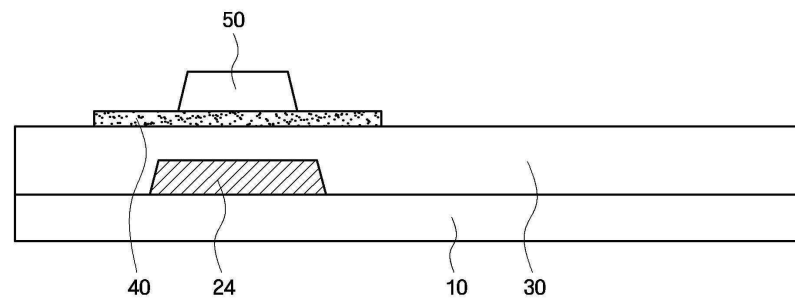
도면3



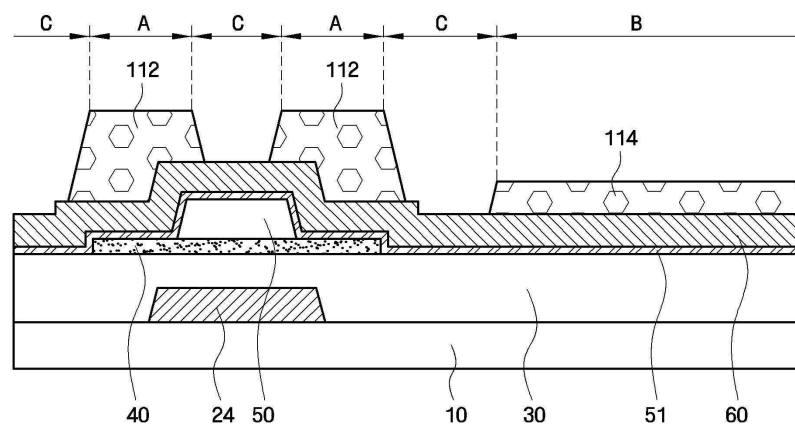
도면4



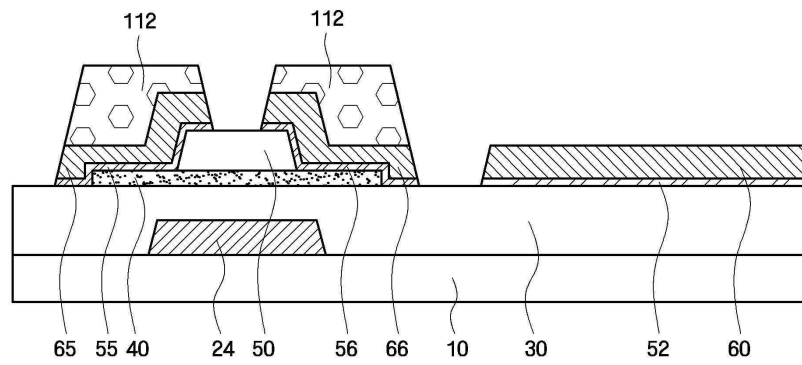
도면5



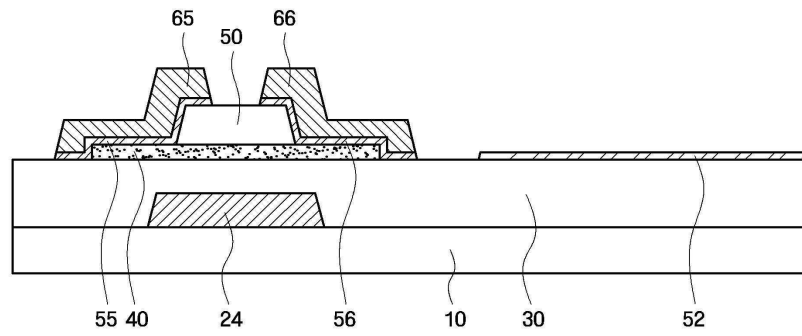
도면6



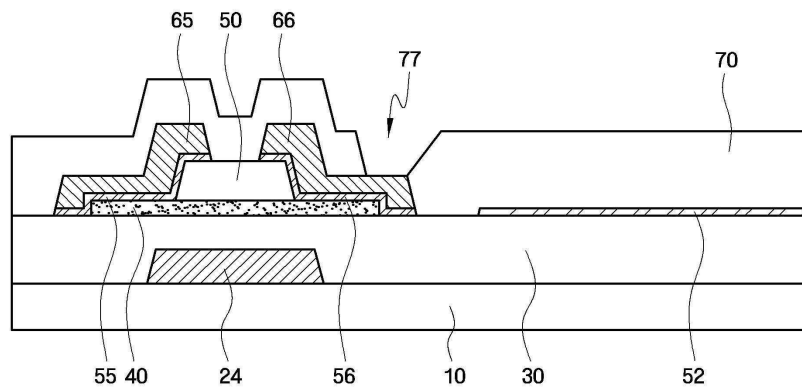
도면7



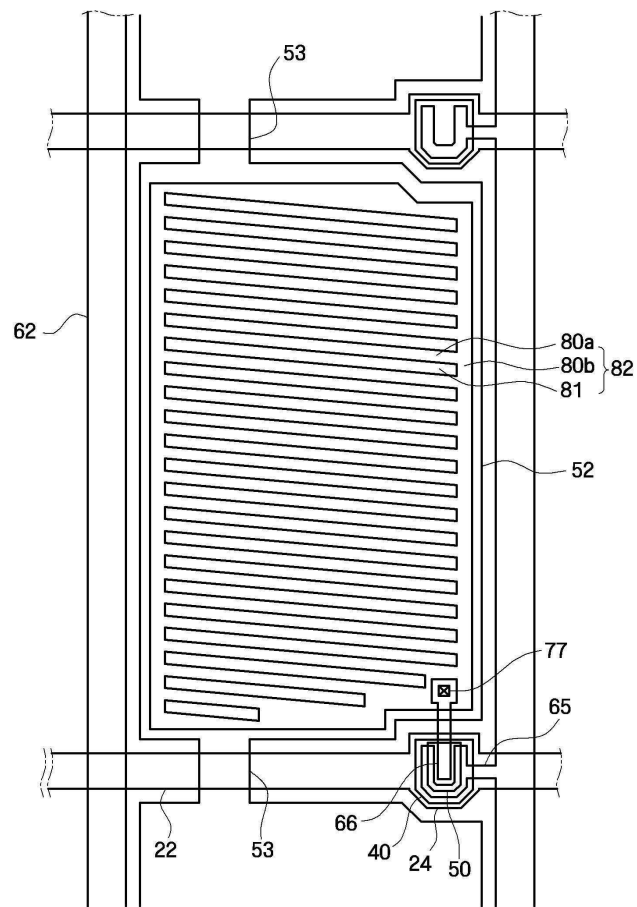
도면8



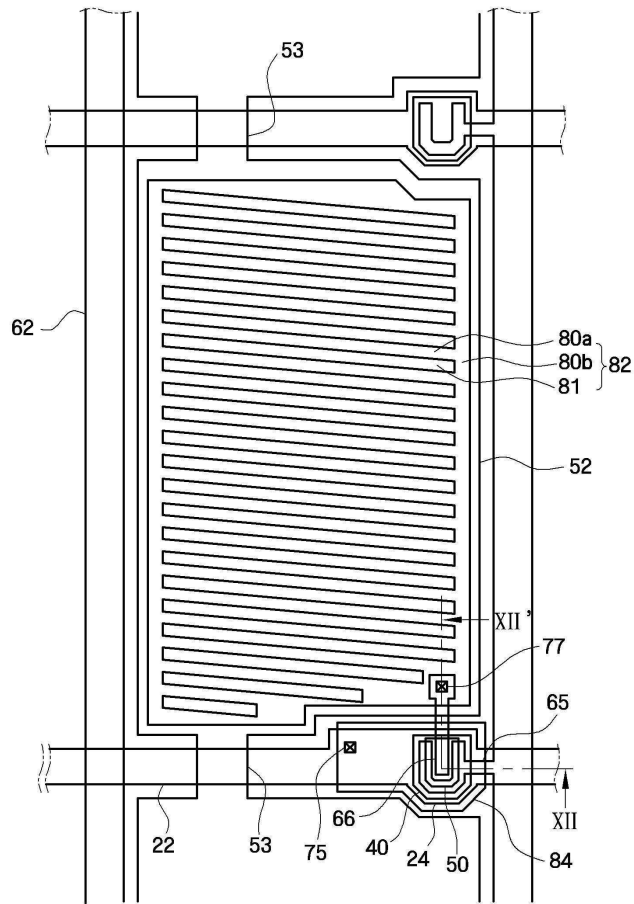
도면9



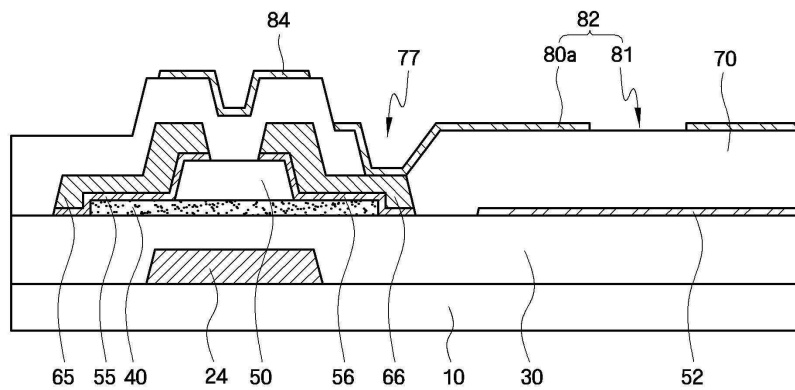
도면10



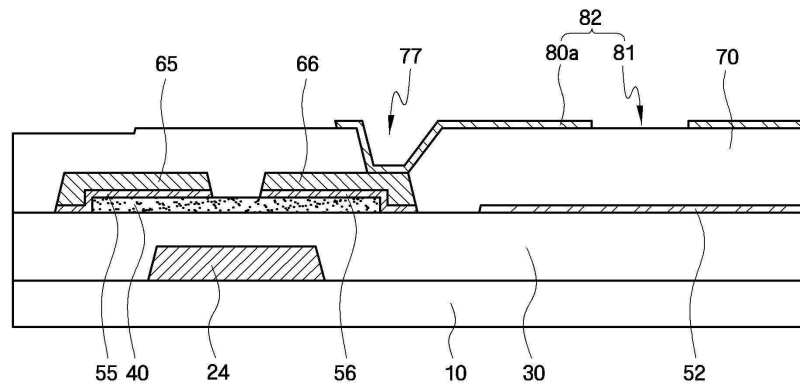
도면11



도면12



도면13



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020100025837A	公开(公告)日	2010-03-10
申请号	KR1020080084555	申请日	2008-08-28
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE JE HUN 이제훈 KIM DO HYUN 김도현		
发明人	이제훈 김도현		
IPC分类号	G02F1/136 H01L29/786		
CPC分类号	H01L27/1225 H01L29/7869 G02F1/136286 G02F1/1368 H01L29/41733 H01L29/78606 G02F1/1343		
其他公开文献	KR101497425B1		
外部链接	Espacenet		

摘要(译)

本发明提供一种液晶显示器及其制造方法，用于实现高透射率和高速驱动。液晶显示器包括绝缘基板和形成在绝缘基板上的栅电极，以及形成在栅电极和蚀刻停止层上的氧化物半导体层，形成在氧化物半导体层和公共电极的沟道区上形成在绝缘基板和源电极上，所述绝缘基板和源电极彼此布置成在蚀刻停止层的上部分离并且延伸到半导体层的氧化物顶部，漏电极，蚀刻停止层，公共电极形成在漏电极和像素电极上的源电极和保护膜形成在保护膜上并连接到漏电极。下部显示面板，液晶显示器，PLS，氧化物半导体。

