



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년02월23일

(11) 등록번호 10-1494316

(24) 등록일자 2015년02월11일

(51) 국제특허분류(Int. Cl.)

G02F 1/133 (2006.01) G02F 1/13 (2006.01)

G02F 1/1343 (2006.01)

(21) 출원번호 10-2008-0067967

(22) 출원일자 2008년07월14일

심사청구일자 2013년05월23일

(65) 공개번호 10-2010-0007360

(43) 공개일자 2010년01월22일

(56) 선행기술조사문헌

JP08334786 A

JP2003177408 A

JP2004062146 A

KR1020070020742 A

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

김민재

경기 수원시 장안구 경수대로976번길 22, 155동
901호 (조원동, 수원한일타운)

유재진

경기도 용인시 기흥구 새천년로 40,
새천년그린빌4단지 407동 1302호 (신갈동)

(뒷면에 계속)

(74) 대리인

박영우

전체 청구항 수 : 총 17 항

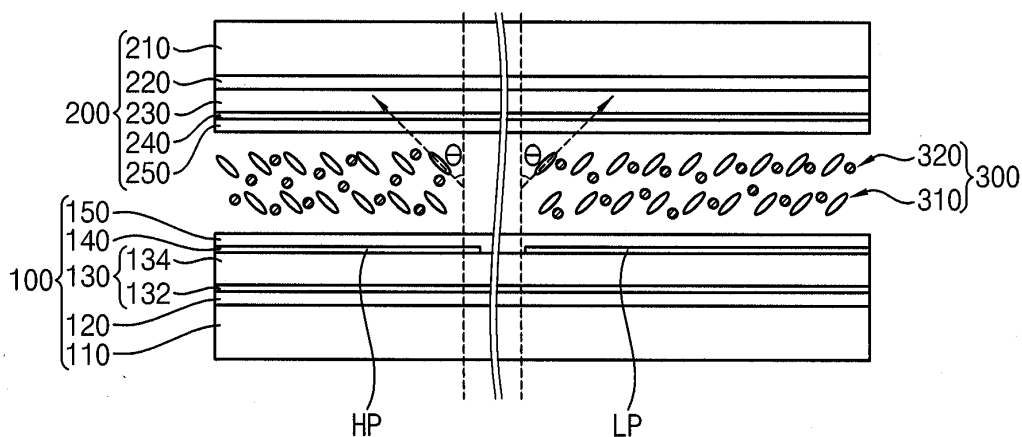
심사관 : 이옥우

(54) 발명의 명칭 표시패널 및 이의 제조방법

(57) 요약

제조시간을 단축시킬 수 있는 표시패널 및 이의 제조방법이 개시된다. 표시패널을 제조하는 방법으로, 화소전극을 갖는 제1 기판, 공통전극을 갖는 제2 기판, 및 제1 및 제2 기판들 사이에 개재된 복수의 액정입자들과 복수의 광경화 입자들을 갖는 액정층을 포함하는 표시패널을 제조하고, 이어서 표시패널의 최대 제조값과 대응되는 최대 데이터 전압보다 높은 노광전압을 화소전극 및 공통전극 사이에 인가한 상태에서, 표시패널에 광을 조사하여 광경화 입자들의 일부를 경화시킨다. 이와 같이, 화소전극과 공통전극 사이에 최대 데이터 전압보다 높은 노광전압으로 인가한 상태에서 광경화 입자들이 경화됨에 따라, 광경화 입자들을 경화시키는데 소요되는 시간이 단축될 수 있다.

대표도 - 도2



(72) 발명자

박승범

서울특별시 영등포구 당산로 214, 삼성래미안4차아파트 409동 502호 (당산동5가)

손지원

서울특별시 용산구 회나루로12길 29 (이태원동)

이준협

서울특별시 서대문구 이화여대8길 62, 102동 1003호 (북아현동, 두산아파트)

계명하

서울특별시 동작구 노량진로24길 2, 102동 808호 (본동, 한강쌍용아파트)

김훈

경기 안산시 상록구 해양1로 30, 701동 1604호 (사동, 안산고잔7차푸르지오)

석민구

경기도 용인시 기흥구 삼성2로 95, LCD연구동 6층 액정기술팀 (농서동, 삼성전자)

특허청구의 범위

청구항 1

화소전극을 갖는 제1 기관, 공통전극을 갖는 제2 기관, 및 상기 제1 및 제2 기관들 사이에 개재된 복수의 액정 입자들과 복수의 광경화 입자들을 갖는 액정층을 포함하는 표시패널을 제조하는 단계; 및

상기 표시패널의 최대 계조값과 대응되는 최대 데이터 전압보다 높은 노광전압을 상기 화소전극 및 상기 공통전극 사이에 인가한 상태에서, 상기 표시패널에 광을 조사하여 상기 광경화 입자들의 일부를 경화시키는 단계를 포함하되,

상기 화소전극은

제1 데이터 전압이 인가되기 위한 로우 픽셀전극; 및

상기 제1 데이터 전압보다 높은 레벨의 제2 데이터 전압이 인가되기 위한 하이 픽셀전극을 포함하고,

상기 광경화 입자들의 일부를 경화시키는 단계는

상기 최대 데이터 전압보다 높은 제1 노광전압을 상기 로우 픽셀전극에 인가하고, 상기 제1 노광전압보다 높은 제2 노광전압을 상기 하이 픽셀전극에 인가하는 단계를 포함하는 것을 특징으로 하는 표시패널의 제조방법.

청구항 2

제1항에 있어서, 상기 노광전압은 7V ~ 20V의 범위를 갖는 것을 특징으로 하는 표시패널의 제조방법.

청구항 3

제1항에 있어서, 상기 화소전극 및 상기 공통전극 사이에 상기 노광전압을 인가하지 않은 상태에서, 상기 표시패널에 광을 조사하여 상기 광경화 입자들 중 경화되지 않은 잔여 입자들을 경화시키는 단계를 더 포함하는 것을 특징으로 하는 표시패널의 제조방법.

청구항 4

삭제

청구항 5

삭제

청구항 6

제1항에 있어서, 상기 광경화 입자들의 일부를 경화시키는 단계는

제1 에너지의 광을 상기 로우 픽셀전극에 인가하고, 상기 제1 에너지보다 높은 제2 에너지의 광을 상기 하이 픽셀전극에 인가하는 단계를 포함하는 것을 특징으로 하는 표시패널의 제조방법.

청구항 7

제1항에 있어서, 상기 광은 자외선인 것을 특징으로 하는 표시패널의 제조방법.

청구항 8

제1항에 있어서, 상기 광경화 입자들은 상기 액정입자들에 대하여 0.2 wt% 이하인 것을 특징으로 하는 표시패널의 제조방법.

청구항 9

제1항에 있어서, 상기 화소전극은 마이크로 슬릿 패턴들(micro slit patterns)을 포함하는 것을 특징으로 하는 표시패널의 제조방법.

청구항 10

제1 데이터 전압이 인가되는 로우 픽셀전극과 상기 제1 데이터 전압보다 높은 레벨의 제2 데이터 전압이 인가되는 하이 픽셀전극을 포함하는 화소전극을 구비하는 제1 기관;

상기 제1 기관과 마주보도록 형성된 공통전극을 구비하는 제2 기관; 및

상기 제1 및 제2 기관들 사이에 개재된 복수의 액정입자들, 및 상기 액정입자들을 상기 로우 및 하이 픽셀전극에 대하여 서로 다르게 프리틸트(pretilt)시키는 복수의 광경화 입자들을 갖는 액정층을 포함하되,

상기 로우 픽셀전극 상의 광경화 입자들은 최대 데이터 전압보다 높은 제1 노광전압에 대응되고, 상기 하이 픽셀전극 상의 광경화 입자들은 상기 제1 노광전압보다 높은 제2 노광전압에 대응되는 것을 특징으로 하는 표시패널.

청구항 11

제10항에 있어서, 상기 액정입자들 중 상기 하이 픽셀전극과 대응하는 입자들은 상기 액정입자들 중 상기 로우 픽셀전극과 대응하는 입자들보다 더 큰 각도도 프리틸트된 것을 특징으로 하는 표시패널.

청구항 12

제10항에 있어서, 상기 화소전극은 마이크로 슬릿 패턴들을 포함하는 것을 특징으로 하는 표시패널.

청구항 13

제1 데이터 전압이 인가되기 위한 로우 픽셀전극과 상기 제1 데이터 전압보다 높은 레벨의 제2 데이터 전압이 인가되기 위한 하이 픽셀전극을 포함하는 화소전극을 갖는 제1 기관, 공통전극을 갖는 제2 기관, 및 상기 제1 및 제2 기관들 사이에 개재된 복수의 액정입자들과 복수의 광경화 입자들을 갖는 액정층을 포함하는 표시패널을 제조하는 단계; 및

상기 화소전극 및 상기 공통전극 사이에 노광전압을 인가하는 상태에서, 상기 액정입자들이 상기 로우 및 하이 픽셀전극에 대하여 서로 다르게 프리틸트되도록 상기 표시패널에 광을 조사하여 상기 광경화 입자들의 일부를 경화시키는 단계를 포함하되,

상기 광경화 입자들의 일부를 경화시키는 단계는

제1 노광전압을 상기 로우 픽셀전극에 인가하고, 상기 제1 노광전압보다 높은 제2 노광전압을 상기 하이 픽셀전극에 인가하는 단계를 포함하는 것을 특징으로 하는 표시패널의 제조방법.

청구항 14

제13항에 있어서, 상기 액정입자들 중 상기 하이 픽셀전극과 대응하는 입자들은 상기 액정입자들 중 상기 로우 픽셀전극과 대응하는 입자들보다 더 큰 각도도 프리틸트되는 것을 특징으로 하는 표시패널의 제조방법.

청구항 15

삭제

청구항 16

제14항에 있어서, 상기 광경화 입자들의 일부를 경화시키는 단계는

상기 노광전압을 제1 시간동안 상기 로우 픽셀전극에 인가하고, 상기 노광전압을 상기 제1 시간보다 긴 제2 시간동안 상기 하이 픽셀전극에 인가하는 단계를 포함하는 것을 특징으로 하는 표시패널의 제조방법.

청구항 17

제14항에 있어서, 상기 광경화 입자들의 일부를 경화시키는 단계는

제1 에너지의 광을 상기 로우 픽셀전극에 인가하고, 상기 제1 에너지보다 높은 제2 에너지의 광을 상기 하이 픽셀전극에 인가하는 단계를 포함하는 것을 특징으로 하는 표시패널의 제조방법.

청구항 18

제14항에 있어서, 상기 광경화 입자들의 일부를 경화시키는 단계는

상기 광을 제1 시간동안 상기 로우 픽셀전극에 인가하고, 상기 광을 상기 제1 시간보다 긴 제2 시간동안 상기 하이 픽셀전극에 인가하는 단계를 포함하는 것을 특징으로 하는 표시패널의 제조방법.

청구항 19

제13항에 있어서, 상기 화소전극 및 상기 공통전극 사이에 상기 노광전압을 인가하지 않은 상태에서, 상기 표시패널에 광을 조사하여 상기 광경화 입자들 중 경화되지 않은 잔여 입자들을 경화시키는 단계를 더 포함하는 것을 특징으로 하는 표시패널의 제조방법.

청구항 20

제13항에 있어서, 상기 화소전극은 마이크로 슬릿 패턴들을 포함하는 것을 특징으로 하는 표시패널의 제조방법.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 표시패널 및 이의 제조방법에 관한 것으로, 보다 상세하게는 프리틸트(pretilt)된 액정입자들을 갖는 표시패널 및 이의 제조방법에 관한 것이다.

배경기술

[0002] 일반적으로, 액정 표시장치는 액정의 광투과율을 이용하여 영상을 표시하는 액정 표시패널 및 상기 액정 표시패널의 하부에 배치되어 상기 액정 표시패널로 광을 제공하는 백라이트 어셈블리를 포함한다.

[0003] 상기 액정 표시패널은 화소전극들 및 상기 화소전극들과 전기적으로 연결된 박막 트랜지스터를 갖는 제1 기판, 공통전극 및 컬러필터들을 갖는 제2 기판, 및 상기 제1 기판 및 상기 제2 기판 사이에 개재된 액정층을 포함한다.

[0004] 상기 액정 표시패널은 향상된 시야각과 우수한 명도 대비비(Contrast Ratio, CR)를 갖는 PVA(Pattern Vertical Alignment) 모드로 동작될 수 있다. 여기서, 상기 PVA 모드의 액정 표시패널을 제조할 때, 러빙(rubbing) 공정이 필요치 않는 장점이 있으나, 상기 제2 기판의 상기 공통전극을 패터닝하는 공정이 추가되어야 한다. 그러나, 상기 PVA 모드의 액정 표시패널을 제조할 때, 상기 공통전극의 패터닝 공정에 의해 상기 제1 및 제2 기판들 사이에 얼라인 미스가 발생하거나 광이 투과되는 개구율이 감소될 수 있다.

[0005] 이러한 문제점을 해결하기 위해 최근에는 S-VA(Super Vertical Alignment) 기술이 개발되었다. 상기 S-VA 기술은 상기 제1 및 제2 기판들 사이에 액정입자들과 광경화 입자들을 주입하고, 상기 제1 및 제2 기판들 사이에 화이트 계조의 데이터 전압을 인가한 상태에서 상기 광경화 입자들을 경화시켜 상기 액정입자들을 프리틸트(pretilt)시키는 기술을 말한다.

[0006] 그러나, 상기 제1 및 제2 기판들 사이에 상기 데이터 전압을 인가한 상태에서 상기 광경화 입자들을 경화시키는 과정은 다소 긴 시간이 필요하고, 그로 인해 상기 액정 표시패널의 제조시간이 증가되는 문제점이 발생할 수 있다.

발명의 내용

해결하고자하는 과제

[0007] 따라서, 본 발명에서 해결하고자 하는 기술적 과제는 이러한 종래의 문제점을 해결하기 위한 것으로, 본 발명의 목적은 제조시간을 감소시킬 수 있는 표시패널을 제공하는 것이다.

[0008] 본 발명의 다른 목적은 상기 표시패널을 제조하기 위한 방법을 제공하는 것이다.

과제 해결수단

[0009] 상기한 본 발명의 일 실시예에 의한 표시패널의 제조방법으로, 화소전극을 갖는 제1 기판, 공통전극을 갖는 제2

기관, 및 상기 제1 및 제2 기관들 사이에 개재된 복수의 액정입자들과 복수의 광경화 입자들을 갖는 액정층을 포함하는 표시패널을 제조하고, 이어서 상기 표시패널의 최대 계조값과 대응되는 최대 데이터 전압보다 높은 노광전압을 상기 화소전극 및 상기 공통전극 사이에 인가한 상태에서, 상기 표시패널에 광을 조사하여 상기 광경화 입자들의 일부를 경화시킨다. 여기서, 상기 노광전압은 7V ~ 20V의 범위를 가질 수 있다.

[0010] 상기 표시패널을 제조하는 방법으로, 상기 화소전극 및 상기 공통전극 사이에 상기 노광전압을 인가하지 않은 상태에서, 상기 표시패널에 광을 조사하여 상기 광경화 입자들 중 경화되지 않은 잔여 입자들을 경화시키는 단계가 더 수행될 수 있다.

[0011] 상기 화소전극은 제1 데이터 전압이 인가되기 위한 로우 픽셀전극, 및 상기 제1 전압보다 높은 레벨의 제2 데이터 전압이 인가되기 위한 하이 픽셀전극을 포함할 수 있다.

[0012] 상기 광경화 입자들의 일부를 경화시키는 단계는 상기 최대 데이터 전압보다 높은 제1 노광전압을 상기 로우 픽셀전극에 인가하고, 상기 제1 노광전압보다 높은 제2 노광전압을 상기 하이 픽셀전극에 인가하는 단계를 포함할 수 있다.

[0013] 상기 광경화 입자들의 일부를 경화시키는 단계는 제1 에너지의 광을 상기 로우 픽셀전극에 인가하고, 상기 제1 에너지보다 높은 제2 에너지의 광을 상기 하이 픽셀전극에 인가할 수 있다.

[0014] 한편, 상기 광은 자외선일 수 있다. 상기 광경화 입자들은 상기 액정입자들에 대하여 0.2 wt% 이하일 수 있다. 상기 화소전극은 마이크로 슬릿 패턴들(micro slit patterns)을 포함할 수 있다.

[0015] 상기한 본 발명의 일 실시예에 의한 표시패널은 제1 기관, 제2 기관 및 액정층을 포함한다.

[0016] 상기 제1 기관은 제1 데이터 전압이 인가되는 로우 픽셀전극과 상기 제1 데이터 전압보다 높은 레벨의 제2 데이터 전압이 인가되는 하이 픽셀전극을 포함하는 화소전극을 포함한다. 상기 제2 기관은 상기 제1 기관과 마주보도록 형성된 공통전극을 포함한다. 상기 액정층은 상기 제1 및 제2 기관들 사이에 개재된 복수의 액정입자들과, 및 상기 액정입자들을 상기 로우 및 하이 픽셀전극에 대하여 서로 다르게 프리틸트(pretilt)시키는 복수의 광경화 입자들을 포함한다.

[0017] 상기 액정입자들 중 상기 하이 픽셀전극과 대응하는 입자들은 상기 액정입자들 중 상기 로우 픽셀전극과 대응하는 입자들보다 더 큰 각도도 프리틸트될 수 있다. 한편, 상기 화소전극은 마이크로 슬릿 패턴들을 포함할 수 있다.

[0018] 상기한 본 발명의 다른 실시예에 의한 표시패널의 제조방법으로, 제1 데이터 전압이 인가되기 위한 로우 픽셀전극과 상기 제1 데이터 전압보다 높은 레벨의 제2 데이터 전압이 인가되기 위한 하이 픽셀전극을 포함하는 화소전극을 갖는 제1 기관, 공통전극을 갖는 제2 기관, 및 상기 제1 및 제2 기관들 사이에 개재된 복수의 액정입자들과 복수의 광경화 입자들을 갖는 액정층을 포함하는 표시패널을 제조한다. 이어서, 상기 화소전극 및 상기 공통전극 사이에 노광전압을 인가하는 상태에서, 상기 액정입자들이 상기 로우 및 하이 픽셀전극에 대하여 서로 다르게 프리틸트되도록 상기 표시패널에 광을 조사하여 상기 광경화 입자들의 일부를 경화시킨다.

[0019] 상기 액정입자들 중 상기 하이 픽셀전극과 대응하는 입자들은 상기 액정입자들 중 상기 로우 픽셀전극과 대응하는 입자들보다 더 큰 각도도 프리틸트될 수 있다.

[0020] 상기 광경화 입자들의 일부를 경화시키는 방법으로, 제1 노광전압을 상기 로우 픽셀전극에 인가하고, 상기 제1 노광전압보다 높은 제2 노광전압을 상기 하이 픽셀전극에 인가하는 단계가 수행될 수 있다.

[0021] 상기 광경화 입자들의 일부를 경화시키는 방법으로, 상기 노광전압을 제1 시간동안 상기 로우 픽셀전극에 인가하고, 상기 노광전압을 상기 제1 시간보다 긴 제2 시간동안 상기 하이 픽셀전극에 인가하는 단계가 수행될 수 있다.

[0022] 상기 광경화 입자들의 일부를 경화시키는 방법으로, 제1 에너지의 광을 상기 로우 픽셀전극에 인가하고, 상기 제1 에너지보다 높은 제2 에너지의 광을 상기 하이 픽셀전극에 인가하는 단계가 수행될 수 있다.

[0023] 상기 광경화 입자들의 일부를 경화시키는 방법으로, 상기 광을 제1 시간동안 상기 로우 픽셀전극에 인가하고, 상기 광을 상기 제1 시간보다 긴 제2 시간동안 상기 하이 픽셀전극에 인가하는 단계가 수행될 수 있다.

[0024] 한편, 상기 표시패널을 제조하는 방법으로, 상기 화소전극 및 상기 공통전극 사이에 상기 노광전압을 인가하지 않은 상태에서, 상기 표시패널에 광을 조사하여 상기 광경화 입자들 중 경화되지 않은 잔여 입자들을 경화시키는

는 단계가 더 수행될 수 있다. 상기 화소전극은 마이크로 슬릿 패턴들을 포함할 수 있다.

효 과

[0025] 본 발명에 따르면, 화소전극 및 공통전극 사이에 최대 계조값과 대응하는 최대 데이터 전압보다 높은 노광전압이 인가된 상태에서 광경화 입자들이 경화됨에 따라, 상기 광경화 입자들이 경화되는 데 소요되는 시간이 단축될 수 있다.

[0026] 또한, 액정입자들이 로우 및 하이 픽셀전극에 대하여 서로 다르게 프리틸트되도록 광경화 입자들이 경화됨에 따라, 표시패널의 시인성이 향상될 수 있다.

발명의 실시를 위한 구체적인 내용

[0027] 이하, 도면들을 참조하여 본 발명의 표시장치의 바람직한 실시예들을 보다 상세하게 설명하기로 한다. 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다. 첨부된 도면에 있어서, 구조물들의 치수는 본 고안의 명확성을 기하기 위하여 실제보다 확대하여 도시한 것이다. 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0028] 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 또한, 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 고안이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0029] <실시예 1>

[0030] 도 1은 본 발명의 실시예 1에 의한 표시패널의 일부를 도시한 평면도이고, 도 2는 도 1의 I-I'선을 따라 절단한 단면도이다.

[0031] 도 1 및 도 2를 참조하면, 본 실시예에 의한 표시패널은 제1 기관(100), 상기 제1 기관(100)과 대향하는 제2 기관(200), 및 상기 제1 기관(100)과 상기 제2 기관(200) 사이에 개재된 액정층(300)을 포함한다.

[0032] 상기 제1 기관(100)은 제1 투명기관(110), 게이트 배선(GL), 게이트 절연막(120), 제1 및 제2 데이터 배선들(DL1, DL2), 제1 박막 트랜지스터(ST1), 제2 박막 트랜지스터(ST2), 보호막(130), 화소전극(140) 및 제1 배향막(150)을 포함한다.

[0033] 상기 게이트 배선(GL)은 상기 제1 투명기관(110) 상에 제1 방향(DI1)을 따라 형성된다. 상기 게이트 절연막(120)은 상기 게이트 배선(GL)을 덮도록 상기 제1 투명기관(110) 상에 형성된다. 상기 제1 및 제2 데이터 배선들(DL1, DL2)은 상기 게이트 절연막(120) 상에 상기 제1 방향(DI1)과 교차하는 제2 방향(DI2)을 따라 형성되고, 서로 이웃하게 배치된다. 상기 제1 데이터 배선(DL1)으로는 제1 데이터 전압이 인가되고, 상기 제2 데이터 배선(DL2)으로는 상기 제1 데이터 전압보다 높은 레벨의 제2 데이터 전압이 인가될 수 있다.

[0034] 상기 제1 박막 트랜지스터(ST1)는 상기 게이트 배선(GL)으로부터 돌출된 제1 게이트 전극(G1), 상기 제1 게이트 전극(G1)과 대응되도록 상기 게이트 절연막(110) 상에 형성된 제1 액티브 패턴(미도시), 상기 제1 데이터 배선(DL1)으로부터 돌출되어 상기 제1 액티브 패턴과 중첩된 제1 소스 전극(S1), 및 상기 제1 소스 전극(S1)과 이격되어 상기 제1 액티브 패턴과 중첩된 제1 드레인 전극(D1)을 포함할 수 있다.

[0035] 상기 제2 박막 트랜지스터(ST2)는 상기 게이트 배선(GL)으로부터 돌출된 제2 게이트 전극(G2), 상기 제2 게이트 전극(G2)과 대응되도록 상기 게이트 절연막(110) 상에 형성된 제2 액티브 패턴(미도시), 상기 제2 데이터 배선

(DL2)으로부터 돌출되어 상기 제2 액티브 패턴과 중첩된 제2 소스 전극(S2), 및 상기 제2 소스 전극(S2)과 이격되어 상기 제2 액티브 패턴과 중첩된 제2 드레인 전극(D2)을 포함할 수 있다. 여기서, 상기 제1 및 제2 게이트 전극들(G1, G2)은 서로 일체형으로 형성될 수 있다.

[0036] 상기 보호막(130)은 상기 제1 및 제2 데이터 배선들(DL1, DL2)과 상기 제1 및 제2 박막 트랜지스터들(ST1, ST2)을 덮도록 상기 게이트 절연막(120) 상에 형성된다. 상기 보호막(130)은 상기 제1 및 제2 데이터 배선들(DL1, DL2)과 상기 제1 및 제2 박막 트랜지스터들(ST1, ST2)을 덮도록 상기 게이트 절연막(120) 상에 형성된 무기 절연막(132) 및 상기 무기 절연막(132) 상에 형성된 유기 절연막을 포함할 수 있다.

[0037] 상기 화소전극(140)은 단위픽셀 영역 내에 상기 보호막(130) 상에 형성되고, 투명한 도전성 물질로 이루어진다. 상기 화소전극(140)은 상기 제1 드레인 전극(D1)과 전기적으로 연결된 로우 픽셀전극(LP), 및 상기 로우 픽셀전극(LP)과 이격되고 상기 제2 드레인 전극(D2)과 전기적으로 연결된 하이 픽셀전극(HP)을 포함한다. 여기서, 상기 로우 픽셀전극(LP)은 상기 하이 픽셀전극(HP)보다 큰 면적을 가질 수 있다.

[0038] 상기 화소전극(140), 즉 상기 로우 및 하이 픽셀전극들(LP, HP)은 마이크로 슬릿 패턴들(micro slit patterns)을 포함할 수 있다.

[0039] 예를 들어, 상기 로우 픽셀전극(LP)은 십자 형상을 갖는 로우 줄기부(LP-a), 상기 로우 줄기부(LP-a)로부터 방사형으로 돌출된 로우 가지부(LP-b), 및 상기 로우 줄기부(LP-a) 또는 상기 로우 가지부(LP-b)와 연결되고 상기 제1 드레인 전극(D1)과 중첩되는 로우 콘택부(LP-c)를 포함할 수 있다. 여기서, 상기 로우 콘택부(LP-c)는 상기 보호막(130)에 형성된 제1 콘택홀(H1)을 통해 상기 제1 드레인 전극(D1)과 전기적으로 접촉한다.

[0040] 상기 하이 픽셀전극(HP)은 십자 형상을 갖는 하이 줄기부(HP-a), 상기 하이 줄기부(HP-a)로부터 방사형으로 돌출된 하이 가지부(HP-b), 및 상기 하이 줄기부(HP-a) 또는 상기 하이 가지부(HP-b)와 연결되고 상기 제2 드레인 전극(D2)과 중첩되는 하이 콘택부(LP-c)를 포함할 수 있다. 여기서, 상기 하이 콘택부(HP-c)는 상기 보호막(130)에 형성된 제2 콘택홀(H2)을 통해 상기 제2 드레인 전극(D2)과 전기적으로 접촉한다.

[0041] 상기 제1 배향막(150)은 상기 화소전극(140)을 덮도록 상기 보호막(130) 상에 형성된다.

[0042] 이어서, 상기 제2 기판(200)은 제2 투명기판(210), 컬러필터(220), 평탄화막(230), 공통전극(240) 및 제2 배향막(250)을 포함할 수 있다.

[0043] 상기 컬러필터(220)는 상기 제1 기판(100)과 마주보는 상기 제2 투명기판(210)의 일면 상에 형성된다. 상기 평탄화막(230)은 상기 컬러필터(220) 상에 형성되어 표면을 평탄화시킨다. 상기 공통전극(240)은 투명한 도전성 물질로 이루어지며, 상기 평탄화막(230) 상에 형성된다. 상기 제2 배향막(250)은 상기 공통전극(240) 상에 형성된다. 여기서, 상기 컬러필터(220)는 상기 제2 기판(200)이 아닌 상기 제1 기판(100)에 포함될 수 있다.

[0044] 상기 액정층(300)은 상기 제1 및 제2 기판들(100, 200) 사이에 개재되며, 복수의 액정입자들(310) 및 복수의 광경화 입자들(320)을 포함하고, 선택적으로 광 개시제 입자들(미도시)을 더 포함할 수 있다.

[0045] 상기 액정입자들(310)은 상기 화소전극(140) 및 상기 공통전극(240) 사이에 형성되는 전기장에 의해 배열이 변경되어 광의 투과율을 조정한다.

[0046] 상기 광경화 입자들(320)은 상기 액정입자들(310) 사이에 개재되고, 광에 의해 경화되어 있다. 상기 광경화 입자들(320)은 상기 액정입자들(310)을 수직방향(10)에 대하여 소정의 각도(θ)로 프리틸트(pretilt)시키는 역할을 수행할 수 있다. 여기서, 상기 수직방향(10)은 상기 제1 및 제2 기판들(100, 200)의 표면에 대하여 수직인 방향이다. 본 실시예에서, 상기 광경화 입자들(320)에 의해 상기 액정입자들(310)의 프리틸트된 각도(θ)는 상기 로우 및 하이 픽셀전극들(LP, HP)에 대하여 서로 동일할 수 있다.

[0047] 상기 광경화 입자들(320)은 상기 액정입자들(310)에 대하여 약 0.2 wt% 이하인 것이 바람직하다. 상기 광경화 입자들(320) 각각은 아크릴(acryl), 메타아크릴(methacryl), 다이에닐(dienyl), 비닐(vinyl) 등을 포함할 수 있다.

[0048] 상기 액정층(300)은 상기 광경화 입자들(320)의 경화가 개시되는데 도와주는 광 개시제 입자들(미도시)을 더 포함할 수 있다.

[0049] 도 3은 도 1의 표시패널을 단순화시켜 도시한 회로도이다.

[0050] 도 1 및 도 3을 참조하면, 상기 제1 박막 트랜지스터(ST1)는 상기 로우 픽셀전극(LP)과 전기적으로 연결되고,

상기 게이트 배선(GL)으로 게이트 신호가 인가될 때 상기 제1 데이터 배선(DL1)으로 전송되는 상기 제1 데이터 전압을 상기 로우 픽셀전극(LP)으로 전달한다.

[0051] 또한, 상기 제2 박막 트랜지스터(ST2)는 상기 하이 픽셀전극(HP)과 전기적으로 연결되고, 상기 게이트 배선(GL)으로 상기 게이트 신호가 인가될 때 상기 제2 데이터 배선(DL2)으로 전송되는 상기 제2 데이터 전압을 상기 하이 픽셀전극(HP)으로 전달한다.

[0052] 도 4는 도 1의 표시패널 중 화소전극이 3 분할된 상태를 단순화시켜 도시한 회로도이다.

[0053] 도 4를 참조하면, 상기 로우 픽셀전극(LP)은 서로 전기적으로 연결된 제1 및 제2 로우 전극들(LP1, LP2)을 포함할 수도 있다. 여기서, 상기 하이 픽셀전극(HP)은 상기 제1 및 제2 로우 전극들(LP1, LP2) 사이에 배치된다.

[0054] 이하, 도 1 내지 도 4를 통해 설명한 표시패널을 제조하는 방법에 대하여 상세하게 설명하고자 한다.

[0055] 도 5 및 도 6은 도 1의 표시패널을 제조하는 방법을 설명하기 위한 단면도들이다. 구체적으로, 도 5는 화소전극 및 공통전극 사이에 노광전압을 인가하면서 광을 인가하는 과정을 나타낸 단면도이고, 도 6은 상기 노광전압을 인가하지 않으면서 광을 인가하는 과정을 나타낸 단면도이다.

[0056] 도 5를 참조하면, 우선 도 1 내지 도 4에서의 상기 제1 기관(100) 및 상기 제2 기관(200)을 제조하고, 상기 제1 및 제2 기관들(100, 200) 사이에 상기 액정입자들(310) 및 상기 광경화 입자들(320)을 주입하여 상기 액정층(300)을 형성한다. 즉, 상기 제1 기관(100), 상기 제2 기관(200) 및 상기 액정층(300)을 갖는 표시패널을 제조한다. 여기서, 상기 광경화 입자들(320)의 경화가 개시되는데 도와주는 상기 광 개시제 입자들을 더 포함할 수 있다.

[0057] 이어서, 상기 화소전극(140) 및 상기 공통전극(240) 사이에 노광전압을 인가한 상태에서, 상기 표시패널로 광을 조사하여 상기 광경화 입자들(320)의 일부를 경화시킨다. 즉, 상기 화소전극(140)에 상기 노광전압을 인가하고, 상기 공통전극(240)에 공통전압을 인가한 상태에서, 상기 광경화 입자들(320)의 일부를 경화시킨다. 여기서, 상기 광은 자외선일 수 있다. 그 결과, 상기 액정입자들(310)은 상기 수직 방향에 대하여 소정의 각도(θ)로 프리틸트될 수 있다.

[0058] 본 실시예에서의 상기 노광전압은 상기 표시패널에서의 최대 계조값과 대응되는 최대 데이터 전압보다 높은 전압이다. 즉, 상기 노광전압은 풀화이트(full white)를 구현하는 최대 계조값과 대응하는 최대 데이터 전압보다 높은 전압이다. 예를 들어, 상기 최대 데이터 전압은 약 7 V이고, 상기 노광전압은 약 7V ~ 약 20V의 범위를 갖는다. 여기서, 상기 노광전압이 약 7V 이하일 경우, 상기 광경화 입자들(320)을 경화시키는데 소요되는 시간이 과도하게 증가되고, 상기 노광전압이 약 20 V 이상일 경우, 상기 액정입자들(310)이 과도하게 프리틸트되어 빗샘 현상이 발생될 수 있다.

[0059] 한편, 상기 화소전극(140)에 상기 노광전압을 인가할 때, 상기 로우 및 하이 픽셀전극들(LP, HP)에 서로 다른 전압을 인가할 수도 있다. 예를 들어, 상기 로우 픽셀전극(LP)에 상기 최대 데이터 전압보다 높은 제1 노광전압을 인가하고, 상기 하이 픽셀전극(HP)에 상기 제1 노광전압보다 높은 제2 노광전압을 인가할 수 있다.

[0060] 또한, 상기 표시패널에 상기 광을 인가할 때, 상기 로우 및 하이 픽셀전극들(LP, HP)에 서로 다른 에너지의 광을 인가할 수도 있다. 예를 들어, 제1 에너지의 광을 상기 로우 픽셀전극(LP)으로 인가하고, 상기 제1 에너지보다 높은 제2 에너지의 광을 상기 하이 픽셀전극(HP)으로 인가할 수 있다.

[0061] 도 6을 참조하면, 전계 노광을 수행한 후, 상기 화소전극(140) 및 상기 공통전극(240) 사이에 상기 노광전압을 인가하지 않은 상태에서, 상기 표시패널에 광을 조사하여 상기 광경화 입자들(320) 중 경화되지 않은 잔여 입자들을 경화시킨다. 즉, 무전계 노광을 통해 상기 잔여 입자들 모두를 경화시킨다.

[0062] 이와 같이 본 실시예에 따르면, 풀화이트를 구현하는 최대 계조값과 대응하는 최대 데이터 전압보다 높은 전압으로 화소전극 및 공통전극 사이에 인가된 상태에서, 표시패널로 자외선을 조사하여 광경화 입자들을 경화시킴 따라, 상기 광경화 입자들이 경화되는 데 소요되는 시간을 종래에 비해 단축시킬 수 있다.

[0063] <실시예 2>

[0064] 도 7은 본 발명의 실시예 2에 의한 표시패널의 일부를 도시한 단면도이다.

[0065] 본 실시예에 의한 표시패널은 액정층(300)을 제외하면, 도 1 내지 도 6을 통해 설명한 실시예 1의 표시패널과 실질적으로 동일하므로, 상기 액정층(300)을 제외한 다른 구성요소들에 대한 자세한 설명을 생략하기로 한다.

또한, 상기 실시예 1의 표시패널과 실질적으로 동일한 구성요소들에 대해서는 도 1 내지 도 6과 동일한 참조부호를 부여하겠다.

- [0066] 도 7을 참조하면, 본 실시예에 의한 액정층(300)은 상기 제1 및 제2 기판들(100, 200) 사이에 개재되며, 복수의 액정입자들(310) 및 복수의 광경화 입자들(320)을 포함하고, 선택적으로 광 개시제 입자들(미도시)을 더 포함할 수 있다.
- [0067] 상기 액정입자들(310)은 상기 화소전극(140) 및 상기 공통전극(240) 사이에 형성되는 전기장에 의해 배열이 변경되어 광의 투과율을 조정한다.
- [0068] 상기 광경화 입자들(320)은 상기 액정입자들(310) 사이에 개재되고, 광에 의해 경화되어 있다. 상기 광경화 입자들(320)은 상기 액정입자들(310)을 수직방향(10)에 대하여 소정의 각도로 프리틸트(pretilt)시키는 역할을 수행할 수 있다. 여기서, 상기 수직방향(10)은 상기 제1 및 제2 기판들(100, 200)의 표면에 대하여 수직인 방향이다.
- [0069] 본 실시예에서, 상기 광경화 입자들(320)에 의해 상기 액정입자들(310)의 프리틸트된 각도는 상기 로우 및 하이 픽셀전극들(LP, HP)에 대하여 서로 다르다. 예를 들어, 상기 액정입자들(310) 중 상기 하이 픽셀전극(HP)과 대응되는 입자들의 프리틸트된 각도(θ_2)는 상기 액정입자들(310) 중 상기 로우 픽셀전극(LP)과 대응되는 입자들의 프리틸트된 각도(θ_1)보다 작다.
- [0070] 상기 광경화 입자들(320)은 상기 액정입자들(310)에 대하여 약 0.2 wt% 이하인 것이 바람직하다. 상기 광경화 입자들(320) 각각은 아크릴(acryl), 메타아크릴(methacryl), 다이에닐(dienyl), 비닐(vinyl) 등을 포함할 수 있다.
- [0071] 상기 액정층(300)은 상기 광경화 입자들(320)의 경화가 개시되는데 도와주는 광 개시제 입자들(미도시)을 더 포함할 수 있다.
- [0072] 도 8은 노광전압 또는 노광 에너지에 따른 데이터 전압과 광의 투과율과의 관계를 나타낸 그래프이다.
- [0073] 도 8을 참조하면, 상기 화소전극(140) 및 상기 공통전극(240) 사이에 인가되는 상기 노광전압이 증가하거나, 상기 표시패널로 인가되는 광의 에너지가 증가할 경우, 도 8의 VT 곡선은 왼쪽으로 이동하게 된다. 여기서, 상기 VT 곡선은 상기 화소전극(140)에 인가되는 데이터 전압과 상기 화소전극(140)을 통해 투과되는 광의 투과율 사이의 관계를 나타낸 곡선이다.
- [0074] 상기 VT 곡선이 왼쪽으로 이동하게 된다는 것은 동일 데이터 전압에 대한 광의 투과율이 증가하는 것을 의미한다. 즉, 상기 화소전극(140) 및 상기 공통전극(240) 사이에 인가되는 상기 노광전압이 증가하거나, 상기 표시패널로 인가되는 광의 에너지가 증가하게 되면, 동일 데이터 전압에 대한 광의 투과율이 증가할 수 있다.
- [0075] 결국, 상기 로우 픽셀전극(LP)으로 인가되는 제1 노광전압보다 높은 제2 노광전압으로 상기 하이 픽셀전극(HP)에 인가하거나, 상기 로우 픽셀전극(LP)으로 인가되는 제1 에너지의 광보다 높은 제2 에너지의 광으로 상기 하이 픽셀전극(HP)에 인가할 경우, 상기 하이 픽셀전극(HP)에서 발생하는 휘도가 상기 로우 픽셀전극(LP)에 발생하는 휘도보다 증가될 수 있다.
- [0076] 이하, 도 7의 표시패널을 제조하는 방법을 상세하게 설명하고자 한다.
- [0077] 도 9 및 도 10은 도 7의 표시패널을 제조하는 방법을 설명하기 위한 단면도들이다. 구체적으로, 도 9는 화소전극 및 공통전극 사이에 노광전압을 인가하면서 광을 인가하는 과정을 나타낸 단면도이고, 도 10은 상기 노광전압을 인가하지 않으면서 광을 인가하는 과정을 나타낸 단면도이다.
- [0078] 도 9를 참조하면, 우선 도 7에서의 상기 제1 기판(100) 및 상기 제2 기판(200)을 제조하고, 상기 제1 및 제2 기판들(100, 200) 사이에 상기 액정입자들(310) 및 상기 광경화 입자들(320)을 주입하여 상기 액정층(300)을 형성한다.
- [0079] 이어서, 상기 공통전극(240)으로 공통전압을 인가하고, 상기 로우 픽셀전극(LP)으로 제1 노광전압을 인가하고, 상기 하이 픽셀전극(HP)으로 상기 제1 노광전압보다 높은 제2 노광전압을 인가한 상태에서, 상기 표시패널로 광, 일례로 자외선을 조사하여 상기 광경화 입자들(320)의 일부를 경화시킨다. 예를 들어, 상기 공통전압은 약 0V이고, 상기 제1 노광전압은 약 4V이며, 상기 제2 노광전압은 약 7V일 수 있다.
- [0080] 그 결과, 상기 액정입자들(320) 중 상기 로우 픽셀전극(LP)과 대응되는 입자들은 상기 수직 방향(10)에 대하여

제1 각도(θ_1)로 프리틸트되고, 상기 액정입자들(320) 중 상기 하이 픽셀전극(HP)과 대응되는 입자들은 상기 수직 방향(10)에 대하여 상기 제1 각도(θ_1)보다 큰 제2 각도(θ_2)로 프리틸트될 수 있다.

[0081] 한편, 상기 로우 및 하이 픽셀전극들(LP, HP)로 상기 제1 및 제2 노광전압들을 각각 인가한 상태에서 상기 표시패널로 인가되는 광의 에너지는 상기 로우 및 하이 픽셀전극들(LP, HP)에 대하여 서로 동일할 수 있다. 예를 들어, 상기 표시패널로 인가되는 광의 에너지는 단위 면적당 약 3J ~ 약 10J의 범위를 가질 수 있다.

[0082] 그러나 이와 다르게, 상기 로우 및 하이 픽셀전극들(LP, HP)로 상기 제1 및 제2 노광전압들을 각각 인가한 상태에서 상기 표시패널로 인가되는 광의 에너지는 상기 로우 및 하이 픽셀전극들(LP, HP)에 대하여 서로 다를 수도 있다. 예를 들어, 상기 로우 픽셀전극(LP)으로 인가되는 광의 에너지는 단위 면적당 약 3J이고, 상기 하이 픽셀전극(HP)으로 인가되는 광의 에너지는 단위 면적당 약 7J일 수 있다.

[0083] 도 10을 참조하면, 전계 노광을 수행한 후, 상기 화소전극(140) 및 상기 공통전극(240) 사이에 상기 노광전압을 인가하지 않은 상태에서, 상기 표시패널에 광을 조사하여 상기 광경화 입자들(320) 중 경화되지 않은 잔여 입자들을 경화시킨다. 즉, 무전계 노광을 통해 상기 잔여 입자들 모두를 경화시킨다.

[0084] 본 실시예에서, 상기 무전계 노광시에 인가되는 광의 에너지는 상기 잔여 입자들이 빠르게 경화되도록 상기 전계 노광시에 인가되는 광의 에너지보다 클 수 있다. 예를 들어, 상기 무전계 노광시에 인가되는 광의 에너지는 단위 면적당 약 30J 일 수 있다.

[0085] 이하, 도 7의 표시패널을 제조하는 다른 방법을 상세하게 설명하고자 한다.

[0086] 도 11, 도 12 및 도 13은 도 7의 표시패널을 제조하는 다른 방법을 설명하기 위한 단면도들이다. 구체적으로, 도 11은 화소전극 및 공통전극 사이에 노광전압을 인가하면서 표시패널로 광을 인가하는 과정을 나타낸 단면도이고, 도 12는 하이 픽셀전극에만 상기 노광전압을 인가한 상태에서 상기 광을 인가하는 과정을 나타낸 단면도이며, 도 13은 상기 노광전압을 인가하지 않은 상태에서 상기 광을 인가하는 과정을 나타낸 단면도이다.

[0087] 도 11을 참조하면, 우선 도 7에서의 상기 제1 기관(100) 및 상기 제2 기관(200)을 제조하고, 상기 제1 및 제2 기관들(100, 200) 사이에 상기 액정입자들(310) 및 상기 광경화 입자들(320)을 주입하여 상기 액정층(300)을 형성한다.

[0088] 이어서, 상기 공통전극(240)으로 공통전압을 인가하고, 상기 로우 및 하이 픽셀전극들(LP, HP) 각각으로 동일한 노광전압을 인가한 상태에서, 상기 표시패널로 광, 일례로 자외선을 조사하여 상기 광경화 입자들(320)의 일부를 경화시킨다.

[0089] 예를 들어, 상기 공통전압은 약 0V이고, 상기 노광전압은 약 4V일 수 있다. 또한, 상기 표시패널로 인가되는 광의 에너지는 단위 면적당 약 3J일 수 있다. 그 결과, 상기 액정입자들(320)은 상기 수직 방향(10)에 대하여 소정의 각도로 프리틸트될 수 있다.

[0090] 도 12를 참조하면, 상기 광경화 입자들(320)의 일부를 경화시킨 후에, 상기 로우 픽셀전극(LP)에는 노광전압을 인가하지 않고, 상기 하이 픽셀전극(HP)에만 노광전압을 인가하는 상태에서, 상기 표시패널로 광을 인가하여, 상기 광경화 입자들(320) 중 경화되지 않은 미경화 입자들의 일부를 다시 경화시킨다. 예를 들어, 상기 하이 픽셀전극(HP)에만 약 4V의 노광전압을 인가하는 상태에서 상기 표시패널로 단위면적당 약 7J의 에너지를 갖는 광을 조사할 수 있다.

[0091] 즉, 상기 로우 픽셀전극(LP)에서는 무전계 노광을 수행하고, 상기 하이 픽셀전극(HP)에서는 전계 노광을 수행함에 따라, 상기 액정입자들(320) 중 상기 하이 픽셀전극(HP)과 대응되는 입자들이 좀더 큰 각도로 프리틸트되거나, 프리틸트된 입자들의 개수가 증가될 수 있다.

[0092] 예를 들어, 상기 액정입자들(320) 중 상기 로우 픽셀전극(LP)과 대응되는 입자들은 상기 수직 방향(10)에 대하여 제1 각도(θ_1)로 프리틸트되고, 상기 액정입자들(320) 중 상기 하이 픽셀전극(HP)과 대응되는 입자들은 상기 수직 방향(10)에 대하여 상기 제1 각도(θ_1)보다 큰 제2 각도(θ_2)로 프리틸트될 수 있다.

[0093] 결국, 도 11 및 도 12를 다시 참조하면, 상기 로우 픽셀전극(LP)보다 상기 하이 픽셀전극(HP)으로 보다 긴 시간으로 상기 노광전압을 인가한 상태에서 상기 표시패널로 광을 조사할 수 있다. 여기서, 상기 표시패널로 인가되는 광의 에너지는 상기 로우 및 하이 픽셀전극들(LP, HP)에 대하여 서로 동일할 수도 있지만, 서로 다를 수도 있다.

[0094] 도 13을 참조하면, 상기 하이 픽셀전극(HP)으로 긴 시간동안 전계 노광을 수행한 후, 상기 화소전극(140) 및 상

기 공통전극(240) 사이에 상기 노광전압을 인가하지 않은 상태에서, 상기 표시패널에 광을 조사하여 상기 광경화 입자들(320) 중 경화되지 않은 잔여 입자들을 경화시킨다. 즉, 무전계 노광을 통해 상기 잔여 입자들 모두를 경화시킨다. 예를 들어, 상기 무전계 노광시에 인가되는 광의 에너지는 단위 면적당 약 30J 일 수 있다.

[0095] 이와 같이 본 실시예에 따르면, 로우 및 하이 픽셀전극들 각각에 서로 다른 노광전압을 인가하는 제1 방식과, 상기 로우 및 하이 픽셀전극들 각각에 서로 다른 시간동안 동일한 노광전압을 인가하는 제2 방식과, 상기 로우 및 하이 픽셀전극들 각각에 서로 다른 에너지를 갖는 광을 인가하는 제3 방식과, 상기 로우 및 하이 픽셀전극들 각각에 서로 다른 시간동안 동일한 에너지를 갖는 광을 인가하는 제4 방식 중 적어도 어느 하나로 상기 표시패널이 제조될 수 있다. 즉, 상기 제1 내지 제4 방식들이 서로 조합되어 상기 표시패널이 제조될 수 있다.

[0096] 따라서, 상기 제1 내지 제4 방식들 중 적어도 하나에 의해 상기 액정입자들이 상기 로우 및 하이 픽셀전극에 대하여 서로 다르게 프리틸트되도록 광경화 입자들이 경화됨에 따라, 상기 표시패널의 시인성이 향상될 수 있다.

[0097] 앞서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예들을 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

[0098] 도 1은 본 발명의 실시예 1에 의한 표시패널의 일부를 도시한 평면도이다.

[0099] 도 2는 도 1의 I-I'선을 따라 절단한 단면도이다.

[0100] 도 3은 도 1의 표시패널을 단순화시켜 도시한 회로도이다.

[0101] 도 4는 도 1의 표시패널 중 화소전극이 3 분할된 상태를 단순화시켜 도시한 회로도이다.

[0102] 도 5 및 도 6은 도 1의 표시패널을 제조하는 방법을 설명하기 위한 단면도들이다.

[0103] 도 7은 본 발명의 실시예 2에 의한 표시패널의 일부를 도시한 단면도이다.

[0104] 도 8은 노광전압 또는 노광 에너지에 따른 데이터 전압과 광의 투과율과의 관계를 나타낸 그래프이다.

[0105] 도 9 및 도 10은 도 7의 표시패널을 제조하는 방법을 설명하기 위한 단면도들이다.

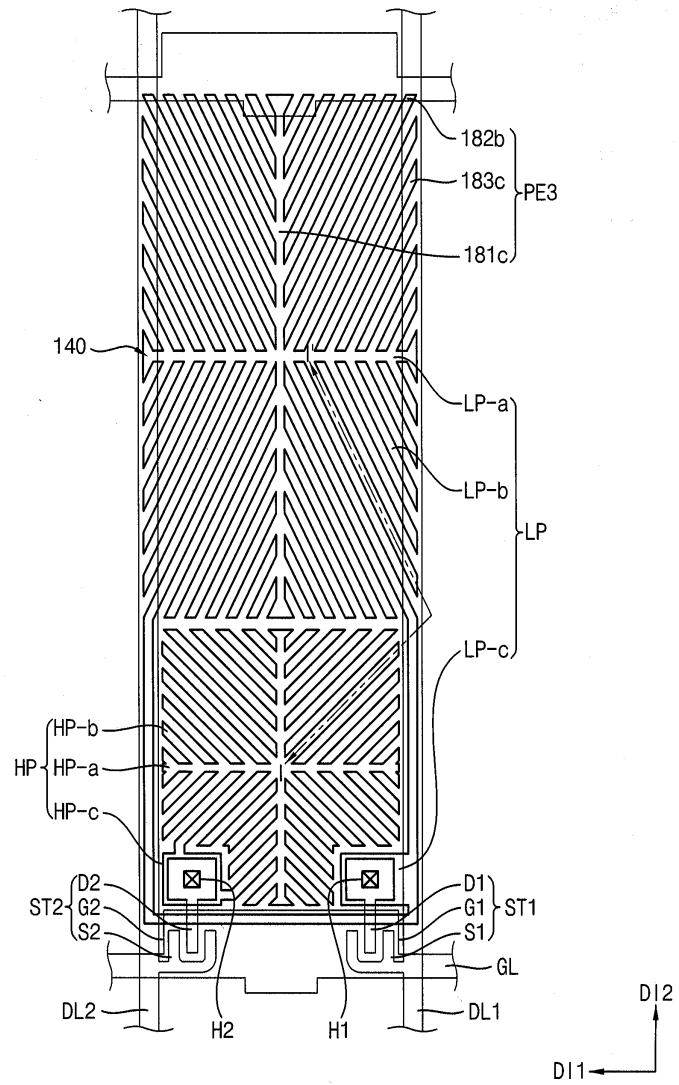
[0106] 도 11, 도 12 및 도 13은 도 7의 표시패널을 제조하는 다른 방법을 설명하기 위한 단면도들이다.

[0107] <도면의 주요 부분에 대한 부호의 설명>

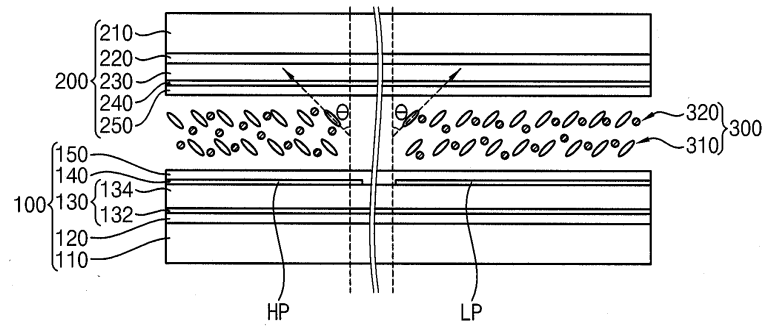
[0108]	100 : 제1 기판	GL : 게이트 배선
[0109]	DL1 : 제1 데이터 배선	DL2 : 제2 데이터 배선
[0110]	ST1 : 제1 박막 트랜지스터	ST2 : 제2 박막 트랜지스터
[0111]	140 : 화소전극	LP : 로우 픽셀전극
[0112]	LP1: 제1 로우 전극	LP2 : 제2 로우 전극
[0113]	HP : 하이 픽셀전극	200 : 제2 기판
[0114]	240 : 공통전극	300 : 액정층
[0115]	310 : 액정입자	320 : 광경화 입자

도면

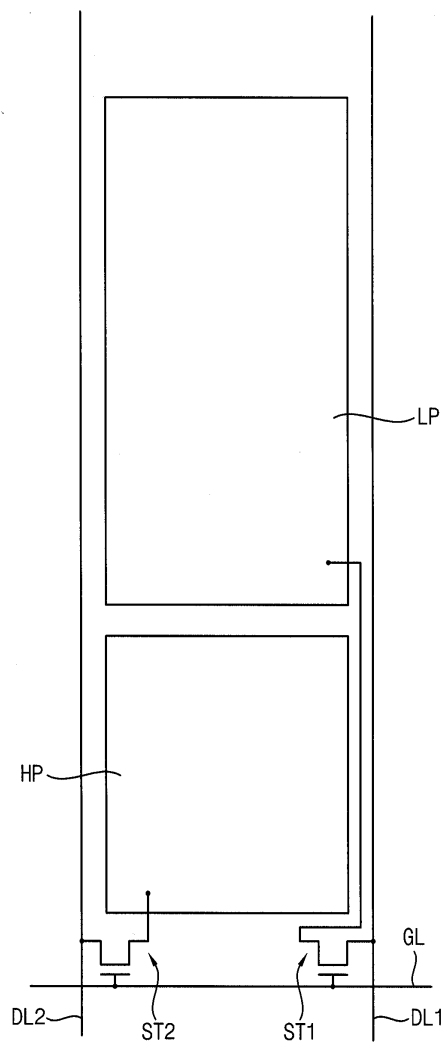
도면1



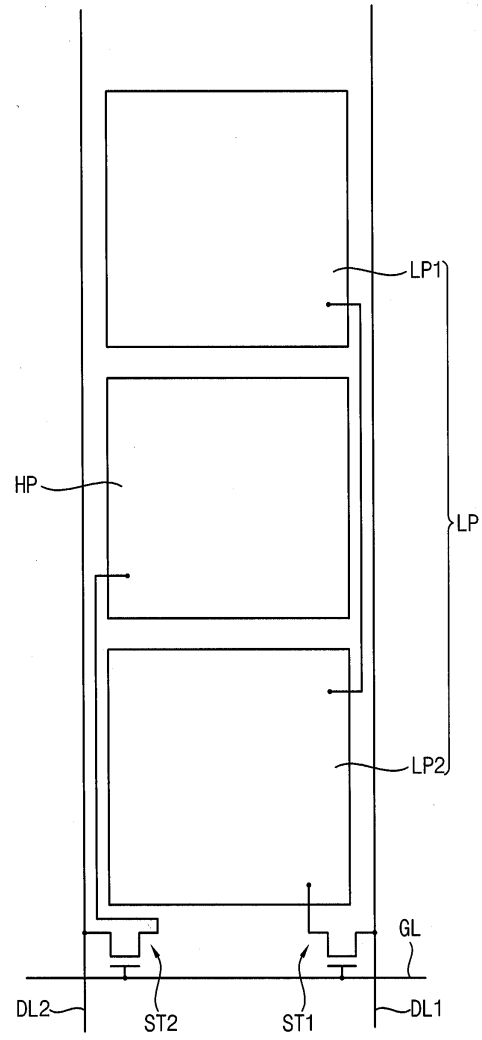
도면2



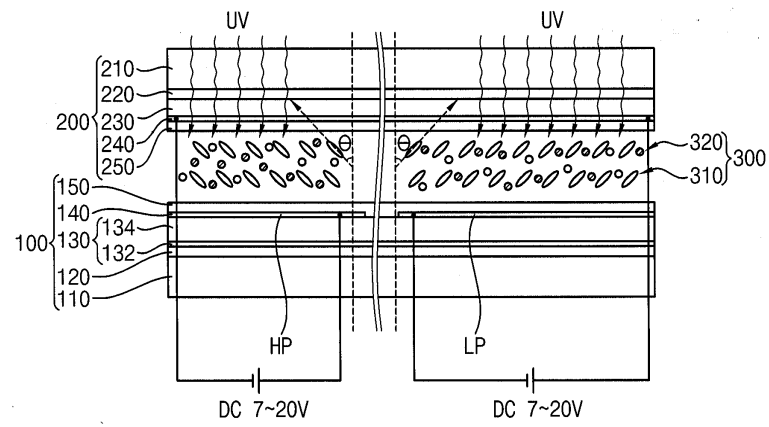
도면3



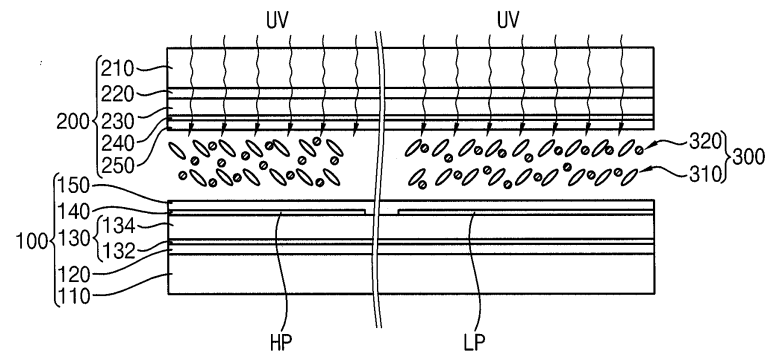
도면4



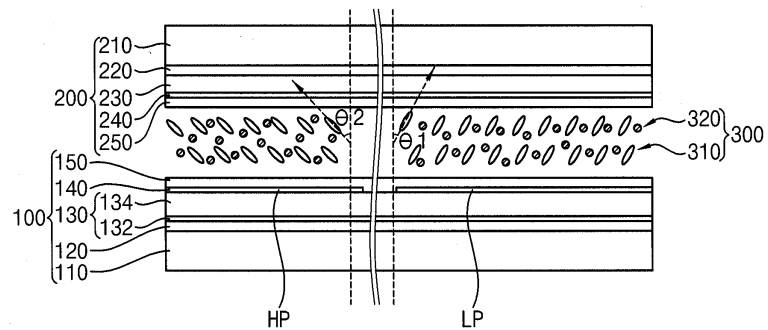
도면5



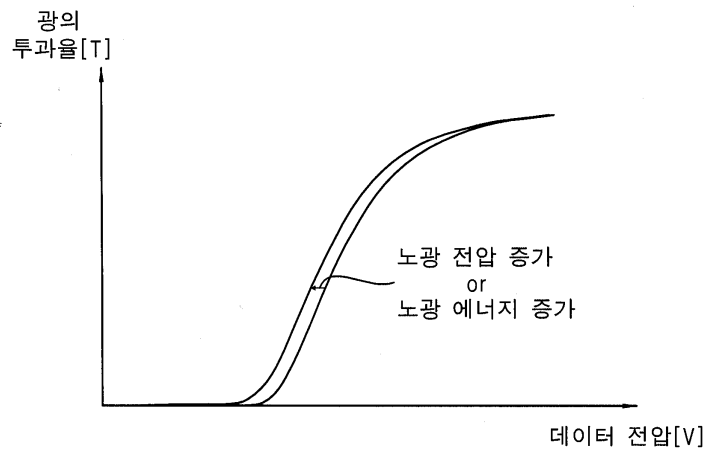
도면6



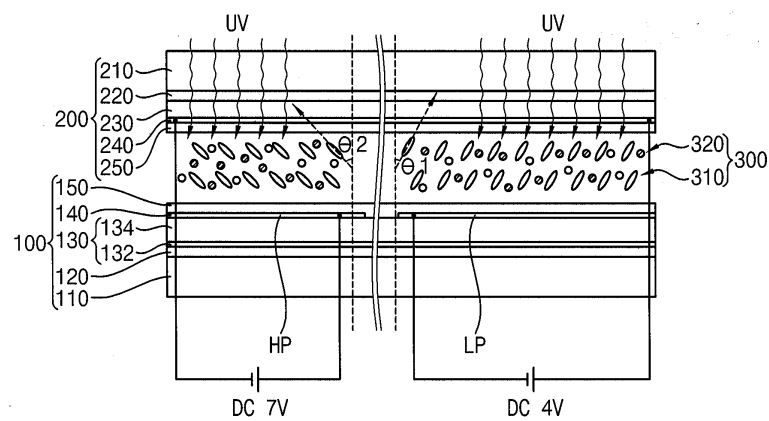
도면7



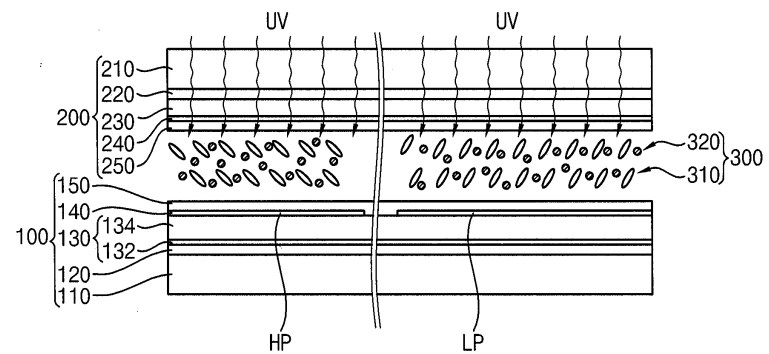
도면8



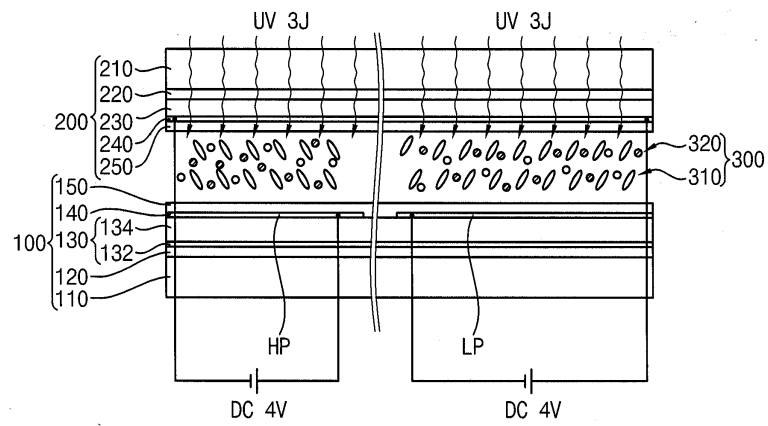
도면9



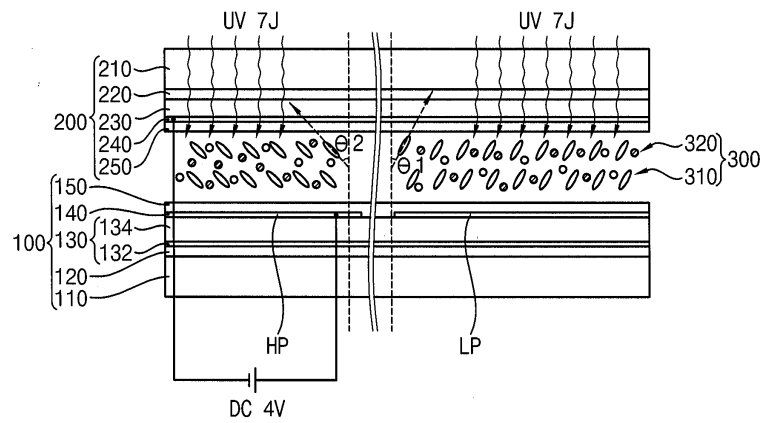
도면10



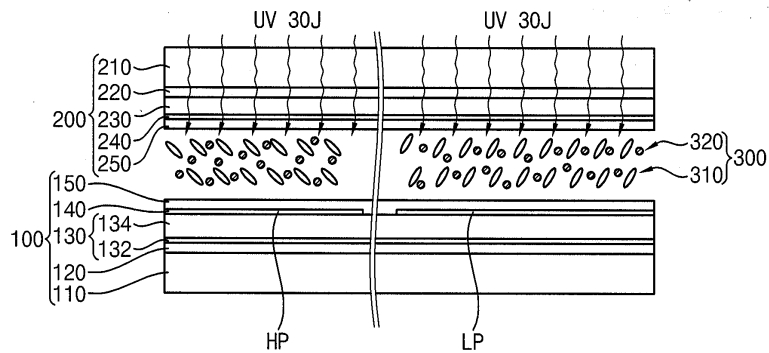
도면11



도면12



도면13



专利名称(译)	显示面板及其制造方法		
公开(公告)号	KR101494316B1	公开(公告)日	2015-02-23
申请号	KR1020080067967	申请日	2008-07-14
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM MIN JAE 김민재 LYU JAE JIN 유재진 PARK SEUNG BEOM 박승범 SOHN JI WON 손지원 LEE JUN HYUP 이준협 KYE MYEONG HA 계명하 KIM HOON 김훈 SEOK MIN GOO 석민구		
发明人	김민재 유재진 박승범 손지원 이준협 계명하 김훈 석민구		
IPC分类号	G02F1/133 G02F1/1343 G02F1/13		
CPC分类号	G02F1/1337 G02F1/133788 G02F1/133707		
代理人(译)	PARK , YOUNG WOO		
其他公开文献	KR1020100007360A		
外部链接	Espacenet		

摘要(译)

一种制造显示面板的方法，该方法包括形成包括第一基板的显示面板，包括设置在其上的像素电极的第一基板，包括设置在其上的公共电极的第二基板，以及插入在第一基板和第一基板之间的液晶层。第二基板，液晶层包括多个液晶分子和多个紫外 (UV) 固化颗粒;通过在显示面板上照射光来固化一部分UV可固化颗粒，其中在像素电极和公共电极之间施加大于对应于显示面板的最大灰度数据的最大数据电压的曝光电压。电极。还描述了显示面板。

