



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0080282  
(43) 공개일자 2017년07월10일

(51) 국제특허분류(Int. Cl.)  
*G09G 3/36* (2006.01) *G02F 1/1362* (2006.01)  
(52) CPC특허분류  
*G09G 3/3648* (2013.01)  
*G02F 1/136286* (2013.01)  
(21) 출원번호 10-2015-0191640  
(22) 출원일자 2015년12월31일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
장규범  
경기도 파주시 가온로 205, 702동 1702호 (와동동, 해솔마을7단지롯데캐슬아파트)  
고홍준  
경기도 고양시 일산서구 고양대로 622, 203동 1501호 (일산동, 일산태영테시앙2단지아파트)  
(74) 대리인  
박장원

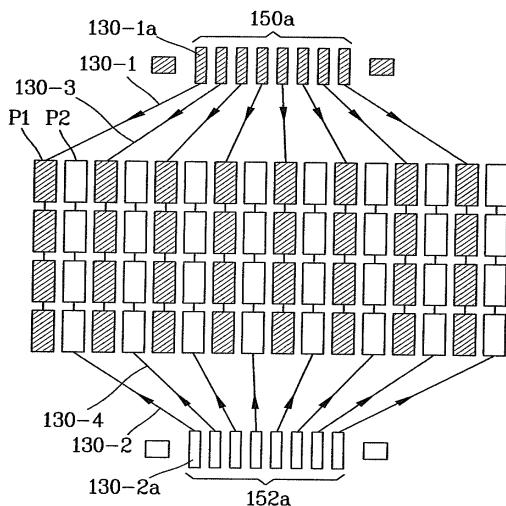
전체 청구항 수 : 총 3 항

(54) 발명의 명칭 표시장치

### (57) 요 약

본 발명은 액정패널의 상측 및 하측 비 표시영역에 배치된 제1, 2 데이터 구동회로와, 상기 액정패널의 내부에 구비되고 상기 액정패널의 상측에 배치된 제1 데이터 구동회로에 연결된 복수 개의 홀수 번째 데이터 배선과, 상기 액정패널의 내부에 구비되고 상기 액정패널의 하측에 배치된 제2 데이터 구동회로에 연결된 복수 개의 짹수 번째 데이터 배선과, 상기 제1, 2 데이터 구동회로에 연결된 홀수 번째 데이터 배선과 짹수 번째 데이터 배선을 통해 서로 다른 데이터 신호를 공급하는 제1, 2 인쇄회로기판을 포함하는 표시장치를 제공한다.

**대 표 도** - 도5



## 명세서

### 청구범위

#### 청구항 1

복수의 화소들이 매트릭스 형태로 배열된 액정패널;

상기 액정패널의 상측 및 하측 비 표시영역에 배치된 제1, 2 데이터 구동회로;

상기 액정패널의 내부에 구비되고 상기 액정패널의 상측에 배치된 제1 데이터 구동회로에 연결된 복수 개의 홀수 번째 데이터 배선;

상기 액정패널의 내부에 구비되고 상기 액정패널의 하측에 배치된 제2 데이터 구동회로에 연결된 복수 개의 짹수 번째 데이터 배선;

상기 제1, 2 데이터 구동회로에 연결된 홀수 번째 데이터 배선과 짹수 번째 데이터 배선을 통해 서로 다른 데이터 신호를 공급하는 제1, 2 인쇄회로기판;을 포함하는 표시장치.

#### 청구항 2

제1항에 있어서, 상기 제1 인쇄회로기판은 사이드 본딩 방식을 통해 상기 액정패널의 상부 측면에서 상기 홀수 번째 데이터배선들과 연결된 제1 데이터 구동회로와 연결되고, 상기 제2 인쇄회로기판은 사이드 본딩 방식을 통해 상기 액정패널의 하부 측면에서 상기 짹수 번째 데이터배선들과 연결된 제2 데이터 구동회로에 연결된 표시장치.

#### 청구항 3

제1항에 있어서, 상기 홀수 번째 데이터배선들 각각은 각 배선과 연결된 패드부를 통해 제1 데이터 구동회로에 연결되고, 상기 짹수 번째 데이터배선들 각각은 각 배선과 연결된 패드부를 통해 제2 데이터 구동회로에 연결된 표시장치.

## 발명의 설명

### 기술 분야

[0001] 본 발명은 표시장치에 관한 것으로, 특히 네로우 베젤(Narrow Bezel) 모델의 베젤 사이즈 증가없이 초고해상도 모델에 적용 가능한 표시장치에 관한 것이다.

### 배경 기술

[0002] 평판 디스플레이 장치 중에서 액정 디스플레이 장치(LCD)는 양산 기술의 발전, 구동수단의 용이성, 저전력 소비, 고화질 구현 및 대화면 구현의 장점이 있어 적용 분야가 지속적으로 확대되고 있다.

[0003] 최근에 들어, FHD(full High Definition) 또는 UHD(Ultra High Definition)의 고해상도를 구현하는 초대형 액정 디스플레이 장치의 수요가 점차 증가됨에 따라 데이터 배선의 로드 증가로 인한 문제점을 해결하기 위한 방법들이 주목받고 있다.

[0004] 도 1은 종래기술에 따른 표시장치를 개략적으로 나타내는 도면이다.

[0005] 도 2는 종래기술에 따른 표시장치의 개략적인 평면도로서, 상, 하단 데이터 구동회로에 연결된 데이터 배선들을 나타낸 도면이다.

[0006] 도 1 및 2를 참조하면, 종래기술에 따른 표시장치는 복수의 화소(Pixel; P)들이 매트릭스 형태로 배열된 액정패널(10)과, 액정패널(10)을 구동하기 위한 복수의 데이터 구동회로(50, 52) 및 게이트 구동회로(54, 56)와, 상기 데이터 구동회로 (50, 52) 및 게이트 구동회로(54, 56)를 구동시키기 위한 제어 신호를 공급하는 제어부 및 구동 전원을 생성하는 전원부가 실장된 제1, 2 인쇄회로기판(60, 62, PCB)을 포함한다.

[0007] 상기 액정패널(10)의 상측 및 하측 비 표시영역에는 데이터 구동회로(50, 52)가 접속되어 있으며, 상기 액정패

널(10)의 좌측 및 우측 비 표시영역에는 게이트 구동회로(54, 56)가 배치되어 있다.

[0008] 여기서, 상기 데이터 구동회로(50, 52)에는 복수 개의 데이터 배선(30; 30-1, 30-2 포함)이 접속되어 있으며, 상기 게이트 구동회로(54, 56)에는 복수 개의 게이트 배선(미도시)이 접속되어 있다.

[0009] 그리고, 상기 복수 개의 데이터 배선(30)과 복수 개의 게이트 배선이 교차되는 박막 트랜지스터 어레이 영역의 공간에 매트릭스 형태로 화소 영역이 형성된다.

[0010] 상기 제1, 2 인쇄회로기판(60, 62)은 하부기판(미도시)의 박막 트랜지스터 어레이 영역 외부의 일측(상측 또는 하측)에 서로 상반되게 형성된다.

[0011] 상기 제1 인쇄회로기판(60)은 데이터 배선(30)에 연결되어 각 배선(30-1, 30-2, 30-n)에 각종 신호를 공급하며, 상기 제2 인쇄회로기판(62)은 복수 개의 게이트 배선(미도시)에 연결되어 각 배선(미도시)에 각종 신호를 공급한다.

[0012] 이때, 도 3에 도시된 바와 같이, 상기 제1, 2 인쇄회로기판(60, 62)은 패드부(50a)를 통하여 하부기판(20) 상에서 복수 개의 데이터 배선(30) 및 복수 개의 게이트 배선(미도시)과 각각 전기적으로 연결된다.

[0013] 액정패널이 대형화되고 표시하는 화상도가 높아질수록 1 수평 기간(1H)가 줄어들게 되어 픽셀에 데이터 전압을 차징(charging)하는 시간이 부족해지게 된다.

[0014] 따라서, 상기 데이터 구동회로(50, 52)를 액정패널(10)의 상측 및 하측에 배치하여 더블 피딩(double feeding) 방식으로 상, 하단 양측 데이터 배선(30)에 동일한 신호가 인가되도록 함으로써 각 데이터 배선(30)의 로드(load)를 감소시킨다.

[0015] 도 2에 도시된 바와 같이, 제1 데이터 신호를 상, 하 데이터 구동회로 (50, 52)로부터 동일한 데이터배선(30-1)을 통해 이 데이터배선(30)에 연결된 상, 하 화소(P11, P21)들에 인가되도록 한다.

[0016] 그리고, 제2 데이터 신호를 동일한 제2 데이터배선(30-2)을 통해 이 제2 데이터배선(30-2)에 연결된 제2 상, 하 화소(P12, P22)에 인가되도록 한다.

[0017] 따라서, 이와 같은 방식으로 동일한 데이터 신호를 상, 하 데이터 구동회로 (50, 52)로부터 동일한 데이터배선(30)을 통해 이 데이터배선(30)에 연결된 상, 하 화소(P21, P22)에 인가되도록 한다.

[0018] 이러한 더블 뱅크(Double Bank) 구동 방식은 상, 하단의 신호가 같은 신호로 인가시키는 구조로서, 초대형 모델에서 주로 데이터 신호의 지연(Delay)을 보상하고자 적용된 기술이다.

[0019] 한편, 종래기술에 따른 표시장치는 표시패널의 후 공정 설비인 모듈 조립장비에서는 표시패널과 인쇄회로기판(PCB)을 결합하는 공정을 수행하게 되는데, 이러한 결합 공정에는 인쇄회로기판(PCB)의 실장 방식에 따라 COG (Chip On Glass) 실장방식과 TAB(Tape Automated Bonding) 실장 방식으로 대별된다.

[0020] COG 실장방식은 표시패널의 게이트 영역 및 데이터 영역에 직접 구동 드라이브 보드(PCB)를 실장하여 표시패널에 전기적 신호를 전달하는 방식으로, 보통 이방성 도전 필름(ACF: Anisotropic Conductive Film)을 이용하여 구동 드라이브 보드 (PCB)를 표시패널에 본딩한다.

[0021] TAB 실장방식은 텁 IC를 이용하여 표시패널과 구동 드라이브 보드(PCB) 간의 전기적 신호를 전달하는 방식인데, 이 방식 역시 이방성 도전 필름을 이용하여 텁 IC의 일단에 표시패널을 본딩하고, 텁 IC의 다른 단에 인쇄회로기판(PCB)을 본딩하게 된다.

[0022] 도 3은 종래의 텁 IC를 이용한 표시장치로서 표시패널(10)과 인쇄회로기판 (60) 간의 결합 상태를 설명하기 위한 단면도이다.

[0023] 도 3을 참조하면, 종래의 표시패널(10)은 상부 기판(20)과 합착된 하부 기판 (40)에 형성된 배선(30)은 패드부(50a)를 통해 인쇄회로기판(60; PCB)에 연결된다.

[0024] 그러나, 이와 같은 종래의 표시장치에 따르면, 패드부(50a)와 대응되는 하부기판(20)의 가장자리부의 길이(L)로 인하여 네로우 베젤(Narrow Bezel)을 구현함에 있어 어려움이 있다.

[0025] 그리고, 상기 패드부(50a)를 표시패널(10)의 상측 방향 또는 하측 방향으로 구부리는 경우, 상기 패드부(50a)가 하부기판(20)으로부터 이탈되거나 상기 하부기판(20)과의 접촉 불량이 빈번히 발생한다.

[0026] 더욱이, 배선(30)의 가장자리영역(A)과 배선(30)의 측면영역(B) 및 이 가장자리영역과 패드부(50a) 간의 접촉영

역(C)으로 수분 및 공기가 침투하여 배선(30) 및 패드부(50a) 내의 배선에 불량을 야기한다.

## 발명의 내용

### 해결하려는 과제

[0027] 본 발명의 목적은 사이드 본딩(side bonding) 방식을 통해 네로우 베젤 구현이 가능하고 더블 뱅크(Double Bank) 구조의 신호 인가 방식을 통해 고해상도 구현이 가능한 표시장치를 제공하는 것이다.

### 과제의 해결 수단

[0028] 전술한 과제를 해결하기 위하여, 일 측면에서, 본 발명은 복수의 화소들이 매트릭스 형태로 배열된 액정패널과, 상기 액정패널의 상측 및 하측 비 표시영역에 배치된 제1, 2 데이터 구동회로와, 상기 액정패널의 내부에 구비되고 상기 액정패널의 상측에 배치된 제1 데이터 구동회로에 연결된 복수 개의 홀수 번째 데이터 배선과, 상기 액정패널의 내부에 구비되고 상기 액정패널의 하측에 배치된 제2 데이터 구동회로에 연결된 복수 개의 짹수 번째 데이터 배선과, 상기 제1, 2 데이터 구동회로에 연결된 홀수 번째 데이터 배선과 짹수 번째 데이터 배선을 통해 서로 다른 데이터 신호를 공급하는 제1, 2 인쇄회로기판을 포함하는 표시장치를 제공할 수 있다.

[0029] 이러한 본 발명에 따른 표시장치에 있어서, 상기 제1 인쇄회로기판은 사이드 본딩 방식을 통해 상기 액정패널의 상 측면에서 상기 홀수 번째 데이터배선들과 연결된 제1 데이터 구동회로와 연결되고, 상기 제2 인쇄회로기판은 사이드 본딩 방식을 통해 상기 액정패널의 하 측면에서 상기 짹수 번째 데이터배선들과 연결된 제2 데이터 구동회로에 연결될 수 있다.

[0030] 이러한 본 발명에 따른 표시장치에 있어서, 상기 홀수 번째 데이터배선들 각각은 각 배선과 연결된 패드부를 통해 제1 데이터 구동회로에 연결되고, 상기 짹수 번째 데이터배선들 각각은 각 배선과 연결된 패드부를 통해 제2 데이터 구동회로에 연결될 수 있다.

## 발명의 효과

[0031] 본 발명에 따른 표시장치는 사이드 본딩(side bonding) 방식을 통해 네로우 베젤 구현이 가능하고 패드부 피치 및 텁 간 간격을 줄이지 않고도 더블 뱅크 (Double Bank) 구조의 신호 인가 방식, 즉 데이터 신호를 상, 하로 분할하여 홀수, 짹수로 구분하여 서로 다른 데이터 신호를 각각 인가되도록 함으로써 패드부의 피치를 늘려 본딩영역을 증가시킬 수 있으므로 고해상도 구현이 가능하다.

## 도면의 간단한 설명

[0032] 도 1은 종래기술에 따른 표시장치를 개략적으로 나타내는 도면이다.

도 2는 종래기술에 따른 표시장치의 개략적인 평면도로서, 상, 하 데이터 드라이브에 연결된 데이터 배선들을 나타낸 도면이다.

도 3은 종래의 텁 IC를 이용한 표시장치로서 표시패널(10)과 구동드라이브 보드(60) 간의 결합 상태를 설명하기 위한 단면도이다.

도 4는 본 발명에 따른 표시장치를 개략적으로 나타낸 평면도로서, 더블 뱅크 방식에 의해 구비된 상, 하 데이터 드라이브에 연결된 데이터 배선들을 개략적으로 나타낸 도면이다.

도 5는 본 발명에 따른 표시장치를 나타낸 도면으로서, 데이터 신호 인가를 홀수/짜수로 상, 하 구분하여 인가하는 경우에 대해 개략적으로 나타낸 도면이다.

도 6은 본 발명에 따른 표시장치 일부의 단면도로서, 사이드 본딩(Side Bonding) 방식으로 패드 핀에 연결된 인쇄회로기판(PCB)을 나타낸 도면이다.

도 7은 본 발명에 따른 표시장치 일부의 단면도로서, 표시장치의 배선을 개략적으로 나타낸 도면이다.

## 발명을 실시하기 위한 구체적인 내용

[0033] 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서, 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 기재한다.

- [0034] 한편, 본 명세서에서 서술되는 용어의 의미는 다음과 같이 이해되어야 할 것이다. 단수의 표현은 문맥상 명백하게 다르게 정의하지 않는 한 복수의 표현을 포함하는 것으로 이해되어야 하고, "제1", "제2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위한 것으로, 이들 용어들에 의해 권리범위가 한정되지 않는다.
- [0035] "포함하다" 또는 "가지다" 등의 용어는 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분 품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0036] 이하, 본 발명에 따른 표시장치에 대해 첨부된 도면을 참조하여 설명하기로 한다.
- [0037] 도 4는 본 발명에 따른 표시장치를 개략적으로 나타낸 평면도로서, 더블 뱅크 방식에 의해 구비된 상, 하 데이터 드라이브에 연결된 데이터 배선들을 개략적으로 나타낸 도면이다.
- [0038] 도 5는 본 발명에 따른 표시장치를 나타낸 도면으로서, 데이터 신호 인가를 홀수/짝수로 상, 하 구분하여 인가하는 경우에 대해 개략적으로 나타낸 도면이다.
- [0039] 본 발명에 따른 표시장치(100)는 특정 표시패널에 한정되지 않으나, 설명의 편의를 위해 액정표시장치를 예를 들어 설명한다.
- [0040] 도 4 및 5를 참조하면, 본 발명에 따른 표시장치는 복수의 화소(Pixel; P)들이 매트릭스 형태로 배열된 액정패널(100)과, 액정패널(100)을 구동하기 위한 복수의 제1, 2 데이터 구동회로(150, 152) 및 제1, 2 게이트 구동회로(154, 156)와, 상기 제1, 2 데이터 구동회로(150, 152) 및 제1, 2 게이트 구동회로(154, 156)를 구동시키기 위한 제어 신호를 공급하는 제어부 및 구동 전원을 생성하는 전원부가 실장된 제1, 2 인쇄회로기판(160, 162, PCB)을 포함한다.
- [0041] 여기서, 상기 액정패널(100)의 상측 및 하측 비 표시영역에는 제1, 2 데이터 구동회로(150, 152)가 접속되어 있으며, 상기 액정패널(100)의 좌측 및 우측 비 표시영역에는 제1, 2 게이트 구동회로(154, 156)가 배치되어 있다.
- [0042] 여기서, 상기 제1, 2 데이터 구동회로(150, 152)에는 복수 개의 데이터 배선(130; 130-1, 130-2, 130-3, 130-4, ---, 130-2n-1, 130-2n)이 접속되어 있으며, 상기 게이트 구동회로(154, 156)에는 복수 개의 게이트 배선(미도시)이 접속되어 있다.
- [0043] 이때, 상기 제1 데이터 구동회로(150)에는 복수 개의 홀수(Odd) 번째 데이터 배선인 제1, 3, 5, --- n-1 데이터 배선(130-1, 130-3, 130-5, 130-7, ---, 130-2n-1)이 접속되어 있다.
- [0044] 그리고, 상기 제2 데이터 구동회로(152)에는 복수 개의 짝수(Even) 번째 데이터 배선인 제2, 4, 6, --- n 데이터 배선(130-2, 130-4, 130-6, 130-8, ---, 130-2n)이 접속되어 있다.
- [0045] 상기 복수 개의 데이터 배선(30)과 복수 개의 게이트 배선이 교차되는 박막 트랜지스터 어레이 영역의 공간에 매트릭스 형태로 화소 영역이 형성된다.
- [0046] 상기 제1, 2 인쇄회로기판(160, 162)은 하부기판(미도시)의 박막 트랜지스터 어레이 영역 외부의 일측(상측 또는 하측)에 서로 상반되게 형성된다.
- [0047] 상기 제1 인쇄회로기판(160)은 홀수(Odd) 번째의 복수의 데이터 배선(130-1, 130-3, 130-5, 130-7, ---, 130-2n-1)에 연결되어 이를 각 데이터 배선(130-1, 130-3, 130-5, 130-7, ---, 130-2n-1)에 각종 신호를 공급한다.
- [0048] 그리고, 상기 제2 인쇄회로기판(162)은 짝수(Even) 번째의 복수의 데이터 배선(130-2, 130-4, 130-6, 130-8, ---, 130-2n)에 연결되어 이를 각 데이터 배선(1130-2, 130-4, 130-6, 130-8, ---, 130-2n)에 각종 신호를 공급한다.
- [0049] 상기 제2 인쇄회로기판(164, 166)은 복수 개의 게이트 배선(미도시)에 연결되어 이를 게이트 배선(미도시)에 각종 신호를 공급한다.
- [0050] 그리고, 액정패널(100)에 대해 자세히 설명하면, 액정 패널(100)은 상부 기판(140; 컬러필터 어레이 기판)과 하부 기판(120, TFT 어레이 기판) 및 두 기판 사이에 개재된 액정층을 포함한다. 상부기판과 하부기판은 액정층을 사이에 두고 실린트(미도시, 도 6의 134 참조)로 합착되어 있다.
- [0051] 상기 액정 패널(100)의 상부기판(140)은 컬러 화상을 표시하기 위한 레드(red), 그린(green) 및 블루(blue)의 컬러필터들과, 컬러필터들 사이에 형성되어 픽셀을 구분시키는 블랙매트릭스(미도시)를 포함한다.

- [0052] 액정 패널(100)의 하부 기판(120)은 화상을 표시하기 위한 복수의 화소가 형성된 표시 영역(액티브 영역)과, 제1, 2 데이터 구동회로(150, 152) 및 제1, 2 게이트 구동회로(154, 156)와 화소들을 연결시켜 주는 링크들이 형성된 비 표시영역을 포함한다.
- [0053] 상기 하부기판(120)의 액티브 영역에는 복수의 게이트 배선(미도시) 및 복수의 데이터 배선(130; 130-1~130-2n)이 형성되어 있다.
- [0054] 복수의 화소(P)에 각각에는 공통 전압(Vcom)이 인가되는 공통 전극, 데이터 전압(Vdata)이 인가되는 픽셀 전극, 스토리지 커퍼시터(Cst) 및 스위칭 소자로서 박막 트랜지스터(TFT)가 형성되어 있다.
- [0055] 복수의 게이트 배선(미도시)은 액정 패널(100) 내에서 제1 방향(예로서, 수평 방향)으로 형성되어 있다. 그리고, 복수의 데이터 배선(130; 130-1~130-2n)은 액정패널(100) 내에서 제2 방향(예로서, 수직 방향)으로 형성되어 있다. 이때, 게이트 배선(미도시) 및 데이터 배선(130)은 교차하도록 형성되어 화소(P)를 정의한다.
- [0056] 그리고, 게이트 구동회로(미도시)는 복수의 게이트 배선에 스캔 신호를 순차적으로 공급한다. 게이트 라인에 인가된 스캔 신호가 액정 패널(100)에 형성된 복수의 픽셀의 TFT에 공급되어 TFT를 턴-온(turn-on) 시킨다.
- [0057] 제1, 2 데이터 구동회로(150, 152)에 각각 연결된 복수의 데이터 배선(130; 130-1~130-2n), 예를 들어 홀수(Odd) 번째의 복수의 데이터 배선(130-1, 130-3, 130-5, 130-7, ----, 130-2n-1) 및 짝수(Even) 번째의 복수의 데이터 배선(130-2, 130-4, 130-6, 130-8, ----, 130-2n)에 데이터 전압을 공급한다.
- [0058] 이때, 홀수(Odd) 번째의 복수의 데이터 배선(130-1, 130-3, 130-5, 130-7, ----, 130-2n-1) 및 짝수(Even) 번째의 복수의 데이터 배선(130-2, 130-4, 130-6, 130-8, ----, 130-2n)에 인가된 데이터 전압은 박막 트랜지스터(TFT)의 소스 전극에 공급되고, TFT가 턴-온될 때 소스 전극에 공급된 데이터 전압(Vdata)이 드레인 전극을 경유하여 화소전극(미도시)에 공급되게 된다.
- [0059] 도 4 및 5에 도시된 바와 같이, 본 발명에서는 상기 액정 패널(100)의 대형화 및 고해상도 구현에 따라 1 수평 기간(1H)을 늘리기 위해 제1, 2 데이터 구동회로(150, 152)를 액정 패널(100)의 상측 및 하측에 더블 뱅크(Double Bank) 구조로 배치하고, 복수의 데이터 배선(130; 130-1~130-2n)에 다른 데이터 전압을 공급되도록 한다.
- [0060] 특히, 상기 제1 인쇄회로기판(160)에 연결된 홀수(Odd) 번째의 복수의 데이터 배선(130-1, 130-3, 130-5, 130-7, ----, 130-2n-1)으로는 홀수 번째 데이터 신호를 공급한다.
- [0061] 그리고, 상기 제2 인쇄회로기판(162)에 연결된 짝수(Even) 번째의 복수의 데이터 배선(130-2, 130-4, 130-6, 130-8, ----, 130-2n)으로는 짝수 번째 데이터 신호들을 공급한다.
- [0062] 따라서, 액정패널(100)의 상, 하 양쪽의 데이터 신호를 홀수(Odd) 및 짝수로 구분하여 제1 데이터 구동회로(150)에 연결된 홀수(Odd) 번째의 복수의 데이터 배선(130-1, 130-3, 130-5, 130-7, ----, 130-2n-1)으로는 홀수 번째 데이터 신호를 공급하고, 상기 제2 인쇄회로기판(162)에 연결된 짝수(Even) 번째의 복수의 데이터 배선(130-2, 130-4, 130-6, 130-8, ----, 130-2n)으로는 짝수 번째 데이터 신호들을 공급한다.
- [0063] 이로 인해, 기존의 더블 뱅크 구조의 신호 인가 방식이 아닌, 상, 하 양쪽의 신호를 홀수(Odd)/짝수(Even)로 구분하여 패드부(130a) 피치를 두 배 더 사용가능함으로써 측면의 금속영역 증가 효과가 있다.
- [0064] 도 6은 본 발명에 따른 표시장치 일부의 단면도로서, 사이드 본딩(Side Bonding) 방식으로 패드 핀에 연결된 인쇄회로기판(PCB)을 나타낸 도면이다.
- [0065] 도 6을 참조하면, 본 발명에 따른 표시장치는 액정패널(100)과, 인쇄회로기판(160; PCB)과, 상기 액정패널(100)과 상기 인쇄회로기판(160; PCB)을 전기적으로 연결하는 패드부(150a)를 포함한다.
- [0066] 그리고, 상기 액정패널(100)은 실(seal; 134)에 의하여 합착된 하부 및 상부기판(120, 140)과, 상기 하부기판(120)에 형성된 데이터 배선(130) 등을 포함한다.
- [0067] 이때, 상기 데이터 배선(130)은 패드부(150a)에 접촉되어 인쇄회로기판(160)에 전기적으로 연결된다.
- [0068] 그리고, 상기 실(134)은 상부기판(140)과 하부기판(120) 사이에서 외곽에 배치되어 상부기판(140)과 하부기판(120)을 합착시킬 수 있다.
- [0069] 이때, 상기 실(134)의 측면과 상기 상부기판(140)과 하부기판(120)의 측면은 동일 평면을 이루도록 하여 패드부

(130a)의 상기 상부기판(140)의 측면, 하부기판 (120)의 측면 그리고 실(134)의 측면에 모두 부착될 수 있도록 하여, 상기 패드부 (130a)와 상기 상부기판(140)과 하부기판(120) 사이의 공간을 제거할 수 있다.

[0070] 도 7은 본 발명에 따른 표시장치 일부의 단면도로서, 표시장치의 배선을 개략적으로 나타낸 도면이다.

[0071] 도 7을 참조하면, 상기 하부기판(120)에 형성된 데이터배선(130)은 상부기판 (140)과의 사이에 위치하며, 이를 하부기판(120)과 상부기판(140)의 합착시에 측면으로부터 노출된 상태로 있게 된다.

[0072] 그리고, 상기 하부기판(120)과 상부기판(140)의 측면에 Ag 프랜팅(printing) 및 본딩 과정을 통해 상기 데이터 배선(130)에 패드부(130a)가 접촉됨으로써 그 이후에 상기 데이터 배선(130)이 인쇄회로기판(160)에 전기적으로 연결된다.

[0073] 이때, 상기 하부기판(120)과 상부기판(140)의 측면에 있는 데이터 배선(130)은 소정의 폭(W)을 가지며, 인접한 데이터 배선 간의 거리는 소정의 간격(d)을 갖는다. 상기 데이터 배선(130)의 폭(W) 및 간격(d)의 합은 하나의 피치를 의미하며, 이러한 피치에 의해 복수 개의 데이터 배선(130)이 하부기판(120) 상에 배치된다.

[0074] 이와 같은 방식으로 패드부(130a)를 데이터배선(130)에 본딩하는 구조를 사이드 본딩(Side Bonding) 구조라고 하는데, 이러한 사이드 본딩 구조는 베젤(Bezel) 축소를 위해 중요한 구조로 사용될 수 있다.

[0075] 그리고, 이러한 사이드 본딩 구조는 네로우(Narrow) 모델에서는 베젤(Bezel) 증가없이 사용할 수 있지만, 기존의 더블 뱅크(Double Bank) 구조의 신호인가 방식이 아닌, 상하 양쪽의 데이터 신호를 홀수 및 짝수로 구분하여, 패드부의 피치를 두 배 더 사용가능함으로써 패널 측면의 금속영역 증가 효과가 있다.

[0076] 이상에서와 같이, 본 발명에 따른 표시장치는 사이드 본딩(side bonding) 방식을 통해 네로우 베젤 구현이 가능하고 패드부 피치 및 텁간 간격을 줄이지 않고도 더블 뱅크(Double Bank) 구조의 신호 인가 방식, 즉 데이터 신호를 상, 하로 분할하여 홀수, 짝수로 구분하여 서로 다른 데이터 신호를 각각 인가되도록 함으로써 패드부 편 피치를 늘려 본딩영역을 증가시킬 수 있으므로 고해상도 구현이 가능하다.

[0077] 그리고, 본 발명에 따른 표시장치는 인쇄회로기판을 표시패널의 측면에 부착하는 사이드 부착 방식을 적용하여 하부기판의 상하 측면부를 이용하여 더블 뱅크 구조를 적용할 수 있으므로 고해상도의 모델에서도 네로우 베젤을 실현할 수 있다.

[0078] 본 발명은 패드부를 상부기판 또는 하부기판 중 어느 하나의 기판에 부착하는 것이 아닌 상부기판 및 하부기판 그리고 실의 측면에 부착하도록 하여 상기 패드부의 부착 면적을 증가시켜 상기 패드부가 이탈되는 문제를 방지 할 수 있다.

[0079] 본 발명은 표시패널과 패드부 사이의 공간을 제거하여 외부 물질의 침투를 방지할 수 있고, 그에 따라 각종 회로 소자나 배선의 불량을 최소화할 수 있다.

[0080] 그리고, 본 발명은 상부기판과 하부기판의 측면과 동일 평면을 이루도록 실을 배치함으로써 상부기판 및 하부기판의 측면의 강성을 유지할 수 있고, 그에 따라 공정 과정이나 제품 출하 후 충격 등의 외부 요인에 의하여 패드부가 이탈되는 것을 방지할 수 있다.

[0081] 이상에서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시 예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술할 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

[0082] 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정하여져야만 할 것이다.

## 부호의 설명

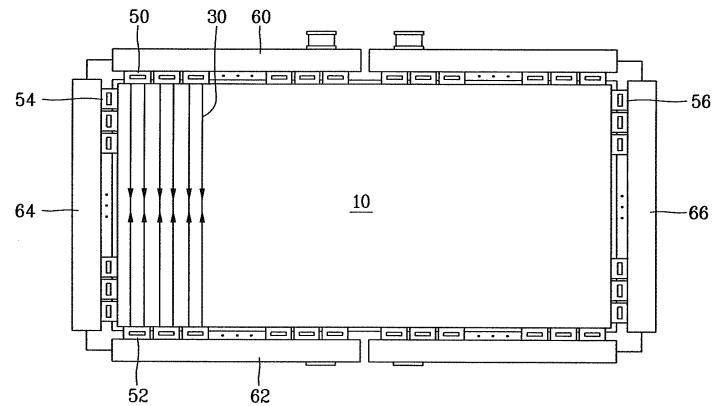
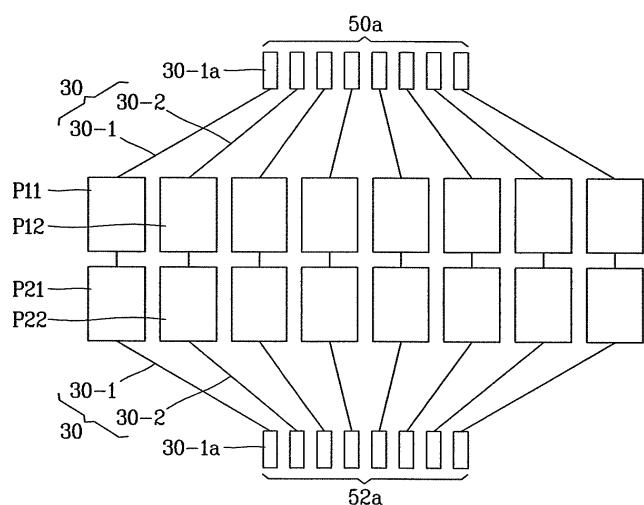
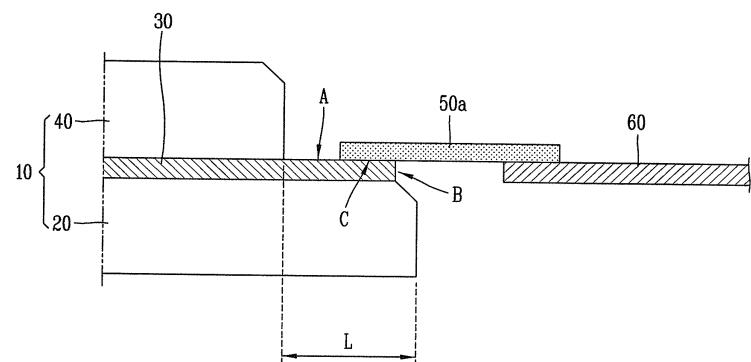
[0083] 100: 액정패널 120: 하부기판

130: 데이터 배선 130-1~130-2n-1: 홀수 번째 데이터배선

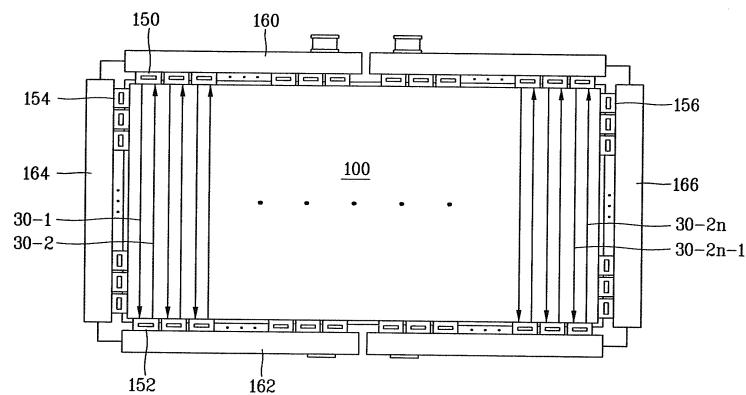
130-2~130-2n: 짝수 번째 데이터배선 140: 상부기판

150a, 152a: 패드부 150, 152: 데이터 구동회로

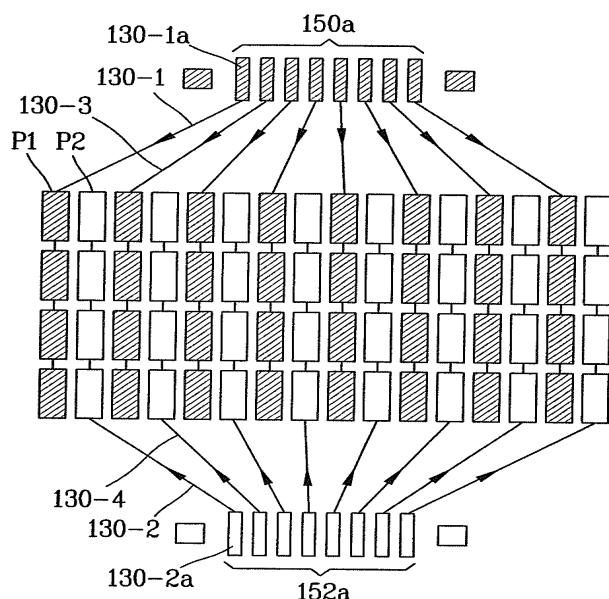
160, 162: 인쇄회로기판

**도면****도면1****도면2****도면3**

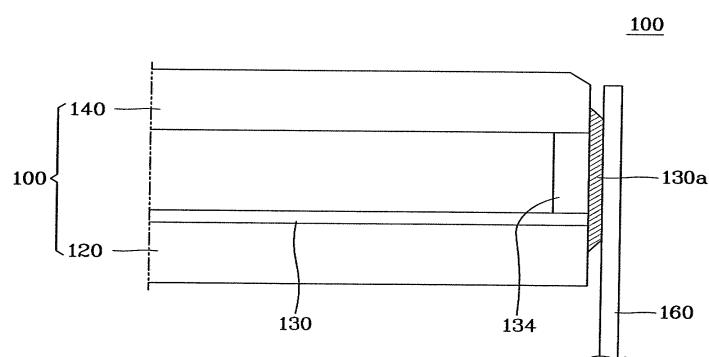
도면4



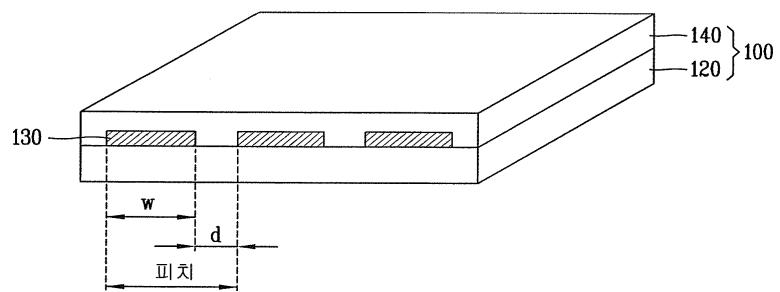
도면5



도면6



도면7



专利名称(译)	显示装置的标题		
公开(公告)号	<a href="#">KR1020170080282A</a>	公开(公告)日	2017-07-10
申请号	KR1020150191640	申请日	2015-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JANG GYUBUM 장규범 KO HONGJUN 고홍준		
发明人	장규범 고홍준		
IPC分类号	G09G3/36 G02F1/1362		
CPC分类号	G09G3/3648 G02F1/136286		
代理人(译)	박장원		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

液晶显示装置包括设置在液晶面板的上下非显示区域中的第一和第二数据驱动电路，以及连接到设置在液晶面板内部的第一数据驱动电路的多个奇数数据线，连接到第一和第二数据驱动电路的编号数据线，设置在液晶面板中并连接到设置在液晶面板下方的第二数据驱动电路的多个偶数数据线，第一和第二印刷电路板通过偶数数据线提供不同的数据信号。

