

	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2012-0075106 (43) 공개일자 2012년07월06일
(51) 국제특허분류(Int. Cl.) G09G 3/36 (2006.01) G02F 1/133 (2006.01) (21) 출원번호 10-2010-0137141 (22) 출원일자 2010년12월28일 심사청구일자 없음	(71) 출원인 엘지디스플레이 주식회사 서울특별시 영등포구 여의대로 128(여의도동) (72) 발명자 김재한 경기도 고양시 일산동구 호수로 340-28, 비잔티움 2단지 415호 (백석동) 신철상 경기도 파주시 한빛로 67, 교하신도시 A15-1 휴먼빌APT 208동 1702호 (야당동) (74) 대리인 허용록	

전체 청구항 수 : 총 6 항

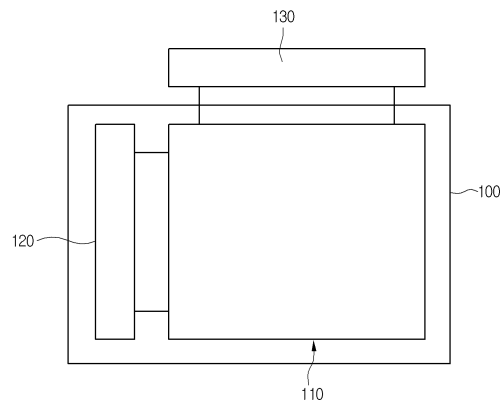
(54) 발명의 명칭 액정표시장치

(57) 요약

본 발명은 다수의 화소를 구비하는 표시부와 상기 표시부의 일측에 배치된 회로부를 포함하는 기관; 상기 표시부에 서로 교차하며 배치되어 상기 각 화소를 정의하는 다수의 게이트 배선과 데이터 배선; 및 상기 회로부에 배치되며 다수의 게이트 배선과 각각 연결되고 다수의 스위칭 소자들을 구비하는 다수의 게이트 구동 회로 배선;을 포함하며,

상기 다수의 게이트 구동 회로 배선의 첫번째 게이트 구동 회로 배선에 구비된 스위칭 소자들 중 일부의 스위칭 소자는 다른 라인의 게이트 구동 회로 배선에 구비된 스위칭 소자에 비해 큰 채널길이를 가질 수 있다.

대표도 - 도1



특허청구의 범위

청구항 1

다수의 화소를 구비하는 표시부와 상기 표시부의 일측에 배치된 회로부를 포함하는 기관;

상기 표시부에 서로 교차하며 배치되어 상기 각 화소를 정의하는 다수의 게이트 배선과 데이터 배선; 및

상기 회로부에 배치되며 다수의 게이트 배선과 각각 연결되고 다수의 스위칭 소자들을 구비하는 다수의 게이트 구동 회로 배선;

을 포함하며,

상기 다수의 게이트 구동 회로 배선의 첫번째 게이트 구동 회로 배선에 구비된 스위칭 소자들 중 일부의 스위칭 소자는 다른 라인의 게이트 구동 회로 배선에 구비된 스위칭 소자에 비해 큰 채널길이를 갖는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 첫번째 게이트 구동 회로 배선에 구비된 스위칭 소자 중 큰 채널길이를 갖는 스위칭 소자는 상기 게이트 배선으로 출력되는 하이 신호를 생성하는 액정표시장치.

청구항 3

제 2 항에 있어서,

상기 첫번째 게이트 구동 회로 배선에 구비된 스위칭 소자 중 큰 채널길이를 갖는 스위칭 소자는 게이트 스타트 신호에 의해 구동되며 세트로드 신호를 제공하는 순방향 스위칭 소자 또는 상기 세트 로드 신호에 의해 구동되며 출력단으로 로우 신호를 출력하는 풀업 스위칭 소자 중 어느 하나인 액정표시장치.

청구항 4

제 1 항에 있어서,

상기 첫번째 게이트 구동 회로 배선에 구비된 스위칭 소자 중 일부 스위칭 소자의 채널 길이는 상기 일부 스위칭 소자의 면적으로 조절되는 액정표시장치.

청구항 5

제 4 항에 있어서,

상기 첫번째 게이트 구동 회로 배선에 구비된 스위칭 소자 중 큰 채널길이를 갖는 스위칭 소자는 상기 다른 라인의 게이트 구동 회로 배선에 구비된 스위칭 소자에 비해 15 내지 45%의 큰 크기 갖는 액정표시장치.

청구항 6

제 1 항에 있어서,

상기 스위칭소자는 서로 연결된 다수의 서브 스위칭소자를 구비하며, 상기 스위칭 소자의 채널길이는 상기 서브 스위칭소자의 갯수에 의해 조절되는 액정표시장치.

명세서

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 가로 뒬선 불량을 방지할 수 있는 액정표시장치에 관한 것이다.

배경 기술

[0002] 최근 들어 사회가 본격적인 정보화 시대로 접어들에 따라 대량의 정보를 처리하여 표시하는 디스플레이(display) 산업이 급속도로 발전해왔다. 이에 박형화, 경량화, 저소비 전력화 등 수요자들의 다양한 요구를 충족시킬 수 있는 액정표시장치(Liquid Crystal Display : LCD)가 개발되었고, 현재 기존의 브라운관(Cathode-Ray Tube : CRT)을 대체하는 차세대 디스플레이 장치로 각광받고 있다.

[0003] 액정표시장치는 액정패널에 구동회로를 일체화시켜 구성하고 있는데, 특히 게이트드라이버 회로의 일부 또는 전체를 패널에 구성하는 기술(GIP : Gate in Panel)을 통해 장치의 소형화 및 제조비용의 절감 효과를 실현하고 있다.

[0004] 더욱이, 액정표시장치는 제조 비용을 줄이기 위해 구동회로부에 인가되는 구동신호를 형성하기 위한 타이밍 컨트롤러에 라인 메모리를 제외시키고 있다.

[0005] 하지만, 타이밍 컨트롤러에서 라인 메모리의 부재로 인해, 첫번째 게이트 구동 회로 배선이 다른 게이트 구동 회로 배선에 비해 차징 타임이 작게 설정될 수 밖에 없어 패널의 저온 구동 및 박막트랜지스터 특성이 조금이라도 저하될 수 있다. 이때, 첫번째 게이트 구동 회로 배선과 연결된 첫번째 게이트 라인의 게이트 온 전류가 저하될 수 있어, 액정표시장치에 있어서 첫번째 게이트 라인과 대응된 영역이 다른 영역보다 밝게 보이는 가로 뒬(dim)선 불량이 발생할 수 있다.

발명의 내용

해결하려는 과제

[0006] 따라서, 본 발명은 액정표시장치에서 발생될 수 있는 문제점을 해결하기 위하여 창안된 것으로서, 구체적으로 다른 라인의 게이트 드라이버 라인보다 첫번째 게이트 드라이버 라인에서 스위칭 소자의 면적을 크게 형성하여 가로 뒬선 불량을 방지할 수 있는 액정표시장치를 제공함에 그 목적이 있다.

과제의 해결 수단

[0007] 본 발명에 따른 과제의 해결수단의 액정표시장치를 제공한다. 상기 액정표시장치는 다수의 화소를 구비하는 표시부와 상기 표시부의 일측에 배치된 회로부를 포함하는 기관; 상기 표시부에 서로 교차하며 배치되어 상기 각 화소를 정의하는 다수의 게이트 배선과 데이터 배선; 및 상기 회로부에 배치되며 다수의 게이트 배선과 각각 연결되고 다수의 스위칭 소자들을 구비하는 다수의 게이트 구동 회로 배선;을 포함하며,

[0008] 상기 다수의 게이트 구동 회로 배선의 첫번째 게이트 구동 회로 배선에 구비된 스위칭 소자들 중 일부의 스위칭 소자는 다른 라인의 게이트 구동 회로 배선에 구비된 스위칭 소자에 비해 큰 채널길이를 가질 수 있다.

발명의 효과

[0009] 본 발명의 실시예에 따른 액정표시장치는 다른 라인의 게이트 드라이버 라인보다 첫번째 게이트 드라이버 라인에서 스위칭 소자의 면적을 크게 형성하여 가로 뒬선 불량을 방지할 수 있다.

[0010] 또한, 본 발명의 실시예에 따른 액정표시장치는 가로 뒬선 불량을 방지할 수 있어, 저온 구동 또는 박막트랜지스터 특성의 기준치 미달일 경우 제품 신뢰성 및 수율 향상시킬 수 있다.

도면의 간단한 설명

- [0011] 도 1은 본 발명의 실시예에 따른 액정표시장치를 개략적으로 도시한 도면이다.
- 도 2는 도 1의 게이트 드라이버의 일부를 도시한 평면도이다.
- 도 3은 도 2의 첫번째 게이트 구동 회로 배선을 확대하여 도시한 평면도이다.
- 도 4는 도 2의 첫번째 게이트 구동 회로 배선의 회로도이다.
- 도 5는 채널 길이를 증대시킬 수 있는 다른 방법을 설명하기 위해 도시한 스위칭 소자의 일부를 확대한 확대도이다.
- 도 6은 첫번째 게이트 구동 회로 배선의 로드세트의 펄스 상태를 보여주는 그래프이다.
- 도 7은 게이트 출력 펄스를 보여주는 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0012] 본 발명의 실시예들은 액정표시장치의 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되어지는 것이다.
- [0013] 따라서, 본 발명은 이하 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.
- [0014] 도 1은 본 발명의 실시예에 따른 액정표시장치를 개략적으로 도시한 도면이다.
- [0015] 도 1을 참조하면, 액정표시장치는 게이트 드라이버를 내장하고 있는 액정패널(100), 액정패널(100)의 일측에 FPC를 통해 접속되는 데이터 드라이버(130)를 포함할 수 있다.
- [0016] 액정패널(100)은 사이에 액정을 개재하고 서로 마주하는 제 1 및 제 2 기판을 포함할 수 있다. 여기서, 제 1 기판은 다수의 화소를 포함하는 표시부(110)와 표시부(110)의 일측에 배치된 회로부를 포함할 수 있다. 여기서, 표시부(110)는 화소를 정의하며 서로 교차하는 다수의 게이트 배선과 다수의 데이터 배선, 각 화소에 구비된 박막트랜지스터 및 각 화소의 박막트랜지스터와 연결된 화소전극을 구비할 수 있다. 한편, 제 2 기판에는 각 화소와 대응되어 배치된 컬러필터 패턴과 각 화소의 주변에 배치된 블랙매트릭스 패턴을 포함할 수 있다. 여기서, 공통전극은 제 1 기판 또는 제 2 기판의 내측면에 배치될 수 있다.
- [0017] 제 1 기판(110)의 회로부상에 게이트 드라이버(120)가 배치될 수 있다. 여기서, 게이트 드라이버(120)는 표시부(110)에 구비된 박막 트랜지스터들의 온/오프 제어를 수행하여, 데이터 드라이버(130)로부터 공급되는 아날로그 영상신호들이 각 박막트랜지스터들에 접속된 화소들로 인가되도록 한다. 여기서, 게이트 드라이버는 다수의 게이트 라인과 각각 대응되는 다수의 게이트 구동 회로 배선을 포함할 수 있다. 여기서, 다수의 게이트 구동 회로 배선은 각각 게이트 라인과 연결될 수 있다.
- [0018] 한편, 데이터 드라이버는 외부의 제어신호들에 응답하여 입력 데이터의 기준전압들을 선택하고, 선택된 기준전압을 액정패널에 공급하여 액정 분자의 회전 각도를 제어하여 영상을 표시한다.
- [0019] 이하, 도 2 내지 도 4를 참조하여 게이트 드라이버를 구체적으로 설명하기로 한다.
- [0020] 도 2는 도 1의 게이트 드라이버의 일부를 도시한 평면도이다.
- [0021] 도 3은 도 2의 첫번째 게이트 구동 회로 배선을 확대하여 도시한 평면도이다.
- [0022] 도 4는 도 2의 첫번째 게이트 구동 회로 배선의 회로도이다.
- [0023] 도 2 내지 도 4를 참조하면, 게이트 드라이버는 액정패널의 게이트 배선과 각각 연결되는 다수의 게이트 구동 회로 배선(1'st ~ n GIP line)을 포함한다. 여기서, n은 자연수이다.
- [0024] 각 게이트 구동 회로 배선(1'st ~ n GIP line)으로 입력되는 제어신호는 전원 전압(VDD), 접지전압(VSS), 클럭신호(CLK_IN), 게이트 스타트 신호(VST), 제 1 및 제 2 구동전원(VDD_0 VDD_E)을 포함할 수 있다. 이때, 제

1 및 제 2 구동전원(VDD_0 VDD_E)은 교번하여 구동전원을 인가하여 풀다운 스위칭 소자의 제 1 스위칭 소자(M1)와 제 2 스위칭 소자(M2)가 교번하여 구동할 수 있으며, 풀다운 박막트랜지스터의 제 3 스위칭 소자(M3)와 제 4 스위칭소자(M4)가 교번하여 구동할 수 있어, 풀다운 스위칭 소자의 스트레스를 완화시킬 수 있다. 이는 다른 스위칭 소자에 비해 풀다운 스위칭 소자가 큰 스트레스를 받기 때문에 쉽게 열화될 수 있기 때문이다.

[0025] 다수의 게이트 구동 회로 배선(1'st ~ n GIP line) 각각은 다수의 스위칭 소자, 예컨대 17개의 스위칭 소자(M1~M17)를 포함할 수 있다. 여기서, 스위칭 소자는 박막트랜지스터로 구성될 수 있다. 여기서, 다수의 게이트 구동 회로 배선은 게이트 배선으로 출력되는 하이 전압의 스캔 펄스를 생성할 수 있는 제 5 내지 제 10 스위칭소자(M5~M10), 순방향 스위칭 소자(M11), 풀업 스위칭소자(M15)를 포함하는 풀업부와, 게이트 배선으로 출력되는 로우 전압의 스캔 펄스를 유지하는 제 1 내지 제 4 스위칭 소자(M1~M4), 제 1 풀다운 및 제 2 풀다운 스위칭소자(M16, M17)를 포함하는 풀다운부와 하이 전압에서 로우 전압의 스캔 펄스로 다운시키는 변환부를 포함할 수 있다.

[0026] 또한, 다수의 게이트 구동 회로 배선은 노드 제어부(QC), 스캔방향 제어부(SDC) 및 출력부(OP)을 포함할 수 있다.

[0027] 노드 제어부(QC)는 세트 노드(Q), 제 1 리셋 노드(QB_0), 제 2 리셋 노드(QB_E)의 신호 상태를 제어한다. 노드 제어부(QC)는 제 1 내지 제 10 스위칭 소자(M1~M10)를 포함한다.

[0028] 제 1 스위칭소자(M1)는 제 1 전압 라인(VDD_0)과 제 2 리셋 노드(QB_0) 사이에 연결되어 있고, 제 2 스위칭 소자(M2)는 제 1 전압 라인(VDD_0)과 제 1 리셋 로드(QB_0) 사이에 연결되어 있다. 제 3 스위칭 소자(M3)와 제 4 스위칭 소자(M4)는 제 2 전압 라인(VDD_E)과 제 2 리셋 노드(QB_E) 사이에 연결될 수 있다.

[0029] 여기서, 제 1 내지 제 4 스위칭소자(M1~M4)는 풀다운부의 스위칭 소자를 온(On)시켜 로우 전압의 게이트 펄스를 출력시킬 수 있다.

[0030] 제 5 스위칭 소자(M5)는 게이트 단자가 제 2 전압 라인(VDD_E)와 연결되고, 소스 및 드레인 단자는 제 1 리셋 로드(QB_0)와 접지전압(VSS)단에 연결되어 있다. 제 6 스위칭 소자(M6)는 제 1 전압 라인(VDD_0)과 접지전압(VSS)단 사이에 연결되고, 세트 로드(Q)에 의해 턴온과 턴오프가 제어된다.

[0031] 제 7 스위칭 소자(M7)는 제 1 리셋 로드(QB_0)와 접지전압(VSS)단 사이에 연결되며, 스타트 신호(Vst)에 의해 턴온과 턴오프가 제어된다.

[0032] 또한, 제 8 스위칭 소자(M8)는 제 2 리셋 로드(QB_E)와 접지전압(VSS)단 사이에 연결되고, 제 2 전압 라인(VDD_E)의 전방에 의해 동작한다. 또한, 제 9 및 제 10 스위칭 소자(M9, M10)는 각각 제 3 스위칭 소자(M3)와 제 4 스위칭 소자(M4)의 드레인 단자와 접지전압(VSS)단 사이에 연결되고, 각각 세트 로드(Q)와 스타트 게이트 신호(VST)에 의해 턴온과 턴오프가 제어된다.

[0033] 여기서, 제 5 내지 제 10 스위칭 소자는 세트 로드(Q)가 온(ON)될 경우, 풀 다운부의 스위칭 소자를 오프 상태로 유지시키는 역할을 할 수 있다.

[0034] 스캔방향 제어부(SDC)는 순방향 스위칭소자(M11)와 역방향 스위칭소자(M12)를 포함한다. 여기서, 순방향 스위칭소자(M11)는 스타트 게이트 신호에 의해 온/오프가 제어되며, 전원전압(VDD)단과 세트 로드(Q) 사이에 접속된다.

[0035] 또한, 역방향 스위칭 소자(M12)는 동작에 의해 전단 전원전압(VDD)단의 전압을 공급받아 온/오프가 제어되고, 역방향 스위칭 소자(M12)는 세트 로드(Q)와 접지전압(VSS)단 사이에 접속된다.

[0036] 스캔방향 제어부(SDC)는 각각 순방향 스위칭 소자(M11)의 드레인 단자와 접지라인(VSS) 사이에 연결되는 제 13 및 제 14 스위칭 소자(M13, M14)들을 더 포함할 수 있다.

[0037] 여기서, 순방향 스위칭 소자(M11), 제 13 및 제 14 스위칭 소자(M13, M14)들은 풀다운 스위칭 소자의 오프(OFF) 구간동안 세트 로드(Q)를 방전시킬 수 있다.

[0038] 출력부(OP)는 풀업 스위칭소자(M15), 제 1 풀다운 및 제 2 풀다운 스위칭소자(M16, M17)를 포함한다.

[0039] 풀업 스위칭소자(M15), 제 1 풀다운 및 제 2 풀다운 스위칭소자(M16, M17)는 클럭라인(CLK_IN)으로부터 공급되는 클럭펄스들(CLK1 내지 CLK4)에 따라 세트 로드(Q)의 하이 전압 또는 접지라인(VSS)의 로우 전압을 출력한다.

- [0040] 이와 같이, 액정표시장치는 액정패널에 게이트 드라이버를 구비하여 액정표시장치의 소형화 및 제조비용의 절감 효과를 실현할 수 있다. 그러나, 최근 제조 비용을 더 줄이기 위해 구동회로부에 인가되는 구동신호를 형성하기 위한 타이밍 컨트롤러에 라인 메모리를 제외시키고 있어, 첫번째 게이트 구동 회로 배선(1'st GIP line)이 다른 게이트 구동 회로 배선(2'rd ~ n GIP line)에 비해 차징 타임이 작게 설정될 수 있다. 이에 따라, 첫번째 게이트 라인의 게이트 온 전류가 저하될 수 있어, 액정표시장치에 있어서 첫번째 게이트 라인과 대응된 영역이 다른 영역보다 밝게 보이는 가로 뎀(dim)선 불량이 발생할 수 있다.
- [0041] 이를 개선하기 위해, 다수의 게이트 구동 회로 배선(1'st ~ n GIP line) 중 첫번째 게이트 구동 회로 배선(1'st GIP line)에 구비된 스위칭 소자들 중 일부의 스위칭 소자는 다른 라인의 게이트 구동 회로 배선(2'rd ~ n GIP line)에 구비된 스위칭 소자에 비해 큰 채널길이를 가지도록 형성할 수 있다.
- [0042] 여기서, 채널 길이를 조정하는 스위칭 소자는 게이트 배선으로 출력되는 하이 전압의 스캔펄스를 생성하는 풀업부를 구성하는 스위칭 소자 중 어느 하나일 수 있다. 예컨대, 채널 길이를 조정하는 스위칭 소자는 순방향 스위칭 소자(M11)와 풀업 스위칭 소자(M15) 중 어느 하나일 수 있다. 예컨대, 첫번째 게이트 구동 회로 배선(1'st GIP line)의 순방향 스위칭 소자(M11)는 다른 라인의 게이트 구동 회로 배선(2'rd ~ n GIP line)의 순방향 스위칭 소자들에 비해 큰 채널길이를 가질 수 있다. 또는, 첫번째 게이트 구동 회로 배선(1'st GIP line)의 풀업 스위칭 소자(M15)는 다른 라인의 게이트 구동 회로 배선(2'rd ~ n GIP line)의 풀업 스위칭 소자에 비해 큰 채널길이를 가질 수 있다.
- [0043] 이에 따라, 다른 라인의 게이트 구동 회로 배선(2'rd ~ n GIP line)에 비해 첫번째 게이트 구동 회로 배선(1'st GIP line)에서 세트로드(Q)의 충전 전압이 상승하게 되므로, 첫번째 게이트 구동 회로 배선(1'st GIP line)의 충전 시간이 증가될 수 있다. 이에 따라, 첫번째 게이트 구동 회로 배선(1'st GIP line)에서 게이트의 출력 전압이 상승될 수 있으므로, 첫번째 게이트 라인의 게이트 온 전류가 상승될 수 있다. 이로써, 액정표시장치에 있어서 첫번째 게이트 라인과 대응된 영역이 다른 영역보다 밝게 보이는 가로 뎀(dim)선 불량이 발생하는 것을 방지할 수 있다.
- [0044] 여기서, 채널길이를 증대시키는 스위칭 소자는 다른 라인의 게이트 구동 회로 배선(2'rd ~ n GIP line)에 구비된 스위칭 소자에 비해 15 내지 45%의 큰 면적을 가질 수 있다. 이때, 채널길이를 증대시키는 스위칭 소자가 15% 미만의 면적을 가질 경우, 가로 뎀선 불량을 해소하는데 효과가 없으며, 반면 45%를 초과할 경우, 캡 증가로 인해 스위칭 소자의 충전이 안되거나 오히려 스위칭 소자의 과부하로 인해 더 밝아지는 가로뎀선 불량이 더욱 악화될 수 있기 때문이다.
- [0045] 도 5는 채널 길이를 증대시킬 수 있는 다른 방법을 설명하기 위해 도시한 스위칭 소자의 일부를 확대한 확대도이다.
- [0046] 도 5에서와 같이, 스위칭 소자는 다수의 서브 스위칭 소자(CT)가 연결되어 형성될 수 있다. 여기서, 서브 스위칭 소자(CT)는 게이트 전극상에 분기부를 갖는 서브 소스 전극과 분기된 서브 소스 전극 사이에 개재된 서브 드레인 전극을 포함할 수 있다. 이때, 서브 소스 전극은 U자형의 형태를 가질 수 있으며, 서브 드레인 전극은 I자형의 형태를 가질 수 있다.
- [0047] 이때 서브 스위칭 소자(CT)의 갯수를 조절하여 스위칭 소자의 채널 길이를 증대시킬 수 있다.
- [0048] 도 6 및 도 7을 참조하여 본 발명의 실시예에 따른 액정표시장치의 효과를 구체적으로 설명하기로 한다. 여기서, 비교예에서 다수의 게이트 구동 회로 배선에 각각 구비된 순방향 스위칭 소자의 크기는 1900 μ m로 형성하였다. 또한, 실시예에서, 첫번째 게이트 구동 회로 배선의 순방향 스위칭 소자의 크기는 2250 μ m로 형성하였으며, 다른 게이트 구동 회로 배선의 순방향 스위칭 소자의 크기는 1900 μ m로 형성하였다.
- [0049] 도 6은 첫번째 게이트 구동 회로 배선의 로드세트의 펄스 상태를 보여주는 그래프이다.
- [0050] 도 5에서와 같이, 비교예보다 실시예, 즉 다수의 게이트 구동 회로 배선의 스위칭 소자 중 첫번째 게이트 구동 회로 배선의 순방향 스위칭 소자(도 4의 M11)의 크기를 증대시킬 경우, 세트 로드 전압이 상승하는 것을 확인할 수 있었다.
- [0051] 도 7은 게이트 출력 펄스를 보여주는 그래프이다.
- [0052] 도 7에서와 같이, 비교예에서 첫번째 게이트 구동 회로 배선의 출력 전압은 28.8V이고, 두번째 및 세번째 게이트 구동 회로 배선의 출력 전압은 각각 31.3V, 30.9V였다. 반면, 실시예에서 첫번째 게이트 구동 회로 배선의 출력 전압은 30.4V였고, 두번째 및 세번째 게이트 구동 회로 배선의 출력 전압은 각각 31.7V, 31.6V였다.

즉, 비교예보다 실시예, 즉 다수의 게이트 구동 회로 배선의 스위칭 소자 중 첫번째 게이트 구동 회로 배선의 순방향 스위칭 소자(도 4의 M11)의 크기를 증대시킬 경우, 첫번째 게이트 구동 회로 배선의 게이트 출력 전압이 상승하게 되어, 첫번째 게이트 구동 회로 배선과 다른 게이트 구동 회로 배선간의 게이트 출력 전압의 차이가 현저하게 감소하는 것을 확인할 수 있었다.

부호의 설명

100 : 액정패널

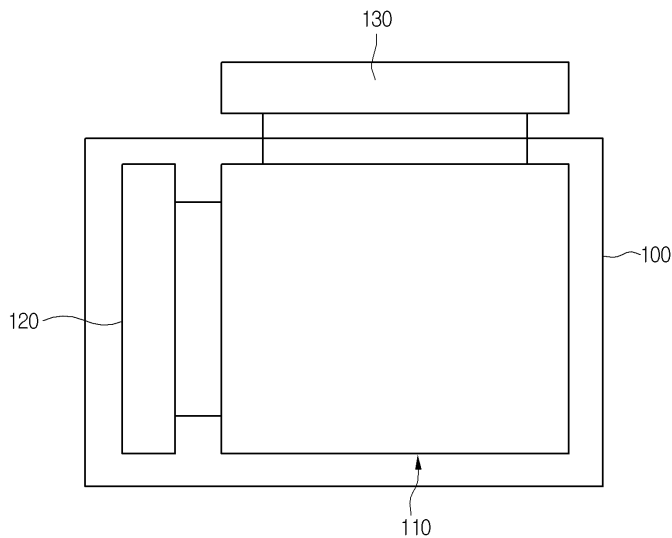
110 : 표시부

120 : 게이트 드라이버

130 : 데이터 드라이버

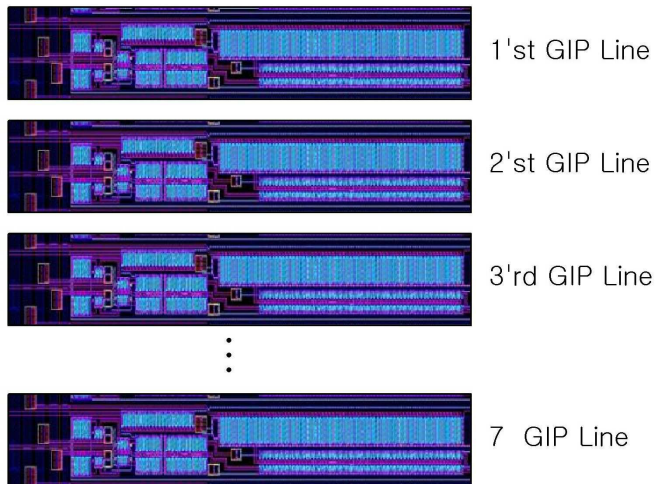
도면

도면1

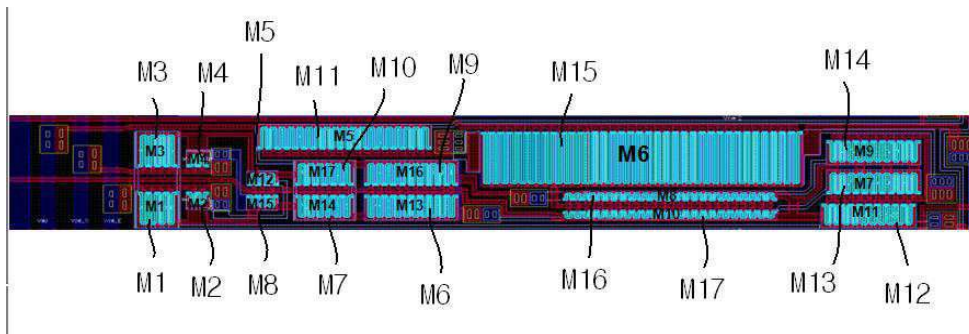


도면2

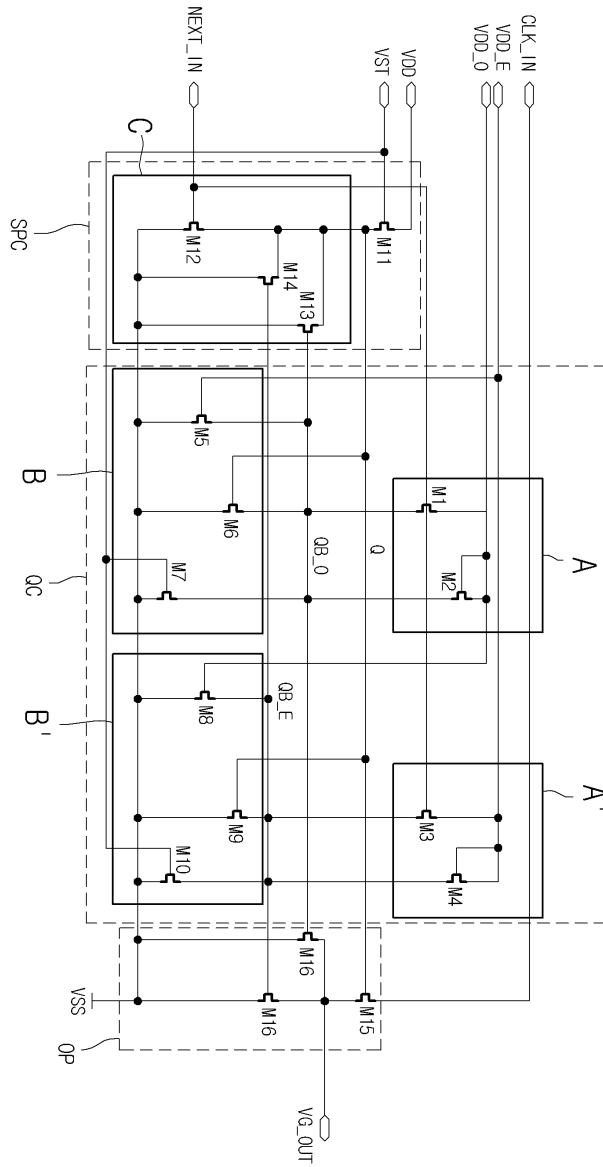
120



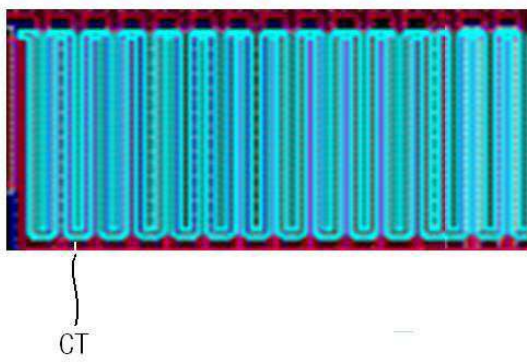
도면3



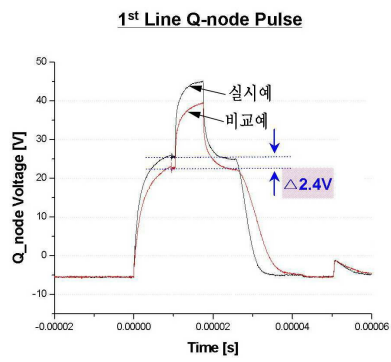
도면4



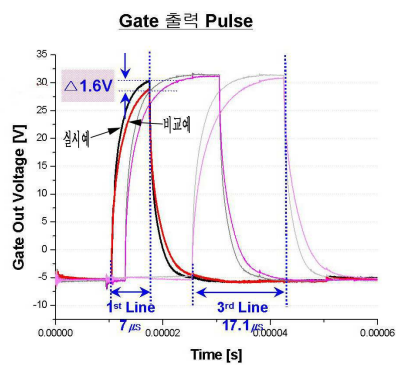
도면5



도면6



도면7



专利名称(译)	液晶显示器		
公开(公告)号	KR1020120075106A	公开(公告)日	2012-07-06
申请号	KR1020100137141	申请日	2010-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JAE HAN 김재한 SHIN CHUL SANG 신철상		
发明人	김재한 신철상		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/3648 G09G3/3677 G02F1/133		
其他公开文献	KR101747969B1		
外部链接	Espacenet		

摘要(译)

目的：提供一种液晶显示装置，通过在第一栅极驱动器线中大大形成开关元件的面积而不是其它线的栅极驱动器线来防止产生具有水平类型的暗淡。组成：液晶面板（100）包括彼此面对的第一和第二基板。第一基板包括具有多个像素的显示单元（110）和布置在显示单元一侧的电路单元。显示单元包括多条栅极线 and 数据线，薄晶体管和像素电极。栅极驱动器（120）控制布置在显示单元中的薄晶体管的导通/截止。栅极驱动器将从栅极驱动器（130）提供的模拟图像信号施加到连接到薄晶体管的像素。COPYRIGHT KIPO 2012

