

특허청구의 범위

청구항 1

복수의 데이터를 입력 받아 전달하고, 각각의 데이터의 전달 상태에 따른 복수의 완료 신호를 출력하는 제어부;
서로 다른 파형의 복수의 에러 신호를 발생하는 에러 신호 발생부; 및
상기 복수의 완료 신호에 응답하여 상기 복수의 에러 신호 중 하나의 에러 신호를 선택하여 출력하는 동작 감지부를 포함하는 타이밍 컨트롤러.

청구항 2

제 1 항에 있어서, 전원을 입력받아 일 주파수의 클럭을 생성하고 상기 클럭이 안정화되면 안정화 신호를 상기 동작 감지부로 출력하는 오실레이터를 더 포함하는 타이밍 컨트롤러.

청구항 3

제 2 항에 있어서, 상기 제어부를 통하여 타이밍 및 해상도 정보를 포함하는 설정 정보를 전달받아 액정 표시 패널의 동작에 필요한 각종 정보를 설정하는 설정부; 및
상기 설정부의 설정 정보를 이용하여 게이트 드라이버 및 데이터 드라이버를 구동하기 위한 제어 신호를 생성하는 제어 신호 발생부를 더 포함하는 타이밍 컨트롤러.

청구항 4

제 3 항에 있어서, 상기 제어부를 통하여 입력된 컬러 보정 데이터를 참조하여 현재 프레임의 화소 데이터를 보정한 보정 화소 데이터를 출력하는 컬러 보정부를 더 포함하는 타이밍 컨트롤러.

청구항 5

제 4 항에 있어서, 상기 제어부를 통하여 응답 속도 보정 데이터를 전달받아 현재 프레임의 화소 데이터와 이전 프레임의 화소 데이터를 비교하고 상기 응답 속도 보정 데이터를 참조하여 그에 따른 응답 속도를 보상하는 응답 속도 보상부; 및
상기 전압 데이터를 이용하여 구동 전압 생성을 위한 제어 신호를 발생하는 구동 제어부를 더 포함하는 타이밍 컨트롤러.

청구항 6

제 5 항에 있어서, 상기 응답 속도 보상부는 상기 보정 화소 데이터를 더 입력하는 타이밍 컨트롤러.

청구항 7

제 2 항에 있어서, 상기 동작 감지부는 상기 오실레이터의 안정화 신호 또는 상기 완료 신호에 따라 상기 서로 다른 파형의 에러 신호를 출력하는 적어도 하나의 선택부를 포함하는 타이밍 컨트롤러.

청구항 8

제 7 항에 있어서, 상기 선택부는 첫단의 선택부가 상기 오실레이터의 출력 신호 또는 후단의 선택부의 출력 신호를 선택적으로 출력하고, 마지막 단의 선택부가 일 완료 신호 또는 일 에러 신호를 선택적으로 출력하며, 상기 첫 단 및 마지막 단의 선택부 사이의 적어도 하나 이상의 선택부는 일 완료 신호에 따라 일 에러 신호 또는 후단 선택부의 출력 신호를 출력하는 타이밍 컨트롤러.

청구항 9

서로 다른 파형을 갖는 복수의 에러 신호를 생성하는 단계;
복수의 데이터를 입력받아 전달하고, 각각의 데이터의 전달 상태에 따른 복수의 완료 신호를 출력하는 단계; 및
상기 복수의 완료 신호에 응답하여 상기 복수의 에러 신호 중 하나의 에러 신호를 선택하여 출력하는 단계를 포

합하는 타이밍 콘트롤러의 에러 검출 방법.

청구항 10

제 9 항에 있어서, 상기 에러 신호를 생성하기 이전에 클럭 신호를 발생하고, 상기 클럭 신호의 안정화 여부를 검출하는 단계를 더 포함하는 타이밍 콘트롤러의 에러 검출 방법.

청구항 11

제 9 항에 있어서, 상기 데이터는 타이밍 및 해상도 정보, 컬러 보정 데이터, 응답 속도 보상 데이터, 구동 전압 데이터, 업데이트 데이터중 적어도 어느 하나를 포함하며, 상기 데이터가 순차적으로 전달되는 타이밍 콘트롤러의 에러 검출 방법.

청구항 12

화상을 표시하는 표시 패널;

복수의 데이터를 입력받아 상기 데이터의 전달 상태에 따라 에러 신호를 출력하며, 외부로부터 입력된 영상 신호를 처리하고 상기 복수의 제어 신호를 생성하는 타이밍 콘트롤러;

상기 타이밍 콘트롤러의 제어 신호에 따라 복수의 구동 전압을 생성하기 위한 구동 전압 생성부;

상기 구동 전압 생성부에서 생성된 상기 구동 전압을 게이트 라인에 인가하기 위한 게이트 드라이버; 및

상기 구동 전압 생성부에서 생성된 상기 구동 전압을 이용하여 데이터 신호를 생성하고, 상기 데이터 신호를 상기 데이터 라인에 인가하기 위한 데이터 드라이버를 포함하는 표시 장치.

청구항 13

제 12 항에 있어서, 상기 표시 패널은 교차 배열된 복수의 게이트 라인 및 데이터 라인을 포함하며, 상기 게이트 라인 및 상기 데이터 라인과 각각 연결되는 복수의 화소가 배열된 표시 장치.

청구항 14

제 12 항에 있어서, 상기 타이밍 콘트롤러는 복수의 데이터의 전달 상태에 따른 복수의 완료 신호에 응답하여 서로 다른 파형을 갖는 복수의 에러 신호 중 하나의 에러 신호를 출력하는 표시 장치.

청구항 15

제 14 항에 있어서, 상기 타이밍 콘트롤러는 오실레이터의 클럭 안정화에 따른 상태 신호를 더 출력하는 표시 장치.

명 세 서

발명의 상세한 설명

기술 분야

<1> 본 발명은 타이밍 콘트롤러, 그의 에러 검출 방법 및 이를 구비하는 표시 장치에 관한 것으로, 특히 타이밍 콘트롤러 내에서 타이밍 콘트롤러의 초기화 동작 각각의 구간과 업데이트 동작에서 발생하는 에러를 검출하는 타이밍 콘트롤러, 그의 에러 검출 방법 및 이를 구비하는 표시 장치에 관한 것이다.

<2>

배경 기술

<3> 액정 표시 장치(Liquid Crystal Display; LCD)는 액정 표시 패널, 게이트 드라이버 및 데이터 드라이버, 타이밍 콘트롤러 등으로 구성된다. 액정 표시 패널은 화소 전극이 형성된 박막 트랜지스터 기판과 공통 전극이 형성된 컬러 필터 기판, 그리고 이들 사이에 삽입된 액정층으로 구성된다. 그리고, 게이트 드라이버 및 데이터 드라이버는 액정 표시 패널의 디스플레이 동작을 위한 신호를 인가하기 위해 구비되며, 타이밍 콘트롤러는 게이트 드라이버 및 데이터 드라이버를 구동하기 위한 화소 데이터 및 제어 신호를 생성하기 위해 구비된다.

- <4> 타이밍 컨트롤러는 초기화 동작, 디스플레이 동작 및 업데이트 동작의 순서로 동작된다. 초기화 동작은 해상도, 타이밍, 컬러 보정 및 응답 속도 보상 등의 초기화 데이터를 내장 또는 외장 메모리에서 읽어 타이밍 컨트롤러가 정상 동작할 수 있도록 설정하는 동작이다. 디스플레이 동작은 외부로부터 입력되는 데이터를 액정 표시 패널의 디스플레이 동작에 필요한 데이터로 변환하고 게이트 드라이버 및 데이터 드라이버에 필요한 신호를 생성하여 출력하는 동작이다. 이러한 디스플레이 동작은 초기화 동작이 정상적으로 이루어진 이후에 진행된다. 또한, 업데이트 동작은 디스플레이 동작중에 설정이 변경되는 경우의 동작이며, 디스플레이 동작과 동시에 업데이트 동작이 진행되고, 프레임과 프레임 사이의 공백기에 업데이트 내용이 디스플레이에 적용된다.
- <5> 이러한 타이밍 컨트롤러는 초기화 동작이 모두 정상적으로 이루어지면 구동 전압 생성을 위한 제어 신호가 출력되고, 이 제어 신호에 따라 생성된 구동 전압이 게이트 드라이버 및 데이터 드라이버에 제공된다. 이와 함께 타이밍 컨트롤러에서 게이트 드라이버 및 데이터 드라이버의 동작을 위한 제어 신호가 출력된다. 이에 따라 디스플레이 동작이 시작된다. 디스플레이 동작 중에 설정이 변경되면 디스플레이 동작과 동시에 업데이트 동작이 진행되고, 프레임과 프레임 사이의 공백기에 업데이트 내용이 디스플레이에 적용된다.
- <6> 타이밍 컨트롤러의 초기화 동작은 리셋 구간, 오실레이터 클럭의 안정화 구간, 해상도 및 타이밍 설정 구간, 컬러 보정 구간, 응답 속도 보상 구간, 구동 전압 설정 구간 등으로 나뉘게 된다. 리셋 구간은 타이밍 컨트롤러의 초기 시작 상태가 안정화되도록 일정한 상태로 설정하는 구간이다. 오실레이터의 클럭 안정화 구간은 오실레이터가 정상 동작하여 클럭이 안정화되는 구간이며, 안정화 구간 이후에 타이밍 컨트롤러가 이후 초기화 동작을 진행하게 된다. 그리고, 해상도 및 타이밍 설정 구간, 컬러 보정 구간, 응답 속도 보상 구간, 구동 전압 설정 구간 등은 각각의 초기화 데이터를 메모리로부터 읽어와 이용한다. 따라서, 타이밍 컨트롤러와 메모리의 통신이 이루어지고, 메모리와의 통신이 정상적으로 이루어져야 초기화 동작이 완료된다. 또한, 구동 전압 설정 구간은 설정 데이터에 의한 제어 신호를 출력하는 통신도 정상적으로 이루어져야 한다.
- <7> 그런데, 초기화 동작 구간중 어느 하나의 구간에서 정상적으로 통신이 되지 않으면 구동 전압을 생성하기 위한 제어 신호가 출력되지 않기 때문에 디스플레이 동작이 진행되지 않는다. 즉, 구동 전압을 생성하기 위한 제어 신호가 출력되지 않으면 초기화 동작에서 에러가 발생된 것으로 판단할 수 있다. 그러나, 초기화 동작의 어느 구간에서 에러가 발생되었는지 판단할 수 없다. 따라서, 초기화 동작의 각 구간을 일일이 확인해야 하기 때문에 에러 검출을 위한 시간이 많이 소요된다. 또한, 초기화 동작 이후에는 제어 신호가 출력되기 때문에 업데이트 동작에서 발생된 에러를 검출할 수 없다.

발명의 내용

해결 하고자하는 과제

- <8> 본 발명은 타이밍 컨트롤러의 초기화 동작 및 업데이트 동작에서 에러가 발생된 구간을 검출할 수 있는 타이밍 컨트롤러 및 그의 에러 검출 방법을 제공한다.
- <9> 본 발명은 타이밍 컨트롤러의 초기화 동작 및 업데이트 동작에서 타이밍 컨트롤러와 메모리 사이의 통신에서 발생하는 에러 발생 구간을 검출할 수 있는 타이밍 컨트롤러 및 그의 에러 검출 방법을 제공한다.
- <10> 본 발명은 에러 발생 구간에 따라 다양한 파형의 에러 신호를 설정하고, 에러 발생 구간에 따라 설정된 에러 신호를 출력하여 에러 발생 구간을 구별하여 검출할 수 있는 타이밍 컨트롤러 및 그의 에러 검출 방법을 제공한다.
- <11> 본 발명은 에러 발생 구간에 따라 다양한 파형의 에러 신호를 설정하고, 에러 발생 구간에 따라 설정된 에러 신호를 출력하여 에러가 발생된 구간을 구별하여 검출할 수 있는 타이밍 컨트롤러를 구비하는 액정 표시 장치를 제공한다.

과제 해결수단

- <12> 본 발명의 일 양태에 따른 타이밍 컨트롤러는 복수의 데이터를 입력 받아 전달하고, 각각의 데이터의 전달 상태에 따른 복수의 완료 신호를 출력하는 제어부; 서로 다른 파형의 복수의 에러 신호를 발생하는 에러 신호 발생부; 및 상기 복수의 완료 신호에 응답하여 상기 복수의 에러 신호 중 하나의 에러 신호를 선택하여 출력하는 동작 감지부를 포함한다.
- <13> 전원을 입력받아 일 주파수의 클럭을 생성하고 상기 클럭이 안정화되면 안정화 신호를 상기 동작 감지부로 출력

하는 오실레이터를 더 포함한다.

- <14> 상기 제어부를 통하여 타이밍 및 해상도 정보를 포함하는 설정 정보를 전달받아 액정 표시 패널의 동작에 필요한 각종 정보를 설정하는 설정부; 및 상기 설정부의 설정 정보를 이용하여 게이트 드라이버 및 데이터 드라이버를 구동하기 위한 제어 신호를 생성하는 제어 신호 발생부를 더 포함한다.
- <15> 상기 제어부를 통하여 입력된 컬러 보정 데이터를 참조하여 현재 프레임의 화소 데이터를 보정한 보정 화소 데이터를 출력하는 컬러 보정부를 더 포함한다.
- <16> 상기 제어부를 통하여 응답 속도 보정 데이터를 전달받아 현재 프레임의 화소 데이터와 이전 프레임의 화소 데이터를 비교하고 상기 응답 속도 보정 데이터를 참조하여 그에 따른 응답 속도를 보상하는 응답 속도 보상부; 및 상기 전압 데이터를 이용하여 구동 전압 생성을 위한 제어 신호를 발생하는 구동 제어부를 더 포함한다.
- <17> 상기 응답 속도 보상부는 상기 보정 화소 데이터를 더 입력한다.
- <18> 상기 동작 감지부는 상기 오실레이터의 안정화 신호 또는 상기 완료 신호에 따라 상기 서로 다른 파형의 에러 신호를 출력하는 적어도 하나의 선택부를 포함한다.
- <19> 상기 선택부는 첫단의 선택부가 상기 오실레이터의 출력 신호 또는 후단의 선택부의 출력 신호를 선택적으로 출력하고, 마지막 단의 선택부가 일 완료 신호 또는 일 에러 신호를 선택적으로 출력하며, 상기 첫 단 및 마지막 단의 선택부 사이의 적어도 하나 이상의 선택부는 일 완료 신호에 따라 일 에러 신호 또는 후단 선택부의 출력 신호를 출력한다.
- <20> 본 발명의 다른 양태에 따른 타이밍 콘트롤러의 에러 검출 방법은 서로 다른 파형을 갖는 복수의 에러 신호를 생성하는 단계; 복수의 데이터를 입력받아 전달하고, 각각의 데이터의 전달 상태에 따른 복수의 완료 신호를 출력하는 단계; 및 상기 복수의 완료 신호에 응답하여 상기 복수의 에러 신호 중 하나의 에러 신호를 선택하여 출력하는 단계를 포함한다.
- <21> 상기 에러 신호를 생성하기 이전에 클럭 신호를 발생하고, 상기 클럭 신호의 안정화 여부를 검출하는 단계를 더 포함한다.
- <22> 상기 데이터는 타이밍 및 해상도 정보, 컬러 보정 데이터, 응답 속도 보상 데이터, 구동 전압 데이터, 업데이트 데이터중 적어도 어느 하나를 포함하며, 상기 데이터가 순차적으로 전달된다.
- <23> 본 발명의 또다른 양태에 따른 표시 장치는 화상을 표시하는 표시 패널; 복수의 데이터를 입력받아 상기 데이터의 전달 상태에 따라 에러 신호를 출력하며, 외부로부터 입력된 영상 신호를 처리하고 상기 복수의 제어 신호를 생성하는 타이밍 콘트롤러; 상기 타이밍 콘트롤러의 제어 신호에 따라 복수의 구동 전압을 생성하기 위한 구동 전압 생성부; 상기 구동 전압 생성부에서 생성된 상기 구동 전압을 게이트 라인에 인가하기 위한 게이트 드라이버; 및 상기 구동 전압 생성부에서 생성된 상기 구동 전압을 이용하여 데이터 신호를 생성하고, 상기 데이터 신호를 상기 데이터 라인에 인가하기 위한 데이터 드라이버를 포함한다.
- <24> 상기 표시 패널은 교차 배열된 복수의 게이트 라인 및 데이터 라인을 포함하며, 상기 게이트 라인 및 상기 데이터 라인과 각각 연결되는 복수의 화소가 배열된다.
- <25> 상기 타이밍 콘트롤러는 복수의 데이터의 전달 상태에 따른 복수의 완료 신호에 응답하여 서로 다른 파형을 갖는 복수의 에러 신호 중 하나의 에러 신호를 출력한다.
- <26> 상기 타이밍 콘트롤러는 오실레이터의 클럭 안정화에 따른 상태 신호를 더 출력한다.

효 과

- <27> 본 발명에 의하면 타이밍 콘트롤러 내부 또는 외부에서 서로 다른 파형을 갖는 복수의 에러 신호를 생성한다. 그리고, 타이밍 콘트롤러 내부에 마련된 동작 감지부에서 오실레이터의 클럭 신호가 안정화된 후 발생하는 스타트 신호를 이용하여 오실레이터 에러를 검출하고, 초기화 동작을 위한 다양한 데이터가 메모리로부터 타이밍 콘트롤러에 정상적으로 전달되었는지에 따른 완료 신호를 이용하여 초기화 동작의 각 구간에 따라 서로 다른 에러 신호를 출력하도록 한다.
- <28> 이에 따라 타이밍 콘트롤러 외부에서 에러 신호의 파형을 검출함으로써 타이밍 콘트롤러의 초기화 동작의 각 구간과 업데이트 동작에서 발생하는 에러를 동작 구간을 구별하여 검출할 수 있다. 따라서, 타이밍 콘트롤러의 초기화 동작 또는 업데이트 구간별로 에러를 용이하게 검출할 수 있고, 에러 검출 시간 및 디버깅 시간을 줄일 수

있다.

발명의 실시를 위한 구체적인 내용

- <29> 이하, 첨부된 도면을 참조하여 본 발명의 실시 예를 상세히 설명하기로 한다. 그러나, 본 발명은 이하에서 개시되는 실시 예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시 예들은 본 발명의 개시가 완전하도록 하며, 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이다. 도면에서 각 영역을 명확하게 표현하기 위하여 두께를 확대하여 표현하였으며 도면상에서 동일 부호는 동일한 요소를 지칭하도록 하였다.
- <30> 도 1은 본 발명의 일 실시 예에 따른 액정 표시 장치의 블록도이고, 도 2는 일 화소의 등가 회로도이다.
- <31> 도 1 및 도 2를 참조하면, 본 발명의 일 실시 예에 따른 액정 표시 장치는 교차하는 복수의 게이트 라인(G1 내지 Gn) 및 복수의 데이터 라인(D1 내지 Dm)에 각각 접속된 박막 트랜지스터(T)와 액정 캐패시터(Clc) 및 유지 캐패시터(Cst)를 포함하여 화상을 표시하는 액정 표시 패널(100)과, 게이트 라인(G1 내지 Gn)에 접속되어 박막 트랜지스터(T)의 동작을 제어하는 게이트 드라이버(gate driver)(200)와, 박막 트랜지스터(T)를 통해 액정 캐패시터(Clc) 및 유지 캐패시터(Cst)에 인가되는 데이터 신호를 제어하는 데이터 드라이버(data driver)(300)와, 외부 제어 신호(R, G, B, DE, Hsync, Vsync, CLK)를 이용하여 게이트 드라이버(200)와 데이터 드라이버(300)를 제어하는 타이밍 콘트롤러(timing controller)(400)와, 타이밍 콘트롤러(400)의 신호에 따라 게이트 드라이버(200) 및 데이터 드라이버(300)의 구동 전압(Von, Voff, AVDD)을 생성하는 구동 전압 생성부(500)를 포함한다.
- <32> 액정 표시 패널(100)은 일 방향으로 연장된 복수의 게이트 라인(G1 내지 Gn) 및 이와 직교하는 방향으로 연장된 복수의 데이터 라인(D1 내지 Dm)을 포함하고, 게이트 라인(G1 내지 Gn)과 데이터 라인(D1 내지 Dm)의 교차 영역에 마련된 화소 영역을 포함한다. 화소 영역내에는 박막 트랜지스터(T), 유지 캐패시터(Cst) 및 액정 캐패시터(Clc)등을 포함하는 화소가 마련된다. 화소는 적색(R), 녹색(G) 및 청색(B) 화소를 포함하는데, 예를들어, 홀수 행 방향으로는 적색(R), 녹색(G) 및 청색(B) 화소들이 순차적으로 배열되어 있으며, 짝수 행 방향으로는 청색(B), 적색(R) 및 녹색(G) 화소들이 순차적으로 배열되어 있다. 이러한 배열 방식 이외에도 다양한 배열이 가능하다. 이러한 액정 표시 패널(100)은 박막 트랜지스터(T), 게이트 라인(G1 내지 Gn), 데이터 라인(D1 내지 Dm) 및 화소 전극(115)이 마련된 박막 트랜지스터 기판(110)과, 블랙 매트릭스, 컬러 필터(126) 및 공통 전극(125)이 마련된 공통 전극 기판(120)을 포함하고, 박막 트랜지스터 기판(110)과 공통 전극 기판(120) 사이에 마련된 액정(130)을 포함할 수 있다.
- <33> 여기서, 박막 트랜지스터(T)는 게이트 단자, 소오스 단자 및 드레인 단자로 구성되어 게이트 단자가 게이트 라인(G1 내지 Gn)에 접속되고, 소오스 단자가 데이터 라인(D1 내지 Dm)에 접속되며, 드레인 단자가 화소 전극(115)에 접속된다. 이를 통해 박막 트랜지스터(T)는 게이트 라인(G1 내지 Gn)에 인가되는 게이트 구동 신호에 따라 동작하여 데이터 라인(D1 내지 Dm)을 통해 공급되는 데이터 신호를 화소 전극에 공급하여 액정 캐패시터(Clc) 양단의 전계를 변화시킨다. 이를 통해 액정 표시 패널(100) 내측의 액정(130)의 배열을 변화시켜 백라이트(미도시)로부터 공급된 광의 투과율을 조절할 수 있다.
- <34> 또한, 화소 전극(115)에는 액정(130)의 배열 방향을 조정하기 위한 도메인 규제 수단으로 다수의 절개 및/또는 돌기 패턴이 마련될 수 있고, 공통 전극(125)에는 돌기 및/또는 절개 패턴이 마련될 수 있다.
- <35> 게이트 드라이버(200), 데이터 드라이버(300), 타이밍 콘트롤러(400) 및 구동 전압 생성부(500)는 액정 표시 패널(100)의 외측에서 액정 표시 패널(100)의 구동을 위한 복수의 신호를 제공한다. 여기서, 게이트 드라이버(200)는 액정 표시 패널(100)상에 형성될 수 있고, 데이터 드라이버(300)는 액정 표시 패널(100)에 실장되거나, 별도의 인쇄 회로 기판(Printed Circuit Board; PCB)에 실장된 다음 연성 인쇄 회로 기판(Flexible Printed Circuit Board; FPC)을 통해 전기적으로 접속될 수도 있다. 그리고, 타이밍 콘트롤러(400) 및 구동 전압 생성부(500)는 인쇄 회로 기판 상에 실장되어 연성 인쇄 회로 기판을 통해 액정 표시 패널(100)과 전기적으로 접속될 수 있다.
- <36> 타이밍 콘트롤러(400)는 외부의 그래픽 제어기(미도시)로부터 입력되는 영상 신호, 즉 화소 데이터(R, G, B) 및 이의 표시를 제어하는 제어 신호, 예를 들면 수평 동기 신호(Hsync)와 수직 동기 신호(Vsync), 메인 클럭(CLK), 데이터 인에이블 신호(DE) 등을 제공받는다. 이러한 타이밍 콘트롤러(400)는 초기화 동작, 디스플레이 동작 및 업데이트 동작의 순으로 동작된다. 초기화 동작은 내장 또는 외장 메모리에서 해상도, 타이밍, 컬러 보정, 응답 속도 보상, 구동 전압 설정 등의 초기화 데이터를 읽어와 타이밍 콘트롤러(400)가 동작할 수 있도록 설정한다. 또한, 초기화 동작은 리셋 구간, 오실레이터의 클럭 안정화 구간, 해상도 및 타이밍 설정 구간, 컬러 보정

구간, 응답 속도 보상 구간, 구동 전압 설정 구간 등으로 나뉘게 된다. 리셋 구간은 타이밍 콘트롤러(400)의 초기 시작 상태가 안정화되도록 타이밍 콘트롤러(400) 내부 구성 요소들을 일정한 상태로 설정하는 구간이다. 오실레이터의 클럭 안정화 구간은 오실레이터가 정상 동작하여 클럭이 안정화된 후 스타트 신호(start)가 예들들어 하이(high) 레벨로 출력되며, 이후 타이밍 콘트롤러(400)가 초기화 동작을 진행하게 된다. 이때, 오실레이터의 클럭 안정화 구간 이후에도 스타트 신호(start)가 로우(low) 레벨로 출력되면 오실레이터 에러로 판단하게 된다. 그리고, 해상도 및 타이밍 설정 구간, 컬러 보정 구간, 응답 속도 보상 구간, 구동 전압 설정 구간은 메모리에 저장된 초기화 데이터를 읽어와 이용한다. 그런데, 메모리로부터 초기화 데이터가 타이밍 콘트롤러(400)에 정상적으로 전달되지 않으면 타이밍 콘트롤러(400)가 정상적으로 동작하지 않게 된다. 따라서, 메모리의 초기화 데이터가 타이밍 콘트롤러(400)에 정상적으로 전달되지 않은 초기화 구간을 검출해야 한다. 이를 위해 본 발명에서는 서로 다른 파형을 갖는 복수의 에러 신호를 타이밍 콘트롤러(400) 내부 또는 외부에서 생성하고, 해상도 및 타이밍 구간, 컬러 보정 구간, 응답 속도 보상 구간 및 구동 전압 설정 구간에 따른 초기화 데이터가 순차적으로 전달되도록 한다. 그리고, 초기화 동작의 각 구간에서 초기화 데이터가 전달된 상태를 알려주는 예들들어 완료 신호를 검출하여 초기화 데이터의 전달이 정상적으로 이루어지지 않은 구간을 검출하고, 그 구간에 따른 에러 신호를 출력한다. 따라서, 외부에서 에러 신호의 파형을 판단하여 에러가 발생한 초기화 동작의 구간을 검출하게 된다. 이러한 초기화 동작이 완료된 후 디스플레이 동작이 진행된다. 디스플레이 동작은 화소 데이터(R, G, B)를 액정 표시 패널(100)의 동작 조건에 맞게 처리하고, 게이트 제어 신호(CON1) 및 데이터 제어 신호(CON2)를 생성하여 게이트 드라이버(200) 및 데이터 드라이버(300)에 전송하는 동작이다. 여기서, 게이트 제어 신호(CON1)는 게이트 턴온 전압(Von)의 출력 시작을 지시하는 수직 동기 시작 신호, 게이트 턴온 전압(Von)의 출력 시기를 제어하는 게이트 클럭 신호 및 게이트 턴온 전압(Von)의 지속 시간을 제어하는 출력 인에이블 신호등을 포함한다. 또한, 데이터 제어 신호(CON2)는 화소 데이터의 전송 시작을 알리는 수평 동기 시작 신호, 해당 데이터 라인에 데이터 전압을 인가하라는 로드 신호 및 공통 전압에 대한 계조 전압의 극성을 반전시키는 반전 신호 및 데이터 클럭 신호등을 포함한다. 이러한 디스플레이 동작중에 설정이 변경되는 경우 디스플레이 동작과 동시에 업데이트 동작이 진행되며, 업데이트 동작중 메모리에 저장된 업데이트 데이터를 전달받아 프레임 임과 프레임 사이의 공백기에 디스플레이에 적용한다. 이렇게 업데이트 동작 또한 메모리에 저장된 업데이트 데이터를 전달받아 진행되는데, 업데이트 데이터가 정상적으로 전달되지 않았을 경우 업데이트 동작을 실시하지 못해 이후 디스플레이 동작에 업데이트가 적용되지 않거나 디스플레이 동작을 진행하지 못하게 된다. 따라서, 업데이트 에러를 검출하기 위해 업데이트 동작에서 업데이트 데이터의 전달 상태를 알려주는 예들들어 완료 신호를 검출하고, 업데이트 데이터가 정상적으로 전달되지 않은 경우 소정 파형의 에러 신호를 출력한다. 따라서, 외부에서 에러 신호의 파형을 판단하여 업데이트 에러를 검출하게 된다.

- <37> 구동 전압 생성부(500)는 타이밍 콘트롤러(400)의 제어 신호(CON3)에 따라 외부 전원 장치로부터 입력되는 외부 전원을 이용하여 액정 표시 장치의 구동에 필요한 다양한 구동 전압들을 생성한다. 구동 전압 생성부(500)는 기준 전압(AVDD), 게이트 턴온 전압(Von) 및 게이트 턴오프 전압(Voff) 그리고 공통 전압을 생성한다. 그리고, 구동 전압 생성부(500)는 타이밍 콘트롤러(400)로부터의 제어 신호에 따라 게이트 턴온 전압(Von) 및 게이트 오프 전압(Voff)을 게이트 드라이버(200)에 인가하고, 기준 전압(AVDD)을 데이터 드라이버(300)에 인가한다. 여기서, 기준 전압(AVDD)은 액정을 구동시키는 계조 전압 생성을 위한 기준 전압으로 사용된다.
- <38> 게이트 드라이버(200)는 타이밍 콘트롤러(500)로부터의 게이트 제어 신호(CON1)에 따라 구동 전압 생성부(500)의 게이트 온/오프 전압(Von/Voff)을 게이트 라인(G1 내지 Gn)에 인가한다. 이를 통해 각 화소에 인가될 계조 전압이 해당 화소에 인가되도록 해당 박막 트랜지스터(T)를 제어할 수 있게 된다.
- <39> 데이터 드라이버(300)는 타이밍 콘트롤러(500)로부터의 데이터 제어 신호(CON2)와 구동 전압 생성부(500)의 기준 전압(AVDD)을 이용하여 계조 전압을 생성하여 데이터 라인(D1 내지 Dm)을 통해 인가한다. 즉, 데이터 드라이버(300)는 입력된 디지털 형태의 화소 데이터를 기준 전압(AVDD)에 기초하여 변환함으로써 아날로그 형태의 데이터 신호, 즉 계조 전압을 생성한다.
- <40> 그럼, 상기 본 발명의 일 실시 예에 따른 타이밍 콘트롤러 및 그 주변의 구성에 대해 도 3을 이용하여 설명하기로 한다.
- <41> 도 3은 본 발명의 일 실시 예에 따른 타이밍 콘트롤러와 그 주변의 개략 블록도이다.
- <42> 도 3을 참조하면, 본 발명의 일 실시 예에 따른 타이밍 콘트롤러(400)는 소정의 기본 클럭 신호를 생성하는 오실레이터(610), 기본 클럭 신호를 이용하여 서로 동기되어 있는 다양한 내부 클럭 신호를 생성하기 위한 클럭 발생기(620), 외부로부터 데이터를 입력받는 데이터 입력부(630), 입력된 데이터와 내부 클럭 신호를 동기시키

는 버퍼(640), 해상도 및 타이밍을 설정하는 설정부(650), 설정부(650)의 정보를 이용하여 제어 신호(CON1 및 CON2)를 생성하는 제어 신호 발생부(660), 컬러 데이터를 보정하는 컬러 보정부(670), 데이터 변환에 따른 응답 속도를 보상하는 응답 속도 보상부(680), 타이밍 컨트롤러(400) 내부 및 외부의 데이터 포맷을 변환하는 데이터 변환부(690), 구동 전압 생성을 위한 제어 신호(CON3)를 발생하는 구동 제어부(700), 타이밍 컨트롤러(400)의 동작 정보를 전달하는 제어부(710), 타이밍 컨트롤러(400) 내부의 데이터를 외부로 출력하는 데이터 출력부(720)를 포함한다. 또한, 다양한 패턴의 에러 신호를 발생하는 에러 신호 발생부(730) 및 제어부(710)와 타이밍 컨트롤러(400)의 각 구성 요소와의 초기화 데이터 전달 상태를 감지하여 데이터 전달 상태에 따른 에러 신호 또는 정상 신호를 출력하는 동작 감지부(740)를 더 포함한다. 또한, 타이밍 컨트롤러(400)의 외부에는 적어도 하나의 메모리(750 및 760)가 구비된다. 메모리(750 및 760)에는 타이밍 컨트롤러(400)를 구동하기 위한 각종 정보가 저장된다. 물론, 메모리(750 및 760)는 타이밍 컨트롤러(400) 내부에 구비될 수 있다. 또한, 메모리(750)는 RAM 등의 휘발성 메모리일 수 있고, 메모리(760)는 EEPROM 등의 비휘발성 메모리일 수 있다.

- <43> 오실레이터(610)는 전원(Power)이 인가됨에 따라 기본 클럭 신호를 생성한다. 오실레이터(610)는 기본 클럭 신호를 생성하고 소정 시간 후 기본 클럭 신호가 안정화되면 타이밍 컨트롤러(400)의 동작을 개시하는 스타트 신호(start)를 예를들어 하이 레벨로 출력한다. 즉, 하이 레벨의 스타트 신호가 발생된 후 타이밍 컨트롤러(400)의 해상도 및 타이밍 설정, 컬러 보정, 응답 속도 보상 등의 초기화 동작이 순차적으로 진행된다.
- <44> 클럭 발생기(620)는 오실레이터(610)에서 출력된 기본 클럭 신호와 데이터 입력부(630)를 통하여 화소 데이터 및 제어 신호를 입력받고, 이를 이용하여 타이밍 컨트롤러(400) 내부에서 이용되는 서로 동기되어 있는 다양한 내부 클럭 신호를 생성한다.
- <45> 데이터 입력부(630)는 외부의 예를들어 그래픽 제어기(미도시)로부터 화소 데이터(R, G, B) 및 이의 표시를 제어하는 제어 신호, 예를 들면 수평 동기 신호(Hsync)와 수직 동기 신호(Vsync)를 입력받는다. 또한, 데이터 인에이블 신호(DE)와 외부 클럭 신호(CLK)를 입력받는다. 데이터 입력부(630)는 외부로부터 입력되는 화소 데이터 및 제어 신호를 타이밍 컨트롤러(400) 내부의 포맷에 맞게 변환할 수도 있다.
- <46> 버퍼(640)는 데이터 입력부(630)를 통해 입력되는 화소 데이터 및 제어 신호를 타이밍 컨트롤러(400)의 내부 클럭 신호와 동기화시킨다. 즉, 버퍼(640)는 클럭 발생기(620)로부터 발생된 적어도 어느 하나의 내부 클럭 신호와 데이터 입력부(630)를 통해 입력되는 화소 데이터 및 제어 신호를 동기화시킨다.
- <47> 설정부(650)는 메모리(760)에 저장된 해상도 및 타이밍 정보, 그리고 각종 옵션(option) 정보 등의 설정 데이터를 제어부(710)를 통해 입력받고, 이를 이용하여 액정 표시 패널(100)의 동작에 필요한 해상도 및 타이밍, 그리고 각종 옵션을 설정한다.
- <48> 제어 신호 발생부(660)는 설정부(650)에 저장된 설정 데이터를 입력받고, 이를 이용하여 게이트 드라이버(200)를 제어하기 위한 게이트 제어 신호(CON1) 및 데이터 드라이버(300)를 제어하기 위한 데이터 제어 신호(CON2)를 생성한다.
- <49> 컬러 보정부(670)는 메모리(760)에 저장된 컬러 보정 데이터를 제어부(710)를 통해 입력받아 저장한다. 그리고, 버퍼(640)로부터 화소 데이터(R, G, B)를 입력받고, 저장된 컬러 보정 데이터를 이용하여 화소 데이터의 컬러를 보정한다. 즉, 컬러 보정부(670)는 컬러 보정 데이터가 저장된 후 컬러 보정 데이터를 이용하여 적색(R), 녹색(G), 청색(B) 데이터 중에서 적어도 어느 하나의 데이터를 보정한다. 이때, 컬러 보정 데이터는 액정 표시 패널(100)의 제작시 액정 표시 패널(100)의 특성에 따라 미리 확정되어 저장된다.
- <50> 응답 속도 보상부(680)는 이전 프레임의 데이터와 현재 프레임의 데이터를 비교하여 현재 프레임의 데이터가 변화될 때 소요되는 시간을 줄이는 역할을 한다. 액정 표시 패널(100)의 응답 속도는 인가 전압의 변화보다 느리기 때문에 데이터의 한 프레임이 바뀌더라도 액정 표시 패널(100)의 동작이 완전히 변화되지 않는다. 따라서, 실제 변화된 데이터보다 더 크게 데이터가 변화된 것으로 과구동(over drive)함으로써 한 프레임 동안에 액정 표시 패널(100)이 응답하는 시간에 근접하도록 한다. 이를 위해 메모리(750)에 저장된 이전 프레임의 화소 데이터를 데이터 변환부(690)를 통해 입력받고, 컬러 보정부(670)에 의해 보정된 현재 프레임의 화소 데이터를 비교하여 그에 따른 응답 속도를 보상한다. 이때, 어느 정도로 과구동할 것인지 미리 설정해야 하는데, 이러한 응답 속도 보상 데이터는 메모리(760)에 저장되어 있다. 따라서, 제어부(710)로부터 메모리(760)에 저장된 응답 속도 보상 데이터를 입력받아 저장한 후 응답 속도를 보상한다. 또한, 응답 속도 보상부(680)는 디스플레이 동작 후 데이터 변환등의 업데이트 동작에서 응답 속도 보상 데이터를 업데이트하게 된다. 이 경우에도 메모리(760)에 저장된 업데이트 데이터를 제어부(710)를 통해 입력받아 저장한다.

- <51> 데이터 변환부(690)는 컬러 보정부(670)에 의해 보정된 컬러 데이터를 메모리(750)의 데이터 포맷에 맞게 변환한 후 메모리(750)에 저장하고, 메모리(750)에 저장된 컬러 데이터를 타이밍 콘트롤러(400)의 데이터 포맷에 맞게 변환한 후 응답 속도 보상부(680)에 전달한다. 또한, 데이터 변환부(690)는 타이밍 콘트롤러(400)의 구성에 따라서는 버퍼(640)에 의해 내부 클럭 신호에 동기화된 데이터를 메모리(750)의 데이터 포맷에 맞게 변환한 후 메모리(750)에 저장하고, 메모리(750)에 저장된 동기화된 데이터를 타이밍 콘트롤러(400)의 데이터 포맷에 맞게 변환한 후 컬러 보정부(670)에 전달한다.
- <52> 구동 제어부(700)는 구동 전압 생성부(500)에 제어 신호를 인가하여 구동 전압 생성부(500)가 게이트 온 전압(Von), 게이트 오프 전압(Voff) 및 기준 전압(AVDD) 등을 생성하도록 제어한다. 이를 위해 구동 제어부(700)는 제어부(710)를 통해 메모리(760)에 저장된 전압 데이터를 입력받아 저장하고, 이를 이용하여 제어 신호를 출력하여 구동 전압 생성부(500)가 소정의 아날로그 전압을 생성하도록 한다. 또한, 구동 제어부(700)는 구동 전압 생성부(500)에 전압 데이터에 따른 제어 신호가 구동 전압 생성부(500)에 정상적으로 전달되었는지에 따른 신호를 동작 감지부(730)로 출력한다.
- <53> 제어부(710)는 메모리(760)에 저장된 각종 데이터를 타이밍 콘트롤러(400) 내부의 각 요소에 전달하고, 그 결과에 따른 신호, 예를들어 완료 신호(Done)를 동작 감지부(740)에 전달한다. 즉, 제어부(710)는 메모리(760)에 저장된 해상도 및 타이밍 정보, 그리고 각종 옵션 정보를 설정부(650)에 전달하고, 컬러 보정 데이터를 컬러 보정부(660)에 전달하며, 응답 속도 보상 데이터 및 업데이트 데이터를 응답 속도 보상부(680)에 전달한다. 또한, 구동 데이터를 구동 제어부(700)에 전달한다. 그리고, 각각의 전달 결과에 따른 완료 신호(Done)를 동작 감지부(740)로 출력한다.
- <54> 데이터 출력부(720)는 컬러 보상부(670)에 의해 컬러가 보상되고, 응답 속도 보상부(680)에 의해 응답 속도가 보상되어 액정 표시 패널(100)의 조건에 맞게 조절된 화소 데이터(R', G', B')를 데이터 드라이버(300)에 공급한다.
- <55> 에러 신호 발생부(730)는 서로 다른 파형의 복수의 에러 신호(ERR)를 발생한다. 예를들어 에러 신호 발생부(730)는 도 4에 도시된 바와 같이 일 구간의 파형이 서로 다른 제 1 내지 제 6 에러 신호(ERR1 내지 ERR6)를 발생한다. 에러 신호 발생부(730)에서 발생된 제 1 내지 제 6 에러 신호(ERR1 내지 ERR6)는 동작 감지부(740)에 입력된다. 물론, 에러 신호 발생부(730)는 타이밍 콘트롤러(400) 내부 뿐만 아니라 외부에 마련될 수 있다.
- <56> 동작 감지부(740)는 오실레이터(610)의 클럭 안정화에 따른 스타트 신호와 설정부(650), 컬러 보정부(670), 응답 속도 보상부(680), 구동 제어부(700)의 데이터 정상 전달 여부 및 구동 제어부(700)와 구동 전압 생성부(500)의 제어 신호 정상 전달 여부, 그리고 응답 속도 보상부(680)의 업데이트 데이터 정상 전달 여부에 따른 각각의 완료 신호(Done)를 감지하여 그에 따른 상태를 판단한다. 이를 위해 동작 감지부(740)는 도 5에 도시된 바와 같이 이들 신호에 따라 서로 다른 파형을 갖는 복수의 에러 신호(ERR1 내지 ERR6) 또는 다른 구성 요소의 출력 신호를 선택적으로 출력하는 복수의 선택부로 구성될 수 있다. 이러한 동작 감지부(740)의 선택부는 에러 신호(ERR) 또는 후단의 출력 신호를 출력하는 멀티플렉서로 구성될 수 있다.
- <57> 메모리(750)는 DRAM 등의 휘발성 메모리로 구성되며, 컬러 보정부(670)에 의해 보정된 컬러 데이터를 저장하고, 타이밍 콘트롤러(400)의 구성에 따라서는 버퍼(640)에 의해 내부 클럭 신호에 동기화된 데이터를 저장하기도 한다.
- <58> 메모리(760)은 EEPROM 등의 비휘발성 메모리로 구성되며, 해상도 및 타이밍 정보, 그리고 각종 옵션 정보, 컬러 데이터, 응답 속도 보상 데이터, 전압 데이터 등의 데이터를 저장한다.
- <59> 도 5는 본 발명의 일 실시 예에 따른 동작 감지부의 구성을 설명하기 위한 블록도이다.
- <60> 도 5를 참조하면, 본 발명의 일 실시 예에 따른 동작 감지부는 하나의 인버터(810)과 복수의 선택부(820 내지 880)를 포함한다. 인버터(810)는 오실레이터(610)로부터 출력되는 스타트 신호(start)를 반전시킨다. 제 1 선택부(820)는 인버터(810)의 출력 신호에 따라 스타트 신호(start) 또는 제 2 선택부(830)의 출력 신호를 출력한다. 제 2 선택부(830)는 설정부(650)로의 데이터 전달 상태에 따른 제 1 완료 신호(Done1)에 따라 제 1 에러 신호(ERR1) 또는 제 3 선택부(840)의 출력 신호를 출력한다. 제 3 선택부(840)는 컬러 보정부(670)로의 데이터 전달 상태에 따른 제 2 완료 신호(Done2)에 따라 제 2 에러 신호(ERR2) 또는 제 4 선택부(850)의 출력 신호를 출력한다. 제 4 선택부(850)는 응답 속도 보상부(680)로의 데이터 전달 상태에 따른 제 3 완료 신호(Done3)에 따라 제 3 에러 신호(ERR3) 또는 제 5 선택부(860)의 출력 신호를 출력한다. 제 5 선택부(860)는 구동 제어부(700)로의 데이터 전달 상태에 따른 제 4 완료 신호(Done4)에 따라 제 4 에러 신호(ERR4) 또는 제 6

선택부(870)의 출력 신호를 출력한다. 제 6 선택부(870)는 구동 제어부(700)로부터 구동 전압 생성부(500)으로의 제어 신호 전달 상태에 따른 제 5 완료 신호(Done5)에 따라 제 5 에러 신호(ERR5) 또는 제 7 선택부(880)의 출력 신호를 출력한다. 제 7 선택부(880)는 업데이트 동작시 응답 속도 보상부(680)로의 업데이트 데이터 전달 상태에 따른 제 6 완료 신호(Done6)에 따라 제 6 에러 신호(ERR6) 또는 제 6 완료 신호(Done6)를 출력한다.

<61> 인버터(810)는 오실레이터(610)의 클럭 안정화에 따라 출력되는 스타트 신호(start)를 반전시키고, 제 1 선택부(820)는 인버터(810)의 출력 신호에 따라 스타트 신호(start) 또는 제 2 선택부(830)의 출력 신호를 선택적으로 출력한다. 즉, 제 1 선택부(820)는 인버터(810)가 하이 상태의 신호를 출력하면 스타트 신호(start)를 출력하고, 인버터(810)가 로우 상태의 신호를 출력하면 제 2 선택부(830)의 출력 신호를 출력한다. 이때, 스타트 신호(start)는 오실레이터(610)의 정상 동작시 하이 레벨로 출력되고, 오실레이터(610)의 에러 동작시 로우 레벨로 출력된다. 따라서, 인버터(810)가 하이 레벨의 신호를 출력하면 제 1 선택부(820)는 로우 레벨의 스타트 신호(start)를 출력하므로 오실레이터(610)가 에러임을 감지하게 된다. 그러나, 인버터(810)가 로우 레벨의 신호를 출력하면 제 1 선택부(820)는 제 2 선택부(830)의 출력 신호를 출력하므로 오실레이터(610)는 정상 동작하고, 제 2 선택부(830)의 출력 신호의 파형에 따라 다른 부분에서 에러가 발생하는 것으로 판단하게 된다.

<62> 제 2 선택부(830)는 제 1 완료 신호(Done1)에 따라 제 1 에러 신호(ERR1) 또는 제 3 선택부(840)의 출력 신호를 선택적으로 출력한다. 제 1 완료 신호(Done)는 제어부(710)로부터 발생되며, 이를 이용하여 설정부(650)에 타이밍 및 해상도 정보, 그리고 각종 옵션 정보 등의 설정 데이터가 정상적으로 전달되었는지를 판단할 수 있다. 예를들어, 제어부(710)는 설정부(650)에 설정 데이터가 정상적으로 전달되었을 경우 제 1 완료 신호(Done1)를 로우 레벨로 출력하고, 정상적으로 전달되지 않았을 경우 제 1 완료 신호(Done1)를 하이 레벨로 출력한다. 따라서, 제 2 선택부(830)는 하이 레벨의 제 1 완료 신호(Done1)가 입력되면 제 1 에러 신호(ERR1)를 출력하고, 로우 레벨의 제 1 완료 신호(Done1)가 입력되면 제 3 선택부(840)의 출력 신호를 출력한다. 즉, 제 2 선택부(830)는 제 1 완료 신호(Done1)에 의해 설정부(650)에 설정 데이터가 정상적으로 전달되지 않았다고 판단되면 제 1 에러 신호(ERR1)를 출력하고, 설정 데이터가 정상적으로 전달되었다고 판단되면 제 3 선택부(840)의 출력 신호를 출력한다. 또한, 제 2 선택부(830)의 출력 신호는 제 1 선택부(820)의 한 입력 단자로 전달된다.

<63> 제 3 선택부(840)는 제 2 완료 신호(Done2)에 따라 제 2 에러 신호(ERR2) 또는 제 4 선택부(850)의 출력 신호를 선택적으로 출력한다. 제 2 완료 신호(Done2)는 제어부(710)로부터 출력되며, 이를 이용하여 컬러 보정부(670)에 컬러 보정 데이터가 정상적으로 전달되었는지를 판단할 수 있다. 예를들어, 제어부(710)는 컬러 보정부(670)에 컬러 보정 데이터가 정상적으로 전달되었을 경우 제 2 완료 신호(Done2)를 로우 레벨로 출력하고, 정상적으로 전달되지 않았을 경우 제 2 완료 신호(Done2)를 하이 레벨로 출력한다. 따라서, 제 3 선택부(840)는 하이 레벨의 제 2 완료 신호(Done2)가 입력되면 제 2 에러 신호(ERR2)를 출력하고, 로우 레벨의 제 2 완료 신호(Done2)가 입력되면 제 4 선택부(850)의 출력 신호를 출력한다. 즉, 제 3 선택부(840)는 제 2 완료 신호(Done2)에 의해 컬러 보정부(670)에 컬러 보정 데이터가 정상적으로 전달되지 않았다고 판단되면 제 2 에러 신호(ERR2)를 출력하고, 컬러 데이터가 정상적으로 전달되었다고 판단되면 제 4 선택부(850)의 출력 신호를 출력한다. 또한, 제 3 선택부(840)의 출력 신호는 제 2 선택부(830)의 한 입력 단자로 전달된다.

<64> 제 4 선택부(850)는 제 3 완료 신호(Done3)에 따라 제 3 에러 신호(ERR2) 또는 제 5 선택부(860)의 출력 신호를 선택적으로 출력한다. 제 3 완료 신호(Done3)는 제어부(710)로부터 출력되며, 이를 이용하여 응답 속도 보상부(680)에 응답 속도 보상 데이터가 정상적으로 전달되었는지를 판단할 수 있다. 예를들어, 제어부(710)는 응답 속도 보상부(680)에 응답 속도 보상 데이터가 정상적으로 전달되었을 경우 제 3 완료 신호(Done3)를 로우 레벨로 출력하고, 정상적으로 전달되지 않았을 경우 제 3 완료 신호(Done3)를 하이 레벨로 출력한다. 따라서, 제 4 선택부(850)는 하이 레벨의 제 3 완료 신호(Done3)가 입력되면 제 3 에러 신호(ERR3)를 출력하고, 로우 레벨의 제 3 완료 신호(Done3)가 입력되면 제 5 선택부(860)의 출력 신호를 출력한다. 즉, 제 4 선택부(850)는 제 3 완료 신호(Done3)에 의해 응답 속도 보상부(670)에 응답 속도 보상 데이터가 정상적으로 전달되지 않았다고 판단되면 제 3 에러 신호(ERR3)를 출력하고, 정상적으로 전달되었다고 판단되면 제 5 선택부(860)의 출력 신호를 출력한다. 또한, 제 4 선택부(850)의 출력 신호는 제 3 선택부(840)의 한 입력 단자로 전달된다.

<65> 제 5 선택부(860)는 제 4 완료 신호(Done4)에 따라 제 4 에러 신호(ERR4) 또는 제 6 선택부(870)의 출력 신호를 선택적으로 출력한다. 제 4 완료 신호(Done4)는 제어부(710)로부터 출력되며, 이를 이용하여 구동 제어부(700)에 전압 데이터가 정상적으로 전달되었는지를 판단할 수 있다. 예를들어, 제어부(710)는 구동 제어부(700)에 전압 데이터가 정상적으로 전달되었을 경우 제 4 완료 신호(Done4)를 로우 레벨로 출력하고, 정상적으로 전달되지 않았을 경우 제 4 완료 신호(Done4)를 하이 레벨로 출력한다. 따라서, 제 5 선택부(860)는 하이 레벨의 제 4 완료 신호(Done4)가 입력되면 제 4 에러 신호(ERR4)를 출력하고, 로우 레벨의 제 4 완료 신호(Done4)가 입력되면

제 6 선택부(870)의 출력 신호를 출력한다. 즉, 제 5 선택부(860)는 제 4 완료 신호(Done4)에 의해 구동 제어부(700)에 전압 데이터가 정상적으로 전달되지 않았다고 판단되면 제 4 에러 신호(ERR4)를 출력하고, 정상적으로 전달되었다고 판단되면 제 6 선택부(870)의 출력 신호를 출력한다. 또한, 제 5 선택부(860)의 출력 신호는 제 4 선택부(850)의 한 입력 단자로 전달된다.

<66> 제 6 선택부(870)는 제 5 완료 신호(Done5)에 따라 제 5 에러 신호(ERR5) 또는 제 7 선택부(880)의 출력 신호를 선택적으로 출력한다. 제 5 완료 신호(Done5)는 구동 제어부(700)로부터 출력되며, 이를 이용하여 구동 제어부(700)로부터 구동 전압 생성부(500)에 전압 데이터에 따른 제어 신호가 정상적으로 전달되었는지를 판단할 수 있다. 예를들어, 구동 제어부(700)는 구동 전압 생성부(500)에 제어 신호가 정상적으로 전달되었을 경우 제 5 완료 신호(Done5)를 로우 레벨로 출력하고, 정상적으로 전달되지 않았을 경우 제 5 완료 신호(Done5)를 하이 레벨로 출력한다. 따라서, 제 6 선택부(870)는 하이 레벨의 제 5 완료 신호(Done5)가 입력되면 제 5 에러 신호(ERR5)를 출력하고, 로우 레벨의 제 5 완료 신호(Done5)가 입력되면 제 7 선택부(880)의 출력 신호를 출력한다. 즉, 제 6 선택부(870)는 제 5 완료 신호(Done5)에 의해 구동 제어부(700)의 제어 신호가 구동 전압 생성부(500)에 정상적으로 전달되지 않았다고 판단되면 제 5 에러 신호(ERR5)를 출력하고, 정상적으로 전달되었다고 판단되면 제 7 선택부(880)의 출력 신호를 출력한다. 또한, 제 6 선택부(870)의 출력 신호는 제 5 선택부(860)의 한 입력 단자로 전달된다.

<67> 제 7 선택부(880)는 제 6 완료 신호(Done6)에 따라 제 6 에러 신호(ERR6) 또는 제 6 완료 신호(Done6)를 선택적으로 출력한다. 제 6 완료 신호(Done6)는 업데이트 동작시 제어부(710)로부터 출력되며, 이를 이용하여 응답 속도 보상부(680)에 업데이트 데이터가 정상적으로 전달되었는지를 판단할 수 있다. 예를들어, 제어부(710)는 응답 속도 보상부(680)에 업데이트 데이터가 정상적으로 전달되었을 경우 제 6 완료 신호(Done6)를 로우 레벨로 출력하고, 정상적으로 전달되지 않았을 경우 제 6 완료 신호(Done6)를 하이 레벨로 출력한다. 따라서, 제 7 선택부(880)는 하이 레벨의 제 6 완료 신호(Done6)가 입력되면 제 6 에러 신호(ERR6)를 출력하고, 로우 레벨의 제 6 완료 신호(Done6)가 입력되면 제 6 완료 신호(Done6)를 출력한다. 즉, 제 7 선택부(880)는 제 6 완료 신호(Done6)에 의해 응답 속도 보상부(680)에 업데이트 데이터가 정상적으로 전달되지 않았다고 판단되면 제 6 에러 신호(ERR6)를 출력하고, 정상적으로 전달되었다고 판단되면 로우 레벨의 제 6 완료 신호(Done6)를 출력한다.

<68> 상기한 바와 같이 본 발명의 일 실시 예에 따른 동작 감지부(730)는 하나의 인버터(610)와 복수의 선택부(820 내지 880)를 포함한다. 선택부(820)는 스타트 신호(start)와 후단 선택부(830)의 출력 신호를 선택적으로 출력한다. 그리고, 선택부(830 내지 870)는 완료 신호(Done1 내지 Done5) 각각에 따라 에러 신호(ERR1 내지 ERR5) 또는 후단 선택부(830 내지 880)의 출력 신호를 선택적으로 출력한다. 또한, 선택부(880)는 완료 신호(Done6)에 따라 에러 신호(ERR6) 또는 제 6 완료 신호(Done6)를 선택적으로 출력한다. 예를들어 스타트 신호(start)가 하이 레벨로 인가되고, 제 1 완료 신호(Done1)가 로우 레벨로 인가되며, 제 2 완료 신호(Done2)가 하이 레벨로 인가되면, 제 1 및 제 2 선택부(820 및 830)는 각각 후단 선택부의 출력 신호를 출력하고, 제 3 선택부(840)는 제 2 에러 신호(ERR2)를 출력한다. 따라서, 제 3 선택부(840)로부터 출력되는 제 2 에러 신호(ERR2)는 제 2 및 제 1 선택부(830 및 820)를 통해 외부로 출력된다. 외부에서는 제 2 에러 신호(ERR2)의 파형으로 걸러 보정부(670) 에러임을 판단하게 된다.

<69> 따라서, 본 발명의 일 실시 예에 따른 동작 감지부(730)는 타이밍 콘트롤러(400)의 초기화 동작의 각 구간 또는 업데이트 동작에서 발생하는 데이터 전달 에러를 검출하고, 그에 따라 설정된 에러 신호를 출력하여 에러 발생 구간을 검출할 수 있도록 한다. 즉, 초기화 동작시 로우 레벨의 신호가 검출되면 오실레이터(610) 에러로 판단하고, 제 1 에러 신호(ERR1)가 검출되면 설정부(650) 에러로 판단하며, 제 2 에러 신호(ERR2)가 검출되면 걸러 보정부(670) 에러로 판단한다. 그리고, 제 3 에러 신호(ERR3)가 검출되면 초기화 동작시 응답 속도 보상부(680) 에러로 판단하고, 제 4 에러 신호(ERR4)가 검출되면 구동 제어부(700) 에러로 판단하며, 제 5 에러 신호(ERR5)가 검출되면 구동 제어부(700)의 제어 신호 전달 에러로 판단한다. 또한, 제 6 에러 신호(ERR6)가 검출되면 응답 속도 보상부(680)의 업데이트 에러로 판단하고, 업데이트 동작시 로우 레벨의 신호가 검출되면 정상 동작으로 판단한다.

<70> 상기와 같이 구성된 본 발명의 일 실시 예에 따른 타이밍 콘트롤러의 에러 검출 방법을 도 6(a) 및 도 6(b)의 흐름도를 이용하고, 도 4의 에러 신호의 파형도와 도 5의 타이밍 콘트롤러의 내부 구성도를 참고하여 설명하면 다음과 같다. 그런데, 타이밍 콘트롤러의 초기화 동작중 하나인 리셋 동작에서 발생된 에러의 경우 타이밍 콘트롤러 자체, 즉 데이터 전달 과정에서 발생된 에러가 아니기 때문에 타이밍 콘트롤러에서 에러를 검출할 수 없다. 따라서, 이하에서는 본 발명의 일 실시 예로서 타이밍 콘트롤러의 데이터 전달 에러를 검출하는 방법을

설명하기로 한다.

- <71> S911 : 전원(Power)이 인가됨에 따라 오실레이터(810)가 동작하여 소정의 클럭 신호를 생성한다. 오실레이터(810)는 클럭 신호를 생성하고 소정 시간 후 안정화되면 타이밍 컨트롤러(400)의 동작을 개시하는 스타트 신호(start)를 예를들어 하이 레벨로 출력한다. 하이 레벨의 스타트 신호(start)가 발생된 후 타이밍 컨트롤러(400)의 해상도 및 타이밍 설정, 컬러 보정, 응답 속도 보상 등의 동작이 순차적으로 진행된다. 이때, 초기화 동작 순서는 변경될 수도 있다.
- <72> S912 : 동작 감지부(740)는 스타트 신호(start)를 입력받아 오실레이터(810)의 클럭 안정화 여부를 판단한다. 오실레이터(810)가 정상 동작하여 클럭 신호가 안정화되면 하이 레벨의 스타트 신호(start)가 출력되고, 동작 감지부(740)는 하이 레벨의 스타트 신호(start)를 감지하여 클럭이 안정화되었다고 판단한다. 즉, 스타트 신호(start)가 하이 레벨로 입력되면 동작 감지부(740)의 인버터(810)에 의해 로우 레벨로 반전되고, 로우 레벨로 반전된 인버터(810)의 출력 신호에 따라 제 1 선택부(820)는 제 2 선택부(830)의 출력 신호를 출력한다. 따라서, 오실레이터(810)가 정상 동작하고, 출력 파형을 판단하여 다른 원인에 의한 에러가 발생되었는지를 판단하게 된다.
- <73> S913 : 그런데, 동작 감지부(740)는 예를들어 설정된 안정화 시간 이후에도 스타트 신호가 하이 레벨로 입력되지 않으면 오실레이터(610) 에러로 판단하게 된다. 즉, 스타트 신호(start)가 로우 레벨로 입력되면 동작 감지부(740)의 인버터(810)에 의해 하이 레벨로 반전되고, 하이 레벨로 반전된 인버터(810)의 출력 신호에 따라 제 1 선택부(820)가 로우 레벨의 스타트 신호(start)를 출력한다. 따라서, 외부에서 로우 레벨의 신호가 검출되면 타이밍 컨트롤러(400)의 오실레이터(810) 에러라고 판단하게 된다.
- <74> S914 : 하이 레벨의 스타트 신호(start)에 따라 에러 신호 발생부(730)는 복수의 에러 신호(ERR1 내지 ERR6)를 서로 다른 파형으로 발생시킨다. 복수의 에러 신호(ERR1 내지 ERR6)는 동작 감지부(740)의 제 2 내지 제 7 선택부(830 내지 880)의 한 입력 단자로 각각 입력된다. 이와 함께, 클럭 발생기(620)는 오실레이터(610)에서 발생된 클럭 신호를 이용하여 타이밍 컨트롤러(400) 내부에서 이용되는 다양한 내부 클럭 신호를 생성한다. 그리고, 데이터 입력부(630)에는 한 프레임(frame) 단위로 화소 데이터(R, G, B) 및 이의 표시를 제어하는 제어 신호, 예를 들면 수평 동기 신호(Hsync)와 수직 동기 신호(Vsync), 데이터 인에이블 신호(DE)와 외부 클럭 신호(CLK)가 입력된다. 또한, 버퍼(640)는 클럭 발생기(620)로부터 발생된 적어도 어느 하나의 내부 클럭 신호와 데이터 입력부(630)를 통해 입력되는 화소 데이터 및 제어 신호를 동기화시킨다.
- <75> S915 : 클럭이 안정화된 후 설정부(650)는 메모리(760)에 저장된 해상도 및 타이밍 정보, 그리고 각종 옵션(option) 정보 등의 설정 정보를 제어부(710)를 통해 입력받고, 이를 이용하여 액정 표시 패널(100)의 동작에 필요한 해상도 및 타이밍, 그리고 각종 옵션을 설정한다.
- <76> S916 : 메모리(760)의 설정 정보가 설정부(650)에 정상적으로 전달되면 제어부(710)는 제 1 완료 신호(Done1)를 예를들어 로우 레벨로 출력하고, 동작 감지부(730)가 이를 입력하게 된다. 동작 감지부(730)는 제 1 완료 신호(Done1)를 감지하여 설정부(650)에 정상적으로 설정 정보가 저장되었는지 판단한다. 즉, 동작 감지부(730)의 제 2 선택부(830)는 로우 레벨의 제 1 완료 신호(Done1)가 입력되면 제 3 선택부(840)의 출력 신호를 출력하여 설정부(650)에 설정 정보가 정상적으로 저장된 것으로 판단한다. 설정부(650)에 설정 정보가 저장된 후 제어 신호 발생부(660)는 설정부(650)에 저장된 설정 정보를 이용하여 게이트 드라이버(200)를 제어하기 위한 게이트 제어 신호(CON1) 및 데이터 드라이버(300)를 제어하기 위한 데이터 제어 신호(CON2)를 생성한다.
- <77> S917 : 그러나, 동작 감지부(730)에 하이 레벨의 제 1 완료 신호(Done1)가 입력되면 동작 감지부(740)의 제 2 선택부(830)는 제 1 에러 신호(ERR1)를 출력하고, 제 1 에러 신호(ERR1)는 제 1 선택부(820)를 통해 외부로 출력된다. 따라서, 외부에서 제 1 에러 신호(ERR1)를 검출하여 설정부(650) 에러임을 판단하게 된다.
- <78> S918 : 설정부(650)에 설정 정보가 저장된 후 컬러 보정부(670)는 메모리(760)에 저장된 컬러 보정 데이터를 제어부(710)를 통해 입력받는다. 제어부(710)는 예를들어 I2C 통신 방식으로 메모리(760)로부터 컬러 보정 데이터를 읽어오고, 컬러 보정부(670)가 이를 입력하여 저장한다.
- <79> S919 : 메모리(760)의 컬러 보정 데이터가 컬러 보정부(670)에 정상적으로 전달되면 제어부(710)는 예를들어 로우 레벨의 제 2 완료 신호(Done2)를 출력하고, 동작 감지부(740)가 이를 입력하게 된다. 동작 감지부(740)는 제 2 완료 신호(Done2)를 감지하여 컬러 보정부(670)에 정상적으로 컬러 보정 데이터가 저장되었는지 판단한다. 즉, 동작 감지부(740)의 제 3 선택부(840)는 로우 레벨의 제 2 완료 신호(Done2)가 입력되면 제 4 선택부(850)의 출력 신호를 출력하여 컬러 보정부(670)에 컬러 보정 데이터가 정상적으로 저장된 것으로 판단한다. 컬러 보

정부(670)는 컬러 보정 데이터가 저장된 후 컬러 보정 데이터를 참조하여 적색(R), 녹색(G), 청색(B) 데이터 중에서 적어도 어느 한 데이터를 보정한다. 컬러 보정부(670)에 의해 보정된 화소 데이터는 데이터 변환부(690)에 전달되고, 데이터 변환부(690)는 메모리(750)의 포맷에 맞게 보정된 화소 데이터를 변환한 후 메모리(750)에 저장한다.

- <80> S920 : 그러나, 동작 감지부(740)에 하이 레벨의 제 2 완료 신호(Done2)가 입력되면 동작 감지부(740)의 제 3 선택부(840)는 제 2 에러 신호(ERR2)를 출력하고, 제 2 에러 신호(ERR2)는 제 2 및 제 1 선택부(830 및 820)를 통해 외부로 출력된다. 따라서, 외부에서 제 2 에러 신호(ERR2)를 검출하여 컬러 보정부(670) 에러임을 판단하게 된다.
- <81> S921 : 컬러 보정부(670)에 컬러 보정 데이터가 저장된 후 응답 속도 보상부(680)는 메모리(760)에 저장된 응답 속도 보상 데이터를 제어부(710)를 통해 입력받는다.
- <82> S922 : 메모리(760)의 응답 속도 보상 데이터가 응답 속도 보상부(670)에 정상적으로 전달되면 제어부(710)는 예를들어 로우 레벨의 제 3 완료 신호(Done3)를 출력하고, 동작 감지부(740)가 이를 입력하게 된다. 동작 감지부(740)는 제 3 완료 신호(Done3)를 감지하여 응답 속도 보상부(680)에 정상적으로 응답 속도 보상 데이터가 저장되었는지 판단한다. 즉, 동작 감지부(740)의 제 4 선택부(850)는 로우 레벨의 제 3 완료 신호(Done3)가 입력되면 제 5 선택부(860)의 출력 신호를 출력하여 응답 속도 보상부(680)에 응답 속도 보상 데이터가 정상적으로 저장된 것으로 판단한다. 응답 속도 보상부(680)는 응답 속도 보상 데이터를 참조하고 데이터 변환부(690)로부터 공급받은 메모리(750)에 저장된 이전 프레임의 데이터와 컬러 보정부(670)에 의해 보정된 현재 프레임의 데이터를 비교하여 그에 따른 응답 속도를 보상한다.
- <83> S923 : 그러나, 동작 감지부(740)에 하이 레벨의 제 3 완료 신호(Done3)가 입력되면 동작 감지부(740)의 제 4 선택부(850)는 제 3 에러 신호(ERR3)를 출력한다. 따라서, 외부에서 제 3 에러 신호(ERR3)를 검출하여 응답 속도 보상부(680) 에러임을 판단하게 된다.
- <84> S924 : 응답 속도 보상부(680)에 응답 속도 보상 데이터가 저장된 후 구동 제어부(700)는 메모리(760)에 저장된 전압 데이터를 제어부(710)를 통해 입력받는다.
- <85> S925 : 메모리(760)의 전압 데이터가 구동 제어부(700)에 정상적으로 전달되면 제어부(710)는 예를들어 로우 레벨의 제 4 완료 신호(Done4)를 출력하고, 동작 감지부(740)가 이를 입력하게 된다. 동작 감지부(740)는 제 4 완료 신호(Done4)를 감지하여 구동 제어부(680)에 정상적으로 전압 데이터가 저장되었는지 판단한다. 즉, 동작 감지부(740)의 제 5 선택부(860)는 로우 레벨의 제 4 완료 신호(Done4)가 입력되면 제 6 선택부(870)의 출력 신호를 출력하여 구동 제어부(700)에 전압 데이터가 정상적으로 저장된 것으로 판단한다.
- <86> S926 : 그러나, 동작 감지부(740)에 하이 레벨의 제 4 완료 신호(Done4)가 입력되면 동작 감지부(740)의 제 5 선택부(860)는 제 4 에러 신호(ERR4)를 출력한다. 따라서, 외부에서 제 4 에러 신호(ERR4)를 감지하여 구동 제어부(700) 에러임을 판단하게 된다.
- <87> S927 : 구동 제어부(700)에 전압 데이터가 정상적으로 입력된 후 구동 제어부(700)는 전압 데이터에 따른 제어 신호를 생성하여 구동 전압 생성부(500)에 인가한다.
- <88> S928 : 전압 데이터에 따른 제어 신호가 구동 전압 생성부(500)에 정상적으로 전달되면 구동 제어부(700)는 예를들어 로우 레벨의 제 5 완료 신호(Done5)를 출력하고, 동작 감지부(740)가 이를 입력하게 된다. 동작 감지부(740)는 제 5 완료 신호(Done5)를 감지하여 구동 전압 생성부(500)에 정상적으로 제어 신호가 인가되었는지 판단한다. 즉, 동작 감지부(740)의 제 6 선택부(870)는 로우 레벨의 제 5 완료 신호(Done5)가 입력되면 제 7 선택부(880)의 출력 신호를 출력하여 구동 제어부(700)가 구동 전압 생성부(500)에 제어 신호를 정상적으로 인가한 것으로 판단한다.
- <89> S929 : 그러나, 동작 감지부(740)에 하이 레벨의 제 5 완료 신호(Done5)가 입력되면 동작 감지부(740)의 제 6 선택부(870)는 제 5 에러 신호(ERR5)를 출력한다. 따라서, 외부에서 제 5 에러 신호(ERR5)를 검출하여 구동 제어부(700)의 제어 에러임을 판단하게 된다.
- <90> S930 : 구동 제어부(700)로부터 전압 데이터에 따른 제어 신호가 구동 전압 생성부(500)에 정상적으로 인가되면 구동 전압 생성부(500)는 게이트 온 전압(Von), 게이트 오프 전압(Voff) 및 기준 전압(AVDD) 등을 생성하게 된다. 그리고, 게이트 드라이버(200) 및 데이터 드라이버(300)에 이를 공급하고, 데이터 출력부(720)로부터 보정된 화소 데이터(R', G', B')가 데이터 드라이버(300)에 공급된다. 따라서, 디스플레이 동작이 진행된다.

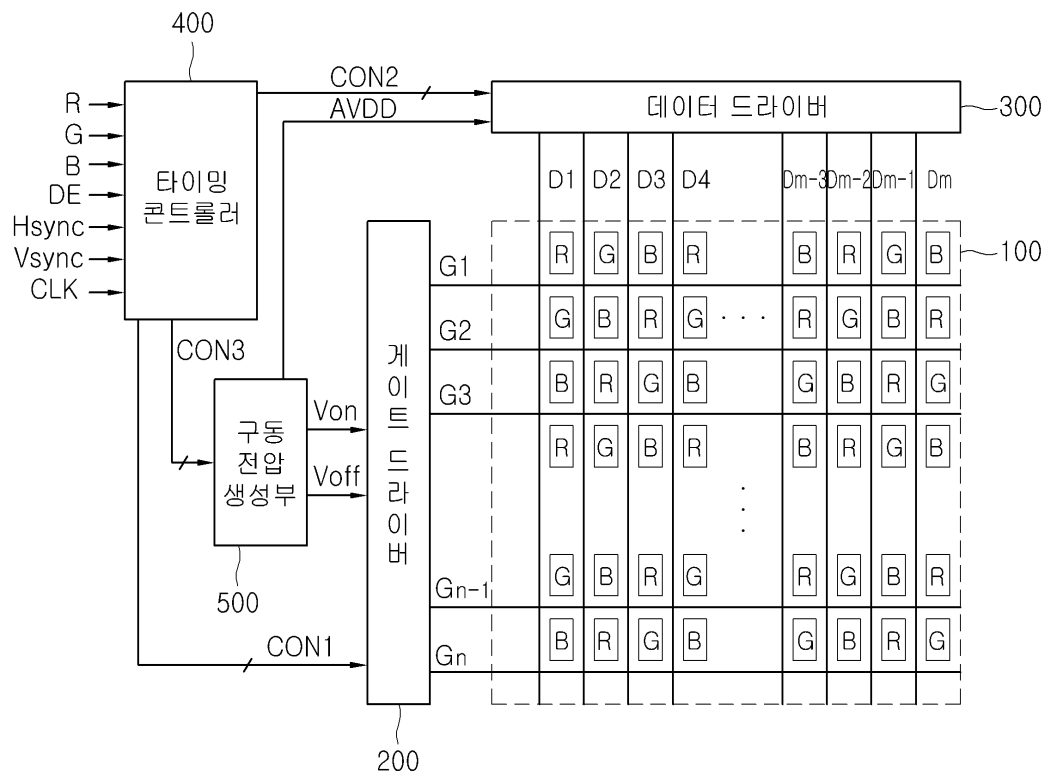
- <91> S931 : 디스플레이 동작후 데이터 변환 등에 의해 업데이트 동작을 할 경우 응답 속도 보상부(680)는 메모리(760)에 저장된 업데이트 데이터를 제어부(710)를 통해 입력받는다.
- <92> S932 : 메모리(760)의 업데이트 데이터가 응답 속도 보상부(670)에 정상적으로 전달되면 제어부(710)는 예를 들어 로우 레벨의 제 6 완료 신호(Done6)를 출력하고, 동작 감지부(740)가 이를 입력하게 된다. 동작 감지부(740)는 제 6 완료 신호(Done6)를 감지하여 응답 속도 보상부(680)에 정상적으로 업데이트 데이터가 저장되었는지 판단한다. 즉, 동작 감지부(740)의 제 7 선택부(880)는 로우 레벨의 제 6 완료 신호(Done6)가 입력되면 하이 레벨의 제 6 완료 신호(Done6)를 출력하여 응답 속도 보상부(680)에 업데이트 데이터가 정상적으로 저장된 것으로 판단한다. 응답 속도 보상부(680)의 업데이트 데이터를 참조하여 업데이트 디스플레이를 진행하게 된다.
- <93> S933 : 그러나, 동작 감지부(740)에 하이 레벨의 제 6 완료 신호(Done6)가 입력되면 동작 감지부(740)의 제 7 선택부(880)는 제 6 에러 신호(ERR6)를 출력한다. 따라서, 외부에서 제 6 에러 신호(ERR6)를 검출하여 응답 속도 보상부(680)의 업데이트 에러임을 판단하게 된다.
- <94> 한편, 상기 실시 예에서 복수의 에러 신호는 오실레이터(610)의 클럭 안정화 후 스타트 신호(start)가 하이 레벨로 출력된 후 발생하는 것으로 설명하였으나, 스타트 신호(start)에 관계없이 복수의 에러 신호가 발생될 수 있다. 또한, 에러 신호는 타이밍 콘트롤러(400) 외부에서 발생될 수 있다. 즉, 에러 신호는 타이밍 콘트롤러(400) 외부에서 발생되어 스타트 신호(start)에 따라 데이터 입력부(630)를 통해 입력되어 버퍼(640)에서 동기화된 후 동작 감지부(740)에 제공될 수 있다.
- <95> 또한, 상기 에러 신호 이외에 다양한 패턴 에러 신호를 생성할 수 있고, 상기 에러 뿐만 아니라 다양한 에러 검출이 가능하다.
- <96> 그리고, 상기 실시 예는 액정 표시 장치를 이용하여 설명하였으나, 타이밍 콘트롤러를 이용하는 다른 표시 장치에 모두 이용될 수 있다.

도면의 간단한 설명

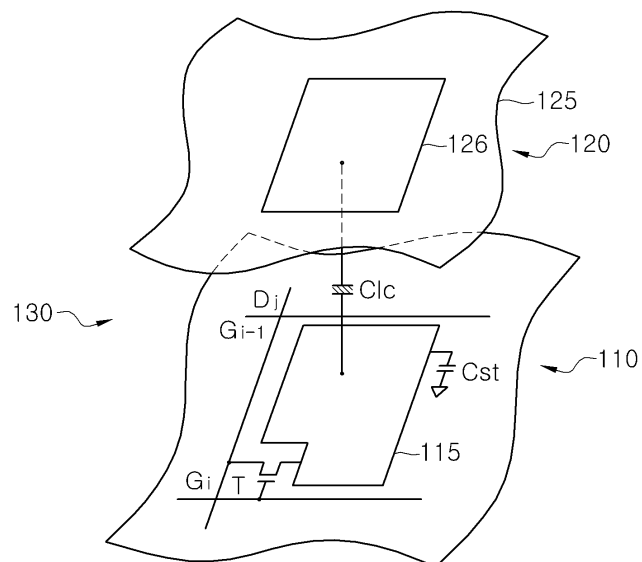
- <97> 도 1은 본 발명의 일 실시 예에 따른 액정 표시 장치의 개략 블록도.
- <98> 도 2는 본 발명의 일 실시 예에 따른 액정 표시 패널의 일 화소의 등가 회로도.
- <99> 도 3은 본 발명의 일 실시 예에 따른 타이밍 콘트롤러의 블록도.
- <100> 도 4는 본 발명의 일 실시 예에 따른 에러 신호의 파형도.
- <101> 도 5는 본 발명의 일 실시 예에 따른 동작 감지부의 구성도.
- <102> 도 6(a) 및 도 6(b)는 본 발명의 일 실시 예에 따른 타이밍 콘트롤러의 에러 검출 방법을 설명하기 위한 동작 흐름도.
- <103> <도면의 주요 부분에 대한 부호의 설명>
- <104> 100 : 액정 표시 패널 200 : 게이트 드라이버
- <105> 300 : 데이터 드라이버 400 : 타이밍 콘트롤러
- <106> 500 : 구동 전압 생성부

도면

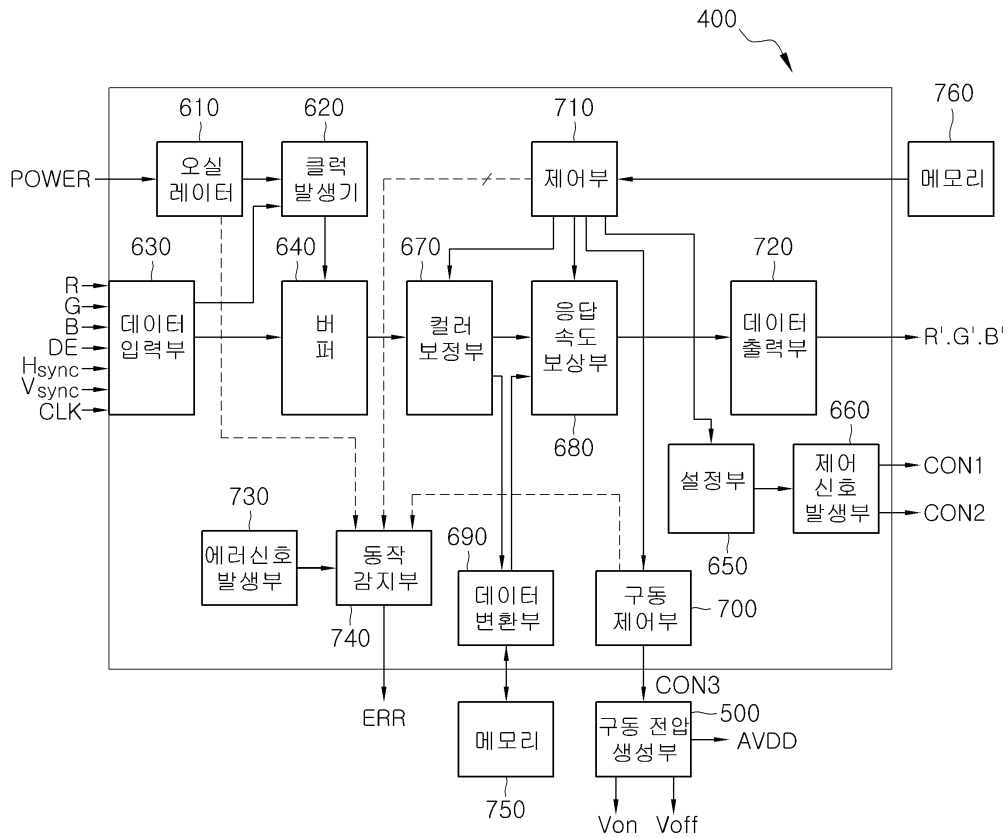
도면1



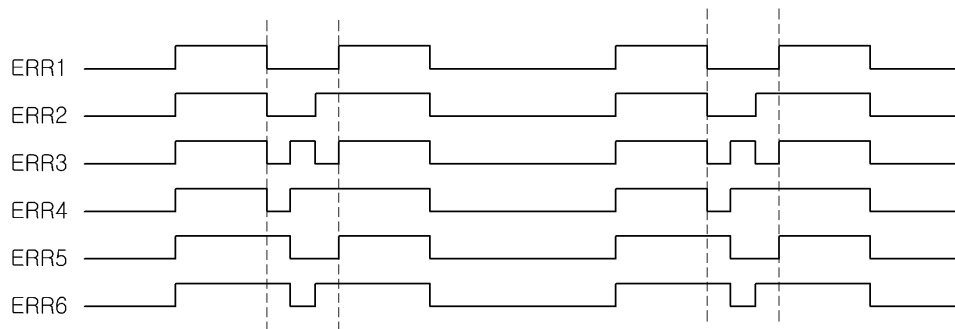
도면2



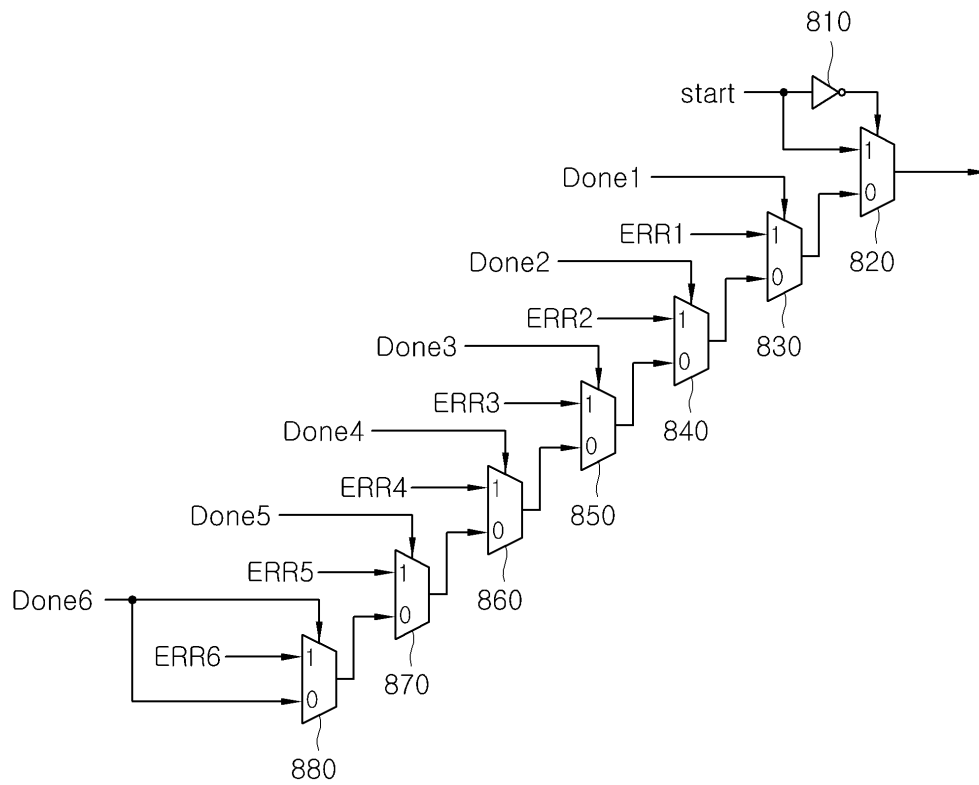
도면3



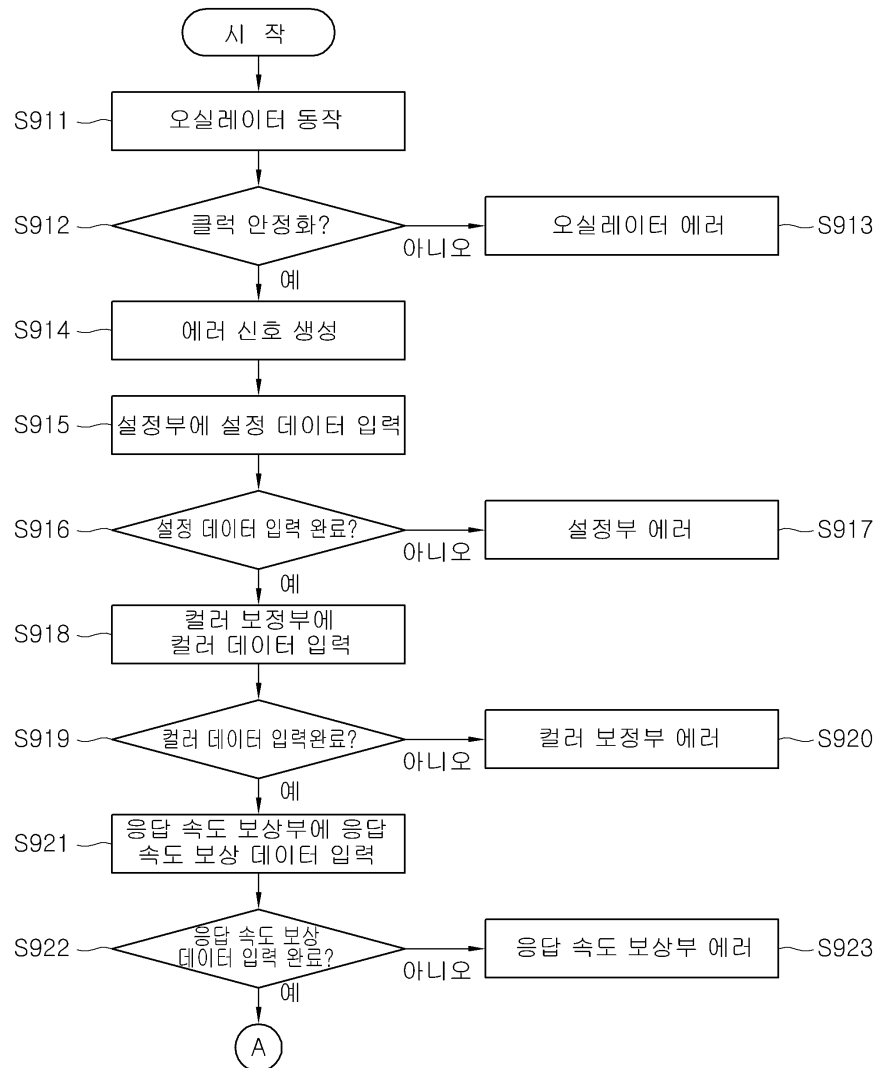
도면4



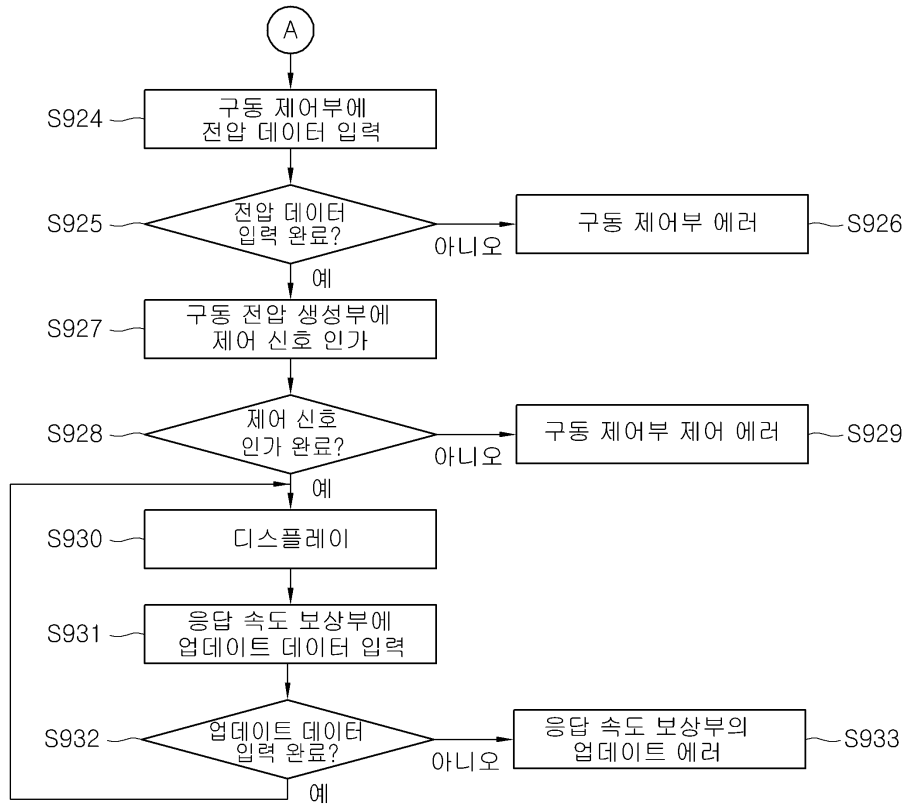
도면5



도면6a



도면6b



专利名称(译)	定时控制器，检测其错误的方法和具有该定时控制器的显示装置		
公开(公告)号	KR1020090075906A	公开(公告)日	2009-07-13
申请号	KR1020080001544	申请日	2008-01-07
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	PARK JAE HYOUNG		
发明人	PARK JAE HYOUNG		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G2330/08 G09G2320/0242 G09G2320/0252 G09G2340/06 G09G3/2003		
其他公开文献	KR101432718B1		
外部链接	Espacenet		

摘要(译)

本发明涉及时序控制器，其错误检测方法和包括该时序控制器的液晶显示器。根据本发明的定时控制器包括至少一个初始化数据和传送更新数据的运动检测部分，并输入控制单元，根据每个初始化数据的传送状态输出至少一个稳定信号，并更新数据和稳定信号。多个误差信号并根据确定后的更新数据和初始化数据的传送的正常存在相同地输出误差信号。根据本发明，在外部定时控制器中，通过检测误差信号的波形，可以检测在定时控制器的初始化操作和更新动作的每个部分中产生的误差，并且可以容易地检测定时控制器的误差。可以减少错误检测时间。时序控制器，初始化，通信，错误，检测，错误信号。

