

(72) 발명자

강문수

대구광역시 북구 동천동 화성센트럴파크아파트 20
4동 706호

신기택

경상북도 구미시 박정희로 599, 푸르지오캐슬 112
동 904호 (송정동)

특허청구의 범위

청구항 1

액티브영역을 포함하여 영상을 표시하는 액정표시패널과,

상기 액정표시패널의 일 기관 상에 형성되어 상기 액티브영역으로 게이트 구동신호를 인가하는 게이트 구동회로와,

상기 게이트 구동회로에 스타트 펄스구동전압을 인가하는 스타트 펄스선과,

상기 스타트 펄스선과 게이트 구동회로 사이에 형성되어 스타트 펄스선의 정전기를 방지하는 정전기방지부를 포함하고,

상기 정전기 방지부는 유전막을 사이에 두고 서로 오버랩된 하부전극과 상부전극으로 형성되는 정전기방지용 커패시터로 형성되며, 상기 상부 전극은 로우 레벨구동전압이 인가되는 제2 전원 신호선과 접속하는 것을 특징으로 하는 게이트 인 패널구조의 액정표시장치.

청구항 2

삭제

청구항 3

제1 항에 있어서,

상기 하부전극은 상기 액티브영역의 게이트 라인과 동일층으로 형성되는 상기 스타트 펄스선으로부터 돌출되어 'ㄱ'형상으로 형성되고,

상기 상부전극은 상기 하부전극과 오버랩되어 상기 액티브영역의 화소전극과 동일층으로 형성되는 것을 특징으로 하는 게이트 인 패널구조의 액정표시장치.

청구항 4

제1 항에 있어서,

상기 유전막은 상기 액티브 영역의 게이트 절연막 및 보호막과 동일층으로 형성되는 것을 특징으로 하는 게이트 인 패널 액정표시장치.

청구항 5

삭제

청구항 6

제4 항에 있어서, 상기 상부전극과 상기 제2 전원 신호선과의 연결은

상기 제2 전원 신호선과 상기 게이트 구동회로를 연결하는 제1 점핑부에서 돌출된 제2 점핑부를 통해 수행되는 것을 특징으로 하는 게이트 인 패널구조의 액정표시장치.

청구항 7

제6 항에 있어서,

상기 제2 점핑부는 상기 보호막에 형성된 제1 콘택홀을 통해 상기 상부전극과 연결되고, 상기 게이트 절연막에 형성된 제2 콘택홀을 통해 상기 제2 전원신호선과 연결되는 것을 특징으로 하는 게이트 인 패널구조의 액정표시장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 더욱 상세하게는 게이트 인 패널 구조의 액정표시장치에 관한 것이다.

배경 기술

[0002] 최근 정보화 사회로 시대가 급발전함에 따라 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판표시장치(flat panel display)의 필요성이 대두되었는데, 이 중 액정표시장치(liquid crystal display)가 해상도, 컬러표시, 화질 등에서 우수하여 노트북이나 데스크탑 모니터에 활발하게 적용되고 있다.

[0003] 일반적으로 액정표시장치는 전극이 각각 형성되어 있는 두 기관의 상기 두 전극이 서로 대향하도록 배치하고, 상기 두 전극 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정분자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.

[0004] 이러한 액정표시장치는 두 기관 사이에 액정이 주입되어 있는 액정패널과 액정 패널 하부에 배치되고 광원으로 이용되는 백라이트, 그리고 액정패널 외곽에 위치하며 액정패널을 구동시키기 위한 구동부로 이루어진다.

[0005] 통상적으로 상기 구동부는 구동회로기관(printed circuit board: PCB)에 구현되며, 이러한 구동회로 기관은 상기 액정패널의 게이트 배선과 연결되는 게이트 구동회로 기관과 데이터 배선과 연결되는 데이터 구동회로기관으로 나뉘며, 이들 각각의 구동회로기관은, 액정패널의 일측면에 형성되며 상기 게이트 배선과 연결된 게이트 패드부와, 통상적으로 상기 게이트 패드가 형성된 일측면과 직교하는 상측면에 형성되며 데이터 배선과 연결된 데이터 패드부 각각에 테이프 캐리어 패키지(tape carrier package: TCP)형태로서 실장되고 있다.

[0006] 하지만, 종래와 같이 구동회로기관을 게이트 및 데이터용으로 각각 게이트 패드부와 데이터 패드부에 실장하게 되면, 그 부피가 커지고, 그 무게 또한 증가하게 되므로 이를 개선하여 하나의 구동회로기관만을 액정패널의 일측면에만 실장하고 게이트 구동회로는 액정패널 내부에 형성하는 것을 특징으로 하는 GIP(gate in panel)구조의 액정표시장치가 제안되고 있다.

[0007] 도 1은 종래의 GIP 구조 액정표시장치용 어레이 기관을 개략적으로 도시한 도면이다.

[0008] 도 1에 도시된 바와 같이, GIP 구조 액정표시장치용 어레이 기관(10)은 크게 화상을 표시하는 액티브영역과 상기 액티브 영역을 둘러싸는 비액티브영역으로 구성된다.

[0009] 상기 액티브 영역(AA)에는 서로 교차하여 화소영역(P)을 정의하는 게이트 배선(GL) 및 데이터 배선(DL)과 이들 두 배선(GL, DL)과 각각 연결된 스위칭 소자인 박막트랜지스터(TR)와 상기 박막트랜지스터(TR)와 연결된 화소전극(PXL)이 구비되고 있다.

[0010] 또한, 액티브 영역(AA)의 상측을 둘러싸는 비액티브영역에는 액티브 영역의 데이터 라인(DL)을 구동하기 위한 데이터 구동부(미도시)가 실장된 다수의 회로필름(미도시)이 형성되고, 액티브 영역의 일측을 둘러싸는 비액티브영역에는 게이트 회로부(GCA) 및 상기 게이트 회로부(GCA) 일측에 신호입력부(SIA)로 구성되고 있다.

[0011] 게이트 회로부(GCA)에는 다수의 스위칭 소자 및 커패시터 등의 조합으로 이루어진 다수의 회로블록(CB1, CB2...)이 구성되고 있으며, 이들 중 하나의 회로블록(CB1)은 상기 액티브 영역(AA)에 형성된 게이트 배선(GL) 및 신호입력부(SIA)에 형성된 제1, 제2, 제3 및 제4 신호배선(CL1, CL2, CL3, CL4)과 연결되고 있다.

[0012] 그리고, 상기 제1 신호배선(CL1)에는 하이 레벨의 구동전압(VDD)이 인가되고, 제2 신호배선(CL2)에는 로우 레벨의 구동전압(VSS)이 인가되고, 제3 신호배선(CL3)에는 스타트 펄스를 생성하는 구동전압(Vst)이 인가되고, 제4 신호배선(CL4)에는 클럭을 인가하는 구동전압(CLK)이 인가된다.

[0013] 이때, 상기 연결배선, 게이트 배선, 데이터 배선, 박막 트랜지스터 등의 제조공정 중 정전기가 발생할 경우, 각 배선의 단락 및 액티브 영역 내부의 소자가 파괴되는 손상이 발생되어 액정패널의 구동불량을 초래하게 된다.

[0014] 특히, 다수 개의 회로블록 중 제1 회로블록의 동작을 개시하는 구동전압인 스타트 펄스 생성용 구동전압에 상기 와 같은 정전기로 인해 전압오류가 발생할 경우, 이후에 배치된 회로블록들의 오작동되고, 나아가 액티브 영역 내부의 소자가 파괴되는 손상이 발생할 수 있는 문제점이 있다.

발명의 내용

해결 하고자하는 과제

[0015] 상술한 문제점을 해결하기 위한 본 발명의 목적은 게이트 인 패널 구조의 액정표시장치에 있어서, 게이트 구동 회로에 스타트 펄스 생성용 구동전압을 인가하는 배선에 발생하는 정전기를 방지하여 액정패널을 정전기로부터 보호할 수 있도록 하는 게이트 인 패널 구조의 액정표시장치에 관한 것이다.

과제 해결수단

[0016] 상술한 목적을 달성하기 위한 본 발명에 따른 게이트 인 패널 구조의 액정표시장치는 액티브영역을 포함하여 영상을 표시하는 액정표시패널과, 상기 액정표시패널의 일 기판 상에 형성되어 상기 액티브영역으로 게이트 구동 신호를 인가하는 게이트 구동회로와, 상기 게이트 구동회로에 스타트 펄스구동전압을 인가하는 스타트 펄스선과, 상기 스타트 펄스선과 게이트 구동회로 사이에 형성되어 스타트 펄스선의 정전기를 방지하는 정전기 방지부를 포함한다.

[0017] 상기 정전기 방지부는 유전막을 사이에 두고 서로 오버랩된 하부전극과 상부전극으로 형성되는 정전기방지용 커패시터로 형성된다.

[0018] 상기 하부전극은 상기 액티브영역의 게이트 라인과 동일층으로 형성되는 상기 스타트 펄스선으로부터 돌출되어 'ㄱ'형상으로 형성되고, 상기 상부전극은 상기 하부전극과 오버랩되어 상기 액티브영역의 화소전극과 동일층으로 형성되고, 상기 유전막은 상기 액티브 영역의 게이트 절연막 및 보호막과 동일층으로 형성된다.

[0019] 상기 상부전극은 상기 로우 레벨구동전압이 인가되는 제2 전원 신호선과 접속하고, 상기 상부전극과 상기 제2 전원 신호선과의 연결은 상기 제2 전원 신호선과 상기 게이트 구동회로를 연결하는 제1 점핑부에서 돌출된 제2 점핑부를 통해 수행되고, 상기 제2 점핑부는 상기 보호막에 형성된 제1 콘택홀을 통해 상기 상부전극과 연결되고, 상기 게이트 절연막에 형성된 제2 콘택홀을 통해 상기 제2 전원신호선과 연결된다.

효 과

[0020] 상술한 바와 같은 본 발명에 따른 게이트 인 패널 구조의 액정표시장치는 로우 레벨구동전압이 인가되는 제2 전원 신호선과 연결된 정전기방지부를 형성함으로써, 게이트 구동회로에 스타트 펄스 생성용 구동전압을 인가하는 스타트 펄스선에 발생하는 정전기를 방지하여 액정패널을 정전기로부터 보호할 수 있게 되는 효과가 있다.

발명의 실시를 위한 구체적인 내용

[0021] 이하는 첨부된 도면을 참조하여 본 발명의 실시예를 보다 상세히 설명하고자 한다.

[0022] 도 2는 본 발명의 실시예에 따른 게이트 인 패널 구조의 액정표시장치를 도시한 평면도이고, 도 3은 도 2의 A 영역을 확대하여 도시한 평면도이고, 도 4는 도 3의 I-I'선상을 도시한 단면도이다.

[0023] 먼저, 도 2에 도시된 바와 같이, 게이트 인 패널 구조의 액정표시장치는 TFT 어레이 기판(110)상에 서로 교차하는 다수의 게이트 라인(111a)과 데이터 라인(112a)을 구비하여 액티브 영역이 형성되며 영상을 표시하는 액정표시패널(120)과, 다수의 데이터 라인(112a)을 구동하기 위한 데이터 구동 칩(130)이 실장된 다수의 회로필름(150)과, 다수의 게이트 라인(111a)을 구동하는 게이트 구동회로(140)를 포함한다.

[0024] 상기 게이트 구동회로(140)는 상기 액티브 영역의 양측에 형성될 수도 있다.

[0025] 상기 TFT 어레이 기판(110)은 교차하는 다수의 게이트 라인(111a)과 다수의 데이터 라인(112a)에 의해 정의되는 각 화소 영역(P)에 형성된 박막트랜지스터(T)와 액정분자를 구동하는 화소전극(122a)을 구비한다.

[0026] 상기 박막트랜지스터(T)는 도면에 도시되지 않았지만, 기판 상에 게이트 전극과, 상기 게이트 전극을 덮도록 형성된 게이트 절연막과, 상기 게이트 절연막 상부에 채널영역을 정의하도록 상기 게이트 전극의 양단 상부에 형성되어 서로 마주보도록 배치된 소스 전극 및 드레인 전극과, 상기 채널영역과 소스전극 및 드레인 전극의 하부에 형성된 반도체층과, 상기 소스 및 드레인 전극이 형성된 기판 전면에 형성된 보호막과, 상기 보호막에 드레인 전극을 노출하도록 형성된 콘택홀과, 상기 콘택홀을 통해 노출된 드레인 전극과 화소전극이 구비된다.

[0027] 이와 같은 상기 박막트랜지스터는 게이트 라인(111a)으로부터의 스캔 펄스(scan pulse)에 응답하여 데이터 라인(112a)으로부터의 데이터 신호를 화소 전극(122a)에 공급한다.

[0028] 상기 데이터 구동 칩(130)은 다수의 데이터 회로필름(150)에 실장되어 액정표시패널(120)과 인쇄회로기판(180)

사이에 접속된다.

- [0029] 이러한 데이터 구동 칩(130)은 외부로부터의 디지털 영상 데이터를 아날로그 영상 데이터로 변환하고 게이트 라인(111a)들에 스캔 펄스가 공급되는 1수평 주기마다 1수평 라인분의 아날로그 영상 데이터를 데이터 라인들로 공급한다. 즉, 데이터 구동 칩(130)은 아날로그 영상 데이터의 제조값에 따라 소정 레벨을 가지는 감마전압을 선택하고 선택된 감마전압을 데이터 라인(112a)들로 공급한다.
- [0030] 상기 TFT 어레이 기관(110)의 액티브영역 일측에는 게이트 구동회로(140)과, 인쇄회로기관(180)에 실장된 타이밍 콘트롤러(미도시)로부터 인가되는 각종 제어신호를 데이터 회로필름(150)을 경유하여 게이트 구동회로(140)에 인가하기 위한 신호배선들이 형성된다.
- [0031] 도 3에는 게이트 구동회로(140)와, 이 게이트 구동회로(140)에 제어신호를 인가하기 위한 신호배선들을 보다 상세히 도시하고 있다.
- [0032] 도 3에 도시한 바와 같이, 액티브 영역(AA)의 일측에는 게이트 구동회로(140)를 형성하고, 타이밍 콘트롤러(미도시)로부터 데이터 회로필름(150)을 경유하여 게이트 구동회로(140)로 인가되는 하이 레벨(high level) 구동전압을 인가하는 제1 전원 신호선(VDD), 로우 레벨(low level) 구동전압을 인가하는 제2 전원 신호선(VSS), 클럭 구동전압을 인가하는 클럭신호선(CLK) 및 스타트 펄스구동전압을 인가하는 스타트 펄스선(Vst)를 포함한다.
- [0033] 상기 게이트 구동회로는 n 개의 게이트 구동신호(Vg1...)를 출력하는 n 개의 스테이지(SR1...)로 구성된 스테이지부(GS)를 포함하고, 상기 각각의 스테이지(SR1...)는 쉬프트 레지스터(Shift register) 회로로 구성된다.
- [0034] 게이트 구동회로를 보다 상세히 설명한 도 5를 참조하면, 제1 내지 제n 번째 스테이지(SR1~SRn)는 각각 하이 레벨 구동전압(VDD) 및 로우 레벨 구동전압(VSS)과 클럭신호(CLKs)가 입력되고, 상기 구동전압(VDD, VSS)과 클럭신호(CLKs)에 응답하여 발생된 전단의 스테이지 출력을 후단의 스타트 신호(Vst)로 공급함으로써 후단 스테이지의 동작이 개시되어 순차적으로 게이트구동신호(Vg1...)를 출력한다.
- [0035] 이와 같은 게이트 인 패널 구조의 액정표시장치를 형성하는 상기 신호배선, 게이트 배선, 데이터 배선, 박막 트랜지스터 등의 제조공정 중, 제1 스테이지 (SR1)의 동작을 개시하는 스타트 펄스 구동전압이 인가되는 스타트 펄스선에 정전기가 인가되면, 각 배선의 단락 및 액티브 영역 내부의 소자가 파괴되는 손상이 발생되어 액정패널의 구동불량을 초래하게 되므로, 이를 방지하기 위해 상기 스타트 펄스선의 입구에 정전기 방지부(200)를 형성한다.
- [0036] 상기 정전기 방지부(200)는 도 3 및 도 4에 도시된 바와 같이, 유전막(201, 203)을 사이에 두고 서로 오버랩된 하부전극(111b)과 상부전극(122b)으로 형성되는 정전기방지용 커패시터로 형성되며, 스타트 신호선(Vst)과 게이트 구동회로(140)의 스테이지(SR1) 사이에 배치된다.
- [0037] 상기 하부전극(111b)은 액티브 영역의 게이트 라인(111a)과 동일층으로 형성되는 스타트 펄스선(Vst)으로부터 돌출되어 'ㄱ'형상으로 형성된다.
- [0038] 그리고, 상부전극(122b)은 하부 전극(111b)와 오버랩되도록 형성되며, 액티브영역의 화소전극(122a)와 동일층으로 형성된다.
- [0039] 그리고, 유전막(201, 203)은 액티브 영역의 게이트 절연막(201)과 보호막(203)과 동일층으로 형성되며, 하부전극(111b)과 상부전극(122b) 사이에 형성된다.
- [0040] 또한, 상부전극(122b)은 제2 전원신호선(VSS)과 접속하여 로우 레벨구동전압이 인가되는 제2 전원 신호선(VSS)로 정전기를 흡수시켜 스타트 펄스선(Vst)으로 정전기가 유입되는 것을 방지할 수 있다.
- [0041] 이때, 상부전극(122b)과 제2 전원신호선(VSS)와의 연결은 제2 전원신호선(VSS)와 스테이지(SR1)을 연결하는 제1 점핑부(112b)에서 돌출된 제2 점핑부(112c)를 통해 수행된다. 즉, 보호막(203)에 형성된 제1 콘택홀(114a)을 통해 상부전극(122b)과 제2 점핑부(112c)이 연결되고, 게이트 절연막(201)에 형성된 제2 콘택홀(114b)을 통해 제2 점핑부(112c)와 제2 전원신호선(VSS)이 연결된다.
- [0042] 따라서, 로우 레벨구동전압이 인가되는 제2 전원 신호선(VSS)과 연결된 정전기방지부(200)을 형성함으로써, 게이트 구동회로에 스타트 펄스 생성용 구동전압을 인가하는 스타트 펄스선에 발생하는 정전기를 방지하여 액정패널을 정전기로부터 보호할 수 있게 된다.
- [0043] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만, 당해 기술 분야에서 통상의 지식을 가진

자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다.

[0044] 따라서, 본 발명의 권리범위는 이에 한정되는 것이 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

[0045] 도 1은 종래 기술에 따른 게이트 인 패널 구조의 액정표시장치를 개략적으로 도시한 도면

[0046] 도 2는 본 발명의 실시예에 따른 게이트 인 패널 구조의 액정표시장치를 도시한 평면도

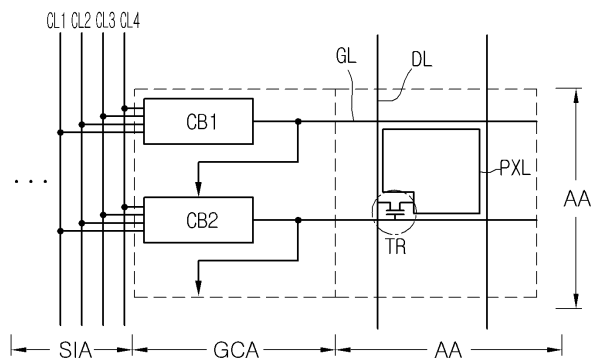
[0047] 도 3은 도 2의 A 영역을 확대하여 도시한 평면도

[0048] 도 4는 도 3의 I-I'선상을 도시한 단면도

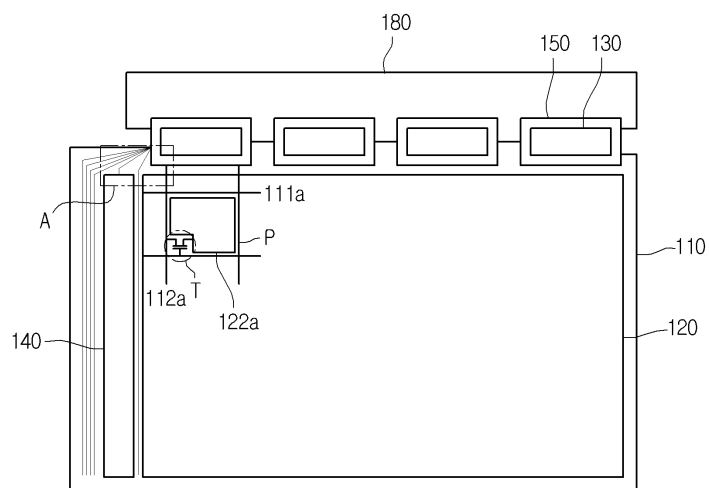
[0049] 도 5는 도 3의 게이트 구동회로를 보여주는 회로도

도면

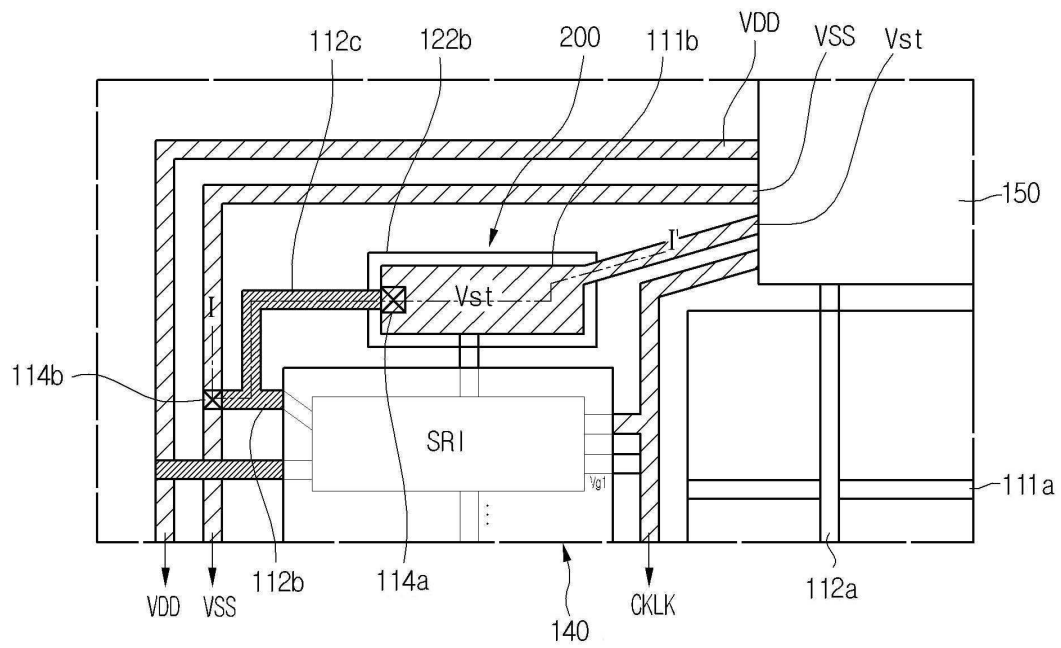
도면1



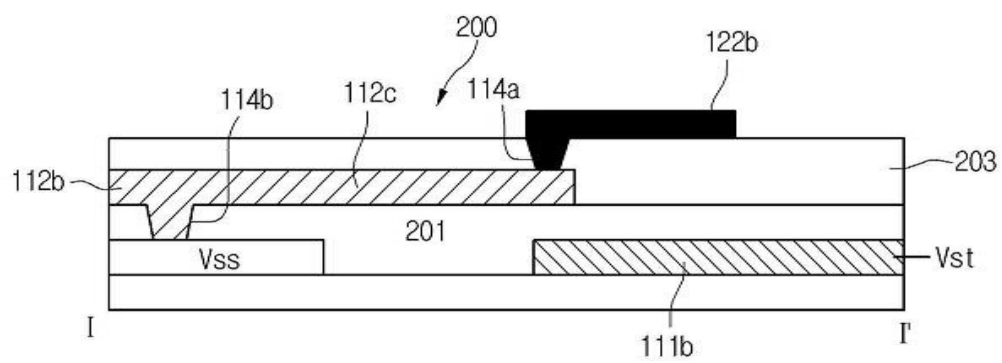
도면2



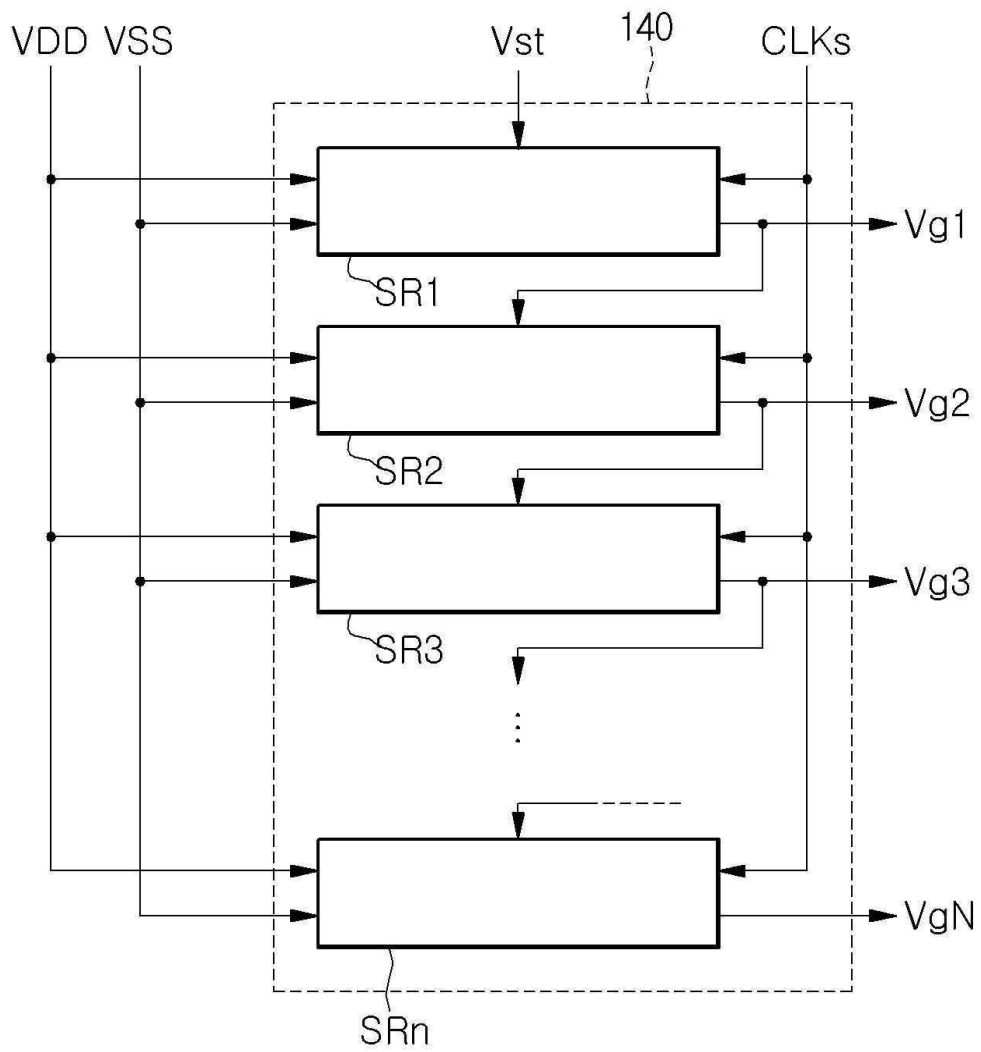
도면3



도면4



도면5



专利名称(译)	一种具有面板内栅结构的液晶显示装置		
公开(公告)号	KR101330421B1	公开(公告)日	2013-11-15
申请号	KR1020090121255	申请日	2009-12-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YOON JAE HO 윤재호 SEOK DAE YOUNG 석대영 KANG MON SOO 강문수 SHIN KI TAEG 신기택		
发明人	윤재호 석대영 강문수 신기택		
IPC分类号	G02F1/133 G02F1/1345		
CPC分类号	G09G3/3677 G09G2330/06 G02F1/13452		
其他公开文献	KR1020110064583A		
外部链接	Espacenet		

摘要(译)

用途：提供一种面板结构的栅极的液晶显示装置，通过防止向施加用于起始脉冲发生单元的驱动电压的导线产生的静电到栅极驱动电路来保护液晶面板形成静电。组成：面板结构的门的液晶显示器件包括如下。液晶显示面板显示包括有效区域的图像。栅极驱动电路（140）通过形成在液晶显示板的工作基板上来将栅极驱动信号制作到有源区域。起始脉冲线（Vst）将起始脉冲驱动电压制作到栅极驱动电路。静电防止单元（200）通过形成在起始脉冲线和栅极驱动电路之间来防止起始脉冲线的电。

