



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2019년11월11일

(11) 등록번호 10-2043574

(24) 등록일자 2019년11월05일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(52) CPC특허분류

G09G 3/3677 (2013.01)

G09G 2300/0809 (2013.01)

(21) 출원번호 10-2018-7011027

(22) 출원일자(국제) 2015년09월29일

심사청구일자 2018년04월19일

(85) 번역문제출일자 2018년04월19일

(65) 공개번호 10-2018-0085383

(43) 공개일자 2018년07월26일

(86) 국제출원번호 PCT/CN2015/091070

(87) 국제공개번호 WO 2017/049661

국제공개일자 2017년03월30일

(30) 우선권주장

201510613607.1 2015년09월23일 중국(CN)

(56) 선행기술조사문헌

CN104681000 A*

(뒷면에 계속)

전체 청구항 수 : 총 20 항

(73) 특허권자

센젠 차이나 스타 옵토일렉트로닉스 테크놀로지 컴퍼니 리미티드

중국 광둥 프로빈스, 센젠 시티, 광밍 뉴 디스트릭트, 탕밍 로드, 넘버 9-2

우한 차이나 스타 옵토일렉트로닉스 테크놀로지 컴퍼니 리미티드

중국 후베이 프로빈스, 우한, 우한 이스트 레이크 하이-테크 디벨롭먼트 존, 가오신 로드, 빌딩 씨5, 바이오레이크, 넘버 666

(72) 발명자

천 차이천

중국 518132 광둥 센젠 광밍 뉴 디스트릭트 탕밍 로드 넘버 9-2

조우 망

중국 518132 광둥 센젠 광밍 뉴 디스트릭트 탕밍 로드 넘버 9-2

(74) 대리인

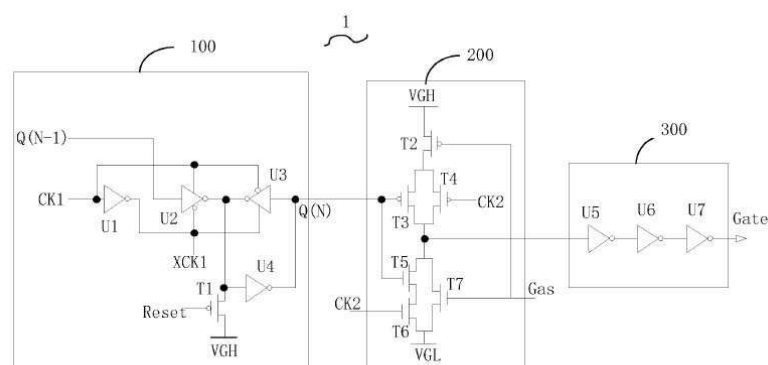
박소현

심사관 : 정원식

(54) 발명의 명칭 스캐닝 구동 회로 및 상기 회로를 갖는 액정 디스플레이 장치

(57) 요약

스캐닝 구동 회로(1) 및 액정 디스플레이 장치에 있어서, 상기 스캐닝 구동 회로(1)는, 상위 레벨 제어 신호(Q(N-1)), 제1 클럭 신호(CK1), 제2 클럭 신호(XCK1) 및 리셋 신호(Reset)를 수신하여 제1 제어 신호(Q(N))를 획득하며 래치 및 출력하는 래치 모듈(100); 제1 제어 신호(Q(N)), 제2 제어 신호(Gas) 및 제3 클럭 신호(CK2)를 로직 연산하여 로직 제어 신호를 출력하는 로직 처리 모듈(200), 아울러 단지 로직 제어 신호를 연산하여 스캐닝 구동 신호를 획득 및 출력하는 출력 모듈(300); 또는, 제1 제어 신호(Q(N)) 및 제3 클럭 신호(CK2)를 로직 연산하여 로직 제어 신호를 출력하는 로직 처리 모듈(200), 아울러 로직 제어 신호 및 제2 제어 신호(Gas)를 연산하여 스캐닝 구동 신호를 획득 및 출력하는 출력 모듈(300); 출력 모듈(300)에 연결되어, 스캐닝 구동 신호를 픽셀 유닛에 전송하는 스캐닝 라인(Gate)을 포함함으로써, 모든 스캐닝 라인(Gate)의 오픈 기능을 실현한다.

대표도

(52) CPC특허분류

G09G 2310/0243 (2013.01)

G09G 2310/0281 (2013.01)

G09G 2310/0286 (2013.01)

G09G 2310/08 (2013.01)

(56) 선행기술조사문헌

JP2000352957 A

KR1020010058379 A

KR1020120016594 A

KR1019990018739 A

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

상위 레벨 제어 신호, 제1 및 제2 클록 신호 및 리셋 신호를 수신하고 상기 상위 레벨 제어 신호, 제1 및 제2 클록 신호 및 리셋 신호를 연산하여 제1 제어 신호를 획득하며 상기 제1 제어 신호를 래치 및 출력하기 위한 래치 모듈(100);

상기 래치 모듈(100)이 출력한 제1 제어 신호를 수신하고 상기 제1 제어 신호, 제2 제어 신호 및 제3 클록 신호를 로직 연산하여 로직 제어 신호를 획득하며 상기 로직 제어 신호를 출력하기 위해, 상기 래치 모듈(100)에 연결되는 로직 처리 모듈(200);

상기 로직 처리 모듈(200)이 출력한 로직 제어 신호에 기초하여 스캐닝 구동 신호를 획득하며, 상기 스캐닝 구동 신호를 출력하기 위해, 상기 로직 처리 모듈(200)에 연결되는 출력 모듈(300); 및

상기 출력 모듈(300)이 출력한 스캐닝 구동 신호를 픽셀 유닛에 전송하기 위해, 상기 출력 모듈(300)에 연결되는 스캐닝 라인; 을 포함하고,

상기 로직 처리 모듈(200)은 제2 내지 제5 제어 가능 스위치(T2-T5)를 포함하는 것을 특징으로 하는 스캐닝 구동 회로.

청구항 2

제 1항에 있어서,

상기 래치 모듈(100)은 제1 내지 제4 인버터(U1-U4) 및 제1 제어 가능 스위치(T1)를 포함하고, 상기 제1 인버터(U1)의 입력단은 상기 제1 클록 신호에 연결되며, 상기 제1 인버터(U1)의 출력단은 상기 제2 인버터(U2)의 로우 레벨단, 상기 제2 클록 신호 및 상기 제3 인버터(U3)의 하이 레벨단에 연결되고, 상기 제2 인버터(U2)의 입력단은 상기 상위 레벨 제어 신호에 연결되며, 상기 제2 인버터(U2)의 하이 레벨단은 상기 제1 인버터(U1)의 입력단 및 상기 제3 인버터(U3)의 로우 레벨단에 연결되고, 상기 제2 인버터(U2)의 출력단은 상기 제3 인버터(U3)의 출력단에 연결되며, 상기 제3 인버터(U3)의 입력단은 본 레벨 제어 신호에 연결되고, 상기 제어 가능 스위치(T1)의 제어단은 상기 리셋 신호에 연결되며, 상기 제어 가능 스위치(T1)의 입력단은 오픈 전압 단자(VGH)에 연결되고, 상기 제어 가능 스위치(T1)의 출력단은 상기 제2 인버터(U2)의 출력단 및 상기 제4 인버터(U4)의 입력단에 연결되며, 상기 제4 인버터(U4)의 출력단은 상기 제3 인버터(U3)의 입력단 및 상기 로직 처리 모듈(200)에 연결되는 것을 특징으로 하는 스캐닝 구동 회로.

청구항 3

제 2항에 있어서,

상기 로직 처리 모듈(200)은 제6 내지 제7 제어 가능 스위치(T6-T7)를 더 포함하고, 상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치(T7)의 제어단에 연결되며, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 오픈 전압 단자(VGH)에 연결되고, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 제3 제어 가능 스위치(T3) 및 상기 제4 제어 가능 스위치(T4)의 입력단에 연결되며, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제5 제어 가능 스위치(T5)의 제어단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 출력단은 상기 출력 모듈(300), 상기 제4 제어 가능 스위치(T4)의 출력단, 상기 제5 제어 가능 스위치(T5) 및 상기 제7 제어 가능 스위치(T7)의 출력단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 상기 제6 제어 가능 스위치(T6)의 출력단에 연결되며, 상기 제6 제어 가능 스위치(T6)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치(T6)의 입력단은 오픈 전압 단자(VGL) 및 상기 제7 제어 가능 스위치(T7)의

입력단에 연결되는 것을 특징으로 하는 스캐닝 구동 회로.

청구항 4

제 2항에 있어서,

상기 로직 처리 모듈(200)은 제6 내지 제7 제어 가능 스위치(T6-T7)를 더 포함하고, 상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제6 제어 가능 스위치(T6)의 제어단에 연결되고, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 제3 제어 가능 스위치(T3)의 입력단 및 상기 오픈 전압 단자(VGH)에 연결되며, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 제3 제어 가능 스위치(T3)의 출력단 및 상기 제4 제어 가능 스위치(T4)의 입력단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제4 제어 가능 스위치(T4)의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치(T7)의 제어단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 출력단은 상기 출력 모듈(300) 및 상기 제5 및 제7 제어 가능 스위치(T5, T7)의 출력단에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 상기 제6 제어 가능 스위치(T6)의 출력단에 연결되며, 상기 제6 제어 가능 스위치(T6)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치(T6)의 입력단은 상기 제7 제어 가능 스위치(T7)의 입력단 및 오픈 전압 단자(VGL)에 연결되는 것을 특징으로 하는 스캐닝 구동 회로.

청구항 5

제 4항에 있어서,

상기 출력 모듈(300)은 제5 내지 제7 인버터(U5-U7)를 포함하고, 상기 제5 인버터(U5)의 입력단은 상기 제5 및 제7 제어 가능 스위치(T5, T7)의 출력단에 연결되며, 상기 제5 인버터(U5)의 출력단은 상기 제6 인버터(U6)의 입력단에 연결되고, 상기 제6 인버터(U6)의 출력단은 상기 제7 인버터(U7)의 입력단에 연결되며, 상기 제7 인버터(U7)의 출력단은 상기 스캐닝 라인에 연결되는 것을 특징으로 하는 스캐닝 구동 회로.

청구항 6

제 2항에 있어서,

상기 로직 처리 모듈(200)은 제6 내지 제7 제어 가능 스위치(T6-T7)를 더 포함하고, 상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제6 제어 가능 스위치(T6)의 제어단에 연결되고, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 제3 제어 가능 스위치(T3)의 입력단 및 상기 오픈 전압 단자(VGH)에 연결되며, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 제3 제어 가능 스위치(T3)의 출력단 및 상기 제4 제어 가능 스위치(T4)의 입력단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제4 제어 가능 스위치(T4)의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치(T7)의 제어단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 출력단은 상기 출력 모듈(300) 및 상기 제5 및 제7 제어 가능 스위치(T5, T7)의 출력단에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 상기 제6 제어 가능 스위치(T6)의 출력단에 연결되며, 상기 제5 제어 가능 스위치(T5)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치(T6)의 입력단은 상기 제7 제어 가능 스위치(T7)의 입력단 및 오픈 전압 단자(VGL)에 연결되는 것을 특징으로 하는 스캐닝 구동 회로.

청구항 7

제 6항에 있어서,

상기 출력 모듈(300)은 제5 내지 제7 인버터(U5-U7)를 포함하고, 상기 제5 인버터(U5)의 입력단은 상기 제5 및 제7 제어 가능 스위치(T5, T7)의 출력단에 연결되며, 상기 제5 인버터(U5)의 출력단은 상기 제6 인버터(U6)의 입력단에 연결되고, 상기 제6 인버터(U6)의 출력단은 상기 제7 인버터(U7)의 입력단에 연결되며, 상기 제7 인버터(U7)의 출력단은 상기 스캐닝 라인에 연결되는 것을 특징으로 하는 스캐닝 구동 회로.

청구항 8

제 2항에 있어서,

상기 로직 처리 모듈(200)은 제6 내지 제7 제어 가능 스위치(T6-T7)를 더 포함하고, 상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치(T7)의 제어단에 연결되며, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 오픈 전압 단자(VGH)에 연결되고, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 제3 및 제4 제어 가능 스위치(T3, T4)의 입력단에 연결되며, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제6 제어 가능 스위치(T6)의 제어단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 출력단은 상기 출력 모듈(300), 상기 제4 제어 가능 스위치(T4)의 출력단, 상기 제5 제어 가능 스위치(T5) 및 상기 제7 제어 가능 스위치(T7)의 출력단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 상기 제6 제어 가능 스위치(T6)의 출력단에 연결되며, 상기 제5 제어 가능 스위치(T5)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치(T6)의 입력단은 오프 전압 단자(VGL) 및 상기 제7 제어 가능 스위치(T7)의 입력단에 연결되는 것을 특징으로 하는 스캐닝 구동 회로.

청구항 9

제 8항에 있어서,

상기 출력 모듈(300)은 제5 내지 제7 인버터(U5-U7)를 포함하고, 상기 제5 인버터(U5)의 입력단은 상기 제5 및 제7 제어 가능 스위치(T5, T7)의 출력단에 연결되며, 상기 제5 인버터(U5)의 출력단은 상기 제6 인버터(U6)의 입력단에 연결되고, 상기 제6 인버터(U6)의 출력단은 상기 제7 인버터(U7)의 입력단에 연결되며, 상기 제7 인버터(U7)의 출력단은 상기 스캐닝 라인에 연결되는 것을 특징으로 하는 스캐닝 구동 회로.

청구항 10

제 2항에 있어서,

상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제4 제어 가능 스위치(T4)의 제어단에 연결되고, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 제3 제어 가능 스위치(T3)의 입력단 및 상기 오픈 전압 단자(VGH)에 연결되며, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 출력 모듈(300) 및 상기 제3 제어 가능 스위치(T3) 및 상기 제4 제어 가능 스위치(T4)의 출력단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제3 클록 신호 및 상기 제5 제어 가능 스위치(T5)의 제어단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 입력단은 상기 제5 제어 가능 스위치(T5)의 출력단에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 오프 전압 단자(VGL)에 연결되는 것을 특징으로 하는 스캐닝 구동 회로.

청구항 11

제 10항에 있어서,

상기 출력 모듈(300)은 제5 및 제6 인버터(U5, U6) 및 노오 게이트(Y1)를 포함하고, 상기 제5 인버터(U5)의 입력단은 상기 제4 제어 가능 스위치(T4)의 출력단에 연결되며, 상기 제5 인버터(U5)의 출력단은 상기 노오 게이트(Y1)의 제1 입력단에 연결되고, 상기 노오 게이트(Y1)의 제2 입력단은 상기 제2 제어 신호에 연결되며, 상기 노오 게이트(Y1)의 출력단은 상기 제6 인버터(U6)의 입력단에 연결되고, 상기 제6 인버터(U6)의 출력단은 상기 스캐닝 라인에 연결되는 것을 특징으로 하는 스캐닝 구동 회로.

청구항 12

스캐닝 구동 회로를 포함하는 액정 디스플레이 장치에 있어서,

상기 스캐닝 구동 회로는,

상위 레벨 제어 신호, 제1 및 제2 클록 신호 및 리셋 신호를 수신하고 상기 상위 레벨 제어 신호, 제1 및 제2 클록 신호 및 리셋 신호를 연산하여 제1 제어 신호를 획득하며 상기 제1 제어 신호를 래치 및 출력하기 위한 래치 모듈(100);

상기 래치 모듈(100)이 출력한 제1 제어 신호를 수신하고 상기 제1 제어 신호, 제2 제어 신호 및 제3 클록 신호를 로직 연산하여 로직 제어 신호를 획득하며 상기 로직 제어 신호를 출력하기 위해, 상기 래치 모듈(100)에 연결되는 로직 처리 모듈(200);

상기 로직 처리 모듈(200)이 출력한 로직 제어 신호에 기초하여 스캐닝 구동 신호를 획득하며, 상기 스캐닝 구동 신호를 출력하기 위해, 상기 로직 처리 모듈(200)에 연결되는 출력 모듈(300); 및

상기 출력 모듈(300)이 출력한 스캐닝 구동 신호를 픽셀 유닛에 전송하기 위해, 상기 출력 모듈(300)에 연결되는 스캐닝 라인; 을 포함하고,

상기 로직 처리 모듈(200)은 제2 내지 제5 제어 가능 스위치(T2-T5)를 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 13

제 12항에 있어서,

상기 래치 모듈(100)은 제1 내지 제4 인버터(U1-U4) 및 제1 제어 가능 스위치(T1)를 포함하고, 상기 제1 인버터(U1)의 입력단은 상기 제1 클록 신호에 연결되며, 상기 제1 인버터(U1)의 출력단은 상기 제2 인버터(U2)의 로우 레벨단, 상기 제2 클록 신호 및 상기 제3 인버터(U3)의 하이 레벨단에 연결되고, 상기 제2 인버터(U2)의 입력단은 상기 상위 레벨 제어 신호에 연결되며, 상기 제2 인버터(U2)의 하이 레벨단은 상기 제1 인버터(U1)의 입력단 및 상기 제3 인버터(U3)의 로우 레벨단에 연결되고, 상기 제2 인버터(U2)의 출력단은 상기 제3 인버터(U3)의 출력단에 연결되며, 상기 제3 인버터(U3)의 입력단은 본 레벨 제어 신호에 연결되고, 상기 제어 가능 스위치(T1)의 제어단은 상기 리셋 신호에 연결되며, 상기 제어 가능 스위치(T1)의 입력단은 오픈 전압 단자(VGH)에 연결되고, 상기 제어 가능 스위치(T1)의 출력단은 상기 제2 인버터(U2)의 출력단 및 상기 제4 인버터(U4)의 입력단에 연결되며, 상기 제4 인버터(U4)의 출력단은 상기 제3 인버터(U3)의 입력단 및 상기 로직 처리 모듈(200)에 연결되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 14

제 13항에 있어서,

상기 로직 처리 모듈(200)은 제6 내지 제7 제어 가능 스위치(T6-T7)를 더 포함하고, 상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치(T7)의 제어단에 연결되며, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 오픈 전압 단자(VGH)에 연결되고, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 제3 제어 가능 스위치(T3) 및 상기 제4 제어 가능 스위치(T4)의 입력단에 연결되며, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제5 제어 가능 스위치(T5)의 제어단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 출력단은 상기 출력 모듈(300), 상기 제4 제어 가능 스위치(T4)의 출력단, 상기 제5 제어 가능 스위치(T5) 및 상기 제7 제어 가능 스위치(T7)의 출력단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 상기 제6 제어 가능 스위치(T6)의 출력단에 연결되며, 상기 제6 제어 가능 스위치(T6)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치(T6)의 입력단은 오픈 전압 단자(VGL) 및 상기 제7 제어 가능 스위치(T7)의 입력단에 연결되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 15

제 13항에 있어서,

상기 로직 처리 모듈(200)은 제6 내지 제7 제어 가능 스위치(T6-T7)를 더 포함하고, 상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제6 제어 가능 스위치(T6)의 제어단에 연결되고, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 제3 제어 가능 스위치(T3)의 입력단 및 상기 오픈 전압 단자(VGH)에 연결되며, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 제3 제어 가능 스위치(T3)의 출력단 및 상기 제4 제어 가능 스위치(T4)의 입력단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제4 제어 가능 스위치(T4)의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치(T7)의 제어단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 출력단은 상기 출력 모듈(300) 및 상기 제5 및 제7 제어 가능 스위치(T5, T7)의 출력단에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 상기 제6 제어 가능 스위치(T6)의 출력단에 연결되며, 상기 제6 제어 가능 스위치(T6)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치(T6)의 입력단은 상기 제7 제어 가능 스위치(T7)의 입력단 및 오프 전압 단자(VGL)에 연결되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 16

제 13항에 있어서,

상기 로직 처리 모듈(200)은 제6 내지 제7 제어 가능 스위치(T6-T7)를 더 포함하고, 상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제6 제어 가능 스위치(T6)의 제어단에 연결되고, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 제3 제어 가능 스위치(T3)의 입력단 및 상기 오픈 전압 단자(VGH)에 연결되며, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 제3 제어 가능 스위치(T3)의 출력단 및 상기 제4 제어 가능 스위치(T4)의 입력단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제4 제어 가능 스위치(T4)의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치(T7)의 제어단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 출력단은 상기 출력 모듈(300) 및 상기 제5 및 제7 제어 가능 스위치(T5, T7)의 출력단에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 상기 제6 제어 가능 스위치(T6)의 출력단에 연결되며, 상기 제5 제어 가능 스위치(T5)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치(T6)의 입력단은 상기 제7 제어 가능 스위치(T7)의 입력단 및 오프 전압 단자(VGL)에 연결되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 17

제 13항에 있어서,

상기 로직 처리 모듈(200)은 제6 내지 제7 제어 가능 스위치(T6-T7)를 더 포함하고, 상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치(T7)의 제어단에 연결되며, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 오픈 전압 단자(VGH)에 연결되고, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 제3 및 제4 제어 가능 스위치(T3, T4)의 입력단에 연결되며, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제6 제어 가능 스위치(T6)의 제어단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 출력단은 상기 출력 모듈(300), 상기 제4 제어 가능 스위치(T4)의 출력단, 상기 제5 제어 가능 스위치(T5) 및 상기 제7 제어 가능 스위치(T7)의 출력단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 상기 제6 제어 가능 스위치(T6)의 출력단에 연결되며, 상기 제5 제어 가능 스위치(T5)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치(T6)의 입력단은 오프 전압 단자(VGL) 및 상기 제7 제어 가능 스위치(T7)의 입력단에 연결되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 18

제 17항에 있어서,

상기 출력 모듈(300)은 제5 내지 제7 인버터(U5-U7)를 포함하고, 상기 제5 인버터(U5)의 입력단은 상기 제5 및

제7 제어 가능 스위치(T5, T7)의 출력단에 연결되며, 상기 제5 인버터(U5)의 출력단은 상기 제6 인버터(U6)의 입력단에 연결되고, 상기 제6 인버터(U6)의 출력단은 상기 제7 인버터(U7)의 입력단에 연결되며, 상기 제7 인버터(U7)의 출력단은 상기 스캐닝 라인에 연결되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 19

제 13항에 있어서,

상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제4 제어 가능 스위치(T4)의 제어단에 연결되고, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 제3 제어 가능 스위치(T3)의 입력단 및 상기 오픈 전압 단자(VGH)에 연결되며, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 출력 모듈(300) 및 상기 제3 제어 가능 스위치(T3) 및 상기 제4 제어 가능 스위치(T4)의 출력단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제3 클록 신호 및 상기 제5 제어 가능 스위치(T5)의 제어단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 입력단은 상기 제5 제어 가능 스위치(T5)의 출력단에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 오프 전압 단자(VGL)에 연결되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 20

제 19항에 있어서,

상기 출력 모듈(300)은 제5 및 제6 인버터(U5, U6) 및 노오 게이트(Y1)를 포함하고, 상기 제5 인버터(U5)의 입력단은 상기 제4 제어 가능 스위치(T4)의 출력단에 연결되며, 상기 제5 인버터(U5)의 출력단은 상기 노오 게이트(Y1)의 제1 입력단에 연결되고, 상기 노오 게이트(Y1)의 제2 입력단은 상기 제2 제어 신호에 연결되며, 상기 노오 게이트(Y1)의 출력단은 상기 제6 인버터(U6)의 입력단에 연결되고, 상기 제6 인버터(U6)의 출력단은 상기 스캐닝 라인에 연결되는 것을 특징으로 하는 액정 디스플레이 장치.

발명의 설명

기술 분야

[0001] 본 발명은 디스플레이 기술분야에 관한 것으로서, 특히는 스캐닝 구동 회로 및 상기 회로를 갖는 액정 디스플레이 장치에 관한 것이다.

배경 기술

[0002] 현재의 액정 디스플레이 장치는 스캐닝 구동 회로를 사용하는 바, 즉 기존의 박막 트랜지스터 액정 디스플레이 어레이 제조 공정을 이용하여 스캐닝 구동 회로를 어레이 기판에 제작하여, 순차 스캐닝에 대한 구동 방식을 실현한다. 기존의 스캐닝 구동 회로의 설계 기능은 단일하고, 모든 스캐닝 라인을 오픈하는 기능을 실현할 수 없기에, 액정 디스플레이 장치의 특수한 기능의 실현에 불리하다.

발명의 내용

해결하려는 과제

[0003] 본 발명이 주요하게 해결하고자 하는 기술적 과제는 스캐닝 구동 회로 및 상기 회로를 갖는 액정 디스플레이 장치를 제공하여, 모든 스캐닝 라인을 오픈하는 기능을 실현하여, 액정 디스플레이 장치의 특수한 기능의 실현을 위한 것이다.

과제의 해결 수단

[0004] 상기 기술적 과제를 해결하기 위해, 본 발명에서 사용하는 하나의 기술적 해결수단은 스캐닝 구동 회로를 제공하는 것인 바,

[0005] 상위 레벨 제어 신호, 제1 및 제2 클록 신호 및 리셋 신호를 수신하고 상기 상위 레벨 제어 신호, 제1 및 제2

클록 신호 및 리셋 신호를 연산하여 제1 제어 신호를 획득하며 상기 제1 제어 신호를 래치 및 출력하기 위한 래치 모듈;

[0006] 상기 래치 모듈이 출력한 제1 제어 신호를 수신하고 상기 제1 제어 신호, 제2 제어 신호 및 제3 클록 신호를 로직 연산하여 로직 제어 신호를 획득하며 상기 로직 제어 신호를 출력하기 위해, 상기 래치 모듈에 연결되는 로직 처리 모듈;

[0007] 상기 로직 처리 모듈이 출력한 로직 제어 신호에 기초하여 스캐닝 구동 신호를 획득하며, 상기 스캐닝 구동 신호를 출력하기 위해, 상기 로직 처리 모듈에 연결되는 출력 모듈; 및

[0008] 상기 출력 모듈이 출력한 스캐닝 구동 신호를 픽셀 유닛에 전송하기 위해, 상기 출력 모듈에 연결되는 스캐닝 라인을 포함한다.

[0009] 여기서, 상기 래치 모듈은 제1 내지 제4 인버터 및 제1 제어 가능 스위치를 포함하고, 상기 제1 인버터의 입력단은 상기 제1 클록 신호에 연결되며, 상기 제1 인버터의 출력단은 상기 제2 인버터의 로우 레벨단, 상기 제2 클록 신호 및 상기 제3 인버터의 하이 레벨단에 연결되고, 상기 제2 인버터의 입력단은 상기 상위 레벨 제어 신호에 연결되며, 상기 제2 인버터의 하이 레벨단은 상기 제1 인버터의 입력단 및 상기 제3 인버터의 로우 레벨단에 연결되고, 상기 제2 인버터의 출력단은 상기 제3 인버터의 출력단에 연결되며, 상기 제3 인버터의 입력단은 본 레벨 제어 신호에 연결되고, 상기 제어 가능 스위치의 제어단은 상기 리셋 신호에 연결되며, 상기 제어 가능 스위치의 입력단은 오픈 전압 단자에 연결되고, 상기 제어 가능 스위치의 출력단은 상기 제2 인버터의 출력단 및 상기 제4 인버터의 입력단에 연결되며, 상기 제4 인버터의 출력단은 상기 제3 인버터의 입력단 및 상기 로직 처리 모듈에 연결된다.

[0010] 여기서, 상기 로직 처리 모듈은 제2 내지 제7 제어 가능 스위치를 포함하고, 상기 제2 제어 가능 스위치의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치의 제어단에 연결되며, 상기 제2 제어 가능 스위치의 입력단은 상기 오픈 전압 단자에 연결되고, 상기 제2 제어 가능 스위치의 출력단은 상기 제3 제어 가능 스위치 및 상기 제4 제어 가능 스위치의 입력단에 연결되며, 상기 제3 제어 가능 스위치의 제어단은 상기 제4 인버터의 출력단 및 상기 제5 제어 가능 스위치의 제어단에 연결되고, 상기 제3 제어 가능 스위치의 출력단은 상기 출력 모듈, 상기 제4 제어 가능 스위치의 출력단, 상기 제5 제어 가능 스위치 및 상기 제7 제어 가능 스위치의 출력단에 연결되며, 상기 제4 제어 가능 스위치의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제5 제어 가능 스위치의 입력단은 상기 제6 제어 가능 스위치의 출력단에 연결되며, 상기 제6 제어 가능 스위치의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치의 입력단은 상기 오픈 전압 단자 및 상기 제7 제어 가능 스위치의 입력단에 연결된다.

[0011] 여기서, 상기 로직 처리 모듈은 제2 내지 제7 제어 가능 스위치를 포함하고, 상기 제2 제어 가능 스위치의 제어단은 상기 제4 인버터의 출력단 및 상기 제6 제어 가능 스위치의 제어단에 연결되고, 상기 제2 제어 가능 스위치의 입력단은 상기 제3 제어 가능 스위치의 입력단 및 상기 오픈 전압 단자에 연결되며, 상기 제2 제어 가능 스위치의 출력단은 상기 제3 제어 가능 스위치의 출력단 및 상기 제4 제어 가능 스위치의 입력단에 연결되고, 상기 제3 제어 가능 스위치의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제4 제어 가능 스위치의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치의 제어단에 연결되며, 상기 제4 제어 가능 스위치의 출력단은 상기 출력 모듈 및 상기 제5 및 제7 제어 가능 스위치의 출력단에 연결되고, 상기 제5 제어 가능 스위치의 입력단은 상기 제6 제어 가능 스위치의 출력단에 연결되며, 상기 제6 제어 가능 스위치의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치의 입력단은 상기 제7 제어 가능 스위치의 입력단 및 상기 오픈 전압 단자에 연결된다.

[0012] 여기서, 상기 로직 처리 모듈은 제2 내지 제7 제어 가능 스위치를 포함하고, 상기 제2 제어 가능 스위치의 제어단은 상기 제4 인버터의 출력단 및 상기 제6 제어 가능 스위치의 제어단에 연결되고, 상기 제2 제어 가능 스위치의 입력단은 상기 제3 제어 가능 스위치의 입력단 및 상기 오픈 전압 단자에 연결되며, 상기 제2 제어 가능 스위치의 출력단은 상기 제3 제어 가능 스위치의 출력단 및 상기 제4 제어 가능 스위치의 입력단에 연결되고, 상기 제3 제어 가능 스위치의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제4 제어 가능 스위치의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치의 제어단에 연결되며, 상기 제4 제어 가능 스위치의 출력단은 상기 출력 모듈 및 상기 제5 및 제7 제어 가능 스위치의 출력단에 연결되고, 상기 제5 제어 가능 스위치의 입력단은 상기 제6 제어 가능 스위치의 출력단에 연결되며, 상기 제5 제어 가능 스위치의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치의 입력단은 상기 제7 제어 가능 스위치의 입력단 및 상기 오픈 전압 단자에 연결된다.

- [0013] 여기서, 상기 로직 처리 모듈은 제2 내지 제7 제어 가능 스위치를 포함하고, 상기 제2 제어 가능 스위치의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치의 제어단에 연결되며, 상기 제2 제어 가능 스위치의 입력단은 상기 오픈 전압 단자에 연결되고, 상기 제2 제어 가능 스위치의 출력단은 상기 제3 및 제4 제어 가능 스위치의 입력단에 연결되며, 상기 제3 제어 가능 스위치의 제어단은 상기 제4 인버터의 출력단 및 상기 제6 제어 가능 스위치의 제어단에 연결되고, 상기 제3 제어 가능 스위치의 출력단은 상기 출력 모듈, 상기 제4 제어 가능 스위치의 출력단, 상기 제5 제어 가능 스위치 및 상기 제7 제어 가능 스위치의 출력단에 연결되며, 상기 제4 제어 가능 스위치의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제5 제어 가능 스위치의 입력단은 상기 제6 제어 가능 스위치의 출력단에 연결되며, 상기 제5 제어 가능 스위치의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치의 입력단은 상기 오프 전압 단자 및 상기 제7 제어 가능 스위치의 입력단에 연결된다.
- [0014] 여기서, 상기 출력 모듈은 제5 내지 제7 인버터를 포함하고, 상기 제5 인버터의 입력단은 상기 제5 및 제7 제어 가능 스위치의 출력단에 연결되며, 상기 제5 인버터의 출력단은 상기 제6 인버터의 입력단에 연결되고, 상기 제6 인버터의 출력단은 상기 제7 인버터의 입력단에 연결되며, 상기 제7 인버터의 출력단은 상기 스캐닝 라인에 연결된다.
- [0015] 여기서, 상기 로직 처리 모듈은 제2 내지 제5 제어 가능 스위치를 포함하고, 상기 제2 제어 가능 스위치의 제어단은 상기 제4 인버터의 출력단 및 상기 제4 제어 가능 스위치의 제어단에 연결되고, 상기 제2 제어 가능 스위치의 입력단은 상기 제3 제어 가능 스위치의 입력단 및 상기 오픈 전압 단자에 연결되며, 상기 제2 제어 가능 스위치의 출력단은 상기 출력 모듈 및 상기 제3 제어 가능 스위치 및 상기 제4 제어 가능 스위치의 출력단에 연결되고, 상기 제3 제어 가능 스위치의 제어단은 상기 제3 클록 신호 및 상기 제5 제어 가능 스위치의 제어단에 연결되며, 상기 제4 제어 가능 스위치의 입력단은 상기 제5 제어 가능 스위치의 출력단에 연결되고, 상기 제5 제어 가능 스위치의 입력단은 상기 오프 전압 단자에 연결된다.
- [0016] 여기서, 상기 출력 모듈은 제5 및 제6 인버터 및 노오 게이트를 포함하고, 상기 제5 인버터의 입력단은 상기 제4 제어 가능 스위치의 출력단에 연결되며, 상기 제5 인버터의 출력단은 상기 노오 게이트의 제1 입력단에 연결되고, 상기 노오 게이트의 제2 입력단은 상기 제2 제어 신호에 연결되며, 상기 노오 게이트의 출력단은 상기 제6 인버터의 입력단에 연결되고, 상기 제6 인버터의 출력단은 상기 스캐닝 라인에 연결된다.
- [0017] 상기 기술적 과제를 해결하기 위해, 본 발명에서 사용하는 다른 한 기술적 해결수단은 액정 디스플레이 장치를 제공하는 것인 바, 상기와 같이 설명된 임의의 상기 스캐닝 구동 회로를 포함한다.

발명의 효과

- [0018] 본 발명의 유익한 효과는 하기와 같다. 선행기술의 상황과 구별되게, 본 발명의 스캐닝 구동 회로는 로직 처리 모듈을 통해 래치 모듈이 출력한 제1 제어 신호와 제3 클록 신호를 로직 연산하여, 상기 제2 제어 신호의 작동 기간에, 상기 제1 제어 신호와 상기 제3 클록 신호의 전위가 어떻게 변화하든지, 상기 출력 모듈은 하이 레벨의 스캐닝 구동 신호를 모두 상기 스캐닝 라인에 출력함으로써, 모든 스캐닝 라인을 오픈하는 기능을 실현하여, 액정 디스플레이 장치의 특수한 기능의 실현에 유리하다.

도면의 간단한 설명

- [0019] 도 1은 선행기술 중 스캐닝 구동 회로의 구조도이다.
- 도 2는 본 발명의 제1 실시예에 따른 스캐닝 구동 회로의 구조도이다.
- 도 3은 본 발명의 제2 실시예에 따른 스캐닝 구동 회로의 구조도이다.
- 도 4는 본 발명의 제3 실시예에 따른 스캐닝 구동 회로의 구조도이다.
- 도 5는 본 발명의 제4 실시예에 따른 스캐닝 구동 회로의 구조도이다.
- 도 6은 본 발명의 제5 실시예에 따른 스캐닝 구동 회로의 구조도이다.
- 도 7은 본 발명의 스캐닝 구동 회로의 파형도이다.
- 도 8은 본 발명의 액정 디스플레이 장치의 모식도이다.

발명을 실시하기 위한 구체적인 내용

- [0020] 도 1을 참조하면, 선행기술 중 스캐닝 구동 회로의 구조도이다. 도 1에 도시된 바와 같이, 선행기술 중의 스캐닝 구동 회로 중의 로직 처리 모듈(20)은 4개의 제어 가능 스위치를 포함하여 래치 모듈(10)이 출력한 제1 제어 신호를 수신하며 제3 클록 신호를 수신하고 이에 대해 연산한 후 하이 레벨 또는 로우 레벨의 로직 제어 신호를 출력 모듈(30)에 출력하며, 상기 출력 모듈(30)은 3개의 인버터를 포함하여 수신된 상기 로직 제어 신호를 연산한 후 하이 레벨 또는 로우 레벨의 스캐닝 구동 신호를 스캐닝 라인에 출력하고, 다시 말하면, 도 1에 있어서, 상기 래치 모듈(10)이 출력한 제1 제어 신호 및 상기 로직 처리 모듈(20)이 수신한 제3 클록 신호에 변화가 발생하면, 상기 출력 모듈(30)이 출력한 스캐닝 구동 신호에도 변화가 발생하기에, 모든 스캐닝 라인의 오픈 기능을 실현할 수 없으며, 액정 디스플레이 장치의 특수한 기능의 실현에 불리하다.
- [0021] 도 2를 참조하면, 본 발명의 제1 실시예에 따른 스캐닝 구동 회로의 구조도이다. 도 2에 도시된 바와 같이, 본 발명의 스캐닝 구동 회로(1)는, 상위 레벨 제어 신호, 제1 및 제2 클록 신호 및 리셋 신호를 수신하며 상기 상위 레벨 제어 신호, 제1 및 제2 클록 신호 및 리셋 신호를 연산하여 제1 제어 신호를 획득하며 상기 제1 제어 신호를 래치 및 출력하기 위한 래치 모듈(100); 상기 래치 모듈(100)이 출력한 제1 제어 신호를 수신하고 상기 제1 제어 신호, 제2 제어 신호 및 제3 클록 신호를 로직 연산하여 로직 제어 신호를 획득하며 상기 로직 제어 신호를 출력하기 위해, 상기 래치 모듈(100)에 연결되는 로직 처리 모듈(200); 상기 로직 처리 모듈(200)이 출력한 로직 제어 신호에 기초하여 스캐닝 구동 신호를 획득하여, 상기 스캐닝 구동 신호를 출력하기 위해 상기 로직 처리 모듈(200)에 연결되는 출력 모듈(300); 상기 출력 모듈(300)이 출력한 스캐닝 구동 신호를 픽셀 유닛에 전송하기 위해, 상기 출력 모듈(300)에 연결되는 스캐닝 라인을 포함한다.
- [0022] 상기 래치 모듈(100)은 제1 내지 제4 인버터(U1-U4) 및 제1 제어 가능 스위치(T1)를 포함하고, 상기 제1 인버터(U1)의 입력단은 상기 제1 클록 신호에 연결되며, 상기 제1 인버터(U1)의 출력단은 상기 제2 인버터(U2)의 로우 레벨단, 상기 제2 클록 신호 및 상기 제3 인버터(U3)의 하이 레벨단에 연결되고, 상기 제2 인버터(U2)의 입력단은 상기 상위 레벨 제어 신호에 연결되며, 상기 제2 인버터(U2)의 하이 레벨단은 상기 제1 인버터(U1)의 입력단 및 상기 제3 인버터(U3)의 로우 레벨단에 연결되고, 상기 제2 인버터(U2)의 출력단은 상기 제3 인버터(U3)의 출력단에 연결되며, 상기 제3 인버터(U3)의 입력단은 본 레벨 제어 신호에 연결되고, 상기 제어 가능 스위치(T1)의 제어단은 상기 리셋 신호에 연결되며, 상기 제어 가능 스위치(T1)의 입력단은 오픈 전압 단자(VGH)에 연결되고, 상기 제어 가능 스위치(T1)의 출력단은 상기 제2 인버터(U2)의 출력단 및 상기 제4 인버터(U4)의 입력단에 연결되며, 상기 제4 인버터(U4)의 출력단은 상기 제3 인버터(U3)의 입력단 및 상기 로직 처리 모듈(200)에 연결된다. 본 실시예에 있어서, 상기 제1 제어 가능 스위치(T1)는 PMOS형 박막 트랜지스터이다.
- [0023] 상기 로직 처리 모듈(200)은 제2 내지 제7 제어 가능 스위치(T2-T7)를 포함하고, 상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치(T7)의 제어단에 연결되며, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 오픈 전압 단자(VGH)에 연결되고, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 제3 제어 가능 스위치(T3) 및 상기 제4 제어 가능 스위치(T4)의 입력단에 연결되며, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제5 제어 가능 스위치(T5)의 제어단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 출력단은 상기 출력 모듈(300), 상기 제4 제어 가능 스위치(T4)의 출력단, 상기 제5 제어 가능 스위치(T5) 및 상기 제7 제어 가능 스위치(T7)의 출력단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 상기 제6 제어 가능 스위치(T6)의 출력단에 연결되며, 상기 제6 제어 가능 스위치(T6)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치(T6)의 입력단은 상기 오픈 전압 단자(VGL) 및 상기 제7 제어 가능 스위치(T7)의 입력단에 연결된다.
- [0024] 상기 출력 모듈(300)은 제5 내지 제7 인버터(U5-U7)를 포함하고, 상기 제5 인버터(U5)의 입력단은 상기 제5 및 제7 제어 가능 스위치(T5, T7)의 출력단에 연결되며, 상기 제5 인버터(U5)의 출력단은 상기 제6 인버터(U6)의 입력단에 연결되고, 상기 제6 인버터(U6)의 출력단은 상기 제7 인버터(U7)의 입력단에 연결되며, 상기 제7 인버터(U7)의 출력단은 상기 스캐닝 라인에 연결된다.
- [0025] 도 3을 참조하면, 본 발명의 제2 실시예의 스캐닝 구동 회로의 구조도이다. 도 3에 도시된 바와 같이, 상기 제2 실시예의 스캐닝 구동 회로와 상기 제1 실시예의 스캐닝 구동 회로의 구별점은 하기와 같다. 상기 로직 처리 모듈(200)은 제2 내지 제7 제어 가능 스위치(T2-T7)를 포함하고, 상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제6 제어 가능 스위치(T6)의 제어단에 연결되고, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 제3 제어 가능 스위치(T3)의 입력단 및 상기 오픈 전압 단자(VGH)에 연결되며, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 제3 제어 가능 스위치(T3)의 출력단 및 상기 제4 제어 가능 스위치(T4)의 입력단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제4

제어 가능 스위치(T4)의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치(T7)의 제어단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 출력단은 상기 출력 모듈(300) 및 상기 제5 및 제7 제어 가능 스위치(T5, T7)의 출력단에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 상기 제6 제어 가능 스위치(T6)의 출력단에 연결되며, 상기 제6 제어 가능 스위치(T6)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치(T6)의 입력단은 상기 제7 제어 가능 스위치(T7)의 입력단 및 상기 오프 전압 단자(VGL)에 연결된다.

[0026] 도 4를 참조하면, 본 발명의 제3 실시예의 스캐닝 구동 회로의 구조도이다. 도 4에 도시된 바와 같이, 상기 제3 실시예의 스캐닝 구동 회로와 상기 제1 실시예의 스캐닝 구동 회로의 구별점은 하기와 같다. 상기 로직 처리 모듈(200)은 제2 내지 제7 제어 가능 스위치(T2-T7)를 포함하고, 상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제6 제어 가능 스위치(T6)의 제어단에 연결되고, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 제3 제어 가능 스위치(T3)의 입력단 및 상기 오픈 전압 단자(VGH)에 연결되며, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 제3 제어 가능 스위치(T3)의 출력단 및 상기 제4 제어 가능 스위치(T4)의 입력단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제4 제어 가능 스위치(T4)의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치(T7)의 제어단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 출력단은 상기 출력 모듈(300) 및 상기 제5 및 제7 제어 가능 스위치(T5, T7)의 출력단에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 상기 제6 제어 가능 스위치(T6)의 출력단에 연결되며, 상기 제5 제어 가능 스위치(T5)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치(T6)의 입력단은 상기 제7 제어 가능 스위치(T7)의 입력단 및 상기 오프 전압 단자(VGL)에 연결된다.

[0027] 도 5를 참조하면, 본 발명의 제4 실시예의 스캐닝 구동 회로의 구조도이다. 도 5에 도시된 바와 같이, 상기 제4 실시예의 스캐닝 구동 회로와 상기 제1 실시예의 스캐닝 구동 회로의 구별점은 하기와 같다. 상기 로직 처리 모듈(200)은 제2 내지 제7 제어 가능 스위치(T2-T7)를 포함하고, 상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제2 제어 신호 및 상기 제7 제어 가능 스위치(T7)의 제어단에 연결되며, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 오픈 전압 단자(VGH)에 연결되고, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 제3 및 제4 제어 가능 스위치(T3, T4)의 입력단에 연결되며, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제6 제어 가능 스위치(T6)의 제어단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 출력단은 상기 출력 모듈(300), 상기 제4 제어 가능 스위치(T4)의 출력단, 상기 제5 제어 가능 스위치(T5) 및 상기 제7 제어 가능 스위치(T7)의 출력단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 상기 제6 제어 가능 스위치(T6)의 출력단에 연결되며, 상기 제5 제어 가능 스위치(T5)의 제어단은 상기 제3 클록 신호에 연결되고, 상기 제6 제어 가능 스위치(T6)의 입력단은 상기 오프 전압 단자(VGL) 및 상기 제7 제어 가능 스위치(T7)의 입력단에 연결된다.

[0028] 상기 제1 내지 제4 실시예에 있어서, 상기 제2 내지 제4 제어 가능 스위치(T2-T4)는 모두 PMOS형 박막 트랜지스터이고, 상기 제5 내지 제7 제어 가능 스위치는 모두 NMOS형 박막 트랜지스터이다.

[0029] 상기 제1 내지 제4 실시예의 상기 스캐닝 구동 회로(1)의 작동 원리는 하기와 같다.

[0030] 상기 래치 모듈(100)이 수신한 제1 클록 신호, 상기 제2 클록 신호 및 상기 리셋 신호의 전위가 어떠하든지, 또한 상기 래치 모듈(100)이 출력한 제1 제어 신호의 전위가 어떠하든지, 또한 상기 로직 처리 모듈(200)이 수신한 제3 클록 신호의 전위가 어떠하든지, 상기 제2 제어 신호가 하이 레벨 신호일 경우, 상기 제7 제어 가능 스위치(T7)는 도통되고, 상기 제7 제어 가능 스위치(T7)의 입력단이 상기 오프 전압 단자(VGL)에 연결되기에, 즉 저 전위이기에, 따라서 상기 제7 제어 가능 스위치(T7)의 출력단은 로우 레벨 신호를 상기 출력 모듈(300)에 출력하고, 상기 출력 모듈(300)은 수신된 로우 레벨 신호를 상기 제5 내지 제7 인버터를 거쳐 연산한 후 하이 레벨의 스캐닝 구동 신호를 상기 스캐닝 라인에 출력함으로써, 모든 스캐닝 라인이 전부 오픈 기능을 실현할 수 있도록 한다.

[0031] 도 6을 참조하면, 본 발명의 제5 실시예의 스캐닝 구동 회로의 구조도이다. 도 6에 도시된 바와 같이, 상기 제5 실시예의 스캐닝 구동 회로와 상기 제1 실시예의 스캐닝 구동 회로의 구별점은 하기와 같다. 상기 로직 처리 모듈(200)은 제2 내지 제5 제어 가능 스위치(T2-T5)를 포함하고, 상기 제2 제어 가능 스위치(T2)의 제어단은 상기 제4 인버터(U4)의 출력단 및 상기 제4 제어 가능 스위치(T4)의 제어단에 연결되고, 상기 제2 제어 가능 스위치(T2)의 입력단은 상기 제3 제어 가능 스위치(T3)의 입력단 및 상기 오픈 전압 단자(VGH)에 연결되며, 상기 제2 제어 가능 스위치(T2)의 출력단은 상기 출력 모듈(300) 및 상기 제3 제어 가능 스위치(T3) 및 상기 제4 제어 가능 스위치(T4)의 출력단에 연결되고, 상기 제3 제어 가능 스위치(T3)의 제어단은 상기 제3 클록 신호 및 상기 제5 제어 가능 스위치(T5)의 제어단에 연결되며, 상기 제4 제어 가능 스위치(T4)의 입력단은 상기 제5 제어 가

능 스위치(T5)의 출력단에 연결되고, 상기 제5 제어 가능 스위치(T5)의 입력단은 상기 오프 전압 단자(VGL)에 연결된다. 본 실시예에 있어서, 상기 제2 및 제3 제어 가능 스위치 T2 및 T3은 PMOS형 박막 트랜지스터이고, 상기 제4 및 제5 제어 가능 스위치 T4 및 T5는 NMOS형 박막 트랜지스터이다.

[0032] 상기 출력 모듈(300)은 제5 및 제6 인버터(U5, U6) 및 노오 게이트(Y1)를 포함하고, 상기 제5 인버터(U5)의 입력단은 상기 제4 제어 가능 스위치(T4)의 출력단에 연결되며, 상기 제5 인버터(U5)의 출력단은 상기 노오 게이트(Y1)의 제1 입력단에 연결되고, 상기 노오 게이트(Y1)의 제2 입력단은 상기 제2 제어 신호에 연결되며, 상기 노오 게이트(Y1)의 출력단은 상기 제6 인버터(U6)의 입력단에 연결되고, 상기 제6 인버터(U6)의 출력단은 상기 스캐닝 라인에 연결된다.

[0033] 상기 제5 실시예의 상기 스캐닝 구동 회로(1)의 작동 원리는 하기와 같다.

[0034] 상기 래치 모듈(100)이 수신한 제1 클럭 신호, 상기 제2 클럭 신호 및 상기 리셋 신호의 전위가 어떠하든지, 또한 상기 래치 모듈(100)이 출력한 제1 제어 신호의 전위가 어떠하든지, 또한 상기 로직 처리 모듈(200)이 수신한 제3 클럭 신호의 전위가 어떠하든지, 상기 로직 처리 모듈(200)이 하이 레벨 신호를 출력한다면, 상기 하이 레벨 신호는 상기 출력 모듈(300)의 제5 인버터(U5)를 거친 후 로우 레벨 신호를 상기 노오 게이트(Y1)의 제1 입력단에 출력하고, 상기 제2 제어 신호는 하이 레벨 신호를 상기 노오 게이트(Y1)의 제2 입력단에 출력하며, 상기 노오 게이트(Y1)는 NOR 연산을 거친 후 로우 레벨 신호를 상기 제6 인버터(U6)의 입력단에 출력하고, 상기 인버터(U6)는 하이 레벨의 스캐닝 구동 신호를 상기 스캐닝 라인에 출력함으로써, 모든 스캐닝 라인이 오픈 기능을 전부 실현하도록 하며; 상기 로직 처리 모듈(200)이 로우 레벨 신호를 출력한다면, 상기 로우 레벨 신호는 상기 출력 모듈(300)의 제5 인버터(U5)를 거친 후 하이 레벨 신호를 상기 노오 게이트(Y1)의 제1 입력단에 출력하고, 상기 제2 제어 신호(Gas)는 하이 레벨 신호를 상기 노오 게이트(Y1)의 제2 입력단에 출력하며, 상기 노오 게이트(Y1)는 NOR 연산을 거친 후 로우 레벨 신호를 상기 제6 인버터(U6)의 입력단에 출력하고, 상기 인버터(U6)는 하이 레벨의 스캐닝 구동 신호를 상기 스캐닝 라인에 출력함으로써, 모든 스캐닝 라인이 오픈 기능을 전부 실현하도록 한다.

[0035] 도 7을 참조하면, 도 7은 본 발명의 스캐닝 구동 회로(1)의 파형도이다. 도 7의 분석으로부터 알 수 있는 바, 상기 제2 제어 신호의 작동 기간에, 즉 상기 제2 제어 신호는 하이 레벨 상태를 유지하고, 이때 상기 래치 모듈(100)이 출력한 제1 제어 신호 및 상기 제3 클럭 신호에 어떠한 변화가 발생할지라도, 상기 출력 모듈(300)은 하이 레벨의 스캐닝 구동 신호를 모두 출력함으로써, 모든 스캐닝 라인이 전부 오픈 기능을 실현하도록 하며, 상기 제2 제어 신호가 로우 레벨 신호로 변환 후, 상기 스캐닝 구동 회로(1)는 정상적으로 작동한다.

[0036] 상기 제1 내지 제5 실시예는 단지 하나의 스캐닝 구동 회로를 예로 들어 설명하였고, 여기서, 상기 상위 레벨 제어 신호는 상위 레벨 제어 신호(Q(N-1))이고, 상기 제1 제어 신호는 제1 제어 신호(Q(N))이며, 상기 제1 클럭 신호는 제1 클럭 신호(CK1)이고, 상기 제2 클럭 신호는 제2 클럭 신호(XCK1)이며, 상기 리셋 신호는 리셋 신호(Reset)이고, 상기 제3 클럭 신호는 제3 클럭 신호(CK2)이며, 상기 제2 제어 신호는 제2 제어 신호(Gas)이고, 상기 스캐닝 라인은 스캐닝 라인(Gate)이다.

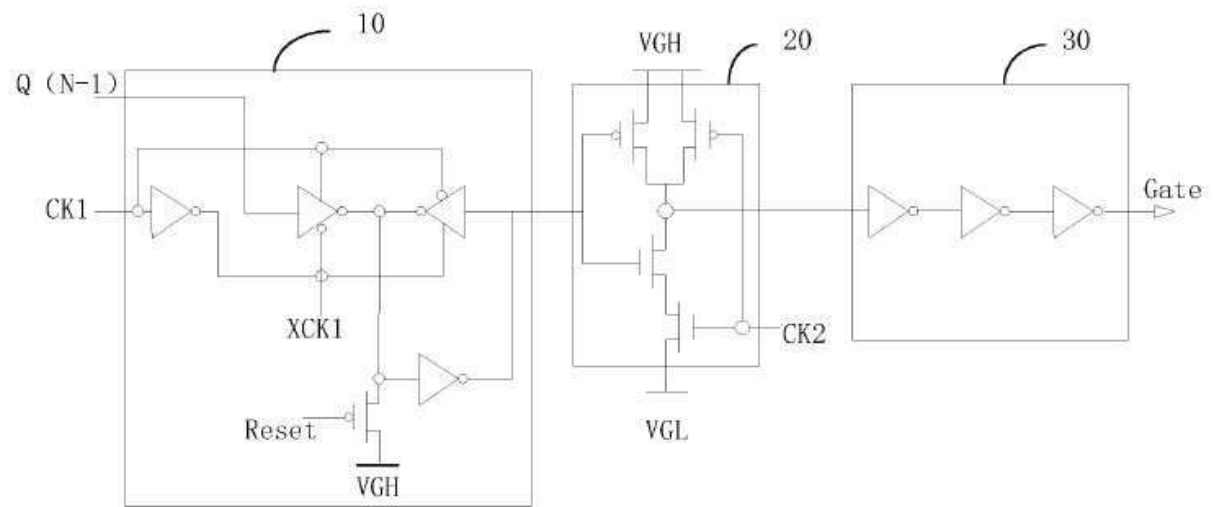
[0037] 도 8을 참조하면, 본 발명의 액정 디스플레이 장치의 모식도이다. 상기 액정 디스플레이 장치는 전술한 스캐닝 구동 회로(1)를 포함하고, 상기 스캐닝 구동 회로(1)는 상기 액정 디스플레이 장치의 양단에 설치된다.

[0038] 본 발명의 스캐닝 구동 회로(1)는 로직 처리 모듈을 통해 래치 모듈이 출력한 제1 제어 신호와 제3 클럭 신호를 로직 연산하고, 상기 제2 제어 신호의 작동 기간에, 상기 제1 제어 신호와 상기 제3 클럭 신호의 전위가 어떻게 변화하든지, 상기 출력 모듈은 하이 레벨의 스캐닝 구동 신호를 모두 상기 스캐닝 라인에 출력함으로써, 모든 스캐닝 라인을 오픈하는 기능을 실현하여, 액정 디스플레이 장치의 특수한 기능의 실현에 유리하다.

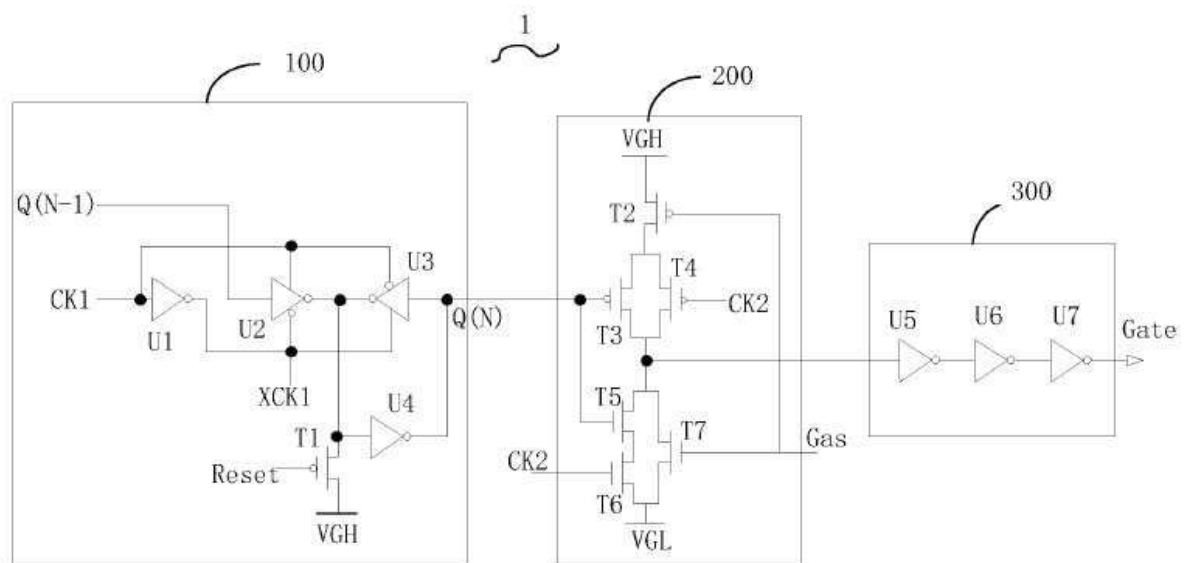
[0039] 상기 내용은 단지 본 발명의 실시방식으로서, 본 발명의 특허범위를 한정하기 위한 것이 아니며, 본 발명의 명세서 및 도면의 내용을 이용한 동등한 구조 또는 동등한 흐름의 변환, 또는 기타 관련 기술분야에서의 직접적이거나 간접적인 응용은 모두 본 발명의 특허보호범위에 속한다.

도면

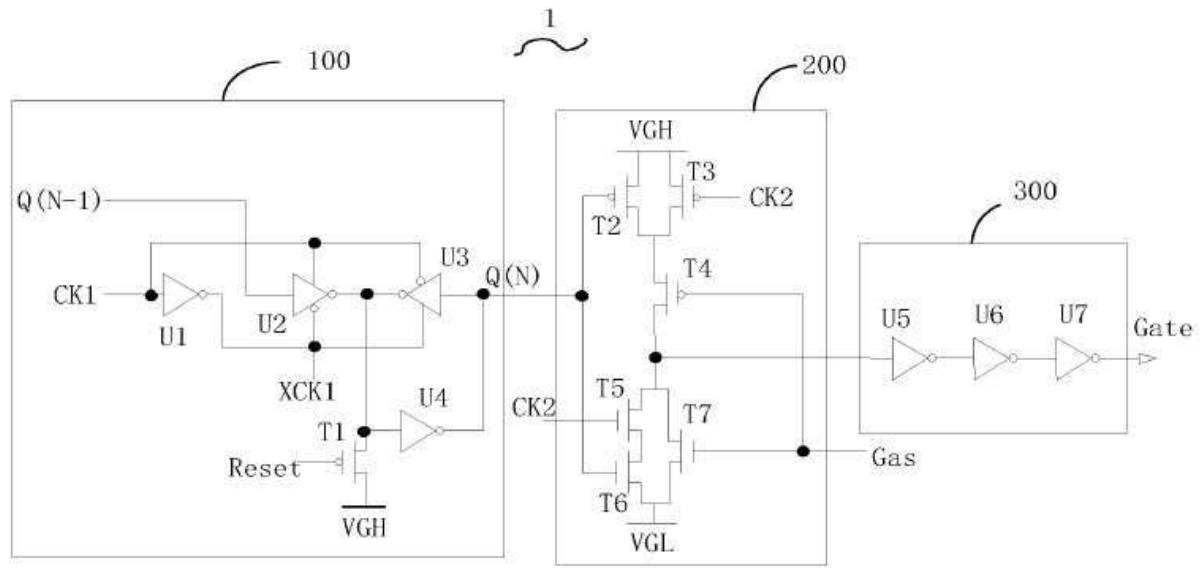
도면1



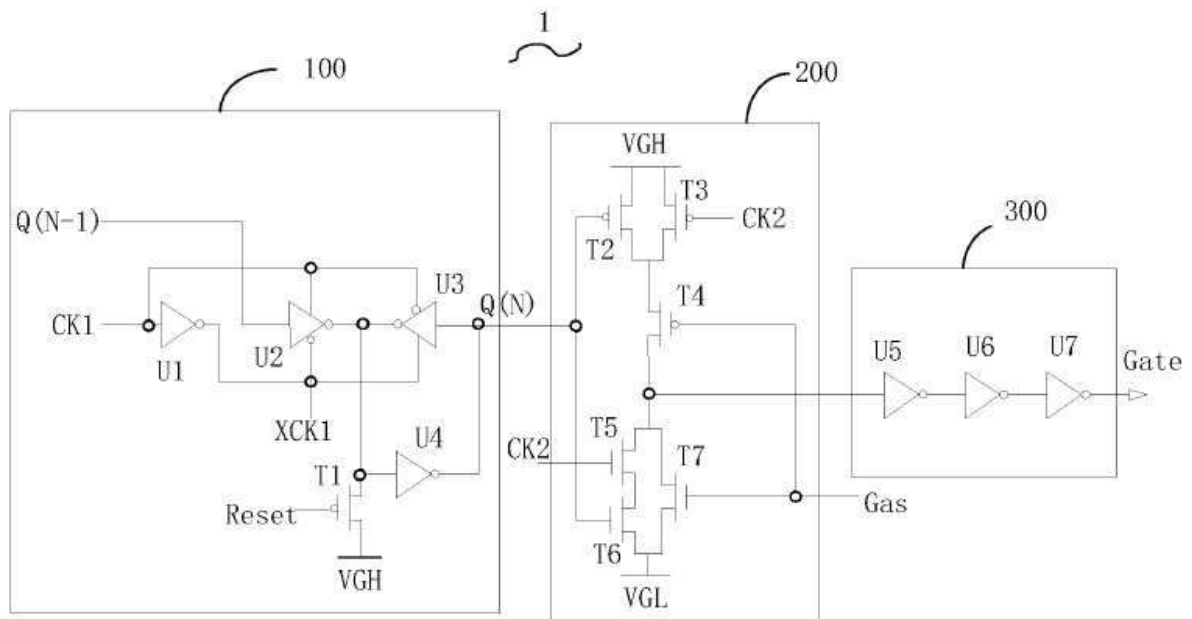
도면2



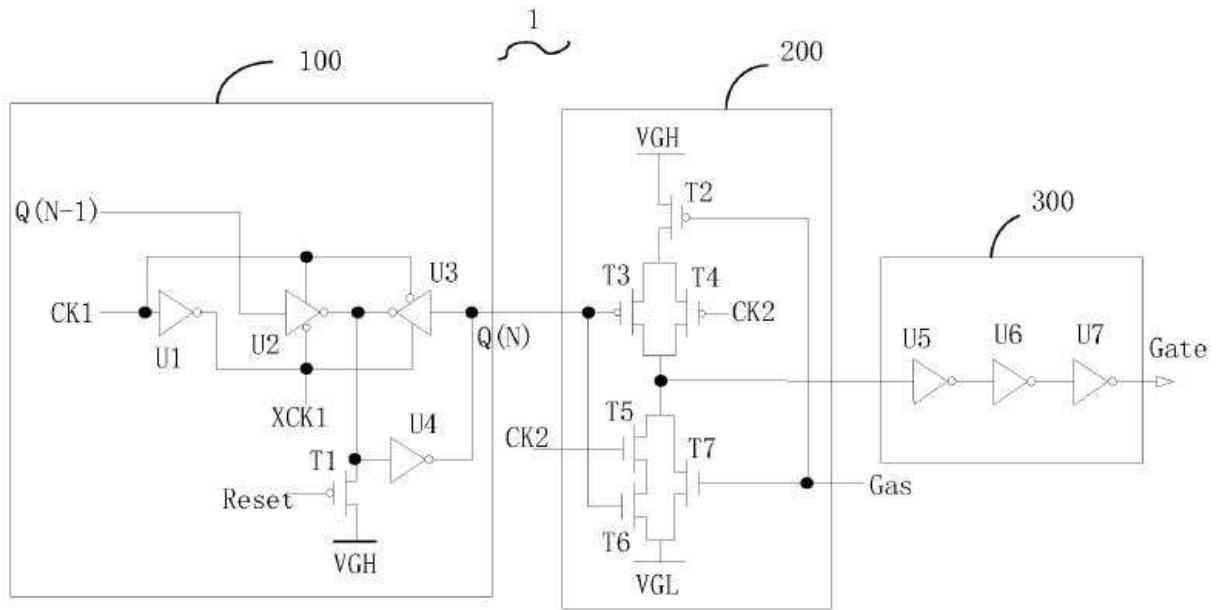
도면3



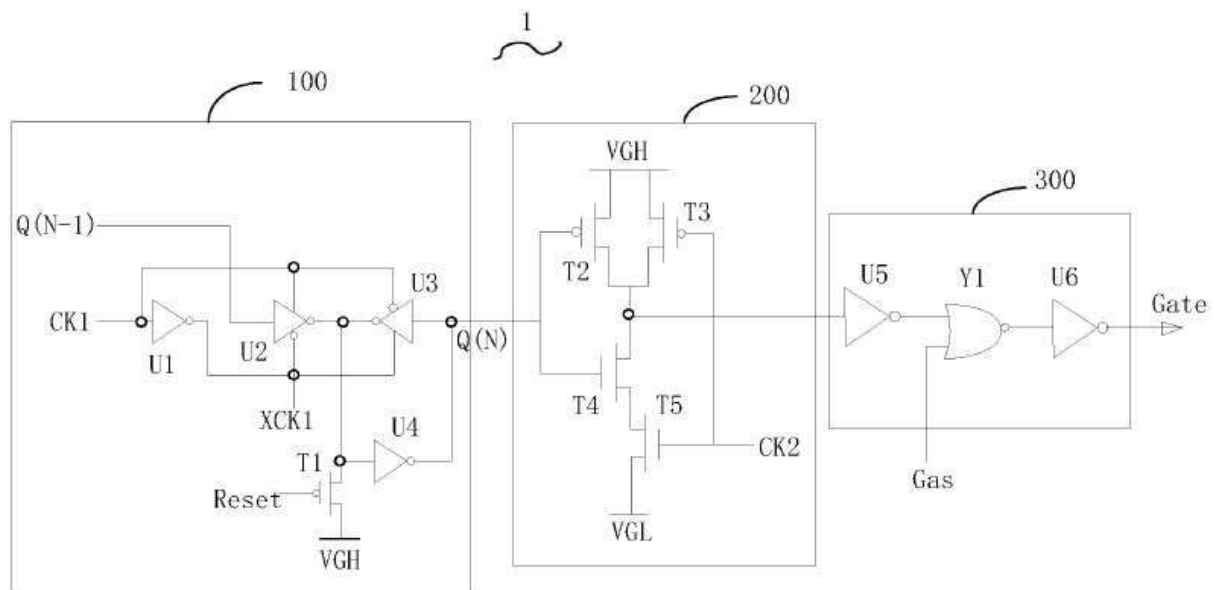
도면4



도면5



도면6



도면7



도면8



专利名称(译)	栅极驱动电路及具有该栅极驱动电路的液晶显示装置		
公开(公告)号	KR102043574B1	公开(公告)日	2019-11-11
申请号	KR1020187011027	申请日	2015-09-29
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司 武汉华星光电技术有限公司		
申请(专利权)人(译)	中国深圳恒星光电科技有限公司		
当前申请(专利权)人(译)	中国深圳恒星光电科技有限公司		
[标]发明人	CHEN CAIQIN 천차이친 ZHAO MANG 조우망		
发明人	천차이친 조우망		
IPC分类号	G09G3/36		
CPC分类号	G09G2310/0286 G09G2310/08 G09G2310/0243 G09G2300/0809 G09G3/3677 G09G2310/0281 G09G2310/0291		
代理人(译)	朴素贤		
优先权	201510613607.1 2015-09-23 CN		
其他公开文献	KR1020180085383A		
外部链接	Espacenet		

摘要(译)

在扫描驱动电路1和液晶显示装置中，扫描驱动电路1包括高电平控制信号 $Q(N-1)$ ，第一时钟信号CK1和第二时钟信号XCK1。锁存模块100接收复位信号Reset以获取，锁存并输出第一控制信号 $Q(N)$ 。逻辑处理模块200，用于对第一控制信号 $Q(N)$ ，第二控制信号Gas和第三时钟信号CK2进行逻辑运算，以输出逻辑控制信号；输出模块300，用于获取并输出扫描驱动信号；可选地，逻辑处理模块200用于通过对第一控制信号 $Q(N)$ 和第三时钟信号CK2以及逻辑控制信号和第二控制信号Gas执行逻辑运算来输出逻辑控制信号。输出模块300，计算并输出扫描驱动信号；它连接到输出模块300，并且包括用于将扫描驱动信号传输到像素单元的扫描线（Gate），从而实现所有扫描线（Gate）的断开功能。

