



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년11월04일
(11) 등록번호 10-2023939
(24) 등록일자 2019년09월17일

(51) 국제특허분류(Int. Cl.)

G09G 3/20 (2006.01)

(21) 출원번호 10-2012-0153837

(22) 출원일자 2012년12월26일

심사청구일자 2017년12월14일

(65) 공개번호 10-2014-0083754

(43) 공개일자 2014년07월04일

(56) 선행기술조사문헌

KR1020090103190 A*

KR1020090120256 A*

KR100653159 B1

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

오승철

경기 고양시 덕양구 화신로 298, 803동 1305호 (화정동, 별빛마을8단지아파트)

(74) 대리인

박영복

전체 청구항 수 : 총 8 항

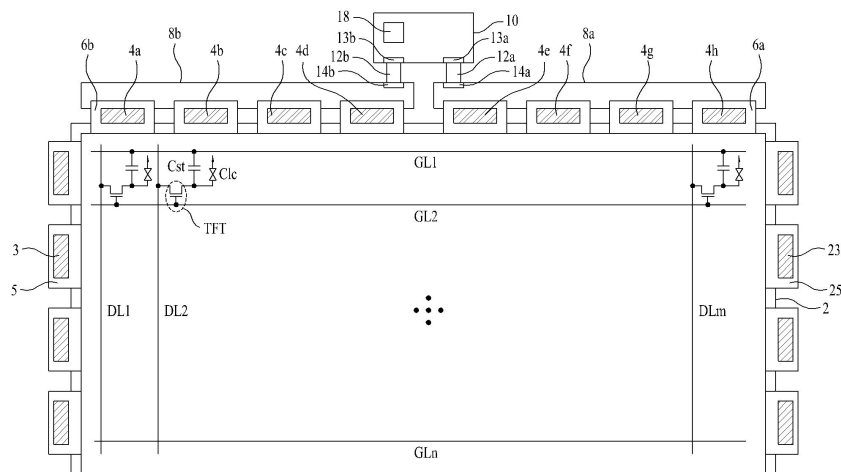
심사관 : 신영교

(54) 발명의 명칭 영상 표시장치 및 그 구동방법

(57) 요약

본 발명은 멀티 드롭(multi-drop) 방식의 인트라 패널 인터페이스(intra-panel interface)를 적용하여 영상 데이터 송/수신 라인 수를 줄이면서도 대역폭(bandwidth) 이용 효율을 향상시킬 수 있도록 한 영상 표시장치 및 그 구동방법에 관한 것으로, 복수의 화소 영역을 구비하여 영상을 표시하는 영상 표시패널; 상기 영상 표시패널의 제 1측에 구비되어 상기 영상 표시패널의 게이트 라인들을 구동하는 복수의 게이트 집적회로; 상기 영상 표시패널의 데이터 라인들을 구동하는 복수의 데이터 집적회로; 및 외부로부터의 영상 데이터를 기수번째 데이터 집적회로 및 우수번째 데이터 집적회로별로 정렬한 후, 기수 및 우수번째로 정렬된 영상 데이터들을 멀티 드롭(multi-drop) 방식으로 상기 기수 및 우수번째의 데이터 집적회로들에 순차 공급하는 타이밍 컨트롤러를 구비한 것을 특징으로 한다.

대표도



명세서

청구범위

청구항 1

삭제

청구항 2

복수의 화소 영역을 구비하여 영상을 표시하는 영상 표시패널;

상기 영상 표시패널의 제 1측에 구비되어 상기 영상 표시패널의 게이트 라인들을 구동하는 복수의 게이트 집적회로;

상기 영상 표시패널의 데이터 라인들을 구동하는 복수의 데이터 집적회로; 및

외부로부터의 영상 데이터를 기수번째 데이터 집적회로 및 우수번째 데이터 집적회로별로 정렬한 후, 기수 및 우수번째로 정렬된 영상 데이터들을 멀티 드롭(multi-drop) 방식으로 상기 기수 및 우수번째의 데이터 집적회로들에 순차 공급하는 타이밍 컨트롤러를 구비하고,

상기 타이밍 컨트롤러와 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 간에는 상기의 멀티 드롭 방식으로 상기의 정렬된 영상 데이터들이 전송되는 분기된 신호 전송라인들이 구비되고,

상기 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 간에는 캐리 전송 라인이 구비되며,

상기 타이밍 컨트롤러는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 상기 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들에 대응되는 순서로 순차 출력하고,

상기 기수번째 데이터 집적회로들 각각은 상기 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장하며,

상기 우수번째 데이터 집적회로들 각각은 상기 인접하게 위치한 기수번째 데이터 집적회로로부터의 캐리 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 것을 특징으로 하는 영상 표시장치.

청구항 3

복수의 화소 영역을 구비하여 영상을 표시하는 영상 표시패널;

상기 영상 표시패널의 제 1측에 구비되어 상기 영상 표시패널의 게이트 라인들을 구동하는 복수의 게이트 집적회로;

상기 영상 표시패널의 데이터 라인들을 구동하는 복수의 데이터 집적회로; 및

외부로부터의 영상 데이터를 기수번째 데이터 집적회로 및 우수번째 데이터 집적회로별로 정렬한 후, 기수 및 우수번째로 정렬된 영상 데이터들을 멀티 드롭(multi-drop) 방식으로 상기 기수 및 우수번째의 데이터 집적회로들에 순차 공급하는 타이밍 컨트롤러를 구비하고,

상기 타이밍 컨트롤러와 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 간에는 상기 멀티 드롭 방식으로 상기의 정렬된 영상 데이터들이 전송되는 분기된 신호 전송라인들이 구비되고,

서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 각각에는 기수번째 또는 우수번째로 배치된 자신의 위치를 설정하는 위치 설정 신호가 적어도 한 비트의 논리 신호로 입력되며,

상기 타이밍 컨트롤러는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들에 대응되는 순서로 순차 출력하고,

상기 기수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 기수번째의

영상 데이터를 수평 라인 단위로 순차 저장하며,

상기 우수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 것을 특징으로 하는 영상 표시장치.

청구항 4

복수의 화소 영역을 구비하여 영상을 표시하는 영상 표시패널;

상기 영상 표시패널의 제 1측에 구비되어 상기 영상 표시패널의 게이트 라인들을 구동하는 복수의 게이트 집적 회로;

상기 영상 표시패널의 데이터 라인들을 구동하는 복수의 데이터 집적회로; 및

외부로부터의 영상 데이터를 기수번째 데이터 집적회로 및 우수번째 데이터 집적회로별로 정렬한 후, 기수 및 우수번째로 정렬된 영상 데이터들을 멀티 드롭(multi-drop) 방식으로 상기 기수 및 우수번째의 데이터 집적회로 들에 순차 공급하는 타이밍 컨트롤러를 구비하고,

서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 중, 상기 타이밍 컨트롤러와 더 근 접한 위치 구비된 각 쌍의 데이터 집적회로 중 하나와 상기 타이밍 컨트롤러 간에는 상기 정렬된 영상 데이터들 이 전송되는 신호 전송라인들이 구비되고,

상기 신호 전송라인들이 연결되지 않은 나머지 데이터 집적회로들 각각은 상기 신호 전송라인들이 연결된 인접 한 데이터 집적회로들과 캐스케이드 구조(Cascade Structure)로 별도의 신호 전송라인들이 각각 연결되며,

상기 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 각각에는 기수번째 또는 우수 번째로 배치된 자신의 위치를 설정하는 위치 설정 신호가 적어도 한 비트의 논리 신호로 입력되며,

상기 타이밍 컨트롤러는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 서로 인접하게 배치 되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들에 대응되는 순서로 순차 출력하고,

상기 기수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장하며,

상기 우수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 것을 특징으로 하는 영상 표시장치.

청구항 5

복수의 화소 영역을 구비하여 영상을 표시하는 영상 표시패널;

상기 영상 표시패널의 제 1측에 구비되어 상기 영상 표시패널의 게이트 라인들을 구동하는 복수의 게이트 집적 회로;

상기 영상 표시패널의 데이터 라인들을 구동하는 복수의 데이터 집적회로; 및

외부로부터의 영상 데이터를 기수번째 데이터 집적회로 및 우수번째 데이터 집적회로별로 정렬한 후, 기수 및 우수번째로 정렬된 영상 데이터들을 멀티 드롭(multi-drop) 방식으로 상기 기수 및 우수번째의 데이터 집적회로 들에 순차 공급하는 타이밍 컨트롤러를 구비하고,

상기 타이밍 컨트롤러와 기수번째의 데이터 집적회로들 간에는 상기 정렬된 영상 데이터들이 전송되는 신호 전 송라인들이 구비되고,

상기 우수번째의 데이터 집적회로들은 서로 쌍을 이루는 인접한 각각의 기수번째의 데이터 집적회로와 캐스케이 드 구조(Cascade Structure)로 별도의 신호 전송라인들이 각각 연결되며,

상기 서로 인접한 한 쌍의 기수번째 및 우수번째의 데이터 집적회로들 각각에는 기수번째 또는 우수번째의 위치 를 설정하는 위치 설정 신호가 미리 저장되거나, 적어도 한 비트의 논리 신호로 입력되고,

상기 타이밍 컨트롤러는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 상기 서로 인접한 한 쌍의 기수번째 및 우수번째의 데이터 집적회로에 대응되는 순서로 순차 출력하고,

상기 기수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 기수번째의

영상 데이터를 수평 라인 단위로 순차 저장하며,

상기 우수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 것을 특징으로 하는 영상 표시장치.

청구항 6

삭제

청구항 7

복수의 화소 영역을 구비하여 영상을 표시하는 영상 표시패널의 게이트 라인들을 구동하는 단계;

기수번째 및 우수번째의 데이터 집적회로들을 이용하여 상기 게이트 라인들의 구동 타이밍에 따라 상기 영상 표시패널의 데이터 라인들을 구동하는 단계; 및

외부로부터의 영상 데이터를 상기 기수번째 및 우수번째 데이터 집적회로별로 정렬한 후, 기수번째 및 우수번째로 정렬된 영상 데이터들을 멀티 드롭(multi-drop) 방식으로 상기 기수번째 및 우수번째의 데이터 집적회로들에 순차 공급하는 단계를 포함하고,

타이밍 컨트롤러와 서로 인접하게 배치되어 쌍을 이루는 상기 기수 및 우수번째의 데이터 집적회로들 간에는 상기의 멀티 드롭 방식으로 상기의 정렬된 영상 데이터들이 전송되는 분기된 신호 전송라인들이 구비되고,

상기 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 간에는 캐리 전송 라인이 구비되며,

상기 정렬된 영상 데이터들의 순차 공급 단계는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 상기 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들에 대응되는 순서로 순차 출력하는 단계,

상기 기수번째 데이터 집적회로들 각각이 상기 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장함과 아울러, 자체 생성된 캐리 신호를 서로 인접한 우수번째 집적회로에 공급하는 단계,

상기 우수번째 데이터 집적회로들 각각이 상기 인접하게 위치한 기수번째 데이터 집적회로로부터의 캐리 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 단계를 포함한 것을 특징으로 하는 영상 표시장치의 구동방법.

청구항 8

복수의 화소 영역을 구비하여 영상을 표시하는 영상 표시패널의 게이트 라인들을 구동하는 단계;

기수번째 및 우수번째의 데이터 집적회로들을 이용하여 상기 게이트 라인들의 구동 타이밍에 따라 상기 영상 표시패널의 데이터 라인들을 구동하는 단계; 및

외부로부터의 영상 데이터를 상기 기수번째 및 우수번째 데이터 집적회로별로 정렬한 후, 기수번째 및 우수번째로 정렬된 영상 데이터들을 멀티 드롭(multi-drop) 방식으로 상기 기수번째 및 우수번째의 데이터 집적회로들에 순차 공급하는 단계를 포함하고,

타이밍 컨트롤러와 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 간에는 상기 멀티 드롭 방식으로 상기의 정렬된 영상 데이터들이 전송되는 분기된 신호 전송라인들이 구비되고,

서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 각각에는 기수번째 또는 우수번째로 배치된 자신의 위치를 설정하는 위치 설정 신호가 적어도 한 비트의 논리 신호로 입력되며,

상기 정렬된 영상 데이터들의 순차 공급 단계는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들에 대응되는 순서로 순차 출력하는 단계,

상기 기수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 단계, 및

상기 우수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의

영상 데이터를 수평 라인 단위로 순차 저장하는 단계를 포함한 것을 특징으로 하는 영상 표시장치의 구동방법.

청구항 9

복수의 화소 영역을 구비하여 영상을 표시하는 영상 표시패널의 게이트 라인들을 구동하는 단계;

기수번째 및 우수번째의 데이터 집적회로들을 이용하여 상기 게이트 라인들의 구동 타이밍에 따라 상기 영상 표시패널의 데이터 라인들을 구동하는 단계; 및

외부로부터의 영상 데이터를 상기 기수번째 및 우수번째 데이터 집적회로별로 정렬한 후, 기수번째 및 우수번째로 정렬된 영상 데이터들을 멀티 드롭(multi-drop) 방식으로 상기 기수번째 및 우수번째의 데이터 집적회로들에 순차 공급하는 단계를 포함하고,

서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 중, 타이밍 컨트롤러와 더 근접한 위치 구비된 각 쌍의 데이터 집적회로 중 하나와 상기 타이밍 컨트롤러 간에는 상기 정렬된 영상 데이터들이 전송되는 신호 전송라인들이 구비되고,

상기 신호 전송라인들이 연결되지 않은 나머지 데이터 집적회로들 각각은 상기 신호 전송라인들이 연결된 인접한 데이터 집적회로들과 캐스케이드 구조(Cascade Structure)로 별도의 신호 전송라인들이 각각 연결되며,

타이밍 컨트롤러와 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 간에는 상기 멀티 드롭 방식으로 상기의 정렬된 영상 데이터들이 전송되는 분기된 신호 전송라인들이 구비되고,

서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 각각에는 기수번째 또는 우수번째로 배치된 자신의 위치를 설정하는 위치 설정 신호가 적어도 한 비트의 논리 신호로 입력되며,

상기 정렬된 영상 데이터들의 순차 공급 단계는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들에 대응되는 순서로 순차 출력하는 단계,

상기 기수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 단계, 및

상기 우수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 단계를 포함한 것을 특징으로 하는 영상 표시장치의 구동방법.

청구항 10

복수의 화소 영역을 구비하여 영상을 표시하는 영상 표시패널의 게이트 라인들을 구동하는 단계;

기수번째 및 우수번째의 데이터 집적회로들을 이용하여 상기 게이트 라인들의 구동 타이밍에 따라 상기 영상 표시패널의 데이터 라인들을 구동하는 단계; 및

외부로부터의 영상 데이터를 상기 기수번째 및 우수번째 데이터 집적회로별로 정렬한 후, 기수번째 및 우수번째로 정렬된 영상 데이터들을 멀티 드롭(multi-drop) 방식으로 상기 기수번째 및 우수번째의 데이터 집적회로들에 순차 공급하는 단계를 포함하고,

타이밍 컨트롤러와 기수번째의 데이터 집적회로들 간에는 상기 정렬된 영상 데이터들이 전송되는 신호 전송라인들이 구비되고, 상기 우수번째의 데이터 집적회로들은 서로 쌍을 이루는 인접한 각각의 기수번째의 데이터 집적회로와 캐스케이드 구조(Cascade Structure)로 별도의 신호 전송라인들이 각각 연결되며,

상기 서로 인접한 한 쌍의 기수번째 및 우수번째의 데이터 집적회로들 각각에는 기수번째 또는 우수번째의 위치를 설정하는 위치 설정 신호가 미리 저장되거나, 적어도 한 비트의 논리 신호로 입력되고,

상기 정렬된 영상 데이터들의 순차 공급 단계는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 상기 서로 인접한 한 쌍의 기수번째 및 우수번째의 데이터 집적회로에 대응되는 순서로 순차 출력하는 단계,

상기 기수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 단계, 및

상기 우수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의

영상 데이터를 수평 라인 단위로 순차 저장하는 단계를 포함한 것을 특징으로 하는 영상 표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 발명은 멀티 드롭(multi-drop) 방식의 인트라 패널 인터페이스(intra-panel interface)를 적용하여 영상 데이터 송/수신 라인 수를 줄이면서도 대역폭(bandwidth) 이용 효율을 향상시킬 수 있도록 한 영상 표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0002] 최근 디지털 콘텐츠들을 다양하게 접하기 위한 수단으로 다양한 형태의 영상 표시장치들이 대두되고 있다. 가장 일반적으로 사용되는 평판형의 영상 표시장치들로는 액정 표시장치(Liquid Crystal Display Device), 유기 발광 표시장치(Organic Light Emitting Display Device), 전계방출 표시장치(Field Emission Display Device) 및 플라즈마 디스플레이 패널(Plasma Display Panel) 등이 주로 이용되고 있다.

[0003] 이러한 영상 표시장치들은 영상 표시패널을 구동하기 위한 드라이버와 드라이버를 제어하기 위한 컨트롤러 간에 데이터 송수신이 가능하도록 인트라 패널 인터페이스(intra-panel interface) 방식을 적용하고 있다.

[0004] 종래에는 인트라 패널 인터페이스 방식으로는 멀티 드롭(multi-drop) 방식을 채용한 RSDS(Reduced Swing Differential Signaling) 인터페이스, mini-LVDS(Low Voltage Differential Signaling), 및 포인트-투-포인트(point-to-point) 방식을 채용한 PPDS(Point-to-Point Differential Signaling) 인터페이스 등이 사용되었다.

[0005] 하지만, 상술한 인트라 패널 인터페이스 방식들의 경우 제어 신호들이나 데이터들을 전송하기 위한 전송 라인들이 많이 필요하고, 대역폭(bandwidth) 이용 효율 감소 및 전자기적 간섭(Electromagnetic Interference) 등에 따른 문제가 많았다.

[0006] 특히, 최근에는 디자인적인 측면과 경량 박형을 추구하는 소비자들의 요구에 의해 대화면 영상 표시장치 또한 네로 베젤 디자인(Narrow-bazel Design)이나 클리어 보더레스 디자인(Clear Borderless Design) 등으로 형성됨에 따라, 제어 신호 및 데이터 전송 라인들의 수가 더욱 증가하는 등 대역폭 이용 효율 감소 및 EMI에 따른 문제들이 더욱더 심각되고 있다. 이에, 제어신호나 데이터 전송 라인들의 수를 더욱 줄일 수 있도록 개선이 필요한 상황이다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 멀티 드롭(multi-drop) 방식의 인트라 패널 인터페이스(intra-panel interface)를 적용하여 영상 데이터 전송 라인들의 수를 줄이면서도 대역폭(bandwidth) 이용 효율을 향상시킬 수 있도록 한 영상 표시장치 및 그 구동방법을 제공하는데 그 목적이 있다.

과제의 해결 수단

[0008] 상기와 같은 목적을 달성하기 위한 본 발명의 실시 예에 따른 영상 표시장치는 복수의 화소 영역을 구비하여 영상을 표시하는 영상 표시패널; 상기 영상 표시패널의 제 1측에 구비되어 상기 영상 표시패널의 게이트 라인들을 구동하는 복수의 게이트 집적회로; 상기 영상 표시패널의 데이터 라인들을 구동하는 복수의 데이터 집적회로; 및 외부로부터의 영상 데이터를 기수번째 데이터 집적회로 및 우수번째 데이터 집적회로별로 정렬한 후, 기수 및 우수번째로 정렬된 영상 데이터들을 멀티 드롭(multi-drop) 방식으로 상기 기수 및 우수번째의 데이터 집적회로들에 순차 공급하는 타이밍 컨트롤러를 구비한 것을 특징으로 한다.

[0009] 상기 타이밍 컨트롤러와 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 간에는 상기의 멀티 드롭 방식으로 상기의 정렬된 영상 데이터들이 전송되는 분기된 신호 전송라인들이 구비되고, 상기 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 간에는 캐리 전송 라인이 구비되며, 상기 타이밍 컨트롤러는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 상기 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들에 대응되는 순서로 순차 출력하고, 상기 기수번째 데이터 집적회로들 각각은 상기 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단

위로 순차 저장하며, 상기 우수번째 데이터 집적회로들 각각은 상기 인접하게 위치한 기수번째 데이터 집적회로로부터의 캐리 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 것을 특징으로 한다.

[0010] 상기 타이밍 컨트롤러와 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 간에는 멀티 상기 드롭 방식으로 상기의 정렬된 영상 데이터들이 전송되는 분기된 신호 전송라인들이 구비되고, 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 각각에는 기수번째 또는 우수번째로 배치된 자신의 위치를 설정하는 위치 설정 신호가 적어도 한 비트의 논리 신호로 입력되며, 상기 타이밍 컨트롤러는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들에 대응되는 순서로 순차 출력하고, 상기 기수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장하며, 상기 우수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 것을 특징으로 한다.

[0011] 상기 타이밍 컨트롤러와 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 간에는 멀티 상기 드롭 방식으로 상기의 정렬된 영상 데이터들이 전송되는 분기된 신호 전송라인들이 구비되고, 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 각각에는 기수번째 또는 우수번째로 배치된 자신의 위치를 설정하는 위치 설정 신호가 적어도 한 비트의 논리 신호로 입력되며, 상기 타이밍 컨트롤러는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들에 대응되는 순서로 순차 출력하고, 상기 기수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장하며, 상기 우수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 것을 특징으로 한다.

[0012] 상기 타이밍 컨트롤러와 기수번째의 데이터 집적회로들 간에는 상기 정렬된 영상 데이터들이 전송되는 신호 전송라인들이 구비되고, 상기 우수번째의 데이터 집적회로들은 서로 쌍을 이루는 인접한 각각의 기수번째의 데이터 집적회로와 캐스케이드 구조(Cascade Structure)로 별도의 신호 전송라인들이 각각 연결되며, 상기 서로 인접한 한 쌍의 기수번째 및 우수번째의 데이터 집적회로들 각각에는 기수번째 또는 우수번째의 위치를 설정하는 위치 설정 신호가 미리 저장되거나, 적어도 한 비트의 논리 신호로 입력되고, 상기 타이밍 컨트롤러는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 상기 서로 인접한 한 쌍의 기수번째 및 우수번째의 데이터 집적회로에 대응되는 순서로 순차 출력하고, 상기 기수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장하며, 상기 우수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 것을 특징으로 한다.

[0013] 또한, 상기와 같은 목적을 달성하기 위한 본 발명의 실시 예에 따른 영상 표시장치의 구동방법은 복수의 화소 영역을 구비하여 영상을 표시하는 영상 표시패널의 게이트 라인들을 구동하는 단계; 기수번째 및 우수번째의 데이터 집적회로들을 이용하여 상기 게이트 라인들의 구동 타이밍에 따라 상기 영상 표시패널의 데이터 라인들을 구동하는 단계; 및 외부로부터의 영상 데이터를 상기 기수번째 및 우수번째 데이터 집적회로별로 정렬한 후, 기수번째 및 우수번째로 정렬된 영상 데이터들을 멀티 드롭(multi-drop) 방식으로 상기 기수번째 및 우수번째의 데이터 집적회로들에 순차 공급하는 단계를 포함한 것을 특징으로 한다.

[0014] 타이밍 컨트롤러와 서로 인접하게 배치되어 쌍을 이루는 상기 기수 및 우수번째의 데이터 집적회로들 간에는 상기의 멀티 드롭 방식으로 상기의 정렬된 영상 데이터들이 전송되는 분기된 신호 전송라인들이 구비되고, 상기 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 간에는 캐리 전송 라인이 구비되며, 상기 정렬된 영상 데이터들의 순차 공급 단계는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 상기 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들에 대응되는 순서로 순차 출력하는 단계, 상기 기수번째 데이터 집적회로들 각각이 상기 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장함과 아울러, 자체 생성된 캐리 신호를 서로 인접한 우수번째 집적회로에 공급하는 단계, 상기 우수번째 데이터 집적회로들 각각이 상기 인접하게 위치한 기수번째 데이터 집적회로로부터의 캐리 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 단계를 포함한 것을 특징으로 한다.

[0015] 타이밍 컨트롤러와 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 간에는 멀티 상

기 드롭 방식으로 상기의 정렬된 영상 데이터들이 전송되는 분기된 신호 전송라인들이 구비되고, 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 각각에는 기수번째 또는 우수번째로 배치된 자신의 위치를 설정하는 위치 설정 신호가 적어도 한 비트의 논리 신호로 입력되며, 상기 정렬된 영상 데이터들의 순차 공급 단계는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들에 대응되는 순서로 순차 출력하는 단계, 상기 기수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 단계, 및 상기 우수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 단계를 포함한 것을 특징으로 한다.

[0016] 타이밍 컨트롤러와 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 간에는 멀티 상기 드롭 방식으로 상기의 정렬된 영상 데이터들이 전송되는 분기된 신호 전송라인들이 구비되고, 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들 각각에는 기수번째 또는 우수번째로 배치된 자신의 위치를 설정하는 위치 설정 신호가 적어도 한 비트의 논리 신호로 입력되며, 상기 정렬된 영상 데이터들의 순차 공급 단계는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로들에 대응되는 순서로 순차 출력하는 단계, 상기 기수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 단계, 및 상기 우수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 단계를 포함한 것을 특징으로 한다.

[0017] 타이밍 컨트롤러와 기수번째의 데이터 집적회로들 간에는 상기 정렬된 영상 데이터들이 전송되는 신호 전송라인들이 구비되고, 상기 우수번째의 데이터 집적회로들은 서로 쌍을 이루는 인접한 각각의 기수번째의 데이터 집적회로와 캐스케이드 구조(Cascade Structure)로 별도의 신호 전송라인들이 각각 연결되며, 상기 서로 인접한 한 쌍의 기수번째 및 우수번째의 데이터 집적회로들 각각에는 기수번째 또는 우수번째의 위치를 설정하는 위치 설정 신호가 미리 저장되거나, 적어도 한 비트의 논리 신호로 입력되고, 상기 정렬된 영상 데이터들의 순차 공급 단계는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 상기 서로 인접한 한 쌍의 기수번째 및 우수번째의 데이터 집적회로에 대응되는 순서로 순차 출력하는 단계, 상기 기수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 단계, 및 상기 우수번째 데이터 집적회로들 각각은 상기 위치 설정 신호에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장하는 단계를 포함한 것을 특징으로 한다.

발명의 효과

[0018] 상술한 바와 같은 기술적 특징들을 갖는 본 발명에 따른 영상 표시장치 및 그 구동방법은 멀티 드롭(multi-drop) 방식의 인트라 패널 인터페이스(intra-panel interface)를 적용하여 영상 데이터 송/수신 라인의 수를 줄이고, 클럭 신호 출력 구성을 간소화시킬 수 있다. 또한, 대역폭(bandwidth) 이용 효율을 향상시키고 전자기적 간섭을 감소시킬 수 있다.

도면의 간단한 설명

[0019] 도 1은 본 발명의 실시 예에 따른 액정 표시장치를 나타낸 구성도.
 도 2는 도 1에 도시된 타이밍 컨트롤러와 데이터 집적회로들 간의 신호 전송 라인들을 제 1 실시 예에 따라 나타낸 도면.
 도 3은 도 2에 도시된 타이밍 컨트롤러와 데이터 집적회로들의 입출력 신호 및 송수신 데이터를 나타낸 파형도.
 도 4는 도 1에 도시된 타이밍 컨트롤러와 데이터 집적회로들 간의 신호 전송 라인들을 제 2 실시 예에 따라 나타낸 도면.
 도 5는 도 4에 도시된 타이밍 컨트롤러와 데이터 집적회로들의 입출력 신호 및 송수신 데이터를 나타낸 파형도.
 도 6은 도 1에 도시된 타이밍 컨트롤러와 데이터 집적회로들 간의 신호 전송 라인들을 제 3 실시 예에 따라 나타낸 도면.
 도 7은 도 6에 도시된 타이밍 컨트롤러와 데이터 집적회로들의 입출력 신호 및 송수신 데이터를 나타낸 파형도.

도 8은 도 1에 도시된 타이밍 컨트롤러와 데이터 집적회로들 간의 신호 전송 라인들을 제 4 실시 예에 따라 나타낸 도면.

도 9는 도 8에 도시된 타이밍 컨트롤러와 데이터 집적회로들의 입출력 신호 및 송수신 데이터를 나타낸 파형도.

발명을 실시하기 위한 구체적인 내용

- [0020] 이하, 상기와 같은 특징을 갖는 본 발명의 실시 예에 따른 영상 표시장치 및 그 구동방법을 첨부된 도면을 참조하여 보다 상세히 설명하면 다음과 같다.
- [0021] 영상 표시장치는 일반적으로 사용되는 평판형의 표시장치 예를 들면, 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라스마 디스플레이 패널(Plasma Display Panel) 및 유기 발광 다이오드 표시장치(Organic Light Emitting Diode Display) 등이 될 수 있다. 하지만, 이하에서는 설명의 편의상 액정 표시장치를 예로 설명하기로 한다.
- [0022] 도 1은 본 발명의 실시 예에 따른 액정 표시장치를 나타낸 구성도이다.
- [0023] 도 1에 도시된 액정 표시장치는 복수의 화소 영역을 구비하여 영상을 표시하는 액정패널(2); 액정패널(2)의 제 1측에서 액정패널(2)의 게이트 라인들(GL1 내지 GLn)을 구동하는 복수의 제 1 게이트 집적회로(3); 액정패널(2)의 제 1측에 대응되는 제 2측에 구비되어 게이트 라인들(GL1 내지 GLn)을 구동하는 제 2 게이트 집적회로(23); 액정패널(2)의 데이터 라인들(DL1 내지 DLm)을 구동하는 복수의 데이터 집적회로(4a 내지 4h); 및 외부로부터의 영상 데이터를 기수번째 데이터 집적회로(4a, 4c, 4e, 4g) 및 우수번째 데이터 집적회로(4b, 4d, 4f, 4h) 별로 정렬한 후, 기수 및 우수번째로 정렬된 영상 데이터들을 멀티 드롭(multi-drop) 방식으로 상기 기수 및 우수번째 데이터 집적회로(4a 내지 4h)들에 순차 공급하는 타이밍 컨트롤러(18)를 구비한다.
- [0024] 액정패널(2)은 복수의 게이트 라인(GL1 내지 GLn)과 복수의 데이터 라인(DL1 내지 DLm)에 의해 정의되는 각 화소영역에 형성된 박막 트랜지스터(TFT; Thin Film Transistor), TFT와 접속된 액정 커패시터(C1c)를 구비한다. 액정 커패시터(C1c)는 TFT와 접속된 화소전극, 화소전극과 액정을 사이에 두고 구성된 공통전극으로 구성된다. TFT는 각각의 게이트 라인(GL1 내지 GLn)으로부터의 스캔펄스에 응답하여 각각의 데이터 라인(DL1 내지 DLm)으로부터의 영상 신호를 화소전극에 공급한다. 액정 커패시터(C1c)는 화소전극에 공급된 영상 신호와 공통전극에 공급된 기준 공통전압의 차전압을 충전하고, 그 차 전압에 따라 액정 분자들의 배열을 가변시켜 광 투과율을 조절함으로써 계조를 구현한다. 그리고 액정 커패시터(C1c)에는 스토리지 커패시터(Cst)가 병렬로 접속되어 액정 커패시터(C1c)에 충전된 전압이 다음 데이터 신호가 공급될 때까지 유지되게 한다. 이러한, 스토리지 커패시터(Cst)는 화소전극이 이전 게이트 라인과 절연막을 사이에 두고 중첩되어 형성되거나, 화소전극이 스토리지 라인과 절연막을 사이에 두고 중첩되어 형성되기도 한다.
- [0025] 복수의 데이터 집적회로(4a 내지 4h)는 액정패널(2)의 제 3측과 적어도 하나의 소스 인쇄회로기판(8a, 8b) 사이에 각각 구비된 데이터 회로필름(6a, 6b)에 각각 실장되어, 자신의 위치와 대응되는 표시 영역의 해당 데이터 라인들(DL1 내지 DLm)을 각각 구동한다.
- [0026] 데이터 회로필름(6a, 6b)은 TCP(Tape Carrier Package) 필름 또는 COF(Chip On Flexible Printed Circuit) 필름 등이 사용될 수 있다. 특히, 데이터 집적회로(4a 내지 4h)가 각각 실장된 데이터 회로필름(6a, 6b)의 경우에는 TAB(Tape Automated Bonding) 방식 등에 의해 적어도 하나의 소스 인쇄회로기판(8a, 8b)과 액정패널(2)의 사이에 부착된다. 이 경우, 복수의 데이터 집적회로(4a 내지 4h) 각각은 데이터 회로필름(6a, 6b)과 패드부 등을 통해 자신의 위치와 대응되는 표시 영역의 해당 데이터 라인들(DL1 내지 DLm)을 구동하게 된다.
- [0027] 각각의 데이터 집적회로(4a 내지 4h)는 타이밍 컨트롤러(18)로부터의 데이터 구동 제어신호 예를 들어, 소스 스타트 신호(SSP; Source Start Pulse), 소스 쉬프트 클럭(SSC; Source Shift Clock), 소스 출력 인에이블(SOE; Source Output Enable) 신호 등을 이용하여 각 데이터 라인(DL1 내지 DLm)에 아날로그 영상신호를 공급한다.
- [0028] 좀 더 구체적으로 설명하면, 기수번째(또는, 홀수번째)의 데이터 집적회로(4a, 4c, 4e, 4g)들과 우수번째(또는, 짝수번째)의 데이터 집적회로(4b, 4d, 4f, 4h)들 각각은 기수번째와 우수번째 표시영역의 영상 데이터들을 수평 라인 단위로 순차 입력받는다. 그리고, 기수번째나 우수번째에 배치된 자신의 위치에 해당되는 기수 또는 우수번째 표시영역의 영상 데이터들을 래치한 후, 아날로그 영상 전압 즉, 영상 신호로 변환한다. 이렇게 변환된 영상 신호들은 자신의 위치와 대응되는 표시 영역의 해당 데이터 라인들(DL1 내지 DLm)에 공급한다.
- [0029] 기수번째나 우수번째에 배치된 데이터 집적회로 각각의 위치는 미리 설정 및 저장되었거나, 외부로부터 입력되

는 위치 설정 신호 또는 캐리 신호를 공급받음으로써 설정될 수 있다. 예를 들어, 기수번째 또는 우수번째의 위치를 설정하는 위치 설정 신호는 적어도 한 비트의 논리 신호로 입력될 수 있으며, 위치 설정 신호는 데이터 집적회로(4a 내지 4h) 각각의 위치에 따라 자체적으로 미리 설정 및 저장되었거나, 외부 시스템이나 타이밍 컨트롤러(18)로부터 설정되어 입력될 수 있다.

[0030] 복수의 제 1 게이트 집적회로(3)는 액정패널(2)의 제 1측에 구비되어 게이트 라인들(GL1 내지 GLn)을 순차 구동한다. 복수의 제 1 게이트 집적회로(3)는 액정패널(2)의 비표시 영역이나 제 1 게이트 회로필름(5)에 각각 실장되어 액정패널(2)에 전기적으로 접속된다. 복수의 제 1 게이트 집적회로(3) 각각은 적어도 하나의 소스 인쇄회로기판(8a,8b), 데이터 회로필름(6a,6b), 액정패널(2)의 영상 비표시영역 및 제 1 게이트 회로필름(5) 등을 통해 상기의 타이밍 컨트롤러(18)로부터 게이트 제어신호 등을 공급받는다.

[0031] 각각의 제 1 게이트 집적회로(3)는 타이밍 컨트롤러(18)로부터의 게이트 제어신호 예를 들어, 게이트 스타트 신호(GSP; Gate Start Pulse), 게이트 쉬프트 클럭(GSC; Gate Shift Clock), 게이트 출력 인에이블(GOE; Gate Output Enable) 신호 등을 이용하여 각 게이트 라인(GL1 내지 GLn)에 스캔펄스 또는 게이트 온 전압을 순차 공급한다. 좀 더 구체적으로, 제 1 게이트 집적회로들(3)은 타이밍 컨트롤러(18)로부터의 GSP를 GSC에 따라 쉬프트 시켜서 각 게이트 라인(GL1 내지 GLn)에 게이트 온 전압의 스캔펄스를 순차 공급한다. 그리고, 각 게이트 라인(GL1 내지 GLn)에 스캔펄스가 공급되지 않는 기간에는 게이트 오프 전압을 공급한다.

[0032] 복수의 제 2 게이트 집적회로(23)는 액정패널(2)의 제 1측과 마주하도록 대응되는 제 2측에 구비되어 각 게이트 라인들(GL1 내지 GLn)을 순차 구동한다. 여기서, 복수의 제 2 게이트 집적회로(23)는 대화면으로 형성되는 액정패널(2)의 크기 및 각 게이트 라인들(GL1 내지 GLn)의 길이에 따라 선택적으로 형성되며, 액정패널(2)이 작은 경우에는 구비되지 않아도 무방하다. 이러한 복수의 제 2 게이트 집적회로(23) 각각의 구동방법은 제 1 게이트 집적회로(3)와 동일하다. 상술한 바와 같은 데이터 집적회로(4a 내지 4h)와 제 1 및 제 2 게이트 집적회로들(3,23)의 개수는 도 1에 도시한 개수로 한정되지 않는다.

[0033] 타이밍 컨트롤러(18)는 도 1과 같이 별도의 컨트롤 인쇄회로기판(10)에 구비되거나, 적어도 하나의 소스 인쇄회로기판(8a,8b) 중 어느 하나에 구비(미도시)되어 외부로부터의 영상 데이터 및 복수의 동기신호들에 따라 복수의 데이터 집적회로(4a 내지 4h)와 제 1 및 제 2 게이트 집적회로(3,23)들을 제어한다. 예를 들어, 타이밍 컨트롤러(18)가 별도의 컨트롤 인쇄회로기판(10)에 구비된 경우, 타이밍 컨트롤러(18)는 적어도 하나의 제 1 커넥터(13a,13b)와 적어도 하나의 케이블(12a,12b) 및 적어도 하나의 제 2 커넥터(14a,14b)를 통해 각 소스 인쇄회로기판(8a,8b)과 각 데이터 회로필름(6a,6b) 등으로 게이트 및 데이터 제어신호들을 공급하게 된다.

[0034] 타이밍 컨트롤러(18)는 외부 시스템 등으로부터 입력되는 영상 데이터를 액정패널(2)의 구동에 알맞도록 정렬한다. 이때, 타이밍 컨트롤러(18)는 영상 데이터를 기수번째 데이터 집적회로(4a,4c,4e,4g) 및 우수번째 데이터 집적회로(4b,4d,4f,4h) 별로 정렬 및 분할한 후, 멀티 드롭(multi-drop) 방식으로 정렬 및 분할된 영상 데이터들을 데이터 집적회로(4a 내지 4h)들에 순차 공급한다. 또한, 타이밍 컨트롤러(18)는 외부로부터 입력되는 동기신호들 예를 들어, 도트클럭, 데이터 인에이블 신호, 수평 및 수직 동기신호들을 이용하여 게이트 및 데이터 제어신호를 생성하여 제 1 및 제 2 게이트 집적회로들(3,23)과 데이터 집적회로(4a,4b)들을 제어한다. 여기서, 타이밍 컨트롤러(18)는 기수번째(또는, 홀수번째) 데이터 집적회로(4a,4c,4e,4g) 및 우수번째(또는, 짝수번째) 데이터 집적회로(4b,4d,4f,4h)의 위치를 설정하는 위치 설정 신호를 적어도 한 비트의 논리 신호로 생성하여 각각의 기수 및 우수번째 데이터 집적회로(4a 내지 4d)에 각각 공급하하기도 한다.

[0035] 도 2는 도 1에 도시된 타이밍 컨트롤러와 데이터 집적회로들 간의 신호 전송 라인들을 제 1 실시 예에 따라 나타낸 도면이다. 그리고, 도 3은 도 2에 도시된 타이밍 컨트롤러와 데이터 집적회로들의 입출력 신호 및 송수신 데이터를 나타낸 파형도이다.

[0036] 도 2에 도시된 상기 타이밍 컨트롤러(18)와 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들 간에는 상기의 멀티 드롭 방식으로 상기의 정렬된 영상 데이터들이 전송되는 분기된 신호 전송라인들이 구비되고, 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들 간에는 캐리 전송 라인(CL)이 구비된다.

[0037] 이에, 타이밍 컨트롤러(18)는 상기 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 상기 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들에 대응되는 순서로 순차 출력한다.

[0038] 기수번째 데이터 집적회로(4a,4c,4e,4g)들 각각은 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인

단위로 순차 저장하며, 우수번째 데이터 집적회로(4b,4d,4f,4h)들 각각은 인접하게 위치한 기수번째 데이터 집적회로(4a,4c,4e,4g)로부터의 캐리 신호에 따라 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장한다.

[0039] 구체적으로, 타이밍 컨트롤러(18)와 기수번째 데이터 집적회로(4a,4c,4e,4g)들 간에는 데이터 제어신호 및 영상 데이터가 전송되는 적어도 하나의 신호 전송라인들이 형성된다. 그리고, 각각의 신호 전송라인들로부터 분기된 신호 전송라인들이 우수번째 데이터 집적회로(4b,4d,4f,4h)들에 각각 연결된다. 한편, 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들 간에는 별도로 캐리 전송 라인(CL)이 더 형성될 수 있다.

[0040] 도 3을 참조하면, 타이밍 컨트롤러(18)는 위상 지연신호 또는 지연 동기신호(DLL) 동기화 후, 데이터 제어신호(packet #1)와 기수번째 데이터 집적회로(4a,4c,4e,4g)별로 정렬 및 분할된 수평라인 분의 영상 데이터(Axive Data #1)를 기수번째 수평 기간에 신호 전송라인들로 출력한다. 그리고, 데이터 제어신호(packet #2)와 우수번째 데이터 집적회로(4b,4d,4f,4h)별로 정렬 및 분할된 수평라인 분의 영상 데이터(Axive Data #2)를 우수번째 수평기간에 동일한 신호 전송라인들로 출력한다.

[0041] 기수번째 데이터 집적회로(4a,4c,4e,4g)들 각각은 데이터 제어신호(packet #1)에 따라 1수평 라인 분의 영상 데이터(Axive Data #1)를 순차 저장한다. 이때, 기수번째 데이터 집적회로(4a,4c,4e,4g)들 각각은 GSP를 GSC에 따라 쉬프트 시켜서 1수평 라인 분의 영상 데이터(Axive Data #1)를 순차적으로 저장한다. 그리고, 쉬프트된 GSP는 캐리 전송 라인(CL)로 출력함으로써, 인접한 우수번째 데이터 집적회로(4b,4d,4f,4h)에 캐리 신호로 공급되도록 한다.

[0042] 우수번째 데이터 집적회로(4b,4d,4f,4h)들 각각은 인접하게 위치한 기수번째 데이터 집적회로(4a,4c,4e,4g)로부터 캐리 신호가 공급되면, 데이터 제어신호(packet #2)에 따라 정렬 및 분할된 영상 데이터 중 우수번째의 영상 데이터(Axive Data #2)를 수평 라인 단위로 순차 저장한다. 이때, 우수번째 데이터 집적회로(4b,4d,4f,4h)들 각각은 GSP를 GSC에 따라 쉬프트 시켜서 1수평 라인 분의 영상 데이터(Axive Data #2)를 순차적으로 저장한다.

[0043] 이 후, 기수번째 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들은 저장된 수평 라인 분의 영상 데이터(Axive Data #1, #2)를 동시에 아날로그 영상 신호로 변환하여 자신의 위치와 대응되는 표시 영역의 해당 데이터 라인들(DL1 내지 DIm)에 공급한다.

[0044] 도 4는 도 1에 도시된 타이밍 컨트롤러와 데이터 집적회로들 간의 신호 전송라인들을 제 2 실시 예에 따라 나타낸 도면이다. 그리고, 도 5는 도 4에 도시된 타이밍 컨트롤러와 데이터 집적회로들의 입출력 신호 및 송수신 데이터를 나타낸 파형도이다.

[0045] 도 4에 도시된 타이밍 컨트롤러(18)와 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들 간에는 멀티 드롭 방식으로 상기의 정렬된 영상 데이터들이 전송되는 분기된 신호 전송라인들이 구비되고,

[0046] 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들 각각에는 기수번째 또는 우수번째로 배치된 자신의 위치를 설정하는 위치 설정 신호(DN)가 적어도 한 비트의 논리 신호로 입력되며, 타이밍 컨트롤러(18)는 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들에 대응되는 순서로 순차 출력한다.

[0047] 이에, 기수번째 데이터 집적회로(4a,4c,4e,4g)들 각각은 위치 설정 신호(DN)에 따라 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장하며, 우수번째 데이터 집적회로(4b,4d,4f,4h)들 각각은 위치 설정 신호(DN)에 따라 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장한다.

[0048] 구체적으로, 타이밍 컨트롤러(18)와 기수번째 데이터 집적회로(4a,4c,4e,4g)들 간에는 영상 데이터와 데이터 제어신호가 전송되는 적어도 하나의 신호 전송라인들이 형성된다. 그리고, 각각의 신호 전송라인들로부터 분기된 신호 전송라인들이 우수번째 데이터 집적회로(4b,4d,4f,4h)들에 각각 연결된다.

[0049] 도 5를 참조하면, 타이밍 컨트롤러(18)는 위상 지연신호 또는 지연 동기신호(DLL) 동기화 후, 데이터 제어신호(packet #1)와 기수번째 데이터 집적회로(4a,4c,4e,4g)별로 정렬 및 분할된 수평라인 분의 영상 데이터(Axive Data #1)를 기수번째 수평 기간에 신호 전송라인들로 출력한다. 그리고, 데이터 제어신호(packet #2)와 우수번째 데이터 집적회로(4b,4d,4f,4h)별로 정렬 및 분할된 수평라인 분의 영상 데이터(Axive Data #2)를 우수번째

수평기간에 동일한 신호 전송라인들로 출력한다.

- [0050] 기수번째 데이터 집적회로(4a,4c,4e,4g)들 각각은 로우 논리로 공급 또는 설정된 위치 설정 신호(DN(L))에 따라 데이터 제어신호(packet #1)를 먼저 입력받고, 데이터 제어신호(packet #1)에 따라 1수평 라인 분의 영상 데이터(Axive Data #1)를 순차 저장한다. 이때, 기수번째 데이터 집적회로(4a,4c,4e,4g)들 각각은 GSP를 GSC에 따라 쉬프트 시켜서 1수평 라인 분의 영상 데이터(Axive Data #1)를 순차적으로 저장한다.
- [0051] 우수번째 데이터 집적회로(4b,4d,4f,4h)들 각각은 하이 논리로 공급 또는 설정된 위치 설정 신호(DN(H))에 따라 데이터 제어신호(packet #2)를 이용하여 정렬된 영상 데이터 중 우수번째의 영상 데이터(Axive Data #2)를 수평 라인 단위로 순차 저장한다.
- [0052] 이 후, 기수번째 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들은 저장된 수평 라인 분의 영상 데이터(Axive Data #1, #2)를 동시에 아날로그 영상 신호로 변환하여 자신의 위치와 대응되는 표시 영역의 해당 데이터 라인들(DL1 내지 D1m)에 공급한다.
- [0053] 도 6은 도 1에 도시된 타이밍 컨트롤러와 데이터 집적회로들 간의 신호 전송 라인들을 제 3 실시 예에 따라 나타낸 도면이다. 그리고, 도 7은 도 6에 도시된 타이밍 컨트롤러와 데이터 집적회로들의 입출력 신호 및 송수신 데이터를 나타낸 파형도이다.
- [0054] 도 6에 도시된 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들 중 타이밍 컨트롤러(18)와 더 근접한 위치 구비된 각각의 데이터 집적회로(4b,4d, 4e,4g) 및 타이밍 컨트롤러(18) 간에는 상기 정렬된 영상 데이터들이 전송되는 신호 전송라인들이 구비되고, 신호 전송라인들이 연결되지 않은 나머지 데이터 집적회로(4a,4c, 4f,4h) 각각은 상기 신호 전송라인들이 연결된 인접한 데이터 집적회로(4b,4d, 4e,4g)와 캐스케이드 구조(Cascade Structure)로 별도의 신호 전송라인들이 각각 연결된다. 여기서, 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들 각각에는 기수번째 또는 우수번째의 위치를 설정하는 위치 설정 신호(DN)가 자체 설정되거나 적어도 한 비트의 논리 신호로 입력된다.
- [0055] 이에, 타이밍 컨트롤러(18)는 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 서로 인접한 한 쌍의 기수번째 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)에 대응되는 순서로 순차 출력한다.
- [0056] 기수번째 데이터 집적회로(4a,4c,4e,4g)들 각각은 위치 설정 신호(DN)에 따라 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장하며, 우수번째 데이터 집적회로(4b,4d,4f,4h)들 각각은 위치 설정 신호(DN)에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장한다.
- [0057] 구체적으로, 서로 인접하게 배치되어 쌍을 이루는 기수 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들 중 타이밍 컨트롤러(18)와 더 근접한 위치 구비된 각각의 데이터 집적회로(4b,4d, 4e,4g)는 상기 타이밍 컨트롤러(18)와 신호 전송라인들로 연결된다. 반면, 신호 전송라인들이 연결되지 않은 나머지 데이터 집적회로(4a,4c,4f,4h) 각각은 신호 전송라인들이 연결된 인접한 데이터 집적회로(4b,4d,4e,4g)와 캐스케이드 구조(또는, 제어신호나 영상 데이터를 직렬로 순차 공급받는 연결구조)로 별도의 신호 전송 라인들이 각각 연결된다.
- [0058] 도 7을 참조하면, 타이밍 컨트롤러(18)는 위상 지연신호 또는 지연 동기신호(DLL) 동기화 후, 데이터 제어신호(packet #1)와 기수번째 데이터 집적회로(4a,4c,4e,4g)별로 정렬 및 분할된 수평라인 분의 영상 데이터(Axive Data #1)를 기수번째 수평 기간에 신호 전송라인들로 출력한다. 그리고, 데이터 제어신호(packet #2)와 우수번째 데이터 집적회로(4b,4d,4f,4h)별로 정렬 및 분할된 수평라인 분의 영상 데이터(Axive Data #2)를 우수번째 수평기간에 동일한 신호 전송라인들로 출력한다.
- [0059] 기수번째 데이터 집적회로(4a,4c,4e,4g)들 각각은 로우 논리로 공급 또는 설정된 위치 설정 신호(DN(L))에 대응하여 기수번째에 입력된 데이터 제어신호(packet #1)따라 동작하며, 데이터 제어신호(packet #1)에 따라 1수평 라인 분의 영상 데이터(Axive Data #1)를 순차 저장한다. 이때, 기수번째 데이터 집적회로(4a,4c,4e,4g)들 각각은 GSP를 GSC에 따라 쉬프트 시켜서 1수평 라인 분의 영상 데이터(Axive Data #1)를 순차적으로 저장한다.
- [0060] 우수번째 데이터 집적회로(4b,4d,4f,4h)들 각각은 하이 논리로 공급 또는 설정된 위치 설정 신호(DN(H))에 대응하여 우수번째에 입력된 데이터 제어신호(packet #2)에 따라 정렬된 영상 데이터 중 우수번째의 영상 데이터(Axive Data #2)를 수평 라인 단위로 순차 저장한다.
- [0061] 이 후, 기수번째 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들은 저장된 수평 라인 분의 영상 데이터

(Axtive Data #1, #2)를 동시에 아날로그 영상 신호로 변환하여 자신의 위치와 대응되는 표시 영역의 해당 데이터 라인들(DL1 내지 D1m)에 공급한다.

- [0062] 이와 같이, 서로 인접한 한 쌍의 기수번째 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들 중 타이밍 컨트롤러(18)와 더 근접한 위치 구비된 각각의 데이터 집적회로(4b,4d, 4e,4g)로 영상 데이터가 공급되도록 한 후, 인접한 나머지 데이터 집적회로(4a,4c,4f,4h)로 영상 데이터가 전달되도록 하면 반사파에 의한 리스크(Risk) 및 전자기적 간섭을 줄일 수 있다.
- [0063] 도 8은 도 1에 도시된 타이밍 컨트롤러와 데이터 집적회로들 간의 신호 전송 라인들을 제 4 실시 예에 따라 나타낸 도면이다. 그리고, 도 9는 도 8에 도시된 타이밍 컨트롤러와 데이터 집적회로들의 입출력 신호 및 송수신 데이터를 나타낸 파형도이다.
- [0064] 도 8에 도시된 타이밍 컨트롤러(18)와 기수번째의 데이터 집적회로(4a,4c,4e,4g) 간에는 정렬된 영상 데이터들이 전송되는 신호 전송라인들이 구비되고, 우수번째의 데이터 집적회로(4b,4d, 4f,4h)들은 서로 쌍을 이루는 인접한 각각의 기수번째의 데이터 집적회로(4a,4c,4e, 4g)와 캐스케이드 구조(Cascade Structure)로 별도의 신호 전송라인들이 각각 연결된다. 여기서, 서로 인접한 한 쌍의 기수번째 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들 각각에는 기수번째 또는 우수번째의 위치를 설정하는 위치 설정 신호(DN)가 미리 저장되거나, 적어도 한 비트의 논리 신호로 입력된다.
- [0065] 이에, 타이밍 컨트롤러(18)는 기수 및 우수번째 데이터 집적회로별로 정렬된 영상 데이터를 서로 인접한 한 쌍의 기수번째 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)에 대응되는 순서로 순차 출력한다.
- [0066] 기수번째 데이터 집적회로(4a,4c,4e,4g)들 각각은 위치 설정 신호(DN)에 따라 정렬된 영상 데이터 중 기수번째의 영상 데이터를 수평 라인 단위로 순차 저장하며, 우수번째 데이터 집적회로(4b,4d,4f,4h)들 각각은 위치 설정 신호(DN)에 따라 정렬된 영상 데이터 중 우수번째의 영상 데이터를 수평 라인 단위로 순차 저장한다.
- [0067] 구체적으로, 기수번째의 데이터 집적회로(4a,4c, 4d,4e)들은 타이밍 컨트롤러(18)와 신호 전송라인들로 연결된다. 반면, 신호 전송라인들이 연결되지 않은 우수번째 데이터 집적회로(4b,4d,4f,4h)들 각각은 인접한 기수번째의 데이터 집적회로(4a,4c, 4d,4e)들과 캐스케이드 구조(또는, 제어신호나 영상 데이터를 직렬로 순차 공급받는 연결구조)로 신호 전송 라인들이 각각 연결된다.
- [0068] 도 9를 참조하면, 타이밍 컨트롤러(18)는 위상 지연신호 또는 지연 동기신호(DLL) 동기화 후, 데이터 제어신호(packet #1)와 기수번째 데이터 집적회로(4a,4c,4e,4g)별로 정렬 및 분할된 수평라인 분의 영상 데이터(Axtive Data #1)를 기수번째 수평 기간에 신호 전송라인들로 출력한다. 그리고, 데이터 제어신호(packet #2)와 우수번째 데이터 집적회로(4b,4d,4f,4h)별로 정렬 및 분할된 수평라인 분의 영상 데이터(Axtive Data #2)를 우수번째 수평기간에 동일한 신호 전송라인들로 출력한다.
- [0069] 기수번째 데이터 집적회로(4a,4c,4e,4g)들 각각은 로우 논리로 공급 또는 설정된 위치 설정 신호(DN(L))에 대응하여 기수번째에 입력된 데이터 제어신호(packet #1)에 따라 1수평 라인 분의 영상 데이터(Axtive Data #1)를 순차 저장한다. 이때, 기수번째 데이터 집적회로(4a,4c,4e,4g)들 각각은 GSP를 GSC에 따라 쉬프트 시켜서 1수평 라인 분의 영상 데이터(Axtive Data #1)를 순차적으로 저장한다.
- [0070] 우수번째 데이터 집적회로(4b,4d,4f,4h)들 각각은 하이 논리로 공급 또는 설정된 위치 설정 신호(DN(H))에 대응하여 우수번째에 입력된 데이터 제어신호(packet #2)에 따라 상기 정렬된 영상 데이터 중 우수번째의 영상 데이터(Axtive Data #2)를 수평 라인 단위로 순차 저장한다.
- [0071] 이 후, 기수번째 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들은 저장된 수평 라인 분의 영상 데이터(Axtive Data #1, #2)를 동시에 아날로그 영상 신호로 변환하여 자신의 위치와 대응되는 표시 영역의 해당 데이터 라인들(DL1 내지 D1m)에 공급한다.
- [0072] 이와 같이, 서로 인접한 한 쌍의 기수번째 및 우수번째의 데이터 집적회로(4a,4b, 4c,4d,...)들 중 타이밍 컨트롤러(18)와 더 근접한 위치 구비된 각각의 데이터 집적회로(4b,4d, 4e,4g)로 영상 데이터가 공급되도록 한 후, 인접한 나머지 데이터 집적회로(4a,4c,4f,4h)로 영상 데이터가 전달되도록 하면 반사파에 의한 리스크(Risk) 및 전자기적 간섭을 줄일 수 있다.
- [0073] 이상에서 상술한 바와 같이, 본 발명에 따른 영상 표시장치 및 그 구동방법은 멀티 드롭(multi-drop) 방식의 인트라 패널 인터페이스(intra-panel interface)를 적용하여 영상 데이터의 송/수신 라인의 수를 줄이고 클럭 신호 출력 구성을 간소화시킬 수 있다. 또한, 대역폭(bandwidth) 이용 효율을 향상시키고 전자기적 간섭을 감소

시킬 수 있다.

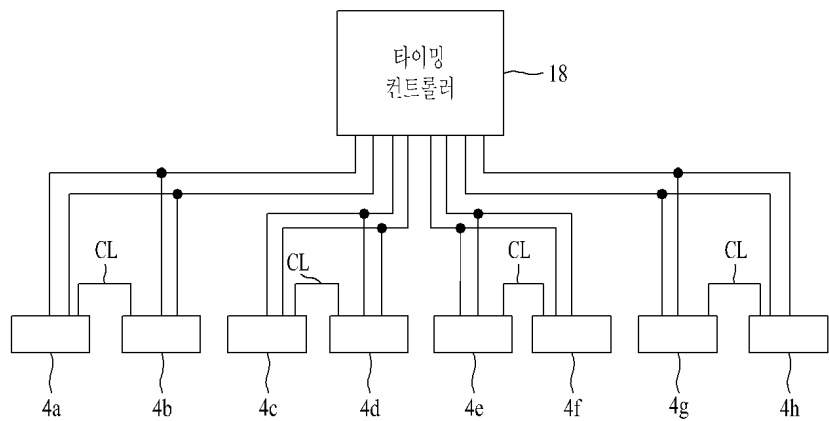
[0074] 이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

부호의 설명

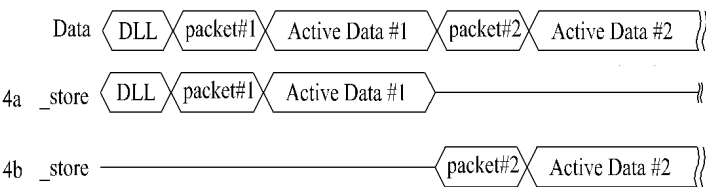
[0075]

2: 액정패널	3: 제 1 게이트 집적회로
4a 내지 4h: 복수의 데이터 집적회로	23: 제 2 게이트 집적회로
6a, 6b: 데이터 회로필름	5, 25: 게이트 회로필름
8a, 8b: 소스 인쇄 회로 기판	10: 컨트롤 인쇄회로 기판
CL: 캐리 전송 라인	

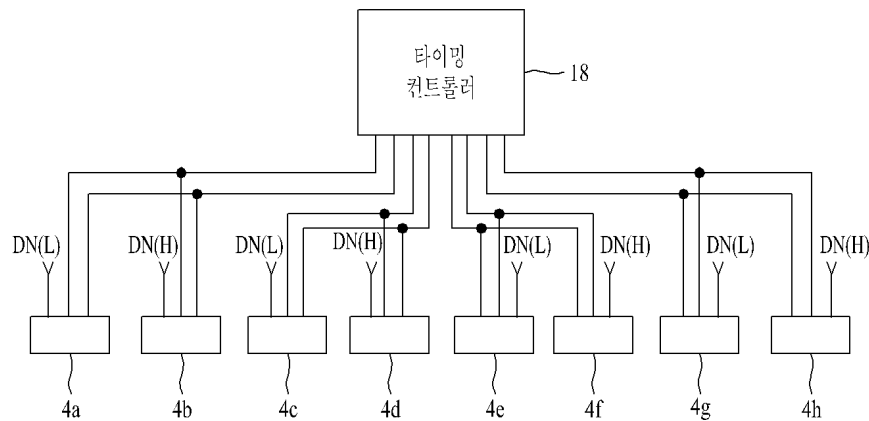
도면2



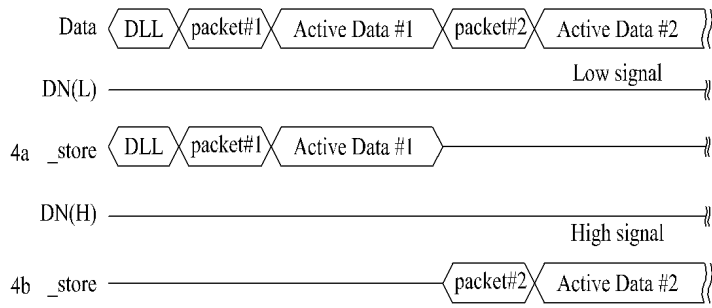
도면3



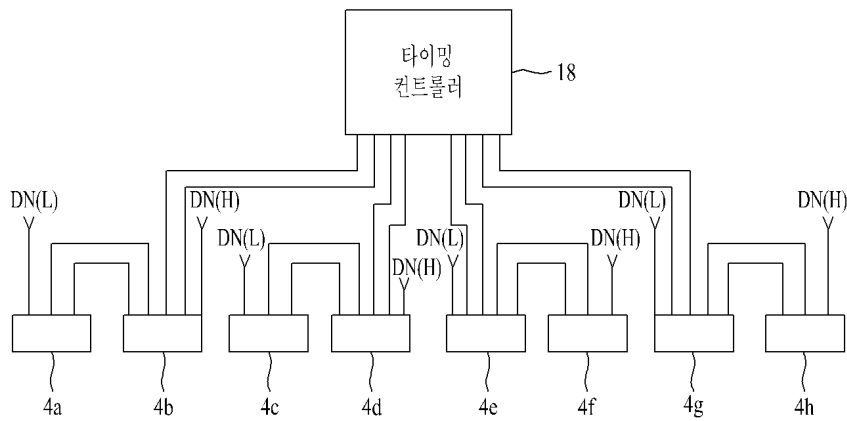
도면4



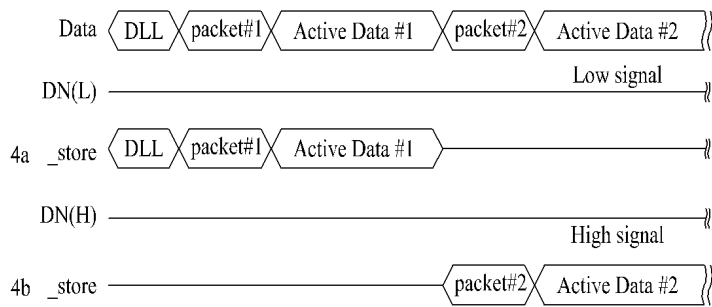
도면5



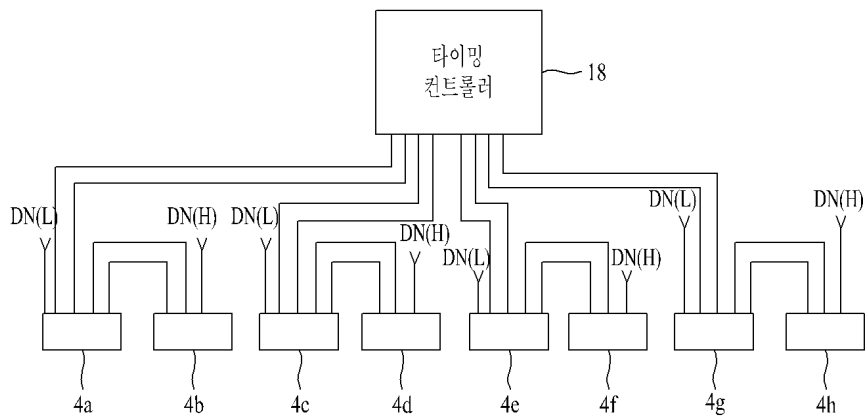
도면6



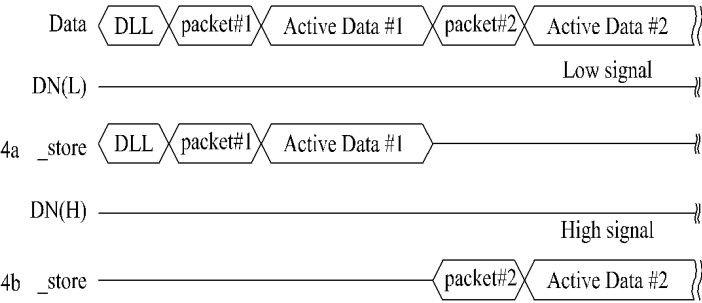
도면7



도면8



도면9



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 9의 10번째 줄

【변경전】

상기 타이밍 컨트롤러와

【변경후】

타이밍 컨트롤러와

专利名称(译)	图像显示装置及其驱动方法		
公开(公告)号	KR102023939B1	公开(公告)日	2019-11-04
申请号	KR1020120153837	申请日	2012-12-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	오승철		
发明人	오승철		
IPC分类号	G09G3/20		
CPC分类号	G09G3/3611 G09G2310/0281 G09G2310/0283 G09G3/3648 G09G3/3666 G09G3/3688 G09G5/001		
代理人(译)	Bakyoungbok		
审查员(译)	新兴宗教		
其他公开文献	KR1020140083754A		
外部链接	Espacenet		

摘要(译)

一种图像显示设备及其驱动方法，其减少了使用多点面板内接口的图像数据的发送/接收线的数量，并且提高了带宽使用效率。该图像显示装置包括：图像显示面板，被配置为通过包括多个像素区域来显示图像；以及多个第一栅极集成电路（IC），其位于图像显示面板的第一侧，以驱动液晶面板的栅极线；多个数据集成电路（IC），被配置为驱动图像显示面板的数据线；以及时序控制器，其被配置为根据第奇数个数据IC和第偶数个数据IC排列从外部接收的图像数据，并顺序地将第奇数和偶数布置的图像数据提供给第奇数和偶数。数据集成电路采用多点方案。

