



**(19) 대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(11) 공개번호 10-2016-0043205  
(43) 공개일자 2016년04월21일

(51) 국제특허분류(Int. Cl.)  
G02F 1/133 (2006.01) G09G 3/36 (2006.01)  
(21) 출원번호 10-2014-0136817  
(22) 출원일자 2014년10월10일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
이현기  
경북 구미시 옥계북로 69, 104동 703호 (옥계동,  
현진에버빌엠펜파이어아파트)  
(74) 대리인  
특허법인네이트

전체 청구항 수 : 총 11 항

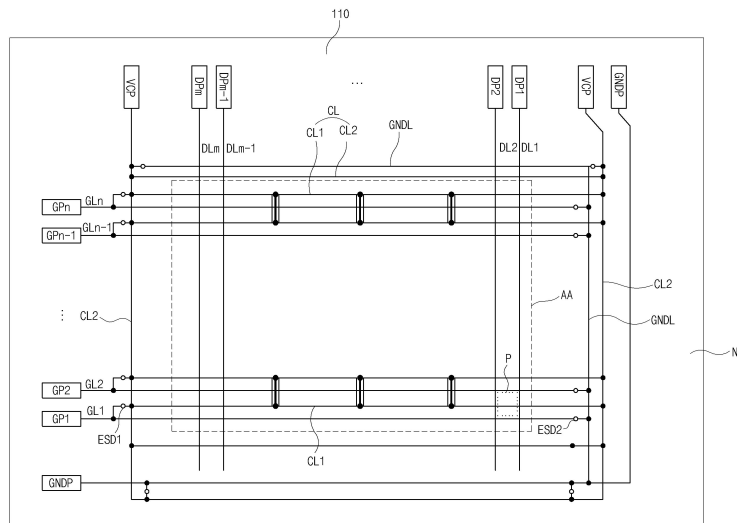
(54) 발명의 명칭 **액정표시장치**

**(57) 요약**

본 발명은 불량 검출력과 구동 신뢰성을 개선할 수 있는 방안을 제공하는 것에 과제가 있다.

이를 위해, 본 발명은 기판 상에 서로 교차하는 다수의 게이트배선 및 데이터배선과, 상기 다수의 게이트배선의 제1끝단에 각각 연결된 제1정전기방전회로와, 상기 제1끝단과 반대측에 위치하는 상기 다수의 게이트배선의 제2끝단에 각각 연결된 제2정전기방전회로와, 상기 제1정전기방전회로와 연결된 공통배선과, 상기 제2정전기방전회로와 연결되며, 상기 공통배선과 독립된 신호배선을 포함하는 액정표시장치를 제공한다.

**대표도** - 도3



## 명세서

### 청구범위

#### 청구항 1

기관 상에 서로 교차하는 다수의 게이트배선 및 데이터배선과;  
상기 다수의 게이트배선의 제1끝단에 각각 연결된 제1정전기방전회로와;  
상기 제1끝단과 반대측에 위치하는 상기 다수의 게이트배선의 제2끝단에 각각 연결된 제2정전기방전회로와;  
상기 제1정전기방전회로와 연결된 공통배선과;  
상기 제2정전기방전회로와 연결되며, 상기 공통배선과 독립된 신호배선을 포함하는 액정표시장치.

#### 청구항 2

제 1 항에 있어서,  
상기 공통배선과 독립된 신호배선은 접지배선인 액정표시장치.

#### 청구항 3

제 1 항에 있어서,  
상기 제1끝단은 게이트신호가 입력되는 게이트배선의 끝단 측에 위치하는 액정표시장치.

#### 청구항 4

제 1 항에 있어서,  
상기 다수의 데이터배선의 제3끝단에 각각 연결된 제3정전기방전회로와;  
상기 제3끝단과 반대측에 위치하는 상기 다수의 데이터배선의 제4끝단에 각각 연결된 제4정전기방전회로를 포함하고,  
상기 제3정전기방전회로는 상기 독립된 신호배선과 연결되고,  
상기 제4정전기방전회로는 상기 공통배선과 연결된 액정표시장치.

#### 청구항 5

제 4 항에 있어서,  
상기 제4정전기방전회로와 공통배선 사이에는,  
상기 제4정전기방전회로와 연결되는 플로팅배선과, 상기 플로팅배선과 공통배선을 연결하는 제5정전기방전회로가 위치하는

액정표시장치.

#### 청구항 6

제 4 항에 있어서,  
상기 제3끝단은 데이터신호가 입력되는 데이터배선의 끝단 측에 위치하는 액정표시장치.

#### 청구항 7

기관 상에 서로 교차하는 다수의 게이트배선 및 데이터배선과;  
상기 다수의 데이터배선의 제3끝단에 각각 연결된 제3정전기방전회로와;  
상기 제3끝단과 반대측에 위치하는 상기 다수의 데이터배선의 제4끝단에 각각 연결된 제4정전기방전회로와;  
상기 제4정전기방전회로와 연결된 공통배선과;  
상기 제3정전기방전회로와 연결되며, 상기 공통배선과 독립된 신호배선을 포함하는 액정표시장치.

#### 청구항 8

제 7 항에 있어서,  
상기 공통배선과 독립된 신호배선은 접지배선인 액정표시장치.

#### 청구항 9

제 7 항에 있어서,  
상기 제4정전기방전회로와 공통배선 사이에는,  
상기 제4정전기방전회로와 연결되는 플로팅배선과, 상기 플로팅배선과 공통배선을 연결하는 제5정전기방전회로가 위치하는 액정표시장치.

#### 청구항 10

제 7 항에 있어서,  
상기 제3끝단은 데이터신호가 입력되는 데이터배선의 끝단 측에 위치하는 액정표시장치.

#### 청구항 11

제 7 항에 있어서,  
상기 다수의 게이트배선의 제1끝단에 각각 연결된 제1정전기방전회로와;

상기 제1끝단과 반대측에 위치하는 상기 다수의 게이트배선의 제2끝단에 각각 연결된 제2정전기방전회로와;  
 상기 제1정전기방전회로와 연결된 공통배선과;  
 상기 제2정전기방전회로와 연결되며, 상기 공통배선과 독립된 신호배선을 포함하고,  
 상기 독립된 신호배선은 접지배선인  
 액정표시장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 액정표시장치에 관한 것으로서, 보다 상세하게는, 정전기방전회로의 연결 저항을 높게 형성시킴으로써 이와 연결된 신호배선의 신호 누설을 감소시킬 수 있는 액정표시장치에 대한 것이다.

**배경 기술**

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있으며, 근래에는 액정표시장치(LCD : liquid crystal display), 플라즈마표시장치(PDP : plasma display panel), 유기 발광소자(OLED : organic light emitting diode)와 같은 여러가지 평판표시장치(flat display device)가 활용되고 있다.

[0003] 이들 평판표시장치 중에서, 액정표시장치는 소형화, 경량화, 박형화, 저전력 구동의 장점을 가지고 있어 현재 널리 사용되고 있다.

[0004] 액정표시장치는 게이트배선 및 데이터배선과 박막트랜지스터 등과 같은 어레이소자가 형성되는 어레이기판과, 이에 대향하는 대향기판으로서 컬러필터기판과, 이들 두 기판 사이에 충전된 액정층으로 구성된다.

[0005] 액정표시장치 제조시에는 정전기가 자주 발생하게 되는데, 이에 따른 결함을 방지하기 위해, 어레이기판에 형성된 신호 배선의 끝단에 정전기방전회로를 연결하고 이를 공통전압이 인가되는 공통배선에 연결하게 된다.

[0006] 도 1은 종래의 액정표시장치의 어레이기판에 대한 불량 검사 공정시 게이트배선의 양단에 정전기방전회로가 연결된 상태의 등가회로를 개략적으로 도시한 도면이고, 도 2는 도 1의 등가회로 상태에서 정전기방전회로의 저항을 도시한 도면이다.

[0007] 도 1을 참조하면, 어레이기판에 대한 불량 검사 공정으로서 소위 ART 검사 장비를 이용한 검사 공정에서, n개의 게이트배선(GL)들은 동일한 게이트신호(Gate)를 동시에 인가받게 된다.

[0008] 게이트배선(GL)들 각각의 양단에는 정전기방전회로(ESD)가 연결되어 있으며, 이와 같은 정전기방전회로(ESD)는 공통전압(Vcom)이 인가되는 공통배선(GL)에 연결되도록 구성된다.

[0009] 액정표시장치에 정전기가 발생하게 되면, 발생된 정전기는 정전기방전회로(ESD)를 통해 공통배선 측으로 빠져나가게 되어, 정전기 발생에 따른 결함이 방지될 수 있다.

[0010] 그런데, 종래에는 전체 게이트배선(GL)의 양단이 모두 정전기방전회로(ESD)를 통해 동일한 공통배선(GL)에 연결되도록 구성됨으로써, 신호누설이 증가하는 문제가 있다.

[0011] 이와 관련하여, 도 2를 참조하며, 정전기방전회로(ESD) 측으로의 게이트신호(Gate)의 전류패스(current path) 상에서, 정전기방전회로(ESD)들의 총저항(Rt)을 산출하면,  $R_t = R_e / (2 * n)$ 가 된다. 여기서,  $R_e$ 는 정전기방전회로(ESD)의 저항에 해당된다.

[0012] 즉, 각 게이트배선(GL)의 양단에 정전기방전회로(ESD)가 구성되고 이들은 공통배선(CL)에 연결되도록 구성되므로,  $2 * n$ 개의 전체 정전기방전회로(ESD)들은 모두 병렬연결 상태가 되어, 결과적으로 액정표시장치에서의 정전기방전회로(ESD)의 총저항(Rt)은, 위와 같이  $R_t = R_e / (2 * n)$ 이 된다.

[0013] 이처럼, 정전기방전회로(ESD)의 총저항(Rt)은 게이트배선(GL)의 수의 2배 만큼 낮아지게 되므로, 이에 따라 게이트배선(GL) 상에 인가된 게이트신호(Gate)의 정전기방전회로(ESD)를 통한 전류누설이 높아지게 된다.

[0014] 한편, 데이터배선 또한 양단에서 정전기방전회로를 통해 공통배선에 연결되도록 구성되는바, 이에 따라 공통배선으로의 전류누설이 높아지는 문제가 있다.

[0015] 이와 같이 정전기방전회로(ESD)를 통한 공통배선으로의 전류누설이 높아지게 되면, 제품검사 및 구동시 화소 내에서의 충전 특성이 저하되어, 제품검사시 불량 검출력이 저하되고 제품 구동시 화질이 저하되는 문제가 발생하게 된다.

**발명의 내용**

**해결하려는 과제**

[0016] 본 발명은 불량 검출력과 구동 신뢰성을 개선할 수 있는 방안을 제공하는 것에 과제가 있다.

**과제의 해결 수단**

[0017] 전술한 바와 같은 과제를 달성하기 위해, 본 발명은 기관 상에 서로 교차하는 다수의 게이트배선 및 데이터배선과, 상기 다수의 게이트배선의 제1끝단에 각각 연결된 제1정전기방전회로와, 상기 제1끝단과 반대측에 위치하는 상기 다수의 게이트배선의 제2끝단에 각각 연결된 제2정전기방전회로와, 상기 제1정전기방전회로와 연결된 공통배선과, 상기 제2정전기방전회로와 연결되며, 상기 공통배선과 독립된 신호배선을 포함하는 액정표시장치를 제공한다.

[0018] 여기서, 상기 공통배선과 독립된 신호배선은 접지배선일 수 있다.

[0019] 상기 제1끝단은 게이트신호가 입력되는 게이트배선의 끝단 측에 위치할 수 있다.

[0020] 상기 다수의 데이터배선의 제3끝단에 각각 연결된 제3정전기방전회로와, 상기 제3끝단과 반대측에 위치하는 상기 다수의 데이터배선의 제4끝단에 각각 연결된 제4정전기방전회로를 포함하고, 상기 제3정전기방전회로는 상기 독립된 신호배선과 연결되고, 상기 제4정전기방전회로는 상기 공통배선과 연결될 수 있다.

[0021] 상기 제4정전기방전회로와 공통배선 사이에는, 상기 제4정전기방전회로와 연결되는 플로팅배선과, 상기 플로팅배선과 공통배선을 연결하는 제5정전기방전회로가 위치할 수 있다.

[0022] 상기 제3끝단은 데이터신호가 입력되는 데이터배선의 끝단 측에 위치할 수 있다.

[0023] 다른 측면에서, 본 발명은 기관 상에 서로 교차하는 다수의 게이트배선 및 데이터배선과, 상기 다수의 데이터배선의 제3끝단에 각각 연결된 제3정전기방전회로와, 상기 제3끝단과 반대측에 위치하는 상기 다수의 데이터배선의 제4끝단에 각각 연결된 제4정전기방전회로와, 상기 제4정전기방전회로와 연결된 공통배선과, 상기 제3정전기방전회로와 연결되며, 상기 공통배선과 독립된 신호배선을 포함하는 액정표시장치를 제공한다.

[0024] 상기 공통배선과 독립된 신호배선은 접지배선일 수 있다.

[0025] 상기 제4정전기방전회로와 공통배선 사이에는, 상기 제4정전기방전회로와 연결되는 플로팅배선과, 상기 플로팅배선과 공통배선을 연결하는 제5정전기방전회로가 위치할 수 있다.

[0026] 상기 제3끝단은 데이터신호가 입력되는 데이터배선의 끝단 측에 위치할 수 있다.

[0027] 상기 다수의 게이트배선의 제1끝단에 각각 연결된 제1정전기방전회로와, 상기 제1끝단과 반대측에 위치하는 상기 다수의 게이트배선의 제2끝단에 각각 연결된 제2정전기방전회로와, 상기 제1정전기방전회로와 연결된 공통배선과, 상기 제2정전기방전회로와 연결되며, 상기 공통배선과 독립된 신호배선을 포함하고, 상기 독립된 신호배선은 접지배선일 수 있다.

**발명의 효과**

[0028] 본 발명에 따르면, 게이트신호 및/또는 데이터신호를 전송하는 신호배선의 양끝단에서의 정전기방전회로의 연결 구조를, 일끝단은 공통배선과 연결되도록 하고 타끝단은 공통배선과 별개의 독립적인 신호배선으로서 접지배선

과 연결되도록 이원화하게 된다.

[0029] 이에 따라, 공통배선으로의 누설전류가 감소되어 화소의 충전 특성이 향상될 수 있게 된다. 따라서, 액정표시장치의 불량 검출력과 구동 신뢰성이 향상될 수 있다.

**도면의 간단한 설명**

[0030] 도 1은 종래의 액정표시장치의 어레이기판에 대한 불량 검사 공정시 게이트배선의 양단에 정전기방전회로가 연결된 상태의 등가회로를 개략적으로 도시한 도면.

도 2는 도 1의 등가회로 상태에서 정전기방전회로의 저항을 도시한 도면.

도 3은 본 발명의 제1실시예에 따른 액정표시장치를 개략적으로 도시한 도면.

도 4는 본 발명의 제1실시예에 따른 액정표시장치의 어레이기판에 대한 불량 검사 공정시 게이트배선과 정전기방전회로가 연결된 상태의 등가회로를 개략적으로 도시한 도면.

도 5는 도 4의 등가회로 상태에서 정전기방전회로의 저항을 도시한 도면.

도 6은 본 발명의 제1실시예에 따른 액정표시장치의 화소영역의 단면 구조를 개략적으로 도시한 도면.

도 7은 종래 및 본 발명의 제1실시예에 따른 액정표시장치의 어레이기판에 대한 검사공정에서의 불량 검출 여부를 비교한 도면.

도 8은 본 발명의 제1실시예에 따른 액정표시장치의 어레이기판에서의 불량 유형별 검출 테스트 결과를 도시한 도면.

도 9는 본 발명의 제2실시예에 따른 액정표시장치에서 데이터배선에 연결된 정전기방전회로의 연결 구조를 개략적으로 도시한 도면.

도 9는 본 발명의 제2실시예에 따른 액정표시장치에서 데이터배선에 연결된 정전기방전회로의 연결 구조의 다른 예를 개략적으로 도시한 도면.

도 11은 본 발명의 제3실시예에 따른 액정표시장치를 개략적으로 도시한 도면.

**발명을 실시하기 위한 구체적인 내용**

[0031] 이하, 도면을 참조하여 본 발명의 실시예를 설명한다.

[0032] 도 3은 본 발명의 제1실시예에 따른 액정표시장치를 개략적으로 도시한 도면이고, 도 4는 본 발명의 제1실시예에 따른 액정표시장치의 어레이기판에 대한 불량 검사 공정시 게이트배선과 정전기방전회로가 연결된 상태의 등가회로를 개략적으로 도시한 도면이고, 도 5는 도 4의 등가회로 상태에서 정전기방전회로의 저항을 도시한 도면이고, 도 6은 본 발명의 제1실시예에 따른 액정표시장치의 화소영역의 단면 구조를 개략적으로 도시한 도면이다.

[0033] 도 3을 참조하면, 제1실시예에 따른 액정표시장치의 어레이기판(110)에는 영상을 표시하는 표시영역(AA)과 그 주변의 비표시영역(NA)이 정의되어 있다.

[0034] 어레이기판(110) 상에는, 제1방향으로서 행방향을 따라 표시영역(AA)을 가로지르면서 연장된 다수의 게이트배선(GL1 내지 GLn)과, 제1방향과 교차하는 제2방향으로서 열방향을 따라 표시영역(AA)을 가로지르면서 연장된 다수의 데이터배선(DL1 내지 DLm)이 형성되어 있다.

[0035] 한편, 게이트배선(GL)과 평행하게 이격되며, 표시영역(AA)을 가로지르면서 연장된 공통배선(CL)이 형성된다. 설명의 편의를 위해, 표시영역(AA)을 가로지르며 형성되는 공통배선(CL)을 제1공통배선(CL1)이라 한다.

[0036] 이와 같이 서로 교차하는 다수의 게이트배선 및 데이터배선(GL, DL)은, 표시영역(AA)에서 매트릭스 형태로 배치된 다수의 화소영역(P)을 정의한다.

[0037] 화소영역(P)의 구조와 관련하여 도 6을 참조하여 설명한다. 도 6을 참조하면, 각 화소영역(P)에는 대응되는 계

이트배선 및 데이터배선(GL, DL)과 연결된 박막트랜지스터(T)와, 박막트랜지스터(T)와 연결된 화소전극(130)이 형성되어 있다.

- [0038] 박막트랜지스터(T)는, 어레이기판(110) 상에 형성된 게이트전극(111)과, 게이트전극(111) 상에 형성된 게이트절연막(113)과, 게이트절연막(113) 상에 형성된 반도체층(115)과, 반도체층(115) 상에 형성되며 서로 이격된 소스전극 및 드레인전극(121, 123)을 포함한다.
- [0039] 한편, 게이트배선(GL)과 공통배선(GL)은 게이트전극(111)과 동일한 공정에서 동일한 물질로 형성될 수 있다. 그리고, 데이터배선(DL)은 소스전극 및 드레인전극(121, 123)과 동일한 공정에서 동일한 물질로 형성될 수 있다.
- [0040] 소스전극 및 드레인전극(121, 123) 상에는 제1보호막(125)이 형성되며, 제1보호막(125)에는 드레인전극(123)을 노출하는 드레인콘택홀(127)이 형성된다. 한편, 화소전극(130)은 드레인콘택홀(127)을 통해 드레인전극(123)과 전기적으로 연결되어 있다.
- [0041] 화소전극(130) 상에는 제2보호막(135)이 형성되어 있다. 구체적으로 도시하지 않았지만, 제1공통배선(CL1) 상의 제1 및 2보호막(135)과 게이트절연막(113)에는, 제1공통배선(CL1)을 노출하는 공통전극콘택홀이 형성될 수 있다.
- [0042] 제2보호막(135) 상의 화소영역(P)에는, 화소전극(130)과 함께 전계를 발생시키는 공통전극(140)이 형성될 수 있다. 이와 같은 공통전극(140) 내부에는 바(bar) 형상의 다수의 개구부(op)가 구성된다. 이에 따라, 화소전극(130)과 공통전극(140) 사이에는 프린지 필드(fringe field)가 유발되어, 프린지 필드에 의해 액정이 구동될 수 있게 된다.
- [0043] 도시하지는 않았지만, 위와 같이 구성된 어레이기판(110) 상에는, 액정층을 사이에 두고 이와 마주보는 대향기판으로서, 예를 들면, 컬러필터기판이 배치될 수 있다.
- [0044] 한편, 전술한 바에서는 프린지 필드 방식의 액정표시장치를 예로 들어 설명하였으나, 이외에 다른 방식의 액정표시장치가 사용될 수도 있다. 일례로, 어레이기판(110)의 각 화소영역(P)에 화소전극 및 공통전극이 바 형태로 패턴되어 교대로 배치된 횡전계 방식의 액정표시장치가 사용될 수도 있다. 다른 예로서, 어레이기판과 컬러필터기판 각각에 화소전극 공통전극이 형성되어, 이들 기판 사이에 수직한 전계를 사용한 방식의 액정표시장치가 사용될 수도 있다.
- [0045] 다시 도 3을 참조하면, 어레이기판(110)의 비표시영역(NA)에는 다수의 패드 및 신호배선이 형성되어 있다.
- [0046] 이와 관련하여, 데이터배선(DL)의 일끝단에는 이와 연결된 데이터패드(DP)가 배치될 수 있으며, 게이트배선(GL)의 일끝단에는 이와 연결된 게이트패드(GP)가 배치될 수 있다.
- [0047] 데이터패드(DP)에는 화소영역(P)의 화소전극(130)에 인가되어 충전되는 데이터신호가 구동회로로부터 입력된다. 한편, 게이트패드(GP)에는 박막트랜지스터(T)를 온/오프(no/off) 스위칭하기 위한 게이트신호가 구동회로로부터 입력된다.
- [0048] 그리고, 비표시영역(NA)에는 공통전압패드(VCP)와 접지패드(GNDP)가 형성되어 있다. 공통전압패드(VCP)에는 전원회로로부터 공통전압(Vcom)이 인가되고, 접지패드(GNDP)에는 접지전압(GND)이 인가될 수 있다.
- [0049] 또한, 비표시영역(NA)에는 공통전압패드(VCP)와 연결되는 공통배선(CL)이 비표시영역(NA)의 적어도 일측을 따라 형성될 수 있다. 설명의 편의를 위해, 비표시영역(NA)에 형성된 공통배선(CL)을 제2공통배선(CL2)이라고 한다.
- [0050] 표시영역(AA)을 가로지르도록 연장된 다수의 제1공통배선(CL1)은 공통적으로 제2공통배선(CL2)에 연결되도록 구성되며, 이에 따라 공통전압패드(VCP)로부터 입력된 공통전압(Vcom)은 표시영역(AA) 내의 각 화소영역(P)으로 전달되어 공통전극(140)에 인가될 수 있다.
- [0051] 또한, 비표시영역(NA)에는 접지패드(GNDP)와 연결되는 접지배선(GNDL)이 비표시영역(NA)의 적어도 일측을 따라 형성될 수 있다. 이와 같은 접지배선(GNDL)은 표시영역(AA) 내부로는 연장되지 않고 비표시영역(NA) 내에 배치되도록 구성된다.
- [0052] 한편, 비표시영역(NA)에서, 다수의 게이트배선(GL) 각각의 양끝단 측에는 정전기방전회로(ESD)가 연결되도록 구성된다. 특히, 본 실시예에 따르면, 게이트배선(GL)의 양끝단 측에 연결된 정전기방전회로(ESD)는 비표시영역(NA)에서 서로 다른 신호배선과 연결되도록 구성하는 것에 특징이 있다.
- [0053] 이와 관련하여 예를 들면, 각 게이트배선(GL)의 일끝단으로서 제1끝단 측은 정전기방전회로(ESD)를 통해 공통배

선 즉 제2공통배선(CL2)에 연결되도록 구성되고, 타끝단으로서 제2끝단 측은 정전기방전회로(ESD)를 통해 공통배선과 독립된 신호배선으로서 예를 들면 접지배선(GNDL)에 연결되도록 구성될 수 있다. 한편, 다른 예로서, 제1끝단 측은 접지배선(GNDL)에 연결되고, 제2끝단 측은 제2공통배선(CL2)에 연결되도록 구성될 수 있다. 여기서, 독립된 신호배선으로서, 접지 용도로 구비되는 접지배선(GNDL)을 사용하게 되면, 추가적인 배선을 형성할 필요가 없다.

- [0054] 본 실시예에서는, 설명의 편의를 위해, 게이트신호가 입력되는 입단 측으로서 게이트패드(GP) 근방의 제1끝단이 정전기방전회로(ESD)를 통해 제2공통배선(CL2)에 연결되고, 제1끝단과 표시영역(AA)을 사이에 두고 반대 측에 위치하는 타단 측은 정전기방전회로(ESD)를 통해 접지배선(GNDL)에 연결되는 경우를 예로 들어 설명한다. 그리고, 게이트배선(GL)의 제1끝단과 연결되는 정전기방전회로(ESD)를 제1정전기방전회로(ESD1)라 하고, 게이트배선(GL)의 제2끝단과 연결되는 정전기방전회로(ESD)를 제2정전기방전회로(ESD2)라 한다.
- [0055] 이와 같이, 정전기방전회로(ESD)를 통한 게이트배선(GL)의 방전패스를, 양끝단 측에서 서로 독립적으로 개별 구성함으로써, 공통배선(CL)으로의 게이트신호의 누설을 감소시킬 수 있게 되어, 검사공정에서의 검사력 즉 불량 검출력을 향상시킬 수 있게 된다.
- [0056] 이와 관련하여 도 4 및 5를 참조하여 설명하면, 액정표시장치의 불량 검출을 위한 검사공정인 ART 검사공정에서, 액정표시장치의 어레이기판에 형성된 다수의 게이트배선(GL)은 모두 일측에서 하나로 연결된 상태이며, 이 상태에서 검사용 게이트신호(Gate)를 공통적으로 인가받게 된다.
- [0057] 이때, 게이트배선(GL)의 제1끝단 측은 제1정전기방전회로(ESD1)를 통해 공통배선(CL)과 연결되고, 게이트배선(GL)의 제2끝단 측은 제2정전기방전회로(ESD2)를 통해 접지배선(GNDL)과 연결된다.
- [0058] 이와 같은 배치 관계에 따라, 게이트신호(Gate)는 공통배선(CL)과 접지배선(GNDL)의 2개의 방향으로 누설전류(i1, i2)가 발생하게 되어, 공통배선(CL2)으로의 누설전류(i1)가 감소하게 된다.
- [0059] 즉, 다수의 게이트배선(GL)과 공통배선(CL) 사이의 총 저항값(Rt)은,  $R_t = R_e/n$ 이 된다. 여기서,  $R_e$ 는 정전기방전회로(ESD)의 저항값이며, n은 게이트배선(GL)의 수이다.
- [0060] 이처럼, 공통배선(CL)으로의 정전기방전회로(ESD)의 총 저항값은, 종래에 비해 2배 만큼 높아지게 된다. 이에 따라, 공통배선(CL)으로의 누설전류(i2)가 감소되어, 누설전류 특성이 향상됨을 알 수 있다.
- [0061] 여기서, 공통배선(CL)으로 누설전류가 증가하게 되면, 공통배선(CL) 상의 공통전압(Vcom)에 영향을 주게 되고, 이에 따라 화소영역(P)의 충전특성이 저하된다. 이에 따라, 누설전류에 의해 충전특성이 저하되며, 검사공정시 불량 검출력이 저하되는 결과가 초래된다. 더욱이, 액정표시장치 사용시에도, 누설전류 증가에 따라 충전특성이 저하되어 구동 신뢰성이 저하될 수 있게 된다.
- [0062] 이에 대해, 본 실시예에서는, 전술한 바와 같이, 정전기방전회로(ESD)를 통한 공통배선(CL)으로의 누설전류 특성이 향상되어 누설전류가 감소될 수 있게 된다. 따라서, 액정표시장치의 검사공정시 불량 검출력이 향상되고, 액정표시장치 사용시 구동 신뢰성이 확보될 수 있게 된다.
- [0063] 검사공정시의 불량 검출력 향상과 관련하여, 도 7 및 8을 참조할 수 있다. 도 7은 종래 및 본 발명의 제1실시예에 따른 액정표시장치의 어레이기판에 대한 검사공정에서의 불량 검출 여부를 비교한 도면이고, 도 8은 본 발명의 제1실시예에 따른 액정표시장치의 어레이기판에서의 불량 유형별 검출 테스트 결과를 도시한 도면이다.
- [0064] 이때, 도 7에서는 '조건3'이 어레이기판의 불량 검출과 관련된 조건에 해당되므로, '조건3'을 주목하여 설명한다. '조건3'에서는 펄스 형태의 게이트신호와 펄스 형태의 데이터신호를 인가하게 된다.
- [0065] 이때, 종래의 경우(즉, Mask Revision 전)에서는, 검사 장비로 측정된 VIOS 영상이 전체적으로 어두운 붉은색을 띠게 되며, 이때의 화소의 충전 전압은 대략 -2.07V 수준이다. 따라서, 이와 같은 상태에서는, 불량을 검출하는 것이 불가능하게 된다.
- [0066] 반면, 본 실시예의 경우(즉, Mask Revision 후)에서는, VIOS 영상이 전체적으로 초록색을 띠게 되며, 이때의 화소 충전 전압은 종래에 비해 상당히 높은 7.15V 수준이다. 따라서, 이와 같은 상태에서는, 불량 검출이 가능하게 된다.
- [0067] 이처럼, 본 실시예에 경우에는 신호누설이 감소되어 화소의 충전 특성이 향상될 수 있게 되므로, 불량 검출이 효과적으로 이루어지게 됨을 알 수 있다.

- [0068] 한편, 도 8에서는 어레이기판 시료에서 ①~⑨의 위치에 여러 유형의 불량(게이트 오픈(gate open), 데이터 오픈(data open), 드레인 오픈(drain open), 화소전극-공통전극 숏(PXL-Vcom short), 화소전극-소스드레인 숏(PXL-SD short))을 의도적으로 형성한 후, 이에 대한 검출 결과를 나타내었다. 이를 살펴보면, 여러 유형의 불량이 모두 검출됨을 확인할 수 있다.
- [0069] 진술한 제1실시예에서는, 게이트배선에 연결된 정전기방전회로의 연결 구조 변경을 통해 공통배선으로의 누설전류를 감소시켜, 불량 검출력을 향상시키고 구동 안정성을 확보하는 경우를 설명하였다.
- [0070] 이하의 제2실시예에서는, 데이터배선에 연결된 정전기방전회로의 연결 구조 변경을 통해, 불량 검출력 및 구동 안정성을 확보하는 경우를 설명한다.
- [0071] 한편, 이하의 제2실시예에서는, 제1실시예와 동일유사한 구성에 대해 동일한 도면번호를 부여하며 이에 대한 구체적인 설명을 생략할 수 있다. 그리고, 제2실시예는 데이터배선(DL)과 연결되는 정전기방전회로(ESD)의 배치 구조와 관련되어 있는바, 게이트배선과 연결되는 정전기방전회로의 배치 구조에 대한 구체적인 설명은 생략할 수 있다.
- [0072] 도 9는 본 발명의 제2실시예에 따른 액정표시장치에서 데이터배선에 연결된 정전기방전회로의 연결 구조를 개략적으로 도시한 도면이다. 도 9에서는, 설명의 편의를 위해, 데이터배선 및 이와 연결된 배선들을 위주로 도시하였다.
- [0073] 도 9를 참조하면, 제2실시예에 따른 액정표시장치의 어레이기판(110)에는 영상을 표시하는 표시영역(AA)과 그 주변의 비표시영역(NA)이 정의되어 있다.
- [0074] 어레이기판(110) 상에는, 제1방향으로서 행방향을 따라 표시영역(AA)을 가로지르면서 연장된 다수의 게이트배선(도 3의 GL)과, 제1방향과 교차하는 제2방향으로서 열방향을 따라 표시영역(AA)을 가로지르면서 연장된 다수의 데이터배선(DL)이 형성되어 있다.
- [0075] 한편, 게이트배선과 평행하게 이격되며, 표시영역(AA)을 가로지르면서 연장된 제1공통배선(도 3의 CL1)이 형성된다.
- [0076] 이와 같이 서로 교차하는 다수의 게이트배선 및 데이터배선(DL)은, 표시영역(AA)에서 매트릭스 형태로 배치된 다수의 화소영역(도 3의 P)을 정의한다.
- [0077] 화소영역의 구조와 관련하여서는 앞선 제1실시예의 도 6을 참조할 수 있으며, 이에 대한 구체적인 설명은 생략한다.
- [0078] 어레이기판(110)의 비표시영역(NA)에는 다수의 패드 및 신호배선이 형성되어 있다.
- [0079] 이와 관련하여, 데이터배선(DL)의 일끝단에는 이와 연결된 데이터패드(DP)가 배치될 수 있으며, 게이트배선의 일끝단에는 이와 연결된 게이트패드(도 3의 GP)가 배치될 수 있다.
- [0080] 데이터패드(DP)에는 화소영역(P)의 화소전극(도 6의 130)에 인가되어 충전되는 데이터신호가 구동회로로부터 입력된다. 한편, 게이트패드에는 박막트랜지스터(도 6의 T)를 온/오프(no/off) 스위칭하기 위한 게이트신호가 구동회로로부터 입력된다.
- [0081] 그리고, 비표시영역(NA)에는 공통전압패드(도 3의 VCP)와 접지패드(도 3의 GNDP)가 형성되어 있다. 공통전압패드에는 전원회로로부터 공통전압(Vcom)이 인가되고, 접지패드에는 접지전압(GND)이 인가될 수 있다.
- [0082] 또한, 비표시영역(NA)에는 공통전압패드와 연결되는 제2공통배선(CL2)이 비표시영역(NA)의 적어도 일측을 따라 형성될 수 있다.
- [0083] 또한, 비표시영역(NA)에는 접지패드와 연결되는 접지배선(GNDL)이 비표시영역(NA)의 적어도 일측을 따라 형성될 수 있다. 이와 같은 접지배선(GNDL)은 표시영역(AA) 내부로는 연장되지 않고 비표시영역(NA) 내에 배치되도록 구성된다.
- [0084] 비표시영역(NA)에서, 다수의 데이터배선(DL) 각각의 양끝단 측에는 정전기방전회로(ESD)가 연결되도록 구성된다. 특히, 제1실시예와 유사하게, 데이터배선(DL)의 양끝단 측에 연결된 정전기방전회로(ESD)는 비표시영역(NA)에서 서로 다른 신호배선과 연결되도록 구성하는 것에 특징이 있다.

- [0085] 이와 관련하여 예를 들면, 각 데이터배선(DL)의 일끝단으로서 제3끝단 측은 정전기방전회로(ESD)를 통해 접지배선(GNDL)에 연결되도록 구성되고, 타끝단으로서 제4끝단 측은 정전기방전회로(ESD)를 통해 공통배선 즉 제2공통배선(CL2)에 연결되도록 구성될 수 있다. 한편, 다른 예로서, 제3끝단 측이 제2공통배선(CL2)에 연결되고, 제4끝단 측이 접지배선(GNDL)에 연결되도록 구성될 수 있다.
- [0086] 본 실시예에서는, 설명의 편의를 위해, 데이터신호가 입력되는 입단 측으로서 데이터패드(DP) 근방의 제3끝단이 정전기방전회로(ESD)를 통해 접지배선(GNDL)에 연결되고, 제3끝단과 표시영역(AA)을 사이에 두고 반대 측에 위치하는 타단 측이 정전기방전회로(ESD)를 통해 공통배선(CL)에 연결되는 경우를 예로 들어 설명한다. 그리고, 데이터배선(DL)의 제3끝단과 연결되는 정전기방전회로(ESD)를 제3정전기방전회로(ESD3)라 하고, 데이터배선(DL)의 제4끝단과 연결되는 정전기방전회로(ESD)를 제4정전기방전회로(ESD4)라 한다.
- [0087] 이와 같이, 정전기방전회로(ESD)를 통한 데이터배선의 방전패스를, 양끝단 측에서 서로 독립적으로 개별 구성함으로써, 공통배선(CL)으로의 데이터신호의 누설을 감소시킬 수 있게 된다.
- [0088] 즉, 제1실시예에서 설명한 바와 같이, 데이터배선(DL)에서 공통배선(CL) 측으로의 정전기방전회로(ESD)의 저항이 감소하게 되고, 이에 따라 공통배선(CL) 측으로의 누설전류 또한 감소하게 된다.
- [0089] 이에 따라, 데이터신호에 의한 공통배선(CL) 상의 공통전압(Vcom)의 변동이 감소하게 되어, 화소영역의 충전특성이 향상될 수 있게 된다. 따라서, 불량 검출력과 구동 신뢰성이 향상될 수 있게 된다.
- [0090] 한편, 데이터배선(DL)과 공통배선(CL) 사이의 연결 구조에 있어, 별도의 배선패턴이 이들 사이에 배치되도록 구성될 수도 있다.
- [0091] 이와 관련하여 도 10을 참조할 수 있는데, 데이터배선(DL)들의 제2끝단은 제4정전기방전회로(ESD4)를 통해 플로팅배선(LP)에 연결될 수 있다. 플로팅(floating)배선(LP)은 주변의 배선들과는 독립적으로 형성된 배선패턴에 해당된다. 플로팅배선(LP)의 양 끝단은 정전기방전회로 즉 제5정전기방전회로(ESD5)를 통해 공통배선(CL)과 연결되도록 구성될 수 있다.
- [0092] 즉, 데이터배선(DL)의 제4끝단과 공통배선(CL)은, 이들 사이에 배치된 플로팅배선(LP)과 정전기방전회로(ESD)를 통해 연결되도록 구성될 수 있다.
- [0093] 이와 같은 연결 구조에 의해, 데이터배선(DL)과 공통배선(CL) 사이의 정전기방전회로(ESD)의 저항값은 더욱 증가하게 된다. 이에 따라, 데이터배선(DL)에서 공통배선 측으로의 전류누설이 더욱 감소될 수 있게 되어, 불량 검출력과 구동 신뢰성이 보다 더 향상될 수 있게 된다.
- [0094] 도 11은 본 발명의 제3실시예에 따른 액정표시장치를 개략적으로 도시한 도면이다.
- [0095] 도 11을 참조하면, 제3실시예에 따른 액정표시장치는, 전술한 제1실시예의 게이트배선 측의 정전기방전회로 연결 구조와 제2실시예의 데이터배선 측의 정전기방전회로 연결 구조를 모두 포함하고 있다.
- [0096] 한편, 도 11에서는, 설명의 편의를 위해, 제2실시예의 데이터배선 측의 정전기 방전회로 연결 구조로서 도 10에 도시한 구조를 포함하도록 하였는데, 이에 한정되지는 않으며 도 9에 도시한 구조가 포함될 수 있다.
- [0097] 이하의 설명에서는, 제1실시예와 제2실시예와 동일유사한 구성에 대한 상세한 설명을 생략할 수 있다.
- [0098] 도 11에 도시한 바와 같이, 게이트배선(GL)의 양끝단 측에 연결된 정전기방전회로(ESD)는 비표시영역(NA)에서 서로 다른 신호배선과 연결되도록 구성할 수 있다.
- [0099] 예를 들면, 각 게이트배선(GL)의 제1끝단 측은 제1정전기방전회로(ESD1)를 통해 공통배선 즉 제2공통배선(CL2)에 연결되도록 구성되고, 제2끝단 측은 제2정전기방전회로(ESD2)를 통해 접지배선(GNDL)에 연결되도록 구성될 수 있다.
- [0100] 그리고, 각 데이터배선(DL)의 제3끝단 측은 제3정전기방전회로(ESD3)를 통해 접지배선(GNDL)에 연결되도록 구성되고, 제4끝단 측은 제4정전기방전회로(ESD4)를 통해 제2공통배선(CL2)에 연결되도록 구성될 수 있다. 여기서, 제4정전기방전회로(ESD4)는, 이와 연결된 플로팅배선(LP)과 제5정전기방전회로(ESD5)를 통해, 제2공통배선(CL2)과 연결될 수 있다.

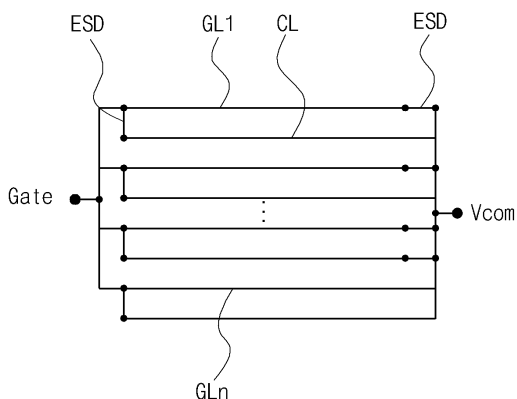
- [0101] 이처럼, 게이트배선(GL)과 데이터배선(DL) 각각의 양끝단에서의 정전기방전회로의 연결 구조에 있어, 일끝단은 공통배선과 연결되도록 하고 타끝단은 공통배선과 별개의 독립적인 신호배선으로서 접지배선과 연결되도록 한다.
- [0102] 이에 따라, 공통배선으로의 누설전류는 보다 더 감소될 수 있게 되어, 불량 검출력과 구동 신뢰성이 보다 더 향상될 수 있게 된다.
- [0103] 전술한 바와 같이, 본 발명의 실시예들에 따르면, 게이트신호 및/또는 데이터신호를 전송하는 신호배선의 양끝단에서의 정전기방전회로의 연결 구조를, 일끝단은 공통배선과 연결되도록 하고 타끝단은 공통배선과 별개의 독립적인 신호배선으로서 접지배선과 연결되도록 이원화하게 된다.
- [0104] 이에 따라, 공통배선으로의 누설전류가 감소되어 화소의 충전 특성이 향상될 수 있게 된다. 따라서, 액정표시장치의 불량 검출력과 구동 신뢰성이 향상될 수 있다.
- [0105] 전술한 본 발명의 실시예는 본 발명의 일예로서, 본 발명의 정신에 포함되는 범위 내에서 자유로운 변형이 가능하다. 따라서, 본 발명은, 첨부된 특허청구범위 및 이와 등가되는 범위 내에서의 본 발명의 변형을 포함한다.

**부호의 설명**

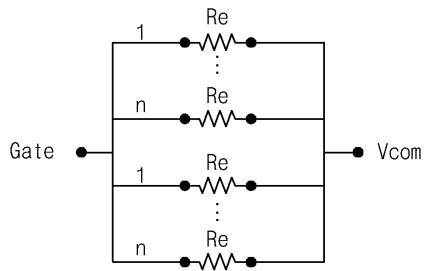
- [0106] 110: 어레이기판
- AA, NA: 표시영역, 비표시영역
- GL, DL: 게이트배선, 데이터배선
- CL, CL1, CL2: 공통배선, 제1공통배선, 제2공통배선
- GNDL: 접지배선
- GP: 게이트패드
- DP: 데이터패드
- VCP: 공통전압패드
- GNDP: 접지패드
- ESD, ESD1~EDS5: 정전기방전회로, 제1~5정전기방전회로
- LP: 플로팅배선

**도면**

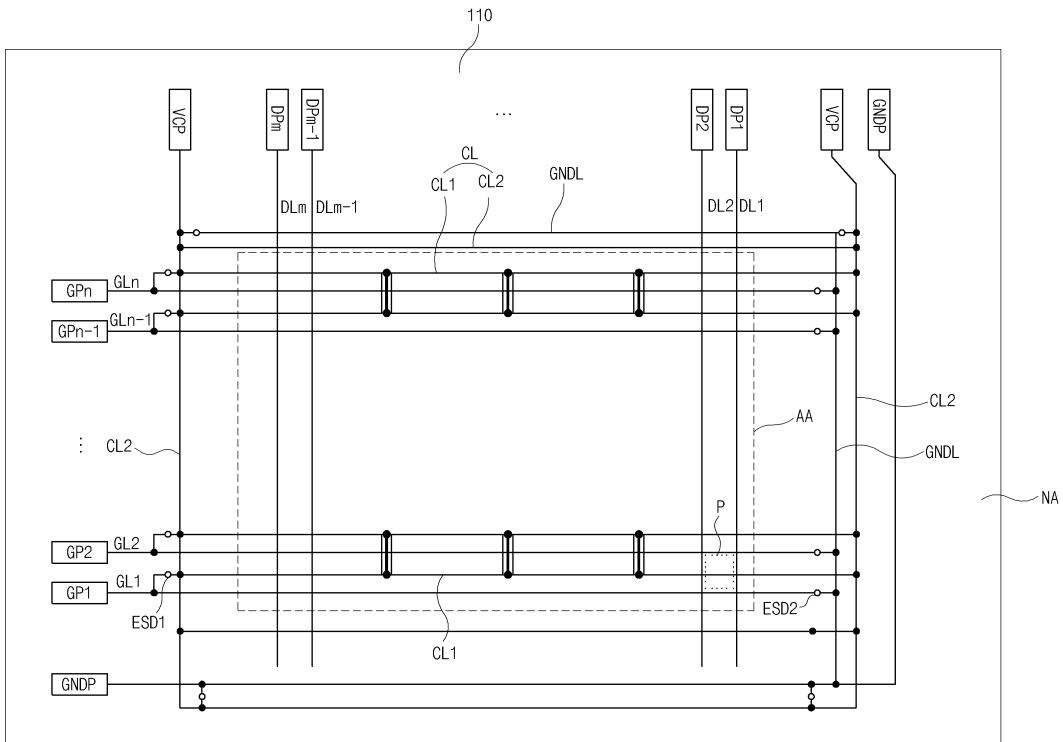
**도면1**



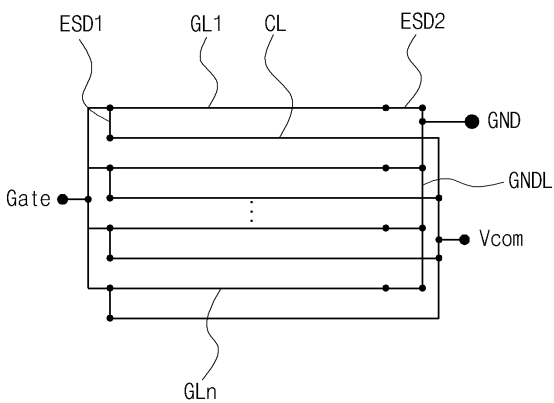
도면2



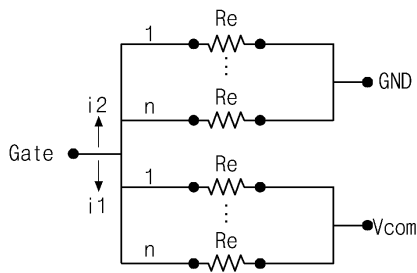
도면3



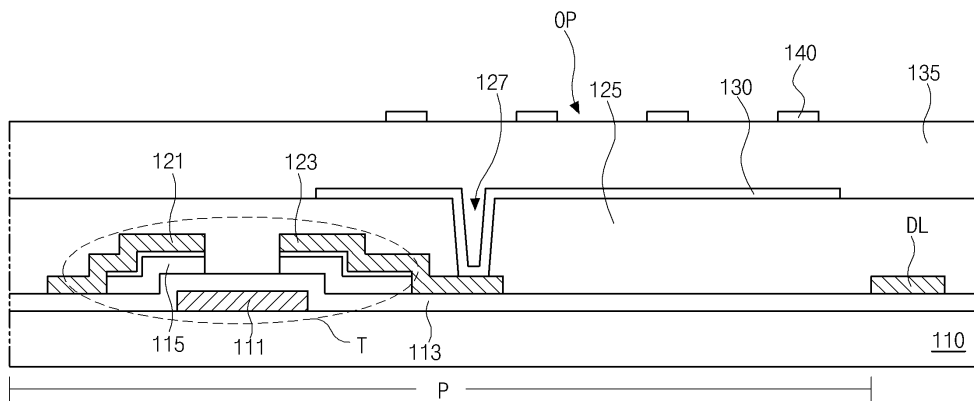
도면4



도면5



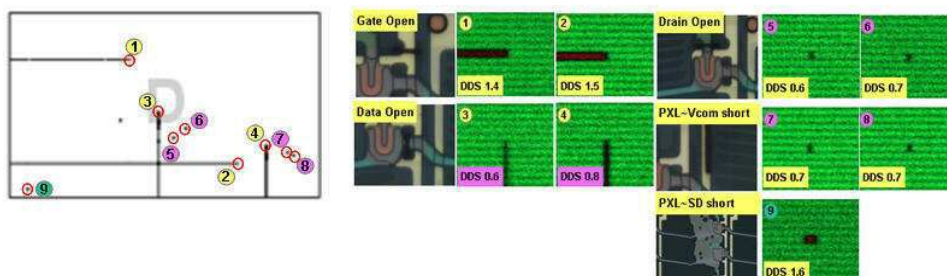
도면6



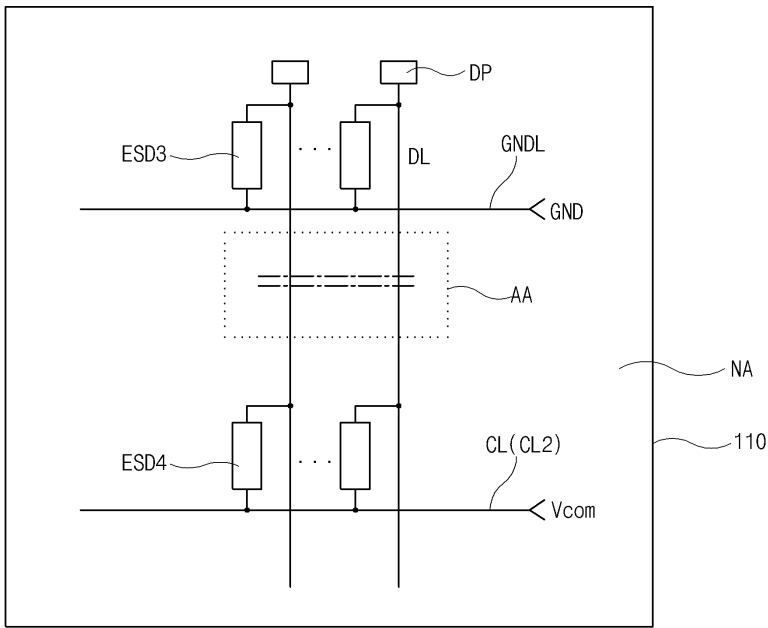
도면7

조건	Gate 전압	Gate Signal	Data Signal	Vcom 전압	Mask Revision 前		Mask Revision 後		
					Avg 전압	VIOS image	Avg 전압	VIOS Image	
1	+40V	Full charge	Drop 적용	0V	5.22		-5.86		
2	+40V	Full charge	Full charge	0V	11.85		15.81		
3	+40V	High/Low 인가	Drop 적용	0V	-2.07		7.15		Gate/Data 정상 signal 적용 조건
4	+40V	High/Low 인가	Full charge	0V	0.51		13.56		

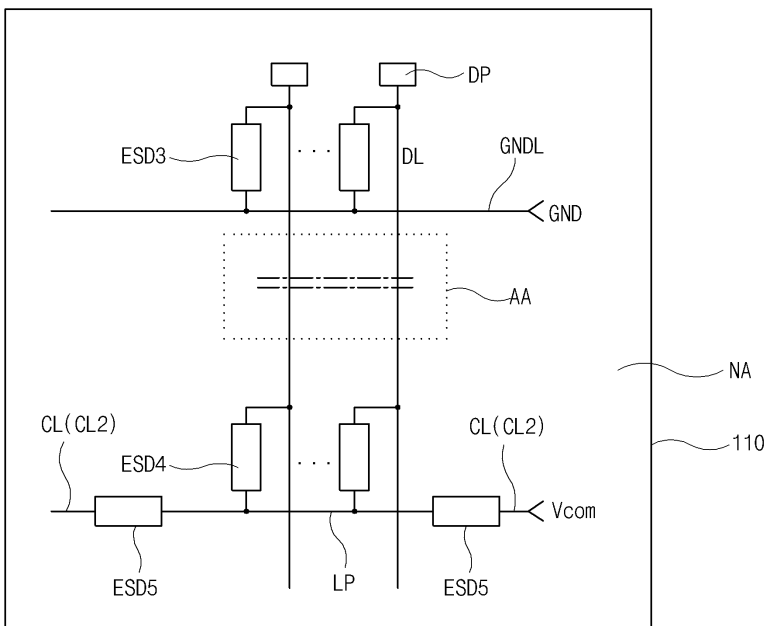
도면8



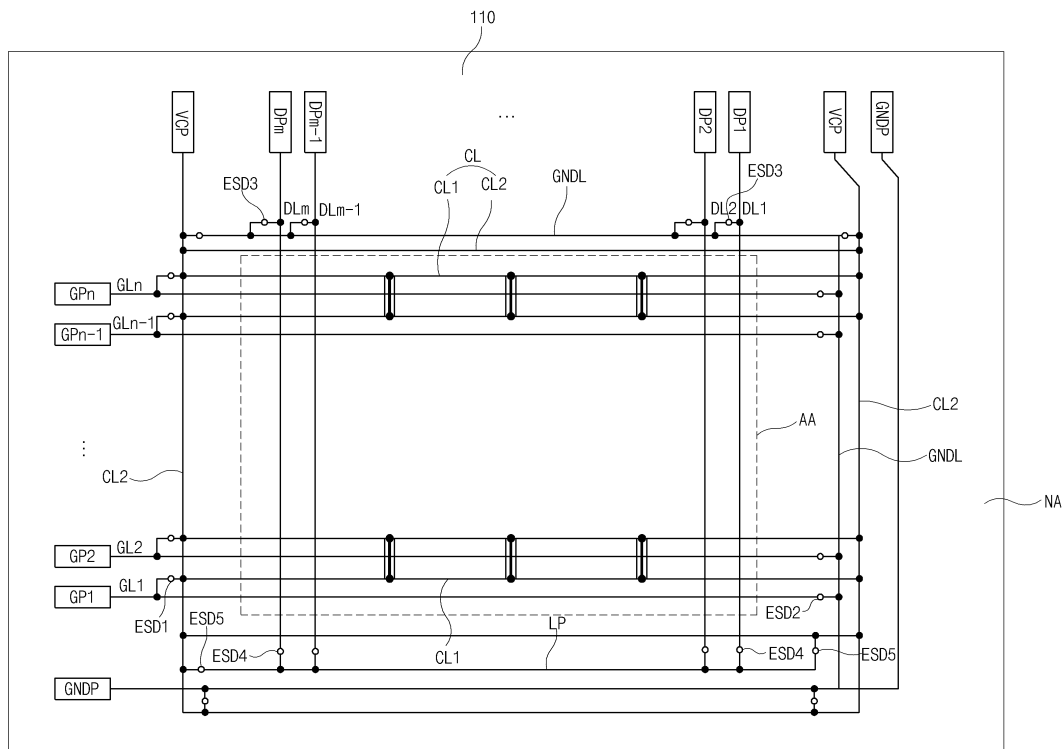
도면9



도면10



도면11



专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR1020160043205A</a>	公开(公告)日	2016-04-21
申请号	KR1020140136817	申请日	2014-10-10
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE HYUN GI 이현기		
发明人	이현기		
IPC分类号	G02F1/133 G09G3/36		
CPC分类号	G09G3/3648 G02F1/136204 G02F1/136286 G01R31/002 G09G2300/0426		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

发明内容本发明的目的在于提供一种改善缺陷检测力和驱动可靠性的方法。为此，本发明提供了一种半导体器件，包括：多个栅极布线和在基板上彼此交叉的数据布线；第一静电放电电路，连接到所述多个栅极布线中的每一个的第一端；第二静电放电电路，连接到多个栅极布线的第二端，公共布线连接到第一静电放电电路，信号布线连接到第二静电放电电路，提供一种液晶显示装置。

