



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0134448
(43) 공개일자 2013년12월10일

(51) 국제특허분류(Int. Cl.)

G02F 1/136 (2006.01) G02F 1/1343 (2006.01)

(21) 출원번호 10-2012-0057966

(22) 출원일자 2012년05월31일

심사청구일자 2012년05월31일

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

우윤환

서울특별시 강남구 개포동 주공아파트 208동 302호

이선정

서울특별시 마포구 서교동 382-9

(74) 대리인

특허법인천문

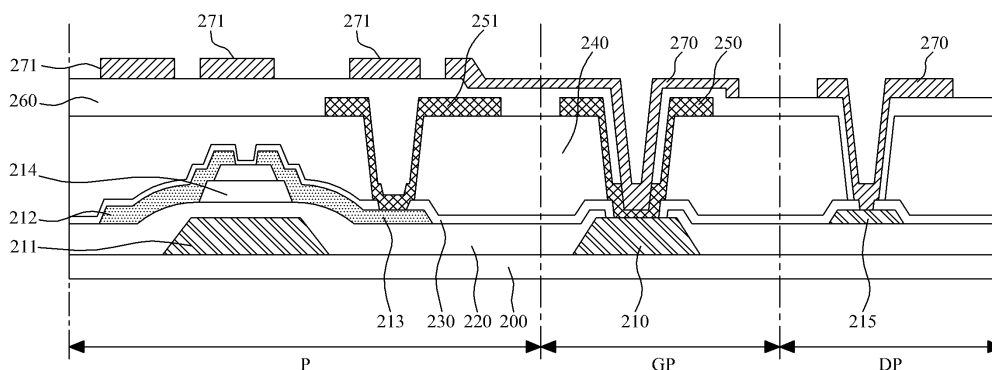
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 액정표시장치용 어레이 기판 및 이의 제조 방법

(57) 요약

본 발명의 일 측면에 따른 액정표시장치용 어레이 기판은 게이트 전극, 픽셀 전극 및 공통 전극이 형성된 기판; 상기 기판 상에 형성되며, 상기 게이트 전극과 연결된 게이트 패드; 상기 게이트 패드 상에 형성되는 게이트 절연막 및 제1 보호층; 상기 제1 보호층 상에 형성되는 제2 보호층; 상기 제2 보호층 상에 형성되며 상기 게이트 패드를 노출시키는 제1 콘택홀을 통해 상기 게이트 패드와 연결되는 제1 금속층; 상기 제1 금속층 및 상기 제2 보호층 상에 형성되는 제3 보호층; 상기 제3 보호층 상에 형성되며, 상기 제1 금속층을 노출시키는 제2 콘택홀을 통해 상기 제1 금속층과 연결되는 제2 금속층을 포함한다.

대표도 - 도7



특허청구의 범위

청구항 1

게이트 전극, 픽셀 전극 및 공통 전극이 형성된 기판;

상기 기판 상에 형성되며, 상기 게이트 전극과 연결된 게이트 패드;

상기 게이트 패드 상에 형성되는 게이트 절연막 및 제1 보호층;

상기 제1 보호층 상에 형성되는 제2 보호층;

상기 제2 보호층 상에 형성되며 상기 게이트 패드를 노출시키는 제1 콘택홀을 통해 상기 게이트 패드와 연결되는 제1 금속층;

상기 제1 금속층 및 상기 제2 보호층 상에 형성되는 제3 보호층;

상기 제3 보호층 상에 형성되며, 상기 제1 금속층을 노출시키는 제2 콘택홀을 통해 상기 제1 금속층과 연결되는 제2 금속층을 포함하는 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 2

제 1항에 있어서,

상기 제1 금속층은 상기 픽셀 전극과 동일층으로 형성되며, 상기 제2 금속층은 상기 공통 전극과 동일층으로 형성되는 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 3

제 1항에 있어서,

상기 제1 금속층은 상기 공통 전극과 동일층으로 형성되며, 상기 제2 금속층은 상기 픽셀 전극과 동일층으로 형성되는 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 4

제 1항에 있어서,

상기 제1 금속층은 상기 픽셀 전극과 동일한 물질로 형성되며, 상기 제2 금속층은 상기 공통 전극과 동일한 물질로 형성되는 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 5

제 1항에 있어서,

상기 제1 금속층은 상기 공통 전극과 동일한 물질로 형성되며, 상기 제2 금속층은 상기 픽셀 전극과 동일한 물질로 형성되는 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 6

제 1항에 있어서,

상기 제2 콘택홀은 상기 제1 콘택홀 영역에 형성되는 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 7

제 1항에 있어서,

상기 제1 및 제3 보호층은 패시베이션층인 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 8

제 1항에 있어서,

상기 제2 보호층은 포토 아크릴(PAC)로 형성되는 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 9

기판 상에 게이트 패드를 형성하는 단계;

상기 게이트 패드 상에 게이트 절연막 및 제1 보호층 형성하는 단계;

상기 제1 보호층 상에 상기 게이트 패드에 대응되는 위치에 형성된 제1 보호층을 노출시키는 형태로 제2 보호층을 형성하는 단계;

상기 게이트 절연막 및 제1 보호층을 패터닝하여 상기 게이트 패드를 노출시키는 제1 콘택홀을 형성하는 단계;

상기 제1 콘택홀 및 제2 보호층 상에 제1 금속층을 형성하는 단계;

상기 제1 금속층 및 상기 제2 보호층 상에 제3 보호층을 형성하는 단계;

상기 제3 보호층 상에 제1 금속층을 노출시키는 제2 콘택홀을 형성하는 단계; 및

상기 제2 콘택홀을 통해 상기 제1 금속층과 연결되는 제2 금속층을 형성하는 단계를 포함하는 액정표시장치용 어레이 기판의 제조방법.

청구항 10

제 9항에 있어서,

상기 제2 콘택홀을 형성하는 단계는,

상기 제2 콘택홀을 상기 제1 콘택홀 영역에 형성하는 단계인 것을 특징으로 하는 액정표시장치용 어레이 기판의 제조방법.

청구항 11

제 9항에 있어서,

상기 제1 및 제3 보호층은 패시베이션층인 것을 특징으로 하는 액정표시장치용 어레이 기판의 제조방법.

청구항 12

제 9항에 있어서,

상기 제2 보호층은 포토 아크릴(PAC)로 형성되는 것을 특징으로 하는 액정표시장치용 어레이 기판의 제조방법.

명세서

기술분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 더욱 상세하게는 액정표시장치에 사용되는 어레이 기판에 관한 것이다.

배경기술

[0002] 최근 액정표시장치에는 상하 기판 중 하나의 기판에 전극들이 교대로 배치되고 기판들 사이에 액정이 배치되어 영상을 표시하는 횡전계 방식 액정표시장치가 개발되고 있다.

[0003] 통상적으로 횡전계 방식 액정표시장치는 전계를 이용하여 유전 이방성을 갖는 액정의 광 투과율을 조절함으로써 화상을 표시하고, 주로 칼라 필터 어레이가 형성된 칼라 필터 기판과 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 기판이 액정을 사이에 두고 합착되어 형성된다.

[0004] 박막 트랜지스터 어레이 기판은 기판 상에 게이트라인과 데이터라인의 교차로 정의된 셀 영역마다 형성된 박막 트랜지스터와 화소 전극, 공통 전극을 구비한다. 박막 트랜지스터(thin film transistor: 이하는 TFT라 지칭함)는 게이트 라인으로부터의 게이트 신호에 응답하여 데이터라인으로부터의 데이터 신호를 화소 전극으로 공급한다. 화소 전극은 TFT로부터의 데이터신호를 공급하여 액정이 구동되게 하고, 공통 전극은 액정구동 시 기준이 되는 공통 전압이 공급된다. 액정은 화소 전극의 데이터 신호와 공통 전극의 공통 전압에 의해 형성된 전계에

따라 회전하여 광 투과율을 조절함으로써 계조가 구현된다.

- [0005] 이러한 횡전계 액정표시장치용 박막 트랜지스터 어레이 기판은 TFT 영역, 픽셀 영역, 데이터 배선 영역, 게이트 패드 영역, 데이터 패드 영역 등을 포함하고 있으며, 어레이 기판 상에서 서로 다른 층과의 전기적인 연결을 위해 콘택홀을 포함하는 경우가 있다. 하지만, 종래의 횡전계 액정표시장치용 어레이 기판에서는 콘택홀을 통해 서로 다른 층과의 전기적인 연결을 할 때, 하부 층의 손상 및 각 층간의 단락 이슈가 발생할 수 있으며, 특히 게이트 패드 영역에서 이런 문제의 발생 빈도가 높다.
- [0006] 이하에서는 종래의 액정표시장치용 어레이 기판의 게이트 패드 영역에 생길수 있는 문제점에 대해 대해서 도 1 내지 도 6을 참조하여 설명하기로 한다.
- [0007] 도 1 내지 도 5는 종래의 액정표시장치용 어레이 기판의 게이트 패드 영역의 제조방법을 보여주는 단면도이다.
- [0008] 먼저, 도 1에 도시된 바와 같이, 기판(100) 상에 게이트 패드(110), 게이트절연막(120), 제1 패시베이션층(130), 및 포토아크릴층(140)을 순차적으로 형성한다.
- [0009] 다음으로, 도 2 및 도 3에 도시된 바와 같이 포토아크릴층(140) 상에 제1 금속층(150)을 형성하고 제1 금속층(150) 상에 제2 패시베이션층(160)을 형성한다.
- [0010] 다음으로, 도 4에 도시된 바와 같이 제2 패시베이션층(160), 제1 패시베이션층(130) 및 게이트 절연막(120)을 패터닝하여 게이트 패드(110)를 노출시키는 콘택홀(180)을 형성한다.
- [0011] 다음으로, 도 5에 도시된 바와 같이 콘택홀(180)을 통해 게이트 패드(110)와 연결되는 제2 금속층(170)을 형성한다.
- [0012] 하지만, 종래의 액정표시장치용 어레이 기판의 게이트 패드 영역을 형성하는 공정에서 콘택홀이 깊거나 적층된 층들의 단차가 큰 경우 몇가지 문제점들이 발생할 수 있다.
- [0013] 이와 같은 종래의 문제점들은 도 6a 및 도 6b를 통해 상세하게 살펴보기로 한다.
- [0014] 도 6a는 도 5의 A 부분을 확대한 단면도이며 도 6b는 도 5의 B 부분을 확대한 단면도이다.
- [0015] 도 6a는 제2 패시베이션층(160), 제1 패시베이션층(130) 및 게이트 절연막(120)을 패터닝하여 게이트 패드(110)를 노출시키는 콘택홀(180)을 형성한 후, 게이트 패드(110)에 연결되는 제2 금속층(170)을 형성하는 공정에서, 제2 금속층의 단선을 보여주는 도면이다. 도 6a에서 도시된 바와 같이, 게이트 패드(110) 및 제2 금속층(170) 간의 단차가 큰 경우, 콘택홀(180)의 깊이가 깊어져 제2 금속층(170)이 콘택홀 표면에 고르게 형성되지 못해 제2 금속층(170)의 단락 문제가 발생할 수 있다.
- [0016] 도 6b는 제2 패시베이션층(160), 제1 패시베이션층(130) 및 게이트 절연막(120)을 패터닝하여 콘택홀(180)을 형성한 후, 게이트 패드(110)에 연결되는 제2 금속층(170)을 형성하는 공정에서, 게이트 패드(110) 및 제2 금속층(170)의 콘택 불량을 보여주는 도면이다. 도 6b에 도시된 바와 같이, 콘택홀(180)을 형성하는 식각 공정에서 식각 될 층들의 두께가 두꺼워 최하부의 식각 대상 층인 게이트 절연막(120)이 완전히 식각되지 않고 잔막으로 남는 경우, 게이트 절연막(120)의 잔막으로 인해 게이트 패드(110)와 제2 금속층(170)간의 콘택이 이루어지지 않는 등의 문제가 발생할 수 있다.
- [0017] 상술한 종래의 액정표시장치용 어레이 기판의 문제점을 정리하면 다음과 같다.
- [0018] 첫째, 게이트 패드 및 제2 금속층의 단차가 큰 경우, 게이트 패드 및 제2 금속층의 전기적 연결을 위해 형성되는 콘택홀의 깊이가 깊어져 제2 금속층이 콘택홀 표면에 고르지 않게 형성될 수 있으며, 이로 인해 제2 금속층의 단락 문제가 발생할 수 있다.
- [0019] 둘째, 게이트 패드 및 제2 금속층 사이에 적층된 층이 많거나 혹은 적층된 층들의 두께가 두꺼워 콘택홀(180)을 형성하는 식각 공정에서 최하부의 식각 대상 층인 게이트 절연막(120)이 완전히 식각되지 않고 잔막으로 남을 수 있으며, 이런 게이트 절연막(120)의 잔막으로 인해 게이트 패드(110)와 제2 금속층(170)간의 콘택이 이루어지지 않는 문제가 발생할 수 있다.

발명의 내용

해결하려는 과제

[0020] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 콘택홀 표면에서 제2 금속층의 단선 문제를 개선하고, 게이트 절연막의 잔막으로 인해 발생할 수 있는 제2 금속층 및 게이트 패드의 콘택이 이루어지지 않는 문제를 방지할 수 있는 액정표시장치용 어레이 기판을 제공하는 것을 그 기술적 과제로 한다.

과제의 해결 수단

[0021] 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 액정표시장치용 어레이 기판은, 게이트 전극, 픽셀 전극 및 공통 전극이 형성된 기판; 상기 기판 상에 형성되며, 상기 게이트 전극과 연결된 게이트 패드; 상기 게이트 패드 상에 형성되는 게이트 절연막 및 제1 보호층; 상기 제1 보호층 상에 형성되는 제2 보호층; 상기 제2 보호층 상에 형성되며 상기 게이트 패드를 노출시키는 제1 콘택홀을 통해 상기 게이트 패드와 연결되는 제1 금속층; 상기 제1 금속층 및 상기 제2 보호층 상에 형성되는 제3 보호층; 상기 제3 보호층 상에 형성되며, 상기 제1 금속층을 노출시키는 제2 콘택홀을 통해 상기 제1 금속층과 연결되는 제2 금속층을 포함한다.

[0022] 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 액정표시장치용 어레이 기판의 제조방법은, 기판 상에 게이트 패드를 형성하는 단계; 상기 게이트 패드 상에 게이트 절연막 및 제1 보호층 형성하는 단계; 상기 제1 보호층 상에 상기 게이트 패드에 대응되는 위치에 형성된 제1 보호층을 노출시키는 형태로 제2 보호층을 형성하는 단계; 상기 게이트 절연막 및 제1 보호층을 패터닝하여 상기 게이트 패드를 노출시키는 제1 콘택홀을 형성하는 단계; 상기 제1 콘택홀 및 제2 보호층 상에 제1 금속층을 형성하는 단계; 상기 제1 금속층 및 상기 제2 보호층 상에 제3 보호층을 형성하는 단계; 상기 제3 보호층 상에 제1 금속층을 노출시키는 제2 콘택홀을 형성하는 단계; 및 상기 제2 콘택홀을 통해 상기 제1 금속층과 연결되는 제2 금속층을 형성하는 단계를 포함한다.

발명의 효과

[0023] 본 발명에 따르면, 액정표시장치용 어레이 기판 및 이의 제조 방법에서 제1금속층을 게이트 패드 및 제2 금속층 사이에 추가로 형성하여 게이트 패드 및 제2 금속층을 단차를 줄여 제2 금속층의 단선 문제를 해결할 수 있는 효과가 있다.

[0024] 또한, 본 발명에 따르면, 액정표시장치용 어레이 기판 및 이의 제조방법에서, 콘택홀이 깊을 경우 콘택홀을 두 번에 나눠 뚫어줌으로써 한번의 공정으로 식각되지 않아 남을 수 있는 하부 잔막에 관한 이슈를 해결할 수 있는 효과가 있다.

[0025] 또한, 본 발명에 따르면, 액정표시장치용 어레이 기판 및 이의 제조방법에서, 제1 금속층을 제1 콘택홀 내부 영역에도 형성하여, 제1 금속층이 게이트 패드 및 제2 금속층의 사이에서 연결 배선으로 활용될 수 있는 효과가 있다.

도면의 간단한 설명

[0026] 도 1 내지 도 5는 종래의 액정표시장치용 어레이 기판의 게이트 패드 영역의 제조방법을 보여주는 단면도;
도 6a 및 도 6b는 도 5의 A 부분 및 B 부분을 확대한 단면도;
도 7 및 도 8은 본 발명에 따른 액정표시장치용 어레이 기판을 보여주는 단면도; 및
도 9 내지 14는 본 발명에 따른 액정표시장치용 어레이 기판의 게이트 패드 영역에 대한 제조방법을 보여주는 단면도.

발명을 실시하기 위한 구체적인 내용

[0027] 이하, 첨부되는 도면들을 참고하여 본 발명의 실시예들에 대해 상세히 설명한다.

[0028] 본 발명의 실시예를 설명함에 있어서 어떤 구조물이 다른 구조물의 "상에" 또는 "아래에" 형성된다고 기재된 경우, 이러한 기재는 이 구조물들이 서로 접촉되어 있는 경우는 물론이고 이들 구조물들 사이에 제 3의 구조물이 개재되어 있는 경우까지 포함하는 것으로 해석되어야 한다.

[0029] 이하에서는 도 7 및 도 8를 참조하여 본 발명의 실시예에 따른 액정표시장치용 어레이 기판에 대해 상세히 설명하기로 한다.

[0030] 도 7은 본 발명의 일 실시예에 따른 액정표시장치용 어레이 기판의 단면도이다.

[0031] 본 발명의 일 실시예에 따른 액정표시장치용 어레이 기판은 도 7에 도시된 바와 같이, 스위칭 소자인 박막 트랜

지스터가 매트릭스 형태로 위치하고, 이러한 다수의 박막트랜지스터를 교차하는 게이트 배선(미도시)과 데이터 배선(미도시)이 형성된다. 게이트 배선의 일끝단에는 게이트 패드(210)가 형성되고, 데이터 배선의 일끝단에는 데이터 패드(214)가 형성된다.

- [0032] 게이트 패드(210)와 데이터 패드(214)는 각각 외부의 신호를 직접 인가 받는수단인 제2 금속층과 접촉하여 구성된다.
- [0033] 우선, 게이트 배선과 데이터 배선이 교차하여 정의되는 픽셀영역(P)은 기판(200), 박막 트랜지스터, 제1 보호층(230), 제2 보호층(240), 픽셀 전극(251), 제3 보호층(260), 공통 전극(271)을 포함한다.
- [0034] 박막 트랜지스터는 기판(200) 상의 픽셀 영역(P)에서 스위칭 소자로써 형성되어 있으며, 게이트 전극(211), 소스 전극(212) 및 드레인 전극(213), 액티브층(214) 및 게이트 절연막(220)을 포함한다. 여기서, 기판은 유리 또는 투명한 플라스틱으로 이루어 질 수 있다.
- [0035] 본 발명의 박막 트랜지스터는 도 7에 도시된 바와 같이, 게이트 전극(211)이 액티브층(214) 아래로 형성된 바텀 게이트 구조이지만, 게이트 전극(211)이 액티브층(214) 상에 위치에 있는 탑 게이트 구조로 이루어질 수 있다
- [0036] 제1 보호층(230)은 박막 트랜지스터 상에 형성되어 박막 트랜지스터를 보호하는 기능을 하며, 패시베이션층으로 형성될 수 있다. 제2 보호층(240)은 제1 보호층(230) 상에 형성되어 있으며, 포토 아크릴로 형성될 수 있다.
- [0037] 픽셀 전극(251)은 제2 보호층(240) 상에 형성되며, 드레인 전극(213)을 노출시키는 콘택홀을 통해 드레인 전극(213)과 연결된다. 여기서 픽셀 전극(251)은 ITO(Indium Tin Oxide)와 같은 투명 도전체로 형성될 수 있다.
- [0038] 제3 보호층(260)은 픽셀 전극(251) 및 제2 보호층(240)상에 형성되며 패시베이션층으로 형성될 수 있다.
- [0039] 공통 전극(271)은 제3 보호층(260) 상에 형성되며, ITO(Indium Tin Oxide)와 같은 투명 도전체로 형성될 수 있다.
- [0040] 다음으로, 게이트 패드 영역(GP)은 기판(200), 게이트 패드(210), 게이트 절연막(220), 제1 보호층(230), 제2 보호층(240), 제1 금속층(250), 제3 보호층(260), 제2 금속층(270)을 포함한다.
- [0041] 게이트 패드(210)는 기판(200) 상에 형성되어 있으며, 게이트 전극(211)과 동일한 공정을 통해 동일한 물질로 형성한다. 게이트 패드(210) 상에는 게이트 절연막(220), 제1 보호층(230) 및 제2 보호층(240)이 형성된다. 여기서, 제1 보호층(230)은 패시베이션층으로 형성될 수 있으며, 제2 보호층(240)은 포토 아크릴로 형성될 수 있다. 제2 보호층(240)은 게이트 패드(210)에 대응되는 부분이 오픈된 형태로 제1 보호층(230) 상에 형성된다.
- [0042] 제1 금속층(250)은 제2 보호층(240) 상에 형성되며, 게이트 패드(210)를 노출시키는 콘택홀을 통해 게이트 패드(210)와 연결된다. 여기서, 제1 금속층(250)은 픽셀 전극(251)과 동일한 공정을 통해 동일한 물질로 형성된다.
- [0043] 제3 보호층(260)은 제1 금속층(250) 및 제2 보호층(240)상에 형성되며 패시베이션층으로 형성될 수 있다.
- [0044] 제2 금속층(270)은 제3 보호층(260) 상에 형성되며, 제1 금속층(250)을 노출시키는 콘택홀을 통해 제1 금속층과 연결된다. 뿐만 아니라, 제2 금속층은 제1 금속층(250)과 연결되어 있으며, 제1 금속층(250)은 게이트 패드(210)와 연결되어 있으므로, 제2 금속층(270)은 게이트 패드(210)와도 전기적으로 연결되어 있다. 여기서, 제2 금속층(270)은 공통 전극(271)과 동일한 공정을 통해 동일한 물질로 형성된다.
- [0045] 이처럼, 제1 금속층(250)을 제1 콘택홀(280) 내부 영역에 형성함으로써, 제1 금속층(250)이 게이트 패드(210) 및 제2 금속층(270)의 사이에서 연결 배선으로 활용될 수 있으며, 게이트 패드(210) 상에 제1 금속층(250)이 형성되어 있지 않아 게이트 패드(210) 표면으로 콘택홀을 형성해야 하는 경우에 과식각으로 인해 게이트 패드(210)가 손상될 수 있는 문제를 방지할 수 있다.
- [0046] 또한, 제1 금속층을 게이트 패드 및 제2 금속층 사이에 추가로 형성하여 게이트 패드 및 제2 금속층을 단차를 줄여 제2 금속층의 단선 문제를 해결할 수 있는 효과가 있다.
- [0047] 끝으로, 데이터 패드 영역(DP)은 기판(200), 게이트 절연막(220), 데이터 패드(215), 제1 보호층(230), 제2 보호층(240), 제3 보호층(260), 제3 금속층(270)을 포함한다.
- [0048] 데이터 패드(215)는 기판(200) 및 게이트 절연막(220) 상에 형성되어 있으며, 데이터 패드(215) 상에는 제1 보호층(230), 제2 보호층(240) 및 제3 보호층(260)이 형성된다. 여기서, 제1 보호층(230) 및 제3 보호층(260)은 패시베이션층으로 형성될 수 있으며, 제2 보호층(240)은 포토 아크릴로 형성될 수 있다. 제2 보호층(240)은 게

이트 패드(210)에 대응되는 부분이 오픈된 형태로 제1 보호층(230) 상에 형성된다.

- [0049] 제2 금속층(270)은 제3 보호층(240) 상에 형성되며, 데이터 패드(215)를 노출시키는 콘택홀을 통해 데이터 패드(215)와 연결된다. 여기서, 제2 금속층(270)은 공통 전극(271)과 동일한 공정을 통해 동일한 물질로 형성된다.
- [0050] 도 8은 본 발명의 일 실시예에 따른 액정표시장치용 어레이 기판의 단면도이다.
- [0051] 도 8의 실시예는 도 8에 도시된 바와 같이 픽셀영역(P)의 픽셀 전극(251) 및 공통전극(271)의 적층 순서가 도 7과는 다르게 형성되어 있다. 즉, 도 8의 실시예는 따르면 공통 전극(271)이 제2 보호층(240) 상에 형성되어 있으며, 픽셀 전극(251)은 제3 보호층 상에 형성되어 있다. 이처럼 픽셀 전극(251)은 공통 전극(271)보다 상부에 형성되어, 콘택홀을 통해 드레인 전극(213)과 연결되는 형태이다.
- [0052] 이와 같은 부분을 제외하고는 도 8에 따른 실시예는 도 7에 도시된 실시예와 같으므로 게이트 패드 영역(GP) 및 데이터 패드 영역(DP) 등에 대한 중복된 설명은 생략하기로 한다.
- [0053] 이하에서는 도 9 내지 도 14를 참조하여 본 발명에 따른 액정표시장치용 어레이 기판의 게이트 패드 영역에 대해 상세히 설명하기로 한다. 또한, 이하에서 언급되는 픽셀 전극 및 공통 전극에 관한 도면은 도 7 및 도 8을 참조하기로 한다.
- [0054] 도 9 내지 도 14는 본 발명에 따른 액정표시장치용 어레이 기판의 게이트 패드 영역에 대한 제조방법을 보여주는 단면도이다.
- [0055] 먼저, 도 9에 도시된 바와 같이, 기판(200) 상에 게이트 패드(210)를 형성한 후 게이트 패드(210) 상에 게이트 절연막(220), 제1 보호층(230), 제2 보호층(240)을 순차적으로 형성한다. 여기서 제1 보호층(230)은 패시베이션층으로 형성될 수 있고, 제2 보호층(240)은 포토 아크릴(PAC)로 형성될 수 있다. 특히 제2 보호층은 게이트 패드(210)에 대응되는 위치에 형성된 제1 보호층(230)을 노출시키는 형태로 제1 보호층(230) 상에 형성된다.
- [0056] 다음으로, 도 10에 도시된 바와 같이, 게이트 절연막(220) 및 제1 보호층(230)을 패터닝하여 게이트 패드(210)를 노출시키는 제1 콘택홀(280)을 형성한다. 예를 들어, 제2 보호층(240) 상에 감광막을 도포하고 노광 및 현상 공정으로 감광막을 패터닝을 형성한 후, 감광막 패터닝을 통해 게이트 절연막(220) 및 제1 보호층을 에칭하여 게이트 패드(210)를 노출시키는 제1 콘택홀(280)을 형성한다.
- [0057] 다음으로, 도 11에 도시된 바와 같이, 제1 콘택홀(280) 및 제2 보호층(240) 상에 제1 금속층(250)을 형성한다. 제1 금속층(250)은 제1 콘택홀(280) 영역을 제외한 제2 보호층(240) 상부 및 제1 콘택홀(280) 내부 영역에 형성되며, 제1 콘택홀(280) 영역을 제외한 제2 보호층(240) 상에 형성되는 제1 금속층(250)과 제1 콘택홀(280) 내부 영역에 형성되는 제1 금속층(250)은 동일한 공정을 통해 동일한 물질로 형성된다.
- [0058] 여기서, 제1 콘택홀(280) 영역을 제외한 제2 보호층(240) 상에 형성된 제1 금속층(250)은 전극의 역할을 하며, 제1 콘택홀(280) 내부 영역에 형성된 제1 금속층(252)은 게이트 패드(210)와 다른 금속층 사이에서 연결 패드의 역할을 한다.
- [0059] 다시 말해, 제1 콘택홀(280) 영역을 제외한 제2 보호층 상에 형성된 제1 금속층(250)은 픽셀 전극 또는 공통 전극으로 활용될 수 있으며, 제1 콘택홀 내부에 형성된 제1 금속층(250)은 게이트 패드(210) 상에 형성되어 제1 금속층(250) 상에 추가로 형성되는 다른 금속층과 게이트 패드(210)의 연결 시켜주는 연결 패드의 역할을 한다.
- [0060] 다음으로, 도 12에 도시된 바와 같이, 제1 금속층(250) 및 제2 보호층(240) 상에 제3 보호층(260)을 형성한다. 여기서 제3 보호층(260)은 패시베이션층으로 형성될 수 있다.
- [0061] 다음으로, 도 13에 도시된 바와 같이, 제3 보호층(260)을 패터닝하여 제1 콘택홀(280) 내부 영역에 형성된 제1 금속층(250)을 노출시키는 제2 콘택홀(290)을 형성한다. 예를 들어, 제3 보호층(260) 상에 감광막을 도포하고 노광 및 현상 공정으로 감광막을 패터닝을 형성한 후, 감광막 패터닝을 통해 제3 보호층(260)을 에칭하여 제1 콘택홀(280) 내부 영역에 형성된 제1 금속층(250)을 노출시키는 제2 콘택홀(290)을 형성한다.
- [0062] 다음으로, 도 14에 도시된 바와 같이, 제2 콘택홀(290) 및 제3 보호층(260) 상에 제2 금속층(270)을 형성한다. 제2 금속층(270)은 픽셀 전극 또는 공통 전극의 역할을 한다.
- [0063] 다시 말해, 제1 콘택홀(280) 영역을 제외한 제2 보호층 상에 형성된 제1 금속층(250)이 픽셀 전극으로 활용되면 제2 금속층은 공통 전극으로 활용되고, 제1 콘택홀(280) 영역을 제외한 제2 보호층 상에 형성된 제1 금속층(251)이 공통 전극으로 활용되면 제2 금속층은 픽셀 전극으로 활용된다.

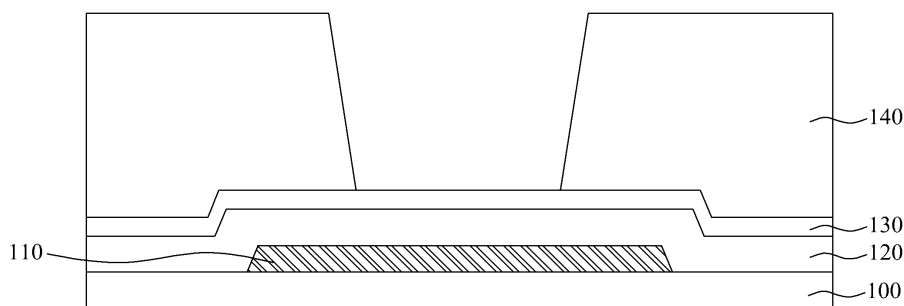
- [0064] 이처럼, 도 11 내지 도 14에 도시된 바와 같이, 제1 금속층(250)을 제1 콘택홀(280) 내부 영역에도 형성하여, 제1 금속층(250)이 게이트 패드(210) 및 제2 금속층(270)의 사이에서 연결 배선으로 활용될 수 있으며, 게이트 패드(210) 상에 제1 금속층(250)이 형성되어 있지 않아 게이트 패드(210) 표면으로 콘택홀을 형성해야 하는 경우에 과식각으로 인해 게이트 패드(210)가 손상될 수 있는 문제를 방지할 수 있다.
- [0065] 또한, 콘택홀을 두번에 나눠 뚫어줌으로써 콘택홀이 깊을 경우 한번의 공정으로 식각되지 않아 남을 수 있는 하부 잔막에 관한 이슈를 해결할 수 있다.
- [0066] 또한, 제1 금속층을 게이트 패드 및 제2 금속층 사이에 추가로 형성하여 게이트 패드 및 제2 금속층의 단차를 줄여 제2 금속층의 단선 문제를 해결할 수 있는 효과가 있다.
- [0067] 본 명세서에서는 액정표시장치용 어레이 기판의 제조방법에서 제2 전극층을 형성하는 공정까지만 설명하였으나, 본 발명의 사상은 이에 제한되지 아니하며, 공통 전극 형성 공정 후 터치 스크린 일체형 표시장치의 제조를 위한 추가적인 공정을 더 수행할 수도 있다.
- [0068] 본 발명이 속하는 기술분야의 당업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.
- [0069] 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

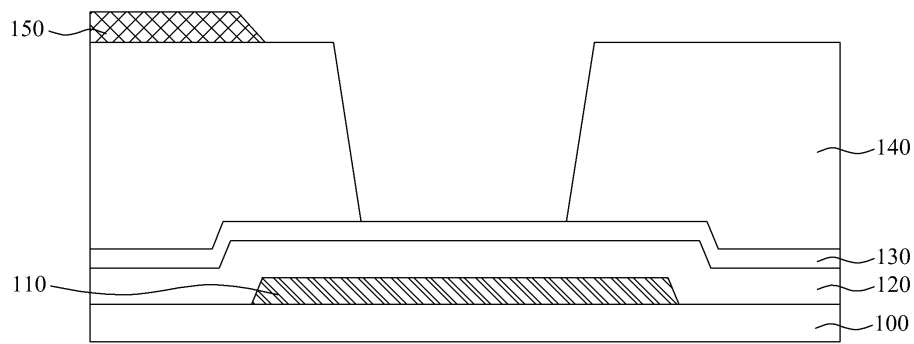
- | | |
|-----------------|--------------|
| [0070] 200 : 기판 | 210 : 게이트 전극 |
| 220 : 게이트 절연막 | 230 : 제1 보호층 |
| 240 : 제2 보호층 | 250 : 제1 금속층 |
| 260 : 제3 보호층 | 270 : 제2 금속층 |
| 280 : 제1 콘택홀 | 290 : 제2 콘택홀 |

도면

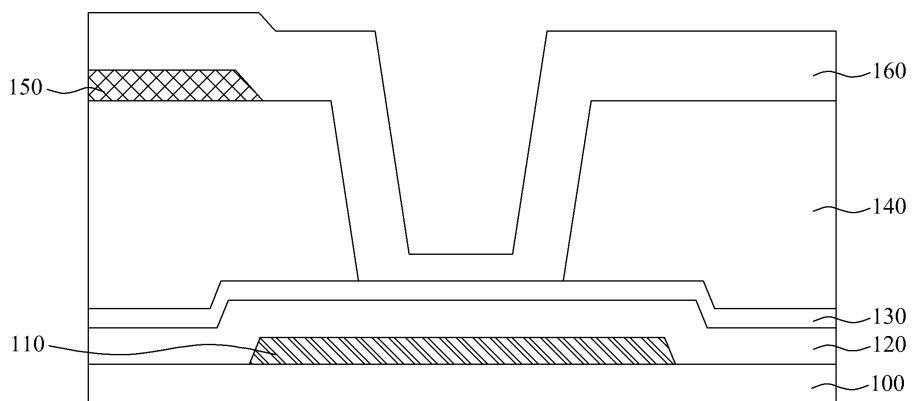
도면1



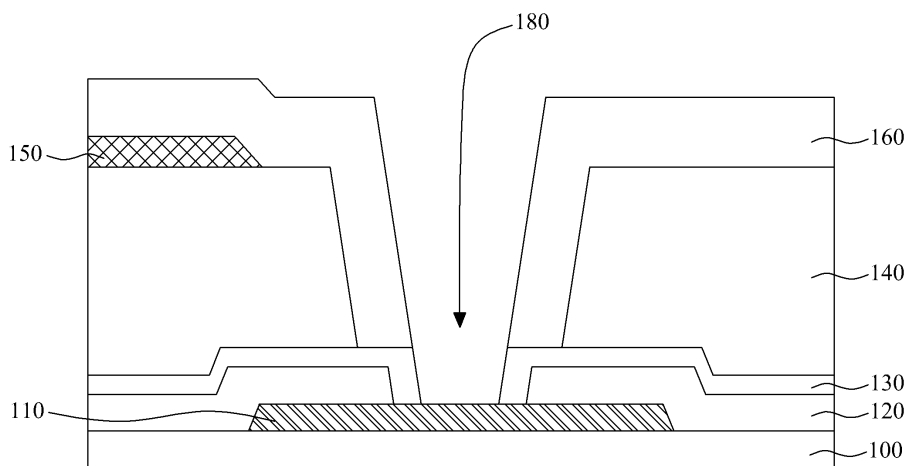
도면2



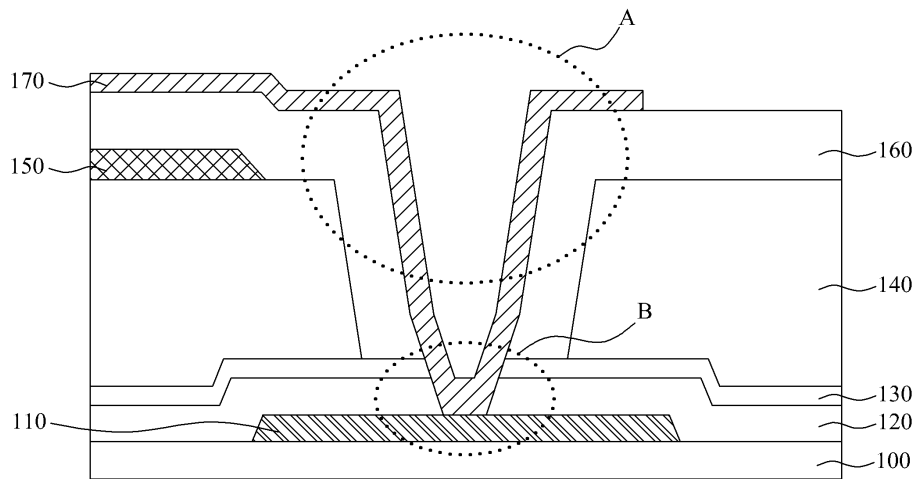
도면3



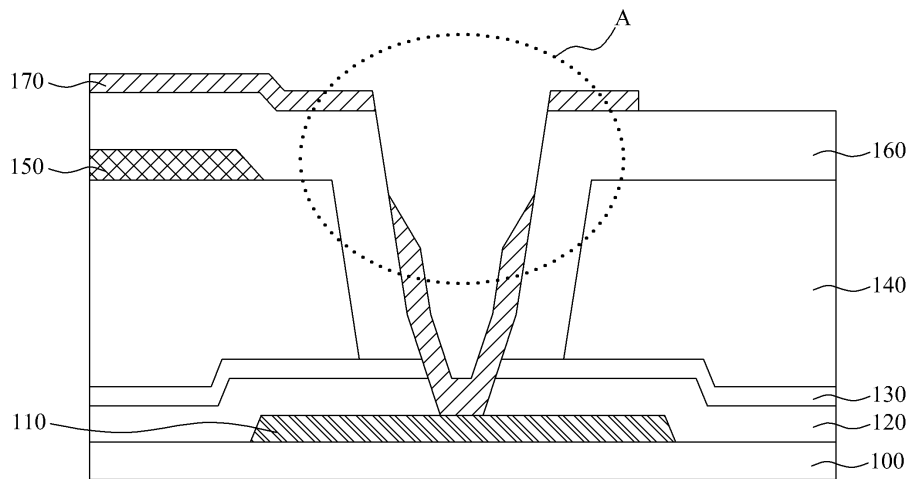
도면4



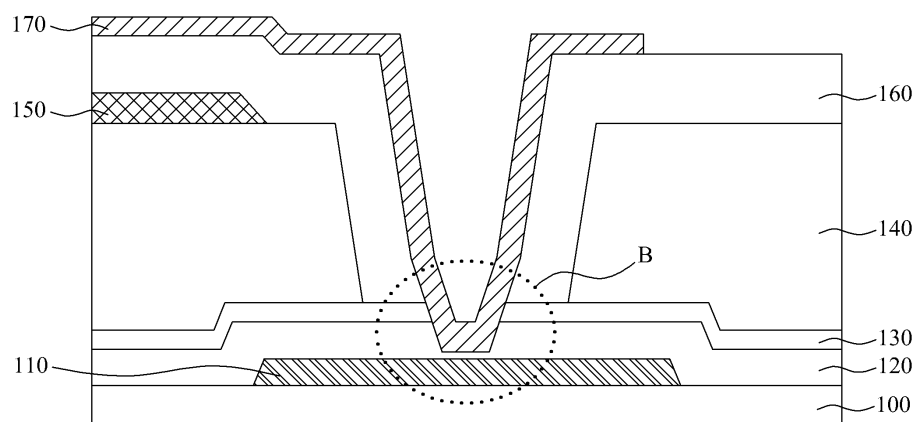
도면5



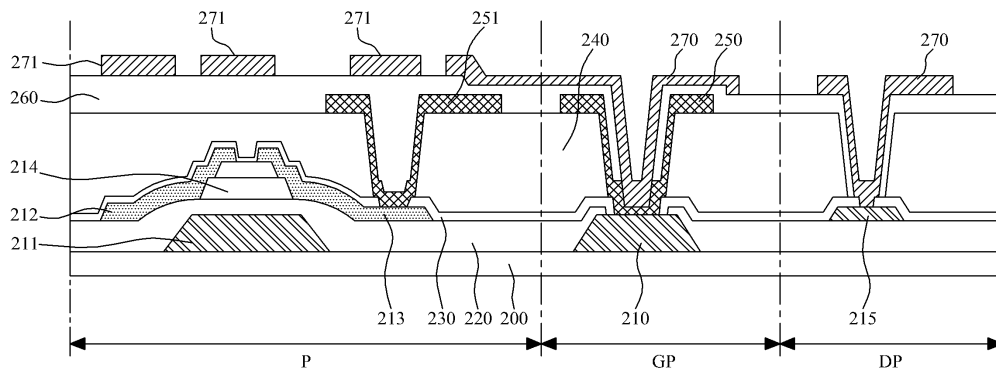
도면6a



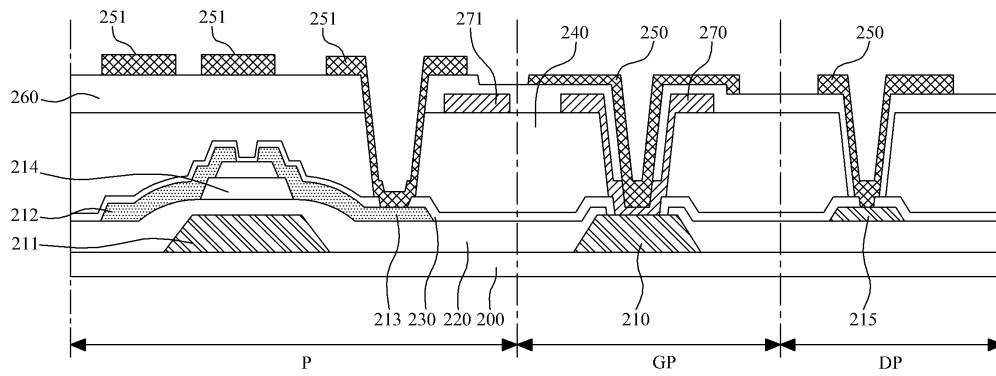
도면6b



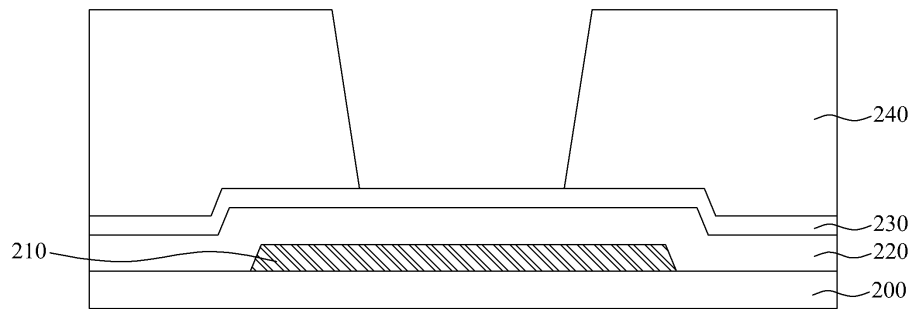
도면7



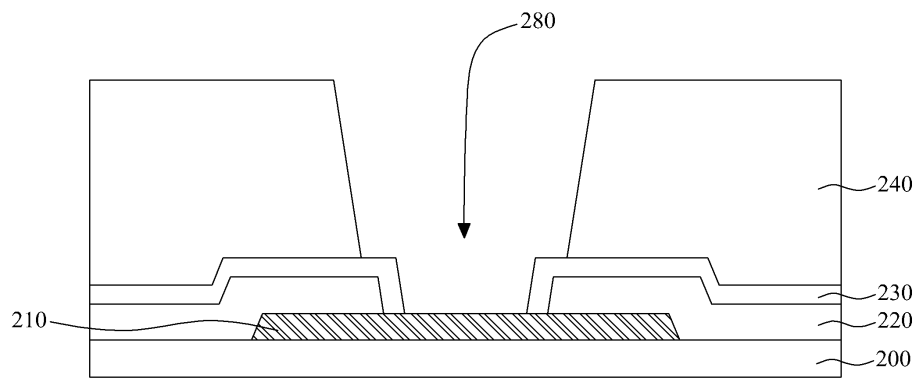
도면8



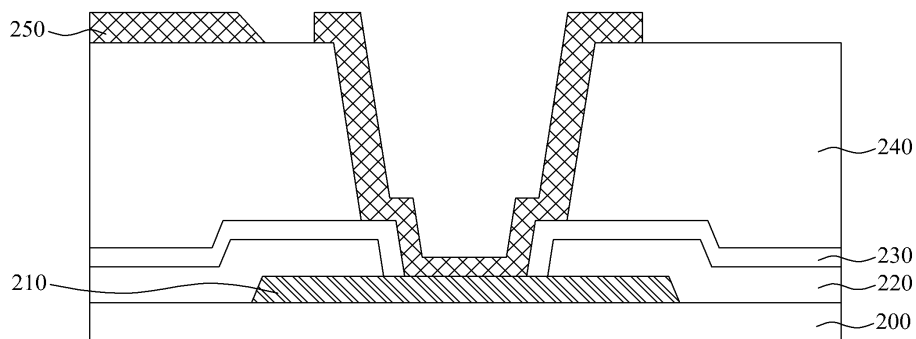
도면9



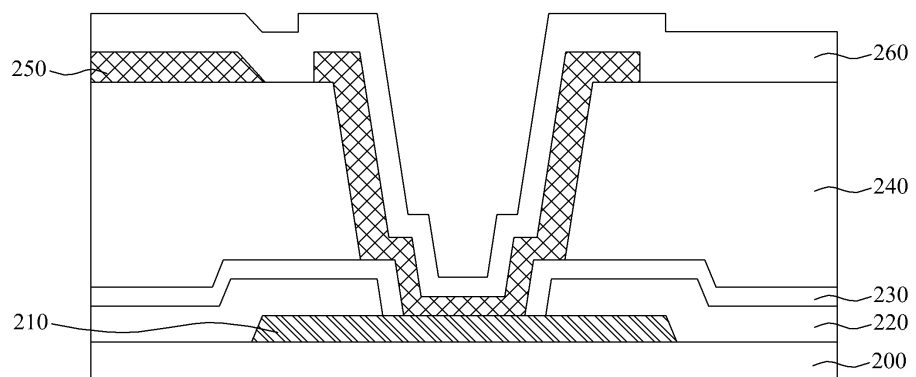
도면10



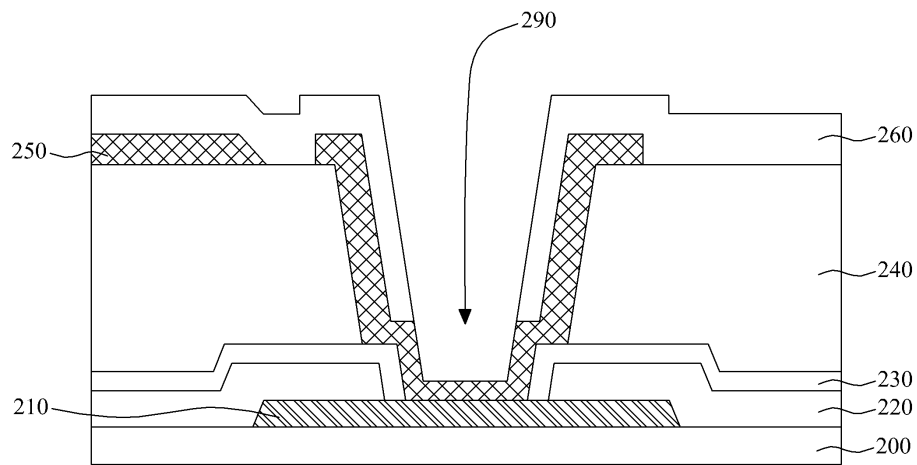
도면11



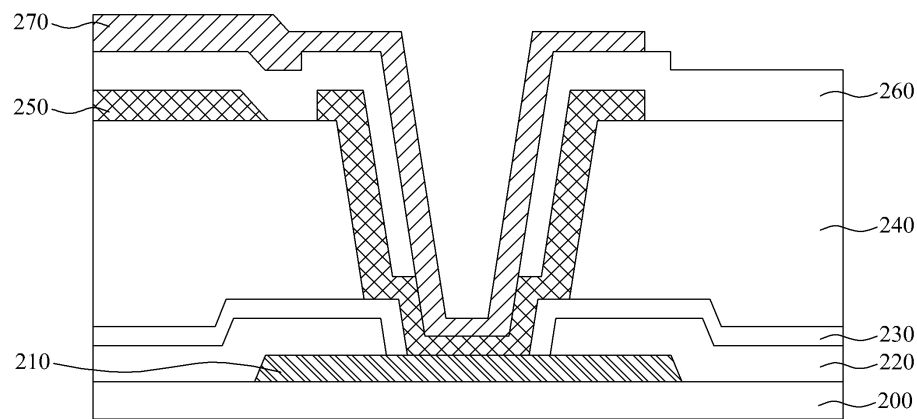
도면12



도면13



도면14



专利名称(译)	标题：用于液晶显示装置的阵列基板及其制造方法		
公开(公告)号	KR1020130134448A	公开(公告)日	2013-12-10
申请号	KR1020120057966	申请日	2012-05-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YOONHWAN WOO 우윤환 SUNJUNG LEE 이선정		
发明人	우윤환 이선정		
IPC分类号	G02F1/136 G02F1/1343		
CPC分类号	H01L33/36 G02F1/13458 G02F2001/134372 G02F1/1368 H01L27/124		
其他公开文献	KR101484022B1		
外部链接	Espacenet		

摘要(译)

根据本发明的一个方面的用于液晶显示器的阵列基板包括栅电极，像素电极和形成在基板上的第二金属层：形成公共电极的基板，并且在基板上形成公共电极。第一金属层：第三保护层：第三保护层，形成在第一金属层和第二保护层上，并通过第一接触孔与栅极焊盘连接，第一接触孔在第二保护层上形成时暴露栅极焊盘：第二保护层在连接的栅极焊盘上形成：栅极绝缘层和第一保护层：在栅极焊盘上形成的具有栅极的第一保护层通过第二接触孔连接，第二接触孔将第一金属层暴露于第一金属层。

