



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0104096
(43) 공개일자 2012년09월20일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) G02F 1/136 (2006.01)
(21) 출원번호 10-2012-0023859
(22) 출원일자 2012년03월08일
심사청구일자 없음
(30) 우선권주장
JP-P-2011-054032 2011년03월11일 일본(JP)

(71) 출원인
가부시키가이샤 한도오파이 에네루기 켄큐쇼
일본국 가나가와켄 아쓰기시 하세 398
(72) 발명자
미야이리 히데카즈
일본국 243-0036 가나가와켄 아쓰기시 하세 398
가부시키가이샤 한도오파이 에네루기 켄큐쇼 내
이시타니 테츠지
일본국 243-0036 가나가와켄 아쓰기시 하세 398
가부시키가이샤 한도오파이 에네루기 켄큐쇼 내
(뒷면에 계속)
(74) 대리인
황의만

전체 청구항 수 : 총 20 항

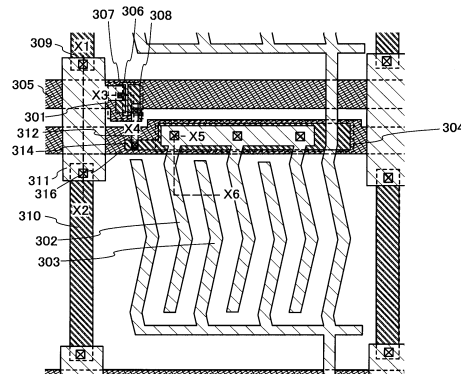
(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명은, 횡전계 모드를 이용한 액정 표시 장치에 있어서, 배선의 저항의 억제를 도모하고, 화소수를 증가시켜도 액정 표시 장치의 구동 속도의 저하를 억제할 수 있는 액정 표시 장치와 그 제작 방법의 제안을 과제의 하나로 한다.

제 1 배선과 제 2 배선의 교차부에 있어서, 한쪽의 배선을 분단하고, 분단한 배선을 절연막 위의 접속 전극으로 가교하고, 기생 용량을 저감할 수 있다. 또한, 화소 전극인 제 1 전극층, 공통 전극인 제 2 전극층과 동시에 접속 전극을 형성하고, 이들 막두께를 두껍게 하여, 배선 저항이 작은 금속을 이용함으로써 배선에 의한 저항을 작게 할 수 있고, 액정 표시 장치의 구동 속도의 저하를 억제할 수 있는 액정 표시 장치 및 액정 표시 장치의 제작 방법을 제공할 수 있다.

대표도 - 도1



(72) 발명자

쿠보타 다이스케

일본국 243-0036 가나가와켄 아쓰기시 하세 398 가
부시키가이샤 한도오파이 에네루기 켄큐쇼 내

이사 토시유키

일본국 243-0036 가나가와켄 아쓰기시 하세 398 가
부시키가이샤 한도오파이 에네루기 켄큐쇼 내

토요타카 코헤이

일본국 243-0036 가나가와켄 아쓰기시 하세 398 가
부시키가이샤 한도오파이 에네루기 켄큐쇼 내

카와시마 스스무

일본국 243-0036 가나가와켄 아쓰기시 하세 398 가
부시키가이샤 한도오파이 에네루기 켄큐쇼 내

특허청구의 범위

청구항 1

제 1 화소와 상기 제 1 화소에 인접한 제 2 화소를 포함한 액정 표시 장치로서,

상기 제 1 화소와 상기 제 2 화소 각각은:

제 1 배선과;

상기 제 1 배선 위의 제 1 절연막과;

상기 제 1 절연막 위의 제 2 배선과; 상기 제 2 배선은 상기 제 1 배선과 직교하고,

게이트 전극, 게이트 절연막, 반도체층, 소스 전극, 드레인 전극을 포함한 트랜지스터와;

상기 제 1 절연막과 상기 트랜지스터 위의 제 2 절연막을 포함하고,

상기 제 1 화소 내의 상기 제 2 배선은 상기 제 2 화소 내에서 상기 제 2 배선으로부터 떨어져 있고,

상기 제 1 화소 내의 상기 제 2 배선과 상기 제 2 화소 내의 상기 제 2 배선은 상기 제 2 절연막 위에 위치하는
접속 전극과 서로 전기적으로 접속되어 있고,

상기 제 1 절연막과 상기 게이트 절연막은 같은 층에 존재하는, 액정 표시 장치.

청구항 2

제 1 항에 있어서,

상기 접속 전극은 금속인, 액정 표시 장치.

청구항 3

제 1 항에 있어서,

상기 접속 전극은 상기 트랜지스터의 상기 소스 전극에 전기적으로 접속된, 액정 표시 장치.

청구항 4

제 1 항에 있어서,

상기 제 1 배선과 상기 게이트 전극은 같은 층에 존재하는, 액정 표시 장치.

청구항 5

제 1 항에 있어서,

상기 제 2 절연막은 상기 접속 전극과 접하고 있는, 액정 표시 장치.

청구항 6

제 1 항에 있어서,

상기 제 2 절연막의 막두께는 500 nm 이상 5 μ m 이하인, 액정 표시 장치.

청구항 7

제 1 항에 있어서,

상기 트랜지스터의 상기 드레인 전극에 전기적으로 접속된 화소 전극과,

상기 화소 전극의 부분들 사이에 위치하는 공통 전극을 더 포함하고,

상기 화소 전극과 상기 공통 전극은 상기 접속 전극과 동일층에 존재하는, 액정 표시 장치.

청구항 8

제 7 항에 있어서,

상기 화소 전극과 상기 공통 전극 위의 액정층을 더 포함하고, 상기 화소 전극과 상기 공통 전극의 막두께는 상기 액정층의 막두께의 20% 이상 80% 이하인, 액정 표시 장치.

청구항 9

제 1 항에 기재된 액정 표시 장치를 포함하는 전자기기.

청구항 10

제 1 화소와 상기 제 1 화소에 인접한 제 2 화소를 포함한 액정 표시장치로서,

상기 제 1 화소와 상기 제 2 화소 각각은:

제 1 배선과;

상기 제 1 배선 위의 제 1 절연막과;

상기 제 1 절연막 위의 제 2 배선과; 상기 제 2 배선은 상기 제 1 배선과 직교하고 상기 제 2 화소 내의 상기 제 2 배선으로부터 떨어져 있고,

게이트 전극, 게이트 절연막, 반도체층, 소스 전극, 드레인 전극을 포함한 트랜지스터와;

상기 제 1 절연막과 상기 트랜지스터 위의 제 2 절연막과,

상기 제 2 절연막 위의 접속 전극과; 상기 접속 전극은 상기 제 1 화소 내의 상기 제 2 배선과 상기 제 2 화소 내의 상기 제 2 배선을 전기적으로 접속하고,

상기 접속 전극과 접하여 그 위에 있는 제 3 절연막을 포함하고,

상기 제 1 절연막과 상기 게이트 절연막은 같은 층에 존재하는, 액정 표시 장치.

청구항 11

제 10 항에 있어서,

상기 접속 전극은 금속인, 액정 표시 장치.

청구항 12

제 10 항에 있어서,

상기 접속 전극은 상기 트랜지스터의 상기 소스 전극에 전기적으로 접속된, 액정 표시 장치.

청구항 13

제 10 항에 있어서,

상기 제 1 배선과 상기 게이트 전극은 같은 층에 존재하는, 액정 표시 장치.

청구항 14

제 10 항에 있어서,

상기 제 2 절연막은 상기 접속 전극과 접하고 있는, 액정 표시 장치.

청구항 15

제 10 항에 있어서,

상기 제 2 절연막의 막두께는 500 nm 이상 5 μ m 이하인, 액정 표시 장치.

청구항 16

제 10 항에 있어서,

상기 트랜지스터의 상기 드레인 전극에 전기적으로 접속된 화소 전극과,

상기 화소 전극의 부분들 사이에 위치하는 공통 전극을 더 포함하고,

상기 화소 전극과 상기 공통 전극은 상기 접속 전극과 동일층에 존재하는, 액정 표시 장치.

청구항 17

제 16 항에 있어서,

상기 화소 전극과 상기 공통 전극 위의 액정층을 더 포함하고, 상기 화소 전극과 상기 공통 전극의 막두께는 상기 액정층의 막두께의 20% 이상 80% 이하인, 액정 표시 장치.

청구항 18

제 10 항에 있어서,

상기 제 3 절연막은 차광할 수 있는, 액정 표시 장치.

청구항 19

제 10 항에 있어서,

상기 제 3 절연막과 접하여 그 위에 있는 기판을 더 포함하는, 액정 표시 장치.

청구항 20

제 10 항에 기재된 액정 표시 장치를 포함하는 전자기기.

명세서

기술분야

[0001] 본 발명은 액정 표시 장치 및 액정 표시 장치의 제작 방법에 관한 것이다.

배경기술

[0002] 박형, 경량화를 도모하는 표시 장치(소위 플랫 패널 디스플레이)에는 액정 소자를 가지는 액정 표시 장치, 자기 발광 소자를 가지는 발광 장치, 필드 에미션 디스플레이(FED) 등이 경합하여, 개발되고 있다.

[0003] 액정 표시 장치의 표시 방식으로서, TN(Twisted Nematic) 모드가 대표적으로 이용된다. 그러나, 액정층에 대하여 세로 방향으로 전계를 인가하는 TN 모드의 액정 표시 장치에는 시야각에 의한 색변화나 휘도 변화가 큰, 즉, 정상적인 표시를 인식할 수 있는 시야각이 좁다는 결점이 있었다.

[0004] 이에 대하여 TN 모드 외에 잘 이용되는 액정 표시 장치의 표시 방식으로서 IPS 모드(In-Plane-Switching) 등의 횡전계 모드를 들 수 있다. TN 모드와는 달리, 횡전계 모드는 기관에 대하여 평행으로 전계를 인가함으로써 액정 분자의 구동을 행한다. 이에 의해, 횡전계 모드의 액정 표시 장치는 TN 모드의 액정 표시 장치보다 시야각을 넓히는 것이 가능하다. 그러나, 횡전계 모드도 콘트라스트비나 응답 속도 등의 면에서 문제가 남아 있었다.

[0005] 액정 분자의 응답 속도의 고속화가 도모된 표시 모드로서는, FLC(Ferroelectric Liquid Crystal) 모드, OCB(Optical Compensated Birefringence) 모드, 블루상(blue phase)을 나타내는 액정을 이용하는 모드를 들 수 있다.

[0006] 특히, 블루상을 나타내는 액정을 이용하는 표시 모드는 액정의 응답 속도가 1 msec 이하이며, 고속 응답이 가능한 것에 더하여, 배향막이 불필요하고, 고시야각화가 가능하다는 것 등, 다양한 이점을 들 수 있다(예를 들면, 특허문헌 1 참조).

[0007] 또한, 근년, 액정 표시 장치를 대형화, 고정세화(高精細化)하려는 움직임이 보여진다. 고속 응답이 가능하게 되면, 동영상 표시 성능이 개선되어, 고품질의 동영상을 제공할 수 있다. 그러나, 액정 표시 장치를 대형화와 고정세화하려고 하면, 고품질의 동영상을 표시하기 위해 기생 용량이나 배선 저항을 저감하여, 액정 표시 장치의 구동 속도의 저하를 억제할 필요가 있다.

[0008] 액정 표시 장치의 대형화와 고정세화가 진행되면, 화소수가 증가하고, 그에 따라 주사선과 신호선이 교차하는 개소가 증가하여, 주사선과 신호선 사이에서의 기생 용량의 총합이 커지기 때문에, 신호의 지연이 일어나게 된다는 문제도 있다. 액정 표시 장치의 화소수가 적은 경우, 상기 신호의 지연은 그다지 문제가 되지 않지만, 액정 표시 장치의 대형화와 고정세화가 진행되어, 화소수가 증가되면, 상기 기생 용량은 액정 표시 장치의 구동 속도의 향상을 막는 한 요인이 된다.

선행기술문헌

특허문헌

[0009] (특허문헌 0001) 국제 공개 제 2005/090520호

발명의 내용

해결하려는 과제

- [0010] 상술한 문제를 감안하여 본 발명은, 화소수를 증가시켜도 기생 용량이 증대되지 않고, 이에 의해 액정 표시 장치의 구동 속도의 저하를 억제할 수 있는 액정 표시 장치와 그 제작 방법의 제안을 과제의 하나로 한다.
- [0011] 또한, 액정 표시 장치에서의 문제로서 높은 콘트라스트를 실현하기 위해서는, 백투과율(백표시시의 광의 투과율)이 큰 것이 필요하다.
- [0012] 백투과율을 크게 하려면, 액정층이 넓은 영역에서 전계를 형성하고, 그 전계를 이용하여 액정 분자를 제어하는 것이 중요하다. 화소 전극과 공통 전극 사이에 넓게 전계를 형성하기 위해 액정에 고전압을 인가하면 액정층의 열화(劣化)가 생긴다.
- [0013] 또한, 액정층의 열화를 해결하기 위해 횡전계 방식을 채용한 액정 표시 장치에서는, 액정 표시 장치의 전극 구조가 제조사에 따라 다르고, 각각 특색이 있는 기술적 고안이 집중되고 있다. 그러나, 전극 구조의 검토는 아직 충분하다고는 할 수 없고, 그에 따라 전극의 제작 방법도 아직 충분히 확립되어 있다고는 할 수 없다. 따라서, 액정의 특성을 살린 신규 전극이나 전극의 제작 방법의 제안이 요구된다.
- [0014] 또한, 본 발명은, 콘트라스트비의 향상을 도모하는 횡전계 방식을 채용한 고품질의 액정 표시 장치를 제공하는 것을 과제의 하나로 한다.
- [0015] 또한, 본 발명은, 횡전계 방식의 액정 표시 장치의 전극과 그 제작 방법의 제안을 과제의 하나로 한다.
- [0016] 또한, 본 발명은 고품질의 동영상을 제공하는 것을 과제의 하나로 한다.

과제의 해결 수단

- [0017] 개시하는 발명의 일양태는, 액정층을 협지하는 제 1 기판 및 제 2 기판과, 화소 영역을 가지고, 화소 영역의 각 화소는 트랜지스터와, 트랜지스터와 전기적으로 접속된 제 1 배선과, 트랜지스터와 전기적으로 접속되며, 제 1 배선에 대하여 수직이고, 또한 화소마다 분단 혹은 분리된 제 2 배선과, 제 1 배선과 제 2 배선 사이에 형성된 제 1 절연막과, 트랜지스터와 제 2 배선을 덮는 제 2 절연막과, 제 1 배선을 끼우고 인접하는 화소의 제 2 배선들을 전기적으로 접속하는 접속 전극과, 트랜지스터와 전기적으로 접속되고, 액정층에 접하는 제 1 전극층과, 제 1 전극층의 사이에 형성되고, 또한 액정층에 접하는 제 2 전극층을 가지는 액정 표시 장치이며, 제 2 배선은 제 1 배선보다 위에 있고, 접속 전극은 제 2 절연막을 통하여 제 1 배선의 일부와 중첩되고, 접속 전극, 제 1 전극층 및 제 2 전극층의 막두께는 각각 액정층의 막두께의 10% 이상 100% 이하이며, 접속 전극, 제 1 전극층 및 제 2 전극층은 금속막이며, 제 2 절연막 위에 형성되어 있다.
- [0018] 또한, 개시하는 발명의 다른 일양태는, 액정층을 협지하는 제 1 기판 및 제 2 기판과, 화소 영역을 가지고, 화소 영역의 각 화소는 트랜지스터와, 트랜지스터와 전기적으로 접속된 제 1 배선과, 트랜지스터와 전기적으로 접속되며, 제 1 배선에 대하여 수직이고, 또한 화소마다 분단 혹은 분리된 제 2 배선과, 제 1 배선과 제 2 배선 사이에 형성된 제 1 절연막과, 트랜지스터와 제 1 배선을 덮는 제 2 절연막과, 인접하는 화소의 제 2 배선들을 전기적으로 접속하는 접속 전극과, 트랜지스터와 전기적으로 접속되고, 액정층과 접하는 제 1 전극층과, 제 1 전극층 사이에 형성되고, 또한 액정층 중에 접하는 제 2 전극층을 가지는 액정 표시 장치이며, 제 1 배선은 제 2 배선보다 위에 있고, 접속 전극은 제 2 절연막을 통하여 제 1 배선의 일부와 중첩되고, 접속 전극, 제 1 전극층 및 제 2 전극층의 막두께는 각각 액정층의 막두께의 10% 이상 100% 이하이며, 접속 전극, 제 1 전극층 및 제 2 전극층은 금속막이며, 제 2 절연막 위에 형성되어 있다.
- [0019] 또한, 개시하는 발명의 다른 일양태는, 상기 구성에서 접속 전극, 제 1 전극층 및 제 2 전극층 위에 접하여 제 3 절연막이 형성되고, 제 3 절연막은 차광성을 가지고 있어도 좋다.
- [0020] 또한, 개시하는 발명의 다른 일양태는, 상기 구성에서 접속 전극, 제 1 전극층 및 제 2 전극층 위에 접하여 제 3 절연막이 형성되고, 제 3 절연막은 제 2 기판에 접하여도 좋다.
- [0021] 또한, 개시하는 발명의 다른 일양태는, 상기 구성에서 제 3 절연막은 차광성을 가지고 있어도 좋다.
- [0022] 또한, 개시하는 발명의 다른 일양태는, 제 2 절연막에 형성된 개구를 통하여, 제 2 배선과, 제 1 배선을 끼우고 인접하는 화소의 제 2 배선과, 접속 전극이 전기적으로 접속되어 있다.
- [0023] 또한, 개시하는 발명의 다른 일양태는, 액정층이 블루상을 나타내는 액정을 포함하고 있는 것이 바람직하다.
- [0024] 또한, 개시하는 발명의 다른 일양태는, 제 1 배선과 동일층에 이 배선과 평행하게 형성되는, 제 1 전극층에 용

량 전위를 공급하기 위한 제 3 배선을 가지는 것이 바람직하다.

[0025] 또한, 본 발명의 다른 일양태는, 제 1 전극층 및 제 2 전극층은 빗살 모양인 것이 바람직하다.

[0026] 또한, 본 발명의 다른 일양태는, 제 2 절연막의 막두께는 500 nm 이상 5 μ m 이하인 것이 바람직하다.

[0027] 또한, 본 명세서 등에 있어서 「전극」이나 「배선」이라는 용어는, 이러한 구성 요소를 기능적으로 한정하는 것은 아니다. 예를 들면, 「전극」은 「배선」의 일부로서 이용되는 경우가 있고, 그 반대도 또한 마찬가지이다. 또한, 「전극」이나 「배선」이라는 용어는, 복수의 「전극」이나 「배선」이 일체로 되어 형성되어 있는 경우 등도 포함한다.

[0028] 또한, 「소스」나 「드레인」의 기능은 다른 극성의 트랜지스터를 채용하는 경우나, 회로 동작에서 전류의 방향이 변화하는 경우 등에는 바뀌는 경우가 있다. 따라서, 본 명세서에서는, 「소스」나 「드레인」이라는 용어는 바꾸어 이용할 수 있는 것으로 한다.

[0029] 또한, 본 명세서 등에 있어서, 「전기적으로 접속」에는, 「어떠한 전기적 작용을 가지는 것」을 통하여 접속되어 있는 경우가 포함된다. 여기서, 「어떠한 전기적 작용을 가지는 것」은 접속 대상간에서의 전기 신호의 수수(授受)를 가능하게 하는 것이면, 특별히 제한을 받지 않는다.

[0030] 예를 들면, 「어떠한 전기적 작용을 가지는 것」에는, 전극이나 배선 등이 접속 대상 간에 포함되어 있고, 접속 대상 간에서 전기 신호를 수수하는 것이면 좋다.

발명의 효과

[0031] 본 발명의 일양태에서는, 상기 구성에 의해, 화소마다 제 2 배선이 분단되고, 인접하는 화소의 제 2 배선들을 절연막 위의 접속 전극으로 가교함으로써 접속 전극을 제 1 배선과 교차시킨다. 그 결과, 절연막을 통하여 제 1 배선과 접속 전극 사이의 거리를 보다 길게 할 수 있기 때문에 배선의 교차부의 기생 용량을 저감할 수 있다. 따라서, 화소 영역에서의 기생 용량의 총합을 저감시킬 수 있고, 화소수를 증가시켜도 화소 영역에서의 구동 속도의 저하를 억제할 수 있다.

[0032] 분단된 2개의 배선을 투명 도전성 재료로 이루어지는 접속 전극을 이용하여 접속하는 구성이, 예를 들면 일본국 특개 2011-017821에 개시되어 있지만, 투명 도전성 재료는 저항이 크기 때문에, 배선의 저항이 증대되게 된다.

[0033] 그러나, 본 발명의 일양태에서는, 상기 구성에 의해, 접속 전극의 재료에 저항이 작은 금속을 이용하고, 또한 막두께를 크게 함으로써 접속 배선의 저항을 작게 할 수 있어, 액정 표시 장치의 구동 속도의 저하를 억제할 수 있다.

[0034] 본 발명의 일양태에서는, 상기 구성에 의해, 고품질의 동영상을 제공할 수 있다.

[0035] 또한, 본 발명의 일양태에서는, 상기 구성에 의해, 화소 전극인 제 1 전극층과 공통 전극인 제 2 전극층의 막두께를 두껍게 함으로써, 제 1 전극층과 제 2 전극층의 표면적을 액정층의 막두께 방향으로(3 차원적으로)도 확대할 수 있다.

[0036] 따라서, 제 1 전극층과 제 2 전극층 사이에 전압을 인가했을 때, 액정층에서 넓게 전계를 형성할 수 있고, 그 전계를 이용하여 액정 분자를 제어할 수 있고, 횡전계 모드를 이용한 액정 표시 장치, 특히 블루상을 나타내는 액정을 이용한 액정 표시 장치에서, 백투과율을 크게 하여, 콘트라스트비가 향상된 액정 표시 장치 및 이 액정 표시 장치의 제작 방법을 제공할 수 있다.

[0037] 또한, 본 발명의 일양태에서는, 상기 구성에 의해, 화소 전극인 제 1 전극층, 공통 전극인 제 2 전극층, 접속 전극을 동일층에서 동시에 형성할 수 있기 때문에, 공정을 간략화할 수 있다.

도면의 간단한 설명

[0038] 도 1은 본 발명의 일양태에 관한 액정 표시 장치를 설명한 화소의 상면도.

도 2는 본 발명의 일양태에 관한 액정 표시 장치를 설명한 화소의 단면도.

- 도 3은 본 발명의 일양태에 관한 액정 표시 장치의 전계 모드를 설명한 도면.
- 도 4는 본 발명의 일양태에 관한 액정 표시 장치를 설명한 화소의 제작 방법을 설명한 도면.
- 도 5는 본 발명의 일양태에 관한 액정 표시 장치를 설명한 화소의 제작 방법을 설명한 도면.
- 도 6은 본 발명의 일양태에 관한 액정 표시 장치를 설명한 화소의 상면도.
- 도 7은 본 발명의 일양태에 관한 액정 표시 장치를 설명한 화소의 단면도.
- 도 8은 본 발명의 일양태에 관한 액정 표시 장치를 설명한 화소의 제작 방법을 설명한 도면.
- 도 9는 본 발명의 일양태에 관한 액정 표시 장치의 전극의 형상을 설명한 도면.
- 도 10은 본 발명의 일양태에 관한 액정 표시 장치를 설명한 화소의 상면도.
- 도 11은 본 발명의 일양태에 관한 액정 표시 장치를 설명한 화소의 단면도.
- 도 12는 본 발명의 일양태에 관한 액정 표시 장치를 설명한 화소의 상면도.
- 도 13은 본 발명의 일양태에 관한 액정 표시 장치를 설명한 화소의 단면도.
- 도 14는 트랜지스터의 단면도.
- 도 15는 본 발명의 일양태에 관한 액정 표시 장치를 이용한 전자기기를 설명한 도면.

발명을 실시하기 위한 구체적인 내용

- [0039] 실시형태에 대하여, 도면을 이용하여 상세하게 설명한다. 단, 이하의 설명에 한정되는 것은 아니고, 취지 및 그 범위로부터 이탈하지 않고 그 형태 및 상세한 사항을 다양하게 변경할 수 있다는 것은 당업자라면 용이하게 이해할 수 있을 것이다. 따라서, 이하에 나타내는 실시형태의 기재 내용에 한정하여 해석되는 것은 아니다. 또한, 이하에 설명하는 구성에 있어서, 동일 부분 또는 동일한 기능을 가지는 부분에는 동일한 부호를 다른 도면간에 공통으로 이용하고, 그 반복의 설명은 생략한다.
- [0040] 또한, 본 명세서에서 설명하는 각 도면에서, 각 구성의 크기, 층의 두께, 또는 영역은 명료화를 위해 과장되어 있는 경우가 있다. 따라서, 반드시 그 스케일에 한정되는 것은 아니다.
- [0041] 또한, 본 명세서 등에서 이용하는 제 1, 제 2, 제 3 등의 용어는, 구성 요소의 혼동을 피하기 위해 붙인 것으로, 수적으로 한정하는 것은 아니다. 따라서, 예를 들면, 「제 1」을 「제 2」또는 「제 3」 등과 적절히 치환하여 설명할 수 있다. 또한, 복수의 구성이 동일층에 형성된다는 것은, 이 복수의 구성이 동시에 형성되어, 같은 층으로서 존재하는 것을 의미한다.
- [0042] (실시형태 1)
- [0043] 본 실시형태에서는, 본 발명의 일양태에 관한 액정 표시 장치 및 그 제작 방법에 대하여, 도 1 내지 도 5를 이용하여 설명한다. 또한, 본 발명의 일양태에 관한 액정 표시 장치에 포함되는 트랜지스터는 보텀 게이트 구조의 역스태거형의 트랜지스터이며, 분단된 상부의 배선이 접속 전극에 전기적으로 접속되고, 접속 배선이 하부의 배선과 교차하는 구성을 일례로 든다.
- [0044] 본 발명의 일양태에 관한 액정 표시 장치의 화소 영역은 복수의 제 1 배선과, 복수의 제 2 배선과, 복수의 트랜지스터와, 액정층을 협지하는 제 1 기판 및 제 2 기판을 가지고 있다. 본 발명의 일양태에 관한 액정 표시 장치의 화소 영역의 일부의 구성에 대하여 설명한다. 도 1은 액정 표시 장치의 평면도이며, 1 화소분의 화소를 나타내고, 본 실시형태에 나타내는 액정 표시 장치에서는 이 화소가 매트릭스 형상으로 복수 형성된다. 또한, 도 2는 도 1의 선 X1-X2, 선 X3-X4, 선 X5-X6에서의 단면도를 각각 나타낸다.
- [0045] 이하에 본 실시형태에 나타내는 액정 표시 장치의 각 구조에 대하여 상세하게 설명한다.
- [0046] 도 1, 도 2에 나타낸 트랜지스터를 가지는 액티브 매트릭스형의 액정 표시 장치의 1 화소는 트랜지스터(301)와, 화소 전극층으로서 기능하는 제 1 전극층(302)과, 공통 전극층으로서 기능하는 제 2 전극층(303)과, 용량 소자(304)를 가진다.
- [0047] 먼저, 트랜지스터(301)의 구성에 대하여 설명한다. 도 2에 나타낸 바와 같이, 트랜지스터(301)는 제 1 기판

(318) 위에 형성된, 절연막(319)과, 절연막(319) 위의 제 1 배선(305)과, 제 1 배선(305) 위의 게이트 절연막으로서 기능하는 절연막(320)과, 절연막(320)을 사이에 끼우고 제 1 배선(305)과 중첩되는 위치에 형성된 반도체층(306)과, 절연막(320) 및 반도체층(306) 위의 소스 전극(307) 및 드레인 전극(308)과, 반도체층(306), 소스 전극(307) 및 드레인 전극(308) 위의 절연막(321)과, 절연막(321) 위의 절연막(322)을 가진다.

[0048] 트랜지스터(301)의 각 구성의 상세한 사항에 대해서는, 이후에 본 발명의 일양태에 관한 액정 표시 장치의 제작 방법에서 설명한다.

[0049] 트랜지스터(301)에 있어서, 소스 전극(307)은 소스 전극(307) 위의 절연막(321), 절연막(322) 및 절연막(323)이 가지는 개구부를 통하여, 제 1 접속 전극(311)에 전기적으로 접속되어 있다. 드레인 전극(308)은 드레인 전극(308) 위의 절연막(321), 절연막(322) 및 절연막(323)이 가지는 개구부를 통하여, 제 2 접속 전극(312)에 전기적으로 접속되어 있다. 도전막(314)은 도전막(314) 위의 절연막(321), 절연막(322) 및 절연막(323)이 가지는 개구부를 통하여, 화소 전극으로서 기능하는 제 1 전극층(302)에 전기적으로 접속되어 있다.

[0050] 본 실시형태에서, 소스 전극(307)은 제 1 접속 전극(311)에 전기적으로 접속되어 있지만, 소스 전극(307)과 제 1 접속 전극(311)의 사이에 전극이나 배선 등을 통하여 전기 신호를 수수하는 구성으로 해도 좋다. 마찬가지로, 드레인 전극(308)은 제 2 접속 전극(312)에 전기적으로 접속되어 있지만, 드레인 전극(308)과 제 2 접속 전극(312)의 사이에 전극이나 배선 등을 통하여 전기 신호를 수수하는 구성으로 해도 좋다. 마찬가지로, 도전막(314)은 화소 전극으로서 기능하는 제 1 전극층(302)에 전기적으로 접속되어 있지만, 도전막(314)과 제 1 전극층(302)의 사이에 전극이나 배선 등을 통하여 전기 신호를 수수하는 구성으로 해도 좋다.

[0051] 또한, 제 1 배선(305)은 게이트 전극으로서 기능하고, 주사선으로서도 기능한다. 또한, 제 2 배선(310)과 인접 화소의 제 2 배선(309)은 제 1 접속 전극(311)과 전기적으로 접속되어 있고, 모두 신호선으로서 기능한다. 또한, 제 1 배선(305)과, 제 2 배선(309) 및 제 2 배선(310)은 제 1 접속 전극(311)에 의해 직교하고 있다.

[0052] 본 실시형태에서, 제 2 배선(309) 및 제 2 배선(310)은 제 1 접속 전극(311)과 전기적으로 접속되어 있지만, 제 2 배선(309)과 제 1 접속 전극(311), 제 2 배선(310)과 제 1 접속 전극(311)의 사이에 전극이나 배선 등을 통하여 전기 신호를 수수하는 구성으로 해도 좋다.

[0053] 도 1에 나타난 바와 같이, 제 2 배선(309), 제 2 배선(310)이 서로 평행하며(도면 중 상하 방향으로 연장), 또한, 서로 이간한 상태로 배치되어 있다. 제 1 배선(305)은 제 2 배선(309), 제 2 배선(310)에 대하여 수직인 방향(도면 중 좌우 방향)으로 연장되고, 또한, 서로 이간하도록 배치되어 있다. 제 3 배선(316)은 제 1 배선(305)에 인접하는 위치에 배치되어 있고, 제 1 배선(305)에 평행한 방향, 즉, 제 2 배선(309), 제 2 배선(310)에 대하여 수직인 방향(도면 중 좌우 방향)으로 연장하고 있다. 또한, 제 3 배선(316)과 도전막(314)이 중첩하는 영역에 용량이 형성되어 있다.

[0054] 또한, 주사선과 신호선의 교차부에서 분단되고, 신호선으로서 기능하는 제 2 배선(309)과 제 2 배선(310)을 평탄화된 절연막(323) 위의 제 1 접속 전극(311)으로 가교한다. 또한, 제 1 배선(305)과 제 3 배선(316) 위에 형성되는 절연막(323)의 막두께는 500 nm 이상 5 μ m 이하로 하는 것이 바람직하다. 이것에 의해, 두꺼운 절연막(323)을 통하여 제 1 접속 전극(311)과 제 1 배선(305)과의 사이의 거리를 보다 길게 할 수 있기 때문에, 배선의 교차부의 기생 용량을 저감할 수 있다. 따라서, 화소 영역에서의 기생 용량의 총합을 저감시킬 수 있고, 화소수를 증가시켜도 화소 영역에서의 구동 속도의 저하를 억제할 수 있다.

[0055] 또한, 절연막(323) 위에 있는 제 1 접속 전극(311)의 재료를 저항이 작은 금속을 이용하여, 막두께를 두껍게 함으로써 배선에 의한 저항을 작게 할 수 있어, 액정 표시 장치의 구동 속도의 저하를 억제할 수 있다.

[0056] 또한, 본 실시형태에서는 제 1 접속 전극(311)을 이용하여, 제 2 배선(309) 및 제 2 배선(310)과 소스 전극(307)을 전기적으로 접속하고 있었지만, 이것에 한정되지 않는다. 최저한, 제 1 접속 전극(311)은 제 2 배선(309) 및 제 2 배선(310)과 전기적으로 접속하고 있으면 좋고, 소스 전극(307)은 제 2 배선(309) 및 제 2 배선(310)의 어느 한쪽과 전기적으로 접속하는 구성으로 해도 좋다.

[0057] 다음에, 용량 소자(304)의 구성에 대하여 설명한다. 용량 소자(304)는 용량선으로서 기능하는 제 3 배선(316)과, 제 3 배선(316) 위의 절연막(320)과, 절연막(320) 위의 도전막(314)을 가지고, 제 3 배선(316), 절연막(320), 도전막(314)이 중첩되어 있는 부분이 용량 소자(304)로서 기능한다.

[0058] 용량선으로서 기능하는 배선은 제 3 배선(316)에 한정되지 않는다. 예를 들어, 주사선으로서 기능하는 제 1 배선과 겸용하는 구성으로 할 수도 있다. 또한, 도전막(314)에서도 이것에 한정되지 않고, 드레인 전극(308)과

겸용하는 구성으로 할 수도 있다. 또한, 도전막(314)이 제 3 배선(316), 절연막(320), 절연막(321), 절연막(322), 절연막(323), 제 1 전극층(302)(또는 제 2 전극층(303))과 중첩되는 구성으로 하여 용량을 형성할 수도 있다.

[0059] 다음에 화소 전극 및 공통 전극으로서 기능하는 제 1 전극층(302) 및 제 2 전극층(303)에 대하여 도 3을 이용하여 설명한다. 도 3은 액정 표시 장치의 화소 전극 및 공통 전극간의 전계에 대하여 설명한 단면도이다.

[0060] 도 3에 나타난 바와 같이, 화소 전극으로서 기능하는 제 1 전극층(302) 및 공통 전극으로서 기능하는 제 2 전극층(303a), 공통 전극으로서 기능하는 제 2 전극층(303b)이 절연막(323) 위에 형성되어 있다. 제 1 전극층(302) 및 제 2 전극층(303a), 제 2 전극층(303b)의 막두께는 액정층(328)의 막두께 방향으로(3 차원적으로) 넓게 전계를 형성할 수 있고, 그 전계를 이용하여 액정 분자를 제어할 수 있는 막두께이며, 구체적으로는 액정층(328)의 막두께의 10% 이상 100% 이하로 두껍고, 절연막(323)의 액정층(328)측의 면으로부터 액정층(328) 중으로 돌출하여 형성되어 있다.

[0061] 제 1 전극층(302) 및 제 2 전극층(303a), 제 2 전극층(303b)은 주상(柱狀)이다.

[0062] 제 1 전극층(302) 및 제 2 전극층(303a), 제 2 전극층(303b)의 형상은 리브(rib) 형상, 추형(錐形)의 선단이 평면이고 단면이 사다리꼴인 형상 등을 이용할 수 있다.

[0063] 도 3과 같이 주상의 제 1 전극층(302)을 형성하고, 주상의 제 2 전극층(303a), 주상의 제 2 전극층(303b)을 형성함으로써, 제 1 전극층(302) 및 제 2 전극층(303a), 제 2 전극층(303b)의 표면적을 액정층(328)의 막두께 방향으로(3 차원적으로)도 확대할 수 있다. 따라서, 도 3에 나타난 바와 같이, 제 1 전극층(302)과 제 2 전극층(303a)과의 사이에 화살표(342a)로 나타내는 전계가, 제 1 전극층(302)과 제 2 전극층(303b)과의 사이에 화살표(342b)로 나타내는 전계가 각각 액정층의 막두께 방향에 걸쳐 광범위하게 더해진다. 또한, 화살표(342a), 화살표(342b)로 나타낸 바와 같이, 제 1 전극층(302)과 제 2 전극층(303a), 제 2 전극층(303b)과의 상면(상방 영역)에서는 전기력선은 원 형상으로 돌아 들어가도록 형성된다.

[0064] 따라서, 액정층(328) 전체에 걸쳐 액정 분자를 응답시킬 수 있어, 백투과율이 향상된다. 따라서, 백투과율과 흑투과율(흑표시시의 광의 투과율)과의 비인 콘트라스트비도 높게 할 수 있다. 또한, 블루상을 나타내는 점도가 높은 액정 재료의 경우에도, 효과적으로 전계를 인가할 수 있기 때문에, 저소비 전력화도 달성할 수 있다.

[0065] 또한, 화소 영역에서의 제 1 전극층(302) 및 제 2 전극층(303a), 제 2 전극층(303b)이 가지는 형상으로서, 폐(閉) 공간을 가지지 않는 빗살 모양과 같은 패턴이 바람직하다. 제 1 전극층(302)과, 제 2 전극층(303a) 및 제 2 전극층(303b)은 접하지 않고, 서로의 빗살 모양의 패턴이 맞물리도록 동일한 절연 표면 위에 형성되어 있다.

[0066] 또한, 제 2 전극층(303)은 본 실시형태에서는 제 1 배선에 대하여 직교하는 방향으로 연장하여 설치되어 있지만 이것에 한정되지 않고, 제 1 배선에 대하여 평행한 방향으로 연장하여 형성되어 있어도 좋다. 또한, 연장하여 형성되어 있는 제 2 전극층(303)은 화소 영역의 말단에서 외부 전원과 접속되어 있다.

[0067] 제 1 기관(318)과 대치하도록, 제 2 기관(327)이 설치되어 있다. 제 1 기관(318)과 제 2 기관(327)의 사이에는 액정층(328)이 형성되어 있다. 액정층(328)은 제 1 전극층(302)과 제 2 전극층(303)의 사이에도 충전되어 있다. 제 1 전극층(302)과 제 2 전극층(303)과 액정층(328)을 포함하는 영역이 액정 소자로서 기능한다.

[0068] 본 실시형태에서는, 트랜지스터(301)로서 보텀 게이트 구조의 역스태거형의 트랜지스터를 이용했지만, 이것에 한정되지 않는다. 예를 들면, 탑 게이트 구조의 트랜지스터를 이용하는 구성으로 해도 좋다.

[0069] 또한, 본 실시형태에서는 분단된 상부의 제 2 배선이 접속 전극으로 전기적으로 접속되어 접속 전극이 하부의 제 1 배선과 교차하는 구성으로 했지만, 이것에 한정되지 않는다. 예를 들면, 상부의 제 2 배선 대신에 하부의 제 1 배선이 분단되어 있고, 분단된 하부의 제 1 배선이 접속 전극으로 전기적으로 접속되어 있는 구성으로 해도 좋다.

[0070] 또한, 제 2 기관(327) 위에, 특정의 파장 영역의 광을 선택적으로 투과하는 컬러 필터를 설치해도 좋다.

[0071] 계속하여, 본 발명의 일양태에 관한 액정 표시 장치의 제작 방법에 대하여, 도 4 및 도 5를 이용하여 설명한다. 도 4 및 도 5는 본 발명의 일양태에 관한 액정 표시 장치의 제작 방법을 설명하는 단면도이다.

[0072] 먼저, 도 4(A)에 나타난 바와 같이, 제 1 기관(318) 위에 절연막(319)을 형성한 후, 절연막(319) 위에 제 1 배선(305) 및 제 3 배선(316)을 형성한다.

- [0073] 제 1 기판(318)으로서 사용할 수 있는 소재에 큰 제한은 특별히 없지만, 적어도, 후의 가열 처리에 견딜 수 있을 정도의 내열성을 가지고 있을 필요가 있다. 예를 들면, 제 1 기판(318)에는 퓨전법이나 플로트법으로 제작되는 유리 기판, 석영 기판, 반도체 기판, 세라믹 기판 등을 이용할 수 있다. 유리 기판으로서, 후의 가열 처리의 온도가 높은 경우에는 변형점이 730℃ 이상의 것을 이용하면 좋다.
- [0074] 절연막(319)은 반드시 형성할 필요는 없지만, 절연막(319)을 형성함으로써 제 1 기판(318) 중에 포함되는 알칼리 금속이나 알칼리토 금속이, 후에 형성되는 반도체층(306) 중으로 확산하여, 트랜지스터(301)의 특성에 악영향을 미치는 것을 막을 수 있다. 절연막(319)은 산화실리콘, 질화실리콘, 산화질화실리콘, 질화산화실리콘, 질화알루미늄 등의 절연성을 가지는 재료를 이용하여 형성한다.
- [0075] 또한, 본 명세서에서 산화질화실리콘과 같은 「산화질화물」이란, 그 조성으로서 질소보다 산소의 함유량이 많은 물질이며, 또한, 질화산화실리콘과 같은 「질화산화물」은, 그 조성으로서 산소보다 질소의 함유량이 많은 물질을 의미한다.
- [0076] 제 1 배선(305) 및 제 3 배선(316)은 절연막(319) 위에 도전막을 형성한 후, 이 도전막을 소정의 형상으로 가공(패터닝)함으로써, 형성할 수 있다. 이 도전막의 형성에는 CVD법, 스퍼터링법, 증착법, 스핀 코팅법 등을 이용할 수 있다. 제 1 배선(305) 및 제 3 배선(316)이 되는 도전막은 알루미늄, 크롬, 구리, 탄탈, 티탄, 몰리브덴, 텅스텐으로부터 선택된 원소, 또는 상술한 원소를 성분으로 하는 합금이나, 상술한 원소를 조합한 합금막 등을 들 수 있다.
- [0077] 또한, 제 1 배선(305) 및 제 3 배선(316)이 되는 도전막은 단층 구조이어도, 2층 이상의 적층 구조로 해도 좋다. 예를 들면, 실리콘을 포함하는 알루미늄막의 단층 구조, 알루미늄막 위에 티탄막을 적층하는 2층 구조, 티탄막과 그 티탄막 위에 중첩하여 알루미늄막을 적층하고, 또한, 그 위에 티탄막을 성막하는 3층 구조 등을 들 수 있다.
- [0078] 혹은, 알루미늄, 구리 등의 금속막의 하층 혹은 상층에 크롬, 탄탈, 티탄, 몰리브덴, 텅스텐 등의 고용점 금속막을 적층시킨 구성으로 해도 좋다. 또한, 알루미늄 또는 구리는 내열성이나 부식성의 문제를 회피하기 위해, 고용점 금속 재료와 조합하여 이용하면 좋다. 고용점 금속 재료로서는, 몰리브덴, 티탄, 크롬, 탄탈, 텅스텐, 네오디뮴, 스칸듐, 이트륨 등을 이용할 수 있다.
- [0079] 도전막 형성 후에 가열 처리를 행하는 경우에는, 이 가열 처리에 견딜 수 있는 내열성을 도전막에 갖게 하는 것이 바람직하다.
- [0080] 본 실시형태에서는, 제 1 배선(305) 및 제 3 배선(316)으로서, 막두께 50 nm의 티탄막, 막두께 100 nm의 알루미늄막, 막두께 50 nm의 티탄막을 순차로 적층함으로써 얻어지는 도전막을 이용한다.
- [0081] 또한, 마스크를 이용하지 않고, 액적 도출법을 이용하여 선택적으로 제 1 배선(305) 및 제 3 배선(316)을 형성해도 좋다. 액적 도출법이란, 조성물을 포함하는 액적을 세공(細孔)으로부터 도출 또는 분출함으로써 패턴을 형성하는 방법을 의미하고, 잉크젯법 등이 그 범주에 포함된다.
- [0082] 또한, 제 1 배선(305) 및 제 3 배선(316)은 도전막을 형성한 후, 반응성 이온 에칭(RIE: Reactive 이온 에칭)법, ICP(Inductively Coupled Plasma) 에칭법, ECR(Electron Cyclotron Resonance) 에칭법, 평행 평판형(용량 결합형) 에칭법, 마그네트론 플라즈마 에칭법, 2주파 플라즈마 에칭법 또는 헬리콘과 플라즈마 에칭법 등을 이용하여, 에칭 조건(코일형의 전극층에 인가되는 전력량, 기판측의 전극층에 인가되는 전력량, 기판측의 전극 온도 등)을 적절히 조절함으로써, 소망의 테이퍼 형상을 가지도록 에칭할 수 있다. 또한, 테이퍼 형상은 마스크의 형상에 따라서도 각도 등을 제어할 수 있다. 또한, 에칭용 가스로서는, 염소, 염화불소, 염화실리콘 혹은 사염화탄소 등의 염소계 가스, 사불화탄소, 불화유황 혹은 불화질소 등의 불소계 가스 또는 산소를 적절히 이용할 수 있다.
- [0083] 다음에, 도 4(B)에 나타난 바와 같이, 제 1 배선(305) 및 제 3 배선(316) 위의 절연막(320)을 형성한 후, 절연막(320)을 사이에 끼우고 제 1 배선(305)과 중첩되는 위치에 반도체층(306)을 형성한다.
- [0084] 절연막(320)은 플라즈마 CVD법 또는 스퍼터링법 등을 이용하여 산화실리콘, 질화산화실리콘, 산화질화실리콘, 질화실리콘, 산화하프늄, 산화알루미늄 또는 산화탄탈, 산화이트륨, 하프늄 실리케이트(HfSi_xO_y ($x>0, y>0$)), 질소가 첨가된 하프늄 실리케이트(HfSi_xO_y ($x>0, y>0$)), 질소가 첨가된 하프늄 알루미늄네이트(HfAl_xO_y ($x>0, y>0$)) 등을 포함하는 막을 단층으로, 또는 적층시킴으로써 형성할 수 있다.

- [0085] 절연막(320)의 두께는 예를 들면, 1 nm 이상 500 nm 이하, 바람직하게는 10 nm 이상 400 nm 이하로 할 수 있다. 본 실시형태에서는 플라즈마 CVD법을 이용하여, 막두께 300 nm 정도의 질화실리콘을 포함하는 단층의 절연막을 절연막(320)으로서 이용한다.
- [0086] 또한, 절연막(320)의 플라즈마 CVD법에 의한 형성 공정에서 글로우 방전 플라즈마의 생성은 3 MHz에서 30 MHz, 대표적으로는 13.56 MHz, 27.12 MHz의 고주파 전력, 또는 30 MHz보다 크고 300 MHz 정도까지의 VHF대의 고주파 전력, 대표적으로는 60 MHz를 인가함으로써 행해진다. 또한, 1 GHz 이상의 마이크로파의 고주파 전력을 인가함으로써 행해진다. 또한, 고주파 전력이 펄스상으로 인가되는 펄스 발진이나, 연속적으로 인가되는 연속 발진으로 할 수 있다. 또한, HF대의 고주파 전력과 VHF대의 고주파 전력을 중첩시킴으로써, 대면적 기판에서도 플라즈마의 편차를 저감하여, 균일성을 높일 수 있음과 동시에, 성막 속도를 높일 수 있다. 또한, 고주파수가 1 GHz 이상인 마이크로파 플라즈마 CVD 장치를 이용하여 절연막(320)을 형성하면, 게이트 전극으로서 기능하는 제 1 배선(305)과, 소스 전극(307) 및 드레인 전극(308)과의 사이의 내압을 향상시킬 수 있기 때문에, 신뢰성이 높은 트랜지스터(301)를 얻을 수 있다.
- [0087] 절연막(320)으로서 유기 실란 가스를 이용한 CVD법에 의해 산화실리콘층을 형성함으로써, 후에 형성하는 반도체층의 결정성을 높여 트랜지스터(301)의 온 전류, 이동도 및 신뢰성을 높일 수 있다. 유기 실란 가스로서는, 규산에틸(TEOS : 화학식 $\text{Si}(\text{OC}_2\text{H}_5)_4$), 테트라메틸실란(TMS : 화학식 $\text{Si}(\text{CH}_3)_4$), 테트라 메틸시클로테트라실록산(TMCTS), 옥타메틸시클로테트라실록산(OMCTS), 헥사메틸디실라잔(HMDS), 트리에톡시실란($\text{SiH}(\text{OC}_2\text{H}_5)_3$), 트리스티메틸아미노실란($\text{SiH}(\text{N}(\text{CH}_3)_2)_3$) 등의 실리콘 함유 화합물을 이용할 수 있다.
- [0088] 반도체층(306)은 실란이나 게르만으로 대표되는 반도체 재료 가스를 이용하여 기상 성장법이나 스퍼터링법으로 제작되는 비정질(아몰퍼스(amorphous)라고도 함) 반도체, 이 비정질 반도체를 광 에너지나 열에너지를 이용하여 결정화시킨 다결정 반도체, 혹은 미결정(세미 아몰퍼스 혹은 마이크로 크리스탈이라고도 함) 반도체 등을 이용할 수 있다. 이러한 반도체층은 스퍼터링법, LPCVD법, 또는 플라즈마 CVD법 등에 의해 성막할 수 있다.
- [0089] 여기서 미결정 반도체는 단거리 질서에서 중거리 질서를 가지고, 결정립계, 쌍정경계, 전위(轉位) 결함, 격자 변형을 가진다. 주상 또는 침상 결정이 기판 표면에 대하여 법선 방향으로 성장하고 있다. 미결정 반도체의 대표예인 미결정 실리콘은 그 라만 스펙트럼이 단결정 실리콘을 나타내는 520 cm^{-1} 보다 저파수(低波數)측으로 시프트하고 있다. 즉, 단결정 실리콘을 나타내는 520 cm^{-1} 와 아몰퍼스 실리콘을 나타내는 480 cm^{-1} 의 사이에 미결정 실리콘의 라만 스펙트럼의 피크가 있다. 또한, 미결합손(덴글링 본드)을 중단하기 위해 수소 또는 할로젠을 적어도 1 원자% 또는 그 이상 포함시키고 있다. 또한, 헬륨, 아르곤, 크립톤, 네온 등의 희가스 원소를 포함시켜 격자 변형을 더욱 조장시킴으로써, 안정성이 증가하여 양호한 미결정 반도체막을 얻을 수 있다. 이러한 미결정 반도체에 관한 기술은 예를 들면, 미국 특허 4,409,134호에 개시되어 있다.
- [0090] 아몰퍼스 반도체로서는, 대표적으로는 수소화 아몰퍼스 실리콘, 결정성 반도체로서는 대표적으로는 폴리실리콘 등을 들 수 있다. 폴리실리콘(다결정 실리콘)에는, 800°C 이상의 프로세스 온도를 거쳐 형성되는 폴리실리콘을 주재료로서 이용한 소위 고온 폴리실리콘이나, 600°C 이하의 프로세스 온도로 형성되는 폴리실리콘을 주재료로서 이용한 소위 저온 폴리실리콘, 또한 결정화를 촉진하는 원소 등을 이용하여, 비정질 실리콘을 결정화시킨 폴리실리콘 등을 포함하고 있다. 물론, 상술한 바와 같이, 미결정 반도체 또는 반도체층의 일부에 결정상을 포함하는 반도체를 이용할 수도 있다. 또한, 미결정 반도체층 또는 결정성 반도체층과 아몰퍼스 반도체층을 적층하여 이용할 수도 있다.
- [0091] 또한, 반도체의 재료로서는 실리콘(Si), 게르마늄(Ge) 등의 단체(單體) 외에, GaAs, InP, SiC, ZnSe, GaN, SiGe 등과 같은 화합물 반도체도 이용할 수 있다.
- [0092] 또한, 반도체층(306)은 산화물 반도체막을 이용하여 형성할 수 있다. 반도체층(306)으로서 산화물 반도체막을 이용하는 경우, 예를 들면, 인듐을 함유하는 산화물 반도체 재료나, 인듐 및 갈륨을 함유하는 산화물 반도체 재료 등을 이용할 수 있다.
- [0093] 또한, 산화물 반도체막에 이용하는 재료로서는, 4원계 금속 산화물인 In-Sn-Ga-Zn-O계의 재료나, 3원계 금속 산화물인 In-Ga-Zn-O계의 재료, In-Sn-Zn-O계의 재료, In-Al-Zn-O계의 재료, Sn-Ga-Zn-O계의 재료, Al-Ga-Zn-O계의 재료, Sn-Al-Zn-O계의 재료나, 2원계 금속 산화물인 In-Zn-O계의 재료, Sn-Zn-O계의 재료, Al-Zn-O계의 재료, Zn-Mg-O계의 재료, Sn-Mg-O계의 재료, In-Mg-O계의 재료, In-Ga-O계의 재료나, 단원계 금속의 산화물인

In-0계의 재료, Sn-0계의 재료, Zn-0계의 재료 등이 있다. 또한, 상기의 재료에 SiO₂를 포함시켜도 좋다. 여기서, 예를 들면, In-Ga-Zn-0계의 재료란, 인듐(In), 갈륨(Ga), 아연(Zn)을 가지는 산화물막이라는 의미이며, 그 조성비는 특별히 묻지 않는다. 또한, In와 Ga와 Zn 이외의 원소를 포함하고 있어도 좋다.

[0094] 또한, 산화물 반도체막으로서는, 화학식 InMO₃(ZnO)_m(m>0)로 표기되는 재료를 이용한 박막으로 할 수 있다. 여기서, M은 Ga, Al, Mn 및 Co로부터 선택된 하나 또는 복수의 금속 원소를 나타낸다. 예를 들면, M으로서 Ga, Ga 및 Al, Ga 및 Mn, 또는 Ga 및 Co 등을 이용할 수 있다.

[0095] 산화물 반도체막은 수소나 물 등이 혼입하기 어려운 방법으로 제작하는 것이 바람직하다. 예를 들면, 스퍼터링법 등을 이용하여 제작할 수 있다. 산화물 반도체막의 성막의 분위기는, 희가스(대표적으로는 아르곤) 분위기하, 산소 분위기하, 또는, 희가스와 산소의 혼합 분위기하 등으로 하면 좋다. 또한, 산화물 반도체막에 수소, 물, 수산기를 가지는 화합물, 수소화물 등의 혼입을 막기 위해, 수소, 물, 수산기를 가지는 화합물, 수소화물 등의 수소 원자를 포함하는 불순물이 충분히 제거된 고순도 가스를 이용한 분위기로 하는 것이 바람직하다. 또한, 성막 후, 산화물 반도체막에 열처리를 행하는 것이 바람직하다. 열처리를 행함으로써, 산화물 반도체막 중의 물이나 수소 등의 불순물을 제거하거나, 또는 산화물 반도체막 중에 산소를 공급할 수 있다.

[0096] 이러한 밴드 갭이 넓은 산화물 반도체막을 반도체층(306)으로서 이용함으로써, 오프 상태에서의 전류값(오프 전류값)을 낮게 할 수 있다. 따라서, 화상 신호 등의 전기 신호의 보유 시간을 길게 할 수 있고, 전원 온 상태에서는 기입 간격도 길게 설정할 수 있다. 따라서, 리프레시 동작의 빈도를 줄일 수 있기 때문에, 소비 전력을 보다 억제하는 효과를 얻는다.

[0097] 반도체층, 전극층, 배선층의 제작 공정에서, 박막을 소망의 형상으로 가공하기 위해 에칭 공정을 이용한다. 에칭 공정은 드라이 에칭이나 웨트 에칭을 이용할 수 있다.

[0098] 드라이 에칭에 이용하는 에칭 장치로서는, 반응성 이온 에칭법(RIE법)을 이용한 에칭 장치나, ECR이나 ICP 등의 고밀도 플라즈마원을 이용한 드라이 에칭 장치를 이용할 수 있다.

[0099] 소망의 가공 형상으로 에칭할 수 있도록, 에칭 조건(코일형의 전극에 인가되는 전력량, 기관층의 전극에 인가되는 전력량, 기관층의 전극 온도 등)을 적절히 조절한다.

[0100] 소망의 가공 형상으로 에칭할 수 있도록, 재료에 맞추어 에칭 조건(에칭액, 에칭 시간, 온도 등)을 적절히 조절한다.

[0101] 다음에, 도 4(C)에 나타낸 바와 같이, 절연막(320)과 반도체층(306)을 덮도록 도전막을 형성한 후, 제 1 배선(305) 및 제 3 배선(316)의 가공과 마찬가지로 상기 도전막을 가공(패터닝)함으로써, 제 2 배선(309), 제 2 배선(310), 소스 전극(307), 드레인 전극(308), 도전막(314)을 형성한다.

[0102] 또한, 본 실시형태에서는, 소스 전극(307), 드레인 전극(308)을 형성할 때에 트랜지스터(301)의 반도체층(306)도 일부가 에칭되어, 반도체층(306)은 흠부(오목부)를 가진다.

[0103] 제 2 배선(309), 제 2 배선(310), 소스 전극(307), 드레인 전극(308), 도전막(314)은 제 1 배선(305) 및 제 3 배선(316)과 같은 재료, 및 같은 적층 구조로 형성할 수 있다.

[0104] 또한, Cu-Mg-Al 합금, Cu-Mg-O 합금, Cu-Ca-O 합금, Cu-Mg-Al-O 합금, Mo-Ti 합금, Ti, Mo는 산화막과의 밀착성이 높다. 따라서, 하층에 Cu-Mg-Al 합금, Cu-Mg-O 합금, Cu-Ca-O 합금, Cu-Mg-Al-O 합금, Mo-Ti 합금, Ti, 혹은 Mo로 구성되는 도전막, 상층에 Cu로 구성되는 도전막을 적층하여 제 2 배선(309), 제 2 배선(310), 도전막(314)을 형성함으로써, 절연막(320)이 산화실리콘, 산화질화실리콘, 산화하프늄, 산화알루미늄 또는 산화탄탈, 산화이트륨 등의 산화막인 경우에, 제 2 배선(309), 제 2 배선(310), 도전막(314)과 절연막(320)과의 밀착성을 높일 수 있다.

[0105] 이상의 공정에 의해, 도 4(C)에 나타낸 바와 같은 트랜지스터(301)를 제작할 수 있다.

[0106] 다음에, 도 4(D)에 나타낸 바와 같이, 절연막(321), 절연막(322) 및 절연막(323)을 형성한다. 본 실시형태에서는 절연막(321)과 절연막(322)과 절연막(323)을 적층하고 있지만, 단층 구조의 절연막으로 해도 좋고, 2층 이상의 적층 구조로 해도 좋다.

[0107] 단층 구조의 절연막 또는 적층 구조 중 제 2 기관층에 가장 가까운 절연막은 평탄성이 높은 절연막인 것이, 후에 형성되는 제 1 전극층(302), 제 2 전극층(303), 제 1 접속 전극(311), 및 제 2 접속 전극(312)의 높이를 균

일하게 정렬하는 데 있어서 바람직하다.

- [0108] 절연막(321), 절연막(322)으로서 예를 들면, 산화실리콘, 질화산화실리콘, 질화실리콘, 산화하프늄, 산화알루미늄, 산화탄탈 등의 무기 절연 재료를 포함하는 재료를 이용하여 형성할 수 있다. 또한, 폴리이미드, 아크릴 수지 등의 유기 절연 재료를 이용하여 형성하는 것도 가능하다. 또한, 상기 재료 외에, 저유전율 재료(low-k 재료), 실록산계 수지, PSG(phosphosilicate glass : 인 유리), BPSG(borophosphosilicate glass : 인 붕소 유리) 등을 이용할 수 있다. 실록산계 수지는 실리콘(Si)과 산소(O)와의 결합으로 골격 구조가 구성되는 재료이다. 치환기로서 수소 외에, 불소, 유기기(예를 들면 알킬기, 아릴기), 불소를 포함하는 유기기 등을 가지고 있어도 좋다. 그리고, 절연막(321), 절연막(322)의 형성에는, 그 재료에 따라, CVD법, 스퍼터링법, 스핀 코트, 딥, 스프레이 도포, 액적 토출법(잉크젯법 등), 인쇄법(스크린 인쇄, 오프셋 인쇄 등) 등을 이용할 수 있다.
- [0109] 또한, 절연막(321), 절연막(322)으로서, 유기 실란을 이용하여 화학 기상 성장법에 의해 제작되는 산화실리콘막을 이용할 수도 있다. 유기 실란으로서, 규산에틸(TEOS : $\text{Si}(\text{OC}_2\text{H}_5)_4$), 트리메틸실란(TMS : $(\text{CH}_3)_3\text{SiH}$), 테트라메틸시클로테트라실록산(TMCTS), 옥타메틸시클로테트라실록산(OMCTS), 헥사메틸디실라잔(HMDS), 트리에톡시실란($\text{SiH}(\text{OC}_2\text{H}_5)_3$), 트리스디메틸아미노실란($\text{SiH}(\text{N}(\text{CH}_3)_2)_3$) 등을 이용할 수 있다. 물론, 모노실란, 디실란, 또는 트리실란 등의 무기 실란을 이용하여, 산화실리콘, 산화질화실리콘, 질화실리콘, 질화산화실리콘 등을 형성해도 좋다.
- [0110] 평탄성이 높은 절연막(323)은 폴리이미드, 아크릴 수지, 벤조시클로브텐계 수지, 폴리아미드, 에폭시 수지 등의 유기 재료를 이용할 수 있다. 또한, 상기 유기 재료 외에, 실록산계 수지, PSG(인 유리), BPSG(인 붕소 유리) 등의 저유전 재료(low-k 재료)를 이용할 수 있다. 그리고, 절연막(323)의 형성에는 그 재료에 따라, 스핀 코트, 딥, 스프레이 도포, 액적 토출법(잉크젯법 등), 인쇄법(스크린 인쇄, 오프셋 인쇄 등), 롤 코트, 커튼 코트, 나이프 코트 등을 이용할 수 있다.
- [0111] 절연막(321) 및 절연막(322)의 합계의 막두께는 100 nm 이상 1.5 μm 이하가 바람직하고, 300 nm 이상 1.0 μm 이하가 보다 바람직하다. 또한, 평탄성이 높은 절연막(323)은 500 nm 이상 5 μm 이하가 바람직하고, 1.0 μm 이상 2.0 μm 이하가 보다 바람직하다.
- [0112] 절연막(321), 절연막(322) 및 절연막(323)의 막두께를 두껍게 함으로써 제 1 배선과 제 1 접속 전극과의 사이의 거리를 보다 길게 할 수 있기 때문에 배선의 교차부의 기생 용량을 저감할 수 있다. 따라서, 화소 영역에서의 기생 용량의 총합을 저감시킬 수 있어, 화소수를 증가시켜도 액정 표시 장치의 구동 속도의 저하를 억제할 수 있다.
- [0113] 본 실시형태에서는 절연막(321), 절연막(322)과 평탄성이 높은 절연막(323)의 3층 구성이며, 절연막(321), 절연막(322)을 질화실리콘을 이용하여 합계의 막두께를 300 nm로 하여 형성하고, 절연막(323)을 아크릴을 이용하여 막두께 1.5 μm 로 형성한다.
- [0114] 다음에, 도 5(A)에 나타낸 바와 같이, 절연막(321), 절연막(322) 및 절연막(323)에 개구부를 형성하고, 제 2 배선(309)의 일부, 제 2 배선(310)의 일부, 소스 전극(307)의 일부, 드레인 전극(308)의 일부, 도전막(314)의 일부를 노출시킨다. 그리고, 개구부에서, 제 2 배선(309), 제 2 배선(310), 소스 전극(307), 드레인 전극(308), 및 도전막(314)에 접하도록, 절연막(323) 위에 도전막(340)을 형성한다.
- [0115] 도전막(340)은 제 1 배선(305) 및 제 3 배선(316)과 같은 재료, 및 같은 적층 구조로 형성할 수 있다. 또한, 액정 표시 장치의 고속 구동의 저하를 억제하기 위해, 저항이 작은 금속을 이용하는 것이 바람직하다. 후에 형성되는 제 1 접속 전극(311)의 재료가 저항이 작은 금속을 이용하여, 막두께를 두껍게 함으로써 배선에 의한 저항을 작게 할 수 있어, 액정 표시 장치의 구동 속도의 저하를 억제할 수 있다. 또한, 후에 형성되는 제 1 전극층(302) 및 제 2 전극층(303)의 막두께를 크게 하여, 횡전계를 액정에 인가하기 쉽도록 도전막(340)의 막두께를 크게 하는 것이 바람직하다. 또한, 제 1 접속 전극(311), 제 1 전극층(302) 및 제 2 전극층(303)의 막두께는 액정층(328)의 막두께의 10% 이상 100% 이하가 바람직하고, 20% 이상 80% 이하가 보다 바람직하다.
- [0116] 또한, 환원력이 높은 원소인 티탄을 이용하여 도전막(340) 아래에 배리어 메탈막을 형성하면, 제 2 배선(309), 제 2 배선(310), 소스 전극(307), 드레인 전극(308), 및 도전막(314) 위에 얇은 산화막으로 되어 있었다고 해도, 배리어 메탈막에 포함되는 티탄이 이 산화막을 환원하여, 제 2 배선(309), 제 2 배선(310), 소스 전극(307), 드레인 전극(308), 및 도전막(314)과 도전막(340)이 각각 양호한 콘택트를 취할 수 있다.
- [0117] 따라서, 예를 들면, 티탄막 위에 알루미늄막, 텅스텐막을 순차로 적층하는 3층 구조, 티탄막 위에 알루미늄막,

질화탄탈막을 순차로 적층하는 3층 구조로 함으로써, 상술한 2개의 이점에 더하여, 제 2 배선(309), 제 2 배선(310), 소스 전극(307), 드레인 전극(308), 및 도전막(314)과의 접속부에서의 콘택트 저항을 낮춘다는 이점을 얻을 수 있다.

- [0118] 또한, 도전막(340)의 막두께는 500 nm 이상 5 μ m 이하, 보다 바람직하게는 1 μ m 이상 4 μ m 이하인 것이 바람직하다. 본 실시형태에서는 막두께 200 nm의 티탄막, 막두께 600 nm의 알루미늄막, 막두께 200 nm의 텅스텐막을 순차로 적층하여 도전막(340)을 형성한다.
- [0119] 다음에, 도 5(B)에 나타난 바와 같이, 드라이 에칭에 의해 도전막(340)을 가공함으로써, 섬 형상의 제 1 전극층(302), 제 2 전극층(303), 제 1 접속 전극(311) 및 제 2 접속 전극(312)을 형성한다. 제 1 접속 전극(311)은 절연막(321), 절연막(322) 및 절연막(323)에 형성된 개구부를 통하여 소스 전극(307), 제 2 배선(309) 및 제 2 배선(310)에 접속하고 있다. 제 2 접속 전극(312)은 절연막(321), 절연막(322) 및 절연막(323)에 형성된 개구부를 통하여 드레인 전극(308)에 접속하고 있다. 화소 전극으로서 기능하는 제 1 전극층(302)은 절연막(321), 절연막(322) 및 절연막(323)에 형성된 개구부를 통하여 도전막(314)에 접속되어 있다. 또한, 제 1 전극층(302)은 도전막(314) 및 제 2 접속 전극(312)을 통하여 드레인 전극(308)과 접속되어 있다.
- [0120] 상기 드라이 에칭에는, 예를 들면, 반응성 이온 에칭법, ICP 에칭법, ECR 에칭법, 평행 평판형(용량 결합형) 에칭법, 마그네트론 플라즈마 에칭법, 2주파 플라즈마 에칭법 또는 헬리콘과 플라즈마 에칭법 등의 드라이 에칭법을 이용할 수 있다.
- [0121] 에칭 가스에는, 염소, 염화불소, 염화실리콘, 삼염화불소 또는 사염화탄소 등의 염소계 가스, 사불화탄소, 불화유황 또는 불화질소 등의 불소계 가스, 산소 등을 적절히 이용할 수 있다.
- [0122] 구체적으로, 본 실시형태에서는, 티탄막, 알루미늄막, 텅스텐막을 순차로 적층하여 형성된 도전막(340)을 이용하고 있으므로, 에칭 가스인 염소의 유량 45 sccm, 사불화탄소의 유량 55 sccm, 산소의 유량 55 sccm, 반응 압력 0.67 Pa, 하부 전극의 온도 -10℃, 코일형의 전극에 투입하는 RF(13.56 MHz) 전력 3000 W, 하부 전극(바이어스측)에 투입하는 전력 140 W로 한 후, 에칭 가스인 염소의 유량 20 sccm, 삼염화불소의 유량 60 sccm, 반응 압력 1.9 Pa, 하부 전극의 온도 -10℃, 코일형의 전극에 투입하는 RF(13.56 MHz) 전력 450 W, 하부 전극(바이어스측)에 투입하는 전력 100 W가 되도록, 도중에 조건을 변경하여 드라이 에칭을 행한다.
- [0123] 혹은, 티탄막, 알루미늄막, 티탄막을 순차로 적층하여 형성된 도전막(340)을 이용하는 경우, 에칭 가스인 염소의 유량 20 sccm, 삼염화불소의 유량 60 sccm, 반응 압력 1.9 Pa, 하부 전극의 온도 -10℃, 코일형의 전극에 투입하는 RF(13.56 MHz) 전력 450 W, 하부 전극(바이어스측)에 투입하는 전력 100 W가 되도록 하여 드라이 에칭을 행한다.
- [0124] 상기 공정 후, 제 1 기관(318)과 대치하도록 제 2 기관(327)을 제공하여, 액정층(328)을 충전함으로써, 도 2에 나타난 바와 같은 액정 표시 장치를 얻을 수 있다.
- [0125] 액정층(328)을 형성하기 위해 행해지는 액정의 주입은 디스펜서식(적하식)을 이용해도 좋고, 딥식(펌핑식)을 이용하여도 좋다.
- [0126] 액정은 서모트로픽 액정(thermotropic liquid crystal), 강유전 액정, 반강유전 액정 등을 이용할 수 있고, 이것들은 저분자 액정, 고분자 액정의 어느 것이어도 상관없다.
- [0127] 액정층(328)은 횡전계 모드에서 사용할 수 있는 액정 재료를 이용하면 좋고, 특히 블루상을 나타내는 액정 재료가 바람직하다. 블루상을 나타내는 액정 재료는 액정 및 카이럴제를 포함한다. 카이럴제는 액정을 나선 구조로 배향시키고, 블루상을 발현시키기 위해 이용한다. 예를 들면, 3 중량% 이상의 카이럴제를 혼합시킨 액정 재료를 액정층에 이용하면 좋다.
- [0128] 카이럴제는 액정에 대한 상용성이 좋고, 또한, 비틀림력이 강한 재료를 이용한다. 또한, R체, S체의 어느 다른 한쪽의 재료가 좋고, R체와 S체의 비율이 50 : 50의 라세미체는 사용하지 않는다.
- [0129] 상기 액정 재료는, 조건에 따라, 콜레스테릭상, 콜레스테릭 블루상, 스멕틱상, 스멕틱 블루상, 큐빅상, 카이럴 네마틱상, 등방상 등을 나타낸다.
- [0130] 블루상인 콜레스테릭 블루상 및 스멕틱 블루상은 나선 피치가 500 nm 이하로 피치가 비교적 짧은 콜레스테릭상 또는 스멕틱상을 가지는 액정 재료에 보여진다. 액정 재료의 배향은 이중 비틀림 구조를 가진다. 가시광의 파장 이하의 질서를 가지고 있기 때문에, 투명하고, 전압 인가에 의해 배향 질서가 변화하여 광학적 변조 작용이

생긴다. 블루상은 광학적으로 등방이기 때문에 시야각 의존성이 없고, 배향막을 형성하지 않아도 되기 때문에, 표시 화상의 질 향상 및 비용 삭감이 가능하다.

- [0131] 또한, 블루상은 좁은 온도 범위에서밖에 발현이 어렵고, 온도 범위를 넓게 개선하기 위해 액정 재료에 광경화 수지 및 광중합 개시제를 첨가하여, 고분자 안정화 처리를 행하는 것이 바람직하다. 고분자 안정화 처리는 액정, 카이랄제, 광경화 수지, 및 광중합 개시제를 포함하는 액정 재료에, 광중합 개시제가 반응하는 과장의 광을 조사하여 행한다. 이 고분자 안정화 처리는 온도 제어를 행하여, 등방상을 나타낸 상태로 광조사하여 행하여도 좋고, 블루상을 나타낸 상태로 광조사하여 행하여도 좋다.
- [0132] 예를 들면, 액정층의 온도를 제어하여, 블루상을 발현한 상태로 액정층에 광을 조사함으로써 고분자 안정화 처리를 행한다. 단, 이것에 한정되지 않고, 블루상과 등방상 간의 상전이 온도로부터 +10℃ 이내, 바람직하게는 +5℃ 이내의 등방상을 발현한 상태로 액정층에 광을 조사함으로써 고분자 안정화 처리를 행하여도 좋다. 블루상과 등방상 간의 상전이 온도를, 승온시에 블루상으로부터 등방상으로 전이하는 온도 또는 강온시에 등방상으로부터 블루상으로 상전이하는 온도를 말한다. 고분자 안정화 처리의 일례로서는, 액정층을 등방상까지 가열한 후, 서서히 강온시켜 블루상까지 상전이시키고, 블루상이 발현하는 온도를 보유한 상태로 광을 조사할 수 있다. 그 밖에도, 액정층을 서서히 가열하여 등방상으로 상전이시킨 후, 블루상과 등방상 간의 상전이 온도로부터 +10℃ 이내, 바람직하게는 +5℃ 이내 상태(등방상을 발현한 상태)에서 광을 조사할 수 있다. 또한, 액정 재료에 포함되는 광경화 수지로서 자외선 경화 수지(UV 경화 수지)를 이용하는 경우, 액정층에 자외선을 조사하면 좋다. 또한, 블루상과 등방상 간의 상전이 온도로부터 +10℃ 이내, 바람직하게는 +5℃ 이내에서 등방상을 발현시키고, 광을 조사하여 고분자 안정화 처리를 행하면, 응답 속도가 1 msec 이하로 짧고 고속 응답이 가능하다.
- [0133] 광경화 수지는 디아크릴레이트, 트리아크릴레이트, 디메타크릴레이트, 트리메타크릴레이트 등의 다관능 모노머, 혹은 이것들에 단관능 모노머를 혼합시킨 것이어도 좋다. 또한, 액정성의 것이어도 비액정성의 것이어도 좋고, 양자를 혼합시켜도 좋다.
- [0134] 광중합 개시제는 광조사에 의해 래디칼을 발생시키는 래디칼 중합 개시제이어도 좋고, 산을 발생시키는 산발생제이어도 좋고, 염기를 발생시키는 염기 발생제이어도 좋다.
- [0135] 구체적으로는, 액정 재료로서 JC-1041XX(질소 주식회사(Chisso Corporation) 제조)와 4-시아노-4'-펜틸비페닐의 혼합물을 이용할 수 있고, 카이랄제로서는 ZLI-4572(머크 주식회사(Merck Ltd., Japan) 제조)를 이용할 수 있고, 광경화 수지는 2-에틸헥실아크릴레이트, RM257(머크 주식회사 제조), 트리메틸올프로판트리아크릴레이트를 이용할 수 있고, 광중합 개시제로서는 2,2-디메톡시-2-페닐아세토페논을 이용할 수 있다.
- [0136] 또한, 제 2 기관(327) 위에, 특정 파장 영역의 광을 선택적으로 투과하는 컬러 필터를 설치해도 좋다.
- [0137] 종래의 구성에서는, 제 1 배선에 상당하는 주사선과 제 2 배선에 상당하는 신호선은 절연막(320)만을 통하여 교차한다. 절연막(320)은 게이트 절연막으로서 기능하기 때문에, 그 막두께에는 한계가 있다. 이것에 대하여, 상술한 구성에서는, 화소마다 제 2 배선을 분단하여, 절연막(323) 위의 제 1 접속 전극으로 가교함으로써, 절연막(320) 내지 절연막(323)을 통하여 주사선과 신호선을 교차시킬 수 있다. 따라서, 상기 교차부에 있어서, 주사선과 신호선을 절연하는 절연막의 막두께를 증대시킬 수 있기 때문에, 교차 부분에서 생기는 기생 용량을 저감시킬 수 있고, 그 결과, 화소수를 증가시켜도 액정 표시 장치의 구동 속도의 저하를 억제할 수 있다. 또한, 제 1 접속 전극의 재료에 저항이 작은 금속을 이용하여, 막두께를 두껍게 함으로써 배선에 의한 저항을 작게 할 수 있고, 액정 표시 장치의 구동 속도의 저하를 억제할 수 있다. 따라서, 고품질의 동영상을 제공할 수 있다. 또한, 화소 전극인 제 1 전극층과 공통 전극인 제 2 전극층의 막두께를 두껍게 함으로써, 제 1 전극층과 제 2 전극층의 표면적을 액정층의 막두께 방향으로(3 차원적으로)도 확대할 수 있고, 제 1 전극층과 제 2 전극층 사이에 전압을 인가했을 때, 액정층에 있어서 넓게 전계를 형성할 수 있고, 그 전계를 이용하여 액정 분자를 제어할 수 있고, 횡전계 모드를 이용한 액정 표시 장치, 특히 블루상을 나타내는 액정을 이용한 액정 표시 장치에 있어서, 백투과율을 크게 하여, 콘트라스트비의 향상을 도모할 수 있다. 또한, 화소 전극인 제 1 전극층, 공통 전극인 제 2 전극층, 제 1 접속 전극을 동일층에서 동시에 형성할 수 있기 때문에, 공정을 간략화할 수 있다.
- [0138] 이상, 본 실시형태에 나타내는 구성 등은 다른 실시형태에 나타내는 구성 등과 적절히 조합하여 이용할 수 있다.

- [0139] (실시형태 2)
- [0140] 본 실시형태에서는, 다른 본 발명의 일양태에 관한 액정 표시 장치 및 그 제작 방법에 대하여, 도 6 내지 도 8을 이용하여 설명한다.
- [0141] 본 발명의 일양태에 관한 액정 표시 장치의 화소 영역은 복수의 제 1 배선과, 복수의 제 2 배선과, 복수의 트랜지스터와, 액정층을 협지하는 제 1 기판 및 제 2 기판을 가지고 있다. 본 발명의 일양태에 관한 액정 표시 장치의 화소 영역의 일부의 구성에 대하여 설명한다. 도 6은 액정 표시 장치의 평면도이며, 1 화소분의 화소를 나타내고 있고, 본 실시형태에 나타내는 액정 표시 장치에서는 이 화소가 매트릭스 형상으로 복수 형성된다. 또한, 도 7은 도 6의 선 X1-X2, 선 X3-X4, 선 X5-X6에서의 단면도를 각각 나타낸다. 또한, 도 8은 본 발명의 일양태에 관한 액정 표시 장치의 제작 방법을 설명한 도면이다.
- [0142] 이하에 본 실시형태에 나타내는 액정 표시 장치의 각 구조에 대하여 상세하게 설명한다.
- [0143] 도 6, 도 7에 나타난 트랜지스터를 가지는 액티브 매트릭스형의 액정 표시 장치의 1 화소는 트랜지스터(301)와, 화소 전극층으로서 기능하는 제 1 전극층(302)과, 공통 전극층으로서 기능하는 제 2 전극층(303)과, 용량 소자(304)를 가진다.
- [0144] 트랜지스터(301)의 구성에 대하여 설명한다. 트랜지스터(301)는 제 1 기판(318) 위에 형성된, 절연막(319)과, 절연막(319) 위의 제 1 배선(305)과, 제 1 배선(305) 위의 게이트 절연막으로서 기능하는 절연막(320)과, 절연막(320)을 사이에 끼우고 제 1 배선(305)과 중첩되는 위치에 형성된 반도체층(306)과, 절연막(320) 및 반도체층(306) 위의 소스 전극(307) 및 드레인 전극(308)과, 반도체층(306), 소스 전극(307) 및 드레인 전극(308) 위의 절연막(321)과, 절연막(321) 위의 절연막(322)을 가진다.
- [0145] 트랜지스터(301)의 구성에 대해서는, 앞의 실시형태를 참조할 수 있다.
- [0146] 또한, 제 1 전극층(302), 제 2 전극층(303), 제 1 접속 전극(311), 제 2 접속 전극(312)이나 제 1 배선(305), 제 2 배선(309), 제 2 배선(310), 제 3 배선(316), 도전막(314)에서도 앞의 실시형태를 참조할 수 있다.
- [0147] 본 실시형태에 나타내는 액정 표시 장치와 실시형태 1에 나타낸 액정 표시 장치와 비교하여, 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)의 위에 접하여 형성되어 있는 절연막(333a), 절연막(333b), 절연막(333c) 및 절연막(333d)을 가지는 점이 다르다.
- [0148] 절연막(333a), 절연막(333b), 절연막(333c) 및 절연막(333d)은 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)으로부터 반사하는 광을 흡수한다. 광을 흡수함으로써 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303) 등의 금속층에 의한 광의 반사를 억제할 수 있기 때문에, 인접하는 화소에서의 혼색을 막을 수 있다.
- [0149] 절연막(333a 내지 333d)에는, 카본 블랙, 또는 흑색 안료를 포함하는 유기 수지를 이용할 수 있다.
- [0150] 절연막(333a), 절연막(333b), 절연막(333c) 및 절연막(333d)은 화소간에서의 액정의 배향의 흐트러짐에 기인하는 디스클리네이션(disclination)이 시인되는 것을 막거나, 혹은, 확산된 광이 인접하는 복수의 화소에 입사하는 것을 막는 기능을 가진다.
- [0151] 또한, 절연막(333a), 절연막(333b), 절연막(333c) 및 절연막(333d)을 형성함으로써 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)의 상면의 오목부의 깊이보다 절연막(333a), 절연막(333b), 절연막(333c) 및 절연막(333d)의 상면의 오목부의 깊이가 얕아지기 때문에, 후에 형성되는 액정층(328)의 액정의 배향 혼란을 저감할 수 있어, 액정층(328)의 배향 상태를 제어할 수 있다.
- [0152] 계속하여, 본 발명의 일양태에 관한 액정 표시 장치의 제작 방법에 대하여 도 8을 이용하여 설명한다.
- [0153] 도 8(A)의 구성은 앞의 실시형태에 나타난 도 5(A)와 마찬가지로 제작할 수 있다. 도전막(340)을 형성한 후, 도 8(B)과 같이 이 도전막(340)에 접하도록 절연막(333)을 형성한다.
- [0154] 다음에, 도 8(C)에 나타난 바와 같이, 드라이 에칭에 의해 도전막(340) 및 절연막(333)을 가공함으로써, 섬 형상의 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)을 형성하고, 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)에 접하여 형성된 절연막(333a), 절연막(333b), 절연막(333c) 및 절연막(333d)을 형성한다. 동일 공정으로 도전막(340) 및 절연막(333)을 가공함으로써, 도전막(340) 및 절연막(333)의 각각을 가공할 때에 사용하는 마스크를 하나로 할 수 있어, 마스크를

삭감할 수 있다.

- [0155] 상기 공정 후, 제 1 기관(318)과 대치하도록 제 2 기관(327)을 설치하고, 액정층(328)을 충전함으로써, 도 7에 나타난 바와 같은 액정 표시 장치를 얻을 수 있다.
- [0156] 다음에, 도 9를 이용하여, 절연막(333a), 절연막(333b), 절연막(333c) 및 절연막(333d), 및 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)의 단면 형상에 대하여 설명한다. 여기에서는 일례로서 절연막(333c) 및 절연막(333d), 및 제 1 전극층(302) 및 제 2 전극층(303)의 단면 형상에 대하여 설명한다.
- [0157] 도 9(A)에 나타난 바와 같이 절연막(333c) 및 절연막(333d)의 측면은 제 1 기관(318)에 대하여 기울어져 형성되어 있는, 소위 테이퍼 형상으로 해도 좋다. 또한, 도 9(B)에 나타난 바와 같이 제 1 전극층(302) 및 제 2 전극층(303)의 측면에서 테이퍼 형상으로 해도 좋다. 또한, 도 9(C)에 나타난 바와 같이 절연막(333c) 및 절연막(333d)의 측면의 테이퍼각과, 제 1 전극층(302) 및 제 2 전극층(303)의 측면의 테이퍼각이 같고, 연속한 테이퍼 형상으로 해도 좋다. 또한, 도 9(D)에 나타난 바와 같이 절연막(333c) 및 절연막(333d)의 측면의 테이퍼각과, 제 1 전극층(302) 및 제 2 전극층(303)의 측면의 테이퍼각이 상이하여도 좋다.
- [0158] 즉, 제 1 전극층(302) 및 제 2 전극층(303)의 상면이 절연막(333c) 및 절연막(333d)으로 덮여 있는 구성이면 좋다.
- [0159] 종래의 구성에서는, 제 1 배선에 상응하는 주사선과 제 2 배선에 상응하는 신호선은 절연막(320)만을 통하여 교차한다. 절연막(320)은 게이트 절연막으로서 기능하기 때문에, 그 막두께에는 한계가 있다. 이에 대하여, 상술한 구성에서는, 화소마다 제 2 배선을 분단하여, 절연막(323) 위의 제 1 접속 전극으로 가교함으로써, 절연막(320) 내지 절연막(323)을 통하여 주사선과 신호선을 교차시킬 수 있다. 따라서, 상기 교차부에 있어서, 주사선과 신호선을 절연하는 절연막의 막두께를 증대시킬 수 있기 때문에, 교차 부분에서 생기는 기생 용량을 저감시킬 수 있고, 그 결과, 화소수를 증가시켜도 액정 표시 장치의 구동 속도의 저하를 억제할 수 있다. 또한, 제 1 접속 전극의 재료에 저항이 작은 금속을 이용하여, 막두께를 두껍게 함으로써 배선에 의한 저항을 작게 할 수 있고, 액정 표시 장치의 구동 속도의 저하를 억제할 수 있다. 따라서, 고품질의 동영상 제공을 할 수 있다. 또한, 화소 전극인 제 1 전극층과 공통 전극인 제 2 전극층의 막두께를 두껍게 함으로써, 제 1 전극층과 제 2 전극층의 표면적을 액정층의 막두께 방향으로(3 차원적으로)도 확대할 수 있어, 제 1 전극층과 제 2 전극층 사이에 전압을 인가했을 때, 액정층에서 넓게 전계를 형성할 수 있고, 그 전계를 이용하여 액정 분자를 제어할 수 있어, 회전계 모드를 이용한 액정 표시 장치, 특히 블루상을 나타내는 액정을 이용한 액정 표시 장치에서, 백투과율을 크게 하여, 콘트라스트비의 향상을 도모할 수 있다. 또한, 화소 전극인 제 1 전극층, 공통 전극인 제 2 전극층, 제 1 접속 전극을 동일층에서 동시에 형성할 수 있기 때문에, 공정을 간략화할 수 있다. 또한, 차광성을 가지는 절연막이 제 1 전극층, 제 2 전극층 등의 금속층으로부터 반사하는 광을 흡수하여, 금속층에 의한 광의 반사를 억제할 수 있기 때문에, 인접하는 화소에서의 혼색을 막을 수 있다.
- [0160] 이상, 본 실시형태에 나타내는 구성 등은 다른 실시형태에 나타내는 구성 등과 적절히 조합하여 이용할 수 있다.
- [0161] (실시형태 3)
- [0162] 다른 본 발명의 일양태에 관한 액정 표시 장치의 화소 영역은 복수의 제 1 배선과, 복수의 제 2 배선과, 복수의 트랜지스터와, 액정층을 협지하는 제 1 기관 및 제 2 기관을 가지고 있다. 본 발명의 일양태에 관한 액정 표시 장치의 화소 영역의 일부의 구성에 대하여 설명한다. 도 10은 액정 표시 장치의 평면도이며, 1 화소분의 화소를 나타내고, 본 실시형태에 나타내는 액정 표시 장치에서는 이 화소가 매트릭스 형상으로 복수 형성된다. 또한, 도 11은 도 10의 선 X1-X2, 선 X3-X4, 선 X5-X6에서의 단면도를 각각 나타낸다.
- [0163] 이하에 본 실시형태에 나타내는 액정 표시 장치의 각 구조에 대하여 상세하게 설명한다.
- [0164] 도 10, 도 11에 나타난 트랜지스터를 가지는 액티브 매트릭스형의 액정 표시 장치의 1 화소는, 트랜지스터(301)와, 화소 전극층으로서 기능하는 제 1 전극층(302)과, 공통 전극층으로서 기능하는 제 2 전극층(303)과, 용량소자(304)를 가진다.
- [0165] 트랜지스터(301)의 구성에 대하여 설명한다. 트랜지스터(301)는 제 1 기관(318) 위에 형성된, 절연막(319)과, 절연막(319) 위의 제 1 배선(305)과, 제 1 배선(305) 위의 게이트 절연막으로서 기능하는 절연막(320)과, 절연

막(320)을 사이에 끼우고 제 1 배선(305)과 중첩되는 위치에 형성된 반도체층(306)과, 절연막(320) 및 반도체층(306) 위의 소스 전극(307) 및 드레인 전극(308)과, 반도체층(306), 소스 전극(307) 및 드레인 전극(308) 위의 절연막(321)과 절연막(321) 위의 절연막(322)을 가진다.

- [0166] 트랜지스터(301)의 구성에 대해서는 앞의 실시형태를 참조할 수 있다.
- [0167] 또한, 제 1 전극층(302), 제 2 전극층(303), 제 1 접속 전극(311), 제 2 접속 전극(312)이나 제 1 배선(305), 제 2 배선(309), 제 2 배선(310), 제 3 배선(316), 도전막(314)에 있어서도 앞의 실시형태를 참조할 수 있다.
- [0168] 본 실시형태에 나타내는 액정 표시 장치와 실시형태 1에 나타난 액정 표시 장치의 상이점은 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)의 위에 접하여 형성되어 있는 절연막(334a), 절연막(334b), 절연막(334c) 및 절연막(334d)이 있고, 절연막(334a), 절연막(334b), 절연막(334c) 및 절연막(334d)이 제 2 기판(327)과 접하고 있는 점이다.
- [0169] 도 11에 나타난 바와 같이 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)이 접하여 형성되어 있는 절연막(334a), 절연막(334b), 절연막(334c) 및 절연막(334d)은 제 2 기판(327)과 접하는 구성으로 함으로써 액정 소자의 셀 갭을 조정하는 스페이서로서의 기능하고 있다.
- [0170] 본 발명의 일양태에 관한 액정 표시 장치의 제작 방법에 대하여 설명한다.
- [0171] 앞의 실시형태의 도 8(B)과 마찬가지로 이 도전막(340) 위에 접하도록 절연막(334)을 형성한다.
- [0172] 또한, 앞의 실시형태와 마찬가지로, 드라이 에칭에 의해 도전막(340) 및 절연막(334)을 가공함으로써, 섬 형상의 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)을 형성하고, 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)에 접하여 형성된 절연막(334a), 절연막(334b), 절연막(334c) 및 절연막(334d)을 형성한다. 동일 공정으로 도전막(340) 및 절연막(334)을 가공함으로써, 도전막(340) 및 절연막(334)의 각각을 가공할 때에 사용하는 마스크를 하나로 할 수 있어 마스크를 삭감할 수 있다.
- [0173] 절연막(334)에는, 예를 들면, 아크릴 수지 등을 이용할 수 있다.
- [0174] 상기 공정 후, 제 1 기판(318)과 대치하고, 또한, 절연막(334a), 절연막(334b), 절연막(334c) 및 절연막(334d)과 접하도록 제 2 기판(327)을 설치하여 액정층(328)을 충전함으로써, 도 10에 나타난 바와 같은 액정 표시 장치를 얻을 수 있다.
- [0175] 또한, 절연막(334) 대신에 실시형태 2와 같이 차광성을 가지는 절연막(333a 내지 333d)을 이용할 수도 있고, 그 경우, 절연막(333a 내지 333d)은 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)과 함께 제 2 기판(327)과 접한다.
- [0176] 절연막(333a), 절연막(333b), 절연막(333c) 및 절연막(333d)은 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)으로부터 반사하는 광을 흡수한다. 광을 흡수함으로써 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303) 등의 금속층에 의한 광의 반사를 억제할 수 있기 때문에, 인접하는 화소에서의 혼색을 막을 수 있다.
- [0177] 차광성을 가지는 절연막(333)을 이용함으로써, 화소간에서의 액정의 배향의 흐트러짐에 기인하는 디스클리네이션이 시인되는 것을 더욱 막거나, 혹은, 확산된 광이 인접하는 복수의 화소에 입사하는 것을 막을 수 있다.
- [0178] 종래의 구성에서는, 제 1 배선에 상당하는 주사선과 제 2 배선에 상당하는 신호선은 절연막(320)만을 통하여 교차한다. 절연막(320)은 게이트 절연막으로서 기능하기 때문에, 그 막두께에는 한계가 있다. 이것에 대하여, 상술한 구성에서는, 화소마다 제 2 배선을 분단하여, 절연막(323) 위의 제 1 접속 전극으로 가교함으로써, 절연막(320) 내지 절연막(323)을 통하여 주사선과 신호선을 교차시킬 수 있다. 따라서, 상기 교차 부분에 있어서, 주사선과 신호선을 절연하는 절연막의 막두께를 증대시킬 수 있기 때문에, 교차 부분에서 생기는 기생 용량을 저감시킬 수 있고, 그 결과, 화소수를 증가시켜도 액정 표시 장치의 구동 속도의 저하를 억제할 수 있다. 또한, 제 1 접속 전극의 재료에 저항이 작은 금속을 이용하여 막두께를 두껍게 함으로써, 배선에 의한 저항을 작게 할 수 있어, 액정 표시 장치의 구동 속도의 저하를 억제할 수 있다. 따라서, 고품질의 동영상상을 제공할 수 있다. 또한, 화소 전극인 제 1 전극층과 공통 전극인 제 2 전극층의 막두께를 두껍게 함으로써, 제 1 전극층과 제 2 전극층의 표면적을 액정층의 막두께 방향으로(3 차원적으로)도 확대할 수 있고, 제 1 전극층과 제 2 전극 사이에 전압을 인가했을 때, 액정층에서 넓게 전계를 형성할 수 있고, 그 전계를 이용하여 액정 분자를 제

어할 수 있고, 횡전계 모드를 이용한 액정 표시 장치, 특히 블루상을 나타내는 액정을 이용한 액정 표시 장치에서, 백투과율을 크게 하여, 콘트라스트비의 향상을 도모할 수 있다. 또한, 화소 전극인 제 1 전극층, 공통 전극인 제 2 전극층, 제 1 접속 전극을 동일층에서 동시에 형성할 수 있기 때문에, 공정을 간략화할 수 있다. 또한, 절연막이 제 2 기판과 접하는 구성으로 함으로써 액정 소자의 셀 갭을 조정할 수 있다.

[0179] 이상, 본 실시형태에 나타내는 구성 등은 다른 실시형태에 나타내는 구성 등과 적절히 조합하여 이용할 수 있다.

[0180] (실시형태 4)

[0181] 본 발명의 일양태에 관한 액정 표시 장치의 트랜지스터는 취지 및 그 범위로부터 이탈하지 않는다면 어떠한 구성이어도 좋지만 특히 미결정 실리콘을 반도체층에 이용한 트랜지스터가 바람직하다. 따라서, 본 실시형태에서는, 미결정 실리콘을 반도체층에 이용한 트랜지스터를 포함하는 본 발명의 일양태의 액정 표시 장치에 대하여 도 12, 도 13을 이용하여 설명한다.

[0182] 본 발명의 일양태에 관한 액정 표시 장치의 화소 영역은 복수의 제 1 배선과, 복수의 제 2 배선과, 복수의 트랜지스터와, 액정층을 협지하는 제 1 기판 및 제 2 기판을 가지고 있다. 본 발명의 일양태에 관한 액정 표시 장치의 화소 영역의 일부의 구성에 대하여 설명한다. 도 12는 액정 표시 장치의 평면도이며, 1 화소분의 화소를 나타내고, 본 실시형태에 나타내는 액정 표시 장치에서는 이 화소가 매트릭스 형상으로 복수 형성된다. 또한, 도 13은 도 12의 선 X1-X2, 선 X3-X4, 선 X5-X6에서의 단면도를 각각 나타낸다.

[0183] 이하에 본 실시형태에 나타내는 액정 표시 장치의 각 구조에 대하여 상세하게 설명한다.

[0184] 도 12, 도 13에 나타난 트랜지스터를 가지는 액티브 매트릭스형의 액정 표시 장치의 1 화소는 트랜지스터(351)와, 화소 전극층으로서 기능하는 제 1 전극층(302)과, 공통 전극층으로서 기능하는 제 2 전극층(303)과, 용량 소자(304)를 가진다.

[0185] 트랜지스터(351)의 구성에 대하여 설명한다. 트랜지스터(351)는 제 1 기판(318) 위에 형성된, 절연막(319)과, 절연막(319) 위의 제 1 배선(305)과, 제 1 배선(305) 위의 게이트 절연막으로서 기능하는 절연막(320)과, 절연막(320)을 사이에 끼우고 제 1 배선(305)과 중첩되는 위치에 형성된 반도체층(356)과, 절연막(320) 및 반도체층(356) 위의 소스 전극(307) 및 드레인 전극(308)과, 반도체층(356), 소스 전극(307) 및 드레인 전극(308) 위의 절연막(321)과 절연막(321) 위의 절연막(322)을 가진다.

[0186] 트랜지스터(351)의 구성에 대해서는, 반도체층(356) 이외는 앞의 실시형태를 참작할 수 있다.

[0187] 또한, 제 1 전극층(302), 제 2 전극층(303), 제 1 접속 전극(311), 제 2 접속 전극(312)이나 제 1 배선(305), 제 2 배선(309), 제 2 배선(310), 제 3 배선(316), 도전막(314)에서도 앞의 실시형태를 참작할 수 있다.

[0188] 본 실시형태에 나타내는 액정 표시 장치와 실시형태 2에 나타난 액정 표시 장치의 상이점은 트랜지스터(351)가 미결정 실리콘을 반도체층에 이용한 트랜지스터인 점이다.

[0189] 도 13에 나타난 액정 표시 장치는 미결정 실리콘을 반도체층에 이용한 트랜지스터(351)를 포함하고 있고, 트랜지스터(351)는 게이트 전극으로서 기능하는 제 1 배선(305)과, 절연막(320)을 사이에 끼우고 제 1 배선(305)과 중첩되는 위치에 형성된 반도체층(356)과, 반도체층(356) 위의 소스 전극(307) 및 드레인 전극(308)을 가진다. 트랜지스터(351) 이외의 구성은 앞의 실시형태와 마찬가지로, 앞의 실시형태를 참작한다.

[0190] 반도체층(356)은 절연막(320) 위에 반도체막을 형성하고, 상기 반도체막을 에칭 등에 의해 소망의 형상으로 가공함으로써, 형성할 수 있다.

[0191] 다음에, 도 13에 나타난 트랜지스터(351)의 단면을 확대하여 도 14에 나타낸다. 도 14에 나타난 바와 같이, 트랜지스터(351)가 가지는 반도체층(356)에는 미결정 반도체층(329)과, 미결정 반도체층(329) 위의 비정질 반도체층(330)과, 비정질 반도체층(330) 위의 소스 영역 또는 드레인 영역으로서 기능하는 불순물 반도체층(331) 및 불순물 반도체층(332)이 포함된다. 불순물 반도체층(331)은 비정질 반도체층(330)과 소스 전극(307)의 사이에 위치하고, 불순물 반도체층(332)은 비정질 반도체층(330)과 드레인 전극(308)의 사이에 위치한다.

[0192] 또한, 도 14에서는, 하나의 비정질 반도체층(330)이 미결정 반도체층(329)과 불순물 반도체층(331) 및 불순물 반도체층(332)과의 사이에 형성되어 있는 경우를 예시하고 있다. 본 발명의 일양태에서는, 반도체층이 미결정

반도체층 위에 한쌍의 비정질 반도체층을 가지고, 한쪽의 비정질 반도체층 위에 불순물 반도체층의 하나를 가지고, 다른 한쪽의 비정질 반도체층 위에 불순물 반도체층의 다른 하나를 가지고 있어도 좋다.

[0193] 미결정 반도체층(329)은 미결정 반도체를 포함한다. 미결정 반도체란, 비정질과 결정 구조(단결정, 다결정을 포함함)의 중간적인 구조의 반도체이다. 미결정 반도체는 열역학적으로 안정적인 상태를 가지는 반도체이며, 단거리 질서로부터 중거리 질서를 가지고, 결정립계, 쌍정경계, 전위 결함, 격자 변형을 가진다. 주상, 침상 또는 역추상 결정이 하지막 표면에 대하여 법선 방향으로 성장하고 있고, 결정립경이 2 nm 이상 200 nm 이하, 바람직하게는 10 nm 이상 80 nm 이하, 보다 바람직하게는, 20 nm 이상 50 nm 이하의 주상 결정, 침상 결정 또는 역추상 결정이 기판 표면에 대하여 법선 방향으로 성장하고 있다. 그 외의 특징은 상술한 바와 같다.

[0194] 미결정 반도체층(329)의 두께, 즉, 절연막(320)과의 계면으로부터, 미결정 반도체층(329)의 돌기(블록부)의 선단까지의 거리를 3 nm 이상 410 nm 이하, 바람직하게는 20 nm 이상 100 nm 이하로 함으로써, 트랜지스터의 오프 전류를 저감할 수 있다.

[0195] 또한, 미결정 반도체층(329)에 포함되는 산소 및 질소의 2차 이온 질량분석법에 의해 측정되는 농도를, 1×10^{18} atoms/cm³ 미만으로 함으로써, 미결정 반도체층(329)의 결정성을 높일 수 있기 때문에 바람직하다.

[0196] 비정질 반도체층(330)은 질소를 가지는 비정질 반도체로 형성된다. 비정질 반도체층(330)에 포함되는 질소는 예를 들면 NH기 또는 NH₂기로서 존재하고 있어도 좋다. 비정질 반도체로서는 비정질 실리콘을 이용할 수 있다.

[0197] 질소를 포함하는 비정질 반도체는 종래의 비정질 반도체와 비교하여, CPM(Constant Photocurrent Method)이나 포토루미네스스 분광 측정으로 측정되는 Urbach단의 에너지가 작고, 결합에 유래하는 흡수가 작은 반도체이다. 즉, 질소를 포함하는 비정질 반도체는 종래의 비정질 반도체와 비교하여, 결합이 적고, 가전자대의 밴드단에서의 준위에 유래하는 흡수의 테일(웃자락)의 기울기가 험준한 질서성이 높은 비정질 반도체이다.

[0198] 트랜지스터(351)가 n 채널형인 경우, 불순물 반도체층(331) 및 불순물 반도체층(332)은 인이 첨가된 비정질 실리콘, 인이 첨가된 미결정 실리콘 등으로 형성한다. 또한, 인이 첨가된 비정질 실리콘 및 인이 첨가된 미결정 실리콘의 적층 구조로 할 수도 있다. 또한, 트랜지스터(351)가 p 채널형인 경우, 불순물 반도체층(331) 및 불순물 반도체층(332)은 붕소가 첨가된 미결정 실리콘, 붕소가 첨가된 비정질 실리콘 등으로 형성한다. 또한, 반도체층(356)과, 소스 전극(307) 및 드레인 전극(308)이 오믹 콘택트를 하는 경우는 불순물 반도체층(331) 및 불순물 반도체층(332)을 반도체층(356)이 가지지 않아도 좋다.

[0199] 또한, 본 발명의 일양태에서는 소스 전극(307) 및 드레인 전극(308)은 반도체층(356)의 측면과 이간(離間)하고 있다. 즉 본 발명의 일양태에서는, 소스 전극(307) 및 드레인 전극(308)이 반도체층(356)이 가지는 미결정 반도체층(329)의 측면과 접하고 있지 않다. 소스 전극(307) 및 드레인 전극으로부터 반도체층(356)의 측면에는 리크 전류가 흐르기 쉽다. 따라서, 트랜지스터(351)의 오프 전류를 저감시킬 수 있으므로, 전하의 리크를 막아, 표시 품질을 향상시킬 수 있다.

[0200] 그리고, 도 13에 나타난 바와 같이 절연막(323) 위에 도전막(340)을 형성하고, 또한 이 도전막(340) 위에 차광성을 가지는 절연막(333)을 형성하고, 이 도전막 및 이 절연막을 동일 공정으로 에칭 등에 의해 소망의 형상으로 가공함으로써 제 1 접속 전극(311), 제 2 접속 전극(312), 화소 전극으로서 기능하는 제 1 전극층(302) 및 공통 전극으로서 기능하는 제 2 전극층(303)을 형성하고, 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)에 접하도록 형성된 절연막(333a), 절연막(333b), 절연막(333c), 및 절연막(333d)을 형성한다. 동일 공정으로 도전막(340) 및 절연막(333)을 가공함으로써, 도전막(340) 및 절연막(333)의 각각을 가공할 때에 사용하는 마스크를 하나로 할 수 있어 마스크를 삭감할 수 있다.

[0201] 절연막(333a), 절연막(333b), 절연막(333c) 및 절연막(333d)은 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)으로부터 반사하는 광을 흡수한다. 광을 흡수함으로써 제 1 접속 전극(311), 제 2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303) 등의 금속층에 의한 광의 반사를 억제할 수 있기 때문에, 인접하는 화소에서의 혼색을 막을 수 있다.

[0202] 절연막(333a), 절연막(333b), 절연막(333c) 및 절연막(333d)은, 화소간에서의 액정의 배향의 흐트러짐에 기인하는 디스클리네이션이 시인되는 것을 막거나, 혹은, 확산된 광이 인접하는 복수의 화소에 입사하는 것을 막는 기능을 가진다.

[0203] 또한, 절연막(333a), 절연막(333b), 절연막(333c) 및 절연막(333d)을 형성함으로써, 제 1 접속 전극(311), 제

2 접속 전극(312), 제 1 전극층(302) 및 제 2 전극층(303)의 상면의 오목부의 깊이보다 절연막(333a), 절연막(333b), 절연막(333c) 및 절연막(333d)의 상면의 오목부의 깊이가 얕아지기 때문에, 후에 형성되는 액정층(328)의 액정의 배향의 흐트러짐을 저감할 수 있어, 액정층(328)의 배향 상태를 제어할 수 있다.

[0204] 종래의 구성에서는, 제 1 배선에 상당하는 주사선과 제 2 배선에 상당하는 신호선은 절연막(320)만을 통하여 교차한다. 절연막(320)은 게이트 절연막으로서 기능하기 때문에, 그 막두께에는 한계가 있다. 이것에 대하여, 상술한 구성에서는, 화소마다 제 2 배선을 분단하여, 절연막(323) 위의 제 1 접속 전극으로 가교함으로써, 절연막(320) 내지 절연막(323)을 통하여 주사선과 신호선을 교차시킬 수 있다. 따라서, 상기 교차부에 있어서, 주사선과 신호선을 절연하는 절연막의 막두께를 증대시킬 수 있기 때문에, 교차 부분에서 생기는 기생 용량을 저감시킬 수 있다. 그 결과, 화소수를 증가시켜도 액정 표시 장치의 구동 속도의 저하를 억제할 수 있다. 또한, 제 1 접속 전극의 재료에 저항이 작은 금속을 이용하여 막두께를 두껍게 함으로써 배선에 의한 저항을 작게 할 수 있어, 액정 표시 장치의 구동 속도의 저하를 억제할 수 있다. 따라서, 고품질의 동영상 제공을 할 수 있다. 또한, 화소 전극인 제 1 전극층과 공통 전극인 제 2 전극층의 막두께를 두껍게 함으로써, 제 1 전극층과 제 2 전극층의 표면적을 액정층의 막두께 방향으로(3 차원적으로)도 확대할 수 있고, 제 1 전극층과 제 2 전극층 사이에 전압을 인가했을 때, 액정층에서 넓게 전계를 형성할 수 있고, 그 전계를 이용하여 액정 분자를 제어할 수 있어, 횡전계 모드를 이용한 액정 표시 장치, 특히 블루상을 나타내는 액정을 이용한 액정 표시 장치에서, 백투과율을 크게 하여, 콘트라스트비의 향상을 도모할 수 있다. 또한, 화소 전극인 제 1 전극층, 공통 전극인 제 2 전극층, 제 1 접속 전극을 동일층에서 동시에 형성할 수 있기 때문에, 공정을 간략화할 수 있다. 또한, 차광성을 가지는 절연막이 제 1 전극층, 제 2 전극층 등 금속층으로부터 반사하는 광을 흡수하여, 금속층에 의한 광의 반사를 억제할 수 있기 때문에, 인접하는 화소에서의 혼색을 막을 수 있다.

[0205] 이상, 본 실시형태에 나타내는 구성 등은 다른 실시형태에 나타내는 구성 등과 적절히 조합하여 이용할 수 있다.

[0206] (실시형태 5)

[0207] 본 명세서에 개시하는 액정 표시 장치는, 다양한 전자기기(유기기도 포함함)에 적용할 수 있다. 전자기기로서는, 예를 들면, 텔레비전 장치(텔레비전, 또는 텔레비전 수신기라고도 함), 컴퓨터용 등의 모니터, 디지털 카메라, 디지털 비디오 카메라, 디지털 포토 프레임, 전자 서적, 휴대전화기(휴대전화, 휴대전화 장치라고도 함), 휴대형 게임기, 휴대 정보 단말, 음향 재생 장치, 파칭코기 등의 대형 게임기 등을 들 수 있다.

[0208] 도 15(A)는 텔레비전 장치의 일례를 나타내고 있다. 텔레비전 장치(1000)는 케이스(1001)에 표시부(1003)가 조립되어 있다. 표시부(1003)에 의해, 영상을 표시하는 것이 가능하다. 또한, 여기에서는 스탠드(1005)에 의해 케이스(1001)를 지지한 구성을 나타내고 있다.

[0209] 텔레비전 장치(1000)의 조작은 케이스(1001)가 구비하는 조작 스위치나, 별체의 리모콘 조작기(1010)에 의해 행할 수 있다. 리모콘 조작기(1010)가 구비하는 조작 키(1009)에 의해, 채널이나 음량의 조작을 행할 수 있고, 표시부(1003)에 표시되는 영상을 조작할 수 있다. 또한, 리모콘 조작기(1010)에 이 리모콘 조작기(1010)로부터 출력하는 정보를 표시하는 표시부(1007)를 형성하는 구성으로 해도 좋다.

[0210] 앞의 실시형태에 나타난 액정 표시 장치를 이용하여 표시부(1003), 표시부(1007)를 제작함으로써, 백투과율을 크게 하여, 화소수를 증가시켜도 액정 표시 장치의 구동 속도의 저하를 억제할 수 있어, 콘트라스트비의 향상을 도모한 텔레비전 장치(1000)를 제공할 수 있다.

[0211] 또한, 텔레비전 장치(1000)는 수신기나 모뎀 등을 구비한 구성으로 한다. 수신기에 의해 일반의 텔레비전 방송의 수신을 행할 수 있고, 또한 모뎀을 통하여 유선 또는 무선에 의한 통신 네트워크에 접속함으로써, 한방향(송신자로부터 수신자) 또는 쌍방향(송신자와 수신자간, 혹은 수신자들간 등)의 정보통신을 행하는 것도 가능하다.

[0212] 도 15(B)는 디지털 포토 프레임의 일례를 나타내고 있다. 예를 들면, 디지털 포토 프레임(1100)은 케이스(1101)에 표시부(1103)가 조립되어 있다. 표시부(1103)는 각종 화상을 표시하는 것이 가능하고, 예를 들면 디지털 카메라 등으로 촬영한 화상 데이터를 표시시킴으로써, 통상의 포토 프레임과 마찬가지로 기능시킬 수 있다.

[0213] 또한, 디지털 포토 프레임(1100)은 조작부, 외부 접속용 단자(USB 단자, USB 케이블 등의 각종 케이블과 접속 가능한 단자 등), 기록 매체 삽입부 등을 구비하는 구성으로 한다. 이러한 구성은 표시부와 동일면에 조립되어

있어도 좋지만, 측면이나 이면에 구비하면 디자인성이 향상되기 때문에 바람직하다. 예를 들면, 디지털 포토 프레임의 기록 매체 삽입부에 디지털 카메라로 촬영한 화상 데이터를 기억한 메모리를 삽입하여 화상 데이터를 전송하고, 전송한 화상 데이터를 표시부(1103)에 표시시킬 수 있다.

- [0214] 앞의 실시형태에 나타난 액정 표시 장치를 이용하여 표시부(1103)를 제작함으로써, 백투과율을 크게 하여, 콘트라스트비의 향상을 도모한 디지털 포토 프레임(1100)을 제공할 수 있다.
- [0215] 또한, 디지털 포토 프레임(1100)은 무선으로 정보를 송수신할 수 있는 구성으로 해도 좋다. 무선에 의해, 소망의 화상 데이터를 전송하여, 표시시키는 구성으로 할 수도 있다.
- [0216] 도 15(C)는 휴대형 유기기이며, 케이스(1281)와 케이스(1291)의 2개의 케이스로 구성되어 있고, 연결부(1293)에 의해, 개폐 가능하게 연결되어 있다. 케이스(1281)에는 표시부(1282)가 조립되고, 케이스(1291)에는 표시부(1283)가 조립되어 있다. 또한, 도 15(C)에 나타난 휴대형 유기는 기타, 스피커부(1284), 기록 매체 삽입부(1286), LED 램프(1290), 입력 수단(조작 키(1285), 접속 단자(1287), 센서(1288)(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 광, 액, 자기, 온도, 화학 물질, 음성, 시간, 경도, 전장, 전류, 전압, 전력, 방사선, 유량, 습도, 경도, 진동, 냄새 또는 적외선을 측정하는 기능을 포함하는 것), 마이크로폰(1289)) 등을 구비하고 있다. 물론, 휴대형 유기의 구성은 상술한 것에 한정되지 않고, 적어도 본 명세서에 개시하는 액정 표시 장치를 구비한 구성이면 좋고, 그 외 부속설비가 적절히 설치된 구성으로 할 수 있다. 도 15(C)에 나타난 휴대형 유기는, 기록 매체에 기록되어 있는 프로그램 또는 데이터를 판독하여 표시부에 표시하는 기능이나, 다른 휴대형 유기와 무선 통신을 행하여 정보를 공유하는 기능을 가진다. 또한, 도 15(C)에 나타난 휴대형 유기가 가지는 기능은 이것에 한정되지 않고, 다양한 기능을 가질 수 있다.
- [0217] 앞의 실시형태에 나타난 액정 표시 장치를 이용하여 표시부(1282), 표시부(1283)를 제작함으로써, 백투과율을 크게 하여, 콘트라스트비의 향상을 도모한 휴대형 유기를 제공할 수 있다.
- [0218] 도 15(D)는 휴대전화기이며, 케이스(1340)와 케이스(1341)의 2개의 케이스로 구성되어 있다. 또한, 케이스(1340)와 케이스(1341)는 슬라이드하여, 도 15(D)와 같이 전개하고 있는 상태에서 서로 중첩된 상태로 할 수 있어, 휴대에 적합한 소형화가 가능하다. 또한, 케이스(1341)는 표시 패널(1342), 스피커(1343), 마이크로폰(1344), 포인팅 디바이스(1346), 카메라용 렌즈(1347), 외부 접속 단자(1348) 등을 구비하고 있다. 또한, 케이스(1340)는 휴대전화기의 충전을 행하는 태양전지 셀(1349), 외부 메모리 슬롯(1350) 등을 구비하고 있다. 또한, 안테나는 케이스(1341)에 내장되어 있다. 또한, 도 15(D)에서는 표시 패널(1342)에 표시된 표시 버튼(1345)을 도시하고 있고, 손가락 등으로 터치함으로써 입력을 행할 수 있다.
- [0219] 앞의 실시형태에 나타난 액정 표시 장치를 이용하여 표시 패널(1342)을 제작함으로써, 백투과율을 크게 하여, 콘트라스트비의 향상을 도모한 휴대전화기를 제공할 수 있다.
- [0220] 또한, 도 15(E)는 손목시계와 같이 사용자의 팔에 장착 가능한 형태를 가지고 있는 휴대전화기의 일례를 나타내는 사시도이다.
- [0221] 이 휴대전화기는 적어도 전화 기능을 가지는 통신 장치 및 배터리를 가지는 본체, 본체를 팔에 장착하기 위한 밴드부(1404), 팔에 대한 밴드부(1404)의 고정 상태를 조절하는 조절부(1405), 표시부(1401), 스피커(1407), 및 마이크(1408)로 구성되어 있다.
- [0222] 또한, 본체는 조작 스위치(1403)를 가지고, 전원 입력 스위치나, 표시 변환 스위치나, 활상 개시 지시 스위치 외에, 예를 들면 버튼을 누르면 인터넷용의 프로그램이 실행되는 등 각 기능을 대응시킬 수 있다.
- [0223] 이 휴대전화기의 입력 조작은 표시부(1401)에 손가락이나 입력 펜 등으로 터치하는 것, 또는 조작 스위치(1403)의 조작, 또는 마이크(1408)로의 음성 입력에 의해 행해진다. 또한, 도 15(E)에서는 표시부(1401)에 표시된 표시 버튼(1402)을 도시하고 있고, 손가락 등으로 터치함으로써 입력을 행할 수 있다.
- [0224] 또한, 본체는 촬영 렌즈를 통하여 결상(結像)되는 피사체상을 전자 화상 신호로 변환하는 촬상 수단을 가지는 카메라부(1406)를 가진다. 또한, 특별히 카메라부는 형성하지 않아도 좋다.
- [0225] 또한, 도 15(E)에 나타난 휴대전화기는, 텔레비전 방송의 수신기 등을 구비한 구성으로서, 텔레비전 방송을 수신하여 영상을 표시부(1401)에 표시할 수 있고, 또한, 메모리 등의 기억장치 등을 구비한 구성으로 하여, 텔레비전 방송을 메모리에 녹화할 수 있다. 또한, 도 15(E)에 나타난 휴대전화는 GPS 등의 위치 정보를 수집할 수 있는 기능을 가지고 있어도 좋다.

- [0226] 앞의 실시형태에 나타난 액정 표시 장치를 이용하여 표시부(1401)를 제작함으로써, 백투과율을 크게 하여, 콘트라스트비의 향상을 도모한 휴대전화기를 제공할 수 있다.
- [0227] 도 15(F)는 휴대형의 컴퓨터의 일례를 나타내는 사시도이다.
- [0228] 도 15(F)의 휴대형의 컴퓨터는 상부 케이스(1501)와 하부 케이스(1502)를 접속하는 경첩 유닛을 닫힌 상태로 하여 표시부(1503)를 가지는 상부 케이스(1501)와, 키보드(1504)를 가지는 하부 케이스(1502)를 중첩한 상태로 할 수 있고, 휴대하는 것이 편리함과 동시에, 사용자가 키보드 입력하는 경우에는, 경첩 유닛을 열린 상태로 하여 표시부(1503)를 보고 입력 조작을 행할 수 있다.
- [0229] 또한, 하부 케이스(1502)는 키보드(1504) 외에 입력 조작을 행하는 포인팅 디바이스(1506)를 가진다. 또한, 표시부(1503)를 터치 입력 패널로 하면, 표시부의 일부에 접함으로써 입력 조작을 행할 수도 있다. 또한, 하부 케이스(1502)는 CPU나 하드 디스크 등의 연산 기능부를 가지고 있다. 또한, 하부 케이스(1502)는 다른 기기, 예를 들면 USB의 통신 규격에 준거한 통신 케이블이 삽입되는 외부 접속 포트(1505)를 가지고 있다.
- [0230] 상부 케이스(1501)에는 상부 케이스(1501) 내부에 슬라이드시켜 수납할 수 있는 표시부(1507)를 더 가지고 있어, 넓은 표시 화면을 실현할 수 있다. 또한, 수납 가능한 표시부(1507)의 화면의 방향을 사용자는 조절할 수 있다. 또한, 수납 가능한 표시부(1507)를 터치 입력 패널로 하면, 수납 가능한 표시부의 일부에 접함으로써 입력 조작을 행할 수도 있다.
- [0231] 앞의 실시형태에 나타난 액정 표시 장치를 이용하여 표시부(1503), 수납 가능한 표시부(1507)를 제작함으로써, 백투과율을 크게 하여, 콘트라스트비의 향상을 도모한 휴대형의 컴퓨터를 제공할 수 있다.
- [0232] 또한, 도 15(F)의 휴대형의 컴퓨터는 수신기 등을 구비한 구성으로 하여 텔레비전 방송을 수신하여 영상을 표시부에 표시할 수 있다. 또한, 상부 케이스(1501)와 하부 케이스(1502)를 접속하는 경첩 유닛을 닫힌 상태로 한 채로, 수납 가능한 표시부(1507)를 슬라이드시켜 화면 전면을 노출시키고, 화면 각도를 조절하여 사용자가 텔레비전 방송을 볼 수도 있다. 이 경우에는, 경첩 유닛을 열린 상태로 하여 표시부(1503)를 표시시키지 않고, 단지 텔레비전 방송을 표시하는 회로의 기동만을 행하기 때문에, 최소한의 소비 전력으로 할 수 있어, 배터리 용량이 한정되어 있는 휴대형의 컴퓨터에 있어서 유용하다.
- [0233] 이상, 본 실시형태에 나타내는 구성 등은 다른 실시형태에 나타내는 구성 등과 적절히 조합하여 이용할 수 있다.

부호의 설명

- | | | |
|--------|-----------------|-----------------|
| [0234] | 301 : 트랜지스터 | 302 : 제 1 전극층 |
| | 303 : 제 2 전극층 | 303a : 제 2 전극층 |
| | 303b : 제 2 전극층 | 304 : 용량 소자 |
| | 305 : 제 1 배선 | 306 : 반도체층 |
| | 307 : 소스 전극 | 308 : 드레인 전극 |
| | 309 : 제 2 배선 | 310 : 제 2 배선 |
| | 311 : 제 1 접속 전극 | 312 : 제 2 접속 전극 |
| | 314 : 도전막 | 316 : 제 3 배선 |
| | 318 : 제 1 기판 | 319 : 절연막 |
| | 320 : 절연막 | 321 : 절연막 |
| | 322 : 절연막 | 323 : 절연막 |
| | 327 : 제 2 기판 | 328 : 액정층 |
| | 329 : 미결정 반도체층 | 330 : 비정질 반도체층 |

331 : 불순물 반도체층

333 : 절연막

333b : 절연막

333d : 절연막

334a : 절연막

334c : 절연막

340 : 도전막

342b : 화살표

356 : 반도체층

1001 : 케이스

1005 : 스탠드

1009 : 조작 키

1100 : 디지털 포토 프레임

1103 : 표시부

1282 : 표시부

1284 : 스피커부

1286 : 기록 매체 삽입부

1288 : 센서

1290 : LED 램프

1293 : 연결부

1341 : 케이스

1343 : 스피커

1346 : 포인팅 디바이스

1348 : 외부 접속 단자

1350 : 외부 메모리 슬롯

1402 : 표시 버튼

1405 : 조절부

1407 : 스피커

1501 : 상부 케이스

1503 : 표시부

1505 : 외부 접속 포트

1507 : 표시부

332 : 불순물 반도체층

333a : 절연막

333c : 절연막

334 : 절연막

334b : 절연막

334d : 절연막

342a : 화살표

351 : 트랜지스터

1000 : 텔레비전 장치

1003 : 표시부

1007 : 표시부

1010 : 리모콘 조작기

1101 : 케이스

1281 : 케이스

1283 : 표시부

1285 : 조작 키

1287 : 접속 단자

1289 : 마이크로폰

1291 : 케이스

1340 : 케이스

1342 : 표시 패널

1344 : 마이크로폰

1347 : 카메라용 렌즈

1349 : 태양전지 셀

401 : 표시부

1403 : 조작 스위치

1406 : 카메라부

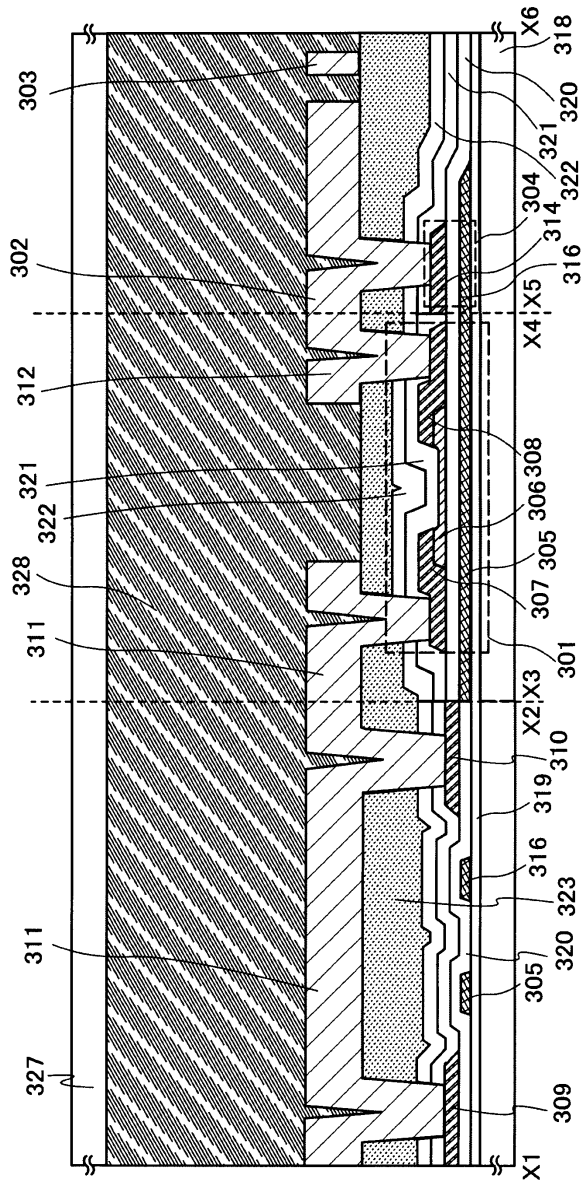
1408 : 마이크

1502 : 하부 케이스

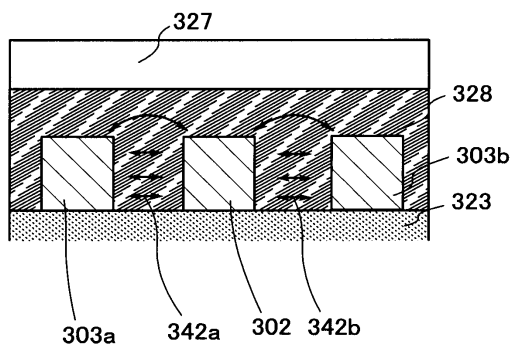
1504 : 키보드

1506 : 포인팅 디바이스

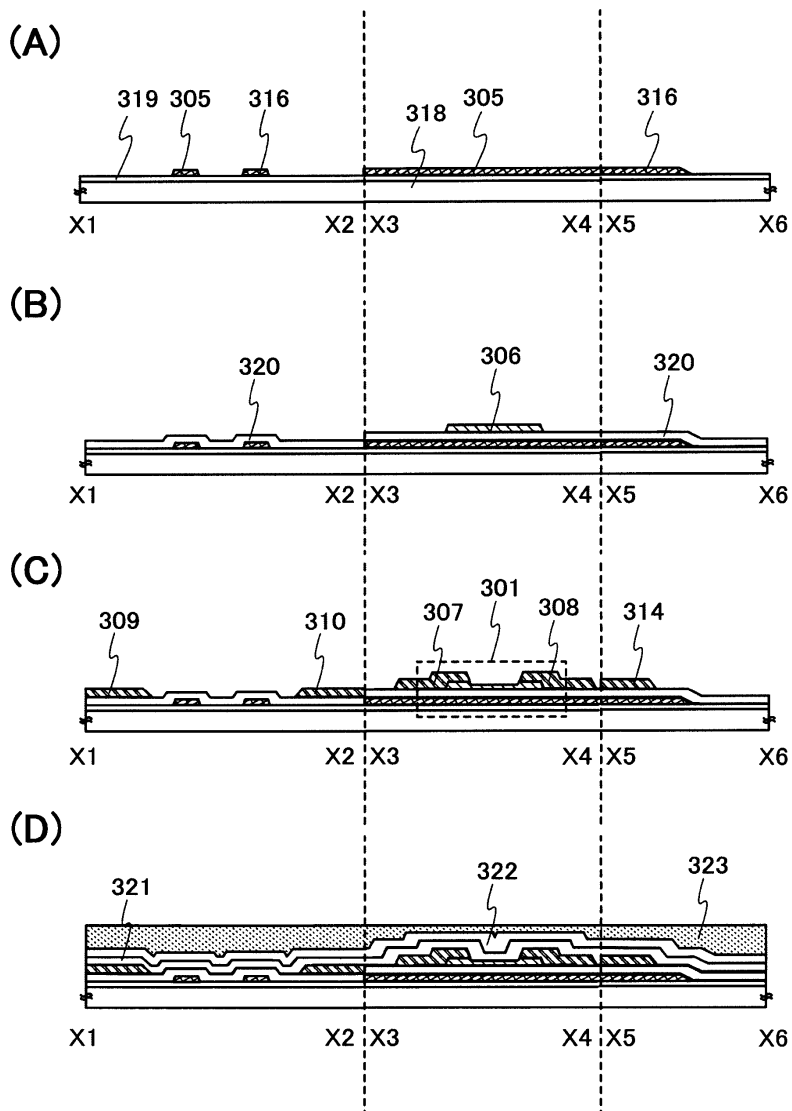
도면2



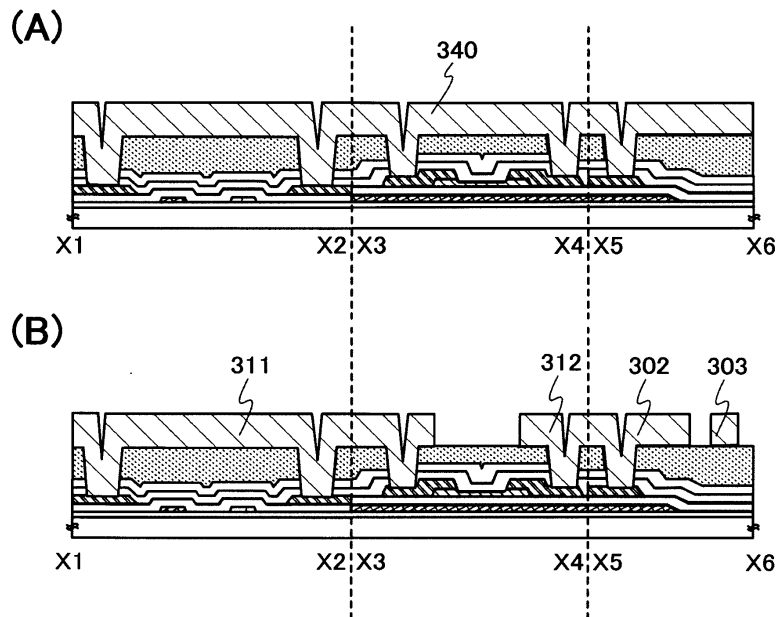
도면3



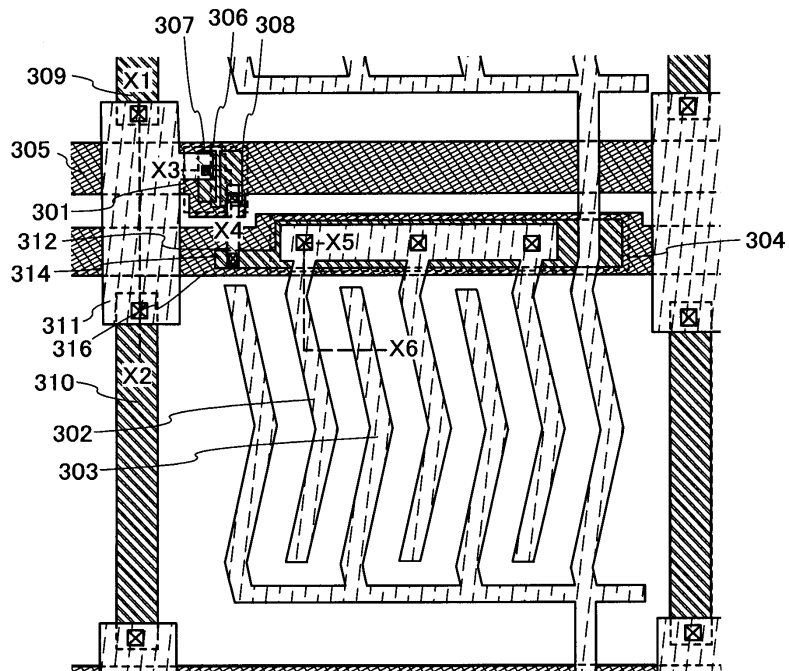
도면4



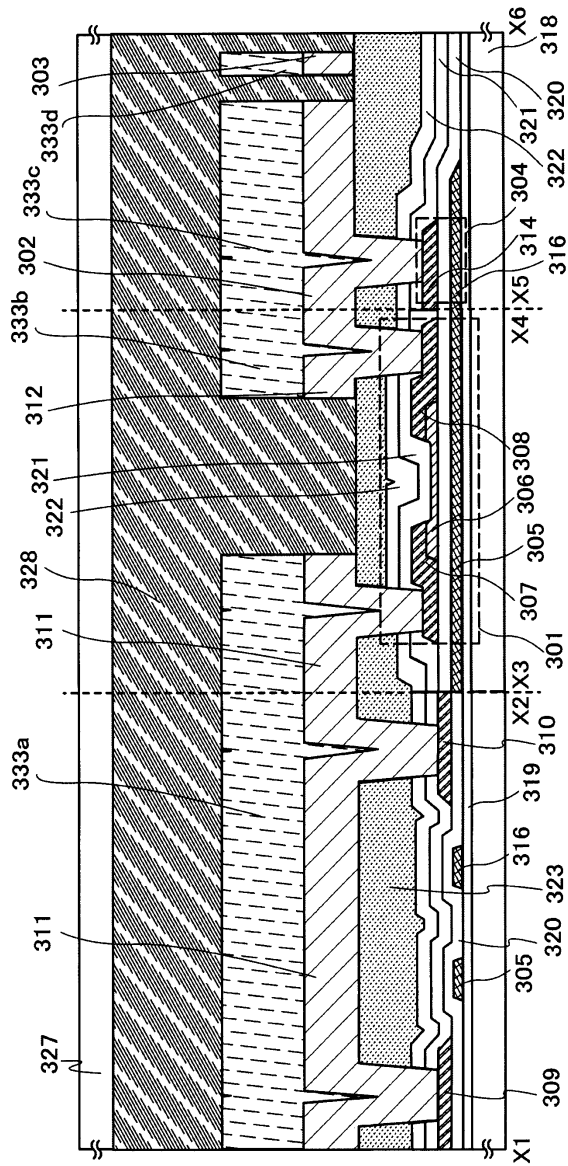
도면5



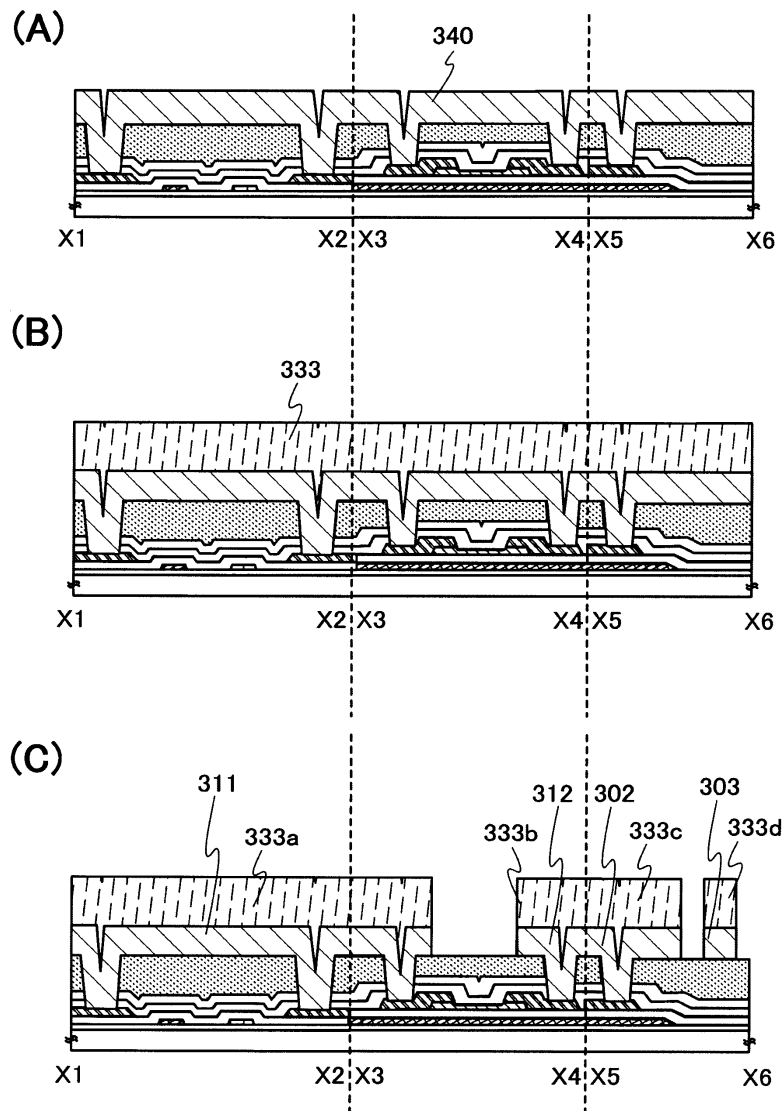
도면6



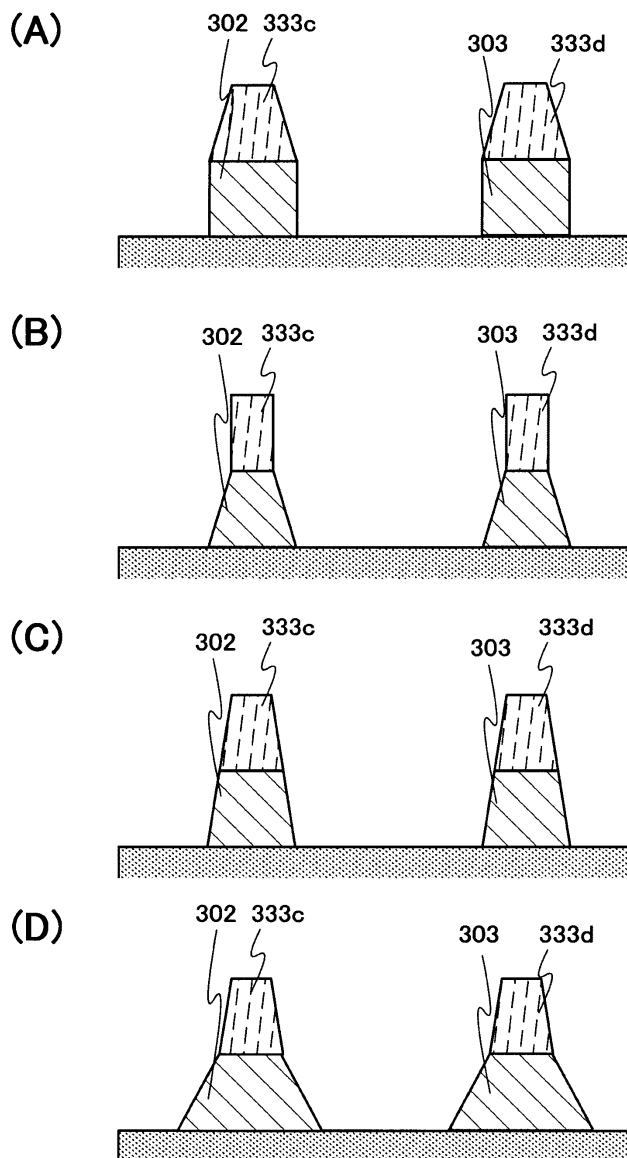
도면7



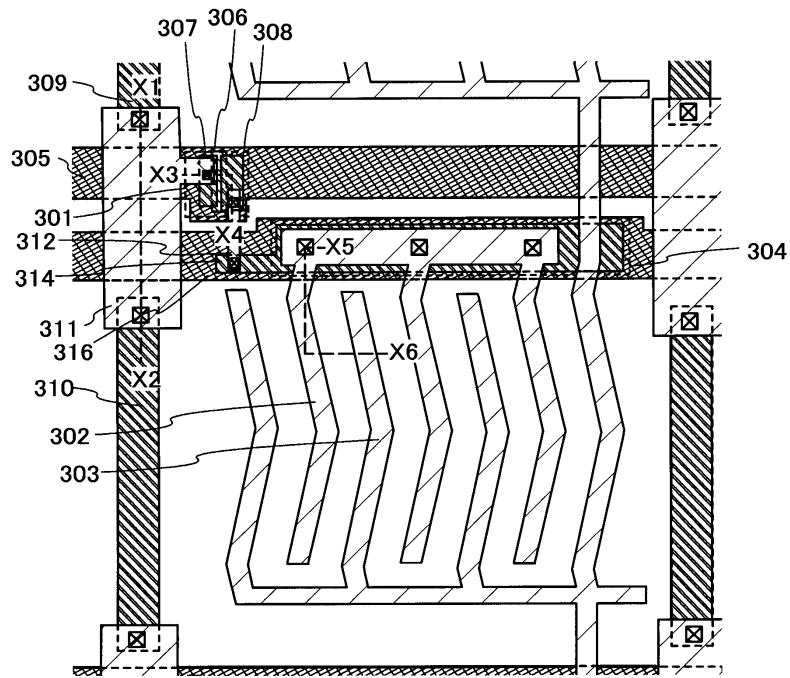
도면8



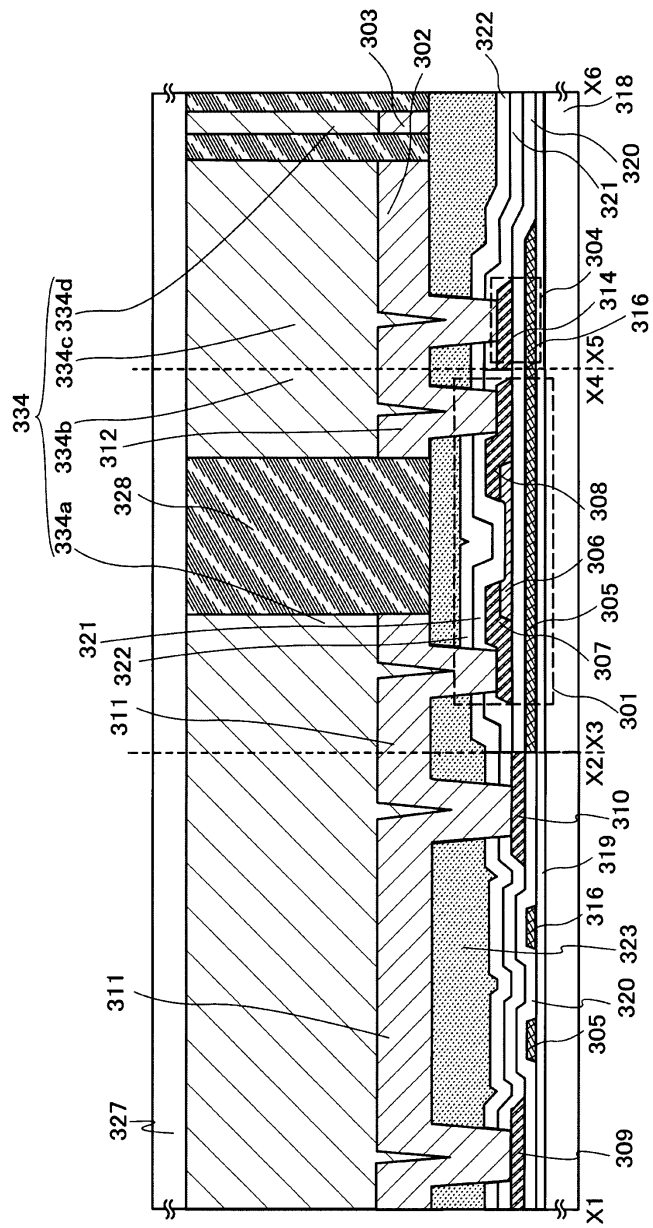
도면9



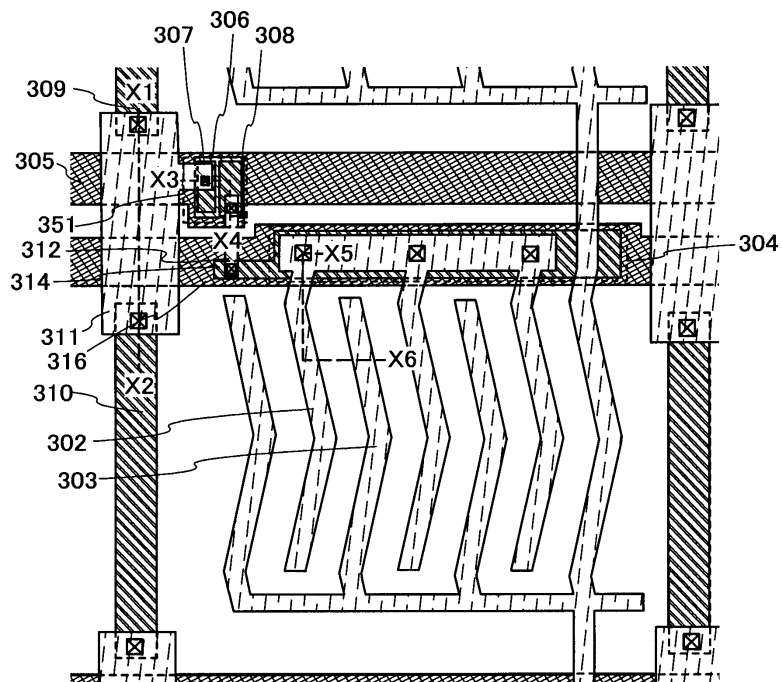
도면10



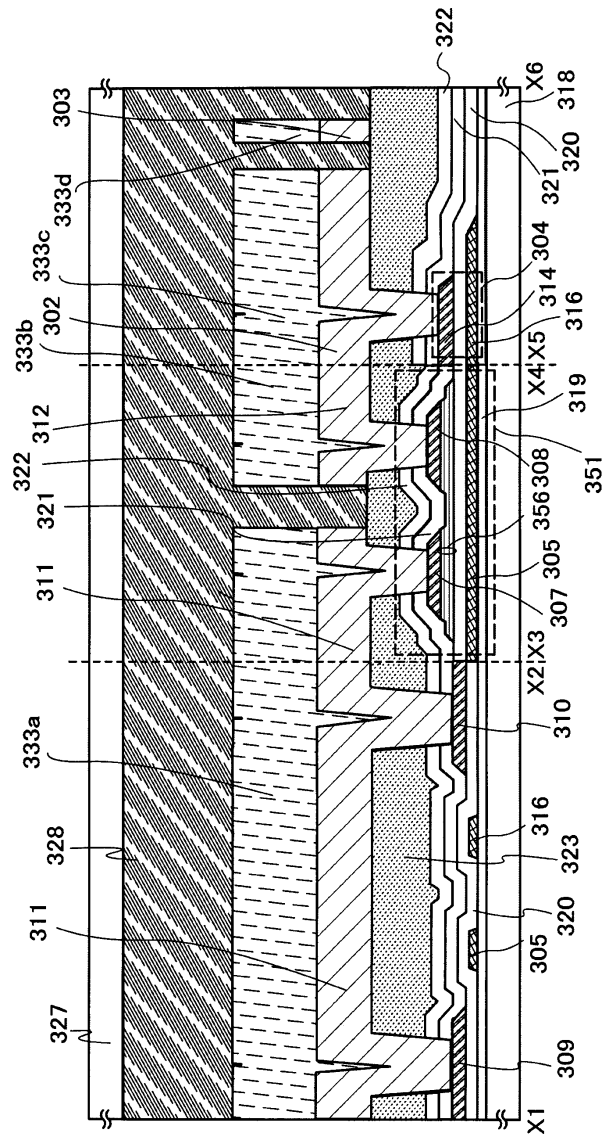
도면11



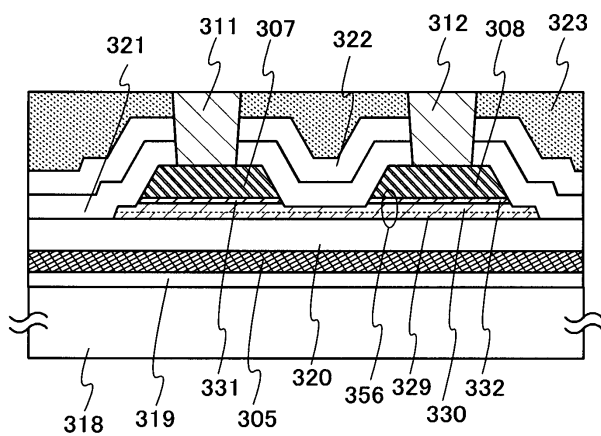
도면12



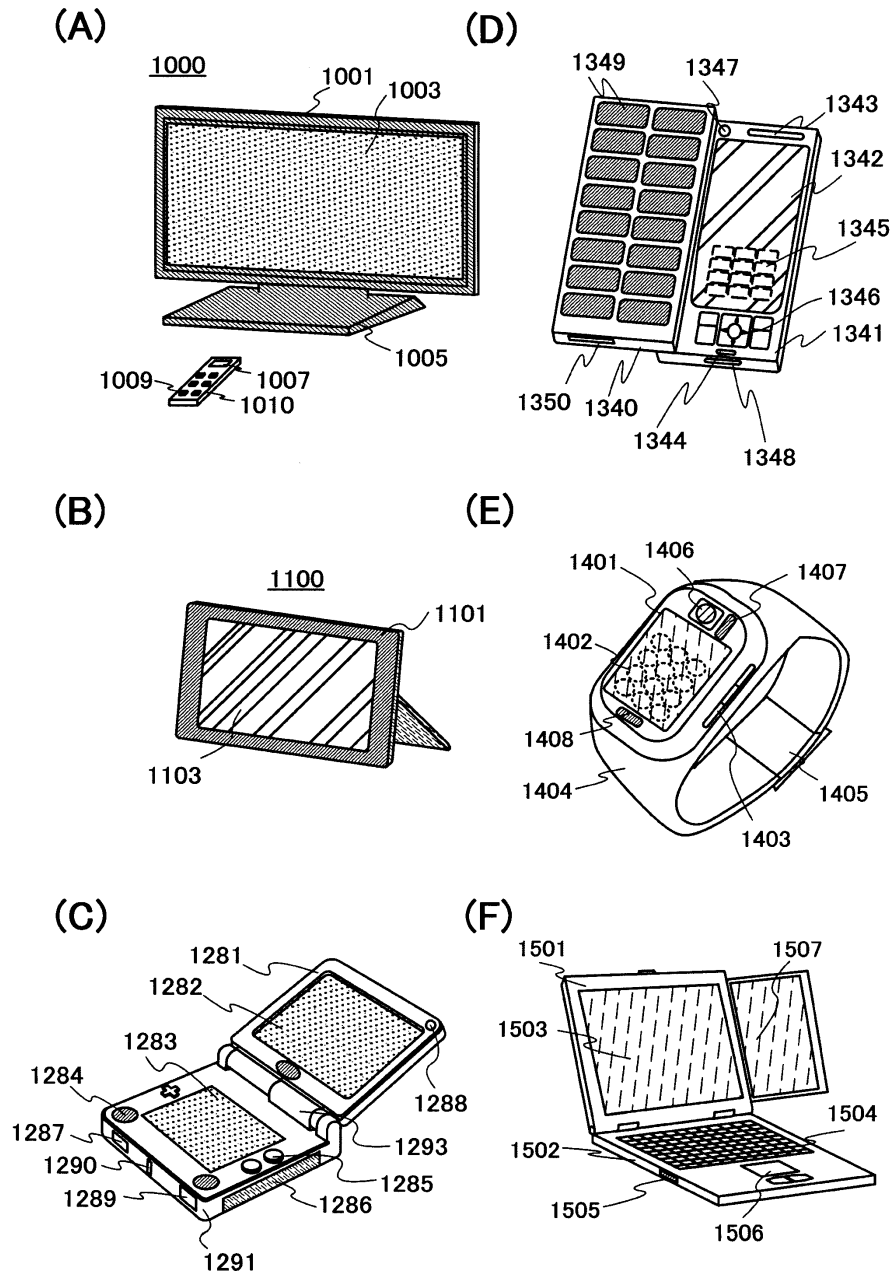
도면13



도면14



도면15



专利名称(译)	液晶显示器		
公开(公告)号	KR1020120104096A	公开(公告)日	2012-09-20
申请号	KR1020120023859	申请日	2012-03-08
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社绒布器肯kyusyo极限戴哦		
当前申请(专利权)人(译)	株式会社绒布器肯kyusyo极限戴哦		
[标]发明人	MIYAIRI HIDEKAZU 미야이리히데카즈 ISHITANI TETSUJI 이시타니테츠지 KUBOTA DAISUKE 쿠보타다이스케 ISA TOSHIYUKI 이사토시유키 TOYOTAKA KOUHEI 토요타카코헤이 KAWASHIMA SUSUMU 카와시마스스무		
发明人	미야이리히데카즈 이시타니테츠지 쿠보타다이스케 이사토시유키 토요타카코헤이 카와시마스스무		
IPC分类号	G02F1/1343 G02F1/136		
CPC分类号	G02F1/136286 G02F1/134363 G02F1/1333 G02F1/136213 G02F2201/124 G02F1/133345 G02F2001/13606 G02F2001/13629 G02F2001/136295 G02F1/136209		
代理人(译)	黄的.		
优先权	2011054032 2011-03-11 JP		
其他公开文献	KR101956774B1		
外部链接	Espacenet		

摘要(译)

液晶显示装置技术领域本发明涉及即使在使用横向电场模式的液晶显示装置中像素数增加时也能够抑制布线的电阻并抑制液晶显示装置的驱动速度降低的液晶显示装置，将提案作为任务之一。通过在第一和第二布线的交叉点处分开布线之一并将分开的布线桥接到绝缘膜上的连接电极，可以减小寄生电容。另外，连接电极可以与作为像素电极的第一电极层和作为公共电极的第二电极层同时形成，并且通过增加膜厚度和使用具有小布线电阻的金属可以减小布线的电阻，可以提供一种液晶显示装置和制造液晶显示装置的方法，其能够抑制装置的驱动速度的降低。

