



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0033809
(43) 공개일자 2009년04월06일

(51) Int. Cl.

G02F 1/1343 (2006.01) G02F 1/136 (2006.01)

(21) 출원번호 10-2008-0095975

(22) 출원일자 2008년09월30일

심사청구일자 2008년09월30일

(30) 우선권주장

JP-P-2007-00257177 2007년10월01일 일본(JP)

JP-P-2008-00156290 2008년06월16일 일본(JP)

(71) 출원인

엡슨 이미징 디바이스 가부시키키가이샤

일본국 나가노켄 아즈미노시 도요시나 다자와 6925

(72) 발명자

가네코 히데키

일본국 나가노켄 아즈미노시 도요시나 다자와 6925 엡슨 이미징 디바이스 가부시키키가이샤 내

호리구치 마사히로

일본국 나가노켄 아즈미노시 도요시나 다자와 6925 엡슨 이미징 디바이스 가부시키키가이샤 내

교바야시 오사무

일본국 나가노켄 아즈미노시 도요시나 다자와 6925 엡슨 이미징 디바이스 가부시키키가이샤 내

(74) 대리인

특허법인태평양

전체 청구항 수 : 총 8 항

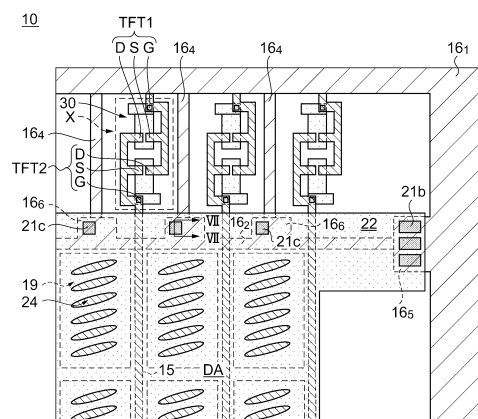
(54) 액정 표시 장치 및 전자 기기

(57) 요약

크로스토크(crosstalk)가 적고, 표시 화질이 양호하고, 시야각이 넓은 액정 표시 장치를 제공하는 것이다.

액정 표시 장치는 액정층을 협지(挾持)한 한 쌍의 투명 기관(어레이 기관, 컬러 필터 기관)을 구비하고, 한 쌍의 투명 기관 중 한 쪽의 투명 기관의 액정층측에는, 표시 영역 DA에 매트릭스 형상으로 배치된 복수의 주사선 및 신호선(15)과; 주사선 및 신호선(15)으로 구획된 화소 영역마다에 형성된 제1 전극으로서의 하전극(19)과; 하전극(19)상에 절연막을 개재시켜 형성되고, 적어도 표시 영역 DA에 걸쳐서 형성된 제2 전극으로서의 상전극(22)과; 표시 영역 DA보다 외측으로 형성된 공통 배선(16₁)을 갖고, 상전극(22)은 표시 영역 DA의 적어도 한 변부(邊部)를 따라서 형성된, 예를 들어 제1 저저항화 배선(16₂)을 통하여 공통 배선(16₁)에 전기적으로 접속되어 있다.

대표도 - 도5



특허청구의 범위

청구항 1

액정층을 협지(挾持)한 한 쌍의 투명 기관을 구비하고, 상기 한 쌍의 투명 기관 중 한 쪽의 투명 기관의 상기 액정층측에는

표시 영역에 매트릭스 형상으로 배치된 복수의 주사선 및 복수의 신호선과,

상기 주사선 및 상기 신호선으로 구획된 화소 영역마다 형성된 제1 전극과,

상기 제1 전극의 위에 절연막을 개재시켜 형성되고, 적어도 상기 표시 영역에 걸쳐서 형성된 제2 전극과,

상기 표시 영역보다 외측으로 형성된 공통 배선을 갖고,

상기 제2 전극은 상기 표시 영역의 적어도 한 변부(邊部)를 따라서 형성된 저저항화 배선을 통하여 상기 공통 배선과 전기적으로 접속되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 2

청구항 1에 있어서,

상기 저저항화 배선은 평면에서 보아 상기 표시 영역과 상기 공통 배선의 사이에 형성되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 3

청구항 1 또는 청구항 2에 있어서,

상기 저저항화 배선은 평면에서 보아 상기 표시 영역보다 외측으로 연출(延出)하는 상기 제2 전극과 중첩하여 형성되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 4

청구항 1 또는 청구항 2에 있어서,

상기 저저항화 배선은 상기 저저항화 배선의 양 단부가 상기 공통 배선에 전기적으로 접속되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 5

청구항 1 또는 청구항 2에 있어서,

상기 공통 배선은 상기 표시 영역으로부터 이간(離間)한 위치에 평행하게 배치되어 있고,

상기 저저항화 배선과 상기 공통 배선은 접속 배선을 통하여 전기적으로 접속되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 6

청구항 5에 있어서,

상기 저저항화 배선 및 상기 접속 배선은 상기 주사선 또는 상기 신호선과 같은 재료로 형성되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 7

청구항 1 또는 청구항 2에 있어서,

상기 표시 영역은 거의 장방형이고,

상기 저저항화 배선은 상기 표시 영역의 긴 쪽 방향을 따라서 형성되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 8

청구항 1 또는 청구항 2에 기재된 액정 표시 장치를 구비한 것을 특징으로 하는 전자 기기.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 크로스토크가 적고, 표시 품질이 양호하고, 시야각이 넓은 액정 표시 장치 및 전자 기기에 관한 것이다.

배경 기술

<2> 액정 표시 장치는 표면에 전극 등이 형성된 한 쌍의 투명 기판과, 이 한 쌍의 기판 사이에 협지된 액정층을 갖고, 양 기판상의 전극에 전압을 인가하는 것에 의해 액정을 재배열시켜 각종 정보를 표시하는 종방향 전계 방식의 것이 많이 사용되고 있다. 이와 같은 종방향 전계 방식의 액정 표시 장치는 TN(Twisted Nematic) 모드의 것이 일반적이지만, 시야각이 좁다고 하는 문제점이 존재하기 때문에, VA(Vertical Alignment) 모드나 MVA(Multidomain Vertical Alignment) 모드 등, 각종 개량된 종방향 전계 방식의 액정 표시 장치가 개발되고 있다.

<3> 한편, 상술한 종방향 전계 방식의 액정 표시 장치와는 달리, 한 쪽의 기판에만 화소 전극 및 공통 전극으로 이루어지는 한 쌍의 전극을 구비한 IPS(In-Plane Switching) 모드 내지 FFS(Fringe Field Switching) 모드의 액정 표시 장치도 알려져 있다.

<4> 이 중 IPS 모드의 액정 표시 장치는 한 쌍의 전극을 동일 층에 배치하고, 액정에 인가하는 전계의 방향을 기판에 거의 평행한 방향으로 하여 액정 분자를 기판에 평행한 방향으로 재배열하는 것이다. 그 때문에, 이 IPS 모드의 액정 표시 장치는 횡방향 전계 방식의 액정 표시 장치라고도 말해지며, 상술한 종방향 전계 방식의 액정 표시 장치에 비하면 매우 광시야각이라고 하는 잇점을 갖고 있다. 그러나 IPS 모드의 액정 표시 장치는 한 쌍의 전극이 동일 층에 마련되어 있기 때문에, 화소 전극의 상측에 위치하는 액정 분자는 충분히 구동되지 않고, 투과율 등의 저하를 초래한다고 하는 문제점이 존재하고 있다.

<5> 이와 같은 IPS 모드의 액정 표시 장치의 문제점을 해결하기 위해, 이른바 경사 전계 방식이라고도 하는 FFS 모드의 액정 표시 장치가 개발되고 있다(하기 특허 문헌 1 및 2 참조). 이 FFS 모드의 액정 표시 장치는 액정층에 전계를 인가하기 위한 화소 전극과 공통 전극을 각각 절연막을 개재시켜 다른 층에 배치한 것이다.

<6> 이 FFS 모드의 액정 표시 장치는 IPS 모드의 액정 표시 장치보다도 광시야각이면서 고콘트라스트(high contrast)이고, 또한 저전압 구동을 할 수 있는 동시에 보다 고투과율이기 때문에 밝은 표시가 가능하게 된다고 하는 특징을 구비하고 있다. 이에 더하여, FFS 모드의 액정 표시 장치는 IPS 모드의 액정 표시 장치보다도 평면에서 보아 화소 전극과 공통 전극의 중복 면적이 크기 때문에, 보다 큰 유지 용량이 부차적으로 발생하여 별도 보조 용량선을 마련할 필요가 없어진다고 하는 장점도 존재하고 있다.

<7> 한편, FFS 모드의 액정 표시 장치에 있어서는 스위칭 소자나 화소 전극의 표면에는 단차가 형성되지 않도록 하기 위해, 상술한 VA 방식 내지 MVA 방식의 액정 표시 장치에서 사용되어 있는 것과 같은 평탄화막을 사용하고, 이 평탄화막상에 화소 전극이나 공통 전극을 배치하는 것이 개시되어 있다(하기 특허 문헌 3 참조).

<8> [특허 문헌 1] 일본 특개 2001-235763호 공보

<9> [특허 문헌 2] 일본 특개 2002-182230호 공보

<10> [특허 문헌 3] 일본 특개 2007-226199호 공보

발명의 내용

해결 하고자하는 과제

<11> 상기 특허 문헌 3에 의하면, 평탄화막상에 화소 전극이나 공통 전극을 형성한 경우, 절연막의 상측의 전극(이하, 「상전극」이라 함) 및 하측의 전극(이하, 「하전극」이라 함)의 어느 쪽도 화소 전극 및 공통 전극으

로서 사용할 수 있다. 그리고, 하전극을 화소 전극으로서 사용하는 경우, 하전극을 스위칭 소자인 박막 트랜지스터(TFT)의 근방 및 신호선과 주사선의 근방에까지 연재(延在)시킬 수 있기 때문에, 개구도(開口度)가 커져서 밝은 표시의 액정 표시 패널을 얻을 수 있다고 하는 잇점이 있다. 그리고, 화소 영역에 있어서 상전극에 복수의 슬릿을 형성할 필요가 있으나, 상전극을 베타 형상으로 형성할 수 있기 때문에, 공통 전극으로서의 상전극의 저항이 작아지고, 공통 전극의 전위가 안정화하여 표시 품질이 양호한 FFS 모드의 액정 표시 장치가 얻어지고 있다.

<12> 한편, 상전극을 공통 전극으로서 사용하는 경우, 상전극에는 슬릿이 형성되어 있기 때문에 단차(段差)가 있고, 이 단차에 기인하여 번인(burn-in) 현상이 발생하는 것이 발견되고 있다. 이 번인 현상을 억제하는 데는 상전극의 단차를 작게 하면 효과적이다. 그래서, 상전극의 두께를 하전극의 두께의 반 정도(구체적으로, 50nm 정도)로 얇게 하는 것을 고려할 수 있다. 그러나 상전극은 ITO나 IZO 등, 도전성 재료로 형성되어 있기 때문에, 상전극의 두께를 얇게 하면 상전극의 저항값이 보다 높게 되고 만다. 또한, 상전극에는 화소 영역마다 복수의 슬릿이 형성되어 있으므로, 상전극의 저항값은 상전극을 베타 형상으로 형성한 경우보다도 높아지고 만다. 상전극의 저항값이 상승하면, 인가된 신호가 전기적으로 열화(劣化)되고 말아, 액정층에 소정의 구동 전위가 알맞게 부여되지 않는 것에 기인하는 크로스토크가 발생한다. 이와 같은 크로스토크의 발생은 특히 와이드 사이드라 칭해지는 가로로 긴 액정 표시 장치에 있어서 현저히 나타난다고 하는 과제가 있었다.

과제 해결수단

<13> 본 발명은 상기 과제의 적어도 일부를 해결하기 위해서 이루어진 것이고, 이하의 형태 또는 적용예로서 실현하는 것이 가능하다.

<14> [적용예 1] 본 적용예에 관한 액정 표시 장치는, 액정층을 협지한 한 쌍의 투명 기판을 구비하고, 상기 한 쌍의 투명 기판 중 한 쪽의 투명 기판의 상기 액정층측에는 표시 영역에 매트릭스 형상으로 배치된 복수의 주사선 및 복수의 신호선과; 상기 주사선 및 상기 신호선으로 구획된 화소 영역마다 형성된 제1 전극과; 상기 제1 전극의 위에 절연막을 개재시켜 형성되고, 적어도 상기 표시 영역에 걸쳐서 형성된 제2 전극과; 상기 표시 영역보다 외측으로 형성된 공통 배선을 갖고, 상기 제2 전극은 상기 표시 영역의 적어도 한 변부를 따라서 형성된 저저항화 배선을 통하여 상기 공통 배선과 전기적으로 접속되어 있는 것을 특징으로 한다.

<15> 이 구성에 의하면, 제2 전극(예를 들어 상전극)은 화소 영역의 열마다 또는 복수열마다 제2 전극의 전기 저항에 비해 충분히 작은 저저항화 배선을 통하여 공통 배선과 전기적으로 접속되어 있다. 그 때문에, 제2 전극의 저항은 외관상 작아지기 때문에, 공통 배선을 통하여 인가되는 제2 전극의 전위가 안정되어 크로스토크가 적은 액정 표시 장치가 얻어진다.

<16> 또한, 제1 전극 및 제2 전극으로서, ITO 또는 IZO 등의 도전성 재료를 사용할 수 있다. 이 경우, 제1 전극과 제2 전극과는 동일 조성의 것이어도 되고 다른 조성의 것이어도 된다. 또, 이들의 전극에 접속하는 스위칭 소자로서는 p-Si(폴리실리콘)형의 박막 트랜지스터(TFT: Thin Film Transistor) 소자, a-Si(아모퍼스 실리콘)형의 TFT 소자, 저온 폴리실리콘(LTPS: Low Temperature Poly Silicon)형의 TFT 소자 등의 3 단자형 소자, 또는 박막 다이오드(TFD: Thin Film Diode) 소자 등으로 대표되는 2 단자형 비선형 소자 등을 사용할 수 있다.

<17> [적용예 2] 상기 적용예에 관한 액정 표시 장치에 있어서, 상기 저저항화 배선은 평면에서 보아 상기 표시 영역과 상기 공통 배선의 사이에 형성되어 있는 것이 바람직하다.

<18> 이 구성에 의하면, 제2 전극의 면적을 필요 이상으로(예를 들어 공통 배선의 외측까지) 넓게 하지 않아도 제2 전극과 저저항화 배선을 접속할 수 있다. 또, 표시 영역과 공통 배선 사이에 스페이스가 있는 경우, 이 스페이스의 일부를 사용하여 저저항화 배선을 형성할 수 있다. 따라서, 저저항화 배선의 형성을 위해 표시 영역의 면적을 줄일 필요가 없어져서, 스페이스를 유효하게 사용할 수 있다.

<19> 상기한 바와 같이, 저저항화 배선은 표시 영역의 적어도 한 변부를 따라서 형성되어 있으면 된다. 즉, 액정 표시 장치는 표시 영역에 있어서 공통 배선이 존재하는 변에서는 표시 영역과 공통 배선 사이에 저저항화 배선을 마련하고, 공통 배선이 존재하지 않는 변에서는 표시 영역의 외측에 저저항화 배선을 마련하여, 제2 전극을 저저항화 배선에 전기적으로 접속하도록 하고 있으므로, 공통 전극으로서 기능하는 제2 전극의 전위가 안정되어, 표시의 화질이 양호한 액정 표시 장치가 얻어진다.

<20> [적용예 3] 상기 적용예에 관한 액정 표시 장치에 있어서, 상기 저저항화 배선은 평면에서 보아 상기 표시 영역보다 외측으로 연출(延出)하는 상기 제2 전극과 중첩하여 형성되어 있는 것이 바람직하다.

- <21> 이 구성에 의하면, 제2 전극보다 외측의 영역에 저저항화 배선을 마련한 경우와 비교하여, 액정 표시 장치의 크기를 작게 할 수 있다.
- <22> [적용예 4] 상기 적용예에 관한 액정 표시 장치에 있어서, 상기 저저항화 배선은 상기 저저항화 배선의 양 단부가 상기 공통 배선에 전기적으로 접속되어 있는 것이 바람직하다.
- <23> 이 구성에 의하면, 저저항화 배선의 한 쪽에서 공통 배선과 전기적으로 접속하는 것보다도 양 단부에서 접속한 쪽이 제2 전극의 저항은 외관상 보다 작아지므로, 효과가 양호하게 나타나게 된다.
- <24> [적용예 5] 상기 적용예에 관한 액정 표시 장치에 있어서, 상기 공통 배선은 상기 표시 영역으로부터 이간(離間)한 위치에 평행하게 배치되어 있고, 상기 저저항화 배선과 상기 공통 배선은 접속 배선을 통하여 전기적으로 접속되어 있는 것이 바람직하다.
- <25> 이 구성에 의하면, 제2 전극은 (예를 들어 행방향으로 뻗는) 저저항화 배선뿐만 아니라, 공통 배선과 저저항화 배선 사이(예를 들어 열방향)에 형성된 접속 배선에 의해서도 공통 배선과 접속된 상태로 된다. 따라서, 제2 전극의 외관상의 저항을 보다 작게 할 수 있기 때문에, 효과가 보다 양호하게 나타나게 된다. 또한, 접속 배선은 표시 영역에 형성되어 있는 화소 영역의 열마다에 형성되어 있어도 되고, 또는 복수 열마다에 형성되어 있어도 되지만, 표시 영역에 형성되어 있는 화소 영역의 열마다 형성되어 있는 쪽이 보다 제2 전극의 외관상의 저항이 작아지므로 바람직하다.
- <26> [적용예 6] 상기 적용예에 관한 액정 표시 장치에 있어서, 상기 저저항화 배선 및 상기 접속 배선은 상기 주사선 또는 상기 신호선과 같은 재료로 형성되어 있는 것이 바람직하다.
- <27> 이 구성에 의하면, 주사선 내지 신호선의 형성과 동시에 저저항화 배선 및 접속 배선을 형성할 수 있으므로, 제조 공정을 변경하는 일 없이 용이하게 저저항화 배선 및 접속 배선을 형성할 수 있다.
- <28> [적용예 7] 상기 적용예에 관한 액정 표시 장치에 있어서, 상기 표시 영역은 거의 장방형이고, 상기 저저항화 배선은 상기 표시 영역의 긴 쪽 방향을 따라서 형성되어 있는 것이 바람직하다.
- <29> 이 구성에 의하면, 표시 영역의 긴 쪽 방향을 따라서 저저항화 배선이 형성되어 있고, 이 저저항화 배선을 통하여 공통 배선과 제2 전극이 전기적으로 접속되어 있으므로, 표시 영역의 짧은 쪽 방향으로 저저항화 배선이 형성되어 있는 경우와 비교하여, 제2 전극에 있어서 한 번의 양 단부의 저항이 평면적으로 보면 커지는 것을 억제할 수 있다. 즉, 긴 쪽 방향에 저저항화 배선을 마련하여 공통 배선과 접속한 쪽이, 보다 제2 전극의 저항을 작게 할 수 있다. 또한, 저저항화 배선은 긴 쪽 방향인 표시 영역의 외측의 열방향 상하의 적어도 한 쪽에 형성하면 되지만, 양측에 형성한 쪽이 제2 전극의 저항은 외관상 보다 작아지므로, 보다 양호한 효과를 나타낸다.
- <30> [적용예 8] 본 적용예에 관한 전자 기기는 상기의 어느 한 적용예에 기재된 액정 표시 장치를 구비한 것을 특징으로 한다.

효 과

- <31> 이 구성에 의하면, 크로스토크가 적고, 표시 품질이 양호하여 시야각이 넓은 액정 표시 장치를 사용한 전자 기기가 얻어진다.

발명의 실시를 위한 구체적인 내용

- <32> 이하, 도면을 참조하여 본 발명의 최선의 실시 형태를 실시예로부터 설명한다. 단, 이하에 나타내는 실시예는 본 발명의 기술 사상을 구체화하기 위한 액정 표시 장치를 예시하는 것이다. 본 발명을 이 액정 표시 장치에 특정하는 것을 의도하는 것은 아니다. 따라서, 특허 청구의 범위에 포함되는 그외 실시 형태의 것에도 동일하게 적용할 수 있는 것이다. 또, 이 명세서에 있어서 설명을 위해 사용된 각 도면에 있어서는 각 층이나 각 부재를 도면상에서 인식 가능한 정도의 크기로 하기 위해, 각 층이나 각 부재마다 축척을 다르게 하여 표시하고 있다. 즉, 반드시 실제의 치수에 비례하여 표시되어 있는 것은 아니다.
- <33> 도 1은 실시예의 액정 표시 장치의 어레이 기관의 2 화소분의 모식 평면도이다. 도 2는 실시예의 액정 표시 장치의 어레이 기관의 개략 평면도이다. 도 3은 도 1의 III-III 선을 따른 모식 단면도이다. 도 4는 도 1의 IV-IV선을 따른 모식 단면도이다. 또, 도 5는 도 2의 V 부분의 확대 평면도이다. 도 6은 도 5의 X부분의 확대 평면도이다. 도 7은 도 2의 VI 부분의 확대 평면도이다. 도 8은 도 5의 VII-VII 선을 따른 모식 단면도이다. 도 9는 실시예의 변형예의 도 8에 대응하는 모식 단면도이다. 도 10(A)는 액정 표시 패널을 탑재한 퍼스널 컴퓨터를

나타내는 도면이고, 도 10(B)는 액정 표시 패널을 탑재한 휴대 전화기를 나타내는 도면이다.

<34> 실시예 1

<35> 이 실시예의 FFS 모드의 액정 표시 장치(10)는 한 쌍의 대향하는 기관 사이에 액정층(도시하지 않음)을 끼우도록 구성된 것이다. 그리고 한 쌍의 기관 중, 한 쪽의 기관을 어레이 기관 AR(도 3 참조)로 하고, 다른 쪽의 기관을 컬러 필터 등이 형성되는 컬러 필터 기관(도시하지 않음)으로 하는 것이다.

<36> 어레이 기관 AR는 최초에 유리 기관 등의 투명 기관(11; 도 3 참조)의 표면 전체에 걸쳐서 알루미늄 또는 알루미늄 합금 등의 도전성층이 형성된다. 그 후, 주지된 포토리소그래피법 및 에칭법에 의해서, 표시 영역 DA에 복수의 주사선(12)을 서로 평행하게 되도록 형성한다. 또, 표시 영역 DA의 주위(이하, 「액자 영역」이라 함)에 공통 배선(16₁) 및 게이트 배선(도시하지 않음)을 형성한다. 이 게이트 배선은 공통 배선(16₁)보다도 표시 영역 DA측에 마련된다. 또한, 도 2에 나타난 패턴으로 되도록, 제1 저저항화 배선(16₂), 제2 저저항화 배선(16₃), 및 제3 저저항화 배선(16₄)을 형성한다.

<37> 이 표시 영역 DA는 액정 표시 장치(10)의 외부로부터 입력된 영상을 위한 신호에 기초하여, 액정층의 액정 분자를 제어하는 영역이다. 그리고, 표시 영역 DA는 직사각 형상의 투명 기관(11)의 형상과 동양(同樣)으로, 가로로 긴 표시 영역 DA로 되어 있다.

<38> 구체적으로, 공통 배선(16₁)은 드라이버 IC나 각종 단자가 배치되는 액자 영역의 일부 TA를 제외하고 표시 영역 DA의 외주부를 둘러싸도록, 다른 배선보다 굵게 형성되어 있다. 즉, 이 공통 배선(16₁)은 예를 들어 도 2에 나타내는 바와 같이, 직사각 형상의 투명 기관(11)의 두 개의 단변과 하나의 장변을 따라서, 표시 영역 DA보다도 외측으로 형성되어 있다. 그리고, 공통 배선(16₁)이 형성되어 있지 않은 투명 기관(11)의 하나의 장변에 드라이버 IC나 각종 단자가 배치된다.

<39> 그리고, 제1 ~ 제3 저저항화 배선(16₂, 16₃, 16₄) 중에서, 제1 및 제2 저저항화 배선(16₂ 및 16₃)은 각각 「행방향의 저저항화 배선」을 형성하는 것이고, 표시 영역 DA의 외측의 열방향 상하에 행방향을 따라서 형성되어 있다.

<40> 즉, 제1 저저항화 배선(16₂)은 투명 기관(11)의 장변을 따라서 형성되어 있는 공통 배선(16₁)과 평행하게 형성되어 있다. 또, 표시 영역 DA보다도 외측의 영역에서, 표시 영역 DA의 긴 쪽 방향을 따라서 형성되어 있다. 또한, 제1 저저항화 배선(16₂)은 표시 영역 DA의 외측의 영역에 마련되어 있으나, 가능한 표시 영역 DA에 가까운 쪽이 바람직하다. 따라서, 표시 영역 DA 중에서 가장 외측에 위치하는 제1 전극으로서의 하전극(19; 도 5 참조)에 인접하도록, 제1 저저항화 배선(16₂)을 형성하는 것이 좋다.

<41> 그리고, 제2 저저항화 배선(16₃)은 표시 영역 DA보다도 외측의 영역에서, 투명 기관(11)의 공통 배선(16₁)이 형성되어 있지 않은 표시 영역 DA의 긴 쪽 방향을 따라서 형성되어 있다. 또한, 열방향은 신호선(15)과 평행한 방향이고, 행방향은 주사선(12)과 평행한 방향이다.

<42> 그리고, 이 제1 및 제2 저저항화 배선(16₂ 및 16₃)은 모두 행방향의 양 단부에서 공통 배선(16₁)에 일체로 접속되어 있다. 즉, 표시 영역 DA의 긴 쪽 방향을 따라서 뻗는 제1 및 제2 저저항화 배선(16₂ 및 16₃)의 양 단부는 투명 기관(11)의 두 개의 단변에 형성된 공통 배선(16₁)에 각각 접속되어 있다. 이것에 의해, 한 쪽에서 공통 배선(16₁)과 전기적으로 접속하는 것보다도 양 단부에서 접속한 쪽이 제2 전극으로서의 상전극(22)의 저항은 외관상 보다 작아지므로, 효과가 양호하게 나타나게 된다.

<43> 또한, 도 2에 나타내는 바와 같이, 표시 영역 DA의 외측의 상측(도 2에 있어서 상측)에 형성된 제1 저저항화 배선(16₂)은 화소 영역의 열방향에 형성된 제3 저저항화 배선(16₄)에 의해서 공통 배선(16₁)에 전기적으로 접속되어 있다. 이 제3 저저항화 배선(16₄)은 「열방향의 저저항화 배선」을 형성하는 것이다. 또, 제3 저저항화 배선(16₄)은 표시 영역 DA의 외측에 있어서, 열방향 하측에는 공통 배선(16₁)이 형성되어 있지 않기 때문에 열방향의 상측에만 형성되어 있다.

<44> 즉, 제1 저저항화 배선(16₂)과, 이 제1 저저항화 배선(16₂)과 평행하게 뻗는 투명 기관(11)의 장변에 형성된 공

통 배선(16₁)은 양 배선을 접속하는 접속 배선에 의해서 전기적으로 접속되어 있다. 그리고, 제1 저저항화 배선(16₂)으로부터, 예를 들어 수직으로 뻗는 접속 배선이 열방향의 저저항화 배선인 제3 저저항화 배선(16₄)으로 된다.

<45> 이 제3 저저항화 배선(16₄)은 표시 영역 DA에 형성되어 있는 화소 영역의 열마다에 형성해도 되고, 또는 복수열마다에 형성되어 있어도 되지만, 표시 영역 DA에 형성되어 있는 화소 영역의 열마다에 형성되어 있던 쪽이 보다 후술하는 제2 전극으로서의 상전극(22)의 외관상의 저항이 작아지기 때문에 바람직하다.

<46> 또, 도 5에 나타내는 바와 같이, 제1 저저항화 배선(16₂)과 공통 배선(16₁) 사이의 스페이스에는 정전기 보호 회로(30)가 마련되어 있다. 구체적으로, 정전기 보호 회로(30)는 한 쪽이 신호선(15)의 단부와 접속하고, 다른 쪽이 공통 배선(16₁)에 접속하고 있다. 또, 정전기 보호 회로(30)는 화소 영역의 열마다에 마련되어 있다. 따라서, 제3 저저항화 배선(16₄)은 신호선(15)의 단부에 형성된 정전기 보호 회로(30)의 옆에 (정전기 보호 회로(30)를 피하도록) 각각을 마련한다.

<47> 여기서 정전기 보호 회로(30)의 구성과 기능에 대해 간단하게 설명한다. 정전기 보호 회로(30)는 신호선(15)의 단부와 공통 배선(16₁) 사이에 두 개의 TFT(TFT1, TFT2)를 갖고 있다. 도 6(A)에 나타내는 바와 같이, 각 제조 공정중에 공통 배선(16₁)측이 고전압으로 된 경우에는 신호선(15)측에 전하를 도피하게 하고, 반대로 신호선(15)측이 고전압으로 된 경우에는 도 6(B)에 나타내는 바와 같이, 공통 배선(16₁)측에 전하를 도피시키도록 되어 있다. 즉, 이 정전기 보호 회로(30)에 의해서, 액정 표시 장치(10)의 제조 공정에 있어서 발생한 정전기에 의한, 표시 영역 DA에 형성된 스위칭 소자의 파괴 등을 방지할 수 있다.

<48> 이와 같이, 신호선(15)의 단부나, 도시하지 않은 주사선(12)의 단부는 일반적으로 한 쪽이 신호의 입력 때문에 드라이버 IC와 접속되게 되지만, 다른 쪽은 정전기 보호 회로(30)를 통하여 공통 배선(16₁)에 접속된다. 따라서, 표시 영역 DA와 공통 배선(16₁) 사이는 정전기 보호 회로(30)가 존재하기 위해 일정한 거리를 필요로 한다. 따라서, 이 정전기 보호 회로(30)를 통하여 존재하는 공통 배선(16₁)과 제1 저저항화 배선(16₂) 사이에는 접속 배선(제3 저저항화 배선(16₄))을 마련하는 쪽이 보다 상전극(22)의 저항을 작게 할 수 있다.

<49> 또, 후술하는 상전극(22)과의 접속부를 형성하기 위해, 공통 배선(16₁)으로부터 내측(표시 영역 DA측)에 돌출한 접속부(16₅)가 형성되어 있다. 또, 제1 저저항화 배선(16₂) 및 제2 저저항화 배선(16₃)에는 각각 부분적으로 폭이 넓게 된 접속부(16₆ 및 16₇)가 형성되어 있다(도 5 및 도 7참조). 여기서 이들의 제1 저저항화 배선(16₂) 및 제2 저저항화 배선(16₃)에 형성된 접속부(16₆ 및 16₇)는 표시 영역 DA에 형성되어 있는 화소 영역의 열마다에 형성되어 있다.

<50> 이어서, 이 표면 전체에 질화 규소층 내지 산화 규소층으로 이루어지는 게이트 절연막(13)을 피복한다. 그 후, CVD법에 의해 예를 들어 아모퍼스 실리콘(이하 「a-Si」라 함) 층을 게이트 절연막(13)의 표면 전체에 걸쳐서 피복한 후, 동일하게 포토리소그래피법 및 에칭법에 의해서, TFT 형성 영역에 a-Si층으로 이루어지는 반도체층(14)을 형성한다. 이 반도체층(14)이 형성되어 있는 위치의 주사선(12)의 영역이 TFT의 게이트 전극 G를 형성한다(도 3 참조).

<51> 이어서, 알루미늄 또는 알루미늄 합금 등으로 이루어지는 도전성층을, 반도체층(14)을 형성한 투명 기관(11)의 표면 전체에 걸쳐서 피복한다. 또한, 그 도전성층을, 포토리소그래피법 및 에칭법에 의해 에칭하여, 표시 영역 DA에 있어서 주사선(12)에 직교하도록 소스 전극 S를 포함하는 신호선(15)을 형성하고, TFT 형성 영역에 드레인 전극 D를 형성한다. 또한, 액자 영역에 신호선(15)과 접속하는 소스 배선(도시하지 않음)을 형성한다. 또한, 신호선(15)의 소스 전극 S 부분 및 드레인 전극 D 부분은 모두 반도체층(14)의 표면에 부분적으로 겹쳐지고 있다.

<52> 그 후, 상기 공정에서 얻어진 투명 기관(11)의 표면 전체에 패시베이션 막(17)을 피복한다. 이 패시베이션막(17)으로서 질화 규소층 내지 산화 규소층으로 이루어지는 것을 사용할 수 있으나, 절연성의 관점으로부터는 질화 규소층이 바람직하다. 또한, 패시베이션막(17)의 표면 전체에 예를 들어 아크릴 수지 내지 폴리이미드 수지로부터 이루어지는 평탄화막(층간막이라고도 칭해짐; 18)을 적층한다. 이어서, (1) 평탄화막(18) 및 패시베이션막(17)을 관통하여 드레인 전극 D의 표면에 도달하는 제1 콘택트 홀(21a), (2) 평탄화막(18), 패시베이션막(17) 및 게이트 절연막(13)을 관통하여, 공통 배선(16₁)의 접속부(16₅)의 표면에 도달하는 제2 콘택트 홀(21b),

제1 저저항화 배선(16₂)의 접속부(16₆)의 표면에 도달하는 제3 콘택트 홀(21c) 및 제2 저저항화 배선(16₃)의 접속부(16₇)의 표면에 도달하는 제4 콘택트 홀(21d)을 동시에 형성한다. 이 제1 ~ 제4 콘택트 홀(21a ~ 21d)의 형성에는 건식 에칭법의 일종인 플라즈마 에칭법을 채용할 수 있다.

<53> 이어서, IT0 내지 IZO로 이루어지는 하층의 투명 도전성층을 적층한다. 이 때, 하층의 투명 도전성층은 드레인 전극 D, 공통 배선(16₁)의 접속부(16₅), 제1 저저항화 배선(16₂)의 접속부(16₆) 및 제2 저저항화 배선(16₃)의 접속부(16₇)와 전기적으로 접속된다. 이 후, 투명 도전성층에 대하여 포토리소그래피법 및 에칭법에 의해서, 표시 영역 DA의 화소 영역마다에 하전극(19)을 형성한다. 또, 공통 배선(16₁)의 접속부(16₅), 제1 저저항화 배선(16₂)의 접속부(16₆), 및 제2 저저항화 배선(16₃)의 접속부(16₇)에, 도 8에 나타낸 바와 같은 소정의 패턴의 하층 투명 도전성층(19a)을 형성한다. 또한, 여기서는 공통 배선(16₁)의 접속부(16₅), 제1 저저항화 배선(16₂)의 접속부(16₆), 및 제2 저저항화 배선(16₃)의 접속부(16₇)에 형성되는 구성은 콘택트 홀의 형상이나 크기가 다른 경우는 있어도 실질적으로 동일 구성으로 형성된다. 그리고, 실시예의 액정 표시 장치(10)에 있어서는 이 하전극(19)이 화소 전극에 대응한다.

<54> 또한, 하전극(19)이 형성된 투명 기관(11)의 표면 전체에 걸쳐서 질화 규소층 내지 산화 규소층으로 이루어지는 절연막(20)을 소정의 두께로 형성한다. 이 절연막(20)은 평탄화막(18)이나 하전극(19)의 표면을 파손하지 않도록 하기 위해, 게이트 절연막(13)이나 패시베이션막(17)의 형성 조건보다도 온화한 조건, 이른바 저온 성막 조건으로 형성한다.

<55> 이어서, 이 절연막(20)의 표면으로부터, 제2 콘택트 홀(21b), 제3 콘택트 홀(21c) 및 제4 콘택트 홀(21d)내에 형성된 절연막을 에칭하여 제거한다. 그리고, 이들의 제2 ~ 제4 콘택트 홀(21b ~ 21d)내의 하층 투명 도전성층(19a)을 노출시킨다. 그 후, 투명 기관(11)의 표면 전체에 걸쳐서 IT0 내지 IZO로 이루어지는 투명 도전성층을 형성한다. 이 때, 투명 도전성층에 의해서 제2 ~ 제4 콘택트 홀(21b ~ 21d)을 통하여 공통 배선(16₁), 제1 저저항화 배선(16₂), 및 제2 저저항화 배선(16₃)은 서로 전기적으로 접속된 상태로 된다.

<56> 그 후, 포토리소그래피법 및 에칭법에 의해서, 이 투명 도전성층을 에칭 하는 것에 의해, 표시 영역 DA의 전체를 투명 도전성층으로 피복한다. 그리고 화소 영역마다에, 프린지 필드 효과(fringe field effect)를 발생시키기 위한 복수의 슬릿(24)을 갖는 상전극(22)을 이 투명 도전성층에서 형성한다. 이 때, 상전극(22)은 도 8에 나타내는 바와 같이, 공통 배선(16₁)의 접속부(16₅), 제1 저저항화 배선(16₂)의 접속부(16₆), 및 제2 저저항화 배선(16₃)의 접속부(16₇)의 표면과 하층 투명 도전성층(19a)을 통하여 서로 전기적으로 접속된 상태로 된다. 실시예의 액정 표시 장치(10)에 있어서는 이 상전극(22)이 공통 전극에 대응한다.

<57> 또한, 상전극(22)의 저항을 작게 한다면, 상전극(22)을 구성하는 투명 도전성층을, 투명 기관(1)의 장변을 따라서 형성되어 있는 공통 배선(16₁)의 위까지 뻗게 해두고, 그 위치에서 상전극(22)과 공통 배선(16₁)을 전기적으로 접속하는 것도 고려할 수 있다. 그러나 상기한 바와 같이, 표시 영역 DA와 공통 배선(16₁)사이에는 정전기 보호 회로(30)가 존재하고 있다. 따라서, 표시 영역 DA와 공통 배선(16₁) 사이에는 일정한 거리가 필요하게 된다. 이 때, 상전극(22)은 가능한 표시 영역 DA의 근처에서, 급속으로 이루어지는 배선인 공통 배선(16₁)과 전기적으로 접속한 쪽이 좋으므로, 제1 저저항화 배선(16₂)을 통하여 상전극(22)과 공통 배선(16₁)을 전기적으로 접속하는 쪽이 좋다. 또, 상전극(22)을 평면에서 보아 제1 저저항화 배선(16₂) 및 제2 저저항화 배선(16₃)이 형성되어 있는 위치까지 연출하여 형성한다. 이것에 의하면, 상전극(22)으로부터 외층의 영역에 제1 저저항화 배선(16₂) 및 제2 저저항화 배선(16₃)을 마련한 경우와 비교하여, 액정 표시 장치(10)의 크기를 작게 할 수 있다.

<58> 또, 공통 배선(16₁)상에는 일반적으로 한 쌍의 기관을 접합(貼合)시키기 위한 씰재(seal material; 도시하지 않음)가 위치하고 있다. 상전극(22)을 구성하는 투명 도전성층과 씰재는 밀착성이 좋지 않다는 것이 알려져 있으므로, 상전극(22)은 가능한 씰재로부터 떨어트려 놓는 쪽이 바람직하다. 이 점으로부터도 상기한 내용은 매우 우수하다.

<59> 이와 같이 하여, 상전극(22)은 제2 ~ 제4 콘택트 홀(21b ~ 21d)을 통하여 공통 배선(16₁), 제1 저저항화 배선(16₂), 및 제2 저저항화 배선(16₃)과 서로 전기적으로 접속된 상태로 된다. 이 후, 상전극(22)측의 표면 전체에

배향막(도시하지 않음)을 마련하는 것에 의해 실시예의 액정 표시 장치(10)의 어레이 기판 AR이 완성된다.

- <60> 상기의 어레이 기판 AR에 대향하는 컬러 필터 기판은 도시 생략하였으나, 종래의 FFS 모드의 액정 표시 패널용의 컬러 필터 기판과 실질적으로 동양의 것을 사용할 수 있다. 즉, 이 컬러 필터 기판은 각각의 화소 전극으로서 기능하는 하전극(19)에 대향하는 위치에는 각 색의 컬러 필터층이 형성되고, 그리고 컬러 필터층의 표면에는 배향막이 마련되어 있다. 그리고, 컬러 필터층과 투명 기판 사이의 주사선(12) 및 신호선(15)에 대향하는 위치, TFT에 대향하는 위치에는 각각 블랙 매트릭스가 마련되어 있다. 이어서, 상술한 어레이 기판 AR 및 컬러 필터 기판을 각각 대향시켜서 내부에 액정을 봉입하는 것에 의해 실시예의 액정 표시 장치(10)가 얻어진다.
- <61> 이와 같이 하여 제조된 실시예의 액정 표시 장치(10)에 의하면, 상전극(22)은 제2 ~ 제4 콘택트 홀(21b ~ 21d)을 통하여 공통 배선(16₁), 제1 저저항화 배선(16₂), 및 제2 저저항화 배선(16₃)과 서로 전기적으로 서로 접속된 상태로 된다. 따라서, 제1 저저항화 배선(16₂) 및 제2 저저항화 배선(16₃)은 공통 배선(16₁)과 직접 전기적으로 접속되어 있는 동시에, 제1 저저항화 배선(16₂)은 제3 저저항화 배선(16₄)까지도 통하여 공통 배선(16₁)과 전기적으로 접속된 상태로 된다. 그 때문에, 상전극(22)은 다수의 콘택트 홀을 통하여 공통 배선(16₁)과 전기적으로 접속된 상태로 되어 있기 때문에, 상전극(22)이 변인 방지를 위해 얇게 되었다고 해도, 상전극(22)의 저항은 외관상 매우 작게 된다. 따라서, 실시예의 액정 표시 패널에 의하면, 공통 전극으로서 기능하는 상전극(22)에 인가되는 신호가 열화되는 일이 없기 때문에, 비록 가로로 긴 액정 표시 장치라도 횡방향 크로스토크가 적고, 표시 품질이 양호한 액정 표시 장치로 된다. 특히, 소형의 액정 표시 장치라면, 상전극(22)의 저항값의 영향은 적을지도 모르나, 예를 들어 6인치나 7인치 정도의 중형, 또는 그 이상의 대형의 액정 표시 장치로 될수록, 상전극(22)의 저항값의 영향이 커진다. 따라서, 중형, 대형의 액정 표시 장치에 관해 특히 유효하게 된다.
- <62> 또한, 상기 실시예에 있어서는 상층의 투명 도전성층을 형성하기 전에, 제2 콘택트 홀(21b), 제3 콘택트 홀(21c) 및 제4 콘택트 홀(21d)내에 형성된 절연막을 에칭하여 제거하는 공정이 존재하고 있다. 그러나 이 공정은 액정 표시 장치(10)의 액자 영역의 일부 TA에 드라이버 IC 탑재용 단자, 검사 단자, 외부 접속용 단자 등(모두 도시하지 않음)을 동시에 형성할 때에도 필요하게 되는 공정이므로, 새롭게 공정을 추가하는 것은 아니다.
- <63> 또, 공통 배선(16₁), 제1 저저항화 배선(16₂), 제2 저저항화 배선(16₃), 및 제3 저저항화 배선(16₄) 모두 주사선(12)과 동일 재료로 형성해도 되고, 신호선(15)과 동일 재료로 형성해도 된다. 이것에 의하면, 주사선(12) 내지 신호선(15)의 형성과 동시에 형성할 수 있으므로, 제조 공정을 변경하는 일 없이 용이하게 형성할 수 있다. 이 경우의 도 8에 대응하는 모식 단면도는 도 9에 나타낸 바와 같이 되고, 공통 배선(16₁), 제1 저저항화 배선(16₂), 제2 저저항화 배선(16₃), 및 제3 저저항화 배선(16₄)은 게이트 절연막(13)의 표면에 형성된다. 또, 공통 배선(16₁), 제1 저저항화 배선(16₂), 제2 저저항화 배선(16₃), 및 제3 저저항화 배선(16₄) 모두를 신호선(15)과 동일 재료로 형성해도 되고, 일부만 신호선(15)과 동일 재료로 형성해도 된다.
- <64> 이상, 실시예로서 FFS 모드의 액정 표시 장치의 예를 설명하였다. 이와 같은 액정 표시 장치는 퍼스널 컴퓨터, 휴대 전화기, 휴대 정보 단말 등의 전자 기기에 사용할 수 있다. 이 중, 표시부(액정 표시 패널; 71)를 퍼스널 컴퓨터(70)에 사용한 예를 도 10(A)에, 동일하게 표시부(액정 표시 패널; 76)을 휴대 전화기(75)에 사용한 예를 도 10(B)에 나타낸다. 단, 이들 퍼스널 컴퓨터(70) 및 휴대 전화기(75)의 기본적 구성은 당업자에게 주지된 것이므로, 상세한 설명은 생략한다.
- <65> 또한, 실시 형태는 상기에 한정되지 않으며, 이하와 같은 형태로 실시할 수도 있다.
- <66> (변형예 1)
- <67> 상기한 바와 같이, 표시 영역 DA를 둘러싸도록(표시 영역 DA의 두 개의 단변과 하나의 장변을 따라서) 공통 배선(16₁)을 형성하는 것에 한정되지 않으며, 예를 들어 하나의 장변에만 형성하거나 두 개의 장변에만 형성하도록 해도 된다. 이 경우, 표시 영역 DA에 있어서 공통 배선(16₁)이 형성된 변에 제1 저저항화 배선(16₂) 및 제2 저저항화 배선(16₃)이 마련되어 있으면, 이들 제1 저저항화 배선(16₂) 및 제2 저저항화 배선(16₃)과 공통 배선(16₁)을 제3 저저항화 배선(16₄; 접속 배선)으로 접속하도록 해도 된다.
- <68> (변형예 2)
- <69> 상기한 바와 같이, 제1 저저항화 배선(16₂)과 제2 저저항화 배선(16₃)을 표시 영역 DA의 장변을 따라서 형성하는

것에 한정되지 않으며, 예를 들어 표시 영역 DA의 주위(전체 둘레 또는 3변)에 연속하여 저저항화 배선을 형성하도록 해도 된다. 이 경우, 예를 들어 저저항화 배선의 여러 개소와 공통 배선(16₁)을 전기적으로 접속하도록 해도 무방하고, 접속 배선(제3 저저항화 배선(16₄))을 사용하여 저저항화 배선과 공통 배선을 전기적으로 접속하도록 해도 된다.

<70> (변형예 3)

<71> 상기한 바와 같이, 표시 영역 DA가 가로로 긴 경우는 행방향에 제1 저저항화 배선(16₂) 및 제2 저저항화 배선(16₃)을 마련하였으나, 표시 영역 DA의 긴 쪽 방향에 저저항화 배선이 마련되어 있으면 되고, 예를 들어 표시 영역 DA가 세로로 긴 경우는 열방향으로 저저항화 배선을 마련한다. 이것에 의하면, 표시 영역 DA의 짧은 쪽 방향으로 제1 저저항화 배선(16₂) 및 제2 저저항화 배선(16₃)이 형성되어 있는 경우와 비교하여, 상전극(22)에 있어서 한 변의 양 단부의 저항이 평면적으로 보면 커지는 것을 억제할 수 있다.

<72> (변형예 4)

<73> 상기한 바와 같이, 제1 저저항화 배선(16₂), 제2 저저항화 배선(16₃), 제3 저저항화 배선(16₄)의 구성을, FFS 모드의 투과형의 액정 표시 장치(10)에 사용하는 것에 한정되지 않으며, 예를 들어 반사 반투과형의 액정 표시 장치나 IPS 모드, VA 모드의 액정 표시 장치에 적용하도록 해도 된다. 또, 투과형의 액정 표시 장치면, 하전극(19)이 상측에 배치되는 전극으로, 상전극(22)이 하측에 배치되는 전극으로 되도록, 액정 표시 장치를 구성해도 된다.

도면의 간단한 설명

<74> 도 1은 실시예의 액정 표시 장치의 어레이 기관의 2 화소분의 모식 평면도.

<75> 도 2는 실시예의 액정 표시 장치의 어레이 기관의 개략 평면도.

<76> 도 3은 도 1의 III-III 선을 따른 모식 단면도.

<77> 도 4는 도 1의 IV-IV선을 따른 모식 단면도.

<78> 도 5는 도 2의 V부분의 확대 평면도.

<79> 도 6은 도 5의 X부분의 확대 평면도.

<80> 도 7은 도 2의 VI부분의 확대 평면도.

<81> 도 8은 도 5의 VII-VII 선을 따른 모식 단면도.

<82> 도 9는 실시예의 변형예의 도 8에 대응하는 모식 단면도.

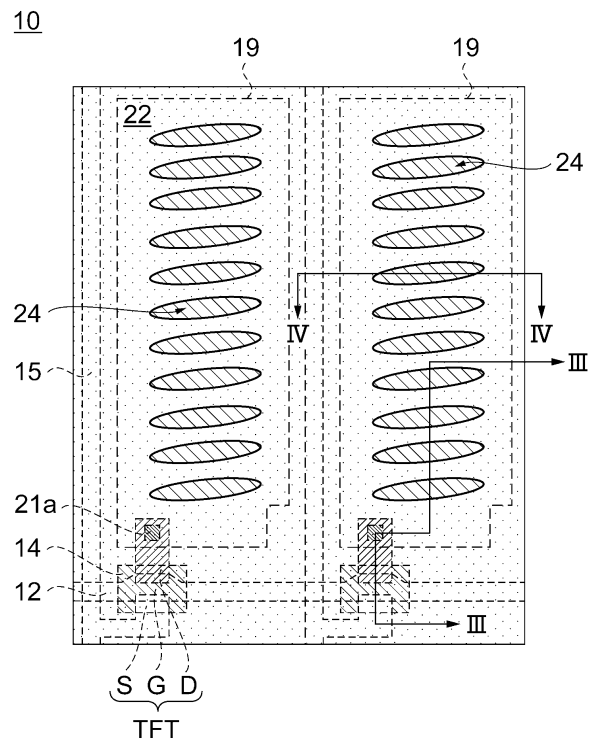
<83> 도 10(A)는 액정 표시 패널을 탑재한 퍼스널 컴퓨터를 나타내는 도면이고, (B)는 액정 표시 패널을 탑재한 휴대 전화를 나타내는 도면.

<84> <부호의 설명>

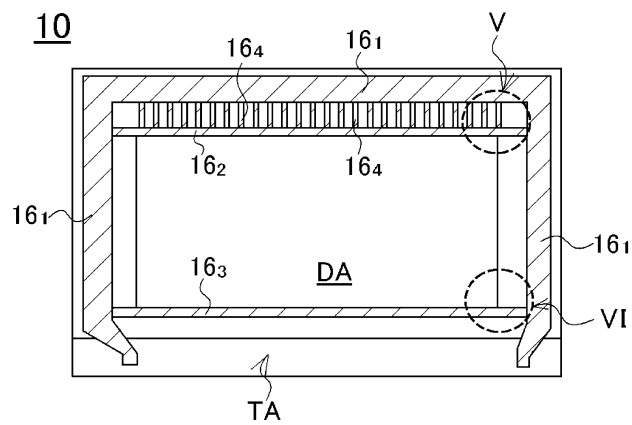
<85> 10...액정 표시 장치, 11...투명 기관, 12...주사선, 13...게이트 절연막, 14...반도체층, 15...신호선, 16₁...공통 배선, 16₂ ~ 16₄...제1 ~ 제3 저저항화 배선, 17...패시베이션막, 18...평탄화막, 19...제1 전극으로서의 하전극, 19a...하측 투명 도전성층, 20...절연막, 21a ~ 21d...제1 ~ 제4 콘택트 홀, 22...제2 전극으로서의 상전극, 24...슬릿, 30...정전기 보호 회로, 70...전자 기기로서의 퍼스널 컴퓨터, 75...전자 기기로서의 휴대 전화기, DA...표시 영역.

도면

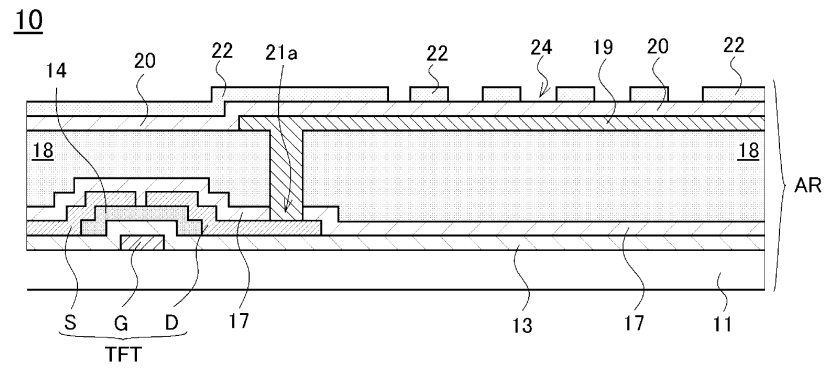
도면1



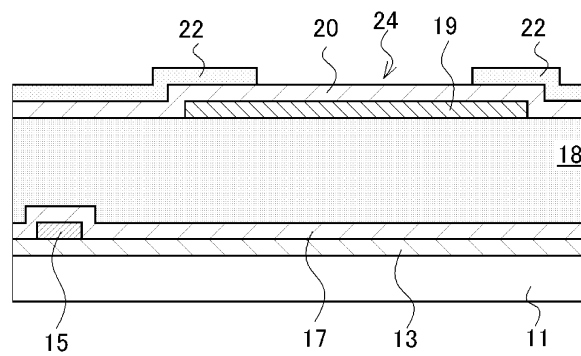
도면2



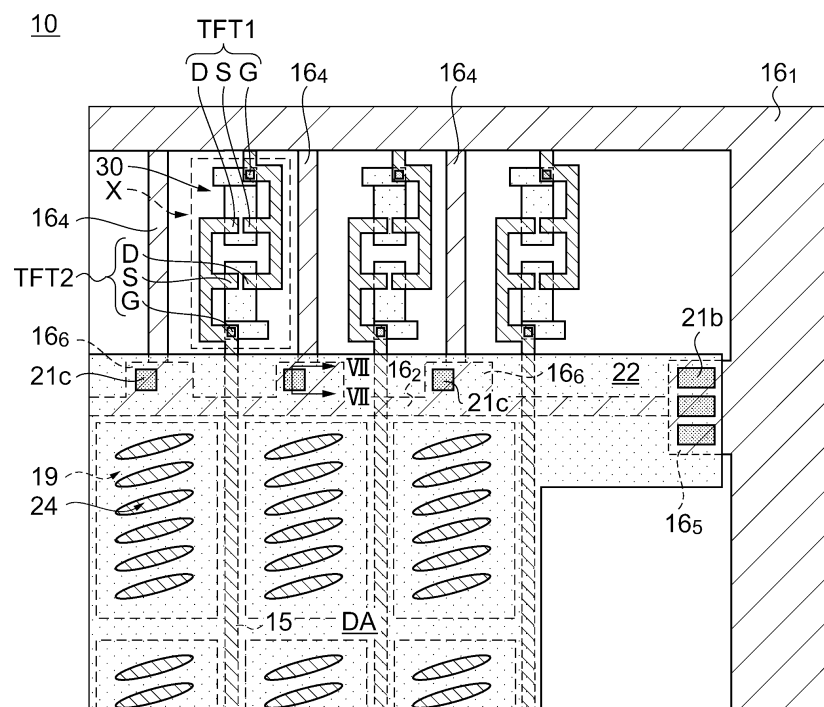
도면3



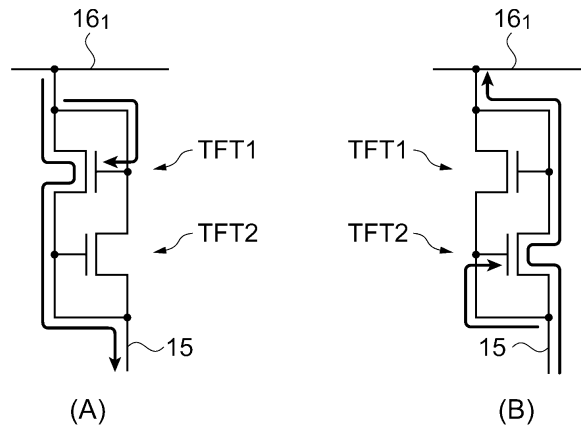
도면4



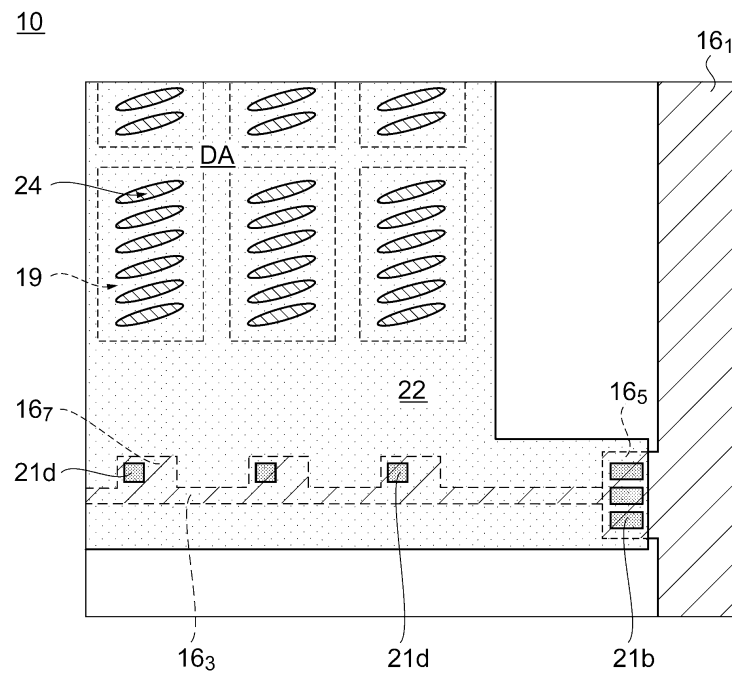
도면5



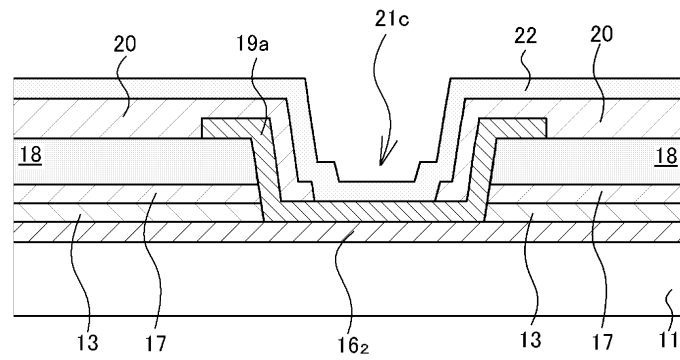
도면6



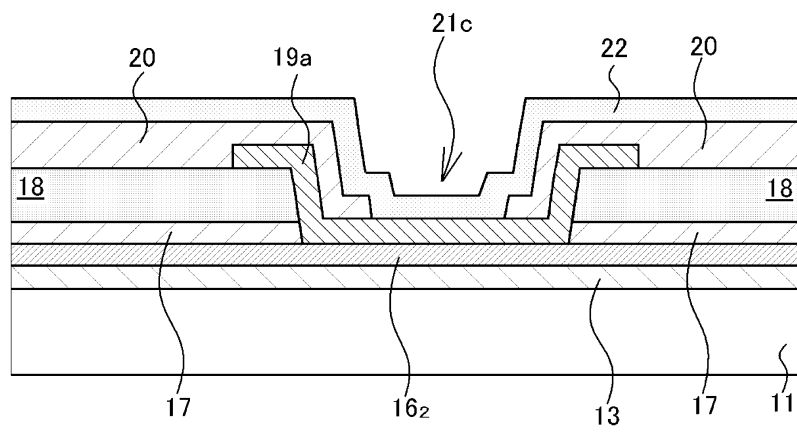
도면7



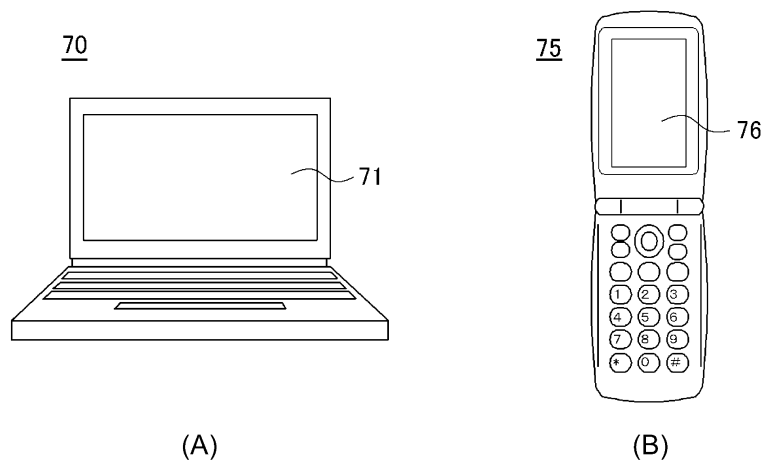
도면8



도면9



도면10



专利名称(译)	液晶显示装置和电子设备		
公开(公告)号	KR1020090033809A	公开(公告)日	2009-04-06
申请号	KR1020080095975	申请日	2008-09-30
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	KANEKO HIDEKI 가네코 히데키 HORIGUCHI MASAHIRO 호리구치마사히로 KOBAYASHI OSAMU 고바야시오사무		
发明人	가네코 히데키 호리구치마사히로 고바야시오사무		
IPC分类号	G02F1/1343 G02F1/136		
CPC分类号	G02F1/134309 G02F1/1368 G02F2201/121 G02F2201/123 H01L27/124		
代理人(译)	CHANG, SOO KIL		
优先权	2007257177 2007-10-01 JP 2008156290 2008-06-16 JP		
外部链接	Espacenet		

摘要(译)

一种液晶显示装置，具有较小的串扰，良好的显示图像质量和宽视角。液晶显示装置包括夹着液晶层的一对透明基板（阵列基板，滤色器基板），以及在该对透明基板之一的液晶层侧的基板多条扫描线和信号线（15）排列成一定形状；作为第一电极的下电极19形成在由扫描线和信号线15划分的每个像素区域中；作为第二电极的上电极22形成在下电极19上，其间插入有绝缘膜，并至少形成在显示区DA上和形成在显示区DA外部的公共布线161，图22所示的第一低电阻布线162通过例如沿显示区域DA的至少一侧形成的第一低电阻布线162电连接到公共布线161。

