



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0091324
(43) 공개일자 2008년10월10일

(51) Int. Cl.

G02F 1/1335 (2006.01)

(21) 출원번호 10-2008-0094632(분할)

(22) 출원일자 2008년09월26일

심사청구일자 2008년09월26일

(62) 원출원 특허 10-2007-0056553

원출원일자 2007년06월11일

심사청구일자 2007년06월11일

(30) 우선권주장

JP-P-2006-00162699 2006년06월12일 일본(JP)

(71) 출원인

미쓰비시덴키 가부시카이가이사

일본국 도쿄도 지요다쿠 마루노우치 2초메 7반 3고

(72) 발명자

이노우에 카즈노리

일본국 도쿄도 지요다쿠 마루노우치 2초메 7반 3고 미쓰비시덴키 가부시카이가이사 나이

히라카와 마코토

일본국 구마모토 고시시 미요시 997 멜코 디스플레이 테크놀로지 가부시카이가이사 나이

쓰다 쿠미

일본국 구마모토 고시시 미요시 997 멜코 디스플레이 테크놀로지 가부시카이가이사 나이

(74) 대리인

이화익, 권태복

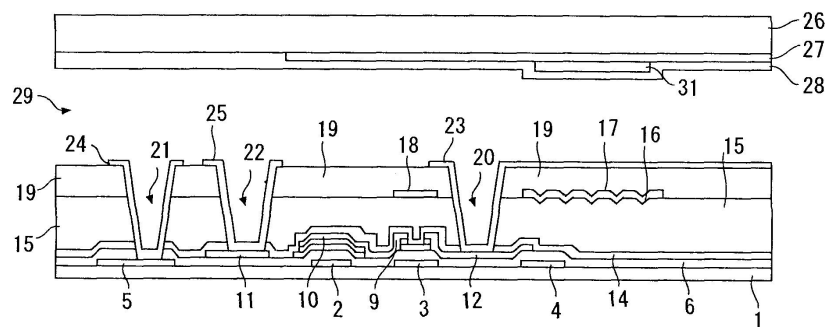
전체 청구항 수 : 총 7 항

(54) 반투과형 액정표시장치

(57) 요약

본 발명은, 표시 특성의 열화를 방지할 수 있는 반투과형 액정표시장치를 얻는 것을 목적으로 한다. 본 발명에 따른 반투과형 액정표시장치는, TFT어레이 기판과, 대향 전극(28)을 가지는 대향 기판으로 액정층(29)을 끼우는 것이다. TFT 어레이 기판은, 게이트 배선(2)과, 소스 배선(10)과, TFT를 구비한다. 또한, 게이트 배선(2)과, 소스 배선(10)과, TFT를 피복하여, 적어도 일부에 요철형상(16)을 가지는 제1의 층간 절연막(15)을 가진다. 또한, 제1의 층간절연막(15)의 요철형상(16) 위에 반사막(17)과, 반사막(17)을 덮도록 형성된 제2의 층간절연막(19)을 구비한다. 그리고, 제2의 층간절연막(19)의 반사막(17)이 배치된 영역 위에 형성되어, TFT와 전기적으로 접속된 화소 전극(23)이 설치된다.

대표도 - 도3



특허청구의 범위

청구항 1

제1의 기관과,

상기 제1의 기관과 대향해서 배치되어, 대향 전극을 가지는 제2의 기관과,

상기 제1의 기관과 상기 제2의 기관으로 끼워진 액정을 가지고, 화소 내에 광반사부 및 광투과부가 설치되는 반투과형 액정표시장치로서,

상기 제1의 기관이 복수의 게이트 배선과, 상기 게이트 배선과 교차하는 복수의 소스 배선과, 스위칭 소자를 가지고,

상기 게이트 배선과, 상기 소스 배선과, 상기 스위칭소자를 피복하여, 적어도 일부에 요철형상을 가지는 제1의 층간 절연막과,

상기 제1의 층간절연막의 요철형상의 오목부 위에만 설치되고, 하나의 화소에 복수 설치된 반사막과,

상기 반사막을 덮도록 형성된 제2의 층간 절연막과,

상기 제2의 층간절연막의 상기 반사막이 배치된 영역 위에 형성되어, 콘택홀을 통해 상기 스위칭소자와 전기적으로 접속된 투명화소 전극을 구비하고,

상기 투명화소 전극이, 상기 반사막이 배치된 영역으로부터 비어져 나와서 형성되고, 상기 투명화소 전극의 상기 반사막이 배치된 영역으로부터 비어져 나온 부분이 광투과부가 되는 것을 특징으로 하는 반투과형 액정표시장치.

청구항 2

제 1항에 있어서,

상기 제1의 층간절연막과 상기 제2의 층간 절연막의 어느 한쪽 혹은 양쪽이 유기수지막인 것을 특징으로 하는 반투과형 액정표시장치.

청구항 3

제 1항 또는 제 2항에 있어서,

상기 제1의 층간절연막 아래에 무기재료로 이루어지는 보호 절연막이 설치되어 있는 것을 특징으로 하는 반투과형 액정표시장치.

청구항 4

제 1항 또는 제 2항에 있어서,

상기 스위칭소자가 형성되어 있는 영역 위의 적어도 일부를 덮도록 차광막이 형성되어 있는 것을 특징으로 하는 반투과형 액정표시장치.

청구항 5

제 4항에 있어서,

상기 차광막이 상기 투명화소 전극과 전기적으로 접속되어 있는 것을 특징으로 하는 반투과형 액정표시장치.

청구항 6

제 1항 또는 제 2항에 있어서,

상기 제2의 기관에는 컬러 표시를 위한 컬러 필터가 형성되어 있는 것을 특징으로 하는 반투과형 액정표시장치.

청구항 7

제 1항 또는 제 2항에 있어서,

상기 제1의 기관의 상기 반사막이 설치되는 영역에 대향하는 영역과,
상기 제1기관의 상기 반사막이 설치되지 않는 영역에 대향하는 영역에서,
다른 액정층 두께를 생기게 하는 단차가 상기 제2의 기관에 설치되어 있는 것을 특징으로 하는 반투과형 액정표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <26> 본 발명은, 반사막을 가지는 반투과형 액정표시장치에 관한 것이다.
- <27> 액정표시장치는, 박형으로 저소비 전력이라는 특징을 살려, 퍼스널 컴퓨터 등의 OA기기나, 전자수첩이나 휴대전화 등의 휴대 정보기기 또는 액정표시 모니터를 구비한 카메라, 그 밖의 전기 제품 등에 널리 이용되고 있다.
- <28> 종래의 액정표시장치에 탑재되는 액정표시 패널은, CRT(브라운관)나 EL(전자 루미네선스)표시와는 달리, 스스로 발광하지 않는다. 이 때문에, 백라이트라고 부르는 형광관으로 이루어지는 조명 장치를 그 배면 또는 옆쪽에 설치하여, 이 백라이트 광의 투과량을 액정표시 패널로 제어하여 화상표시를 행하는 소위 투과형의 액정표시장치가 주로 이용되어 왔다.
- <29> 그러나, 이러한 투과형 액정표시 패널에서는, 통상, 백라이트가 전체 소비 전력 중 50%이상을 차지하므로, 소비 전력을 증대시키는 원인이 되고 있었다.
- <30> 또한 투과형 액정표시 패널은, 주위광이 매우 밝은 옥외와 같은 환경하에서는, 주위광에 비하여 백라이트 광이 어둡게 보여, 표시 화상을 인식하는 것이 곤란했다.
- <31> 이상과 같이, 옥외나 항상 휴대하여 사용할 기회가 많은 휴대 정보기기에서는, 반사형 액정표시장치가 채용되고 있다. 이것은, 백라이트 광 대신에 액정표시 패널의 화상표시부에 반사판을 설치하여, 주위광을 이 반사판 표면에서 반사시킴으로써 표시를 행하는 액정표시장치이다. 이러한 구조는, 예를 들면 특허문헌 1의 도 1, 도 2에 개시되어 있다.
- <32> 그러나, 주위광의 반사광을 이용하는 반사형 액정표시장치는, 상기 투과형 액정표시장치와는 반대로, 주위광이 어두울 경우에는 시인성이 극히 저하한다는 결점을 가진다.
- <33> 이상과 같은 투과형 및 반사형 액정표시장치의 문제점을 해소하기 위해, 투과형 표시와 반사형 표시의 양쪽을 하나의 액정표시 패널로 실현하는 반투과형 액정표시장치가 이용되고 있다. 이것은, 화소부분에 빛을 투과하는 ITO막 등으로 이루어지는 투과 전극과, 빛을 반사시키는 Al막 등으로 이루어지는 반사 전극의 2종류의 화소 전극을 형성하고 있다. 그리고, 백라이트 광의 일부를 투과시키는 동시에 주위광의 일부도 반사시키도록 하여 표시한다. 이러한 구조는, 예를 들면 특허문헌 2의 도 1, 도 2에 개시되어 있다.
- <34> 하나의 화상표시 영역에 투과광과 반사광에 의한 화상표시 기능을 가지는 액정표시 패널의 경우에는, 표시 품질이 저하한다는 문제가 있다. 이것은, 화상표시면의 배면의 백라이트 광으로부터 액정 패널을 투과하는 빛 및 화상표시면에서 입사되어 광반사부에서 반사해 오는 빛을 이용하여, 표시를 행하는 것에 기인한다. 이것에 의해, 액정층에 같은 전압을 인가해도, 액정을 끼워 대향하는 대향 전극과 투과 전극 사이 및 대향 전극과 반사 전극 사이에서, 화상의 밝기나 콘트라스트가 현저하게 달라지게 된다. 이 원인의 하나로서, 투과광과 반사광과의 광로 길이의 차이가 있다. 이 문제를 해결하는 방법으로서, 상기 특허문헌 2에 있어서는, 투과 전극부와 반사 전극부에서, 대향하는 전극간의 거리(셀 갭 길이)를 바꾸고 있다. 구체적으로는, 반사 전극의 하층에 유기수지막을 형성하여, 투과 전극과의 단차(Δ 갭)를 두고 있다. 이 단차의 높이를 조정함으로써, 반사광과 투과광과의 광로차를 최적화하여 적합한 표시 특성을 얻고 있다. 이와 같이 전극간의 액정층의 두께를 바꾸는 것으로 양자의 광로 길이를 거의 일치시키는 방법이 개시되고 있다.
- <35> [특허문헌 1] 일본국 공개특허공보 특개평 6-175126호
- <36> [특허문헌 2] 일본국 공개특허공보 특개평11-101992호

발명이 이루고자 하는 기술적 과제

- <37> 그러나, 상기한 바와 같이 투과 전극부와 반사 전극부에서 광로 길이를 일치시키는 구성에 있어서도, 표시 품질을 최적으로 하는 것은 어렵다. 게다가, 앞의 화상이 잔상이 되어서 표시 품질을 저하시키는, 소위 놀러 붙음이라고 하는 현상이 발생하는 경우가 있다.
- <38> 반투과형 액정표시장치에 있어서의 TFT어레이 기판의 화소 전극에는, 반사 전극과 투과 전극이 혼재한다. 또한 TFT어레이 기판에 대향하여 배치된 대향 기판의 대향 전극은, 투과 전극으로 형성되고 있다. 여기에서, 반사 전극은 예를 들면 Al이며, 투과 전극 및 대향 전극은 예를 들면 ITO이다. 이 때문에, 액정이 개재한 ITO-ITO전극과 ITO-Al전극에서는, 국부전지효과에 의한 전위의 차이가 나타나므로, 표시 특성이 열화된다.
- <39> 이와 같이, 액정층을 끼워 대향하는 대향 전극과, 투과 전극 및 반사 전극에 사용하는 재료의 차이에 의한 전위값의 차이가 놀러붙음의 주요 원인이라고 생각할 수 있다. 그래서, 본 발명자 등은, 이 전위값의 차이를 도 8의 셀 시료를 사용하여 측정했다. 화소 전극(23)과 대향 전극(28) 사이에 액정배향막(30)을 통해 액정층(29)을 끼워 셀 시료를 제작했다. 여기에서, 대향 전극(28)에는 일반적으로 사용되는 투과성 도전 재료인 ITO막을 사용했다. 그리고, 나머지 한쪽의 전극인 화소 전극(23)에는, 반투과형 액정표시장치의 화소 전극(23)으로서 일반적으로 사용되는 몇 종류의 도전 재료를 사용했다. 화소 전극(23)에, 금속재료인 Al, Ag, Cr, Mo, Ti 및 Ta 및 대향 전극(28)과 같은 ITO를 사용했다. 그리고, 화소 전극(23)과 대향 전극(28) 사이에 전지효과로서 나타나는 전위차를 각각의 화소 전극(23)재료마다 측정했다. 또한, 전위차는, 대향 전극(28)측을 접지=0V로 했을 때의 오프셋 전위값으로서 측정했다.
- <40> 표 1은, 본 발명자들에 의해 측정된 전극간의 오프셋 전위값의 결과를 나타내는 것이다. 오프셋 전위값은, 대향 전극(28)을 0V로 하고, 화소 전극(23)의 대향 전극(28)에서의 전위차를 나타내고 있다. 또한 각각의 화소 전극(23)재료의 파장550nm에 있어서의 반사율도 나타내고 있다.
- <41> [표 1]
- <42>
- | 화소전극(23)재료 | 오프셋 전위(V) | 반사율(%)@파장 550nm |
|------------|-----------|-----------------|
| Al(반사전극) | -1.0~-0.8 | 83~93 |
| Ag(반사전극) | -0.1~0.0 | 86~96 |
| Cr(반사전극) | -0.1~0.0 | 50~60 |
| Mo(반사전극) | 0.0~+1.0 | 50~60 |
| Ti(반사전극) | -0.2~0.1 | 45~55 |
| Ta(반사전극) | -0.5~-0.3 | 50~60 |
| ITO(반사전극) | 0.0 | |
- <43> 표 1을 참조하면, 화소 전극(23)에 반사 전극인 Al막을 사용했을 경우가 가장 전극간의 오프셋 전위값의 절대값이 크다. 이것으로부터, ITO막과 Al막 사이에는 가장 큰 전위값 차이가 생기는 것을 알 수 있다. 요컨대, 반투과형 액정표시장치에 있어서, 대향 전극(28)으로서 ITO막, 화소 전극(23)의 투과 전극으로서 ITO막, 화소 전극(23)의 반사 전극으로서 Al막을 사용한 구성은 표시 특성이 열화한다. 이 경우, 하나의 화상표시 영역의 화소 전극(23)에 같은 전위신호를 인가해도, 투과 전극부와 반사 전극부에서는 액정층에 인가되는 전압이 약 1V 다르다. 이 때문에, 투과 전극부의 투과광과 반사 전극부의 반사광에서는 광특성의 변화가 다르고, 표시 품질의 저하를 초래하게 된다.
- <44> 양 전극간의 전위차를 작게 하기 위해서는, 오프셋 전위값이 ITO막에 가까운 Cr, Mo, Ti, Ta막 등을 반사 전극 재료로서 사용하면 된다. 그러나, 이것들의 재료는 표 1에 나타나 있는 바와 같이, Al막에 비하여, 빛의 반사율이 작다. 이 때문에, 주위광의 반사효율이 낮아, 밝은 표시 특성을 얻을 수 없다는 문제가 있다.
- <45> 반사막 재료로서 Ag막을 사용할 경우, 오프셋 전위값은 ITO막에 가까우므로 표시 품질의 저하 대책에 대해서는 유효하다. 그러나, Ag막은 프로세스 공정간의 대기중 방치나, 물세정에 의해 표면산화된다. 따라서, 반사 특성이 크게 변화하여, 반사율의 저하나 색특성을 변화시키기 쉽다. 이 때문에, 예를 들면 상기 특허문헌 2에 나타나 있는 바와 같은 반사 전극부가 기판의 최상층면에 형성되는 구성의 경우에는, Ag막이 가지는 뛰어난 반사 특성을 유지하기 위한 제조 공정관리가 어렵다는 문제가 있다.
- <46> 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 표시 특성의 열화를 방지할 수 있는 반투과형 액정표시

장치를 얻는 것을 목적으로 한다.

발명의 구성 및 작용

- <47> 본 발명에 따른 반투과형 액정표시장치는, 제1의 기판과, 상기 제1의 기판과 대향하여 배치되어, 대향 전극을 가지는 제2의 기판과, 상기 제1의 기판과 상기 제2의 기판으로 끼워진 액정을 가지고, 화소 내에 광반사부 및 광투과부가 설치되는 반투과형 액정표시장치로서, 상기 제1의 기판이 복수의 게이트 배선과, 상기 게이트 배선과 교차하는 복수의 소스 배선과, 스위칭소자를 가지고 상기 게이트 배선과 상기 소스 배선과 상기 스위칭소자를 덮어, 적어도 일부에 요철형상을 가지는 제1의 층간 절연막과, 상기 제1의 층간 절연막의 요철형상 위에 설치되고, 하나의 화소에 복수 설치된 반사막과, 상기 반사막을 덮도록 형성된 제2의 층간 절연막과, 상기 제2의 층간절연막의 상기 반사막이 배치된 영역 위에 형성되어, 콘택홀을 통해 상기 스위칭소자와 전기적으로 접속된 투명화소 전극을 구비하고, 상기 투명화소 전극은, 상기 반사막이 배치된 영역으로부터 비어져 나와서 형성되고, 상기 투명화소 전극의 상기 반사막이 배치된 영역으로부터 비어져 나온 부분이 광투과부가 되는 것이다.
- <48> 실시예 1.
- <49> 본 실시예에 따른 반투과형 액정표시장치의 구성 및 제조 공정에 대해서 도 1~4를 사용하여 설명한다. 도 1은 본 실시예에 따른 반투과형 액정표시장치의 제1의 기판인 TFT어레이 기판의 화소의 구성을 나타내는 평면도이다. 도 2는 도 1의 A-A단면에 더하여 게이트 단자부 및 소스 단자부의 구성을 나타내는 단면도이다.
- <50> 도면에 있어서, 부호 1은 투명절연성 기판, 2는 게이트 배선, 3은 게이트 전극, 4는 저장용량전극, 5는 게이트 단자, 6은 게이트 절연막, 7은 반도체막, 8은 오믹콘택 막, 9는 소스 전극, 10은 소스 배선, 11은 소스 단자, 12는 드레인 전극, 13은 TFT채널부, 14는 보호 절연막, 15는 제1의 층간절연막, 16은 요철형상, 17은 반사막, 18은 차광막, 19는 제2의 층간 절연막, 20은 제1의 콘택홀, 21은 제2의 콘택홀, 22은 제3의 콘택홀, 23은 화소 전극, 24는 게이트 단자 패드, 25는 소스 단자 패드, 26은 투명절연성 기판, 27은 칼라필터층, 28은 대향 전극, 29는 액정층, 31은 갭 제어층이다.
- <51> 게이트 배선(주사 신호 배선)(2), 게이트 전극(3), 저장용량전극(4) 및 게이트 단자(5)는 유리 등으로 이루어지는 투명절연성 기판(1)위에 형성된다. 게이트 배선(2)은 게이트 전극(3)을 가지고, 게이트 배선(2)의 단부에는 게이트 단자(5)가 있다. 게이트 전극(3)은, 스위칭소자가 되는 TFT(박막트랜지스터)를 구성한다. 저장용량전극(4)은 게이트 배선(2)과 평행하게 배치되어, 화소영역의 중앙근방에 있다. 저장용량전극(4)은 화소 전극(23)에 인가되는 전압을 일정시간 유지하기 위한 저장용량을 구성한다. TFT 어레이 기판에는, 외부로부터의 각종 신호가 공급되는 드라이버 IC가 배치되어 있다. 그리고, 드라이버 IC에 설치되는 패드와 게이트 단자(5)는 전기적으로 접속되어 있다. 이에 따라 외부로부터의 화상주사 신호를 게이트 단자(5)를 통해 게이트 배선(2)에 입력한다. 그리고, 게이트 배선(2)은 게이트 전극(3)에 화상주사신호를 전송한다.
- <52> 그리고, 투명성 무기절연재료로 이루어지는 게이트 절연막(6)은, 게이트 배선(2), 게이트 전극(3), 저장용량전극(4) 및 게이트 단자(5)를 덮도록 형성되어 있다. 반도체막(7)은 게이트 절연막(6)을 통해 게이트 배선(2) 및 게이트 전극(3)위로 형성되어, TFT를 구성한다. 오믹 콘택막(8)은 반도체막(7)위에 형성된다. 또한 게이트 전극(3)상의 일부는, 오믹 콘택막(8)이 제거되고 있다. 따라서, 오믹 콘택막(8)은 반도체막(7)의 양단에 배치된다.
- <53> *소스 전극(9)은 소스 배선(표시 신호 배선)(10)으로부터 연장하여, TFT를 구성한다. 또한 소스 전극(9)은 저장용량전극(4)과는 반대측의 오믹 콘택막(8) 위에 설치된다. 소스 단자(11)는 소스 배선(10)의 단부에 있다. 또한 TFT어레이 기판에는, 외부에서의 각종 신호가 공급되는 드라이버 IC가 배치되어 있다. 그리고, 드라이버 IC에 설치되는 패드와 소스 단자(11)는 전기적으로 접속되어 있다. 이에 따라 외부에서의 화상신호를 소스 단자(11)를 통해 소스 배선(10)에 입력한다. 그리고, 소스 배선(10)은 소스 전극(9)에 화상신호를 전송한다. TFT 어레이 기판 위에는 복수의 소스 배선(10)이 평행하게 설치된다. 마찬가지로 복수의 게이트 배선(2)도 평행하게 설치된다. 그리고, 게이트 배선(2)과 소스 배선(10)은 게이트 절연막(6)을 통해 서로 교차하도록 형성되어 있다. 또한, 게이트 배선(2)과 소스 배선(10)과의 교차점 근방에는 TFT가 형성되어 있다. 또한 인접하는 게이트 배선(2)과 소스 배선(10)으로 둘러싸인 영역이 화소가 되고, TFT 어레이 기판 위에는 화소가 매트릭스 모양으로 배열된다.
- <54> 저장용량전극(4)측의 오믹 콘택막(8) 위에는 드레인 전극(12)이 형성되어, TFT를 구성하고 있다. 또한 드레인 전극(12)의 적어도 일부는 게이트 절연막(6)을 통해 하층의 저장용량전극(4)과 오버랩하고 있다. 이에 따라 저장용량전극(4)과 드레인 전극(12) 사이에 전하가 축적되어, 저장용량을 형성할 수 있다. TFT의 채널부(13)는 반

도체막(7) 중, 소스 전극(9)과 드레인 전극(12)에 끼워진 영역이다.

- <55> 보호 절연막(14)은 투명성 무기절연재료로 이루어지고, TFT, 게이트 배선(2) 및 소스 배선(10)을 덮도록 형성된다. 요컨대, 소스 전극(9) 및 드레인 전극(12) 위에 보호 절연막(14)이 형성되어 있다. 제1의 층간 절연막(15)은 투명성 유기수지재료로 이루어지고, 보호 절연막(14)을 덮도록 형성된다.
- <56> 또한 제1의 층간 절연막(15)의 일부에는, 반사광을 산란시키기 위한 요철형상(16)이 여러개 형성되어 있다. 각 화소영역 내의 게이트 배선(2)근방에서 저장용량전극(4)까지 중 TFT를 제외한 영역에 요철형상(16)이 형성되어 있다. 이에 따라 제1의 층간 절연막(15)의 표면이 거칠어진다.
- <57> 그리고, 반사막(17)이 제1의 층간 절연막(15)의 요철형상(16) 위에 형성된다. 즉, 반사막(17)은 요철형상(16)과 거의 같은 영역에 설치되어, TFT를 제외하고 각 화소영역의 대략 절반에 형성된다. 반사막(17)이 형성된 영역이 광반사부가 된다. 이에 따라 시인측에서 입사해 온 빛이 반사막(17)에 의해 반사되어, 시인측으로 출사한다. 또한 차광막(18)은 제1의 층간 절연막(15)의 TFT부 위에 형성된다. 이에 따라 TFT에 대한 전하에 의한 영향을 막을 수 있으며, TFT로의 주위광의 입사를 차광한다. 반사막(17)과 차광막(18)은, 같은 재료에 의해 형성되고 있다.
- <58> 제2의 층간절연막(19)은 투명성 유기수지재료로 이루어지고, 반사막(17) 및 차광막(18)을 덮는 동시에, 기판전체를 평탄화시킨다. 즉, 제2의 층간 절연막(19)이 반사막(17) 위에 형성되어 있다. 따라서, 반사막(17)은 제1의 층간 절연막(15)의 요철형상(16)의 패턴 위에 성막되어, 제2의 층간 절연막(19)으로 피복되고 있다. 이 때문에, 반사막(17)은 드레인 전극(12)이나 후술하는 화소 전극(23)과는 접촉되지 않고, 전기적으로 플로팅 상태이다. 즉, 전극으로서는 기능하지 않는다.
- <59> 화소 전극(23)은 TFT를 제외하고 각 화소 영역의 대략 전체에 설치된다. 또한 반사막(17) 위에 화소 전극(23)이 배치되어 있다. 화소 전극(23)의 하층에 반사막(17)이 형성되어 있는 영역은 광반사부, 화소 전극(23)의 하층에 반사막(17)이 형성되지 않는 영역은 광투과부이다. 구체적으로는, 화소 전극(23)의 일부가, 반사막(17)이 배치된 영역으로부터 비어져 나와 형성되어 있다. 그리고, 반사막(17)이 배치된 영역으로부터 비어져 나온 화소 전극(23)의 부분이 광투과부가 된다. 또한 화소 전극(23)은 투명성 도전 재료로 이루어지는 투명화소 전극이며, 액정층에 신호 전위를 부여한다.
- <60> 그리고, 드레인 전극(12) 위에는, 제1의 콘택홀(화소 드레인 콘택홀)(20)이 형성되어 있다. 제1의 콘택홀(20)은 보호 절연막(14), 제1의 층간 절연막(15) 및 제2의 층간 절연막(19)을 관통하도록 형성되어 있다. 그리고, 화소 전극(23)은 제1의 콘택홀(20)을 통해 하층의 드레인 전극(12)에 접속되어 있다. 제1의 콘택홀(20)이 형성되는 영역이 화소/드레인 콘택부가 된다.
- <61> 그리고, 게이트 단자(5) 위에는, 제2의 콘택홀(게이트 단자부 콘택홀)(21)이 형성되어 있다. 제2의 콘택홀(21)은 게이트 절연막(6), 보호절연막(14), 제1의 층간 절연막(15) 및 제2의 층간 절연막(19)을 관통하도록 형성되어 있다. 게이트 단자 패드(24)는 투명성 도전 재료로 이루어지고, 제2의 콘택홀(21)을 통해 하층의 게이트 단자(5)에 접속된다. 제2의 콘택홀(21)이 형성되는 영역이 게이트 단자부가 된다.
- <62> 또한, 소스 단자(11) 위에는, 제3의 콘택홀(소스 단자부 콘택홀)(22)이 형성되어 있다. 제3의 콘택홀(22)은 보호 절연막(14), 제1의 층간 절연막(15) 및 제2의 층간절연막(19)을 관통하도록 형성되어 있다. 소스 단자 패드(25)는 투명성 도전 재료로 이루어지고 제3의 콘택홀(22)을 통해 하층의 소스 단자(11)에 접속된다. 제3의 콘택홀(22)이 형성되는 영역이 소스 단자부가 된다. 이상의 구성에 의해, TFT어레이 기판은 구성되어 있다.
- <63> 도 3은 도 2의 TFT어레이 기판을 포함하는 반투과형 액정표시 패널을 나타내는 단면도이다. 도 3에 나타나 있는 바와 같이, 전술한 TFT어레이 기판에 제2의 기판인 대향 기판이 배치된다. 대향 기판은, TFT어레이 기판에 대향하여 배치되고 있다. 여기에서, 대향 기판은 투명절연성 기판(26), 칼라필터층(27), 대향 전극(28), 및 겹 제어층(31)을 가지고 있다. 칼라필터층(27)은, 예를 들면 블랙 매트릭스(BM)와, 빨강(R) 초록(G) 파랑(B)의 착색층을 가지고 있다. 칼라필터층(27)은, 유리 등으로 이루어지는 투명절연성 기판(26)의 밑면의 화소영역에 형성되어, 컬러 표시를 행한다. 대향 전극(28)은, 대향 기판의 액정층(29)측에 배치되어, 액정층(29)에 신호 전위를 공급하기 위한 공통 전위를 부여한다. 겹 제어층(31)은, 광반사부에 대향하는 영역의 대향 전극(28)의 상층에 형성된다. 이에 따라 TFT어레이 기판측의 광반사부와 대향하는 액정층(29)의 두께가, 광투과부와 대향하는 액정층(29) 두께의 약 1/2이 된다. 이와 같은 단차를 설치해 두는 것이 바람직하다. 이에 따라 투과광과 반사광의 광로 길이를 거의 일치시킬 수 있고, 투과광과 반사광의 위상차가 일치하므로, 반사 모드나 투과 모드에서도 적합한 표시 특성을 얻을 수 있다. 그리고, TFT어레이 기판과 대향 기판을 실재를 사용해서 대향하여 서로

붙이고, 그 사이에 액정층(29)을 넣어서 밀봉한다.

- <64> 또한 TFT어레이 기관과 대향 기관의 표면에는, 액정을 배향시키기 위한 액정배향막(도시 생략)이 도포 형성되어 있다. 본 실시예에 따른 반투과형 액정표시 패널은 이상과 같이 구성되어 있다.
- <65> 본 실시예에 따른 반투과형 액정표시 패널은, 투과 전극으로 구성되어 있는 화소 전극(23)을 구동하기 위해, 각각의 화소에는 스위칭소자인 TFT가 배치되어 있다. 그리고, TFT의 드레인 전극(12)에는, 화소 전극(23)이 전기적으로 접속되어 있다. TFT의 게이트 전극(3)은 게이트 배선(2)에 접속되어, 게이트 단자(5)로부터 입력되는 신호에 의해 TFT의 ON과 OFF를 제어하고 있다. TFT의 소스 전극(9)은 소스 배선(10)에 접속되어 있다. 게이트 전극(3)에 전압을 인가하면 소스 배선(10)으로부터 TFT의 드레인 전극(12)에 접속된 화소 전극(23)에 표시 전압이 인가된다.
- <66> 이에 따라 화소 전극(23)과, 대향 전극(28)의 사이에, 표시 전압에 따른 전계가 생긴다. 기관 사이에서 생긴 전계로 액정은 구동된다. 즉, 기관간의 액정의 배향방향이 변화되고, 액정층(29)을 통과하는 빛의 편광상태가 변화된다. 또한 소스 전극(9)에 인가하는 표시 전압을 임의로 제어함으로써 액정에 실제로 인가하는 전압(구동전압)을 바꿀 수 있다. 액정에 인가하는 전압은 소스 전극(9)으로 제어할 수 있기 때문에, 액정구동상태에 대해서는, 액정의 중간적인 투과율도 자유롭게 설정할 수 있다.
- <67> 또한, TFT어레이 기관과 대향 기관의 외면에는, 편광판 및 위상차판 등이 설치된다. 또한 액정표시 패널의 반시인측에는, 백라이트 유닛 등이 배치된다. 편광판은, 일 방향으로 진동하는 빛을 흡수하고, 다른 일 방향으로 진동하는 빛만을 통과시켜, 직선편광을 만든다. 위상차판이라 함은, 주로 $\lambda/2$ 이나 $\lambda/4$ 와 같은 특정한 위상차를 일으키는 것이다. 이것들은 각각 $\lambda/2$ 판, $\lambda/4$ 판이라고 부른다. 이러한 위상차판은, 광학보상을 위해 이용되고, 시야각 확대를 위해서도 사용된다.
- <68> 광투과부에서는, 백라이트 유닛으로부터 입사한 빛이 TFT어레이 기관측의 편광판을 통과하여 직선편광이 되고, 위상차판을 통과하여 특정한 위상차가 생긴다. 또한, 투명절연성 기관(1)을 통과하여, 액정층(29)에 입사한다. 액정층(29)을 통과함으로써, 빛의 편광상태가 변화된다. 그 후에 투명절연성 기관(26), 위상차판 및 편광판을 통과하여, 직선편광이 되어 시인측으로 출사한다.
- <69> 광반사부에서는, 시인측에서 입사한 빛이 대향 기관측의 편광판을 통과하여 직선편광이 되고, 위상차판을 통과하여 특정한 위상차가 생긴다. 또한, 투명절연성 기관(26)을 통과하여, 액정층(29)으로 입사한다. 액정층(29)을 통과함으로써, 빛의 편광상태가 변화된다. 그리고, 액정층(29)으로 입사한 빛은, 반사막(17)에서 반사된다. 이에 따라 다시 액정층(29)을 통과하여, 빛의 편광상태가 변화된다. 그 후에 투명절연성 기관(26), 위상차판 및 편광판을 통과하여, 직선편광이 되어서 시인측으로 출사한다.
- <70> 또한 편광 상태에 따라, 대향 기관측의 편광판을 통과하는 광량이 변화된다. 즉, 백라이트 유닛으로부터 액정표시 패널을 투과하는 투과광 및 외부에서 입사한 빛의 반사광 중, 시인측의 편광판을 통과하는 빛의 광량이 변화된다. 액정의 배향방향은, 인가되는 표시 전압에 의해 변화된다. 따라서, 표시 전압을 제어함으로써, 시인측의 편광판을 통과하는 광량을 변화시킬 수 있다. 즉, 화소마다 표시 전압을 바꾸는 것에 의해, 원하는 화상을 표시할 수 있다.
- <71> 이하, 도 4를 사용하여, 본 실시예에 따른 반투과형 액정표시장치의 제조 공정을 자세하게 설명한다. 도 4는 본 실시예에 따른 TFT어레이 기관의 제조 공정을 나타내는 공정단면도이다.
- <72> 최초에, 게이트 배선(2), 게이트 전극(3), 저장용량전극(4) 및 게이트 단자(5)를 형성한다. 우선, 스퍼터 등으로 유리 등의 투명절연성 기관(1)위에 제1의 금속박막을 형성한다. 본 실시예에서는, 제1의 금속박막으로서 C(크롬)막을 사용하고 있다. 그리고, 공지한 Ar가스를 사용한 스퍼터링법으로 Cr을 200nm의 두께로 성막한다. 다음에 제1의 금속박막위에 감광성 수지인 레지스트를 스핀 코트에 의해 도포하고, 도포한 레지스트를 노광, 현상하는 제1회째의 사진제판공정을 행한다. 이에 따라 원하는 형상으로 포토레지스트가 패터닝된다. 그 후에 Cr막을 에칭하고, 포토레지스트 패턴을 제거하는 것으로, 게이트 배선(2), 게이트 전극(3), 저장용량전극(4) 및 게이트 단자(5)를 형성한다. 또한, 게이트/소스 교차부에 게이트 배선(2), TFT부에 게이트 전극(3), 보조 용량배선부에 저장용량전극(4), 게이트 단자부에 게이트 단자(5)가 형성된다. 본 실시예에서는, 에칭에 공지한 질산세척액 암모늄 + 과염소산을 포함하는 용액을 사용하고 있다. 이 공정에 의해 도 4a에 나타내는 바와 같이, 제1의 금속박막의 패턴이 투명절연성 기관(1)위에 형성된다.
- <73> 그 다음에 플라즈마 CVD 등의 각종 CVD법으로 게이트 절연막(6), 반도체막(7), 오믹 콘택막(8)을 순차성막하고, 제2회째의 사진제판공정, 에칭 공정을 통해 반도체막(7) 및 오믹 콘택막(8)의 패턴형성을 행한다. 반

도체막(7) 및 오믹 콘택막(8)의 패턴은, 스위칭소자가 되는 TFT의 형성 영역 뿐만아니라, 게이트 배선(2)과 소스 배선(10)이 교차하는 영역에도 형성해 두는 것이 바람직하다. 이에 따라 게이트 배선(2)패턴의 단차가 반도체막(7) 및 오믹 콘택막(8)의 패턴으로 완화되어, 소스 배선(10)이 단차부분에서 단선되는 것을 방지할 수 있다.

<74> 또한 게이트 절연막(6)은 SiN_x 나 SiO_y 등이 이용된다. 반도체막(7)으로서는, 예를 들면 a-Si(아모퍼스 실리콘), p-Si(폴리실리콘)이 이용된다. 오믹 콘택막(8)은, n형 반도체이며, a-Si 혹은 p-Si에 P(인)등을 미량으로 도핑한 $n^+ \text{a-Si}$ 막, $n^+ \text{p-Si}$ 막 등이 이용된다.

<75> 본 실시예에서는 공지한 CVD(화학기상성장)법을 사용하여, 게이트 절연막(6)으로서 SiN_x (x는 정수)을 400nm, 반도체막(7)으로서 a-Si를 200nm, 오믹 콘택막(8)으로서 a-Si에 P(인)을 불순물로서 도핑한 $n^+ \text{a-Si}$ 를 50nm의 두께로 순차 성막한다. 그리고, 불소계 가스를 사용한 공지한 드라이 에칭법으로 반도체막(7) 및 오믹 콘택막(8)의 패턴을 형성한다. 이에 따라 도 4b에 나타내는 구조가 형성된다.

<76> 그 후에 스퍼터 등으로 소스 배선 재료가 되는 제2의 금속박막을 성막하고, 제3회째의 사진제판공정, 에칭 공정을 실시한다. 이에 따라 소스 전극(9), 소스 배선(10), 소스 단자(11) 및 드레인 전극(12)을 형성한다. 그리고, 소스 전극(9), 소스 배선(10) 및 드레인 전극(12)의 패턴을 마스크로 하여, 오믹 콘택막(8)을 에칭 등으로 제거한다. 이 프로세스에 의해, 오믹 콘택막(8)의 중앙부가 제거되어, 반도체막(7)이 노출하고, 채널부(13)가 형성된다. 그 후에 포토레지스트 패턴을 제거하고, 소스 전극(9), 소스 배선(10), 소스 단자(11), 드레인 전극(12) 및 TFT의 채널부(13)의 패턴을 형성한다.

<77> 본 실시예에서는, 제2의 금속박막으로서 Cr막을 사용하고 있다. 우선, 공지한 Ar가스를 사용한 스퍼터링법으로 Cr를 200nm의 두께로 성막한다. 다음에 제3회째의 사진제판공정으로 원하는 형상으로 포토레지스트를 패터닝한다. 그 후에 공지한 질산 세척 암모늄 + 과염소산을 포함하는 용액을 사용하여 Cr막을 에칭한다. 이 공정에 의해, 기판 위에 소스 전극(9), 소스 배선(10), 소스 단자(11) 및 드레인 전극(12)의 패턴이 형성된다. 다음에 불소계 가스를 사용한 공지한 드라이에칭법으로 소스 전극(9)과 드레인 전극(12)으로 끼워지는 영역의 오믹 콘택막(8)을 에칭한다. 이 공정에 의해, TFT의 채널부(13)의 패턴이 형성된다. 이상의 공정에 의해, 도 4c에 나타내는 구조가 기판 위에 형성된다.

<78> 그 후에 플라즈마 CVD 등의 각종 CVD법으로 SiN_x , SiO_y (X,y는 정수)등 혹은 그것들의 혼합물 및 적층물로 이루어지는 절연막으로 형성한 보호 절연막(14)을 형성한다. 그 후에 감광성 유기수지막으로 이루어지는 제1의 층간 절연막(15)을 도포형성하고, 제4회째의 사진제판공정으로 제1의 층간절연막(15)의 일부에 요철형상(16)을 형성한다. 또한 요철형상(16)이 형성된 영역은 광반사부이다.

<79> 본 실시예에서는, 우선 공지한 CVD법을 사용하여, 보호 절연막(14)으로서 SiN_x (x는 정수)를 100nm의 두께로 성막한다. 그 후에 제1의 층간 절연막(15)으로서 감광성 유기수지막을 스핀 코팅법에 의해, $1\mu\text{m} \sim 3.5\mu\text{m}$ 의 막두께가 되도록 도포 형성한다. 여기에서, 감광성 유기수지막은 광 투과성의 아크릴계 유기수지인 JSR제 PC335이다. 또한 제1의 층간 절연막(15)으로서 흡수성 입자를 포함해도 된다. 그리고, 제4회째의 사진제판공정을 사용하여 광반사부에 반사광을 입사의 각도방향으로 산란시키기 위한 요철형상(16)의 패턴을 형성한다. 이러한 요철형상(16)은, 요철 패턴형성용의 포토마스크를 사용한다. 예를 들면 감광성 유기수지막을 현상으로 완전히 제거하는데 필요한 포토 노광량을 100%로 했을 경우, 광반사부에 대하여, 그 20~40%정도의 노광량으로 노광을 행한다. 그 후에 예를 들면 TMAH(테트라메틸 암모늄 히드록시드)농도가 0.4wt% 정도의 유기 알칼리 현상액으로 현상함으로써 요철형상(16)을 형성할 수 있다. 또한, 요철형상(16)을 바꿈으로써, 주위로부터 입사하는 외광의 산란 각도방향이 바뀐다. 따라서, 표시장치에 요구되는 원하는 산란 각도특성을 얻을 수 있도록 상기 노광량이나 현상액의 TMAH농도를 최적화하는 것이 바람직하다. 또 현상후에 200℃전후의 온도로 포스트 베이킹을 행함으로써, 리플로우 효과에 의해 요철을 원활한 형상으로 하는 것도 가능하다. 이상의 공정에 의해, 도 4d에 나타내는 구조가 기판 위에 형성된다.

<80> 다음에 고반사 특성을 가지는 제3의 금속박막을 성막하고, 제5회째의 사진제판공정, 에칭 공정을 행한다. 이에 따라 광반사부를 형성하는 반사막(17)과, TFT의 적어도 일부 영역 또는 전체 영역을 덮는 차광막(18)을 형성한다. 또한 반사막(17)은, 제1의 층간절연막(15) 위에 형성된 요철형상(16) 위에 형성한다. 또한, 반사막(17) 및 차광막(18)은, 화소 전극(23)과는 접촉하지 않고, 전기적으로 플로팅 상태이다. 차광막(18)을 형성하는 것으로, TFT의 채널부(13)의 대전을 막아, 특성의 열화를 방지할 수 있다.

- <81> 본 실시예에서는, 이 제3의 금속박막으로서 Al(알루미늄)을 공지한 스퍼터링법을 사용하여 100nm의 두께로 성막한다. 그리고, 제5회째의 사진제판공정으로 포토레지스트 패턴을 형성한다. 다음에 공지한 인산 + 질산 + 아세트산을 포함하는 용액을 사용하여, 에칭을 행한다. 그 후에 포토레지스트 패턴을 제거하여 광반사부를 형성하는 반사막(17)을 형성한다. 또한 동시에, TFT상의 적어도 일부 영역 또는 전체 영역을 덮도록 차광막(18) 패턴을 형성해 두는 것이 바람직하다. 차광막(18)을 형성함으로써, 반도체막(7)으로 외광의 입사에 의한 광 리크 원인을 억제할 수 있다. 또한, 제1의 층간절연막(15)을 형성하는 감광성 유기수지막에 포함되는 수분이나 다른 하동(荷動)이온에 의한 TFT의 특성변동을 억제할 수 있다. 이상의 공정에 의해, 도 4e에 나타내는 구조가 기판 위에 형성된다.
- <82> 다음에 감광성 유기수지막으로 이루어지는 제2의 층간절연막(19)을 도포 형성한다. 본 실시예에서는, 제2의 층간 절연막(19)으로서 감광성 유기수지막을 스핀 코팅법에 의해, 0.5 μ m~2.5 μ m의 막두께가 되도록 도포 형성한다. 여기에서 감광성 유기수지막은 광 투과성의 아크릴계 유기수지인 JSR제 PC335이다. 그리고, 제6회째의 사진제판공정, 에칭 공정을 행한다. 이 공정에 의해, 콘택부의 제1의 층간 절연막(15) 및 제2의 층간절연막(19)이 제거된다. 즉, 화소/드레인 콘택부, 게이트 단자부 및 소스 단자부에서 보호 절연막(14)이 노출한다. 이상의 공정에 의해, 도 4f에 나타내는 구조가 기판 위에 형성된다.
- <83> 그 후에 제1, 제2, 제3의 콘택홀(20, 21, 22)을 형성한다. 본 실시예에서는, 제2의 층간 절연막(19)을 마스크로 하여, 불소계 가스를 사용한 공지한 드라이에칭법으로 SiN_x로 이루어지는 게이트 절연막(6) 및 보호 절연막(14)을 에칭 제거한다. 이 공정에 의해, 화소/드레인 콘택부에서는 보호 절연막(14)이 제거되어, 제2의 금속박막으로 이루어지는 드레인 전극(12)이 노출한다. 이에 따라 제1의 콘택홀(20)이 형성된다. 또한 같은 공정에 의해, 게이트 단자부에서는 보호 절연막(14) 및 게이트 절연막(6)이 제거되어, 제1의 금속박막으로 이루어지는 게이트 단자(5)가 노출한다. 이에 따라 제2의 콘택홀(21)이 형성된다. 또한, 같은 공정에 의해, 소스 단자부에서는 보호 절연막(14)이 제거되어, 제2의 금속박막으로 이루어지는 소스 단자(11)가 노출한다. 이에 따라 제3의 콘택홀(22)이 형성된다. 따라서, 뒤에 성막하는 화소 전극(23)등을 형성하는 투명도전 막과, TFT의 드레인 전극(12), 게이트 단자(5) 및 소스 단자(11)와의 전도가 행해진다. 이상의 공정에 의해, 도 4g에 나타내는 구조가 기판 위에 형성된다.
- <84> 그 후에 IT0(Indium Tin Oxide), SnO₂, InZnO등의 투명 도전막을 스퍼터, 증착, 도포, CVD, 인쇄법, 졸겔 법 등의 방법으로 성막한다. 이 투명 도전막은, IT0, SnO₂, InZnO등의 적층, 또는 혼합층으로 이루어지는 투명 도전층이어도 된다. 그리고, 제 7회째의 사진제판공정, 에칭 공정을 행한다. 이 공정에 의해 화소 전극(23), 게이트 단자 패드(24) 및 소스 단자 패드(25)의 패턴이 형성된다.
- <85> 화소 전극(23)은 각 화소 영역의 TFT를 제외하고 거의 전체에 형성된다. 또 화소 전극은 화소/드레인 콘택부의 제1의 콘택홀(20)을 통해, 하층의 드레인 전극(12)과 접속된다. 게이트 단자 패드(24)는, 게이트 단자부의 제2의 콘택홀(21)에 형성된다. 또한 게이트 단자 패드(24)는 게이트 단자부의 제2의 콘택홀(21)을 통해, 하층의 게이트 단자(5)와 접속된다. 소스 단자 패드(25)는, 소스 단자부의 제3의 콘택홀(22)에 형성된다. 또한 소스 단자 패드(25)는 소스 단자부의 제3의 콘택홀(22)을 통해, 하층의 소스 단자(11)와 접속된다. 이와 같이, 투명도전 막은, 제1, 제2, 제3의 콘택홀(20, 21, 22)에 의해, 각각 드레인 전극(12), 게이트 단자(5), 소스 단자(11)와 전도가 행해지고 있다.
- <86> 본 실시예에서는, 투명도전 막으로서 IT0를 공지한 스퍼터링법을 사용하여 100nm의 두께로 성막하고, 제7회째의 사실제판 공정을 사용하여 포토레지스트 패턴을 형성한다. 그리고, 공지한 염산+질산을 포함하는 용액을 사용하여 에칭을 행한다. 그 후에 포토레지스트 패턴을 제거하여 화소 전극(23), 게이트 단자 패드(24), 및 소스 단자 패드(25)를 형성한다. 이상의 공정에 의해, 도 4h에 나타내는 구성이 된다.
- <87> 이러한 일련의 공정을 거치는 것으로, 액정을 구동하기 위한 TFT어레이 기판을 형성할 수 있다.
- <88> 또한, 본 실시예에 있어서는, 반사막(17)으로서 Al막을 사용했지만, 이에 한정되지 않고, Al에 불순물을 첨가한 Al합금을 사용해도 된다. 적합한 예는, Al에 0.1~0.5wt%의 Cu(동)을 첨가한 AlCu합금이다. 또는, Al에 Y(이트륨), La(란탄) Nd(네오디뮴), Sm(사마륨), Gd(가돌리늄)) 그외의 희토류 금속으로부터 선택되는 1종류 이상을 0.3~1.0wt%의 범위에서 적어도 첨가한 Al합금을 사용해도 된다. 이들의 경우에는, 스퍼터링법에 의한 성막시에 결정입자의 성장을 억제하여, 치밀하게 평탄한 막을 얻을 수 있기 때문에, 높은 반사율을 얻을 수 있어 바람직하다. 또 Al에 Fe(철), Co(코발트), Ni(니켈), Ru(루테튬), Pd(팔라듐), Pt(백금)으로부터 선택되는 1종류 이상의 원소를 1~10wt%의 범위에서 적어도 첨가한 Al합금을 사용해도 된다. 이 경우에는, 순 Al합금에 비하여

400nm이하의 단파장의 빛의 투과율을 높여, 가시광선영역의 350nm~750nm의 범위에서 반사율 특성을 일정하게 할 수 있다. 따라서, 반사광의 페이퍼 화이트적인 색특성을 얻을 수 있기 때문에 바람직하다.

<89> 본 실시예에 따른 반투과형 액정표시장치는, 각 화소영역에 광투과부와 광반사부를 가진다. 이 광반사부에 형성되는 반사막(17)은, 제2의 층간절연막(19)에 의해 피복되고 있으며, 드레인 전극과는 접촉되지 않는다. 그 때문에 액정층(29)에 전위를 인가하는 전극으로서의 기능을 갖지 않는다. 즉, 반사막(17)은, 액정을 구동시키는 전극으로서의 기능하지 않고, 외부로부터 입사해 온 빛을 반사시키는 기능만을 가지고 있다. 따라서, TFT어레이 기판에 있어서 액정을 구동시키는 화소 전극(23)으로서 기능하는 것은, 반사막(17)의 상부에 성막된 투명도전막으로 이루어지는 투과 전극뿐이다.

<90> 이와 같이, 액정에 전압을 인가하는 것은, TFT어레이 기판측의 화소 전극(23)과, 대향 기판측의 대향 전극(28)이 되며, 모두 같은 재료의 투명도전 막으로 형성되어 있다. 즉, TFT어레이 기판측의 화소 전극(23)에 의한 액정층(29)으로의 신호 전위의 공급은, 액정층(29)을 끼워 대향하는 대향 전극(28)과 같은 재료인 투명도전 막에 의해서만 행해진다. 여기에서, 화소 전극(23)과 대향 전극(28)을 구성하는 투명도전 막은, 예를 들면 ITO막이다. 이 때문에, 액정층(29)을 통해 대향하는 화소 전극(23)과 대향 전극(28) 사이에는, 전지효과에 의한 오프셋 전위가 원리상 발생하지 않는다. 따라서, 광투과부와 광반사부의 양쪽을 포함하는 각 화소영역에는, 일정하게 신호 전위가 인가되게 된다. 요컨대, 종래와 같은 ITO-ITO전극과, ITO-Al 전극과의 국부전지효과에 의한 전위의 차이가 나타나지 않고, 광투과부의 투과광과 광반사부의 반사광은, 광특성이 일정하게 된다.

<91> 따라서, 본 실시예와 같이, 반사막(17)으로서 Al막을 사용하는 경우에도, 광투과부와 광반사부에서 표시 특성을 저하시키지 않고, 양호한 표시 품질을 얻을 수 있다. 이와 같이, 광반사부에 Al막을 사용한 경우에도 광투과부와 오프셋 전위값의 차를 없앨 수 있어, 놀러볼음 등의 표시 특성의 열화를 방지할 수 있다.

<92> 또한, 본 실시예에 있어서, 반사막(17)은, 제2의 층간절연막(19)으로 피복되므로, 외기로부터 차단된 구성이 된다. 따라서, 반사막(17)으로서 Ag 또는 Ag계의 합금막을 사용한 경우에도, 종래와 같은 대기중에서의 표면산화 발생하지 않는다. 이 때문에, 반사율 저하 등의 반사 특성의 변화를 방지할 수 있으므로, 양호한 표시 품질을 얻는 것이 가능해진다.

<93> 또 TFT어레이 기판의 광반사부 표면에 설치된 요철형상(16)이 제2의 층간 절연막(19)에서 평탄화되고 있다. 이 때문에, 종래의 구성과 같이 요철에 의한 액정 배향의 호트러짐을 발생시키지 않는다. 또한 화소 전극(23)의 형성 시에, 에칭 속도도 일정하게 할 수 있고, 생산 능력을 향상시킬 수 있다. 이상으로부터, 본 실시예에 의하면, 높은 반사 효율과 양호한 표시 품질을 동시에 겸비한 반투과 액정표시장치를 얻는 것이 가능해진다.

<94> 또한, 본 실시예에 있어서는, 광 투과성의 무기계 절연막 SiN_x 로 이루어지는 보호 절연막(14)을 형성하고 있지만, 이것을 생략하는 것도 가능하다. 그러나, 본 실시예와 같이, SiN_x 막으로 이루어지는 보호 절연막(14)을 설치함으로써, 유기수지계의 제1의 층간 절연막(15) 및 제2의 층간절연막(19)에 포함되는 수분이나 전하성 불순물에 의한 하동 이온이 TFT의 채널부(13)에 직접 주는 영향을 방지할 수 있다. 따라서, 이들로 인해 TFT의 특성변동을 억제할 수 있으므로, 보호 절연막(14)을 형성하는 것이 바람직하다.

<95> 본 실시예와 같이, 표면에 요철형상(16)을 가지는 제1의 층간절연막(15)과, 요철위에 성막된 반사막(17)과, 반사막(17)을 완전히 피복함과 동시에, 표면을 평탄화시키기 위한 제2의 층간 절연막(19)을 가짐으로써, 뛰어난 표시 특성을 가지는 반투과형 액정표시장치를 얻을 수 있다.

<96> 또한 반사막(17)과 하층의 저장용량전극(4)을 접속하여 공통 전위로 하여, 전하저장용량으로 해도 된다. 이에 따라 반사막(17)과 드레인 전극(12) 사이에 전하가 축적되어, 저장용량을 형성한다. 이 구성으로 함으로써, 보다 많은 저장용량을 확보할 수 있어, TFT의 유지 특성이 향상한다.

<97> 또한 도 5는 본 실시예에 따른 반투과형 액정표시장치용 TFT어레이 기판의 다른 예를 나타내는 도면이다. 도 5의 경우, 차광막(18)과 화소 전극(23)이 접속되어 있다. 또한, 그 밖의 구성에 대해서는, 도 2와 같다. 도 2에서는, 차광막(18)은 화소 전극(23)과 접속되지 않고, 전기적으로 플로팅 상태이다. 그러나, 도 5에 나타나 있는 바와 같이 차광막(18)을 화소 전극(23)과 전기적으로 접속하는 구성으로 하는 것도 가능하다. 구체적으로는, 제2의 층간 절연막(19)의 도포 형성 후에, 차광막(18)상의 제2의 층간절연막(19)의 일부를 제거한다. 이에 따라 차광막(18)이 노출하고, 계속해서 형성되는 화소 전극(23)과 접속된다. 그리고, 차광막(18)과 화소 전극(23)이 접속되는 것으로, 차광막(18)을 화소 전극(23)전위에 고정할 수 있다. 이 경우, 플로팅 상태와 비교하여, TFT의 특성변동을 보다 억제할 수 있기 때문에 바람직하다.

실시예 2.

본 실시예에서는, 하나의 화소 내에 서로 이격된 반사막(17)을 복수형성하고 있다. 즉, 광반사부에 형성되는 반사막(17)은 액정층(29)에 전위를 인가하는 전극으로서의 기능을 갖지 않고, 외광을 반사시키는 기능만을 가진다. 따라서, 반사막(17) 패턴은, 종래 구조와 같이 반사막 전체가 전기적으로 접속되는 연속적인 패턴일 필요가 없다. 따라서, 반사막(17)을 여러개의 고립 패턴의 집합체로서 형성하는 것이 가능하다.

도 6, 7을 사용하여 본 실시예에 따른 반투과형 액정표시장치에 대하여 설명한다. 도 6은 본 실시예에 따른 반투과형 액정표시장치용 TFT어레이 기판을 나타내는 평면도이다. 또한 도 7은 본 실시예에 따른 반투과형 액정표시장치용 TFT어레이 기판을 나타내는 단면도이다. 본 실시예는, 반사막(17)의 형상 이외는 실시예 1과 동일하므로, 설명을 생략한다. 본 실시예에서는, 반사막(17)이 제1의 층간절연막(15)의 요철형상(16) 위에 섬 형상으로 여러개 설치되어 있다. 본 발명과 같이, 반사막(17)을 액정층(29)에 전위를 인가하는 화소 전극(23)으로서는 사용하지 않을 경우, 도 6 및 도 7에 나타나 있는 바와 같이 불연속적인 여러 개의 반사막(17)을 성막할 수 있다.

본 실시예에 의하면, 반사막(17)의 패턴은, 제1의 층간 절연막(15)에 형성된 요철형상(16)의 오목부에만 형성되고, 제1의 층간절연막(15)의 평탄부에는 형성되지 않는다. 이 때문에, 광반사부에 있어서 화상의 품질 저하의 주요 원인이 되는 평탄부에서의 경면반사광 성분을 제거하고, 요철로부터의 산란 반사광만을 화상표시에 이용할 수 있다. 따라서, 페이퍼 화이트와 같이 뛰어난 표시 품질을 얻을 수 있고, 또한 표시 품질을 향상시킬 수 있으므로 바람직하다. 이와 같이, 요철형상(16)의 오목부이면, 반사막(17)을 임의의 위치에, 임의의 형상으로 성막하는 것이 가능하여, 표시 특성에 뛰어난 반투과형 액정표시장치를 얻을 수 있다.

또한, 상기 실시예 1, 2에 의한 반투과형 액정표시장치는, 각 화소 영역에 광투과부와 광반사부를 가진다. 반투과형 액정표시장치 이외에도, 예를 들면 광반사부를 형성하는 면적을 바꿈으로써, 광투과부와 광반사부의 비율을 임의로 바꾸는 것이 가능하다.

각 화소영역에 있어서, 광반사부를 형성하는 영역은, 하층에 저장용량전극(4)이 형성되어 있는 영역 위인 것이 바람직하다. 저장용량전극(4)은 금속박막이기 때문에, 외광을 반사시킨다. 따라서, 저장용량전극(4)이 형성되어 있는 영역 위에 반사막(17)을 형성하는 것으로, 광투과부의 면적을 효율적으로 이용할 수 있다. 이것은, 실시예 1에 있어서도 같다. 또 광반사부에 형성되는 광산란용의 요철형상(16)의 패턴은, 본 실시예에 나타내는 형상에 한정되지 않는다. 예를 들면 화상표시의 시야각에 지향성을 갖도록, 가늘고 긴 패턴 형상의 집합체로 하거나, 요철 패턴의 배열에 규칙성을 갖게 하는 것도 가능하다. 이와 같이, 요구되는 표시 특성에 따라 자유롭게 배치할 수 있다. 또한 본 실시예에 의해서도, 실시예 1과 동일한 효과를 얻을 수 있다. 즉, 광반사부에 Al막을 사용한 경우에도, 광투과부와 오프셋 전위값의 차이를 없앨 수 있고, 눌러붙음에 의한 표시 특성의 열화 방지 등의 효과를 얻을 수 있다.

발명의 효과

본 발명에 의해, 표시 특성의 열화를 방지할 수 있는 반투과형 액정표시장치를 얻을 수 있다.

도면의 간단한 설명

- <1> 도 1은 실시예 1에 따른 반투과형 액정표시장치용 TFT어레이 기판을 나타내는 평면도이다.
- <2> 도 2는 실시예 1에 따른 반투과형 액정표시장치용 TFT어레이 기판을 나타내는 단면도이다.
- <3> 도 3은 실시예 1에 따른 반투과형 액정표시 패널을 나타내는 단면도이다.
- <4> 도 4는 실시예 1에 따른 반투과형 액정표시장치용 TFT어레이 기판의 제조 공정을 나타내는 단면도이다.
- <5> 도 5는 실시예 1에 따른 반투과형 액정표시장치용 TFT어레이 기판의 다른 예를 나타내는 단면도이다.
- <6> 도 6은 실시예 2에 따른 반투과형 액정표시장치용 TFT어레이 기판을 나타내는 평면도이다.
- <7> 도 7은 실시예 2에 따른 반투과형 액정표시장치용 TFT어레이 기판을 나타내는 단면도이다.
- <8> 도 8은 액정층을 끼워 대향하는 전극간에 발생하는 오프셋 전위를 측정하는 셀 시료를 나타내는 도면이다.

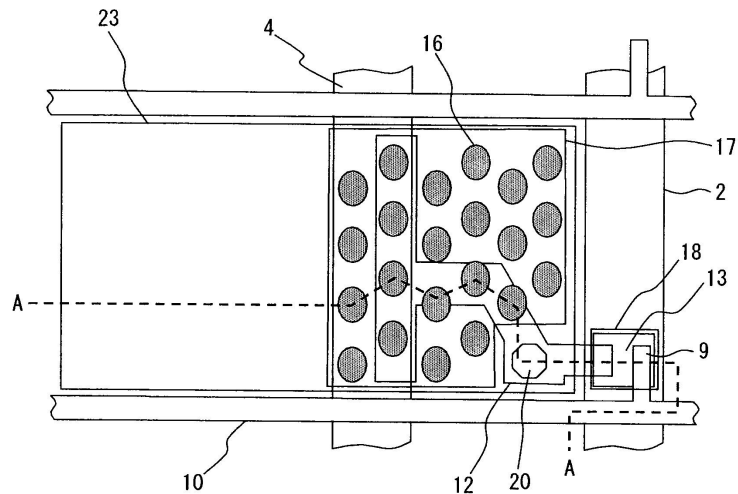
[도면의 주요부분에 대한 부호의 설명]

- 1 : 투명절연성 기판
- 2 : 게이트 배선

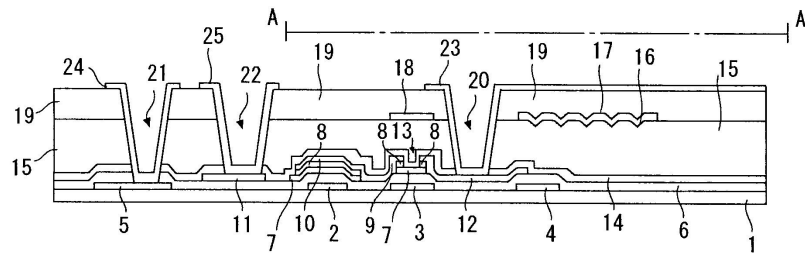
- | | | |
|------|----------------|----------------|
| <11> | 3 : 게이트 전극 | 4 : 저장용량전극 |
| <12> | 5 : 게이트 단자 | 6 : 게이트 절연막 |
| <13> | 7 : 반도채막 | 8 : 오믹 콘택막 |
| <14> | 9 : 소스 전극 | 10 : 소스 배선 |
| <15> | 11 : 소스 단자 | 12 : 드레인 전극 |
| <16> | 13 : TFT채널부 | 14 : 보호 절연막 |
| <17> | 15 : 제1의 층간절연막 | 16 : 요철형상 |
| <18> | 17 : 반사막 | 18 : 차광막 |
| <19> | 19 : 제2의 층간절연막 | 20 : 제 1콘택홀 |
| <20> | 21 : 제 2콘택홀 | 22 : 제 3콘택홀 |
| <21> | 23 : 화소 전극 | 24 : 게이트 단자 패드 |
| <22> | 25 : 소스 단자 패드 | 26 : 투명절연성 기판 |
| <23> | 27 : 칼라필터층 | 28 : 대향 전극 |
| <24> | 29 : 액정층 | 30 : 액정배향막 |
| <25> | 31 : 갭 제어층 | |

도면

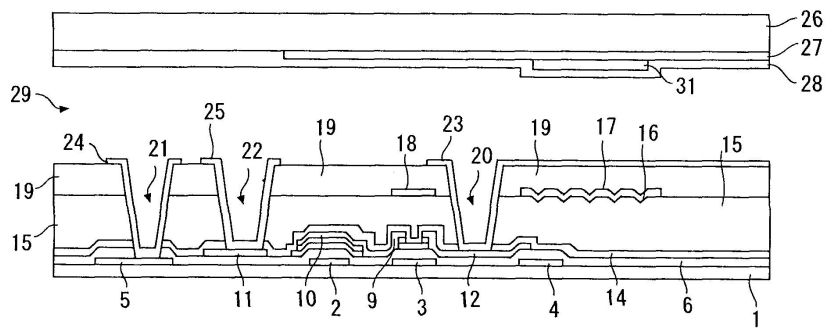
도면1



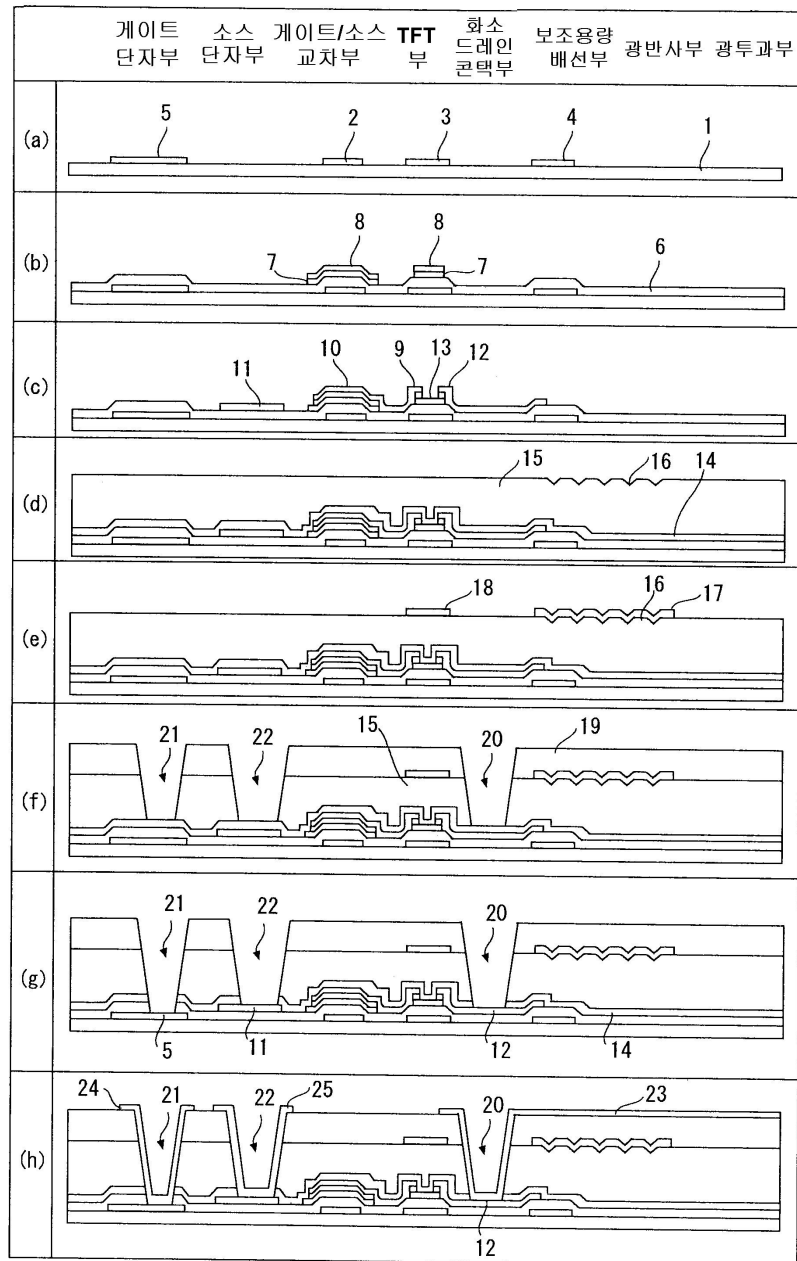
도면2



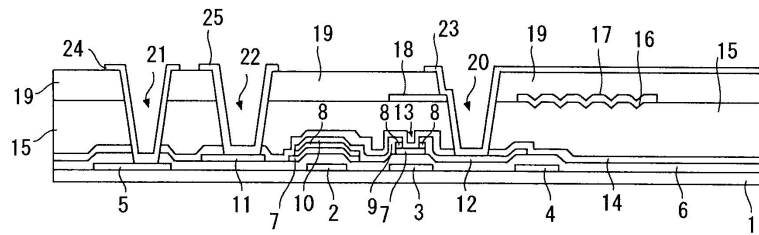
도면3



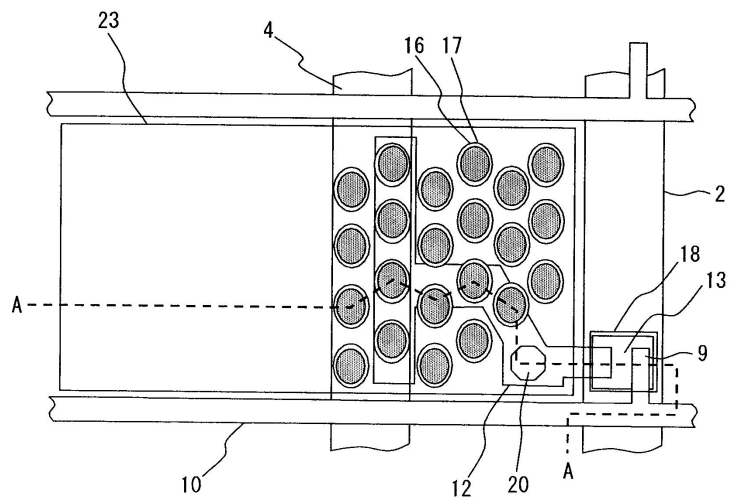
도면4



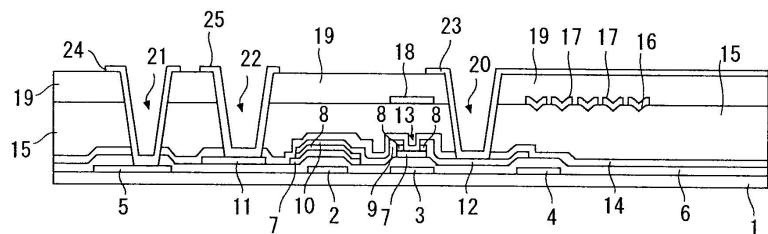
도면5



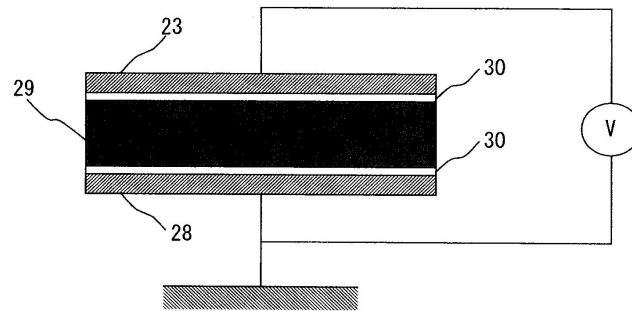
도면6



도면7



도면8



专利名称(译)	透反液晶显示器		
公开(公告)号	KR1020080091324A	公开(公告)日	2008-10-10
申请号	KR1020080094632	申请日	2008-09-26
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机有限公司		
当前申请(专利权)人(译)	三菱电机有限公司		
[标]发明人	INOUE KAZUNORI 이노우에카즈노리 HIRAKAWA MAKOTO 히라카와마코토 TSUDA KUMI 쓰다쿠미		
发明人	이노우에카즈노리 히라카와마코토 쓰다쿠미		
IPC分类号	G02F1/1335		
CPC分类号	G02F1/133345 G02F1/133555 G02F1/13458 G02F1/1362 H01L27/124		
代理人(译)	LEE HWA我 权泰BOK		
优先权	2006162699 2006-06-12 JP		
外部链接	Espacenet		

摘要(译)

本发明涉及能够防止指示特性恶化的半透射型液晶显示装置的目的。确实如此。根据本发明的半透射型液晶显示装置将液晶层 (29) 插入具有 TFT阵列基板的相对板和相对电极 (28)。TFT阵列基板包括栅极布线 (2)，源极布线 (10) 和 TFT。此外，它具有在栅极布线 (2) 中具有凹凸形状 (16) 的第一层间绝缘膜 (15) 和源极布线 (10)，并且涂覆有至少一部分 TFT。此外，包括第一层间绝缘膜 (15) 的凹凸形状 (16) 上的反射膜 (17) 和第二层间绝缘膜 (19)。形成第二层间绝缘膜 (19) 以覆盖反射膜 (17)。并且，在与第二层间绝缘膜 (19) 放置反射膜 (17) 的区域上形成与 TFT 电连接的像素电极 (23)。TFT 阵列基板，液晶层，栅极布线，源极布线。

