



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년01월15일
(11) 등록번호 10-1818247
(24) 등록일자 2018년01월08일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G02F 1/133 (2006.01)
(21) 출원번호 10-2011-0053019
(22) 출원일자 2011년06월01일
심사청구일자 2016년05월31일
(65) 공개번호 10-2012-0134238
(43) 공개일자 2012년12월12일
(56) 선행기술조사문헌
KR1020090066528 A*
(뒷면에 계속)

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
지하영
경상북도 구미시 옥계북로 69, 111동 2407호 (옥계동, 현진에버빌)
김진성
경상북도 구미시 옥계북로 69, 109동 905호 (옥계동, 현진에버빌)
(뒷면에 계속)
(74) 대리인
특허법인인벤투스

전체 청구항 수 : 총 12 항

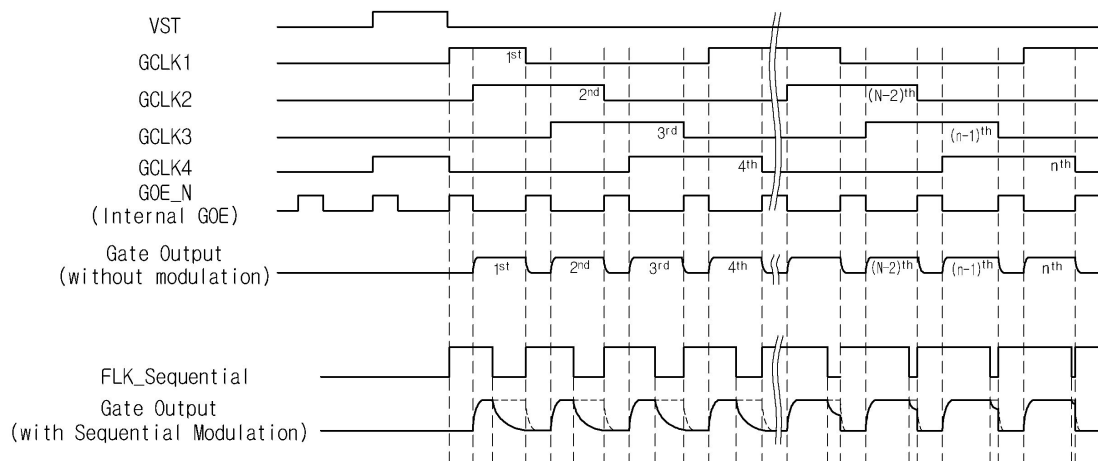
심사관 : 추장희

(54) 발명의 명칭 액정표시장치 및 그 구동방법

(57) 요약

본 발명은 액정표시장치 및 그 구동방법을 개시한다. 개시된 본 발명의 액정표시장치는, 다수의 데이터라인들과 다수의 게이트라인들이 교차되고 액정셀들이 매트릭스 형태로 배치되는 액정표시패널; 디지털 비디오 데이터를 정극성/부극성 데이터 전압으로 변환하여 상기 데이터 라인들에 공급하는 데이터 구동회로; 상기 게이트 라인들 (뒷면에 계속)

대표도



에 서로 다른 펄스 폭을 갖는 가변 게이트 구동 전압을 순차적으로 공급하는 게이트 구동회로; 상기 디지털 비디오 데이터를 상기 데이터 구동회로에 공급하고, 상기 데이터 구동회로와 상기 게이트 구동회로를 제어하는 타이밍 콘트롤러; 상기 타이밍 콘트롤러에서 생성되는 클럭신호(FLK)를 변조하여 가변클럭신호(FLK_Sequential)를 생성하는 게이트 구동 제어부; 및 상기 가변클럭신호를 생성하기 위한 정보신호를 공급하는 메모리를 포함한다.

본 발명은 가변클럭신호를 이용하여 액정표시패널의 구간별 부하(Load) 변화에 따른 게이트 구동전압의 충전 특성을 개선한 효과가 있다.

(72) 발명자

김민기

경상북도 칠곡군 석적읍 석적로 955-19 110동 508호 (남울리, 우방신천지아파트)

이환주

대구광역시 북구 침산남로 160, 101동 1606호 (침산동, 롯데캐슬오피라)

(56) 선행기술조사문헌

KR1020110017756 A*

KR1020100077472 A

KR1020050063879 A

KR1020040057145 A

KR1020110039006 A

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

다수의 데이터라인들과 다수의 게이트라인들이 교차되고 액정셀들이 매트릭스 형태로 배치되는 액정표시패널;

디지털 비디오 데이터를 정극성/부극성 데이터 전압으로 변환하여 상기 데이터 라인들에 공급하는 데이터 구동 회로;

상기 게이트 라인들에 서로 다른 펄스 폭을 갖는 가변 게이트 구동 전압을 순차적으로 공급하는 게이트 구동 회로;

상기 디지털 비디오 데이터를 상기 데이터 구동회로에 공급하고, 상기 데이터 구동회로와 상기 게이트 구동회로를 제어하며, 게이트 스타트 펄스(VST), 게이트 클럭신호(GCLK1~4), 게이트 출력 인에이블신호(GOE) 및 클럭신호(FLK)를 생성하는 타이밍 콘트롤러;

상기 타이밍 콘트롤러에서 생성되는 상기 클럭신호(FLK)를 변조하여 가변클럭신호(FLK_Sequential)를 생성하는 게이트 구동 제어부; 및

상기 가변클럭신호를 생성하기 위한 정보신호를 공급하는 메모리를 포함하는 액정표시장치.

청구항 2

제1항에 있어서, 상기 게이트 구동회로는 상기 액정표시패널의 기판 상에 일체로 형성된 액정표시장치.

청구항 3

제1항에 있어서, 상기 가변 게이트 구동 전압은 상기 게이트 구동 제어부에서 공급되는 가변클럭신호와 타이밍 콘트롤러에서 생성되는 게이트 구동전압을 이용하여 변조되는 액정표시장치.

청구항 4

제1항에 있어서, 상기 가변 게이트 구동 전압은 상기 게이트 구동회로에서 가변클럭신호에 대응되도록 순차적으로 펄스 폭이 변조되는 액정표시장치.

청구항 5

제1항에 있어서, 상기 가변 게이트 구동 전압은 각각의 게이트 라인별로 서로 다른 펄스 폭으로 공급되는 액정표시장치.

청구항 6

제1항에 있어서, 상기 가변 게이트 구동 전압은 상기 게이트 라인들 중 두 개 이상의 라인들 단위로 서로 다른 펄스 폭으로 공급되는 액정표시장치.

청구항 7

다수의 데이터라인들과 다수의 게이트라인들이 교차되고 액정셀들이 매트릭스 형태로 배치되는 액정표시패널을

포함한 액정표시장치의 구동 방법에 있어서,

게이트 구동 전압, 게이트 스타트 펄스(VST), 게이트 클럭신호(GCLK1~4), 게이트 출력 인에이블신호(GOE) 및 클럭신호(FLK)를 생성하는 단계;

상기 클럭신호가 서로 다른 펄스 폭을 갖도록 정보신호를 이용하여 변조하는 단계;

상기 변조된 클럭신호를 이용하여 서로 다른 펄스 폭을 갖도록 게이트 구동 전압을 변조하는 단계; 및

상기 변조된 게이트 구동 전압을 상기 게이트라인들에 순차적으로 공급하는 단계를 포함하는 액정표시장치의 구동방법.

청구항 8

제7항에 있어서, 상기 클럭신호를 변조하는 단계는,

상기 클럭신호의 폴링 타임을 설정하는 단계;

상기 클럭신호의 펄스 폭이 상기 게이트라인들의 각각의 라인별 또는 복수개의 라인별로 증감할지 여부를 결정하는 단계; 및

상기 클럭신호의 펄스 폭의 증감 정도를 결정하는 단계를 포함하는 액정표시장치의 구동 방법.

청구항 9

제7항에 있어서, 상기 변조된 클럭신호의 펄스 폭은 상기 각각의 게이트 라인들에 대응되면서 순차적으로 커지는 액정표시장치의 구동 방법.

청구항 10

제9항에 있어서, 상기 변조된 게이트 구동 전압의 펄스 폭은 상기 각각의 게이트 라인들에 대응되면서 순차적으로 커지는 액정표시장치의 구동방법.

청구항 11

제7항에 있어서, 상기 변조된 클럭신호의 펄스 폭은 상기 게이트 라인들 중 두 개 이상의 라인들에 대응하여 순차적으로 커지는 액정표시장치의 구동방법.

청구항 12

제11항에 있어서, 상기 변조된 게이트 구동 전압의 펄스 폭은 상기 게이트 라인들 중 두 개 이상의 라인들에 대응하여 순차적으로 커지는 액정표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0002] 액티브 매트릭스(Active Matrix) 구동방식의 액정표시장치는 스위칭 소자로서 박막트랜지스터(Thin Film

Transistor : 이하 "TFT"라 함)를 이용하여 동영상을 표시하고 있다. 이 액정표시장치는 음극선관(Cathode Ray Tube, CRT)에 비하여 소형화가 가능하여 휴대용 정보기기, 사무기기, 컴퓨터 등에서 표시기에 응용됨은 물론, 텔레비전에도 응용되어 음극선관을 빠르게 대체하고 있다.

- [0003] 액정표시장치는 액정표시패널, 액정표시패널에 빛을 조사하는 백라이트 유닛, 액정표시패널의 데이터라인들에 데이터전압을 공급하기 위한 데이터 구동회로, 액정표시패널의 게이트라인들(또는 스캔라인들)에 스캔펄스를 공급하기 위한 게이트 구동회로, 및 그 구동회로들을 제어하는 제어회로, 백라이트 유닛의 광원 구동회로, 액정표시패널의 아날로그 구동전압들과 상기 회로들의 구동에 필요한 전압을 발생하는 전원 회로 등을 구비한다.
- [0004] 액정표시장치는 화소전극에 공급되는 데이터전압과 공통전극에 공급되는 공통전압의 전위차에 따라 투과율을 변화시킴으로써 화상을 표시한다. 액정표시장치는 일반적으로 게이트 구동회로에서 공급되는 게이트 구동전압에 의해 액정표시패널의 각 서브픽셀 영역에 배치되어 있는 TFT가 순차적으로 턴온되면, 상기 데이터 구동회로에서 공급되는 데이터전압을 화소전극에 공급한다.
- [0005] 특히, 상기 게이트 구동회로에서 공급되는 게이트 구동전압은 각 게이트 라인별로 순차적으로 공급되기 때문에 액정표시패널의 상단부에서 하단부로 갈수록 부하(load)가 증가하여 게이트 구동전압의 충전(Charging) 특성이 현저히 떨어지는 문제가 있다.
- [0006] 예를 들어, HD급 해상도(1366*768)는 768개의 게이트 라인이 액정표시패널에 형성되는데, 첫번째 게이트 라인부터 마지막 게이트 라인까지 순차적으로 부하가 누적되어, 첫번째 게이트 라인에 공급되는 게이트 구동전압은 이후 게이트 라인들에 공급될 때마다 누적된 부하로 인하여 게이트 구동 전압의 충전시간이 짧아져 박막 트랜지스터가 턴온되지 않거나 충분한 시간 동안 턴온되지 않는 문제가 발생된다.
- [0007] 이와 같은 문제를 해결하기 위해 종래에는 액정표시패널의 하단부 영역의 게이트 구동전압 충전특성을 기준으로 액정표시패널의 첫번째 게이트 라인에 공급되는 게이트 구동전압을 높게 설정하였다.
- [0008] 하지만, 이렇게 액정표시패널의 하단부 영역의 게이트 구동전압의 충전 특성을 기준으로 게이트 구동 전압을 높게 설정할 경우에는 액정표시장치의 소비전력이 증가하는 문제가 발생된다.

발명의 내용

해결하려는 과제

- [0009] 본 발명은 상기 종래 기술의 문제점들을 해결하고자 안출된 발명으로써 액정표시패널의 하단부 영역으로 갈수록 발생하는 게이트 구동전압의 충전 불량(하이 구간이 짧아지는 불량)을 개선한 액정표시장치 및 그 구동방법을 제공한다.

과제의 해결 수단

- [0010] 상기와 같은 과제를 해결하기 위한 본 발명에 따른 액정표시장치는, 다수의 데이터라인들과 다수의 게이트라인들이 교차되고 액정셀들이 매트릭스 형태로 배치되는 액정표시패널; 디지털 비디오 데이터를 정극성/부극성 데이터 전압으로 변환하여 상기 데이터 라인들에 공급하는 데이터 구동회로; 상기 게이트 라인들에 서로 다른 펄스 폭을 갖는 가변 게이트 구동 전압을 순차적으로 공급하는 게이트 구동회로; 상기 디지털 비디오 데이터를 상기 데이터 구동회로에 공급하고, 상기 데이터 구동회로와 상기 게이트 구동회로를 제어하는 타이밍 콘트롤러; 상기 타이밍 콘트롤러에서 생성되는 클럭신호(FLK)를 변조하여 가변클럭신호(FLK_Sequential)를 생성하는 게이트 구동 제어부; 및 상기 가변클럭신호를 생성하기 위한 정보신호를 공급하는 메모리를 포함한다.
- [0011] 또한, 본 발명의 액정표시장치의 구동방법은, 다수의 데이터라인들과 다수의 게이트라인들이 교차되고 액정셀들이 매트릭스 형태로 배치되는 액정표시패널을 포함한 액정표시장치의 구동 방법에 있어서, 게이트 구동 전압과 클럭신호(FLK)를 생성하는 단계; 상기 클럭신호가 서로 다른 펄스 폭을 갖도록 변조하는 단계; 상기 변조된 클럭신호를 이용하여 서로 다른 펄스 폭을 갖도록 게이트 구동 전압을 변조하는 단계; 및 상기 변조된 게이트 구동 전압을 상기 게이트라인들에 순차적으로 공급하는 단계를 포함한다.

발명의 효과

- [0012] 본 발명은 가변클럭신호를 이용하여 액정표시패널의 구간별 부하(Load) 변화에 따른 게이트 구동전압의 충전 특성을 개선한 효과가 있다.
- [0013] 또한, 본 발명은 가변클럭신호를 이용하여 각 구간별 게이트 구동전압의 충전 시간(펄스 폭)을 조절하여 액정표시패널의 전 영역에서의 게이트 구동전압의 충전 특성을 일정하게 유지하여 화질 개선을 하였다.
- [0014] 또한, 본 발명은 클럭신호를 가변함으로써, 서로 다른 충전 시간을 갖는 게이트 구동전압을 출력할 수 있어, 소비 전력을 줄일 수 있는 효과가 있다.

도면의 간단한 설명

- [0015] 도 1은 본 발명의 제 1 실시예에 따른 액정표시장치를 도시한 블록도이다.
- 도 2는 본 발명의 제 1 실시예에 따른 액정표시장치를 구동하기 위한 가변 게이트 구동전압의 파형도이다.
- 도 3a 내지 도 3c는 본 발명의 제 1 실시예에 따른 가변 게이트 구동전압 생성을 위한 가변클럭신호의 생성 과정을 설명하기 위한 도면이다.
- 도 4는 본 발명의 제 1 실시예에 따른 액정표시장치의 게이트 구동 제어부에서 가변클럭신호를 생성하는 과정을 도시한 플로차트이다.
- 도 5a 및 도 5b는 본 발명의 제 2 실시예에 따라 복수개의 블럭단위로 분할된 액정표시패널에 서로 다른 펄스 폭의 게이트 구동전압을 공급하여 동작하는 모습을 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0016] 이하, 본 발명의 실시예들은 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되어지는 것이다. 따라서, 본 발명은 이하 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.
- [0017] 본 발명의 액정표시장치는 휴대폰, 스마트폰(smart phone), 노트북 컴퓨터(notebook computer), 디지털방송용 단말기, PDA(Personal Digital Assistants), PMP(Portable Multimedia Player), 네비게이션 단말기 등의 휴대 가능한 이동 단말기의 표시소자, 사무용 기기의 표시소자, 컴퓨터 모니터, 텔레비전 등에 적용될 수 있다.
- [0018] 도 1은 본 발명의 제 1 실시예에 따른 액정표시장치를 도시한 블록도이고, 도 2는 본 발명의 제 1 실시예에 따른 액정표시장치를 구동하기 위한 가변 게이트 구동전압의 파형도이다.
- [0019] 도 1 및 도 2를 참조하면, 본 발명의 액정표시장치는 액정표시패널(10), 액정표시패널(10)의 데이터라인들(D1~Dm)에 접속된 데이터 구동회로(12), 액정표시패널(10)의 게이트라인들(G1~Gn)에 접속된 게이트 구동회로(13), 데이터 구동회로(12)와 게이트 구동회로(13)를 제어하기 위한 타이밍 컨트롤러(11), 액정표시패널(10)의 아날로그 구동 전압들을 발생하는 모듈 전원회로(15), 및 백라이트 유닛(16)을 구비한다.
- [0020] 상기 액정표시패널(10)은 액정층을 사이에 두고 대향하는 상부 유리기판과 하부 유리기판을 포함한다. 액정표시패널(10)은 비디오 데이터를 표시하는 화소 어레이를 포함한다. 화소 어레이는 데이터라인들(D1~Dm)과 게이트라인들(G1~Gn)의 교차부마다 형성되는 TFT들, TFT에 접속된 화소전극, 화소전극에 접속된 스토리지 커패시터 등을 포함한다. 화소 어레이의 액정셀들은 TFT를 통해 데이터전압을 충전하는 화소전극(1)과 공통전압(Vcom)이 인가되는 공통전극(2)의 전압차에 의해 구동되어 백라이트 유닛(16)으로부터 입사되는 빛의 투과량을 조정하여 비디오 데이터의 화상을 표시한다.
- [0021] 상기 액정표시패널(10)의 상부 유리기판 상에는 블랙매트릭스, 컬러필터 및 공통전극이 형성된다. 액정표시패널(10)의 상부 유리기판과 하부 유리기판 각각에는 편광판이 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정

하기 위한 배향막이 형성된다. 공통전극(2)은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 유리기관 상에 형성되고, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극(1)과 함께 하부 유리기관 상에 형성된다. 본 발명에서 적용 가능한 액정표시패널(10)의 액정모드는 전술한 TN 모드, VA 모드, IPS 모드, FFS 모드뿐만 아니라 어떠한 액정모드으로도 구현될 수 있다.

[0022] 본 발명의 액정표시장치는 투과형 액정표시장치, 반투과형 액정표시장치, 반사형 액정표시장치 등 어떠한 형태로도 구현될 수 있다. 투과형 액정표시장치와 반투과형 액정표시장치에서는 백라이트 유닛이 필요하다. 백라이트 유닛은 직하형(direct type) 백라이트 유닛 또는, 에지형(edge type) 백라이트 유닛으로 구현될 수 있다.

[0023] 데이터 구동회로(12)는 다수의 소스 드라이브 IC들을 포함한다. 소스 드라이브 IC들 각각은 타이밍 컨트롤러(11)로부터의 데이터 타이밍 제어신호(SSP, SSC, SOE)와 극성제어신호(POL)에 응답하여 타이밍 컨트롤러(11)로부터 입력되는 디지털 비디오 데이터(RGB)를 샘플링하고 래치하여 병렬 데이터 체계의 데이터로 변환한다. 소스 드라이브 IC들 각각은 병렬 데이터 전송 체계로 변환된 디지털 비디오 데이터를 모듈 전원회로(15)로부터의 정극성/부극성 감마기준전압들(VGMA01~VGMA010)을 이용하여 아날로그 감마보상전압으로 변환하여 액정셀들에 충전될 정극성/부극성 아날로그 비디오 데이터전압을 발생한다. 그리고 소스 드라이브 IC 각각은 극성제어신호(POL)에 따라 정극성/부극성 아날로그 비디오 데이터전압의 극성을 반전시키면서 그 데이터전압을 데이터라인들(D1~Dm)에 공급한다. 데이터 구동회로(12)의 소스 드라이브 IC들 각각은 COG(Chip On Glass) 공정이나 TAB(Tape Automated Bonding) 공정으로 액정표시패널의 데이터라인들에 접속되며 또한, 소스 PCB(Printed Circuit Board)에 연결될 수 있다.

[0024] 게이트 구동회로(13)는 다수의 게이트 드라이브 IC를 포함한다. 게이트 구동회로(13)는 타이밍 컨트롤러(11)에 배치되어 있는 게이트 구동 제어부(20)로부터의 게이트 타이밍 제어신호(VST, GCLK 1~4, GOE, FLK)에 응답하여 게이트 구동전압을 순차적으로 쉬프트하는 쉬프트 레지스터를 포함하여 게이트 라인들에 게이트 구동전압(또는 스캔펄스)을 순차적으로 공급한다. 게이트 드라이브 IC들은 도 1에 도시된 바와 같이, GIP(Gate In Panel) 공정으로 화소 어레이와 동시에 액정표시패널의 하부 유리기관 상에 직접 형성되어 게이트 라인들에 연결될 수 있고, 또한 TAB 공정으로 하부 유리기관 상에 부착되어 게이트 라인들에 연결될 수도 있다.

[0025] 게이트 드라이브 IC들은 도 2에 도시된 바와 같이, 가변클럭신호(FLK_Sequential)에 의해 변조된 가변 게이트 구동전압을 게이트 라인들에 순차적으로 공급한다. 본 발명에서는 게이트 구동전압을 가변클럭신호(FLK_Sequential)에 의해 각각의 게이트 라인별로 서로 다른 펄스 폭(충전 특성)을 갖는 가변 게이트 구동전압을 생성하고 이를 액정표시장치(10)에 공급하여 화질을 개선하였다.

[0026] 타이밍 컨트롤러(11)는 LVDS(Low Voltage Differential Signaling) 인터페이스, TMDS(Transition Minimized Differential Signaling) 인터페이스 등의 인터페이스 수신회로를 통해 시스템 보드(14)로부터 RGB 디지털 비디오 데이터, 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 도트 클럭(CLK) 등의 타이밍 신호를 입력받는다. 타이밍 컨트롤러(11)는 RGB 디지털 비디오 데이터를 mini LVDS 인터페이스 방식으로 데이터 구동회로(12)의 소스 드라이브 IC들에 전송한다. 타이밍 컨트롤러(11)는 타이밍 신호(Vsync, Hsync, DE, CLK)를 이용하여 소스 드라이브 IC들의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(SSP, SSC, SOE) 및 극성제어신호(POL)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(VST, GCLK1~4, FLK)를 발생한다.

[0027] 특히, 본 발명에서는 타이밍 컨트롤러(11)로 공급된 타이밍 제어신호들을 토대로 메모리(EEPROM)에서 가변클럭신호(FLK_Sequential) 생성을 위한 정보들을 로딩하고, 이를 이용하여 게이트 구동 제어부(20)에서 가변클럭신호(FLK_Sequential)를 출력한다. 보다 구체적인 설명은 도 4를 참조한다.

[0028] 상기 타이밍 컨트롤러(11)는 60Hz의 프레임 주파수로 입력되는 디지털 비디오 데이터가 $60 \times i$ (i는 양의 정수) Hz의 프레임 주파수로 액정표시패널(10)의 화소 어레이에서 재생될 수 있도록 게이트 타이밍 제어신호와 데이터 타이밍 제어신호의 주파수를 $60 \times i$ Hz의 프레임 주파수 기준으로 체배할 수 있다.

[0029] 데이터 타이밍 제어신호는 소스 스타트 펄스(Source, Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 및 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함한다. 소스 스타트 펄스(SSP)는 데이터 구동회로(12)의 데이터 샘플링 시작 시점을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링에 지에 기준하여 데이터 구동회로(12) 내에서 데이터의 샘플링 동작을 제어하는 클럭신호이다. 타이밍 컨트롤러(11)와 데이터 구동회로(12) 사이의 신호 전송체계가 mini LVDS 인터페이스라면 소스 샘플링 클럭(SSC)과 소스

스타트 펄스(SSP)는 생략될 수 있다. 극성제어신호(POL)는 데이터 구동회로(12)로부터 출력되는 데이터전압의 극성을 N(N은 양의 정수) 수평기간의 주기로 반전시킨다. 소스 출력 인에이블신호(SOE)는 데이터 구동회로의 출력 타이밍을 제어한다. 소스 드라이브 IC들 각각은 데이터라인들(D1~Dm)에 공급되는 데이터전압의 극성이 바뀔 때 소스 출력 인에이블신호(SOE)의 펄스에 응답하여 차지쉐어전압(charge share voltage)이나 공통전압(Vcom)을 데이터라인들(D1~Dm)에 공급하고, 소스 출력 인에이블신호(SOE)의 로우논리기간 동안 데이터전압을 데이터라인들에 공급한다. 차지쉐어전압은 서로 상반된 극성의 데이터전압들이 공급되는 이웃한 데이터라인들의 평균전압이다.

[0030] 게이트 타이밍 제어신호(VST, GCLK1~4), FLK, GOE)는 게이트 스타트 펄스(VST), 게이트 클럭 펄스(GCLK 1~4), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 및 가변클럭신호(FLK_Sequential) 등을 포함한다. 게이트 스타트 펄스(VST)는 첫 번째 게이트 펄스의 타이밍을 제어한다. 게이트 클럭 펄스(GCLK1~4)는 게이트 스타트 펄스(VST)를 쉬프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호(GOE)는 게이트 구동회로(13)의 출력 타이밍을 제어한다.

[0031] 상기 가변클럭신호(FLK_Sequential)는 메모리(EEPROM)의 정보신호들과 게이트 타이밍 제어신호를 이용하여 게이트 구동 제어부(20)에서 게이트 구동회로(13)로 출력한다.

[0032] 시스템 보드(14)는 방송 수신회로나 외부 비디오 소스로부터 입력된 RGB 비디오 데이터와 함께, 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(DE), 도트 클럭(CLK) 등의 타이밍 신호를 LVDS 인터페이스 또는 TMDS 인터페이스 송신회로를 통해 타이밍 콘트롤러(11)에 전송한다. 시스템 보드(14)에는 방송 수신회로나 외부 비디오 소스로부터 입력된 RGB 비디오 데이터의 해상도를 액정표시패널의 해상도에 맞게 보간하고 신호 보간 처리하는 스케일러 등의 그래픽 처리회로와, 모듈 전원회로(15)에 입력될 전압(Vin)을 생성하는 전원회로를 포함한다.

[0033] 모듈 전원회로(15)는 시스템 보드(14)로부터 전원 전압(Vin)이 입력되면, 액정표시패널(10)의 아날로그 구동전압들을 발생한다. 모듈 전원회로(15)로부터 출력되는 액정표시패널(10)의 아날로그 구동 전압들은 15V~20V사이의 고전위 전원전압(Vdd), 3.3V의 로직 전원전압(Vcc), 15V 이상의 게이트 하이전압(VGH), -3V 이하의 게이트 로우전압(VGL), 7V~8V 사이의 공통전압(Vcom), 정극성/부극성 감마기준전압들(VGMA1~VGMA10) 등을 포함한다.

[0034] 고전위 전원전압(Vdd)은 액정표시패널(10)의 액정셀들에 충전될 최대 데이터 전압이다. 로직 전원전압(Vcc)은 타이밍 콘트롤러(11), 데이터 구동회로(12)의 소스 드라이브 IC들, 게이트 구동회로(13)의 게이트 드라이브 IC들, 및 백라이트 유닛(16)의 구동 전압이다. 게이트 하이전압(VGH)은 화소 어레이에 형성된 TFT들의 문턱전압 이상으로 설정된 게이트 구동전압의 하이논리전압이고, 게이트 로우전압(VGL)은 화소 어레이에 형성된 TFT들의 문턱전압 미만의 전압으로 설정된 게이트 구동전압의 로우논리전압이다. 게이트 하이전압(VGH)과 게이트 로우전압(VGL)은 게이트 구동회로(13)의 게이트 드라이브 IC들에 입력된다. 공통전압(Vcom)은 액정셀들(Clc)의 공통전극(2)에 입력된다. 정극성/부극성 감마기준전압들(VGMA1~VGMA10)은 고전위 전원전압(Vdd)의 분압으로 생성되어 데이터 구동회로(12)의 소스 드라이브 IC들에 입력된다.

[0035] 도 2를 참조하면, 종래 기술에서는 게이트 스타트 펄스(VST)와 게이트 클럭 펄스(GCLK1~4) 및 게이트 출력 인에이블신호(GOE)에 의해 정상적인 게이트 구동전압(Gate output: without non-sequential modulation)이 출력된다.

[0036] 하지만, 본 발명에서는 게이트 구동 제어부(20)와 메모리(EEPROM)에 의해 가변클럭신호(FLK_Sequential)를 생성하여 펄스 폭(충전 시간)이 서로 다른 가변 게이트 구동전압을 생성하도록 하였다.

[0037] 상기 가변클럭신호(FLK)는 게이트 스타트 펄스(VST), 게이트 클럭신호(GCLK1~4) 및 게이트 출력 인에이블신호(GOE)들과 함께 게이트 구동회로(13)에 공급되면서, 충전 시간(하이 구간)이 서로 다른 가변 게이트 구동전압(Gate Output: with Sequential Modulation)을 출력한다.

[0038] 이는, 액정표시패널(10)의 첫번째 게이트 라인(G1)에 공급되는 게이트 구동전압의 경우에는 부하 영향 없이 TFT를 턴온시킬 충분한 펄스 폭(충전 시간)을 갖지만, 순차적으로 다음 게이트 라인(G2, ..., Gn)들로 갈수록 부하(load)가 누적되어 게이트 구동 전압이 충분한 펄스 폭(충전 시간)을 갖지 못하여 왜곡된다. 따라서, 액정표시패널(10)의 하부에서는 누적된 부하로 인하여 TFT가 턴온되지 않거나 데이터 전압이 화소 영역에 충분하게 충전될 수 있는 TFT의 턴온 시간(충전 시간)을 유지하지 못하는 문제가 발생된다.

- [0039] 이와 같은 문제를 방지하기 위해 본 발명에서는 게이트 구동 제어부(20)와 메모리(EEPROM)가 타이밍 콘트롤러(11)의 제어신호들을 이용하여 가변클럭신호(FLK_Sequential)를 생성한다.
- [0040] 도면에 도시된 바와 같이, 가변클럭신호(FLK_Sequential)들은 각각의 게이트 라인별로 출력되는 게이트 구동전압에 대응되며, 각각 하이 구간과 로우 구간의 폭이 서로 다르게 설정되어 있다.
- [0041] 이와 같은, 가변클럭신호(FLK_Sequential)에 의해 게이트 구동전압은 역시 각각의 게이트 라인별로 하이 구간과 로우 구간의 폭이 서로 다른 가변 게이트 구동전압이 생성된다.
- [0042] 상기 가변클럭신호(FLK_Sequential)는 순차적으로 "하이 구간"의 폭이 증가하고 상대적으로 "로우 구간"의 폭이 줄어드는데, 이와 대응되게 가변 게이트 구동전압도 순차적으로 "하이 구간"의 폭이 증가한다.
- [0043] 즉, 게이트 구동전압은 최초 공급되는 액정표시패널(10)의 전단 영역에서는 게이트 라인들에 상대적으로 적은 부하가 걸리므로 좁은 펄스 폭을 갖더라도 TFT를 충분한 시간 동안 턴온 시킬 수 있다. 하지만, 액정표시패널(10)의 후단 영역으로 갈수록 부하가 누적되기 때문에 본 발명에서와 같이 전단 영역에서 공급되던 펄스 폭보다 넓은 게이트 구동 전압이 후단 영역에 공급되도록 하였다.
- [0044] 이로 인하여 액정표시패널(10)의 전 영역에서 TFT의 충전 시간을 일정하게 유지하여 화면 품질을 개선하였다.
- [0045] 또한, 상기에서는 각각의 게이트 라인 단위로 공급되는 게이트 구동전압의 펄스 폭(충전 시간)을 서로 다르게 하여 액정표시패널을 동작하는 경우를 예로 설명하였다.
- [0046] 하지만, 이는 고정된 것이 아니라 두 개의 게이트 라인별로 순차적으로 게이트 구동 전압의 펄스 폭(충전 시간)을 서로 다르게 하거나 4개의 게이트 라인별로 순차적으로 게이트 구동 전압의 펄스 폭(충전 시간)을 서로 다르게 할 수 있다.
- [0047] 또한, 가변클럭신호를 록-업테이블화 하여 메모리에 저장한 후, 사용자의 조정에 의해 각각의 게이트 라인에 원하는 가변 게이트 구동전압을 공급할 수 있다. 아래 내용은 다양한 가변클럭신호를 생성하여 다양한 형태의 가변 게이트 구동전압을 공급하는 방식의 일실시예를 설명하였다.
- [0048]
- [0049] 도 3a 내지 도 3c는 본 발명의 제 1 실시예에 따른 가변 게이트 구동전압 생성을 위한 가변클럭신호의 생성 과정을 설명하기 위한 도면이고, 도 4는 본 발명의 제 1 실시예에 따른 액정표시장치의 게이트 구동 제어부에서 가변클럭신호를 생성하는 과정을 도시한 플로차트이다.
- [0050] 도 1 및 도 3a 내지 도 4를 참조하면, 액정표시장치의 메모리(EEPROM)에는 가변클럭신호(FLK_Sequential) 생성을 위한 제 1 정보신호(FLK_EP), 제 2 정보신호(IDS), 제 3 정보신호(SAS) 및 제 4 정보신호(FLK_DT)들을 타이밍 콘트롤러(11)의 게이트 구동 제어부(20)에 로딩한다(EEPROM의 Data Loading: S1)
- [0051] 상기 제 1 정보신호(FLK_EP)는 가변되지 않은 클럭신호(FLK)의 폴링(Falling) 시간(timing)을 확인하고 설정하는 정보신호이고, 제 2 정보신호(IDS)는 가변 클럭신호(FLK_Sequential)에 의해 게이트 구동전압을 변조할 때, 클럭신호(FLK)의 펄스 폭("하이 구간" 또는 "로우 구간")을 증감시키는 설정 정보신호이고, 제 3 정보신호(SAS)는 게이트 라인별 또는 특정 블록 단위로 가변클럭신호의 하이 구간을 증가시키도록 설정하는 정보신호이며, 제 4 정보신호(FLK_DT)는 클럭신호(FLK)의 증감 정도를 설정하는 정보신호이다.
- [0052] 상기와 같이, 메모리(EEPROM)의 정보신호들이 타이밍 콘트롤러의 게이트 구동 제어부(20)에 로딩되면, 데이터 인에이블신호(DE)과 제 3 정보신호(SAS)를 기준으로 게이트 라인(Horizontal line)들을 순차적으로 카운트한다.(Horizontal Line Count Operation with SAS: S2)
- [0053] 도 3a는 제 3 정보신호(SAS)의 정보값이 "1"인 경우, 제 1 정보신호(FLK_EP)는 각 수평라인(게이트 라인) 별로 폴링 시간을 확인하여, 클럭신호(FLK)가 각 수평라인 별로 순차적으로 "1"씩 증가하도록 한다. 즉, 제 3 정보신호(SAS)의 정보값이 "1"인 경우에는 각 수평라인 별로 순차적으로 클럭신호(FLK)의 하이 구간(또는 로우 구간)이 변조되며, 변조된 가변클럭신호(FLK)에 의해 가변 게이트 구동전압(Gate Out)도 각 수평라인 별로 순차적으로 게이트 구동전압의 펄스 폭(충전 시간)이 변경된다.

- [0054] 이때, 상기 제 3 정보신호(SAS)의 정보값에 대해 제 2 정보신호(IDS)의 설정값에 따라 클럭신호(FLK)의 펄스 폭이 순차적으로 증가 또는 감소시킬 것인가를 결정한다. 만약, 펄스 폭을 순차적으로 증가시킬 것으로 설정되면 제 4 정보신호(FLK_DT)와 수평 라인 카운트(Horizontal Line Count: HLC) 값을 곱하기 연산하여 클럭신호(FLK)의 변화된 값을 설정한다.(Define the FLK Change Value: S3)
- [0055] 상기와 같이 클럭신호(FLK)의 변조값이 구해지면, 상기 제 1 정보신호(FLK_EP)를 이용하여 최종적으로 펄스폭이 변경된 가변클럭신호(FLK_Sequential)를 생성한다.(Define the Final FLK Timing: S4)
- [0056] 즉, 타이밍 콘트롤러(11)에서 생성되는 클럭신호(FLK)는 메모리(EEPROM)에 저장된 정보신호들의 정보를 이용하여 위에서 설명한 바와 같은, 변조 과정을 거쳐 게이트 구동 제어부(20)에서 최종적으로 가변 클럭신호(FLK_Sequential)를 생성한다.
- [0057] 상기와 같이, 가변클럭신호(FLK_Sequential)가 생성되면 이를 게이트 구동회로(13)에 공급한다.
- [0058] 상기 게이트 구동회로(13)에서는 가변클럭신호(FLK_Sequential)가 타이밍 콘트롤러(11)에서 정상적으로 발생한 게이트 구동전압을 순차적으로 가변하여 가변 게이트 구동전압을 출력한다.(FLK Generation & Gate Output: S5)
- [0059] 도 3b 및 도 3c는 도 3a의 가변클럭신호(FLK_Sequential) 생성 과정을 적용하여 2 또는 4개의 수평 라인(두 개의 게이트 라인) 단위로 펄스 폭이 변조된 가변클럭신호(FLK_Sequential)를 생성하는 과정을 도시한 것이다.
- [0060] 따라서, 도 3a에서 설명한 과정을 동일하게 적용할 수 있기 때문에 구별되는 부분을 중심으로 설명한다.
- [0061] 메모리(EEPROM)에 저장된 제 3 정보신호(SAS)의 정보값을 2 또는 4로 설정할 경우에는 제 1 정보신호(FLK_EP)의 폴링 타임은 2 또는 4개의 수평 라인 단위로 폴링 타임이 설정되어 클럭신호(FLK)의 펄스 폭이 2 또는 4개의 수평 라인 단위(2개 또는 4개의 가변클럭신호 단위)로 변조되는 가변클럭신호(FLK_Sequential)를 생성한다.
- [0062] 따라서, 게이트 구동회로를 통하여 출력되는 가변 게이트 구동전압도 2 또는 4개의 수평 라인 단위로 펄스 폭(충전 시간)이 변경된다.
- [0063] 이와 같이, 본 발명에서는 가변클럭신호를 이용하여 액정표시패널의 구간별 부하(Load) 변화에 따른 게이트 구동전압의 펄스 폭을 조절하여 충전 특성을 개선하였다.
- [0064] 또한, 본 발명은 가변클럭신호를 이용하여 각 게이트 라인별 게이트 구동전압의 펄스 폭(충전 시간)을 조절하여 액정표시패널의 전 영역에서의 게이트 구동전압의 충전 특성을 일정하게 유지할 수 있도록 하였다.
- [0065] 도 5a 및 도 5b는 본 발명의 제 2 실시예에 따라 복수개의 블럭단위로 분할된 액정표시패널에 서로 다른 펄스 폭의 게이트 구동전압을 공급하여 동작하는 모습을 도시한 도면이다.
- [0066] 도 5a 및 도 5b를 참조하면, 본 발명의 제 2 실시예에서는 액정표시패널을 복수개의 블럭으로 구분하고, 각각의 블럭 단위로 펄스 폭이 서로 다른 가변클럭신호와, 이를 이용해 생성된 펄스 폭이 서로 다른 가변 게이트 구동전압을 도시하였다.
- [0067] 도면에 도시된 바와 같이, 각 블럭들은 복수개의 게이트 라인들을 하나의 그룹으로 구분된 영역이고, 구분된 블럭 단위로 펄스 폭이 서로 다른 가변클럭신호가 공급된다. 각각의 블럭 단위로 설정될 펄스 폭에 대응하는 정보값들(제1값, 제2값, ..., 제n값)이 설정된다. 제 1 값은 제 1 블럭과 대응되고, 제 2 값은 제 2 블럭과 대응되며, 제n값은 제 n 블럭과 각각 대응된다.
- [0068] 상기 각 블럭들은 수개에서 수십개의 게이트 라인들을 한 그룹으로 하여 설정될 수 있다.
- [0069] 상기와 같이, 각 블럭들이 구분되면 메모리에는 각각의 블럭 단위로 공급될 가변클럭신호의 펄스 폭이 록업 테이블화될 수 있다. 록업 테이블의 정보값을 토대로 게이트 구동 제어부에서 블럭 단위로 서로 다른 펄스 폭을 갖는 가변클럭신호(FLK_Sequential)를 발생하여 게이트 구동회로에 공급할 수 있다.
- [0070] 또한, 도 3a 내지 도 3c에서 설명한 바와 같이, 메모리(EEPROM)에 저장되어 있는 제 3 정보신호(SAS)의 정보값을 수에서 수십 수평 라인에 해당하는 값으로 설정하면 블럭 단위로 서로 다른 펄스 폭을 갖는 가변클럭신호를 생성할 수 있다.
- [0071] 예를 들어, 액정표시패널에 분할된 각각의 블럭이 15개의 수평 라인(게이트 라인) 단위로 설정될 경우, 메모리(EEPROM)의 제 3 정보신호(SAS)의 정보값을 "15"으로 설정하면 15개의 게이트 단위로 서로 다른 펄스 폭을 갖는

가변클럭신호를 생성할 수 있다.

[0072] 상기 블럭단위로 생성되는 가변클럭신호와 이를 이용한 가변 게이트 구동전압의 생성 과정은 도 3a 내지 도 3c의 처리과정을 동일하게 적용하여 생성할 수 있다.

[0073] 이와 같이, 본 발명에서는 블록 단위로 가변클럭신호의 펄스 폭을 조절하여 액정표시패널의 게이트 라인별 부하 (Load) 변화에 따른 게이트 구동전압의 펄스 폭(충전 시간)을 조절하였다.

[0074] 또한, 본 발명은 블럭단위로 펄스 폭이 서로 다른 가변클럭신호를 이용하여 각 게이트 라인별 게이트 구동전압의 펄스 폭(충전 시간)을 조절하여 액정표시패널의 전 영역에서의 게이트 구동전압의 충전 특성을 일정하게 유지하여 화질 개선을 하였다.

[0075] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

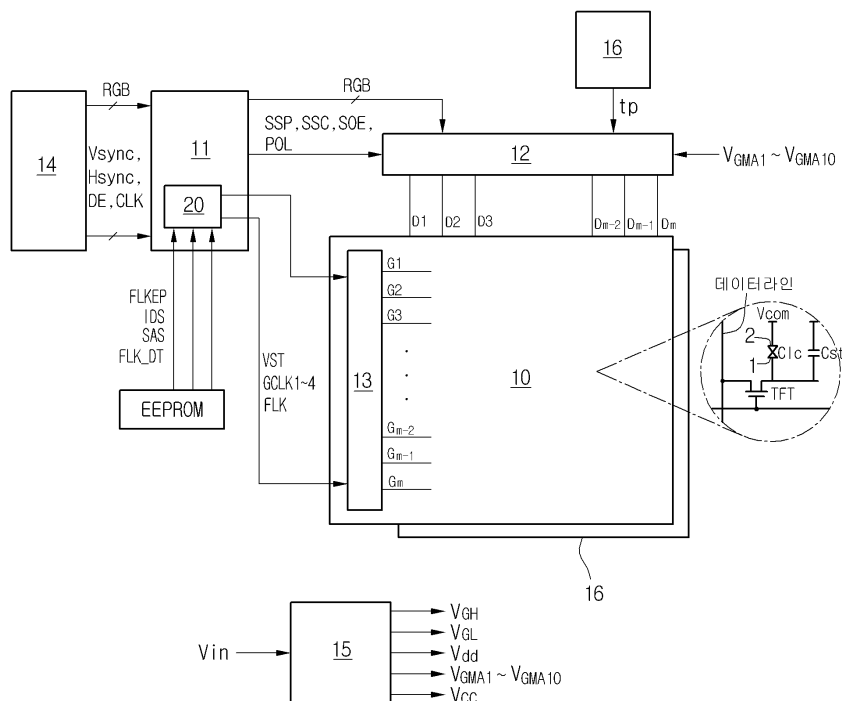
부호의 설명

[0076]

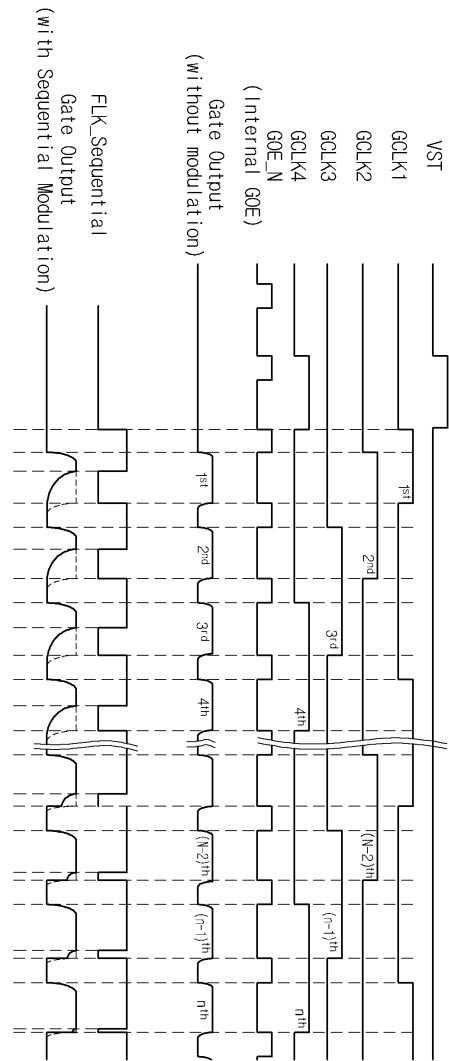
10: 액정표시패널	12: 데이터 구동회로
13: 게이트 구동회로	11: 타이밍 컨트롤러
20: 게이트 구동 제어부	14: 시스템 보드
15: 모듈 전원회로	

도면

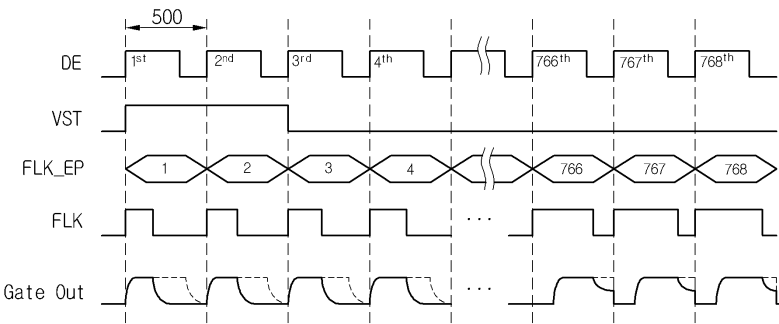
도면1



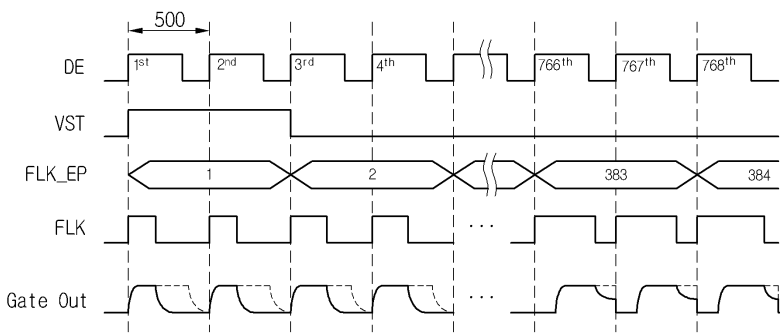
도면2



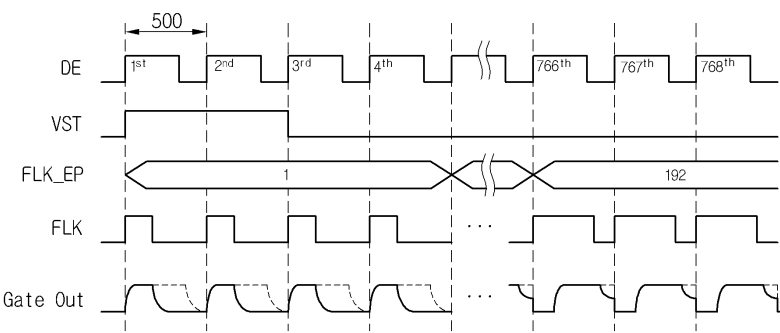
도면3a



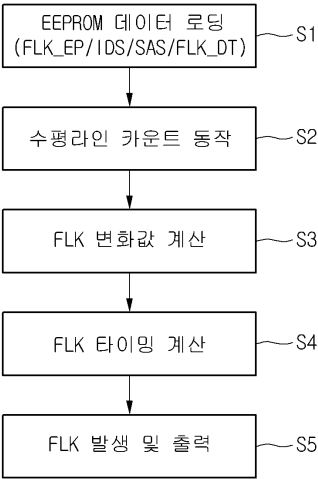
도면3b



도면3c



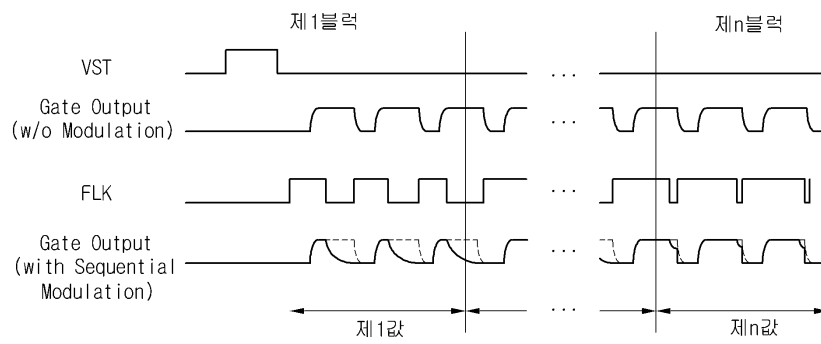
도면4



도면5a



도면5b



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR101818247B1	公开(公告)日	2018-01-15
申请号	KR1020110053019	申请日	2011-06-01
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JI HA YOUNG 지하영 KIM JIN SUNG 김진성 KIM MIN KI 김민기 LEE HWAN JOO 이환주		
发明人	지하영 김진성 김민기 이환주		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/3648 G09G3/3677 G09G2330/021 G09G2230/00		
其他公开文献	KR1020120134238A		
外部链接	Espacenet		

摘要(译)

本发明公开了一种液晶显示装置及其驱动方法。本发明的液晶显示器包括：液晶显示面板，其中多条数据线和多条栅极线交叉，液晶单元以矩阵形式排列；一种数据驱动电路，用于将数字视频数据转换为正/负数据电压并将数据电压提供给数据线；栅极驱动电路，顺序地向栅极线提供具有不同脉冲宽度的可变栅极驱动电压；一种定时控制器，它将数字视频数据提供给数据驱动电路，并控制数据驱动电路和栅极驱动电路；栅极驱动控制单元，用于调制由时序控制器产生的时钟信号（FLK），以产生可变时钟信号（FLK_Sequential）；以及用于提供用于产生可变时钟信号的信息信号的存储器。本发明具有通过使用可变时钟信号根据液晶显示面板的每个部分的负载变化来改善栅极驱动电压的充电特性的效果。

