



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2016년01월25일

(11) 등록번호 10-1587028

(24) 등록일자 2016년01월14일

(51) 국제특허분류(Int. Cl.)

G02F 1/1343 (2006.01) *G02F 1/1368* (2006.01)

(21) 출원번호 10-2014-0023558(분할)

(22) 출원일자 2014년02월27일

심사청구일자 2014년02월27일

(65) 공개번호 10-2014-0037175

(43) 공개일자 2014년03월26일

(62) 원출원 특허 10-2007-0109956

원출원일자 2007년10월31일

심사청구일자 2012년10월29일

(30) 우선권주장

JP-P-2006-297009 2006년10월31일 일본(JP)

(56) 선행기술조사문헌

KR1020030031443 A*

KR1020040012200 A*

KR1020060079040 A*

KR1020010060835 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

가부시키가이샤 한도오따이 에네루기 켄큐쇼

일본국 가나가와켄 아쓰기시 하세 398

(72) 발명자

키무라 하지메

일본국 가나가와켄 아쓰기시 하세 398 가부시키가
이샤 한도오파이 에네루기 켄큐쇼 나이

(74) 대리인

장훈

전체 청구항 수 : 총 8 항

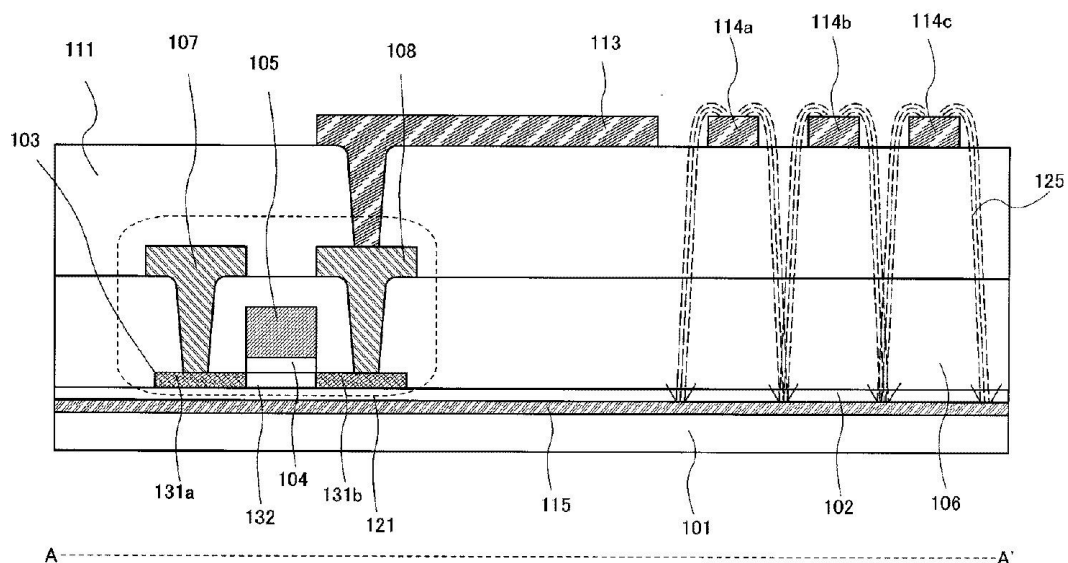
심사관 : 윤성주

(54) 발명의 명칭 액정표시장치

(57) 요약

넓은 시야각을 가지고, 종래와 비교해서 제조 공정 수나 마스크 수가 적고, 제조 비용이 낮은 반도체장치 및 액정표시장치 및 전자기기를 제공하는 것을 과제로 한다. 기관의 한쪽 표면의 전체 면에 형성된 제1 전극과, 상기 제1 전극 위에 형성된 제1 절연막과, 상기 제1 절연막 위에 형성된 박막 트랜지스터와, 상기 박막 트랜지스터 위에 형성된 제2 절연막과, 상기 제2 절연막 위에 형성되고, 복수의 개구를 가지는 제2 전극과, 상기 제2 전극 위에 액정을 가지고, 상기 제1 전극과 상기 제2 전극 사이의 전계에 의해, 상기 액정을 제어하는 액정표시장치다.

대표도



명세서

청구범위

청구항 1

공통 전극;
 상기 공통 전극 위의 배선;
 상기 배선상에 있고, 상기 배선과 접하는 제 1 도전막;
 상기 공통 전극, 상기 배선, 및 상기 제 1 도전막 위의 제 1 절연막;
 상기 제 1 절연막상에 있고, 상기 제 1 절연막과 접하는 화소 전극;
 상기 공통 전극, 상기 제 1 도전막, 및 상기 제 1 절연막상에 있고, 상기 공통 전극, 상기 제 1 도전막, 및 상기 제 1 절연막과 접하는 제 2 도전막;
 상기 공통 전극 및 상기 화소 전극 위의 액정;
 상기 화소 전극에 전기적으로 접속된 트랜지스터;
 상기 트랜지스터에 전기적으로 접속된 게이트 배선; 및
 상기 트랜지스터에 전기적으로 접속된 소스 배선을 포함하고,
 상기 공통 전극은 상기 게이트 배선, 상기 배선, 상기 트랜지스터의 반도체막, 상기 소스 배선 및 상기 화소 전극과 겹치고,
 상기 배선은 구리 막, 또는 알루미늄 막이 폴리브텐 막 사이에 끼워져 있는 적층 구조를 갖고,
 상기 화소 전극은 복수의 개구부를 포함하고,
 상기 제 1 절연막은 상기 트랜지스터 위에 제공되고,
 상기 공통 전극, 상기 화소 전극, 및 상기 제 2 도전막은 각각 투광성 도전막이고,
 상기 배선은 상기 제 1 도전막 및 상기 제 2 도전막을 통해 상기 공통 전극에 전기적으로 접속되고,
 상기 액정의 배향방향이 상기 공통 전극과 상기 화소 전극 사이의 전계에 의해 제어되는, 액정표시장치.

청구항 2

공통 전극;
 상기 공통 전극 위의 배선;
 상기 배선상에 있고, 상기 배선과 접하는 제 1 도전막;
 상기 공통 전극, 상기 배선, 및 상기 제 1 도전막 위의 제 1 절연막;
 상기 제 1 절연막상에 있고, 상기 제 1 절연막과 접하는 화소 전극;
 상기 공통 전극, 상기 제 1 도전막, 및 상기 제 1 절연막상에 있고, 상기 공통 전극, 상기 제 1 도전막, 및 상기 제 1 절연막과 접하는 제 2 도전막;
 상기 공통 전극 및 상기 화소 전극 위의 액정;
 상기 화소 전극에 전기적으로 접속된 트랜지스터;
 상기 트랜지스터에 전기적으로 접속된 게이트 배선; 및
 상기 트랜지스터에 전기적으로 접속된 소스 배선을 포함하고,
 상기 공통 전극은 상기 게이트 배선, 상기 배선, 상기 트랜지스터의 반도체막, 상기 소스 배선 및 상기 화소 전

극과 겹치고,
 상기 배선은 구리 막, 또는 알루미늄 막이 폴리브텐 막 사이에 끼워져 있는 적층 구조를 갖고,
 상기 화소 전극은 복수의 개구부를 포함하고,
 상기 게이트 배선은 상기 배선과 평행하고,
 상기 제 1 절연막은 상기 트랜지스터 위에 제공되고,
 상기 공통 전극, 상기 화소 전극, 및 상기 제 2 도전막은 각각 투광성 도전막이고,
 상기 배선은 상기 제 1 도전막 및 상기 제 2 도전막을 통해 상기 공통 전극에 전기적으로 접속되고,
 상기 액정의 배향방향이 상기 공통 전극과 상기 화소 전극 사이의 전계에 의해 제어되는, 액정표시장치.

청구항 3

제 1 항 또는 제 2 항에 있어서,
 상기 소스 배선은 만곡부를 포함하고,
 상기 복수의 개구부는 각각 상기 소스 배선의 만곡부를 따르는 형상을 갖는, 액정 표시장치.

청구항 4

제 1 항 또는 제 2 항에 있어서,
 상기 공통 전극과 상기 배선 사이에 제 2 절연막을 더 포함하고,
 상기 게이트 배선과 상기 배선은 상기 제 2 절연막 위에 접하는, 액정 표시장치.

청구항 5

삭제

청구항 6

제 1 항 또는 제 2 항에 있어서,
 상기 반도체막은 인듐, 갈륨 및 아연을 포함하는, 액정 표시장치.

청구항 7

제 1 항 또는 제 2 항에 있어서,
 상기 공통 전극은 개구부를 포함하지 않는, 액정 표시장치.

청구항 8

제 1 항 또는 제 2 항에 있어서,
 상기 반도체막은 상기 게이트 배선 위에 제공되는, 액정 표시장치.

청구항 9

제 1 항 또는 제 2 항에 있어서,
 상기 게이트 배선은 상기 반도체막 위에 제공되는, 액정 표시장치.

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

발명의 설명

기술 분야

[0001] 본 발명은, 반도체장치 및 액정표시장치에 관한 것이다. 특히, 기관에 평행한 성분을 가지는 전계를 발생시켜서, 액정분자를 제어하는 반도체장치 및 액정표시장치에 관한 것이다.

배경 기술

[0002] 액정표시장치의 기술개발 방침의 하나로, 시야각을 넓게 하는 것이 있다. 넓은 시야각을 실현하는 기술로서, 기관에 평행(즉, 수평 방향)한 전계를 발생시켜서, 기관에 평행한 면 내에서 액정분자를 이동시킴으로써, 계조를 제어하는 방식이 이용되고 있다.

[0003] 이러한 방식으로, IPS(In-Plane switching)와 FFS(Fringe-field switching)가 있다.

[0004] IPS방식의 액정표시장치에서는, 한 쌍의 기관 중 한쪽의 기관에, 빗형의 전극(빗살형 전극이나 빗형 전극이라고도 한다)을 두 개 배치한다. 그리고, 이 전극들(빗형의 전극 중 하나는 화소 전극이고, 다른 하나는 공통 전극) 사이의 전위차에 의해 발생하는 가로방향의 전계에 의해, 기관에 평행한 면 내에서 액정분자를 이동시킨다.

[0005] FFS는, 액정의 아래에 개구를 가지는 제2 전극(예를 들면 각 화소별로 전압이 제어되는 화소 전극)을 배치하고, 그 개구의 아래에 제1 전극(예를 들면 전체 화소에 공통의 전압이 공급되는 공통 전극)을 배치하는 경우가 있다. 화소 전극과 공통 전극 사이에 전계가 가해져, 액정이 제어된다. 액정에는 수평방향의 전계가 가해지기 때문에, 그 전계를 사용해서 액정분자를 제어할 수 있다. 즉, 기관과 평행하게 배향하고 있는 액정분자(소위 호모지니어스 배향)를, 기관에 평행한 방향으로 제어할 수 있기 때문에, 시야각이 넓어진다.

[0006] 종래의 액정분자를 제어하는 반도체장치 및 액정표시장치에서는, 화소 전극 또는 공통 전극을 투광성을 가지는 도전막, 예를 들면 인듐 주석 산화물(Indium Tin Oxide(ITO))로 형성하였다(예를 들면 특허문헌 1 참조).

[0007] [특허문헌 1] 특허 제3742836호

발명의 내용

해결하려는 과제

- [0008] 상기한 바와 같이, 화소 전극 또는 공통 전극을 투광성을 가지는 도전막, 예를 들면 ITO로 형성하였다. 투과형의 액정분자를 제어하는 반도체장치 및 투과형 액정표시장치를 제조하기 위해서는, 화소 전극 및 공통 전극을 투광성을 가지는 도전막으로 형성해야 한다. 종래에는, 투광성을 가지는 도전막을 성막한 후, 에칭 등에 의해 화소 전극 및 공통 전극을 형성하였다. 따라서, 제조 공정 수나 마스크 수가 많아지고, 제조 비용이 상승했다.
- [0009] 이에 따라, 본 발명은, 시야각이 넓으면서, 제조 공정 수나 마스크 수가 적고, 제조 비용이 낮은 반도체장치 및 액정표시장치 및 전자기기를 제공하는 것을 과제로 한다.

과제의 해결 수단

- [0010] 본 발명에서는, 액정표시장치의 화소 전극 또는 공통 전극 중 하나를, 투광성을 가지는 도전막(이하 「투광성 도전막」이라고 부른다)을 성막해서 성형하지 않고 그대로 전극으로 사용한다. 이에 따라 투광성 도전막을 에칭 등으로 형성할 필요가 없어, 제조 공정 수나 포토마스크 수를 줄일 수 있고, 제조 비용을 낮출 수 있다.
- [0011] 이때, 액정소자는 화소 전극과, 화소부의 복수의 화소에 걸쳐 접속된 공통 전극의 사이의 전위차에 의해 발생하는 가로방향의 전계에 의해, 광량을 제어하는 액정분자의 분자배열을 기판에 대해 대체로 수평방향으로 회전시킬 수 있으면 된다.
- [0012] 본 발명은, 기판의 한쪽 표면의 전체 면에 형성된 제1 전극과, 상기 제1 전극 위에 형성된 제1 절연막과, 상기 제1 절연막 위에 형성된 박막 트랜지스터와, 상기 박막 트랜지스터 위에 형성된 제2 절연막과, 상기 제2 절연막 위에 형성되고, 복수의 개구를 가지는 제2 전극과, 상기 제2 전극 위에 액정을 가지고, 상기 제1 전극과 상기 제2 전극의 사이의 전계에 의해, 상기 액정을 제어하는 것을 특징으로 하는 액정표시장치에 관한 것이다.
- [0013] 본 발명에 있어서, 상기 박막 트랜지스터는, 톱 게이트형 박막 트랜지스터다.
- [0014] 본 발명에 있어서, 상기 박막 트랜지스터는, 보텀 게이트형 박막 트랜지스터다.
- [0015] 본 발명에 있어서, 상기 제1 전극 및 제2 전극은, 투광성을 가지는 도전막이다.
- [0016] 본 발명에 있어서, 상기 제1 전극 또는 제2 전극 중 하나는, 투광성을 가지는 도전막이며, 상기 제1 전극 또는 제2 전극 중 하나는, 반사성을 가지는 도전막이다.
- [0017] 또 본 발명은, 본 발명을 사용해서 제조한 액정표시장치를 구비한 전자기기에 관한 것이기도 하다.
- [0018] 이하는 본 발명의 액정표시장치 및 반도체장치에 적용 가능한 구성에 관한 설명이다. 이하에 설명하는 구성은, 필요에 따라 적절히 본 발명의 액정표시장치 및 반도체장치에 응용하면 된다.
- [0019] 이때, 스위치에는, 여러 가지 형태의 것을 사용할 수 있다. 예로서, 전기적 스위치나 기계적인 스위치 등이 있다. 즉, 전류의 흐름을 제어할 수 있는 것이면 되고, 특정한 것에 한정되지 않는다. 예를 들면 스위치로서, 트랜지스터(예를 들면 바이폴라 트랜지스터, MOS 트랜지스터 등), 다이오드(예를 들면 PN 다이오드, PIN 다이오드, 쇼트키 다이오드, MIM(Metal Insulator Metal) 다이오드, MIS(Metal Insulator Semiconductor) 다이오드, 다이오드 접속의 트랜지스터 등), 사이리스터 등을 사용할 수 있다. 또는, 이것들을 조합한 논리회로를 스위치로 사용할 수 있다.
- [0020] 기계적인 스위치의 예에는, 디지털 마이크로머리 디바이스(DMD)와 같이, MEMS(마이크로 일렉트로 메커니컬 시스템) 기술을 사용한 스위치가 있다.
- [0021] 그 스위치는, 기계적으로 움직일 수 있는 전극을 가지고, 그 전극이 작동함으로써, 접속과 비접속을 제어해서 동작한다.
- [0022] 스위치로서 트랜지스터를 사용할 경우, 그 트랜지스터는, 단순한 스위치로서 동작하기 때문에, 트랜지스터의 극성(도전형)은 특별히 한정되지 않는다. 다만, 오프 전류를 억제하고 싶은 경우, 오프 전류가 적은 극성의 트랜지스터를 사용하는 것이 바람직하다. 오프 전류가 적은 트랜지스터에는, LDD영역을 가지는 트랜지스터나 멀티 게이트 구조를 가지는 트랜지스터 등이 있다. 또는, 스위치로서 동작시키는 트랜지스터의 소스 단자의 전위, 저전위측 전원(V_{ss} , GND, 0V 등)의 전위에 가까운 값에서 동작하는 경우에는 N채널형 트랜지스터를

사용하는 것이 바람직하다. 반대로, 소스 단자의 전위가, 고전위측 전원(V_{dd} 등)의 전위에 가까운 값에서 동작하는 경우에는 P채널형 트랜지스터를 사용하는 것이 바람직하다. 왜냐하면, N채널형 트랜지스터에서는 소스 단자가 저전위측 전원의 전위에 가까운 값에서 동작할 때, P채널형 트랜지스터에서는 소스 단자가 고전위측 전원의 전위에 가까운 값에서 동작할 때, 게이트와 소스 사이의 전압의 절대치를 크게 할 수 있기 때문에, 스위치로서, 보다 정확한 동작을 행할 수 있기 때문이다. 소스 팔로워 동작을 하게 되는 경우가 적기 때문에, 출력 전압의 크기가 작아지게 되는 경우가 적기 때문이다.

[0023] 이때, N채널형 트랜지스터와 P채널형 트랜지스터를 모두 사용하여, CMOS형 스위치를 스위치로 사용해도 된다. CMOS형 스위치로 하면, P채널형 트랜지스터 또는 N채널형 트랜지스터 중 어느 한쪽의 트랜지스터가 도통하면 전류가 흐르기 때문에, 스위치로서 기능하기 쉬워진다. 예를 들면 스위치에의 입력 신호의 전압이 높은 경우에도, 낮은 경우에도, 적절히 전압을 출력시킬 수 있다. 또한, 스위치를 온 또는 오프시키기 위한 신호의 전압 진폭 값을 작게 할 수 있어, 소비 전력을 낮출 수도 있다.

[0024] 한편, 스위치로서 트랜지스터를 사용할 경우, 스위치는, 입력 단자(소스 단자 또는 드레인 단자의 한쪽)와, 출력 단자(소스 단자 또는 드레인 단자의 다른 한쪽)와, 도통을 제어하는 단자(게이트 단자)를 가진다. 한편, 스위치로서 다이오드를 사용할 경우, 스위치는, 도통을 제어하는 단자를 가지지 않는 경우가 있다. 따라서 트랜지스터보다는 다이오드를 스위치로 사용하면, 단자를 제어하기 위한 배선을 적게 할 수 있다.

[0025] 또한, A와 B가 접속되어 있다고 명시적으로 기재하는 경우에는, A와 B가 전기적으로 접속되어 있을 경우와, A와 B가 기능적으로 접속되어 있을 경우와, A와 B가 직접 접속되어 있을 경우를 포함하는 것으로 한다. 여기에서, A, B는, 대상물(예를 들면, 장치, 소자, 회로, 배선, 전극, 단자, 도전막, 층 등)인 것으로 한다. 따라서, 소정의 접속 관계, 예를 들면 도면이나 문장에 나타난 접속 관계에 한정되지 않고, 도면이나 문장에 나타난 접속 관계 이외의 것도 포함하는 것으로 한다.

[0026] 예를 들면, A와 B가 전기적으로 접속되어 있을 경우로서, A와 B의 전기적인 접속을 가능하게 하는 소자(예를 들면 스위치, 트랜지스터, 용량소자, 인덕터, 저항소자, 다이오드 등)가, A와 B 사이에 1개 이상 배치되어 있어도 된다. 또는, A와 B가 기능적으로 접속되어 있을 경우로서, A와 B의 기능적인 접속을 가능하게 하는 회로(예를 들면 논리회로(인버터, NAND회로, NOR회로 등), 신호변환회로(DA 변환회로, AD 변환 회로, 감마 보정회로 등), 전위 레벨 변환 회로(전원회로(승압회로, 강압회로 등), 신호의 전위 레벨을 변환하는 레벨 시프터 회로 등), 전압원, 전류원, 변환회로, 증폭회로(신호 진폭 또는 전류량 등을 크게 할 수 있는 회로, OP 앰프, 차동증폭회로, 소스 팔로워 회로, 버퍼 회로 등), 신호 생성 회로, 기억 회로, 제어회로 등)가, A와 B 사이에 1개 이상 배치되어 있어도 된다. 또는, A와 B가 직접 접속되어 있을 경우로서, A와 B 사이에 다른 소자나 다른 회로를 개재하지 않고, A와 B가 직접 접속되어 있어도 된다.

[0027] 이때, A와 B가 직접 접속되어 있다고 명시적으로 기재하는 경우에는, A와 B가 직접 접속되어 있을 경우(즉, A와 B 사이에 다른 소자나 다른 회로를 개재하지 않고 접속되어 있을 경우)와, A와 B가 전기적으로 접속되어 있을 경우(즉, A와 B 사이에 별도의 소자나 별도의 회로를 개재해서 접속되어 있을 경우)를 포함하는 것으로 한다.

[0028] 이때, A와 B가 전기적으로 접속되어 있다고 명시적으로 기재하는 경우에는, A와 B가 전기적으로 접속되어 있을 경우(즉, A와 B 사이에 별도의 소자나 별도의 회로를 개재해서 접속되어 있을 경우)와, A와 B가 기능적으로 접속되어 있을 경우(즉, A와 B 사이에 별도의 회로를 개재해서 기능적으로 접속되어 있을 경우)이라고, A와 B가 직접 접속되어 있을 경우(즉, A와 B 사이에 별도의 소자나 별도의 회로를 개재하지 않고 접속되어 있을 경우)를 포함하는 것으로 한다. 즉, 전기적으로 접속되어 있다고 명시적으로 기재하는 경우에는, 단순히, 접속되어 있다고만 명시적으로 기재되어 있는 경우와 같은 것으로 한다.

[0029] 이때, 표시 소자, 표시 소자를 가지는 장치인 표시장치, 발광소자, 발광소자를 가지는 장치인 발광 장치는, 여러 가지 형태를 사용하거나, 여러 가지 소자를 가질 수 있다. 예를 들면 표시 소자, 표시장치, 발광소자 또는 발광 장치로서는, EL(electroluminescence)소자(유기물 및 무기물을 포함한 EL소자, 유기EL소자, 무기EL소자), 전자방출소자, 액정소자, 전자 잉크, 전기영동소자, 그레이팅 라이트 밸브(GLV), 플라즈마 디스플레이(PDP), 디지털 마이크로미러 디바이스(DMD), 압전 세라믹 디스플레이, 카본 나노튜브 등, 전기자기적 작용에 의해, 콘트라스트, 휘도, 반사율, 투과율 등이 변화하는 표시 매체를 사용할 수 있다. 이때, EL소자를 사용한 표시장치에는 EL디스플레이, 전자방출소자를 사용한 표시장치에는 필드 이미션 디스플레이(FED)나 SED방식 평면형 디스플레이(SED:Surface-conduction Electron-emitter Display) 등, 액정소자를 사용한 표시장치에는 액정 모니터(투과형 액정 모니터, 반투과형 액정 모니터, 반사형 액정 모니터, 직시형 액정 모니터, 투사형 액정 모니터), 전자 잉크나 전기영동소자를 사용한 표시장치

에는 전자종이가 있다.

- [0030] 이때, EL소자란, 양극과, 음극과, 양극과 음극 사이에 개재된 EL층을 가지는 소자다.
- [0031] 이때, EL층으로는, 단일항 여기자로부터의 발광(형광)을 이용하는 것, 삼중항 여기자로부터의 발광(인광)을 이용하는 것, 단일항 여기자로부터의 발광(형광)을 이용하는 것과 삼중항 여기자로부터의 발광(인광)을 이용하는 것을 포함한 것, 유기물에 의해 형성된 것, 무기물에 의해 형성된 것, 유기물에 의해 형성된 것과 무기물에 의해 형성된 것을 포함한 것, 고분자의 재료, 저분자의 재료, 고분자의 재료와 저분자의 재료를 포함한 것 등을 사용할 수 있다.
- [0032] 단, 이것에 한정되지 않고, EL소자로서 여러 가지 것을 사용할 수 있다.
- [0033] 이때, 전자방출소자란, 끝이 뾰족한 음극에 고전계를 집중해서 전자를 인출하는 소자다.
- [0034] 예를 들면 전자방출소자로서, 스핀트형, 카본 나노튜브(CNT)형, 금속-절연체-금속을 적층한 MIM(Metal-Insulator-Metal)형, 금속-절연체-반도체를 적층한 MIS(Metal-Insulator-Semiconductor)형, MOS형, 실리콘형, 박막 다이오드형, 다이아몬드형, 표면전도 이미터 SCD형, 금속-절연체-반도체-금속형 등의 박막형, HEED형, EL형, 포러스 실리콘형, 표면전도(SED)형 등을 사용할 수 있다. 다만, 이것에 한정되지 않고, 전자방출소자로서 여러 가지 것을 사용할 수 있다.
- [0035] 또한, 액정소자란, 액정의 광학적 변조 작용에 의해 빛의 투과 또는 비투과를 제어하는 소자로, 한 쌍의 전극, 및 액정으로 구성된다.
- [0036] 이때, 액정의 광학적 변조 작용은, 액정에 걸리는 전계(가로방향의 전계, 세로방향의 전계 또는 비스듬한 방향의 전계를 포함한다)에 의해 제어된다.
- [0037] 이때, 액정소자로는, 네마틱액정, 콜레스테롤액정, 스멕틱액정, 디스코틱액정, 서모트로픽액정, 리�트로픽액정, 저분자 액정, 고분자 액정, 강유전 액정, 반강유전 액정, 주채형 액정, 측채형 고분자 액정, 플라즈마 어드레스 액정(PALC), 바나나형 액정, TN(Twisted Nematic)모드, STN(Super Twisted Nematic)모드, IPS(In-Plane-Switching)모드, FFS(Fringe Field Switching)모드, MVA(Multi-domain Vertical Alignment)모드, PVA(Patterned Vertical Alignment)모드, ASV(Advanced Super View)모드, ASM(Axially Symmetric aligned Micro-cell)모드, OCB(Optical Compensated Birefringence)모드, ECB(Electrically Controlled Birefringence)모드, FLC(Ferroelectric Liquid Crystal)모드, AFLC(AntiFerroelectric Liquid Crystal)모드, PDLC(Polymer Dispersed Liquid Crystal)모드, 게스트-호스트 모드 등을 사용할 수 있다.
- [0038] 단, 이것에 한정되지 않고, 액정소자로서 여러 가지 것을 사용할 수 있다.
- [0039] 또한, 전자종이판, 광학 이방성과 염료분자배향과 같은 분자에 의해 표시되는 것, 전기영동, 입자이동, 입자회전, 상변화와 같은 입자에 의해 표시되는 것, 필름의 일단이 이동함으로써 표시되는 것, 분자의 발색/상변화에 의해 표시되는 것, 분자의 광흡수에 의해 표시되는 것, 전자와 홀이 결합해서 자발광에 의해 표시되는 것 등을 말한다. 예를 들면 전자종이로서, 마이크로캡슐형 전기영동, 수평이동형 전기영동, 수직이동형 전기영동, 구상 트위스트 볼, 자기 트위스트 볼, 원기둥 트위스트 볼 방식, 대전 토너, 전자분말 유체, 자기영동형, 자기감 열식, 일렉트로 웨팅, 광산란(투명/불투명 변화), 콜레스테롤액정/광도전층, 콜레스테롤액정, 쌍안정성 네마틱액정, 강유전성액정, 2색성 색소·액정분산형, 가동 필름, 류코 염료에 의한 발소색(發消色), 포토크로믹, 일렉트로크로믹, 일렉트로 디포지션, 플렉시블 유기EL 등을 사용할 수 있다.
- [0040] 단, 이것에 한정되지 않고, 전자종이로서 여러 가지 것을 사용할 수 있다.
- [0041] 여기에서, 마이크로캡슐형 전기영동을 사용함으로써, 전기영동방식의 결점인 영동 입자의 응집, 침전을 해결할 수 있다. 전자분말 유체는, 고속응답성, 고반사율, 광시야각, 저소비 전력, 메모리성 등의 장점을 가진다.
- [0042] 또한, 플라즈마 디스플레이는, 전극을 표면에 형성한 기관과, 전극 및 미소한 홈을 표면에 형성하고 홈 내에 형광체층을 형성한 기관을 좁은 간격으로 대향시켜서, 회가스를 봉입한 구조를 가진다. 또한, 전극 사이에 전압을 걸어서 자외선을 발생시켜, 형광체를 빛나게 함으로써 표시를 행할 수 있다. 이때, 플라즈마 디스플레이로는,

DC형 PDP, AC형 PDP를 사용할 수 있다. 여기에서, 플라즈마 디스플레이 패널에는, ASW(Address While Sustain) 구동, 서브프레임을 리셋 기간, 어드레스 기간, 유지 기간으로 분할하는 ADS(Address Display Separated)구동, CLEAR(High-Contrast, Low Energy Address and Reduction of False Contour Sequence) 구동, ALIS(Alternate Lighting of Surfaces) 방식, TERES(Technology of Reciprocal Sustainer) 구동 등을 사용할 수 있다. 다만, 이것에 한정되지 않고, 플라즈마 디스플레이로서 여러 가지 것을 사용할 수 있다.

[0043] 또한, 광원을 필요로 하는 표시장치, 예를 들면 액정 모니터(투과형 액정 모니터, 반투과형 액정 모니터, 반사형 액정 모니터, 직시형 액정 모니터, 투사형 액정 모니터), 그레이팅 라이트밸브(GLV)를 사용한 표시장치, 디지털 마이크로미러 디바이스(DMD)를 사용한 표시장치 등의 광원으로는, 일렉트로루미네선스, 냉음극관, 열음극관, LED, 레이저광원, 수은램프 등을 사용할 수 있다. 다만, 이것에 한정되지 않고, 광원으로서 여러 가지 것을 사용할 수 있다.

[0044] 또한, 트랜지스터로서, 여러 가지 형태의 트랜지스터를 사용할 수 있다. 따라서, 사용하는 트랜지스터의 종류에 한정은 없다. 예를 들면 비정질 실리콘, 다결정 실리콘, 미결정(마이크로 크리스탈, 세미 아모포스라고도 한다) 실리콘 등으로 대표되는 비단결정 반도체막을 가지는 박막 트랜지스터(TFT) 등을 사용할 수 있다. TFT를 사용할 경우, 여러 가지 장점이 있다. 예를 들면 단결정 실리콘의 경우보다 낮은 온도로 제조할 수 있기 때문에, 제조 비용의 절감, 또는 제조 장치의 대형화를 피할 수 있다. 제조 장치를 크게 할 수 있기 때문에, 대형기관 위에 제조할 수 있다. 따라서 동시에 많은 개수의 표시장치를 제조할 수 있어, 저비용으로 제조할 수 있다. 또한, 제조 온도가 낮기 때문에, 내열성이 약한 기관을 사용할 수 있다. 따라서 투광성을 가지는 기관 위에 트랜지스터를 제조할 수 있다. 그리고, 투광성을 가지는 기관 위의 트랜지스터를 사용해서 표시 소자에서의 빛의 투과를 제어할 수 있다. 또는, 트랜지스터의 막 두께가 얇기 때문에, 트랜지스터를 구성하는 막의 일부는, 빛을 투과시킬 수 있다. 따라서 개구율을 향상시킬 수 있다.

[0045] 또한, 다결정 실리콘을 제조할 때에, 촉매(니켈 등)를 사용함으로써, 결정성을 더욱 향상시켜, 전기 특성이 좋은 트랜지스터를 제조할 수 있다. 그 결과, 게이트 드라이버 회로(주사선 구동회로)나 소스 드라이버 회로(신호선 구동회로), 신호 처리회로(신호 생성 회로, 감마 보정회로, DA 변환회로 등)를 기관 위에 일체로 형성할 수 있다.

[0046] 또한, 미결정 실리콘을 제조할 때에, 촉매(니켈 등)를 사용함으로써, 결정성을 더욱 향상시켜, 전기 특성이 좋은 트랜지스터를 제조할 수 있다. 이때, 레이저 조사를 행하지 않고, 열처리를 가하는 것만으로, 결정성을 향상시킬 수 있다. 그 결과, 게이트 드라이버 회로(주사선 구동회로)나 소스 드라이버 회로의 일부(아날로그 스위치 등)를 기관 위에 일체로 형성할 수 있다. 또한, 결정화를 위해 레이저 조사를 행하지 않는 경우에는, 실리콘의 결정성의 편차를 억제할 수 있다. 이에 따라 고화질의 화상을 표시할 수 있다.

[0047] 단, 촉매(니켈 등)를 사용하지 않고, 다결정 실리콘이나 미결정 실리콘을 제조할 수 있다.

[0048] 또한, 실리콘의 결정성을, 다결정 또는 미결정 등에 대해 향상시키는 것은, 패널 전체에서 행하는 것이 바람직하지만, 그것에 한정되지 않는다.

[0049] 패널의 일부의 영역에만, 실리콘의 결정성을 향상시켜도 된다. 선택적으로 결정성을 향상시키는 것은, 레이저광을 선택적으로 조사하는 것 등에 의해 가능하다.

[0050] 예를 들면 화소 이외의 영역인 주변회로 영역에만, 레이저광을 조사해도 된다.

[0051] 또는, 게이트 드라이버 회로, 소스 드라이버 회로 등의 영역에만, 레이저광을 조사해도 된다.

[0052] 혹은, 소스 드라이버 회로의 일부(예를 들면 아날로그 스위치) 영역에만, 레이저광을 조사해도 된다.

[0053] 그 결과, 회로를 고속으로 동작시킬 필요가 있는 영역에만, 실리콘의 결정화를 향상시킬 수 있다.

[0054] 화소영역은, 고속으로 동작시킬 필요성이 낮기 때문에, 결정성이 향상되지 않아도, 문제없이 화소회로를 동작시킬 수 있다.

[0055] 결정성을 향상시키는 영역이 적어지기 때문에, 제조 공정도 짧게 할 수 있고, 스루풋이 향상되고, 제조 비용을 절감시킬 수 있다.

[0056] 필요해지는 제조 장치의 수도 적은 수로 제조할 수 있기 때문에, 제조 비용을 절감시킬 수 있다.

- [0057] 또는, 반도체 기판이나 S O I 기판 등을 사용해서 트랜지스터를 형성할 수 있다. 이것들에 의해, 특성이나 사이즈나 형상 등의 편차가 적고, 전류공급 능력이 높고, 사이즈가 작은 트랜지스터를 제조할 수 있다. 이러한 트랜지스터를 사용하면, 회로의 저소비 전력화, 또는 회로의 고집적화를 꾀할 수 있다.
- [0058] 또는, ZnO , $a-InGaZnO$, $SiGe$, $GaAs$, IZO , ITO , SnO 등의 화합물반도체 또는 산화물반도체를 가지는 트랜지스터나, 이러한 화합물반도체 또는 산화물반도체를 박막화한 박막 트랜지스터 등을 사용할 수 있다. 이것들에 의해, 제조 온도를 낮게 할 수 있고, 예를 들면 실온에서 트랜지스터를 제조할 수 있다. 그 결과, 내열성이 낮은 기판, 예를 들면 플라스틱 기판이나 필름 기판에 직접 트랜지스터를 형성할 수 있다. 또한, 이러한 화합물반도체 또는 산화물반도체를, 트랜지스터의 채널 부분에 사용할 뿐만 아니라, 그 이외의 용도로도 사용할 수 있다. 예를 들면 이러한 화합물반도체 또는 산화물반도체를 저항소자, 화소 전극, 투광성을 가지는 전극으로 사용할 수 있다. 또한, 그것들을 트랜지스터와 동시에 성막 또는 형성할 수 있기 때문에, 비용을 절감할 수 있다.
- [0059] 또는, 잉크젯이나 인쇄법을 사용해서 형성한 트랜지스터 등을 사용할 수 있다. 이것들에 의해, 실온에서 제조, 저진공도에서 제조, 또는 대형기판 위에 제조할 수 있다. 마스크(레티클)를 사용하지 않아도 제조할 수 있기 때문에, 트랜지스터의 배치를 용이하게 변경할 수 있다. 또한, 레지스트를 사용할 필요가 없기 때문에, 재료비가 저렴해지고, 공정 수를 줄일 수 있다. 또한, 필요한 부분에만 막을 부착하기 때문에, 전체 면에 성막한 후에 에칭하는 제법보다, 재료가 낭비되지 않고, 저비용으로 할 수 있다.
- [0060] 또는, 유기반도체나 카본 나노튜브를 가지는 트랜지스터 등을 사용할 수 있다. 이것들에 의해, 구부릴 수 있는 기판 위에 트랜지스터를 형성할 수 있다. 이에 따라 충격에 강하게 할 수 있다.
- [0061] 또한, 여러 가지 구조의 트랜지스터를 사용할 수 있다.
- [0062] 예를 들면 MOS형 트랜지스터, 접합형 트랜지스터, 바이폴라 트랜지스터 등을 트랜지스터로 사용할 수 있다.
- [0063] MOS형 트랜지스터를 사용함으로써, 트랜지스터의 사이즈를 작게 할 수 있다.
- [0064] 따라서, 복수의 트랜지스터를 탑재할 수 있다.
- [0065] 바이폴라 트랜지스터를 사용함으로써, 많은 전류를 흐르게 할 수 있다. 따라서, 고속으로 회로를 동작시킬 수 있다.
- [0066] 이때, MOS형 트랜지스터, 바이폴라 트랜지스터 등을 1개의 기판에 혼재해서 형성해도 된다.
- [0067] 이에 따라 저소비 전력, 소형화, 고속 동작 등을 실현할 수 있다.
- [0068] 기타, 여러 가지 트랜지스터를 사용할 수 있다.
- [0069] 이때, 트랜지스터는, 여러 가지 기판을 사용해서 형성할 수 있다. 기판의 종류는, 특정한 것에 한정되지는 않는다. 그 기판으로는, 예를 들면 단결정 기판, S O I 기판, 유리 기판, 석영기판, 플라스틱 기판, 종이기판, 셀로판 기판, 석재기판, 목재기판, 천기판(천연섬유(비단, 솜, 삼), 합성 섬유(나이론, 폴리우레탄, 폴리에스테르) 혹은 재생 섬유(아세테이트, 큐프라, 레이온, 재생 폴리에스테르) 등을 포함한다), 피혁기판, 고무 기판, 스테인레스 스틸 기판, 스테인레스 스틸 포일을 가지는 기판 등을 사용할 수 있다. 또는, 사람 등의 동물의 피부(표피, 진피) 또는 피하조직을 기판으로 사용해도 된다. 또는, 어떤 기판을 사용해서 트랜지스터를 형성하고, 그 후에 별도의 기판에 트랜지스터를 전치하고, 별도의 기판 위에 트랜지스터를 배치해도 된다.
- [0070] 트랜지스터가 전치되는 기판으로는, 단결정 기판, S O I 기판, 유리 기판, 석영기판, 플라스틱 기판, 종이기판, 셀로판 기판, 석재기판, 목재기판, 천기판(천연섬유(비단, 솜, 삼), 합성 섬유(나이론, 폴리우레탄, 폴리에스테르) 혹은 재생 섬유(아세테이트, 큐프라, 레이온, 재생 폴리에스테르) 등을 포함한다), 피혁기판, 고무 기판, 스테인레스 스틸 기판, 스테인레스 스틸 포일을 가지는 기판 등을 사용할 수 있다.
- [0071] 혹은, 사람 등의 동물의 피부(표피, 진피) 또는 피하조직을 기판으로 사용해도 된다. 또는, 어떤 기판을 사용해서 트랜지스터를 형성하고, 그 기판을 연마해서 얇게 해도 된다. 연마되는 기판으로는, 단결정 기판, S O I 기판, 유리 기판, 석영기판, 플라스틱 기판, 종이기판, 셀로판 기판, 석재기판, 목재기판, 천기판(천연섬유(비단, 솜, 삼), 합성 섬유(나이론, 폴리우레탄, 폴리에스테르) 혹은 재생 섬유(아세테이트, 큐프라, 레이온, 재생 폴리에스테르) 등을 포함한다), 피혁기판, 고무 기판, 스테인레스 스틸 기판, 스테인레스 스틸 포일을 가지는 기판 등을 사용할 수 있다.

- [0072] 혹은, 사람 등의 동물의 피부(표피, 진피) 또는 피하조직을 기관으로 사용해도 된다. 이러한 기관을 사용함으로써, 특성이 좋은 트랜지스터의 형성, 소비 전력이 낮은 트랜지스터의 형성, 파괴되기 어려운 장치의 제조, 내열성의 부여, 경량화, 또는 초박형화를 피할 수 있다.
- [0073] 또한, 트랜지스터의 구성은, 여러 가지 형태를 취할 수 있고, 특정 구성에 한정되지 않는다. 예를 들면 게이트 전극이 2개 이상인 멀티 게이트 구조를 적용할 수 있다. 멀티 게이트 구조로 하면, 채널 영역이 직렬로 접속되기 때문에, 복수의 트랜지스터가 직렬로 접속된 구성이 된다. 멀티 게이트 구조에 의해, 오프 전류의 저감, 트랜지스터의 내압 향상에 의한 신뢰성의 향상을 피할 수 있다. 또는, 멀티 게이트 구조에 의해, 포화 영역에서 동작할 때에, 드레인·소스간 전압이 변화해도, 드레인·소스간 전류가 그다지 변화하지 않고, 전압·전류특성의 기울기가 평평한 특성으로 할 수 있다. 전압·전류특성의 기울기가 평평한 특성을 이용하면, 이상적인 전류원 회로나, 상당히 높은 저항치를 가지는 능동부하를 실현할 수 있다. 그 결과, 특성이 좋은 차동 회로나 커런트 미러 회로를 실현할 수 있다. 또 다른 예로서, 채널의 상하에 게이트 전극이 배치되어 있는 구조를 적용할 수 있다. 채널의 상하에 게이트 전극이 배치되어 있는 구조로 함으로써, 채널 영역이 증가하기 때문에, 전류치의 증가, 또는 공지층이 형성되기 쉬워지는 것에 의한 S값의 저감을 피할 수 있다. 채널의 상하에 게이트 전극이 배치되는 구성으로 함으로써, 복수의 트랜지스터가 병렬로 접속된 것 같은 구성이 된다.
- [0074] 채널 영역 위에 게이트 전극이 배치되어 있는 구조, 스테거 구조, 역스테거 구조, 채널 영역을 복수 개의 영역으로 분할한 구조, 채널 영역을 병렬로 접속한 구조, 또는 채널 영역이 직렬로 접속되는 구성도 적용할 수 있다. 또한, 채널 영역(혹은 그 일부)에 소스 전극이나 드레인 전극이 겹쳐 있는 구조도 적용할 수 있다. 채널 영역(혹은 그 일부)에 소스 전극이나 드레인 전극이 겹치는 구조로 함으로써, 채널 영역의 일부에 전하가 축적되는 것에 의해, 동작이 불안정해지는 것을 막을 수 있다. 또는, LDD영역을 설치한 구조를 적용할 수 있다. LDD영역을 설치함으로써, 오프 전류의 저감, 또는 트랜지스터의 내압 향상에 의한 신뢰성의 향상을 피할 수 있다. 또는, LDD영역을 설치함으로써, 포화 영역에서 동작할 때에, 드레인·소스간 전압이 변화되어도, 드레인·소스간 전류가 그다지 변화되지 않고, 전압·전류특성의 기울기가 평평한 특성으로 할 수 있다.
- [0075] 또한, 트랜지스터는, 여러 가지 타입을 사용할 수 있고, 여러 가지 기관을 사용해서 형성시킬 수 있다. 따라서, 소정의 기능을 실현하기 위해 필요한 회로를 모두, 동일한 기관에 형성하는 것도 가능하다. 예를 들면 소정의 기능을 실현하기 위해 필요한 회로를 모두, 유리 기관, 플라스틱 기관, 단결정 기관, 또는 SOI기관 등의 여러 가지 기관을 사용해서 형성하는 것도 가능하다. 소정의 기능을 실현하기 위해 필요한 회로를 모두 같은 기관을 사용해서 형성함으로써, 부품 수의 삭감에 의한 비용의 절감, 또는 회로부품과의 접속점 수의 저감에 의한 신뢰성의 향상을 피할 수 있다. 또는, 소정의 기능을 실현하기 위해 필요한 회로의 일부가, 어떤 기관에 형성되고, 소정의 기능을 실현하기 위해 필요한 회로의 다른 일부가, 별도의 기관에 형성되어 있는 것도 가능하다. 즉, 소정의 기능을 실현하기 위해 필요한 회로를 모두 같은 기관을 사용해서 형성하지 않아도 된다. 예를 들면 소정의 기능을 실현하기 위해 필요한 회로의 일부는, 유리 기관 위에 트랜지스터에 의해 형성되고, 소정의 기능을 실현하기 위해 필요한 회로의 다른 일부는, 단결정 기관 위에 형성되어, 단결정 기관을 사용해서 형성된 트랜지스터로 구성된 IC칩을 COG(Chip On Glass)로 유리 기관에 접속하여, 유리 기관 위에 그 IC칩을 배치하는 것도 가능하다. 또는, 그 IC칩을 TAB(Tape Automated Bonding)나 프린트 기관을 사용해서 유리 기관과 접속하는 것도 가능하다. 이렇게, 회로의 일부가 같은 기관에 형성되어 있는 것에 의해, 부품 수의 삭감에 의한 비용의 절감, 또는 회로부품과의 접속점 수의 저감에 의한 신뢰성의 향상을 피할 수 있다. 또는, 구동전압이 높은 부분 및 구동주파수가 높은 부분의 회로는, 소비 전력이 높아지기 때문에, 그러한 부분의 회로는 같은 기관에 형성하지 않고, 그 대신에, 예를 들면 단결정 기관에 그 부분의 회로를 형성하고, 그 회로로 구성된 IC칩을 사용하도록 하면, 소비 전력의 증가를 막을 수 있다.
- [0076] 또한, 하나의 화소란, 밝기를 제어할 수 있는 요소 1개를 나타내는 것으로 한다. 따라서, 일례로서, 하나의 화소는, 하나의 색 요소를 나타내는 것으로 하고, 그 색 요소 하나로 밝기를 표현한다. 따라서, 그때에는, R(적색)G(녹색)B(청색)의 색 요소로 이루어진 컬러 표시장치의 경우에는, 화상의 최소 단위는, R의 화소와 G의 화소와 B의 화소의 3화소로 구성된 것으로 한다. 또한, 색 요소는, 삼색에 한정되지 않고, 삼색 이상을 사용해도 되고, RGB 이외의 색을 사용해도 된다. 예를 들면 백색을 추가해서, RGBW(W는 화이트)로 할 수도 있다. 또는, RGB에, 예를 들면 옐로우, 시안, 마젠타, 에메랄드 그린, 주색 등을 일색 이상 추가하는 것도 가능하다. 또는, 예를 들면 RGB 중의 적어도 일색에 유사한 색을, RGB에 추가하는 것도 가능하다. 예를 들면 R, G, B1, B2로 해도 된다. B1과 B2는, 모두 청색이지만, 약간 주파수가 다르다. 마찬가지로, R1, R2, G, B로 하는 것도 가능하다. 이러한 색 요소를 사용함으로써, 보다 실물에 가까운 표시를 행할 수 있다. 이러한 색 요소를 사용함으로써, 소비 전력을 저감할 수 있다. 또 다른 예로서, 하나의 색 요소에 대해, 복수 개 영역을

사용해서 밝기를 제어하는 경우에는, 그 영역 1개를 하나의 화소로 하는 것도 가능하다. 따라서, 일례로서, 면 적계조를 행할 경우 또는 부화소(서브 화소)를 가지는 경우, 하나의 색 요소에 대해, 밝기를 제어하는 영역이 복수 있고, 그 전체로 계조를 표현하지만, 밝기를 제어하는 영역의 1개를 하나의 화소로 하는 것도 가능하다. 따라서, 그 경우에는, 하나의 색 요소는, 복수의 화소로 구성되는 것이 된다. 또는, 밝기를 제어하는 영역이 1개의 색 요소 내에 복수 개 있어도, 그것들을 통틀어, 1개의 색 요소를 1화소로 하는 것도 가능하다. 따라서, 그 경우에, 하나의 색 요소는, 하나의 화소로 구성되는 것이 된다. 또는, 하나의 색 요소에 대해서, 복수 개 영역을 사용해서 밝기를 제어할 경우, 화소에 의해, 표시에 기여하는 영역의 크기가 다른 경우가 있다. 또는, 하나의 색 요소에 대해 복수 개 있는, 밝기를 제어하는 영역에 있어서, 각각에 공급하는 신호를 약간 다르게 하여, 시야각을 넓힐 수도 있다. 즉, 하나의 색 요소에 대해, 복수 개 있는 영역이 각각 갖는 화소 전극의 전위가, 각각 다른 것도 가능하다. 그 결과, 액정분자에 인가되는 전압이 각 화소 전극에 따라 각각 다르다. 따라서, 시야각을 넓힐 수 있다.

[0077] 또한, 하나의 화소(3색)라고 명시적으로 기재하는 경우에는, R과 G와 B의 3화소를 하나의 화소로 생각하는 경우인 것으로 한다. 하나의 화소(1색)라고 명시적으로 기재하는 경우에는, 하나의 색 요소밖에 없고, 복수 개 영역이 있을 경우, 그것들을 통틀어 하나의 화소라고 생각하는 경우인 것으로 한다.

[0078] 또한, 화소는, 매트릭스 형상으로 배치(배열)되어 있을 경우가 있다. 여기에서, 화소가 매트릭스로 배치(배열)되어 있다는 것은, 세로방향 혹은 가로방향에 있어서, 화소가 직선 위에 배열되어 배치되어 있을 경우, 또는 들쭉날쭉한 선상에 배치되어 있을 경우를 포함한다. 따라서, 예를 들면 삼색의 색 요소(예를 들면 RGB)로 풀컬러 표시를 행할 경우에, 스트라이프 배치되어 있을 경우, 또는 세 개의 색 요소의 닷이 델타 배치되어 있을 경우도 포함한다. 또한, 베이어 배치되어 있을 경우도 포함한다. 또한, 색 요소는, 삼색에 한정되지 않고, 그 이상으로 해도 되는데, 예를 들면 RGBW(W는 화이트), 또는 RGB에, 옐로우, 시안, 마젠타 등을 일색 이상 추가한 것 등이 있다. 또한, 색 요소의 닷마다 그 표시 영역의 크기가 달라도 된다. 이에 따라 저소비 전력화, 또는 표시 소자의 장기 수명화를 꾀할 수 있다.

[0079] 또한, 화소에 능동소자를 가지는 액티브 매트릭스 방식, 또는, 화소에 능동소자를 가지지 않는 패시브 매트릭스 방식을 사용할 수 있다.

[0080] 액티브 매트릭스 방식에서는, 능동소자(능동 소자, 비선형소자)로서, 트랜지스터뿐만 아니라, 여러 가지의 능동소자(능동 소자, 비선형소자)를 사용할 수 있다. 예를 들면 MIM(Metal Insulator Metal)이나 TFD(Thin Film Diode) 등을 사용하는 것도 가능하다. 이러한 소자는, 제조 공정이 적기 때문에, 제조 비용의 절감, 또는 제품 수율의 향상을 꾀할 수 있다. 또한, 소자의 사이즈가 작기 때문에, 개구율을 향상시킬 수 있고, 저소비 전력화나 고휘도화를 꾀할 수 있다.

[0081] 또한, 액티브 매트릭스 방식 이외의 것으로서, 능동소자(능동 소자, 비선형소자)를 사용하지 않는 패시브 매트릭스형을 사용하는 것도 가능하다. 능동소자(능동 소자, 비선형소자)를 사용하지 않기 때문에, 제조 공정이 적고, 제조 비용의 절감, 또는 제품 수율의 향상을 꾀할 수 있다. 능동소자(능동 소자, 비선형소자)를 사용하지 않기 때문에, 개구율을 향상시킬 수 있고, 저소비 전력화나 고휘도화를 꾀할 수 있다.

[0082] 또한, 트랜지스터란, 게이트와, 드레인과, 소스를 포함한 적어도 세 개의 단자를 가지는 소자이며, 드레인 영역과 소스 영역 사이에 채널 영역을 가지고, 드레인 영역과 채널 영역과 소스 영역을 통해 전류를 흐르게 할 수 있다. 여기에서, 소스와 드레인은, 트랜지스터의 구조나 동작조건 등에 따라 바뀌기 때문에, 어느 것이 소스 또는 드레인인지를 한정하는 것이 곤란하다. 따라서, 본 서류(명세서, 특허청구범위 또는 도면 등)에서는, 소스 및 드레인으로서 기능하는 영역을, 소스 혹은 드레인이라고 부르지 않을 경우가 있다. 그 경우, 일례로서, 각각 제1 단자, 제2 단자라고 표기할 경우가 있다. 또는, 각각 제1 전극, 제2 전극이라고 표기할 경우가 있다. 또는, 소스 영역, 드레인 영역이라고 표기할 경우가 있다.

[0083] 이때, 트랜지스터는, 베이스와 이미터와 콜렉터를 포함한 적어도 세 개의 단자를 가지는 소자로 해도 된다. 이 경우에도 마찬가지로, 이미터와 콜렉터를, 제1 단자, 제2 단자라고 표기할 경우가 있다.

[0084] 또한, 게이트란, 게이트 전극과 게이트 배선(게이트선, 게이트 신호선, 주사선, 주사 신호선 등이라고도 한다)을 포함한 전체, 또는, 그것들의 일부를 말한다. 게이트 전극이란, 채널 영역을 형성하는 반도체와, 게이트 절연막을 통해 오버랩되어 있는 부분의 도전막을 말한다. 이때, 게이트 전극의 일부는, LDD(Lightly Doped Drain)영역 또는 소스 영역(또는 드레인 영역)과, 게이트 절연막을 통해 오버랩되어 있는 경우도 있다. 게이트 배선이란, 각 트랜지스터의 게이트 전극의 사이를 접속하기 위한 배선, 각 화소가 가지는 게이트

전극의 사이를 접속하기 위한 배선, 또는 게이트 전극과 다른 배선을 접속하기 위한 배선을 말한다.

[0085] 단, 게이트 전극으로서도 기능하고, 게이트 배선으로서도 기능하는 부분(영역, 도전막, 배선 등)도 존재한다. 그러한 부분(영역, 도전막, 배선 등)은, 게이트 전극이라고 불려도 되고, 게이트 배선이라고 불려도 된다. 즉, 게이트 전극과 게이트 배선이, 명확하게 구별할 수 없는 영역도 존재한다. 예를 들면 연장되어서 배치되어 있는 게이트 배선의 일부와 채널 영역이 오버랩되어 있는 경우, 그 부분(영역, 도전막, 배선 등)은 게이트 배선으로서 기능하고 있지만, 게이트 전극으로서도 기능하게 된다. 따라서, 그러한 부분(영역, 도전막, 배선 등)은, 게이트 전극이라고 불려도 되고, 게이트 배선이라고 불려도 된다.

[0086] 또한, 게이트 전극과 같은 재료로 형성되고, 게이트 전극과 같은 섬(아일랜드)을 형성해서 연결되는 부분(영역, 도전막, 배선 등)도, 게이트 전극이라고 불려도 된다. 마찬가지로, 게이트 배선과 같은 재료로 형성되고, 게이트 배선과 같은 섬(아일랜드)을 형성해서 연결되는 부분(영역, 도전막, 배선 등)도, 게이트 배선이라고 불려도 된다. 이러한 부분(영역, 도전막, 배선 등)은, 엄밀한 의미에서는, 채널 영역과 오버랩되어 있지 않은 경우, 또는 다른 게이트 전극과 접속시키는 기능을 가지지 않은 경우가 있다. 그러나, 회로 구성 등의 관계로, 게이트 전극 또는 게이트 배선과 같은 재료로 형성되고, 게이트 전극 또는 게이트 배선과 같은 섬(아일랜드)을 형성해서 연결되는 부분(영역, 도전막, 배선 등)이 있다. 따라서, 그러한 부분(영역, 도전막, 배선 등)도 게이트 전극 또는 게이트 배선이라고 불려도 된다.

[0087] 또한, 예를 들면 멀티 게이트의 트랜지스터에 있어서, 1개의 게이트 전극과, 또 다른 게이트 전극은, 게이트 전극과 같은 재료로 형성된 도전막으로 접속될 경우가 많다. 그러한 부분(영역, 도전막, 배선 등)은, 게이트 전극과 게이트 전극을 접속시키기 위한 부분(영역, 도전막, 배선 등)이기 때문에, 게이트 배선이라고 불려도 되지만, 멀티 게이트의 트랜지스터를 1개의 트랜지스터로 간주할 수도 있기 때문에, 게이트 전극이라고 불려도 된다. 즉, 게이트 전극 또는 게이트 배선과 같은 재료로 형성되고, 게이트 전극 또는 게이트 배선과 같은 섬(아일랜드)을 형성해서 연결되는 부분(영역, 도전막, 배선 등)은, 게이트 전극이나 게이트 배선이라고 불려도 된다. 또한, 예를 들면 게이트 전극과 게이트 배선을 접속시키는 부분의 도전막이며, 게이트 전극 또는 게이트 배선과는 다른 재료로 형성된 도전막도, 게이트 전극이라고 불려도 되고, 게이트 배선이라고 불려도 된다.

[0088] 또한, 게이트 단자는, 게이트 전극의 부분(영역, 도전막, 배선 등) 또는, 게이트 전극과 전기적으로 접속되어 있는 부분(영역, 도전막, 배선 등)에 대해서, 그 일부분을 말한다.

[0089] 또한, 게이트 배선, 게이트선, 게이트 신호선, 주사선, 주사 신호선 등이라고 부를 경우, 배선에 트랜지스터의 게이트가 접속되지 않은 경우도 있다. 이 경우, 게이트 배선, 게이트선, 게이트 신호선, 주사선, 주사 신호선은, 트랜지스터의 게이트와 같은 층으로 형성된 배선, 트랜지스터의 게이트와 같은 재료로 형성된 배선 또는 트랜지스터의 게이트와 동시에 성막된 배선을 의미하는 경우가 있다. 예로서, 저장용량용 배선, 전원선, 기준전위공급 배선 등이 있다.

[0090] 또한, 소스란, 소스 영역과 소스 전극과 소스 배선(소스선, 소스 신호선, 데이터선, 데이터 신호선 등이라고도 말한다)을 포함한 전체, 또는, 그것들의 일부를 말한다. 소스 영역이란, P형 불순물(붕소나 갈륨 등)이나 N형 불순물(인이나 비소 등)이 많이 포함되는 반도체영역을 말한다. 따라서, 약간만 P형 불순물이나 N형 불순물이 포함되는 영역, 소위, LDD(Lightly Doped Drain)영역은, 소스 영역에는 포함되지 않는다. 소스 전극이란, 소스 영역과는 다른 재료로 형성되고, 소스 영역과 전기적으로 접속되어서 배치되어 있는 부분의 도전층을 말한다. 다만, 소스 전극은, 소스 영역도 포함해서 소스 전극이라고 부르는 경우도 있다. 소스 배선이란, 각 트랜지스터의 소스 전극의 사이를 접속하기 위한 배선, 각 화소가 가지는 소스 전극의 사이를 접속하기 위한 배선, 또는 소스 전극으로 다른 배선을 접속하기 위한 배선을 말한다.

[0091] 그러나, 소스 전극으로서도 기능하고, 소스 배선으로서도 기능하는 부분(영역, 도전막, 배선 등)도 존재한다. 그러한 부분(영역, 도전막, 배선 등)은, 소스 전극이라고 불려도 되고, 소스 배선이라고 불려도 된다. 즉, 소스 전극과 소스 배선을, 명확하게 구별할 수 없는 영역도 존재한다. 예를 들면 연장에서 배치되어 있는 소스 배선의 일부와 소스 영역이 오버랩되어 있는 경우, 그 부분(영역, 도전막, 배선 등)은 소스 배선으로서 기능하지만, 소스 전극으로서도 기능하게 된다. 따라서, 그러한 부분(영역, 도전막, 배선 등)은, 소스 전극이라고 불려도 되고, 소스 배선이라고 불려도 된다.

[0092] 또한, 소스 전극과 같은 재료로 형성되고, 소스 전극과 같은 섬(아일랜드)을 형성해서 연결되는 부분(영역, 도전막, 배선 등)이나, 소스 전극과 소스 전극을 접속하는 부분(영역, 도전막, 배선 등)도, 소스 전극이라고 불려도 된다. 또한, 소스 영역과 오버랩되어 있는 부분도, 소스 전극이라고 불려도 된다. 마찬가지로, 소스 배선과

같은 재료로 형성되고, 소스 배선과 같은 섬(아일랜드)을 형성해서 연결되는 영역도, 소스 배선이라고 불려도 된다. 이러한 부분(영역, 도전막, 배선 등)은, 엄밀한 의미에서는, 별도의 소스 전극과 접속시키는 기능을 가지지 않는 경우가 있다. 그러나, 회로 구성 등의 관계로, 소스 전극 또는 소스 배선과 같은 재료로 형성되고, 소스 전극 또는 소스 배선과 연결되는 부분(영역, 도전막, 배선 등)이 있다. 따라서, 그러한 부분(영역, 도전막, 배선 등)도 소스 전극 또는 소스 배선이라고 불려도 된다.

[0093] 또한, 예를 들면 소스 전극과 소스 배선을 접속시키는 부분의 도전막이며, 소스 전극 또는 소스 배선과는 다른 재료로 형성된 도전막도, 소스 전극이라고 불려도 되고, 소스 배선이라고 불려도 된다.

[0094] 또한, 소스 단자란, 소스 영역의 영역이나, 소스 전극이나, 소스 전극과 전기적으로 접속되어 있는 부분(영역, 도전막, 배선 등)에 있어서, 그 일부분을 말한다.

[0095] 또한, 소스 배선, 소스선, 소스 신호선, 데이터선, 데이터 신호선 등이라고 부를 경우, 배선에 트랜지스터의 소스(드레인)가 접속되지 않은 경우도 있다. 이 경우, 소스 배선, 소스선, 소스 신호선, 데이터선, 데이터 신호선은, 트랜지스터의 소스(드레인)와 같은 층에 형성된 배선, 트랜지스터의 소스(드레인)와 같은 재료로 형성된 배선 또는 트랜지스터의 소스(드레인)과 동시에 성막된 배선을 의미하는 경우가 있다. 예로서, 저장용량용 배선, 전원선, 기준전위공급 배선 등이 있다.

[0096] 또한, 드레인에 대해서는, 소스와 마찬가지로.

[0097] 또한, 반도체장치란 반도체소자(트랜지스터, 다이오드, 사이리스터 등)를 포함한 회로를 가지는 장치를 말한다. 또한, 반도체특성을 이용함으로써 기능할 수 있는 장치 전반을 반도체장치라고 불려도 된다. 또는, 반도체재료를 가지는 장치를 반도체장치라고 한다.

[0098] 또한, 표시 소자란, 광학변조 소자, 액정소자, 발광소자, E L 소자(유기 E L 소자, 무기 E L 소자 또는 유기물 및 무기물을 포함한 E L 소자), 전자방출소자, 전기영동소자, 방전 소자, 광반사소자, 광회절소자, 디지털 마이크로미러 디바이스(DMD), 등의 것을 말한다. 다만, 이것에 한정되지 않는다.

[0099] 또한, 표시장치란, 표시 소자를 가지는 장치를 말한다. 이때, 표시장치는, 표시 소자를 포함한 복수의 화소를 포함해도 된다. 또한, 표시장치는, 복수의 화소를 구동시키는 주변구동회로를 포함해도 된다. 이때, 복수의 화소를 구동시키는 주변구동회로는, 복수의 화소와 동일 기판 위에 형성되어도 된다. 또한, 표시장치는, 와이어 본딩이나 범프 등에 의해 기판 위에 배치된 주변구동회로, 소위, 칩 온 글래스(C O G)로 접속된 I C 칩, 또는, T A B 등으로 접속된 I C 칩을 포함해도 된다. 또한, 표시장치는, I C 칩, 저항소자, 용량소자, 인덕터, 트랜지스터 등이 부착된 플렉시블 프린트 서킷(F P C)을 포함한다. 또한, 표시장치는, 플렉시블 프린트 서킷(F P C) 등을 통해 접속되고, I C 칩, 저항소자, 용량소자, 인덕터, 트랜지스터 등이 부착된 인쇄배선기판(P W B)을 포함해도 된다. 또한, 표시장치는, 편광판 또는 위상차판 등의 광학 시트를 포함해도 된다. 또한, 표시장치는, 조명 장치, 케이싱, 음성입출력장치, 광센서 등을 포함해도 된다. 여기에서, 백라이트 유닛과 같은 조명 장치는, 도광판, 프리즘 시트, 확산 시트, 반사 시트, 광원(L E D, 냉음극관 등), 냉각 장치(수냉식, 공냉식) 등을 포함해도 된다.

[0100] 이때, 조명 장치는, 백라이트 유닛, 도광판, 프리즘 시트, 확산 시트, 반사 시트, 광원(L E D, 냉음극관, 열음극관 등), 냉각 장치 등을 가지는 장치를 말한다.

[0101] 또한, 발광 장치란, 발광소자 등을 가지는 장치를 말한다. 표시 소자로서 발광소자를 가지는 경우에는, 발광 장치는, 표시장치의 구체적인 예의 하나다.

[0102] 또한, 반사 장치란, 광반사소자, 광회절소자, 광반사전극 등을 가지는 장치를 말한다.

[0103] 또한, 액정표시장치란, 액정소자를 가지는 표시장치를 말한다. 액정표시장치에는, 직시형, 투사형, 투과형, 반사형, 반투과형 등이 있다.

[0104] 또한, 구동장치란, 반도체소자, 전기회로, 전자회로를 가지는 장치를 말한다. 예를 들면 소스 신호선에서 화소 내로의 신호의 입력을 제어하는 트랜지스터(선택용 트랜지스터, 스위칭용 트랜지스터 등이라고 부르는 경우가 있다), 화소 전극에 전압 또는 전류를 공급하는 트랜지스터, 발광소자에 전압 또는 전류를 공급하는 트랜지스터 등은, 구동장치의 일례다. 또한, 게이트 신호선에 신호를 공급하는 회로(게이트 드라이버, 게이트선 구동회로 등이라고 부르는 경우가 있다), 소스 신호선에 신호를 공급하는 회로(소스 드라이버, 소스선 구동회로 등이라고 부르는 경우가 있다) 등은, 구동장치의 일례다.

- [0105] 또한, 표시장치, 반도체장치, 조명 장치, 냉각 장치, 발광 장치, 반사 장치, 구동장치 등은, 서로 중복해서 가지는 경우가 있다. 예를 들면 표시장치가, 반도체장치 및 발광 장치를 가지는 경우가 있다. 또는, 반도체장치가, 표시장치 및 구동장치를 가지는 경우가 있다.
- [0106] 또한, "A의 위에 B가 형성되어 있다", 또는, "A 위에 B가 형성되어 있다"고 명시적으로 기재하는 경우에는, A 위에 B가 직접 접해서 형성되어 있는 것에 한정되지 않는다. 직접 접하지는 않는 경우, 즉, A와 B 사이에 별도의 대상물이 개재되는 경우도 포함하는 것으로 한다. 여기에서, A, B는, 대상물(예를 들면 장치, 소자, 회로, 배선, 전극, 단자, 도전막, 층 등)인 것으로 한다.
- [0107] 따라서 예를 들면, 층 A의 위에(또는 층 A 위에), 층 B가 형성되어 있다고 명시적으로 기재되어 있는 경우에는, 층 A 위에 직접 접해서 층 B가 형성되어 있는 경우와, 층 A 위에 직접 접해서 별도의 층(예를 들면 층 C나 층 D 등)이 형성되어 있고, 그 위에 직접 접해서 층 B가 형성되어 있는 경우를 포함하는 것으로 한다. 이때, 별도의 층(예를 들면 층 C나 층 D 등)은, 단층으로 해도 되고, 복층으로 해도 된다.
- [0108] 또한, A의 위쪽에 B가 형성되어 있다고 명시적으로 기재되어 있는 경우에 대해서도 마찬가지로, A 위에 B가 직접 접하는 것에 한정되지 않고, A와 B 사이에 별도의 대상물이 개재되는 경우도 포함하는 것으로 한다. 따라서 예를 들면 층 A의 위쪽에, 층 B가 형성되어 있다고 하는 경우에는, 층 A 위에 직접 접해서 층 B가 형성되어 있을 경우와, 층 A 위에 직접 접해서 별도의 층(예를 들면 층 C나 층 D 등)이 형성되어 있고, 그 위에 직접 접해서 층 B가 형성되어 있는 경우를 포함하는 것으로 한다. 이때, 별도의 층(예를 들면 층 C나 층 D 등)은, 단층으로 해도 되고, 복층으로 해도 된다.
- [0109] 또한, A 위에 B가 직접 접해서 형성되어 있다고 명시적으로 기재하는 경우에는, A 위에 직접 접해서 B가 형성되어 있는 경우를 포함하고, A와 B 사이에 별도의 대상물이 개재되는 경우는 포함하지 않는 것으로 한다.
- [0110] 한편, "A의 아래에 B가", 또는, "A의 아래쪽에 B가"의 경우에 대해서도 마찬가지다.
- [0111] 또한, 명시적으로 단수라고 기재되어 있는 경우에 대해서는, 단수인 것이 바람직하다. 다만, 이것에 한정되지 않고, 복수인 것도 가능하다. 마찬가지로, 명시적으로 복수라고 기재되어 있는 경우에 대해서는, 복수인 것이 바람직하다. 다만, 이것에 한정되지 않고, 단수인 것도 가능하다.
- [0112] 이상에 본 발명의 액정표시장치 및 반도체장치에 적용 가능한 구성에 관하여 설명했다. 이상에 설명한 구성은, 필요에 따라 적절히 본 발명의 액정표시장치 및 반도체장치에 응용하면 된다.

발명의 효과

- [0113] 본 발명에 의해, 넓은 시야각을 가지면서, 종래와 비교해서 제조 비용이 낮은 액정표시장치를 제공할 수 있다.
- [0114] 본 발명에서는, 도전막을 기판 전체 면에 형성하므로, 기판으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성이 높은 액정표시장치, 및, 액정표시장치를 가지는 반도체장치를 얻을 수 있다.
- [0115] 또 본 발명에서는, 톱 게이트형 박막 트랜지스터를 가지는 반도체장치를 제조한 경우, 백 게이트의 전위가 안정되기 때문에, 신뢰성 높은 액정표시장치, 및, 액정표시장치를 가지는 반도체장치를 얻을 수 있다.

도면의 간단한 설명

- [0116] 도 1은 톱 게이트형 박막 트랜지스터를 사용한 화소부의 구성예를 게시하는 단면도.
- 도 2는 보텀 게이트형 박막 트랜지스터를 사용한 화소부의 구성예를 게시하는 단면도.
- 도 3은 톱 게이트형 박막 트랜지스터를 사용한 화소부의 구성예를 게시하는 단면도.
- 도 4는 도 1 및 도 3에 나타내는 화소부의 평면도.
- 도 5는 본 발명의 액정표시장치의 단면도.
- 도 6은 본 발명의 액정표시장치의 단면도.
- 도 7은 본 발명의 액정표시장치의 평면도.

- 도 8은 본 발명의 액정표시장치의 평면도.
- 도 9는 본 발명의 액정표시장치의 평면도.
- 도 10은 본 발명의 액정표시장치의 단면도.
- 도 11은 본 발명의 액정표시장치의 평면도.
- 도 12는 본 발명의 액정표시장치의 단면도.
- 도 13은 본 발명의 액정표시장치의 평면도.
- 도 14는 본 발명의 액정표시장치의 평면도 및 단면도.
- 도 15는 본 발명의 액정표시장치의 제조 공정을 나타내는 단면도.
- 도 16은 본 발명의 액정표시장치의 제조 공정을 나타내는 단면도.
- 도 17은 본 발명의 액정표시장치의 제조 공정을 나타내는 단면도.
- 도 18은 본 발명의 액정표시장치의 제조 공정을 나타내는 단면도.
- 도 19는 본 발명의 액정표시장치의 회로도.
- 도 20은 본 발명의 액정표시장치의 회로도.
- 도 21은 본 발명의 액정표시장치를 사용해서 제조한 전자기기의 예를 게시하는 도면.
- 도 22는 본 발명의 액정표시장치의 단면도.
- 도 23은 본 발명의 액정표시장치의 평면도.
- 도 24는 본 발명의 액정표시장치의 단면도.
- 도 25는 본 발명의 액정표시장치의 단면도.
- 도 26은 본 발명의 액정표시장치의 단면도.
- 도 27은 본 발명의 액정표시장치의 평면도.
- 도 28은 본 발명의 액정표시장치를 도시한 도면.
- 도 29는 본 발명에 따른 트랜지스터를 설명하는 단면도.
- 도 30은 본 발명에 따른 트랜지스터를 설명하는 단면도.
- 도 31은 본 발명에 따른 트랜지스터를 설명하는 단면도.
- 도 32는 본 발명에 따른 트랜지스터를 설명하는 단면도.
- 도 33은 본 발명에 따른 트랜지스터를 설명하는 단면도.
- 도 34는 본 발명에 따른 표시장치의 구성을 설명하는 도면.
- 도 35는 본 발명에 따른 표시장치의 구성을 설명하는 도면.
- 도 36은 본 발명에 따른 표시장치의 구성을 설명하는 도면.
- 도 37은 본 발명에 따른 표시장치의 하나의 구동방법을 설명하는 도면.
- 도 38은 본 발명에 따른 표시장치의 하나의 구동방법을 설명하는 도면.
- 도 39는 본 발명에 따른 표시장치의 하나의 구동방법을 설명하는 도면.
- 도 40은 본 발명에 따른 액정표시장치를 설명하는 단면도.
- 도 41은 본 발명에 따른 액정표시장치를 설명하는 단면도.
- 도 42는 본 발명에 따른 액정표시장치를 설명하는 단면도.
- 도 43은 본 발명에 따른 액정표시장치의 구성을 설명하는 도면.

도 44는 본 발명에 따른 액정표시장치를 설명하는 단면도.
 도 45는 본 발명에 따른 화소를 설명하는 회로도.
 도 46은 본 발명에 따른 화소를 설명하는 회로도.
 도 47은 본 발명에 따른 화소를 설명하는 회로도.
 도 48은 본 발명에 따른 액정표시장치의 하나의 구동방법을 설명하는 도면.
 도 49는 본 발명에 따른 액정표시장치의 하나의 구동방법을 설명하는 도면.
 도 50은 본 발명에 따른 액정표시장치의 하나의 구동방법을 설명하는 도면.
 도 51은 본 발명에 따른 액정표시장치의 하나의 구동방법을 설명하는 도면.
 *도 52는 본 발명에 따른 액정표시장치의 하나의 구동방법을 설명하는 도면.
 도 53은 본 발명에 따른 표시장치의 구성을 설명하는 도면.
 도 54는 본 발명에 따른 표시장치의 구성을 설명하는 도면.
 도 55는 본 발명에 따른 표시장치의 구성을 설명하는 도면.
 도 56은 본 발명에 따른 표시장치의 구성을 설명하는 도면.
 도 57은 본 발명에 따른 표시장치의 구성을 설명하는 도면.
 도 58은 본 발명에 따른 전자기기를 설명하는 도면.
 도 59는 본 발명에 따른 전자기기를 설명하는 도면.
 도 60은 본 발명에 따른 전자기기를 설명하는 도면.
 도 61은 본 발명에 따른 전자기기를 설명하는 도면.
 도 62는 본 발명에 따른 전자기기를 설명하는 도면.
 도 63은 본 발명에 따른 전자기기를 설명하는 도면.
 도 64는 본 발명에 따른 전자기기를 설명하는 도면.
 도 65는 본 발명에 따른 전자기기를 설명하는 도면.
 도 66은 본 발명에 따른 전자기기를 설명하는 도면.
 도 67은 본 발명에 따른 전자기기를 설명하는 도면.
 도 68은 본 발명에 따른 전자기기를 설명하는 도면.
 도 69는 본 발명에 따른 전자기기를 설명하는 도면.
 도 70은 본 발명에 따른 전자기기를 설명하는 도면.
 도 71은 본 발명에 따른 전자기기를 설명하는 도면.

발명을 실시하기 위한 구체적인 내용

- [0117] 이하, 본 발명의 실시의 형태에 대해서, 도면을 참조해서 설명한다. 단, 본 발명은 다양한 형태로 실시할 수 있으며, 본 발명의 취지 및 그 범위에서 이탈하지 않는 한, 그 형태 및 상세한 내용을 다양하게 변경할 수 있는 것은 당업자라면 용이하게 이해된다. 따라서, 본 실시예의 기재 내용에 한정해서 해석해서는 안 된다. 또한, 이하에 도시한 도면에 있어서, 동일 부분 또는 같은 기능을 가지는 부분에는 동일한 부호를 부착하고, 그 반복된 설명은 생략한다.
- [0118] [실시예 1]
- [0119] 본 실시예를, 도 1, 도 3, 도 4, 도 5를 참조해서 설명한다.
- [0120] 도 1은, 화소부의 스위칭소자로서, 틸 게이트형 박막 트랜지스터(Thin Film Transistor(TF

T))를 사용한 예다. 기관(101)의 한쪽 표면의 전체 면에, FFS(Fringe-field switching) 구동에 있어서 제1 전극이 되는 도전막(115)이 형성되어 있다.

- [0121] 도전막(115)으로서, 투광성을 가지는 도전막(이하 「투광성 도전막」이라고 한다)을 사용한다. 이러한 투광성 도전막으로서, 인듐 주석 산화물(Indium Tin Oxide(ITO))막, 인듐 아연 산화물(Indium Zinc Oxide(IZO))막, 규소를 첨가한 인듐 주석 산화물(ITSO라고도 한다)막, 산화아연(ZnO)막, 산화주석 카드뮴(CTO)막, 산화주석(SnO)막 등을 사용할 수 있다.
- [0122] 도전막(115) 위에는 하지막(102), 하지막(102) 위에는, 박막 트랜지스터(Thin Film Transistor(TFT))(121)가 형성되어 있다. TFT(121)는, 소스 영역 또는 드레인 영역 중 하나의 영역(131a), 소스 영역 또는 드레인 영역 중 다른 하나의 영역(131b), 채널 형성 영역(132)을 포함한 활성층(103), 게이트 절연막(104), 게이트 전극(105)을 가지고 있다. 이때 도 1에서 게이트 절연막(104)은, 채널 형성 영역(132) 상부에만 형성되어 있지만, 채널 형성 영역(132) 상부 이외에도 형성될 수 있다.
- [0123] TFT(121) 및 하지막(102) 위에, 층간 절연막(106)이 형성되어 있다. 층간 절연막(106) 위에는, 층간 절연막(106) 내의 콘택홀을 통해, 소스 영역 또는 드레인 영역의 한쪽에 전기적으로 접속되는 전극(107)(소스 배선), 소스 영역 또는 드레인 영역의 다른 한쪽에 전기적으로 접속되는 전극(108)이 형성되어 있다.
- [0124] 층간 절연막(106), 전극(107~109) 위에, 층간 절연막(111)이 형성되어 있고, 또한 층간 절연막(111) 위에, 층간 절연막(111) 내에 형성된 콘택홀을 통해, 전극(108)에 전기적으로 접속되는 화소 전극(113 및 114a~114c)이 형성되어 있다. 이때 화소 전극(113)은 전극(108)이 아닌, 전극(107)에 전기적으로 접속되어 있어도 된다. 또 층간 절연막(106 및 111)은, 어느 하나만 형성해도 된다.
- [0125] 도 1에 나타난 바와 같이, 화소 전극(113 및 114(114a~114c))과, 도전막(115) 사이에 전계(125)가 발생한다. 후술하지만, 이 전계(125)에 의해 액정분자가 구동된다.
- [0126] 또 도 3에 나타난 바와 같이, 도전막(115)은, 층간 절연막(106) 및 하지막(102) 내의 콘택홀을 통해, 접속 전극(109)과 전기적으로 접속되어 있고, 접속 전극(109)은 배선(119)과 전기적으로 접속되어 있다. 또한 배선(119)은 게이트 전극(105)과 같은 재료, 같은 공정에 의해 제조되어 있고, 접속 전극(109)은, 전극(107) 및 전극(108)과 같은 재료, 같은 공정에 의해 제조되어 있다. 이렇게 제조 공정을 추가하지 않고 형성할 수 있기 때문에, 포토마스크 수를 줄일 수 있다. 또한 도 3과 도 1에 나타내는 구성에서는 같은 것은 동일한 부호로 나타낸다.
- [0127] 또한 배선(119)은, 게이트 전극(105)에 평행하게 배치해도 된다. 배선(119)은, 게이트 전극(105)에 평행하게 배치하면, 개구율의 저하가 작아진다.
- [0128] 또 배선(119)을 화소마다 도전막(115)에 접속시키면, 도전막(115)의 저항을 작게 할 수 있다. 또한 이 경우에는, 파형 왜곡을 저감시킬 수 있다.
- [0129] 또 접속 전극(109)을 배선(119)에 접속시키지 않고, 접속 전극(109)을 연장시켜서 화소에 걸쳐 배치해도 된다. 그때에는 접속 전극(109)을 소스 배선(107)과 평행하게 배치하는 것이 바람직하다.
- [0130] 도 4에 도 1 및 도 3의 평면도를 나타낸다. 도 4의 A-A' 및 B-B'의 단면도가 도 3이며, 도 1은 도 4의 A-A'의 단면도다. 화소 전극(113 및 114a, 114b, 114c 등)에는, 홈(「개구」, 「슬릿」, 「간격」, 「틈」, 「스페이스」라고도 한다)(117)이 형성되어 있다.
- [0131] 도 4에 나타난 바와 같이, 복수의 소스 배선(107)이 서로 평행(도면 중 상하 방향으로 연장)하면서 서로 이격된 상태로 배치되어 있다. 복수의 게이트 배선(105)은, 소스 배선(107)에 대략 직교하는 방향(도면 중 좌우 방향)으로 연장하고, 또한 서로 이격되도록 배치되어 있다. 배선(119)은, 복수의 게이트 배선(105)에 각각 인접하는 위치에 배치되어 있고, 게이트 배선(105)에 평행한 방향, 즉, 소스 배선(107)에 직교하는 방향(도면 중 좌우 방향)으로 연장하고 있다. 이렇게 배치함으로써, 개구율을 향상시킬 수 있다. 소스 배선(107)과, 배선(119) 및 게이트 배선(105)에 의하여, 대략 장방형의 공간이 둘러싸여 있는데, 이 공간에 액정표시장치의 화소 전극(113)이 배치되어 있다. 화소 전극(113)을 구동하는 박막 트랜지스터(121)는, 도면 중 좌측 위의 모서리에 배치되어 있다. 화소 전극 및 박막 트랜지스터는, 매트릭스 형상으로 복수 배치되어 있다.
- [0132] 또한 본 실시예에서는, 배선(119)과 도전막(115)은 콘택홀을 통해 화소마다 접속되어 있지만, 이것에 한정되지 않는다.

- [0133] 또한 도 4에서는 배선(119)을 설치하지만, 배선(119)을 설치하지 않고 배선(119) 대신에 게이트 배선(105)을 사용하는 예를 도 27에 나타낸다. 이때 도 27의 단면도는 도 3과 같지만, 이 경우 배선(119)은 게이트 배선(105)과 같은 배선이다.
- [0134] 이때, 게이트 배선(105), 배선(119), 및 소스 배선(107)은, 알루미늄(Al), 탄탈(Ta), 티타늄(Ti), 몰리브덴(Mo), 텅스텐(W), 네오디뮴(Nd), 크롬(Cr), 니켈(Ni), 백금(Pt), 금(Au), 은(Ag), 구리(Cu), 마그네슘(Mg), 스칸듐(Sc), 코발트(Co), 아연(Zn), 니오브(Nb), 실리콘(Si), 인(P), 붕소(B), 비소(As), 갈륨(Ga), 인듐(In), 주석(Sn), 산소(O)로 구성된 군으로부터 선택된 1개 혹은 복수의 원소, 또는, 상기 군으로부터 선택된 하나 혹은 복수의 원소를 성분으로 하는 화합물, 합금재료(예를 들면 인듐 주석 산화물(Indium Tin Oxide(ITO)), 인듐 아연 산화물(Indium Zinc Oxide(IZO)), 규소를 포함한 인듐 주석 산화물(ITSO), 산화아연(ZnO), 산화주석(SnO), 산화주석 카드뮴(CTO), 알루미늄 네오디뮴(Al-Nd), 마그네슘 은(Mg-Ag), 몰리브덴 니오브(Mo-Nb) 등)로 형성되는 것이 바람직하다. 또는, 게이트 배선(105), 배선(119), 및 소스 배선(107)은, 이러한 화합물을 조합한 물질 등을 가지고 형성되는 것이 바람직하다. 혹은, 상기 군으로부터 선택된 하나 혹은 복수의 원소와 실리콘의 화합물(실리사이드)(예를 들면 알루미늄 실리콘, 몰리브덴 실리콘, 니켈 실리사이드 등), 상기 군으로부터 선택된 하나 혹은 복수의 원소와 질소의 화합물(예를 들면 질화 티타늄, 질화 탄탈, 질화 몰리브덴 등)을 가지고 형성되는 것이 바람직하다.
- [0135] 또한, 실리콘(Si)에는, n형 불순물(인 등) 또는 p형 불순물(붕소 등)을 포함해도 된다. 실리콘이 불순물을 포함함으로써, 도전율이 향상되는 것이나, 일반적인 도체와 같이 행동할 수 있는 것이 가능해진다. 따라서, 배선, 전극 등으로 이용하기 쉬워진다.
- [0136] 또한, 실리콘은, 단결정, 다결정(폴리실리콘), 미결정(마이크로 크리스털 실리콘) 등, 여러 가지 결정성을 가지는 실리콘을 사용할 수 있다. 또는, 실리콘은 비정질(아모퍼스 실리콘) 등의 결정성을 가지지 않는 실리콘을 사용할 수 있다. 단결정 실리콘 또는 다결정 실리콘을 사용함으로써, 배선, 전극, 도전층, 도전막, 단자 등의 저항을 작게 할 수 있다. 비정질 실리콘 또는 미결정 실리콘을 사용함으로써, 간단한 공정으로 배선 등을 형성할 수 있다.
- [0137] 또한, 알루미늄 또는 은은, 도전율이 높기 때문에, 신호 지연을 저감할 수 있다. 또한, 에칭하기 쉽기 때문에, 미세 가공을 행할 수 있다.
- [0138] 또한, 구리는, 도전율이 높기 때문에, 신호 지연을 저감할 수 있다. 구리를 사용하는 경우에는, 밀착성을 향상시키기 위해서, 적층 구조로 하는 것이 바람직하다.
- [0139] 또한, 몰리브덴 또는 티타늄은, 산화물반도체(ITO, IZO 등) 또는 실리콘과 접촉해도, 불량을 일으키지 않고, 에칭하기 쉽고, 내열성이 높은 등의 이점을 가지기 때문에, 바람직하다.
- [0140] 또한, 텅스텐은, 내열성이 높은 등의 이점을 가지기 때문에, 바람직하다.
- [0141] 또한, 네오디뮴은, 내열성이 높은 등의 이점을 가지기 때문에, 바람직하다. 특히, 네오디뮴과 알루미늄의 합금으로 하면, 내열성이 향상되고, 알루미늄이 휘록을 일으키기 어려워진다.
- [0142] 또한, 실리콘은, 트랜지스터가 가지는 반도체층과 동시에 형성할 수 있고, 내열성이 높은 등의 이점을 가지기 때문에, 바람직하다.
- [0143] 또한, ITO, IZO, ITSO, 산화아연(ZnO), 실리콘(Si), 산화주석(SnO), 산화주석 카드뮴(CTO)은, 투광성을 가지기 때문에, 빛을 투과시키는 부분에 사용할 수 있다. 예를 들면, 화소 전극이나 공통 전극으로 사용할 수 있다.
- [0144] 또한, IZO는, 에칭하기 쉽고, 가공하기 쉽기 때문에, 바람직하다. IZO는, 에칭했을 때에, 잔류물이 잔류하기 어렵다. 따라서, 화소 전극으로서 IZO를 사용하면, 액정소자나 발광소자에 결함(쇼트, 배향혼란 등)을 초래하는 것을 저감할 수 있다.
- [0145] 또한, 배선, 전극, 도전층, 도전막, 단자 등은, 단층 구조로 해도 되고, 다층 구조로 해도 된다. 단층 구조로 함으로써, 배선, 전극, 도전층, 도전막, 단자 등의 제조 공정을 간략화할 수 있고, 공정 일수를 적게 할 수 있고, 비용을 절감할 수 있다. 또는, 다층 구조로 함으로써, 각각의 재료의 장점을 살리면서, 결점을 저감시켜, 성능이 좋은 배선, 전극 등을 형성할 수 있다. 예를 들면, 저저항재료(알루미늄 등)를 다층 구조 내에 포함함으로써, 배선의 저저항화를 꾀할 수 있다. 또한 저내열성 재료를, 고내열성 재료 사이에 개재하는 적층 구조로 함

으로써, 저내열성 재료가 가지는 장점을 살리면서, 배선, 전극 등의 내열성을 높일 수 있다. 예를 들면 알루미늄을 포함한 층을, 몰리브덴, 티타늄, 네오디뮴 등을 포함한 층 사이에 개재하는 적층 구조로 하는 것이 바람직하다.

- [0146] 또한 배선, 전극 등끼리 직접 접할 경우, 서로 악영향을 미치는 경우가 있다. 예를 들면 한쪽의 배선, 전극 등이 다른 한쪽의 배선, 전극 등 재료 내에 들어가, 성질을 변화시켜, 본래의 목적을 달성할 수 없게 된다. 또 다른 예로서, 고저항 부분을 형성 또는 제조할 때에, 문제가 발생하여, 정상적으로 제조할 수 없게 되는 경우가 있다. 그러한 경우, 적층 구조에 의해, 반응하기 쉬운 재료를, 반응하기 어려운 재료 사이에 개재하거나, 반응하기 어려운 재료로 덮으면 된다. 예를 들면 ITO와 알루미늄을 접촉시키는 경우에는, ITO와 알루미늄 사이에, 티타늄, 몰리브덴, 네오디뮴 합금을 개재하는 것이 바람직하다. 또한 실리콘과 알루미늄을 접촉시키는 경우에는, 실리콘과 알루미늄 사이에, 티타늄, 몰리브덴, 네오디뮴 합금을 개재하는 것이 바람직하다.
- [0147] 또한, 배선이란, 도전체가 배치되어 있는 것을 말한다. 선상으로 배치되어 있어도 되고, 선상으로 길게 배치되지 않고 짧게 배치되어 있어도 된다. 따라서, 전극은, 배선에 포함되어 있다.
- [0148] 또한, 게이트 배선(105)은, 소스 배선(107)보다 내열성이 높은 재료를 사용하는 것이 바람직하다. 왜냐하면, 게이트 배선(105)은, 제조 공정의 과정에서, 높은 온도 상태에 배치되는 경우가 많기 때문이다.
- [0149] 또한, 소스 배선(107)은, 게이트 배선(105)보다, 저항이 낮은 재료를 사용하는 것이 바람직하다. 왜냐하면, 게이트 배선(105)에는, H신호와 L신호의 2값의 신호를 공급하는 것뿐이지만, 소스 배선(107)에는, 아날로그의 신호를 공급하고, 그것이 표시에 기여하기 때문이다. 따라서, 소스 배선(107)에는, 정확한 크기의 신호를 공급할 수 있게 하기 위해서, 저항이 낮은 재료를 사용하는 것이 바람직하다.
- [0150] 또한, 배선(119)을 설치하지 않아도 좋지만, 배선(119)을 설치함으로써, 각 화소에 있어서의 공통 전극의 전위를 안정화시킬 수 있다. 또한, 도 4에서는, 배선(119)은, 게이트 배선과 평행하게 배치되어 있지만, 이것에 한정되지 않는다. 소스 배선(107)과 평행하게 배치되어 있어도 된다. 그때에는, 소스 배선(107)과 같은 재질로 형성되는 것이 바람직하다.
- [0151] 단, 배선(119)은, 게이트 배선과 평행하게 배치하는 편이, 개구율을 크게 할 수 있고, 효율적으로 레이아웃 할 수 있기 때문에, 적합하다.
- [0152] 기관(101)은, 유리 기관, 석영기관, 알루미늄 등 절연물로 형성되는 기관, 후공정의 처리 온도를 견딜 수 있는 내열성을 가지는 플라스틱 기관, 단결정 기관(단결정 실리콘 기관), SOI 기관, 또는 금속판이다. 또한 다결정 규소로 해도 된다.
- [0153] 또한, 투과형 표시장치로서 동작시키는 경우에는, 기관(101)은, 투광성을 가지는 것이 바람직하다.
- [0154] 도전막(115)은, 투광성을 가지는 도전막(예를 들면 산화인듐 산화주석 합금(Indium Tin Oxide(ITO)막, 인듐 아연산화물(Indium Zinc Oxide(IZO라고도 한다))막, 산화아연(ZnO)막, 산화주석(SnO)막, 혹은 불순물이 도입된 다결정 규소막 또는 비정질 규소막)으로 형성되어 있다.
- [0155] 도전막(115) 위에는, 하지막(102)으로서 절연막이 형성되어 있다. 절연막(102)은, 기관(101)으로부터 불순물이 확산하는 것을 방지하는 막이며, 하지막으로서 기능한다. 절연막(102)은, 예를 들면 산화규소(SiO_x), 질화규소(SiN_x), 질소를 포함한 산화규소(SiO_xN_y:x>y), 산소를 포함한 질화규소(SiN_xO_y:x>y) 등, 산소 또는 질소를 가지는 절연 물질로 형성된다. 또한 이 막들을 복수 적층한 적층막으로 해도 된다. 이때, 기관(101)과 도전막(115)의 사이에 절연막(102)과 같은 기능을 가지는 절연막이 있어도 된다.
- [0156] 예를 들면 하지막(102)은, 질화규소막과 산화규소막의 적층막을 사용해도 된다. 또 산화규소막의 단층 막으로 해도 된다. 산화규소막을 하지막(102)으로 사용한 경우에는, 게이트 절연막(104)보다 두껍게 하면, 게이트 배선(105)과의 용량 커플링을 저감할 수 있으므로 유용하다. 따라서 하지막(102)은, 게이트 절연막(104)보다 두껍게, 바람직하게는 게이트 절연막(104)의 3배 이상의 두께로 한다.
- [0157] 절연막(102) 위에는 반도체막(103)이 형성되어 있다. 반도체막(103)에는, 박막 트랜지스터(121)의 소스 영역 또는 드레인 영역의 한쪽이 되는 영역(131a), 및 소스 영역 또는 드레인 영역의 다른 한쪽이 되는 영역(131b)이 형성되어 있다. 영역(131a와 131b)은, 예를 들면 n형 불순물영역이지만, p형 불순물영역으로 해도 된다. n형을 부여하는 불순물에는, 예를 들면 인(P) 및 비소(As)가 있고, p형을 부여하는 불순물에는, 예를 들면 붕소(B) 및 갈륨(Ga)이 있다. 또 영역(131a와 131b)의 사이에 채널 형성 영역(132)이 형성된다.

- [0158] 또한, 영역(131a)과 채널 형성 영역(132)의 사이, 영역(131b)과 채널 형성 영역(132)의 사이에, 저농도 불순물 영역을 형성해도 된다.
- [0159] 도 4에 나타난 바와 같이, 도전막(115)은 화소의 거의 전체 면에 형성되어 있다. 소스 배선(107)과, 배선(119) 및 게이트 배선(105)으로 둘러싸인 장방형의 영역에는, 각각 박막 트랜지스터(121)가 배치되어 있다. 즉 제1 배선으로서 게이트 배선(105), 제2 배선으로서 소스 배선(107), 제3 배선으로서 배선(119)이 형성되어 있다. 박막 트랜지스터(121)를 배치함으로써, 화소 내에 있어서의 표시에 효과적인 영역을, 보다 효율적으로 형성할 수 있다. 즉, 개구율의 향상으로 이어진다. 또한, 반도체막(103)은, 예를 들면 다결정 규소막이지만, 다른 반도체막(예를 들면 비정질 규소막, 단결정 규소막, 유기반도체막, 또는 카본 나노튜브), 미결정 규소막(마이크로 크리스털 실리콘막, 혹은 세미 아모포스 실리콘막이라고도 한다)으로 해도 된다.
- [0160] 여기에서, 세미 아모포스 실리콘막으로 대표되는 세미 아모포스 반도체막이란, 비정질 반도체막과 결정구조를 가지는 반도체(단결정, 다결정을 포함한다) 막의 중간적인 구조의 반도체를 포함한 막이다. 이 세미 아모포스 반도체막은, 자유에너지적으로 안정된 제3 상태를 가지는 반도체막이며, 단거리질서를 가지고 격자변형을 가지는 결정질로, 그 입경을 0.5~20 nm로 해서 비단결정 반도체막 내에 분산시켜서 존재하게 할 수 있다. 세미 아모포스 반도체막은, 그 라만 스펙트럼이 520cm^{-1} 보다 저파수측으로 쉬프트되어 있고, 또 X선 회절에서는 Si 결정격자에 유래하는 (111), (220)의 회절 피크가 관측된다. 또한 미결합수(덴글링 본드)를 중단시키기 위해 수소 또는 할로젠을 적어도 1원자% 또는 그 이상 포함한다. 본 명세서에서는 편의상, 이러한 반도체막을 세미 아모포스 반도체(SAS)막이라고 부른다. 또한, 헬륨, 아르곤, 크립톤, 네온 등의 희가스 원소를 포함해서 격자변형을 더욱 조장시킴으로써 안정성이 늘어나 양호한 세미 아모포스 반도체막을 얻을 수 있다.
- [0161] 또 SAS막은 규소(실리콘)를 포함한 기체를 그로 방전 분해함으로써 얻을 수 있다. 대표적인 규소(실리콘)를 포함한 기체로서, SiH_4 가 있고, 그 밖에도 Si_2H_6 , SiH_2Cl_2 , SiHCl_3 , SiCl_4 , SiF_4 등을 사용할 수 있다. 또 수소나, 수소에 헬륨, 아르곤, 크립톤, 네온으로부터 선택된 일종 또는 복수 종의 희가스 원소를 첨가한 가스에, 이 규소(실리콘)를 포함한 기체를 희석해서 사용함으로써 SAS막의 형성을 용이하게 할 수 있다. 희석율은 2배~1000배의 범위로 해서 규소(실리콘)를 포함한 기체를 희석하는 것이 바람직하다. 또한 규소(실리콘)를 포함한 기체 내에, CH_4 , C_2H_6 등의 탄화물 기체, GeH_4 , GeF_4 등의 게르마늄화 기체, F_2 등을 혼입시켜서, 에너지 대역폭을 1.5~2.4 eV, 혹은 0.9~1.1 eV로 조절해도 된다.
- [0162] 또한 게이트 배선(105) 아래에는 반도체층을 배치해도 된다. 이에 따라 도전막(115)과 게이트 배선(105)의 용량 커플링을 저감할 수 있다. 따라서 게이트 배선(105)의 충전 및 방전을 재빠르게 할 수 있고, 파형 왜곡을 억제할 수 있다.
- [0163] 반도체막(103) 위에는, 박막 트랜지스터(121)의 게이트 절연막(104)이 형성되어 있다.
- [0164] 단, 게이트 절연막(104)은, 채널 영역 근방에만 배치되고, 그 이외의 부분에서는, 배치되지 않는 경우도 있다. 또한 장소에 따라 두께나 적층 구조가 다른 경우가 있다. 예를 들면 채널 근방만 두껍거나, 층의 수가 많아, 그 이외의 장소에서는, 막 두께가 얇거나, 층의 수가 적은 경우도 있다. 이렇게 함으로써, 소스 영역이나 드레인 영역에의 불순물의 첨가를 제어하기 쉬워진다. 또한 채널 근방의 게이트 절연막(104)의 두께나 층의 수를 변화시킴으로써, 반도체막에의 불순물의 첨가량이 장소에 따라 변화하도록 하여, LDD영역을 형성할 수 있다. LDD영역을 형성함으로써, 리크 전류를 저감하거나, 핫캐리어의 발생을 억제하여 신뢰성을 향상시킬 수 있다.
- [0165] 화소 전극(113)이 형성되는 영역에서는, 게이트 절연막(104)은 형성되지 않아도 상관없다. 화소 전극(113)과 도전막(115) 사이의 거리를 작게 할 수 있고, 전계 제어가 쉬워진다.
- [0166] 게이트 절연막(104)은, 예를 들면 산화규소(SiO_x), 질화규소(SiNx), 질소를 포함한 산화규소(SiO_xNy : $x>y$), 산소를 포함한 질화규소(SiNxOy : $x>y$) 등, 산소 또는 질소를 가지는 절연 물질로 형성된다. 또한 이 막들을 복수 적층한 적층막으로 해도 된다. 게이트 절연막(104) 위에는 반도체막(103)의 위쪽에 위치하는 게이트 전극(105)이 형성되어 있다.
- [0167] 도 4 및 도 3에 나타난 바와 같이, 게이트 전극(게이트 배선)(105)은 배선(119)과 동일 배선층이다.
- [0168] 게이트 절연막(104) 위 및 게이트 전극(105) 위에는, 제1 층간 절연막(106)이 형성되어 있다. 제1 층간 절연막(106)에는, 무기재료 또는 유기재료를 사용할 수 있다. 유기재료로는, 폴리이미드, 아크릴, 폴리이미드, 폴리이미드 아미드, 레지스트, 실록산, 또는 폴리실라잔 등을 사용할 수 있다. 무기재료로는, 산화규소(SiO_x), 질

화규소(SiNx), 질소를 포함한 산화규소(SiO_xN_y : $x>y$), 산소를 포함한 질화규소(SiNxO_y : $x>y$) 등, 산소 또는 질소를 가지는 절연 물질을 사용할 수 있다. 또한 이 막들을 복수 적층한 적층막으로 해도 된다. 또한 유기재료와 무기재료를 조합해서 적층막으로 해도 된다.

[0169] 절연막(102), 게이트 절연막(104), 및 제1 층간 절연막(106)에는, 영역(131a) 위에 위치하는 콘택홀, 영역(131b) 위에 위치하는 콘택홀, 도전막(115) 위에 위치하는 콘택홀, 및 배선(119) 위에 위치하는 콘택홀이 형성되어 있다. 제1 층간 절연막(106) 위에는, 소스 배선(107), 전극(108), 및 접속용 전극(109)이 형성되어 있다.

[0170] 이때, 절연막으로서 무기재료를 사용함으로써, 수분이나 불순물의 침입을 막을 수 있다. 특히, 질소를 포함한 층을 사용하면, 수분이나 불순물을 블록 하는 기능이 높다.

[0171] 또한, 절연막으로서 유기재료를 사용함으로써, 표면을 평탄하게 할 수 있다. 따라서 그 위의 층에 대해, 좋은 효과를 줄 수 있다. 예를 들면 유기재료 위에 형성하는 층도 평탄하게 할 수 있기 때문에, 액정의 배향의 혼란을 막을 수 있다.

[0172] 소스 배선(107)은 영역(131a)의 위쪽에 위치하고, 콘택홀을 통해 영역(131a)에 전기적으로 접속하고 있다. 따라서, 전극(108)은, 콘택홀을 통해 영역(131b)에 전기적으로 접속하고 있다.

[0173] 단, 화소 전극(113)과, 영역(131b)을, 접속용 도전막을 개재하지 않고, 직접 접속해도 된다. 이 경우, 화소 전극(113)과, 영역(131b)을 접속하기 위한 콘택홀은, 깊게 형성할 필요가 생기지만, 접속용 도전막이 필요 없기 때문에, 그 영역을 개구 영역으로 해서 화상표시에 이용할 수 있다. 따라서 개구율이 향상되고, 저소비 전력을 피할 수 있다.

[0174] 접속 전극(109)은, 배선(119)의 위쪽에 위치하고, 배선(119) 및 도전막(115)에 각각 전기적으로 접속하고 있다. 이렇게, 도전막(115)은, 접속용 전극(109)을 통해 배선(119)에 전기적으로 접속하고 있다. 또한, 접속용 전극(109)은 복수 설치되어도 된다. 이렇게 하면, 도전막(115)의 전위가 안정된다. 또한 접속용 전극(109)을 통해 도전막(115)과 배선(119)을 접속함으로써, 콘택홀을 형성하는 횟수를 줄일 수 있으므로, 프로세스 공정을 간략화할 수 있다.

[0175] 또한, 접속용 전극(109)은, 소스 배선(107)과 동시에, 같은 재료를 사용해서 형성했지만, 이것에 한정되지 않는다. 화소 전극(113)과 동시에, 같은 재료를 사용해서 형성해도 된다.

[0176] 소스 배선(107), 전극(108), 접속용 전극(109), 및 제1 층간 절연막(106) 위에는, 제2 층간 절연막(111)이 형성되어 있다. 또한, 제2 층간 절연막(111)을 형성하지 않는 구성으로 해도 된다(도 28 참조). 제2 층간 절연막(111)에는, 무기재료 또는 유기재료를 사용할 수 있다. 유기재료로는, 폴리이미드, 아크릴, 폴리아미드, 폴리이미드 아미드, 레지스트, 또는 실록산, 폴리실라잔 등을 사용할 수 있다. 무기재료로는, 산화규소(SiO_x), 질화규소(SiNx), 질소를 포함한 산화규소(SiO_xN_y : $x>y$), 산소를 포함한 질화규소(SiNxO_y : $x>y$) 등, 산소 또는 질소를 가지는 절연 물질을 사용할 수 있다. 또한 이 막들을 복수 적층한 적층막으로 해도 된다. 또한 유기재료와 무기재료를 조합해서 적층막으로 해도 된다.

[0177] 또한 제2 층간 절연막(111)을 형성하지 않는 것 경우의 단면도를, 도 28에 나타낸다. 도 28 내에서, 도 3과 같은 것은 동일한 부호로 나타낸다. 전극(108)이 형성되지 않으므로, 화소 전극(113)이 섬 형상 반도체막(103)에 직접 접속되어 있다. 소스 배선(107), 화소 전극(113) 및 화소 전극(114), 및 접속용 전극(109)은, 같은 재료, 같은 공정으로 형성된다. 도 28에 나타내는 구성에서는, 화소 전극(113)과 도전막(115)의 간격을 작게 할 수 있어, 전계 제어가 쉬워진다.

[0178] 제2 층간 절연막(111) 위에는, FSS 구동의 제2 전극인 화소 전극(113, 114a, 114b, 114c) 등이 형성되어 있다. 또한 단면도인 도 1 및 도 3에서는 편의상 화소 전극(113)과 화소 전극(114)(114a, 114b, 114c 등)을 분리하지만, 평면도인 도 4를 보면 알 수 있듯이, 화소 전극은, 동일 재료, 동일 공정으로 형성된 도전막에, 홈(「개구」, 「슬릿」, 「간격」, 「틈」, 「스페이스」라고도 한다)(117(117a, 117b, 117c 등))이 형성되어 있는 것이다. 따라서 이하의 기재에 있어서는, 화소 전극(113, 114(114a, 114b, 114c 등))을, 통틀어 화소 전극(113)으로서 설명하는 경우도 있다.

[0179] 화소 전극(113)은, 화소마다 개별적인 전압이 공급되는 화소 전극으로서 기능하고, ITO(산화인듐 산화주석 합금), ZnO(산화아연), 산화인듐에 2~20wt%의 ZnO를 교합한 타겟을 사용해서 형성된 IZO(인듐 아연산화물), 산화주석(SnO) 등으로 형성되어 있다. 화소 전극(113)은, 일부가 전극(108)의 위쪽에 위치하고, 전극(108)에 전기적으로 접속되어 있다. 이렇게, 화소 전극(113)은, 전극(108)을 통해 박막 트랜지스터(121)의

영역(131b)에 전기적으로 접속하고 있다.

- [0180] 또한, 접속용 전극(109)이 없는 경우에는, 화소 전극(113)은, 박막 트랜지스터(121)의 영역(131b)에 직접 접속하고 있다.
- [0181] 도 3 및 도 4에 나타난 바와 같이, 화소 전극(113)은 대략 장방형이며, 복수의 홈(117a, 117b, 117c 등)을 가지고 있다. 홈(117a, 117b, 117c 등)의 예로는, 슬릿형이면서 서로 평행한 것을 많이 포함한다.
- [0182] 도 4에 나타내는 예에서는, 홈(117a, 117b, 117c 등)의 방향은, 소스 배선(107)에 대해 비스듬한데, 화소의 도면 중 상반부에 위치하는 홈과, 하반부에 위치하는 홈의 방향은 서로 다르다. 홈(117a, 117b, 117c 등)이 형성됨으로써, 도전막(115)과 화소 전극(113)의 사이에서 기관에 평행한 성분을 가지는 전계가, 각각의 화소 전극(114)으로부터 도전막(115)을 향해 발생한다. 따라서, 화소 전극(113 및 114)의 전위를 제어함으로써, 후술하는 액정의 배향방향을 제어할 수 있다.
- [0183] 또한 도 4에 나타난 바와 같이, 홈(117(117a, 117b, 117c 등))은, 다른 방향의 것이 배치되어 있다. 이에 따라, 액정분자가 움직이는 방향이 다른 영역을 복수 설치할 수 있다. 즉, 멀티 도메인 구조로 할 수 있다. 멀티 도메인 구조로 함으로써, 어떤 특정한 방향에서 보았을 때, 화상의 표시 결함을 막을 수 있고, 그 결과, 시야각을 향상시킬 수 있다.
- [0184] 또한, 홈의 형상은 본 실시예의 형상에 한정되지 않는다. 홈의 형상에는, 예를 들면 빗살 형상의 전극에 있어서의 빗살 부분의 상호간의 스페이스 등, 도전체가 형성되지 않는 스페이스를 포함하는 것으로 한다.
- [0185] 또한 화소 전극(113)의 두께와 도전막(115)의 두께를 비교한 경우, 도전막(115)의 두께가 두꺼운 것이 바람직하다. 또한, 더 바람직하게는 도전막(115)이 화소 전극(113)보다 1.5배 이상, 그 막 두께가 두꺼운 것이 바람직하다. 이렇게 함으로써, 저항을 저감시킬 수 있다.
- [0186] 도 5에 나타난 바와 같이, 제2 층간 절연막(111) 위 및 화소 전극(113) 위에는, 제1 배향막(112) 및 액정(116)이 적층되어 있다. 액정(116)으로는, 강유전성 액정(F L C), 쌍안정성 액정, 네마틱 액정, 스멕틱 액정, 고분자 분산형 액정, 호모지니어스 배향이 되는 액정, 호메오트로픽 배향이 되는 액정 등을 사용할 수 있다. 또 액정 이외의 것을 사용해도 되는데, 예를 들면 전기영상소자 등을 사용해도 상관없다. 액정(116) 위에는, 제2 배향막(123) 및 컬러필터(122)를 통해 대향기관(120)이 배치되어 있다. 또한, 각각의 기관(101) 및 대향기관(120)에는, 편광판(126, 124)이 설치된다.
- [0187] 또한, 편광판 이외에, 위상차판이나 $\lambda/4$ 판 등이 배치되어 있는 경우도 많다.
- [0188] 또한, 상기 구성에 있어서, 도전막(115), 화소 전극(113) 중에 홈이 형성되지 않은 부분, 및 이것들의 상호간에 위치하는 각 절연막에 의해, 용량이 형성된다. 이 용량이 형성됨으로써 저장용량이 커진다.
- [0189] 다음에 본 발명의 반도체장치, 액정표시장치의 제조 방법의 일례에 관하여 설명한다. 우선, 기관(101) 위에 투광성을 가지는 도전막(115)(예를 들면 인듐 주석 산화물(I T O), 인듐 아연산화물(I Z O), 산화아연(Z n O), 산화주석(S n O), 또는 규소(S i))을 기관 전체 면에 형성한다.
- [0190] 또 도 25에 나타난 바와 같이, 개구부에서 층간 절연막(106)을 제거해도 상관없다. 또한 혹은, 게이트 절연막(104), 하지막(102)을 제거해도 상관없다. 즉, 개구부에서 층간 절연막(106)을 제거한 반도체장치, 개구부에서 층간 절연막(106) 및 게이트 절연막(104)을 제거한 반도체장치, 개구부에서 층간 절연막(106), 게이트 절연막(104), 하지막(102)을 제거한 반도체장치를 제조하는 것이 가능하다. 이에 따라 화소 전극(114)(도 25에 있어서는, 화소 전극(114a)~화소 전극(114f) 중 화소 전극(114b, 114c, 114d)과 도전막(115) 사이의 간격 d를 작게 할 수 있고, 그 결과, 전계 제어가 쉬워진다.
- [0191] 이어서, 기관(101) 및 도전막(115) 위에 각각, 절연막(102)을 형성한다. 절연막(102)은, 후술하는 게이트 절연막(104)보다 두껍게 형성되는 것이 바람직하다. 이어서, 절연막(102) 위에 반도체막(예를 들면 다결정 규소막)을 형성하고, 이 반도체막을, 레지스트를 사용한 에칭에 의해 선택적으로 제거한다. 이에 따라 절연막(102) 위에는 섬 형상 반도체막(103)이 형성된다.
- [0192] 반도체막은 다결정 규소막뿐만 아니라, 비정질 규소막이나 그 밖의 비단결정 규소막을 사용해도 된다. 또 규소에 한정되지 않고, Z n O, a - I n G a Z n O, S i G e, G a A s 등의 화합물 반도체를 사용해도 된다.
- [0193] 혹은 기관(101)으로서 반도체 기관이나 S O I(S i l i c o n O n I n s u l a t o r) 기관을 사용하여, 섬 형상 반도체막(103)을 형성해도 된다.

- [0194] 이어서, 반도체막(103) 위 및 절연막(102) 위에, 게이트 절연막(104)을 형성한다. 게이트 절연막(104)은 예를 들면 질소를 포함한 산화규소막 또는 산화규소막이며, 플라즈마 CVD법에 의해 형성된다. 또한, 게이트 절연막(104)을 질화규소막, 혹은 질화규소 및 산화규소를 가지는 다층막으로 형성해도 된다. 이어서, 게이트 절연막(104) 위에 도전막을 형성하고, 이 도전막에, 에칭을 행하여, 선택적으로 제거한다. 이에 따라 반도체막(103) 위에 위치하는 게이트 절연막(104) 위에는, 게이트 전극(105)이 형성된다. 또한 본 공정에 의해, 게이트 배선(105) 및 배선(119)이 형성된다.
- [0195] 또한, 상기한 바와 같이 배선(119)을 설치함으로써, 각 화소에 있어서 도전막(115)의 전위를 안정화시킬 수 있다. 또한 배선(119)을 형성하지 않아도 된다. 또한 배선(119)을 다른 층(예를 들면 소스 배선(107)과 동일한 층, 또는 도전막(115)과 동일한 층, 또는 화소 전극(113)과 동일한 층)에 형성해도 되고, 복수의 층으로 나누어서 형성해도 된다. 또한 본 도면에 있어서 배선(119)은, 소스 배선(107)에 직교하는 방향으로 연장하지만, 소스 배선(107)과 동일한 방향으로 연장하는 구성으로 해도 된다.
- [0196] 또한, 게이트 전극(105), 배선(119)을 구성하는 도전막은, 알루미늄(Al), 탄탈(Ta), 티타늄(Ti), 몰리브덴(Mo), 텅스텐(W), 네오디뮴(Nd), 크롬(Cr), 니켈(Ni), 백금(Pt), 금(Au), 은(Ag), 구리(Cu), 마그네슘(Mg), 스칸듐(Sc), 코발트(Co), 아연(Zn), 니오브(Nb), 실리콘(Si), 인(P), 붕소(B), 비소(As), 갈륨(Ga), 인듐(In), 주석(Sn), 산소(O)로 구성된 군으로부터 선택된 하나 또는 복수의 원소, 또는, 상기 군으로부터 선택된 하나 혹은 복수의 원소를 성분으로 하는 화합물, 합금재료(예를 들면 인듐 주석 산화물(ITO), 인듐 아연산화물(IZO), 규소를 포함한 인듐 주석 산화물(ITSO), 산화아연(ZnO), 산화주석(SnO), 산화주석 카드뮴(CTO), 알루미늄 네오디뮴(Al-Nd), 마그네슘 은(Mg-Ag), 몰리브덴 니오브(Mo-Nb) 등)로 형성되는 것이 바람직하다. 또는, 게이트 전극(105), 배선(119)을 구성하는 도전막은, 이러한 화합물을 조합한 물질 등을 가지고 형성되는 것이 바람직하다. 혹은, 상기 군으로부터 선택된 하나 혹은 복수의 원소와 실리콘의 화합물(실리사이드)(예를 들면 알루미늄 실리콘, 몰리브덴 실리콘, 니켈 실리사이드 등), 상기 군으로부터 선택된 하나 혹은 복수의 원소와 질소의 화합물(예를 들면 질화 티타늄, 질화 탄탈, 질화 몰리브덴 등)을 가지고 형성되는 것이 바람직하다.
- [0197] 또한, 실리콘(Si)에는, n형 불순물(인 등) 또는 p형 불순물(붕소 등)을 포함해도 된다. 실리콘이 불순물을 포함함으로써, 도전율이 향상되는 것이나, 일반적인 도체와 같은 행동을 하는 것이 가능해진다. 따라서, 배선, 전극 등으로 이용하기 쉬워진다.
- [0198] 또한, 실리콘은, 단결정, 다결정(폴리실리콘), 미결정(마이크로 크리스털 실리콘) 등, 여러 가지 결정성을 가지는 실리콘을 사용할 수 있다. 또는, 실리콘은 비정질(아모र्फ스 실리콘) 등의 결정성을 가지지 않는 실리콘을 사용할 수 있다. 단결정 실리콘 또는 다결정 실리콘을 사용함으로써, 배선, 전극, 도전층, 도전막, 단자 등의 저항을 작게 할 수 있다. 비정질 실리콘 또는 미결정 실리콘을 사용함으로써, 간단한 공정으로 배선 등을 형성할 수 있다.
- [0199] 이때, 알루미늄 또는 은은, 도전율이 높기 때문에, 신호 지연을 저감할 수 있다. 또한, 에칭하기 쉬우므로, 미세 가공을 행할 수 있다.
- [0200] 또한, 구리는, 도전율이 높기 때문에, 신호 지연을 저감할 수 있다. 구리를 사용하는 경우에는, 밀착성을 향상시키기 위해서, 적층 구조로 하는 것이 바람직하다.
- [0201] 또한, 몰리브덴 또는 티타늄은, 산화물반도체(ITO, IZO 등) 또는 실리콘과 접촉해도, 불량을 일으키지 않고, 에칭하기 쉽고, 내열성이 높은 등의 이점을 가지기 때문에, 바람직하다.
- [0202] 또한, 텅스텐은, 내열성이 높은 등의 이점을 가지기 때문에, 바람직하다.
- [0203] 또한, 네오디뮴은, 내열성이 높은 등의 이점을 가지기 때문에, 바람직하다. 특히, 네오디뮴과 알루미늄의 합금으로 하면, 내열성이 향상되고, 알루미늄이 활석을 일으키기 어려워진다.
- [0204] 또한, 실리콘은, 트랜지스터가 가지는 반도체층과 동시에 형성할 수 있고, 내열성이 높은 등의 이점을 가지기 때문에, 바람직하다.
- [0205] 또한, ITO, IZO, ITS O, 산화아연(ZnO), 실리콘(Si), 산화주석(SnO), 산화주석 카드뮴(CTO)은, 투광성을 가지고 있기 때문에, 빛을 투과시키는 부분에 사용할 수 있다. 예를 들면, 화소 전극이나 공통 전극으로 사용할 수 있다.
- [0206] 또한, IZO는, 에칭하기 쉽고, 가공하기 쉽기 때문에, 바람직하다. IZO는, 에칭했을 때에, 잔류물이 잔류

하기 어렵다. 따라서, 화소 전극으로서 IZO를 사용하면, 액정소자나 발광소자에 결함(쇼트, 배향혼란 등)을 초래하는 것을 저감할 수 있다.

[0207] 또한, 게이트 전극(105), 배선(119)을 구성하는 도전막은, 단층 구조로 해도 되고, 다층 구조로 해도 된다. 단층 구조로 함으로써, 게이트 전극(105), 배선(119)을 구성하는 도전막의 제조 공정을 간략화할 수 있고, 공정 일수를 적게 할 수 있고, 비용을 절감할 수 있다. 또는, 다층 구조로 함으로써, 각각의 재료의 장점을 살리면서, 결점을 저감시켜, 성능이 좋은 배선, 전극 등을 형성할 수 있다. 예를 들면, 저저항재료(알루미늄 등)를 다층 구조 내에 포함함으로써, 배선의 저저항화를 꾀할 수 있다. 또한 저내열성 재료를, 고내열성 재료 사이에 개재하는 적층 구조로 함으로써, 저내열성 재료가 가지는 장점을 살리면서, 배선, 전극 등의 내열성을 높게 할 수 있다. 예를 들면 알루미늄을 포함한 층을, 몰리브덴, 티타늄, 네오디뮴 등을 포함한 층의 사이에 개재하는 적층 구조로 하면 바람직하다.

[0208] 또한 배선, 전극 등끼리 직접 접할 경우, 서로 악영향을 미치는 경우가 있다. 예를 들면 한쪽의 배선, 전극 등이 다른 한쪽의 배선, 전극 등의 재료 내에 들어가서, 성질을 바꾸게 되어, 본래의 목적을 달성할 수 없게 된다. 또 다른 예로서, 고저항 부분을 형성 또는 제조할 때에, 문제가 발생하여, 정상적으로 제조할 수 없게 되는 경우가 있다. 그러한 경우, 적층 구조에 의해 반응하기 쉬운 재료를, 반응하기 어려운 재료 사이에 개재하거나, 반응하기 어려운 재료로 덮으면 된다. 예를 들면 ITO와 알루미늄을 접속시키는 경우에는, ITO와 알루미늄 사이에, 티타늄, 몰리브덴, 네오디뮴 합금을 개재하는 것이 바람직하다. 또한 실리콘과 알루미늄을 접속시키는 경우에는, 실리콘과 알루미늄 사이에, 티타늄, 몰리브덴, 네오디뮴 합금을 개재하는 것이 바람직하다.

[0209] 이때, 배선이란, 도전체가 배치되어 있는 것을 말한다. 선상으로 배치되어 있어도 되고, 선상으로 길게 배치되지 않고 짧게 배치되어 있어도 된다. 따라서, 전극은, 배선에 포함되어 있다.

[0210] 이어서, 게이트 전극(105)을 마스크로 해서, 반도체막(103)에 불순물을 주입한다. 이에 따라 반도체막(103)에는, 소스 영역 또는 드레인 영역의 한쪽 영역(131a), 소스 영역 또는 드레인 영역의 다른 한쪽 영역(131b), 및 채널 형성 영역(132)이 형성된다. 또한, n형, p형 불순물원소를 개별적으로 주입해도 되고, 특정한 영역에는 n형 불순물원소 및 p형 불순물원소를 모두 주입해도 된다. 다만 후자의 경우에는, n형 불순물원소 또는 p형 불순물원소의 어느 한쪽의 주입량이 많아지도록 한다. 또한, 본 공정에 있어서, 레지스트를 마스크로 사용해도 된다.

[0211] 또한, 이때, 게이트 절연막(104)의 두께나 적층 구조를 변화시킴으로써, LDD영역을 형성해도 된다. LDD영역을 형성하고 싶은 부분은, 게이트 절연막(104)을 두껍게 형성하거나, 층의 수를 늘리면 된다. 그 결과, 불순물의 주입량이 줄어들기 때문에, LDD영역을 용이하게 형성할 수 있다.

[0212] 또한, 반도체막(103)에 불순물을 주입할 경우, 게이트 전극(105)을 형성하기 전, 예를 들면 게이트 절연막(104)을 성막하기 전이나, 성막한 후에 행해도 된다. 그 경우는, 레지스트를 마스크로 사용한다. 이에 따라 게이트와 같은 레이어의 전극과, 불순물이 주입된 반도체막 사이에서, 용량을 형성할 수 있다. 게이트와 같은 레이어의 전극과, 불순물이 주입된 반도체막 사이에는, 게이트 절연막이 배치되어 있으므로, 막 두께가 얇고, 큰 용량을 형성할 수 있다.

[0213] 이어서, 제1 층간 절연막(106)을 형성하고, 콘택홀을 더 형성한다. 이어서, 제1 층간 절연막(106) 위에 도전막(예를 들면 금속막)을 형성하고, 이 도전막을, 마스크를 사용한 에칭에 의해 선택적으로 제거한다. 이에 따라 소스 배선(107), 전극(108), 및 접속 전극(109)이 형성된다.

[0214] 이어서, 제2 층간 절연막(111)을 형성하고, 콘택홀을 더 형성한다. 이어서, 제2 층간 절연막(111) 위에 투광성을 가지는 도전막(인듐 주석 산화물(ITO), 인듐 아연산화물(IZO), 산화아연(ZnO), 산화주석(SnO), 또는 규소(Si))을 형성하고, 이 도전막을, 레지스트를 사용한 에칭에 의해 선택적으로 제거한다. 이에 따라 화소 전극(113)이 형성된다.

[0215] 전극(108)의 일부가 충전되어 있는 콘택홀과, 화소 전극(113)의 일부가 충전되어 있는 콘택홀은 위치가 동일할 경우, 1개의 장소에 위치시킬 수 있어, 효율적으로 레이아웃 할 수 있다. 따라서 화소의 개구율을 향상시킬 수 있다.

[0216] 한편, 전극(108)의 일부가 충전되어 있는 콘택홀과, 화소 전극(113)의 일부가 충전되어 있는 콘택홀은 위치가 서로 달라도 된다. 이렇게 함으로써, 전극(108) 및 화소 전극(113) 중, 콘택홀 위에 위치하는 부분이 움푹 들어가도, 이 들어간 부분이 겹치는 일이 없다. 따라서, 화소 전극(113)에 깊게 움푹 들어가는 부분이 형성되지 않

아, 상기 레지스트의 불량이 발생하는 것을 억제할 수 있다. 그 후에 레지스트를 제거한다.

[0217] 이어서, 제1 배향막(112)을 형성하고, 컬러필터(122), 제2 배향막(123)이 형성된 대향기관(120)의 사이에 액정(116)을 밀봉한다. 그 후에 액정(116)에 접하지 않는 측의 대향기관(120)이나 기관(101)에, 편광판(126, 124), 위상차판(도시 생략), $\lambda/4$ 판 등의 광학 필름(도시 생략), 확산판이나 프리즘 시트 등의 광학 필름 등을 설치한다. 또한, 백라이트나 프론트라이트를 설치한다. 백라이트로는, 직하형이나 사이드라이트형을 사용할 수 있다. 광원으로는, 냉음극관이나 LED(발광 다이오드)를 사용할 수 있다. LED로는, 백색LED나, 각 색의 LED(예를 들면 화이트, 적색, 청색, 녹색, 시안, 마젠타, 옐로우 등)를 조합해서 사용하면 된다. LED를 사용하면, 빛의 파장이 뾰족하기 때문에, 색순도를 상승시킬 수 있다. 사이드라이트형의 경우에는, 도광판을 배치하여, 균일한 면광원을 실현한다. 이렇게 하여, 액정표시장치가 형성된다.

[0218] 또한, 액정표시장치는, 기관과 대향기관과, 그것에 개재된 액정만의 부분을 지칭해도 된다. 또한, 액정표시장치는, 편광판이나 위상차판 등의 광학 필름을 배치한 것까지 포함한 경우도 있고, 그 밖에도, 확산판이나 프리즘 시트이나 광원(냉음극관이나 LED 등)이나 도광판 등을 포함해도 된다.

[0219] 또한 본 실시예에서는 채널 영역의 위쪽에 게이트 전극을 배치한 소위 톱 게이트형 박막 트랜지스터에 관하여 설명을 했지만, 본 발명은 특히 이것에 한정되는 것은 아니다. 채널 영역의 아래에 게이트 전극이 배치된, 소위 보텀 게이트형 박막 트랜지스터로 해도 되고, 채널 영역의 상하에 게이트 전극이 배치된 구조를 가지는 트랜지스터를 형성해도 된다.

[0220] 또 본 실시예에서는, 게이트 전극이 1개 형성된, 소위 단일 게이트의 TFT에 관하여 설명했지만, 게이트 전극이 2개 이상 형성된, 소위 멀티 게이트형 TFT를 형성해도 된다.

[0221] 또한 액정표시장치는 투과형으로 해도 되고, 반사형 액정표시장치로 해도 된다. 반사형 액정표시장치는, 예를 들면 도전막(115)을 투과성의 막(예를 들면 인듐 주석 산화물(ITO)막, 인듐 아연 산화물(IZO)막, 산화아연(ZnO)막, 혹은 불순물이 도입된 다결정 규소막 또는 비정질 규소막)으로 형성하고, 화소 전극(113)을 반사성이 있는 도전막, 예를 들면 금속막으로 형성함으로써 실현할 수 있다. 또한 화소 전극(113)을 투과성의 막으로 형성하고, 도전막(115)의 일부를 반사성이 있는 도전막, 예를 들면 금속막으로 형성하고 나머지를 투과성의 막으로 형성해도, 반투과형 액정표시장치를 실현할 수 있다.

[0222] 또 반사형 액정표시장치에 있어서는, 도전막(115)을 반사성이 있는 도전막, 예를 들면 금속막으로 함으로써 도전막(115)에 반사판의 기능을 갖게 할 수 있다. 화소 전극(113)과 도전막(115)으로서, 모두 반사성 도전막을 사용하는 것도 가능하고, 어느 하나를 반사성 도전막으로 하는 것도 가능하다. 또 기관(101)과 도전막(115) 사이에 절연막(예를 들면 산화규소막)을 설치하고, 이 절연막 내에 반사막으로서의 금속막을 형성할 수도 있다. 또한, 기관(101)의 외측의 면에, 반사막으로서의 반사 시트(예를 들면 알루미늄 막)를 설치할 수도 있다. 또한, 여기에서 서술한 내용은, 후술하는 각 실시예에 있어서도 마찬가지로 적용할 수 있다.

[0223] 본 실시예에 의해, 넓은 시야각을 가지고, 종래와 비교해서 제조 비용이 낮은 액정표시장치를 제공할 수 있다.

[0224] 또 본 실시예에서는, 도전막을 기관 전체 면에 형성하므로, 기관으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성 높은 반도체장치를 얻을 수 있다.

[0225] 또 본 실시예에서는, 톱 게이트형 박막 트랜지스터를 가지는 반도체장치를 제조하기 때문에, 백 게이트의 전위가 안정되고, 신뢰성 높은 반도체장치를 얻을 수 있다.

[0226] [실시예 2]

[0227] 본 실시예에서는, 화소부의 스위칭소자로서, 보텀 게이트형 TFT를 제조한 예를, 도 2를 사용하여 설명한다.

[0228] 기관(201) 위에, 도전막(202), 하지막(203), 게이트 전극(204), 게이트 절연막(213), 활성층이 되는 섬 형상 반도체막(206), 소스 영역 또는 드레인 영역의 한쪽 영역(208a), 소스 영역 또는 드레인 영역의 다른 한쪽 영역(208b), 소스 전극 또는 드레인 전극의 한쪽 전극(207a), 소스 전극 또는 드레인 전극의 다른 한쪽 전극(207b), 화소 전극(209 및 214(214a, 214b, 214c 등))이 형성되어 있다. 게이트 전극(204), 게이트 절연막(213), 섬 형상 반도체막(206), 영역(208a), 영역(208b)으로, TFT(212)가 구성되어 있다.

[0229] 화소 전극(214)과 도전막(202) 사이에서 가로방향 전계(225)가 발생한다. 이에 따라 액정분자가 구동된다.

[0230] 또 하지막(203) 위에는, 게이트 전극(204)과 같은 재료, 같은 공정으로 형성된 전극(205)이 배치되어 있다. 절연막(210) 위에 형성되어, 화소 전극(209)과 같은 재료, 같은 공정으로 형성된 전극(211)이 배치되어 있다. 전

극(211)은, 하지막(203), 게이트 절연막(213), 절연막(210)에 형성된 콘택홀을 통해, 도전막(202)과 전극(205)에 전기적으로 접속하고 있다.

[0231]

기관(201)은, 기관(101)과 같은 재료를 사용하면 된다.

[0232]

도전막(202)은, 실시예 1에 서술한 도전막(115)과 같은 도전막을 사용하면 된다.

[0233]

하지막(203)은, 하지막(102)과 같은 재료를 사용해서 형성하면 된다.

[0234]

게이트 전극(204) 및 전극(205)은, 게이트 전극(105)과 같은 재료 및 같은 공정을 사용해서 형성하면 된다. 게이트 절연막(213)은, 게이트 절연막(104) 혹은 층간 절연막(106)과 같은 재료로, 기관(201) 전체 면에 형성한다.

[0235]

또한 본 실시예에서는, 게이트 전극이 1개 형성된, 소위 단일 게이트의 T F T에 관하여 설명하지만, 게이트 전극이 2개 이상 형성된, 소위 멀티 게이트형 T F T를 형성해도 된다.

[0236]

활성층인 섬 형상 반도체막(206)은, 섬 형상 반도체막(103)과 같은 재료로 형성하면 된다. 바람직하게는, 아모포스 반도체막, 마이크로 크리스털 반도체막(세미 아모포스 반도체막)이 바람직하다. 그 경우에는, 진성 반도체막(섬 형상 반도체막(206))을 형성한 후, 일 도전성을 부여하는 불순물을 포함한 반도체막을 형성한다. 일 도전성을 부여하는 불순물은, 예를 들면 n형을 부여하는 불순물이면, 인(P), 비소(A s) 등을 사용하면 되고, p형을 부여하는 불순물로는, 붕소(B)를 사용하면 된다. 본 실시예의 보텀 게이트형 T F T는 채널 에칭형을 채용하므로, 섬 형상 반도체막, 소스 전극, 드레인 전극을 형성한 후, 채널 형성 영역의 일부에 에칭이 필요해진다.

[0237]

이어서 게이트 절연막(213) 및 섬 형상 반도체막(206) 위에, 도전막을 형성하고, 에칭에 의해 전극(207a) 및 전극(207b)을 형성한다. 그 후 전극(207a) 및 전극(207b)을 마스크로 해서, 일 도전성을 부여하는 불순물을 포함한 반도체막의 일부를 에칭하여, 영역(208a 및 208b)을 형성한다.

[0238]

섬 형상 반도체막(206), 영역(208a), 영역(208b), 전극(207a), 전극(207b) 위에는, 절연막(210)이 형성된다. 절연막(210)은, 층간 절연막(106) 혹은 층간 절연막(111)과 같은 재료, 같은 공정을 사용해서 형성하면 된다. 다만 절연막(210)으로서, 유기재료를 사용하지 않으면, 화소 전극(214)과 도전막(202) 사이의 간격 d를 작게 할 수 있어, 전계 제어가 쉬워진다.

[0239]

절연막(210) 위에, 화소 전극(209 및 214(214a, 214b, 214c 등)), 전극(211)을 형성한다. 화소 전극(209 및 214)은, 화소 전극(113 및 114)과 마찬가지로, 도전막에 홈이 형성된 것이다.

[0240]

전극(211)은, 게이트 절연막(213) 및 절연막(210)에 형성된 콘택홀을 통해, 전극(205)에 전기적으로 접속되어 있다. 또한, 하지막(203), 게이트 절연막(213) 및 절연막(210)에 형성된 콘택홀을 통해, 도전막(202)에 전기적으로 접속되어 있다.

[0241]

화소 전극(209 및 214), 전극(211) 위에는 배향막(215)이 형성된다. 배향막(215)은, 배향막(112)과 같은 재료를 사용해서 형성하면 된다.

[0242]

대향기관(221) 위에는, 컬러필터(222), 배향막(223)이 형성되어 있다. 대향기관(221), 컬러필터(222), 배향막(223)은, 각각 대향기관(120), 컬러필터(122), 배향막(123)과 같은 재료를 사용하면 된다.

[0243]

대향기관(221) 위의 배향막(223), 및 기관(201) 위의 배향막(215)을 마주보게 하고, 그 공극에 액정(216)을 주입한다.

[0244]

그 후에 액정(216)에 접하지 않는 측의 대향기관(221)이나 기관(201)에, 편광판(224, 217), 위상차판(도시 생략), $\lambda/4$ 판 등의 광학 필름(도시 생략), 확산판이나 프리즘 시트 등의 광학 필름 등을 설치한다. 또한, 백라이트나 프론트라이트를 설치한다. 백라이트로는, 직하형이나 사이드라이트형을 사용할 수 있다. 광원으로는, 냉음극관이나 L E D(발광 다이오드)를 사용할 수 있다. L E D로는, 백색 L E D나, 각 색의 L E D(예를 들면 화이트, 적색, 청색, 녹색, 시안, 마젠타, 옐로우 등)를 조합해서 사용하면 된다. L E D를 사용하면, 빛의 파장이 짧아지기 때문에, 색순도를 상승시킬 수 있다. 사이드라이트형의 경우에는, 도광판을 배치하여, 균일한 면광원을 실현한다. 이렇게 하여, 액정표시장치가 형성된다.

[0245]

또 도 26에, T F T(212)의 활성층을, 결정성 반도체막으로 형성한 예를 게시한다. 또한 도 26에서는, 도 2와 같은 것은 동일한 부호로 나타낸다. 도 26에서, T F T(212)는 결정성 섬 형상 반도체막(253)을 활성층으로 가지고 있고, 결정성 섬 형상 반도체막(253)은, 채널 형성 영역(256), 소스 영역 또는 드레인 영역의 한쪽 영역

(258a), 소스 영역 또는 드레인 영역의 다른 한쪽 영역(258b)을 가지고 있다.

[0246] 또 도 2의 전극(211) 대신에, 소스 전극 또는 드레인 전극의 한쪽 전극(207a) 및 소스 전극 또는 드레인 전극의 다른 한쪽 전극(207b)과 같은 재료, 같은 공정으로 형성된 전극(251)을 사용한다.

[0247] 또한 본 실시예는, 실시예 1의 TFT(121)를, 보텀 게이트형 TFT(212)로 바꾼 것뿐이므로, 그 외의 구성에 있어서의 제조 재료나 제조 공정은, 실시예 1에 서술한 것을 참조하면 된다.

[0248] 본 실시예에 의해, 넓은 시야각을 가지고, 종래와 비교해서 제조 비용이 낮은 액정표시장치를 제공할 수 있다.

[0249] 본 발명에서는, 도전막을 기관 전체 면에 형성하므로, 기관으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성 높은 액정표시장치를 얻을 수 있다.

[0250] [실시예 3]

[0251] 본 실시예는, 실시예 1의 전극(108)을 형성하지 않고, 화소 전극(113)이 직접 영역(131b)에 접속되도록 형성한 예를, 도 6에 나타낸다. 도 6내의 부호는 실시예 1의 것을 원용하고 있다. 그 밖의 구성에 있어서의 제조 재료나 제조 공정은, 실시예 1에 서술한 것을 참조하면 된다. 본 실시예는, 전극(108)을 형성하지 않으므로, 개구율이 높아지는 이점이 있다.

[0252] 또 필요하다면, 실시예 2에 서술한 보텀 게이트형 TFT를 원용해도 된다.

[0253] 본 실시예에 의해, 넓은 시야각을 가지고, 종래와 비교해서 제조 비용이 낮은 액정표시장치를 제공할 수 있다.

[0254] 본 발명에서는, 도전막을 기관 전체 면에 형성하므로, 기관으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성 높은 액정표시장치를 얻을 수 있다.

[0255] 또 본 발명에 있어서는, 톱 게이트형 박막 트랜지스터를 가지는 액정표시장치를 제조한 경우, 백 게이트의 전위가 안정되므로, 신뢰성 높은 액정표시장치를 얻을 수 있다.

[0256] [실시예 4]

[0257] 본 실시예를, 도 10, 도 11, 도 12, 도 13을 사용하여 설명한다. 도 10, 도 11, 도 12, 도 13 내의 부호는 실시예 1의 것을 원용하고 있다. 그 밖의 구성에 있어서의 제조 재료나 제조 공정은, 실시예 1에 서술한 것을 참조하면 된다.

[0258] 또 필요하다면, 실시예 2에 서술한 보텀 게이트형 TFT를 원용해도 된다.

[0259] 또 필요하다면, 실시예 3에 서술한, 화소 전극을 직접 활성층에 접속시키는 구성을 사용해도 된다.

[0260] 도 10에서는, 도 6의 접속 전극(109) 대신에, 화소 전극(113)과 같은 재료 및 같은 공정으로 형성된 전극(141)을 사용한다. 배선(119) 및 도전막(115)은, 전극(141)을 통해 전기적으로 접속되어 있다.

[0261] 또 도 10의 평면도를 도 11에 나타낸다. 도 11에 있어서도 도 4 및 도 10과 같은 것은 동일한 부호로 표시된다. 도 11 중 C-C' 및 D-D'의 단면도가 도 10이다.

[0262] 또한 도 12에서는, 도 6의 접속 전극(109) 대신에, 화소 전극(113)과 같은 재료 및 같은 공정으로 형성된 전극(141), 또한, 전극(107) 및 전극(108)과 같은 재료 및 같은 공정으로 형성된 전극(142)을 사용한다. 배선(119) 및 도전막(115)은, 전극(141) 및 전극(142)을 통해 전기적으로 접속되어 있다.

[0263] 또 도 12의 평면도를 도 13에 나타낸다. 도 13에 있어서도 도 4 및 도 12와 같은 것은 동일한 부호로 나타낸다. 도 13 중 C-C' 및 E-E'의 단면도가 도 12이다.

[0264] *본 실시예에 의해, 넓은 시야각을 가지고, 종래와 비교해서 제조 비용이 낮은 액정표시장치를 제공할 수 있다.

[0265] 본 발명에서는, 도전막을 기관 전체 면에 형성하므로, 기관으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성 높은 액정표시장치를 얻을 수 있다.

[0266] 또 본 발명에 있어서는, 톱 게이트형 박막 트랜지스터를 가지는 액정표시장치를 제조한 경우, 백 게이트의 전위가 안정되므로, 신뢰성 높은 액정표시장치를 얻을 수 있다.

[0267] [실시예 5]

- [0268] 본 실시예에서는, 화소 전극을 여러 가지 형태로 형성한 예를, 도 7, 도 8a~도 8d, 도 9a~도 9d에 나타낸다. 도 7, 도 8a~도 8d, 도 9a~도 9d 중의 부호는 실시예 1의 것을 원용하고 있다. 그 밖의 구성에 있어서의 제조 재료나 제조 공정은, 실시예 1에 서술한 것을 참조하면 된다.
- [0269] 또 필요하다면, 실시예 2에 서술한 보텀 게이트형 TFT를 원용해도 된다.
- [0270] 또 필요하다면, 실시예 3에 서술한, 화소 전극을 직접 활성층에 접속시키는 구성을 사용해도 된다.
- [0271] 또한 실시예 4에 서술한 도전막(115)과 배선(119)의 접속 구조를 사용해도 된다.
- [0272] 도 7은 화소 전극(113)을 빗 형상으로 형성한 것이며, 도 7에 있어서의, A-A' 및 B-B'의 단면도는 도 3과 같다. 또 도 8a~도 9d에서는 도면의 보기 쉽게 하기 위해, 화소 전극(113)과 도전막(115)만을 나타낸다.
- [0273] 도 8a에 있어서 화소 전극(113)에는, 슬릿형 개구가 각각 복수 개 형성되어 있다. 슬릿형 개구는 소스 배선에 대해 비스듬하다. 또한, 화소 전극(113)의 상반부에 형성되어 있는 슬릿형 개구와, 화소 전극(113)의 하반부에 형성되어 있는 슬릿형 개구는, 화소 전극(113)의 중심선에 대하여 서로 각도가 다르다. 화소 전극(113)의 상반부에 형성되어 있는 슬릿형 개구와, 화소 전극(113)의 하반부에 형성되어 있는 슬릿형 개구는, 중심선에 대하여 선대칭으로 해도 된다.
- [0274] 도 8b에 있어서, 화소 전극(113)은, 각각이 원주에 따른 형상을 가지고, 반경이 다른 복수의 전극을 동심에 배치하고, 이것들을 접속한 형상이다. 그리고, 각 전극의 상호간의 스페이스가, 개구의 역할을 한다.
- [0275] 도 8c에 있어서, 화소 전극(113)은, 빗살 형상의 2개의 전극을, 역방향이면서 빗살 부분이 서로 다르도록 배치한 것이다. 그리고 빗살 부분의 상호간에 위치하는 스페이스가 개구의 역할을 한다.
- [0276] 도 8d에 있어서, 화소 전극(113)은 빗살 형상을 가지고, 빗살 부분의 상호간에 위치하는 스페이스가 개구의 역할을 한다.
- [0277] 도 9a에 있어서, 화소 전극(113)은 비스듬한 방향으로 스트라이프 형이며, 스트라이프형 부분의 상호간에 위치하는 스페이스가 개구의 역할을 한다.
- [0278] 도 9b에 있어서, 화소 전극(113)에는 사각형의 개구부가 복수 개 형성되어 있다.
- [0279] 도 9c에 있어서, 화소 전극(113) 내에, 가늘고 긴 장방형의 서로 마주 보는 2변이 곡형인 개구부가 형성되어 있다.
- [0280] 도 9d에 있어서, 화소 전극(113) 내에, 가늘고 긴 장방형의 개구부가 형성되어 있다.
- [0281] 본 발명에 의해, 넓은 시야각을 가지고, 종래와 비교해서 제조 비용이 낮은 액정표시장치를 제공할 수 있다.
- [0282] 본 발명에서는, 도전막을 기판 전체 면에 형성하므로, 기판으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성 높은 액정표시장치를 얻을 수 있다.
- [0283] 또 본 발명에 있어서는, 톱 게이트형 박막 트랜지스터를 가지는 액정표시장치를 제조한 경우, 백 게이트의 전위가 안정되므로, 신뢰성 높은 액정표시장치를 얻을 수 있다.
- [0284] [실시예 6]
- [0285] 본 실시예에서는, 실시예 1과 다른 장소에 컬러필터를 설치한 예에 대해서, 도 22, 도 23a~도 23b, 도 24를 사용하여 설명한다.
- [0286] 도 22는, 본 실시예에 관련되는 FFS 방식의 액정표시장치의 화소부의 구성을 설명하기 위한 단면도다. 본 실시예에 관련되는 액정표시장치의 화소부는, 대향기판(120)측에 컬러필터를 배치하지 않고, 층간 절연막(106) 대신에 컬러필터(241)(적색의 컬러필터(241R), 청색의 컬러필터(241B), 및 녹색의 컬러필터(241G))를 배치한 점을 제외하고, 실시예 1에 나타난 액정표시장치와 동일한 구성이다.
- [0287] 따라서, 실시예 1 이외의 다른 실시예에서 설명한 내용은, 본 실시예에도 적용할 수 있다. 이하, 실시예 1과 동일한 구성에 관해서는 동일한 부호를 부착하고, 설명을 생략한다.
- [0288] 또한, 컬러필터(241)와 게이트 전극(105) 사이에, 무기재료의 절연막을 배치해도 된다. 무기재료는, 산화규소, 질화규소, 질소를 포함한 산화규소, 산소를 포함한 질화규소 등, 산소 또는 질소를 가지는 절연 물질로 형성된다. 불순물의 침입을 블록하기 위해서는, 질소를 많이 포함한 재료로 하는 것이 바람직하다. 또한 컬러필터

(241) 위에, 평탄화 막을 형성해도 된다.

- [0289] 또한, 컬러필터(241)의 색은, 적색, 청색, 녹색 이외의 색으로 해도 되고, 3색보다 많은, 예를 들면 4색이나 6색으로 해도 된다. 예를 들면 옐로우나 시안이나 마젠타나 화이트가 추가되어도 된다. 또한 컬러필터뿐만 아니라, 블랙 매트릭스도 배치해도 된다. 또한, 블랙 매트릭스는, 수지재료로 형성해도 되고, 금속막으로 형성해도 된다. 또한 블랙 매트릭스는, 카본블랙을 사용해서 형성해도 된다.
- [0290] 이렇게, 기판(101) 위에 컬러필터(241)를 배치함으로써, 대향기관(120)과의 얼라인먼트를 정확하게 할 필요가 없기 때문에, 용이하게 제조할 수 있고, 비용이 절감되고, 제조 제품 수율이 향상된다.
- [0291] 본 실시예에 관련되는 액정표시장치의 제조 방법은, 층간 절연막(106)을 형성하는 공정 대신에 컬러필터(241)(241R, 241G, 241B)를 형성하는 공정이 들어가는 점을 제외하고, 실시예 1에 관련되는 액정표시장치의 제조 방법과 같다.
- [0292] 컬러필터(241R, 241G, 241B)는, 컬러필터층을 형성하는 공정, 컬러필터층 위에 레지스트를 형성하는 공정, 및 레지스트를 마스크로 해서 컬러필터층을 선택적으로 드라이 에칭하는 공정을 3회 반복하는 것에 의해 형성된다.
- [0293] 또는, 레지스트를 사용하지 않고, 감광성 재료나 안료 등을 사용해서 형성된다. 또한, 컬러필터층 상호간에 스페이스가 생기지만, 이 스페이스에는 층간 절연막(111)이 매립된다. 또는, 무기재료나 유기재료가 적층 된다. 또는, 블랙 매트릭스 등이 적층 된다. 또한 컬러필터(241R, 241G, 241B)나 블랙 매트릭스는 액적도출법(예를 들면 잉크젯법)을 사용해도 형성할 수 있다.
- [0294] 따라서, 액정표시장치의 제조 공정 수를 절감할 수 있다. 또한 기판(101)측에 컬러필터를 설치하기 때문에, 대향기관(120)에 컬러필터를 설치할 경우와 비교하여, 대향기관(120) 사이에 위치 어긋남이 생겨도 개구율이 저하되는 것을 억제할 수 있다. 즉 대향기관(120)의 위치 어긋남에 대한 마진이 커진다.
- [0295] 도 23a는, 도 22에 나타난 액정표시장치의 평면도다. 도 23a에 나타난 바와 같이, 본 실시예의 액정표시장치는, 화소부(150) 주위에, 주변구동회로인 소스선 구동회로(152) 및 게이트선 구동회로(154)가 설치된다.
- [0296] 각각의 소스선 구동회로(152) 및 게이트선 구동회로(154) 위에는, 적색의 컬러필터(241R)가 설치되어도 된다. 컬러필터(241R)가 설치됨으로써, 소스선 구동회로(152) 및 게이트선 구동회로(154)가 가지는 박막 트랜지스터의 활성층의 광열화가 방지되어, 평탄화를 피할 수 있다.
- [0297] 도 23b는, 도 23a의 화소부(150)의 일부(3×3 행렬)를 확대한 도면이다. 화소부(150)에는, 적색의 컬러필터(241R), 청색의 컬러필터(241B), 및 녹색의 컬러필터(241G)가 스트라이프형으로 교대로 배치되어 있다. 또한 각 화소가 가지는 박막 트랜지스터 위에는 적색의 컬러필터(241R)가 배치되어 있다.
- [0298] 또한 소스 배선(도시 생략) 및 게이트 배선(도시 생략)은, 각 컬러필터의 상호간의 스페이스와 겹치도록 배치되어 있기 때문에, 광누설이 생기는 것이 억제된다.
- [0299] 이렇게 컬러필터(241R)는 블랙 매트릭스의 역할을 하기 때문에, 종래에 필요했던 블랙 매트릭스의 형성 공정을 생략할 수 있다.
- [0300] 이상, 본 실시예에 의하면, 다른 실시예와 동일한 효과를 얻을 수 있다. 또한 층간 절연막(106) 대신에 컬러필터(241R, 241G, 241B)를 설치했기 때문에, 액정표시장치의 제조 공정 수를 절감할 수 있다. 또한 대향기관(120)에 컬러필터를 설치할 경우와 비교하여, 대향기관(120) 사이에 위치 어긋남이 생겨도, 개구율의 저하를 억제할 수 있다. 즉 대향기관(120)의 위치 어긋남에 대한 마진이 커진다.
- [0301] 또한 컬러필터뿐만 아니라, 블랙 매트릭스도 배치해도 된다.
- [0302] 또한, 다른 실시예에 나타난 FFS 방식의 액정표시장치에 있어서, 본 실시예와 마찬가지로, 층간 절연막(106)이나, 혹은 제2 층간 절연막(111) 대신에(도 24 참조), 컬러필터(241)(241R, 241G, 241B)를 형성해도 된다. 이 경우에 있어서도, 본 실시예와 동일한 효과를 얻을 수 있다.
- [0303] [실시예 7]
- [0304] 본 실시예에 있어서는, 트랜지스터의 구조 및 제조 방법에 관하여 설명한다.
- [0305] 도 29a 내지 29g는, 트랜지스터의 구조 및 제조 방법의 예를 게시하는 도면이다. 도 29a는, 트랜지스터의 구조의 예를 게시하는 도면이다. 도 29b 내지 29g는, 트랜지스터의 제조 방법의 예를 게시하는 도면이다.

- [0306] 또한, 트랜지스터의 구조 및 제조 방법은, 도 29a 내지 29g에 나타내는 것에 한정되지 않고, 여러 가지 구조 및 제조 방법을 사용할 수 있다.
- [0307] 우선, 도 29a를 참조하여, 트랜지스터의 구조의 예에 관하여 설명한다. 도 29a는 복수의 다른 구조를 가지는 트랜지스터의 단면도다. 여기에서, 도 29a에 있어서는, 복수의 다른 구조를 가지는 트랜지스터를 나란히 배치해서 나타내지만, 이것은, 트랜지스터의 구조를 설명하기 위한 표현이며, 트랜지스터가, 실제로 도 29a와 같이 나란히 배치될 필요는 없고, 필요에 따라 개별적으로 제조할 수 있다.
- [0308] 다음에 트랜지스터를 구성하는 각 층의 특징에 관하여 설명한다.
- [0309] 기판(7011)은, 바륨 보로실리케이트 유리, 알루미늄 보로실리케이트 유리 등의 유리 기판, 석영기판, 세라믹 기판 또는 스테인레스 스틸을 포함한 금속기판 등을 사용할 수 있다. 그 밖에도, 폴리에틸렌테레프탈레이트(PET), 폴리에틸렌나프탈레이트(PEN), 폴리에테르 술폰(PES)으로 대표되는 플라스틱 또는 아크릴 등의 유연성을 가지는 합성 수지로 이루어진 기판을 사용할 수 있다. 유연성을 가지는 기판을 사용함으로써, 구부릴 수 있는 반도체장치를 제조할 수 있다. 유연성을 가지는 기판이면, 기판의 면적 및 기판의 형상에 큰 제한은 없기 때문에, 기판(7011)으로서, 예를 들면 1번이 1미터 이상이며, 사각형인 것을 사용하면, 생산성을 현저히 향상시킬 수 있다. 이러한 이점은, 원형의 실리콘 기판을 사용할 경우와 비교하면, 큰 우위점이다.
- [0310] 절연막(7012)은, 하지막으로서 기능한다. 기판(7011)으로부터 Na 등의 알칼리금속 또는 알칼리토금속이, 반도체소자의 특성에 악영향을 미치는 것을 막기 위해서 설치한다. 절연막(7012)은, 산화규소(SiO_x), 질화규소(Si_3N_x), 산화질화규소(SiO_xN_y)($x>y$), 질화산화규소($\text{Si}_3\text{N}_x\text{O}_y$)($x>y$) 등의 산소 또는 질소를 가지는 절연막의 단층 구조 혹은 이러한 적층 구조로 설치할 수 있다. 예를 들면 절연막(7012)을 2층 구조로 설치할 경우, 1번째 층의 절연막으로서 질화산화규소막을 설치하고, 2번째 층의 절연막으로서 산화질화규소막을 설치하면 된다. 또 다른 예로서, 절연막(7012)을 3층 구조로 설치할 경우, 1번째 층의 절연막으로서 산화질화규소막을 설치하고, 2번째 층의 절연막으로서 질화산화규소막을 설치하고, 3번째 층의 절연막으로서 산화질화규소막을 설치하면 된다.
- [0311] 반도체층(7013), 반도체층(7014), 반도체층(7015)은, 비정질(아모포스) 반도체, 미결정(마이크로 크리스털) 반도체, 또는 세미 아모포스 반도체(SAS)로 형성할 수 있다. 또는, 다결정 반도체층을 사용해도 된다. SAS는, 비정질과 결정구조(단결정, 다결정을 포함한다)의 중간적인 구조를 가지고, 자유에너지적으로 안정된 제3상태를 가지는 반도체이며, 단거리질서를 가지고 격자변형을 가지는 결정질 영역을 포함하고 있다. 적어도 막층의 일부 영역에는, 0.5~20nm의 결정 영역을 관측할 수 있고, 규소를 주성분으로 할 경우에는 라만 스펙트럼이 520cm^{-1} 보다 저파수측으로 쉬프트하고 있다. X선 회절에서는 규소결정격자에 유래하는 (111), (220)의 회절 피크가 관측된다. 미결합수(댕글링 본드)를 보상하기 위해 수소 또는 할로젠을 적어도 1원자% 또는 그 이상 포함한다. SAS는, 재료 가스를 그로 방전 분해(플라스마 CVD)해서 형성한다. 재료 가스로는, SiH_4 , 그 밖에도 Si_2H_6 , SiH_2Cl_2 , SiHCl_3 , SiCl_4 , SiF_4 등을 사용할 수 있다. 또는, GeF_4 를 혼합해도 된다. 이 재료 가스를 H_2 , 또는, H_2 과 He, Ar, Kr, Ne로부터 선택된 일종 또는 복수 종의 회가스 원소로 희석해도 된다. 희석율은 2~1000배의 범위, 압력은 개략 0.1Pa~133Pa의 범위, 전원 주파수는 1MHz~120MHz, 바람직하게는 13MHz~60MHz로 한다. 기판가열온도는 300도 이하로 하면 된다. 막 내의 불순물원소로서, 산소, 질소, 탄소 등의 대기 성분의 불순물은 $1 \times 10^{20}\text{cm}^{-3}$ 이하로 하는 것이 바람직하고, 특히, 산소농도는 $5 \times 10^{19}\text{cm}^{-3}$ 이하, 바람직하게는 $1 \times 10^{19}\text{cm}^{-3}$ 이하로 한다. 여기에서는, 스퍼터링법, LPCVD법, 플라스마 CVD법 등을 사용해서 실리콘(Si)을 주성분으로 하는 재료(예를 들면, $\text{Si}_x\text{Ge}_{1-x}$ 등)로 비정질 반도체층을 형성하고, 그 비정질 반도체층을 레이저 결정화법, RTA 또는 퍼니스 어닐로를 사용하는 열결정화법, 결정화를 조장하는 금속 원소를 사용하는 열결정화법 등의 결정화법에 의해 결정화시킨다.
- [0312] 절연막(7016)은, 산화규소(SiO_x), 질화규소(Si_3N_x), 산화질화규소(SiO_xN_y)($x>y$), 질화산화규소($\text{Si}_3\text{N}_x\text{O}_y$)($x>y$) 등의 산소 또는 질소를 가지는 절연막의 단층 구조, 혹은 이것들의 적층 구조로 설치할 수 있다.
- [0313] 게이트 전극(7017)은, 단층의 도전막, 또는 2층, 3층의 도전막의 적층 구조로 할 수 있다. 게이트 전극(7017)의 재료로는, 도전막을 사용할 수 있다. 예를 들면, 탄탈(Ta), 티타늄(Ti), 몰리브덴(Mo), 텅스텐(W), 크롬(Cr), 실리콘(Si) 등의 원소의 단체막, 또는, 상기 원소의 질화막(대표적으로는 질화 탄탈 막, 질화 텅스텐 막, 질화 티타늄 막), 또는, 상기 원소를 조합한 합금막(대표적으로는 Mo-W 합금, Mo-Ta 합금), 또는, 상

기 원소의 실리사이드 막(대표적으로는 텅스텐 실리사이드 막, 티타늄 실리사이드 막) 등을 사용할 수 있다. 또한, 전술한 단체막, 질화막, 합금막, 실리사이드 막 등은, 단층으로 사용해도 되고, 적층 해서 사용해도 된다.

[0314] 절연막(7018)은, 스퍼터링법 또는 플라즈마 CVD법 등에 의해, 산화규소(SiO_x), 질화규소(SiN_x), 산화질화규소(SiO_xN_y)($x>y$), 질화산화규소(SiN_xO_y)($x>y$) 등의 산소 또는 질소를 가지는 절연막이나 DLC(다이아몬드 라이크 카본) 등의 탄소를 포함한 막의 단층 구조, 혹은 이것들의 적층 구조로 설치할 수 있다.

[0315] 절연막(7019)은, 실록산 수지, 또는, 산화규소(SiO_x), 질화규소(SiN_x), 산화질화규소(SiO_xN_y)($x>y$), 질화산화규소(SiN_xO_y)($x>y$) 등의 산소 또는 질소를 가지는 절연막이나 DLC(다이아몬드 라이크 카본) 등의 탄소를 포함한 막, 또는, 에폭시, 폴리이미드, 폴리아미드, 폴리비닐페놀, 벤조시클로부텐, 아크릴 등의 유기재료로 이루어지는 단층 혹은 적층 구조로 설치할 수 있다. 이때, 실록산 수지란, Si-O-Si 결합을 포함한 수지에 해당한다. 실록산은, 실리콘(Si)과 산소(O)의 결합으로 골격구조가 구성된다. 치환기로서, 적어도 수소를 포함한 유기기(예를 들면 알킬기, 방향족 탄화수소)를 사용할 수 있다. 치환기로서, 플루오르기를 사용할 수도 있다. 또는, 치환기로서, 적어도 수소를 포함한 유기기와, 플루오르기를 사용해도 된다. 또한, 절연막(7018)을 설치하지 않고 게이트 전극(7017)을 덮도록 직접 절연막(7019)을 설치하는 것도 가능하다.

[0316] 도전막(7023)은, Al, Ni, C, W, Mo, Ti, Pt, Cu, Ta, Au, Mn 등의 원소의 단체막, 또는, 상기 원소의 질화막, 또는, 상기 원소를 조합한 합금막, 또는, 상기 원소의 실리사이드 막 등을 사용할 수 있다. 예를 들면 상기 원소를 복수 포함한 합금으로서, C 및 Ti를 함유한 Al 합금, Ni를 함유한 Al 합금, C 및 Ni를 함유한 Al 합금, C 및 Mn을 함유한 Al 합금 등을 사용할 수 있다. 예를 들면 적층 구조로 설치할 경우, Al을 Mo 또는 Ti 등 사이에 개재한 구조로 할 수 있다. 이렇게 함으로써 Al의 열이나 화학반응에 대한 내성을 향상시킬 수 있다.

[0317] 다음에 도 29a에 나타낸, 복수의 다른 구조를 가지는 트랜지스터의 단면도를 참조하여, 각각의 구조의 특징에 관하여 설명한다.

[0318] 트랜지스터(7001)는, 싱글 드레인 트랜지스터이며, 간편한 방법으로 제조할 수 있기 때문에, 제조 비용이 낮고, 제품 수율을 높게 제조할 수 있는 이점이 있다. 이때, 테이퍼 각은, 45° 이상 95° 미만, 더 바람직하게는 60° 이상 95° 미만이다. 또는, 테이퍼 각을 45° 미만으로 할 수도 있다. 여기에서, 반도체층(7013), 반도체층(7015)은, 각각 불순물의 농도가 다르고, 반도체층(7013)은 채널 영역, 반도체층(7015)은 소스 영역 및 드레인 영역으로 사용한다. 이렇게, 불순물의 양을 제어함으로써 반도체층의 저항율을 제어할 수 있다. 반도체층과 도전막(7023)의 전기적인 접속 상태를, �믹 접속에 가깝게 할 수 있다. 또한, 불순물의 양이 다른 반도체층을 별도로 제조하는 방법으로는, 게이트 전극(7017)을 마스크로 해서 반도체층에 불순물을 도핑하는 방법을 사용할 수 있다.

[0319] 트랜지스터(7002)는, 게이트 전극(7017)에 일정 이상의 테이퍼 각을 가지는 트랜지스터이며, 간편한 방법으로 제조할 수 있기 때문에, 제조 비용이 낮고, 제품 수율을 높게 제조할 수 있는 이점이 있다. 여기에서, 반도체층(7013), 반도체층(7014), 반도체층(7015)은, 각각 불순물 농도가 다르고, 반도체층(7013)은 채널 영역, 반도체층(7014)은 저농도 드레인(Lightly Doped Drain:LDD)영역, 반도체층(7015)은 소스 영역 및 드레인 영역으로 사용한다. 이렇게, 불순물의 양을 제어함으로써 반도체층의 저항율을 제어할 수 있다. 반도체층과 도전막(7023)의 전기적인 접속 상태를, �믹 접속에 가깝게 할 수 있다. LDD영역을 가지기 때문에, 트랜지스터 내부에 고전계가 걸리기 어렵고, 핫캐리어에 의한 소자의 열화를 억제할 수 있다. 또한, 불순물의 양이 다른 반도체층을 별도로 제조하는 방법으로는, 게이트 전극(7017)을 마스크로 해서 반도체층에 불순물을 도핑하는 방법을 사용할 수 있다. 트랜지스터(7002)에 있어서는, 게이트 전극(7017)이 일정 이상의 테이퍼 각을 가지기 때문에, 게이트 전극(7017)을 통과해서 반도체층에 도핑 되는 불순물의 농도에 기울기를 가지게 할 수 있어, 간편하게 LDD영역을 형성할 수 있다. 이때, 테이퍼 각은, 45° 이상 95° 미만, 더 바람직하게는 60° 이상 95° 미만이다. 또는, 테이퍼 각을 45° 미만으로 할 수도 있다.

[0320] 트랜지스터(7003)는 게이트 전극(7017)이 적어도 2층으로 구성되고, 하층의 게이트 전극이 상층의 게이트 전극보다 긴 형상을 가지는 트랜지스터다. 본 명세서에서는, 상층의 게이트 전극 및 하층의 게이트 전극의 형상을, 모자형이라고 부른다. 게이트 전극(7017)의 형상이 모자형인 것에 의해, 포토마스크를 추가하지 않고, LDD영역을 형성할 수 있다. 또한, 트랜지스터(7003)와 같이, LDD영역이 게이트 전극(7017)과 겹치는 구조를, 특히 GOLD구조(Gate Overlapped LDD)라고 부른다. 또한, 게이트 전극(7017)의 형상을 모자형으로 하는 방법으로는, 다음과 같은 방법을 사용해도 된다.

- [0321] 우선, 게이트 전극(7017)을 에칭할 때에, 드라이 에칭에 의해, 하층의 게이트 전극 및 상층의 게이트 전극을 에칭해서 측면에 경사(테이퍼)가 있는 형상으로 한다. 계속해서, 이방성 에칭에 의해 상층의 게이트 전극의 경사를 수직에 가깝도록 가공한다. 이에 따라 단면 형상이 모자형인 게이트 전극이 형성된다. 그 후에 2회, 불순물 원소를 도핑함으로써, 채널 영역으로 사용하는 반도체층(7013), LDD영역으로 사용하는 반도체층(7014), 소스 전극 및 드레인 전극으로 사용하는 반도체층(7015)이 형성된다.
- [0322] 이때, 게이트 전극(7017)과 겹치는 LDD영역을 L o v 영역, 게이트 전극(7017)과 겹치지 않는 LDD영역을 L o f f 영역이라고 부르기로 한다. 여기에서, L o f f 영역은 오프 전류치를 억제하는 효과는 높지만, 드레인 근방의 전계를 완화해서 핫캐리어에 의한 온 전류치의 열화를 막는 효과는 낮다. 한편, L o v 영역은 드레인 근방의 전계를 완화하고, 온 전류치의 열화의 방지에는 효과적이지만, 오프 전류치를 억제하는 효과는 낮다. 따라서, 여러 가지 회로마다, 요구되는 특성에 따른 구조의 트랜지스터를 제조하는 것이 바람직하다. 예를 들면, 반도체장치를 표시장치로 사용할 경우, 화소 트랜지스터는, 오프 전류치를 억제하기 위해서, L o f f 영역을 가지는 트랜지스터를 사용하는 것이 적합하다. 한편, 주변회로에 있어서의 트랜지스터는, 드레인 근방의 전계를 완화하고, 온 전류치의 열화를 방지하기 위해서, L o v 영역을 가지는 트랜지스터를 사용하는 것이 적합하다.
- [0323] 트랜지스터(7004)는, 게이트 전극(7017)의 측면에 접하고, 사이드월(7021)을 가지는 트랜지스터다. 사이드월(7021)을 가짐으로써, 사이드월(7021)과 겹치는 영역을 LDD영역으로 할 수 있다.
- [0324] 트랜지스터(7005)는, 반도체층에 마스크(7022)를 사용해서 도핑함으로써, LDD(L o f f)영역을 형성한 트랜지스터다. 이렇게 함으로써, 확실하게 LDD영역을 형성할 수 있고, 트랜지스터의 오프 전류치를 저감할 수 있다.
- [0325] 트랜지스터(7006)는, 반도체층에 마스크를 사용해서 도핑함으로써, LDD(L o v)영역을 형성한 트랜지스터다. 이렇게 함으로써, 확실하게 LDD영역을 형성할 수 있고, 트랜지스터의 드레인 근방의 전계를 완화하고, 온 전류치의 열화를 저감할 수 있다.
- [0326] 다음에 트랜지스터의 제조 방법의 예를, 도 29b 내지 29g에 나타낸다.
- [0327] 또한, 트랜지스터의 구조 및 제조 방법은, 도 29a 내지 29g에 나타내는 것에 한정되지 않고, 여러 가지 구조 및 제조 방법을 사용할 수 있다.
- [0328] 본 실시예에 있어서는, 기관(7011)의 표면에, 절연막(7012)의 표면에, 반도체층(7013)의 표면에, 반도체층(7014)의 표면에, 반도체층(7015)의 표면에, 절연막(7016)의 표면에, 절연막(7018)의 표면에, 또는 절연막(7019)의 표면에, 플라스마처리를 사용해서 산화 또는 질화를 함으로써, 반도체층 또는 절연막을 산화 또는 질화 할 수 있다. 이렇게, 플라스마처리를 사용해서 반도체층 또는 절연막을 산화 또는 질화 함으로써, 그 반도체층 또는 그 절연막의 표면을 개질 하여, CVD법이나 스퍼터링법에 의해 형성한 절연막에 비해 더욱 치밀한 절연막을 형성할 수 있으므로, 편향 등의 결함을 억제하여 반도체장치의 특성 등을 향상시킬 수 있다. 또한, 플라스마처리를 행함으로써 형성된 절연막(7024)을, 플라스마처리 절연막이라고 부른다.
- [0329] 또한, 사이드월(7021)에는, 산화규소(S i O x) 또는 질화규소(S i N x)를 사용할 수 있다. 사이드월(7021)을 게이트 전극(7017)의 측면에 형성하는 방법으로는, 예를 들면, 게이트 전극(7017)을 형성한 후에, 산화규소(S i O x)막 또는 질화규소(S i N x)을 성막하고, 그 후에 이방성 에칭에 의해 산화규소(S i O x) 또는 질화규소(S i N x)막을 에칭하는 방법을 사용할 수 있다. 이렇게 함으로써 게이트 전극(7017)의 측면에만 산화규소(S i O x) 또는 질화규소(S i N x)막을 남길 수 있기 때문에, 게이트 전극(7017)의 측면에 사이드월(7021)을 형성할 수 있다.
- [0330] 또한, 절연막(7012) 아래에, 도전막을 배치해도 된다. 그 도전막은, 공통 전극으로서 기능하는 경우가 있다.
- [0331] 도 33은, 보텀 게이트형 트랜지스터의 단면구조 및 용량소자의 단면구조를 나타낸다.
- [0332] 기관(7091) 위에 제1 절연막(절연막(7092))이 전체 면에 형성되어 있다. 다만, 이것에 한정되지 않는다. 제1 절연막(절연막(7092))을 형성하지 않는 것도 가능하다. 제1 절연막은, 기관측으로부터의 불순물이 반도체층에 영향을 미쳐, 트랜지스터의 성질이 변화되는 것을 방지하는 기능을 가진다. 즉, 제1 절연막은 하지막으로서의 기능을 가진다. 따라서, 신뢰성 높은 트랜지스터를 제조할 수 있다. 또한, 제1 절연막으로는, 산화 실리콘막, 질화 실리콘막 또는 산화질화 실리콘막(S i O x N y) 등의 단층, 또는 이것들의 적층을 사용할 수 있다.
- [0333] 제1 절연막 위에, 제1 도전층(도전층(7093) 및 도전층(7094))이 형성되어 있다. 도전층(7093)은, 트랜지스터(7108)의 게이트 전극으로서 기능하는 부분을 포함한다. 도전층(7094)은, 용량소자(7109)의 제1 전극으로서 기

능하는 부분을 포함한다. 또한, 제1 도전층으로는, Ti, Mo, Ta, Cr, W, Al, Nd, Cu, Ag, Au, Pt, Nb, Si, Zn, Fe, Ba, Ge 등, 또는 이것들의 합금을 사용할 수 있다. 또는, 이것들의 원소(합금도 포함한다)의 적층을 사용할 수 있다.

[0334] 적어도 제1 도전층을 덮도록, 제2 절연막(절연막(7104))이 형성되어 있다. 제2 절연막은, 게이트 절연막으로서의 기능을 가진다. 또한, 제2 절연막으로는, 산화 실리콘막, 질화 실리콘막 또는 산화질화 실리콘막(SiO_xN_y) 등의 단층, 또는 이것들의 적층을 사용할 수 있다.

[0335] 또한, 반도체층에 접하는 부분의 제2 절연막으로는, 산화 실리콘막을 사용하는 것이 바람직하다. 왜냐하면, 반도체층과 제2 절연막이 접하는 계면에 있어서의 트랩 준위가 적어지기 때문이다.

[0336] 또한, 제2 절연막이 Mo에 접할 경우, Mo에 접하는 부분의 제2 절연막으로는 산화 실리콘막을 사용하는 것이 바람직하다. 왜냐하면, 산화 실리콘막은 Mo를 산화시키지 않기 때문이다.

[0337] 제2 절연막 위 중 제1 도전층과 겹쳐서 형성되어 있는 부분의 일부에, 포토리소그래픽법, 잉크젯법 또는 인쇄법 등에 의해, 반도체층이 형성되어 있다. 그리고, 반도체층의 일부는, 제2 절연막 위 중 제1 도전층과 겹쳐서 형성되지 않은 부분까지 연장되어 있다. 반도체층은, 채널 형성 영역(채널 형성 영역(7100)), LDD영역(LDD영역(7098), LDD영역(7099)), 불순물영역(불순물영역(7095), 불순물영역(7096), 불순물영역(7097))을 가지고 있다. 채널 형성 영역(7100)은, 트랜지스터(7108)의 채널 형성 영역으로서 기능한다. LDD영역(7098) 및 LDD영역(7099)은, 트랜지스터(7108)의 LDD영역으로서 기능한다. 또한, LDD영역(7098) 및 LDD영역(7099)은 반드시 필요하지 않다. 불순물영역(7095)은, 트랜지스터(7108)의 소스 전극 및 드레인 전극의 한쪽으로서 기능하는 부분을 포함한다. 불순물영역(7096)은, 트랜지스터(7108)의 소스 전극 및 드레인 전극의 다른 한쪽으로서 기능하는 부분을 포함한다. 불순물영역(7097)은, 용량소자(7109)의 제2 전극으로서 기능하는 부분을 포함한다.

[0338] 전체 면에, 제3 절연막(절연막(7101))이 형성되어 있다. 제3 절연막의 일부에는, 선택적으로 콘택홀이 형성되어 있다. 절연막(7101)은, 층간막으로서의 기능을 가진다. 제3 절연막으로는, 무기재료(산화 실리콘, 질화 실리콘, 산화질화 실리콘 등) 혹은, 저유전율의 유기 화합물재료(감광성 또는 비감광성의 유기수지재료) 등을 사용할 수 있다. 또는, 실록산을 포함한 재료를 사용할 수도 있다. 이때, 실록산은, 실리콘(Si)과 산소(O)의 결합으로 골격구조가 구성되는 재료다. 치환기로서, 적어도 수소를 포함한 유기기(예를 들면 알킬기, 방향족 탄화수소)를 사용할 수 있다. 또는, 치환기로서 플루오르기를 사용해도 된다. 또는, 치환기로서, 적어도 수소를 포함한 유기기와, 플루오르기를 사용해도 된다.

[0339] 제3 절연막 위에, 제2 도전층(도전층(7102) 및 도전층(7103))이 형성되어 있다. 도전층(7102)은, 제3 절연막에 형성된 콘택홀을 통해 트랜지스터(7108)의 소스 전극 및 드레인 전극의 다른 한쪽과 접속되어 있다. 따라서, 도전층(7102)은, 트랜지스터(7108)의 소스 전극 및 드레인 전극의 다른 한쪽으로서 기능하는 부분을 포함한다. 도전층(7103)이 도전층(7094)과 전기적으로 접속되어 있는 경우에는, 도전층(7103)은 용량소자(7109)의 제1 전극으로서 기능하는 부분을 포함한다. 또는, 도전층(7103)이 도전층인 불순물영역(7097)과 전기적으로 접속되어 있는 경우에는, 도전층(7103)은 용량소자(7109)의 제2 전극으로서 기능하는 부분을 포함한다. 또는, 도전층(7103)이 도전층(7094) 및 불순물영역(7097)과 접속되지 않은 경우에는, 용량소자(7109)와는 다른 용량소자가 형성된다. 이 용량소자는, 도전층(7103), 불순물영역(7097) 및 절연막(7101)을 각각 용량소자의 제1 전극, 제2 전극, 절연층으로 사용할 수 있는 구성이다. 또한, 제2 도전층으로는, Ti, Mo, Ta, Cr, W, Al, Nd, Cu, Ag, Au, Pt, Nb, Si, Zn, Fe, Ba, Ge 등, 또는 이것들의 합금을 사용할 수 있다. 또는, 이것들의 원소(합금도 포함한다)의 적층을 사용할 수 있다.

[0340] 또한, 제2 도전층이 형성된 후의 공정으로서, 여러 가지 절연막, 또는 여러 가지 도전막이 형성되어 있어도 된다.

[0341] 또한, 절연막(7092) 아래에, 도전막을 배치해도 된다. 그 도전막은, 공통 전극으로서 기능하는 경우가 있다.

[0342] 다음에 트랜지스터의 반도체층에 아모퍼스 실리콘(a-Si:H)막 또는 마이크로 크리스탈 실리콘막 등을 사용한 경우의 트랜지스터 및 용량소자의 구조에 관하여 설명한다.

[0343] 도 30은, 톱 게이트형 트랜지스터의 단면구조 및 용량소자의 단면구조를 나타낸다.

[0344] 기판(7031) 위에 제1 절연막(절연막(7032))이 전체 면에 형성되어 있다. 제1 절연막은, 기판측으로부터의 불순물이 반도체층에 영향을 미쳐, 트랜지스터의 성질이 변화되는 것을 방지하는 기능을 가진다. 즉, 제1 절연막은

하지막으로서의 기능을 가진다. 따라서, 신뢰성 높은 트랜지스터를 제조할 수 있다. 또한, 제1 절연막으로는, 산화 실리콘막, 질화 실리콘막 또는 산화질화 실리콘막(SiOxNy) 등의 단층, 또는 이것들의 적층을 사용할 수 있다.

[0345] 또한, 제1 절연막을 반드시 형성할 필요는 없다. 이 경우에는, 공정 수의 삭감을 피할 수 있다. 제조 비용의 절감을 피할 수 있다. 구조를 간단하게 할 수 있으므로, 제품 수율의 향상을 피할 수 있다.

[0346] 제1 절연막 위에, 제1 도전층(도전층(7033), 도전층(7034) 및 도전층(7035))이 형성되어 있다. 도전층(7033)은, 트랜지스터(7048)의 소스 전극 및 드레인 전극의 한쪽의 전극으로서 기능하는 부분을 포함한다. 도전층(7034)은, 트랜지스터(7048)의 소스 전극 및 드레인 전극의 다른 한쪽의 전극으로서 기능하는 부분을 포함한다. 도전층(7035)은, 용량소자(7049)의 제1 전극으로서 기능하는 부분을 포함한다. 또한, 제1 도전층으로는, Ti , Mo , Ta , Cr , W , Al , Nd , Cu , Ag , Au , Pt , Nb , Si , Zn , Fe , Ba , Ge 등, 또는 이것들의 합금을 사용할 수 있다. 또는, 이것들의 원소(합금도 포함한다)의 적층을 사용할 수 있다.

[0347] 도전층(7033) 및 도전층(7034)의 상부에, 제1 반도체층(반도체층(7036) 및 반도체층(7037))이 형성되어 있다. 반도체층(7036)은, 소스 전극과 드레인 전극의 한쪽의 전극으로서 기능하는 부분을 포함한다. 반도체층(7037)은, 소스 전극과 드레인 전극의 다른 한쪽의 전극으로서 기능하는 부분을 포함한다. 또한, 제1 반도체층으로는, 인 등을 포함한 실리콘 등을 사용할 수 있다.

[0348] 도전층(7033)과 도전층(7034)의 사이면서, 제1 절연막 위에, 제2 반도체층(반도체층(7038))이 형성되어 있다. 그리고, 반도체층(7038)의 일부는, 도전층(7033) 위 및 도전층(7034) 위까지 연장되어 있다. 반도체층(7038)은, 트랜지스터(7048)의 채널 영역으로서 기능하는 부분을 포함한다. 또한, 제2 반도체층으로는, 아모퍼스 실리콘(a-Si:H) 등의 비결정성을 가지는 반도체층, 또는 미결정 반도체($\mu\text{-Si:H}$) 등의 반도체층 등을 사용할 수 있다.

[0349] 적어도 반도체층(7038) 및 도전층(7035)을 덮도록, 제2 절연막(절연막(7039) 및 절연막(7040))이 형성되어 있다. 제2 절연막은, 게이트 절연막으로서의 기능을 가진다. 또한, 제2 절연막으로는, 산화 실리콘막, 질화 실리콘막 또는 산화질화 실리콘막(SiOxNy) 등의 단층, 또는 이것들의 적층을 사용할 수 있다.

[0350] 또한, 제2 반도체층에 접하는 부분의 제2 절연막으로는, 산화 실리콘막을 사용하는 것이 바람직하다. 왜냐하면, 제2 반도체층과 제2 절연막이 접하는 계면에 있어서의 트랩 준위가 적어지기 때문이다.

[0351] 또한, 제2 절연막이 Mo 에 접할 경우, Mo 에 접하는 부분의 제2 절연막으로는 산화 실리콘막을 사용하는 것이 바람직하다. 왜냐하면, 산화 실리콘막은 Mo 를 산화시키지 않기 때문이다.

[0352] 제2 절연막 위에, 제2 도전층(도전층(7041) 및 도전층(7042))이 형성되어 있다. 도전층(7041)은, 트랜지스터(7048)의 게이트 전극으로서 기능하는 부분을 포함한다. 도전층(7042)은, 용량소자(7049)의 제2 전극, 또는 배선으로서의 기능을 가진다. 또한, 제2 도전층으로는, Ti , Mo , Ta , Cr , W , Al , Nd , Cu , Ag , Au , Pt , Nb , Si , Zn , Fe , Ba , Ge 등, 또는 이것들의 합금을 사용할 수 있다. 또는, 이것들의 원소(합금도 포함한다)의 적층을 사용할 수 있다.

[0353] 또한, 제2 도전층이 형성된 후의 공정으로서, 여러 가지 절연막, 또는 여러 가지 도전막이 형성되어 있어도 된다.

[0354] 또한, 절연막(7032) 아래에, 도전막을 배치해도 된다. 그 도전막은, 공통 전극으로서 기능하는 경우가 있다.

[0355] 도 31은, 역스태거형(보텀 게이트형)의 트랜지스터의 단면구조 및 용량소자의 단면구조를 나타낸다. 특히, 도 31에 나타내는 트랜지스터는, 채널 에칭형이라고 불리는 구조다.

[0356] 기판(7051) 위에 제1 절연막(절연막(7052))이 전체 면에 형성되어 있다. 제1 절연막은, 기판측으로부터의 불순물이 반도체층에 영향을 미쳐, 트랜지스터의 성질이 변화되는 것을 방지하는 기능을 가진다. 즉, 제1 절연막은 하지막으로서의 기능을 가진다. 따라서, 신뢰성 높은 트랜지스터를 제조할 수 있다. 또한, 제1 절연막으로는, 산화 실리콘막, 질화 실리콘막 또는 산화질화 실리콘막(SiOxNy) 등의 단층, 또는 이것들의 적층을 사용할 수 있다.

[0357] 또한, 제1 절연막을 반드시 형성할 필요는 없다. 이 경우에는, 공정 수의 삭감을 피할 수 있다. 제조 비용의 절감을 피할 수 있다. 구조를 간단하게 할 수 있으므로, 제품 수율의 향상을 피할 수 있다.

- [0358] 제1 절연막 위에, 제1 도전층(도전층(7053) 및 도전층(7054))이 형성되어 있다. 도전층(7053)은, 트랜지스터(7068)의 게이트 전극으로서 기능하는 부분을 포함한다. 도전층(7054)은, 용량소자(7069)의 제1 전극으로서 기능하는 부분을 포함한다. 또한, 제1 도전층으로는, Ti, Mo, Ta, Cr, W, Al, Nd, Cu, Ag, Au, Pt, Nb, Si, Zn, Fe, Ba, Ge 등, 또는 이것들의 합금을 사용할 수 있다. 또는, 이것들의 원소(합금도 포함한다)의 적층을 사용할 수 있다.
- [0359] 적어도 제1 도전층을 덮도록, 제2 절연막(절연막(7055))이 형성되어 있다. 제2 절연막은, 게이트 절연막으로서의 기능을 가진다. 이때, 제2 절연막으로는, 산화 실리콘막, 질화 실리콘막 또는 산화질화 실리콘막(SiO_xN_y) 등의 단층, 또는 이것들의 적층을 사용할 수 있다.
- [0360] 또한, 반도체층에 접하는 부분의 제2 절연막으로는, 산화 실리콘막을 사용하는 것이 바람직하다. 왜냐하면, 반도체층과 제2 절연막이 접하는 계면에 있어서의 트랩 준위가 적어지기 때문이다.
- [0361] 또한, 제2 절연막이 Mo에 접할 경우, Mo에 접하는 부분의 제2 절연막으로는 산화 실리콘막을 사용하는 것이 바람직하다. 왜냐하면, 산화 실리콘막은 Mo를 산화시키지 않기 때문이다.
- [0362] 제2 절연막 위 중 제1 도전층과 겹쳐서 형성되어 있는 부분의 일부에, 포토리소그래픽법, 잉크젯법 또는 인쇄법 등에 의해, 제1 반도체층(반도체층(7056))이 형성되어 있다. 그리고, 반도체층(7056)의 일부는, 제2 절연막 위 중 제1 도전층과 겹쳐서 형성되지 않고 있는 부분까지 연장되어 있다. 반도체층(7056)은, 트랜지스터(7068)의 채널 영역으로서 기능하는 부분을 포함한다. 또한, 반도체층(7056)로는, 아모포스 실리콘(a-Si:H) 등의 비결정성을 가지는 반도체층, 또는 미결정 반도체(μ -Si:H) 등의 반도체층 등을 사용할 수 있다.
- [0363] 제1 반도체층 위의 일부에, 제2 반도체층(반도체층(7057) 및 반도체층(7058))이 형성되어 있다. 반도체층(7057)은, 소스 전극과 드레인 전극의 한쪽의 전극으로서 기능하는 부분을 포함한다. 반도체층(7058)은, 소스 전극과 드레인 전극의 다른 한쪽의 전극으로서 기능하는 부분을 포함한다. 또한, 제2 반도체층으로는, 인 등을 포함한 실리콘 등을 사용할 수 있다.
- [0364] 제2 반도체층 위 및 제2 절연막 위에, 제2 도전층(도전층(7059), 도전층(7060) 및 도전층(7061))이 형성되어 있다. 도전층(7059)은, 트랜지스터(7068)의 소스 전극과 드레인 전극의 한쪽으로서 기능하는 부분을 포함한다. 도전층(7060)은, 트랜지스터(7068)의 소스 전극과 드레인 전극의 다른 한쪽으로서 기능하는 부분을 포함한다. 도전층(7061)은, 용량소자(7069)의 제2 전극으로서 기능하는 부분을 포함한다. 또한, 제2 도전층으로는, Ti, Mo, Ta, Cr, W, Al, Nd, Cu, Ag, Au, Pt, Nb, Si, Zn, Fe, Ba, Ge 등, 또는 이것들의 합금을 사용할 수 있다. 또는, 이것들의 원소(합금도 포함한다)의 적층을 사용할 수 있다.
- [0365] 또한, 제2 도전층이 형성된 후의 공정으로서, 여러 가지 절연막, 또는 여러 가지 도전막이 형성되어 있어도 된다.
- [0366] 여기에서, 채널 에칭형 트랜지스터가 특징으로 하는 공정의 일례를 설명한다. 같은 마스크를 사용하여, 제1 반도체층 및 제2 반도체층을 형성할 수 있다. 구체적으로는, 제1 반도체층과 제2 반도체층은 연속해서 성막된다. 그리고, 제1 반도체층 및 제2 반도체층은, 같은 마스크를 사용해서 형성된다.
- [0367] 채널 에칭형 트랜지스터가 특징으로 하는 공정의 다른 일례를 설명한다. 새로운 마스크를 이용하는 일 없이, 트랜지스터의 채널 영역을 형성할 수 있다. 구체적으로는, 제2 도전층이 형성된 후에, 제2 도전층을 마스크로 사용해서 제2 반도체층의 일부를 제거한다. 또는, 제2 도전층과 같은 마스크를 사용해서 제2 반도체층의 일부를 제거한다. 그리고, 제거된 제2 반도체층의 하부에 형성되어 있는 제1 반도체층이 트랜지스터의 채널 영역이 된다.
- [0368] 또한, 절연막(7052) 아래에, 도전막을 배치해도 된다. 그 도전막은, 공통 전극으로서 기능하는 경우가 있다.
- [0369] 도 32는, 역스태거형(보텀 게이트형) 트랜지스터의 단면구조 및 용량소자의 단면구조를 나타낸다. 특히, 도 32에 나타내는 트랜지스터는, 채널 보호형(채널 스톱형)이라 불리는 구조다.
- [0370] 기판(7071) 위에 제1 절연막(절연막(7072))이 전체 면에 형성되어 있다. 제1 절연막은, 기판측으로부터의 불순물이 반도체층에 영향을 미쳐, 트랜지스터의 성질이 변화되는 것을 방지하는 기능을 가진다. 즉, 제1 절연막은 하지막으로서의 기능을 가진다. 따라서, 신뢰성 높은 트랜지스터를 제조할 수 있다. 또한, 제1 절연막으로는, 산화 실리콘막, 질화 실리콘막 또는 산화질화 실리콘막(SiO_xN_y) 등의 단층, 또는 이것들의 적층을 사용할 수 있다.

- [0371] 또한, 제1 절연막을 반드시 형성할 필요는 없다. 이 경우에는, 공정 수의 삭감을 피할 수 있다. 제조 비용의 절감을 피할 수 있다. 구조를 간단하게 할 수 있으므로, 제품 수율의 향상을 피할 수 있다.
- [0372] 제1 절연막 위에, 제1 도전층(도전층(7073) 및 도전층(7074))이 형성되어 있다. 도전층(7073)은, 트랜지스터(7088)의 게이트 전극으로서 기능하는 부분을 포함한다. 도전층(7074)은, 용량소자(7089)의 제1 전극으로서 기능하는 부분을 포함한다. 또한, 제1 도전층으로는, Ti, Mo, Ta, Cr, W, Al, Nd, Cu, Ag, Au, Pt, Nb, Si, Zn, Fe, Ba, Ge 등, 또는 이것들의 합금을 사용할 수 있다. 또는, 이것들의 원소(합금도 포함한다)의 적층을 사용할 수 있다.
- [0373] 적어도 제1 도전층을 덮도록, 제2 절연막(절연막(7075))이 형성되어 있다. 제2 절연막은, 게이트 절연막으로서의 기능을 가진다. 이때, 제2 절연막으로는, 산화 실리콘막, 질화 실리콘막 또는 산화질화 실리콘막(SiO_xN_y) 등의 단층, 또는 이것들의 적층을 사용할 수 있다.
- [0374] 또한, 반도체층에 접하는 부분의 제2 절연막으로는, 산화 실리콘막을 사용하는 것이 바람직하다. 왜냐하면, 반도체층과 제2 절연막이 접하는 계면에 있어서의 트랩 준위가 적어지기 때문이다.
- [0375] 또한, 제2 절연막이 Mo에 접할 경우, Mo에 접하는 부분의 제2 절연막으로는 산화 실리콘막을 사용하는 것이 바람직하다. 왜냐하면, 산화 실리콘막은 Mo를 산화시키지 않기 때문이다.
- [0376] 제2 절연막 위 중 제1 도전층과 겹쳐서 형성되어 있는 부분의 일부에, 포토리소그래픽법, 잉크젯법 또는 인쇄법 등에 의해, 제1 반도체층(반도체층(7076))이 형성되어 있다. 그리고, 반도체층(7076)의 일부는, 제2 절연막 위 중 제1 도전층과 겹쳐서 형성되지 않은 부분까지 연장되어 있다. 반도체층(7076)은, 트랜지스터(7088)의 채널 영역으로서 기능하는 부분을 포함한다. 또한, 반도체층(7076)로서는, 아모포스 실리콘(a-Si:H) 등의 비결정성을 가지는 반도체층, 또는 미결정 반도체(μ -Si:H) 등의 반도체층 등을 사용할 수 있다.
- [0377] 제1 반도체층 위의 일부에, 제3 절연막(절연막(7082))이 형성되어 있다. 절연막(7082)은, 트랜지스터(7088)의 채널 영역이 에칭에 의해 제거되는 것을 방지하는 기능을 가진다. 즉, 절연막(7082)은, 채널 보호막(채널 스톱막)으로서 기능한다. 또한, 제3 절연막으로는, 산화 실리콘막, 질화 실리콘막 또는 산화질화 실리콘막(SiO_xN_y) 등의 단층, 또는 이것들의 적층을 사용할 수 있다.
- [0378] 제1 반도체층 위의 일부 및 제3 절연막 위의 일부에, 제2 반도체층(반도체층(7077) 및 반도체층(7078))이 형성되어 있다. 반도체층(7077)은, 소스 전극과 드레인 전극의 한쪽의 전극으로서 기능하는 부분을 포함한다. 반도체층(7078)은, 소스 전극과 드레인 전극의 다른 한쪽의 전극으로서 기능하는 부분을 포함한다. 또한, 제2 반도체층으로는, 인 등을 포함한 실리콘 등을 사용할 수 있다.
- [0379] 제2 반도체층 위에, 제2 도전층(도전층(7079), 도전층(7080) 및 도전층(7081))이 형성되어 있다. 도전층(7079)은, 트랜지스터(7088)의 소스 전극과 드레인 전극의 한쪽으로서 기능하는 부분을 포함한다. 도전층(7080)은, 트랜지스터(7088)의 소스 전극과 드레인 전극의 다른 한쪽으로서 기능하는 부분을 포함한다. 도전층(7081)은, 용량소자(7089)의 제2 전극으로서 기능하는 부분을 포함한다. 이때, 제2 도전층으로는, Ti, Mo, Ta, Cr, W, Al, Nd, Cu, Ag, Au, Pt, Nb, Si, Zn, Fe, Ba, Ge 등, 또는 이것들의 합금을 사용할 수 있다. 또는, 이것들의 원소(합금도 포함한다)의 적층을 사용할 수 있다.
- [0380] 또한, 제2 도전층이 형성된 후의 공정으로서, 여러 가지 절연막, 또는 여러 가지 도전막이 형성되어 있어도 된다.
- [0381] 또한, 절연막(7072) 아래에, 도전막을 배치해도 된다. 그 도전막은, 공통 전극으로서 기능하는 경우가 있다.
- [0382] 다음에 트랜지스터를 제조하기 위한 기관으로서, 반도체 기관을 사용한 예에 관하여 설명한다. 반도체 기관을 사용해서 제조된 트랜지스터는, 이동도가 높기 때문에, 트랜지스터 사이즈를 작게 할 수 있다. 그 결과, 단위면적당 트랜지스터 수를 늘릴(집적도를 상승시킬) 수 있고, 동일한 회로 구성에서는 집적도가 클수록 기관 사이즈를 작게 할 수 있으므로, 제조 비용을 절감할 수 있다. 또한, 동일한 기관 사이즈에서는 집적도가 클수록 회로 규모를 크게 할 수 있으므로, 제조 비용은 거의 동등한 상태에서, 보다 높은 기능을 갖게 할 수 있다. 게다가, 특성의 편차가 적기 때문에, 제조의 제품 수율도 높일 수 있다. 또한, 동작 전압이 낮으므로, 소비 전력을 저감할 수 있다. 또한, 이동도가 높기 때문에, 고속 동작이 가능하다.
- [0383] 반도체 기관을 사용해서 제조된 트랜지스터를 집적해서 구성한 회로는, IC칩 등의 형태를 취해서 장치에 설치됨으로써 그 장치에 여러 가지 기능을 갖게 할 수 있다. 예를 들면, 표시장치의 주변구동회로(데이터 드라이버(소스 드라이버), 스캔 드라이버(게이트 드라이버), 타이밍 컨트롤러, 화상처리회로, 인터페이스 회로, 전원회

로, 발진회로 등)를, 반도체 기판을 사용해서 제조된 트랜지스터를 집적해서 구성함으로써 사이즈가 작아지고, 소비 전력이 낮아지며, 고속 동작이 가능한 주변구동회로를, 저비용으로 수율 높게 제조할 수 있다. 또한, 반도체 기판을 사용해서 제조된 트랜지스터를 집적해서 구성된 회로는, 단일 극성의 트랜지스터를 가지는 구성으로 해도 된다. 이렇게 함으로써 제조 프로세스를 간략화할 수 있기 때문에, 제조 비용을 절감할 수 있다.

[0384] 반도체 기판을 사용해서 제조된 트랜지스터를 집적해서 구성된 회로는, 그 외에는, 예를 들면, 표시 패널에 사용할 수 있다. 더 상세하게는, LCOS(Liquid Crystal On Silicon) 등의 반사형 액정 패널, 미소 미러를 집적한 DMD(Digital Micromirror Device)소자, EL패널 등에 사용할 수 있다. 이러한 표시 패널을, 반도체 기판을 사용해서 제조함으로써 사이즈가 작아지고, 소비 전력이 낮아지며, 고속 동작이 가능한 표시 패널을, 저비용으로 수율 높게 제조할 수 있다. 또한, 표시 패널에는, 대규모 집적회로(LSI) 등, 표시 패널의 구동 이외의 기능을 가진 소자 위에 형성된 것도 포함한다.

[0385] 또한, 트랜지스터의 구조는 도시한 구조에 한정되지 않는다는 것을 부기한다. 예를 들면 역스태거 구조, 핀FET 구조 등의 구조의 트랜지스터의 구조를 취할 수 있다. 핀FET 구조로 함으로써, 트랜지스터 사이즈의 미세화에 수반되는 단채널 효과를 억제할 수 있으므로 바람직하다.

[0386] 여기까지, 트랜지스터의 구조 및 트랜지스터의 제조 방법에 관하여 설명했다. 여기에서, 배선, 전극, 도전층, 도전막, 단자, 비어, 플러그 등은, 알루미늄(Al), 탄탈(Ta), 티타늄(Ti), 몰리브덴(Mo), 텅스텐(W), 네오디뮴(Nd), 크롬(Cr), 니켈(Ni), 백금(Pt), 금(Au), 은(Ag), 구리(Cu), 마그네슘(Mg), 스칸듐(Sc), 코발트(Co), 아연(Zn), 니오브(Nb), 실리콘(Si), 인(P), 붕소(B), 비소(As), 갈륨(Ga), 인듐(In), 주석(Sn), 산소(O)로 구성된 군으로부터 선택된 하나 혹은 복수의 원소, 또는, 상기 군으로부터 선택된 하나 혹은 복수의 원소를 성분으로 하는 화합물, 합금재료(예를 들면 인듐 주석 산화물(ITO), 인듐 아연 산화물(IZO), 규소를 포함한 인듐 주석 산화물(ITSO), 산화아연(ZnO), 산화주석(SnO), 산화주석 카드뮴(CTO), 알루미늄 네오디뮴(Al-Nd), 마그네슘 은(Mg-Ag), 몰리브덴 니오브(Mo-Nb) 등)로 형성되는 것이 바람직하다. 또는, 배선, 전극, 도전층, 도전막, 단자 등은, 이것들의 화합물을 조합한 물질 등을 가지고 형성되는 것이 바람직하다. 혹은, 상기 군으로부터 선택된 하나 혹은 복수의 원소와 실리콘의 화합물(실리사이드)(예를 들면 알루미늄 실리콘, 몰리브덴 실리콘, 니켈 실리사이드 등), 상기 군으로부터 선택된 하나 혹은 복수의 원소와 질소의 화합물(예를 들면 질화 티타늄, 질화 탄탈, 질화 몰리브덴 등)을 가지고 형성되는 것이 바람직하다.

[0387] 또한, 실리콘(Si)에는, n형 불순물(인 등) 또는 p형 불순물(붕소 등)을 포함해도 된다. 실리콘이 불순물을 포함한 것에 의해, 도전율의 향상, 또는 일반적인 도체와 같은 행동을 할 수 있는 것이 가능해진다. 따라서, 배선, 전극 등으로 이용하기 쉬워진다.

[0388] 또한, 실리콘은, 단결정, 다결정(폴리실리콘), 미결정(마이크로 크리스털 실리콘) 등, 여러 가지 결정성을 가지는 실리콘을 사용할 수 있다. 또는, 실리콘은 비정질(아모र्फ스 실리콘) 등의 결정성을 가지지 않는 실리콘을 사용할 수 있다. 단결정 실리콘 또는 다결정 실리콘을 사용함으로써, 배선, 전극, 도전층, 도전막, 단자 등의 저항을 작게 할 수 있다. 비정질 실리콘 또는 미결정 실리콘을 사용함으로써, 간단한 공정으로 배선 등을 형성할 수 있다.

[0389] 또한, 알루미늄 또는 은은, 도전율이 높기 때문에, 신호 지연을 저감할 수 있다. 또한, 에칭하기 쉬우므로, 미세 가공을 행할 수 있다.

[0390] 또한, 구리는, 도전율이 높기 때문에, 신호 지연을 저감할 수 있다. 구리를 사용하는 경우에는, 밀착성을 향상시키기 위해서, 적층 구조로 하는 것이 바람직하다.

[0391] 또한, 몰리브덴 또는 티타늄은, 산화물반도체(ITO, IZO 등) 또는 실리콘과 접촉해도, 불량을 일으키지 않고, 에칭하기 쉽고, 내열성이 높은 등의 이점을 가지기 때문에, 바람직하다.

[0392] 또한, 텅스텐은, 내열성이 높은 등의 이점을 가지기 때문에, 바람직하다.

[0393] 또한, 네오디뮴은, 내열성이 높은 등의 이점을 가지기 때문에, 바람직하다. 특히, 네오디뮴과 알루미늄과의 합금으로 하면, 내열성이 향상되고, 알루미늄이 hillock을 일으키기 어려워진다.

[0394] 또한, 실리콘은, 트랜지스터가 가지는 반도체층과 동시에 형성할 수 있고, 내열성이 높은 등의 이점을 가지기 때문에, 바람직하다.

[0395] 또한, ITO, IZO, ITS O, 산화아연(ZnO), 실리콘(Si), 산화주석(SnO), 산화주석

카드뮴(C T O)은, 투광성을 가지고 있기 때문에, 빛을 투과시키는 부분에 사용할 수 있다. 예를 들면, 화소 전극이나 공통 전극으로 사용할 수 있다.

[0396] 또한, I Z O는, 에칭하기 쉽고, 가공하기 쉽기 때문에, 바람직하다. I Z O는, 에칭했을 때에, 잔류물이 잔류하기 어렵다. 따라서, 화소 전극으로서 I Z O를 사용하면, 액정소자나 발광소자에 결함(쇼트, 배향혼란 등)을 초래하는 것을 저감할 수 있다.

[0397] 또한, 배선, 전극, 도전층, 도전막, 단자, 비어, 플러그 등은, 단층 구조로 해도 되고, 다층 구조로 해도 된다. 단층 구조로 함으로써, 배선, 전극, 도전층, 도전막, 단자 등의 제조 공정을 간략화할 수 있고, 공정 일수를 줄일 수 있고, 비용을 절감할 수 있다. 또는, 다층 구조로 함으로써, 각각의 재료의 장점을 살리면서, 결점을 저감시켜, 성능이 좋은 배선, 전극 등을 형성할 수 있다. 예를 들면, 저저항 재료(알루미늄 등)를 다층 구조 내에 포함하는 것에 의해, 배선의 저저항화를 꾀할 수 있다. 또 다른 예로서, 저내열성 재료를, 고내열성 재료 사이에 개재하는 적층 구조로 함으로써, 저내열성 재료가 가지는 장점을 살리면서, 배선, 전극 등의 내열성을 높일 수 있다. 예를 들면 알루미늄을 포함한 층을, 몰리브덴, 티타늄, 네오디뮴 등을 포함한 층 사이에 개재하는 적층 구조로 하는 것이 바람직하다.

[0398] 여기에서, 배선, 전극 등이 서로 직접 접할 경우, 서로 악영향을 미치는 경우가 있다. 예를 들면 한쪽의 배선, 전극 등이 다른 한쪽의 배선, 전극 등 재료 내에 들어가서, 성질을 변화시켜, 본래의 목적을 달성할 수 없게 된다. 또 다른 예로서, 고저항 부분을 형성 또는 제조할 때에, 문제가 발생하여, 정상적으로 제조할 수 없게 되는 경우가 있다. 그러한 경우, 적층 구조에 의해 반응하기 쉬운 재료를, 반응하기 어려운 재료 사이에 개재하거나, 반응하기 어려운 재료로 덮으면 된다. 예를 들면 I T O와 알루미늄을 접속시키는 경우에는, I T O와 알루미늄 사이에, 티타늄, 몰리브덴, 네오디뮴 합금을 개재하는 것이 바람직하다. 또 다른 예로서, 실리콘과 알루미늄을 접속시키는 경우에는, 실리콘과 알루미늄 사이에, 티타늄, 몰리브덴, 네오디뮴 합금을 개재하는 것이 바람직하다.

[0399] 이때, 배선이란, 도전체가 배치되어 있는 것을 말한다. 배선의 형상은, 선상으로 해도 되고, 선상이 아니고 짧아도 된다. 따라서, 전극은, 배선에 포함되어 있다.

[0400] 또한, 배선, 전극, 도전층, 도전막, 단자, 비어, 플러그 등으로서, 카본 나노튜브를 사용해도 된다. 더욱이, 카본 나노튜브는, 투광성을 가지기 때문에, 빛을 투과시키는 부분에 사용할 수 있다. 예를 들면, 화소 전극이나 공통 전극으로 사용할 수 있다.

[0401] 또한, 본 실시예에 있어서, 여러 가지 도면을 사용해서 서술했지만, 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대치 등을 자유롭게 행할 수 있다. 또한, 지금까지에 서술한 도면에 있어서, 각각의 부분에 관해서, 다른 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.

[0402] 마찬가지로, 본 실시예의 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 실시예의 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대치 등을 자유롭게 행할 수 있다. 또한, 본 실시예의 도면에 있어서, 각각의 부분에 관해서, 다른 실시예의 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.

[0403] 또한, 본 실시예는, 다른 실시예에서 서술한 내용(일부여도 된다)을, 구체화한 경우의 일례, 약간 변형한 경우의 일례, 일부를 변경한 경우의 일례, 개량한 경우의 일례, 상세하게 서술한 경우의 일례, 응용한 경우의 일례, 관련이 있는 부분에 관한 일례 등을 나타낸다. 따라서, 다른 실시예에서 서술한 내용은, 본 실시예에의 적용, 조합, 또는 대치를 자유롭게 행할 수 있다.

[0404] [실시예 8]

[0405] 본 실시예에 있어서는, 표시장치의 구성에 관하여 설명한다.

[0406] 도 34a를 참조하여, 표시장치의 구성에 관하여 설명한다. 도 34a는, 표시장치의 평면도다.

[0407] 화소부(8201), 주사선측 입력 단자(8203) 및 신호선측 입력 단자(8204)가 기관(8200) 위에 형성되어 있고, 주사선이 주사선측 입력 단자(8203)로부터 행 방향으로 연장에서 기관(8200) 위에 형성되어 있고, 신호선이 신호선측 입력 단자(8204)로부터 열 방향으로 연장에서 기관(8200) 위에 형성되어 있다. 그리고, 화소(8202)가 화소부(8201)에 주사선과 신호선이 교차하는 곳에서, 매트릭스 형상으로 배치되어 있다.

[0408] 여기까지, 외장형 구동회로에 의해 신호를 입력할 경우에 관하여 설명했다. 다만, 이것에 한정되지 않고, I C

칩을 표시장치에 설치할 수 있다.

- [0409] 예를 들면 도 35a에 나타난 바와 같이, COG(Chip on Glass)방식에 의해, IC칩(8211)을 기관(8200)에 설치할 수 있다. 이 경우, IC칩(8211)을 기관(8200)에 설치하기 전에 검사할 수 있으므로, 표시장치의 제품 수율의 향상을 꾀할 수 있다. 신뢰성을 높일 수 있다. 이때, 도 34a의 구성과 공통되는 곳은 공통인 부호를 사용하고, 그 설명을 생략한다.
- [0410] 또 다른 예로서, 도 35b에 나타난 바와 같이 TAB(Tape Automated Bonding)방식에 의해, IC칩(8211)을 FPC(Flexible Printed Circuit)(8210)에 설치할 수 있다. 이 경우, IC칩(8211)을 FPC(8210)에 설치하기 전에 검사할 수 있으므로, 표시장치의 제품 수율의 향상을 꾀할 수 있다. 신뢰성을 높일 수 있다. 이때, 도 34a의 구성과 공통되는 곳은 공통인 부호를 사용하고, 그 설명을 생략한다.
- [0411] 여기에서, IC칩을 기관(8200)에 설치할 뿐만 아니라, 구동회로를 기관(8200) 위에 형성할 수 있다.
- [0412] 예를 들면 도 34b에 나타난 바와 같이, 주사선 구동회로(8205)를 기관(8200) 위에 형성할 수 있다. 이 경우, 부품 수의 삭감에 의한 비용의 절감을 꾀할 수 있다. 회로부품과의 접속점 수의 저감에 의한 신뢰성의 향상을 꾀할 수 있다. 주사선 구동회로(8205)는 구동주파수가 낮으므로, 트랜지스터의 반도체층으로서 비결정 실리콘 또는 미결정 실리콘을 사용해서 주사선 구동회로(8205)를 용이하게 형성할 수 있다. 또한, 신호선에 신호를 출력하기 위한 IC칩을 기관(8200)에 COG방식으로 설치해도 된다. 또는, 신호선에 신호를 출력하기 위한 IC칩을 TAB방식으로 설치한 FPC를 기관(8200)에 배치해도 된다. 또한, 주사선 구동회로(8205)를 제어하기 위한 IC칩을 기관(8200)에 COG방식으로 설치해도 된다. 또는, 주사선 구동회로(8205)를 제어하기 위한 IC칩을 TAB방식으로 설치한 FPC를 기관(8200)에 배치해도 된다. 이때, 도 34a의 구성과 공통되는 곳은 공통인 부호를 사용하고, 그 설명을 생략한다.
- [0413] 또 다른 예로서, 도 34c에 나타난 바와 같이, 주사선 구동회로(8205) 및 신호선 구동회로(8206)를 기관(8200) 위에 형성할 수 있다. 따라서, 부품 수의 삭감에 의한 비용의 절감을 꾀할 수 있다. 회로부품과의 접속점 수의 저감에 의한 신뢰성의 향상을 꾀할 수 있다. 또한, 주사선 구동회로(8205)를 제어하기 위한 IC칩을 기관(8200)에 COG방식으로 설치해도 된다. 또는, 주사선 구동회로(8205)를 제어하기 위한 IC칩을 TAB방식으로 설치한 FPC를 기관(8200)에 배치해도 된다. 신호선 구동회로(8206)를 제어하기 위한 IC칩을 기관(8200)에 COG방식으로 설치해도 된다. 또는, 신호선 구동회로(8206)를 제어하기 위한 IC칩을 TAB방식으로 설치한 FPC를 기관(8200)에 배치해도 된다. 이때, 도 34a의 구성과 공통되는 곳은 공통인 부호를 사용하고, 그 설명을 생략한다.
- [0414] 또한, 본 실시예에 있어서, 여러 가지 도면을 사용해서 서술했지만, 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대치 등을 자유롭게 행할 수 있다. 또한, 지금까지에 서술한 도면에 있어서, 각각의 부분에 관해서, 다른 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.
- [0415] 마찬가지로, 본 실시예의 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 실시예의 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대치 등을 자유롭게 행할 수 있다. 또한, 본 실시예의 도면에 있어서, 각각의 부분에 관해서, 다른 실시예의 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.
- [0416] 또한, 본 실시예는, 다른 실시예에서 서술한 내용(일부여도 된다)을, 구체화한 경우의 일례, 약간 변형한 경우의 일례, 일부를 변경한 경우의 일례, 개량한 경우의 일례, 상세하게 서술한 경우의 일례, 응용한 경우의 일례, 관련이 있는 부분에 관한 일례 등을 나타낸다. 따라서, 다른 실시예에서 서술한 내용은, 본 실시예에의 적용, 조합, 또는 대치를 자유롭게 행할 수 있다.
- [0417] [실시예 9]
- [0418] 본 실시예에 있어서는, 표시장치의 동작에 관하여 설명한다.
- [0419] 도 36은, 표시장치의 구성예를 도시한 도면이다.
- [0420] 표시장치(8400)는, 화소부(8401), 신호선 구동회로(8403) 및 주사선 구동회로(8404)를 가진다. 화소부(8401)에는, 복수의 신호선 S1 내지 Sn이 신호선 구동회로(8403)로부터 열 방향으로 연장에서 배치되어 있다. 화소부(8401)에는, 복수의 주사선 G1 내지 Gm이 주사선 구동회로(8404)로부터 행 방향으로 연장에서 배치되어 있다. 그리고, 복수의 신호선 S1 내지 Sn과 복수의 주사선 G1 내지 Gm이 각각 교차하는 곳에서, 화소(8402)가 매트릭

스 형상으로 배치되어 있다.

- [0421] 또한, 신호선 구동회로(8403)는, 신호선 S1 내지 S_n 각각 신호를 출력하는 기능을 가진다. 이 신호를 비디오 신호라고 불러도 된다. 또한, 주사선 구동회로(8404)는, 주사선 G1 내지 G_m 각각 신호를 출력하는 기능을 가진다. 이 신호를 주사 신호라고 불러도 된다.
- [0422] 또한, 화소(8402)는, 적어도 신호선과 접속된 스위칭소자를 가지고 있다. 이 스위칭소자는, 주사선의 전위(주사 신호)에 의해 온, 오프가 제어된다. 그리고, 스위칭소자가 온 하고 있을 경우에 화소(8402)는 선택되고, 오프하고 있을 경우에 화소(8402)는 선택되지 않는다.
- [0423] 화소(8402)가 선택된 경우(선택 상태)에는, 신호선으로부터 화소(8402)에 비디오 신호가 입력된다. 그리고, 화소(8402)의 상태(예를 들면 휘도, 투과율, 저장용량의 전압 등)는, 이 입력된 비디오 신호에 따라 변화한다.
- [0424] 화소(8402)가 선택되지 않은 경우(비선택 상태)에는, 비디오 신호가 화소(8402)에 입력되지 않는다. 다만, 화소(8402)는 선택시에 입력된 비디오 신호에 따른 전위를 유지하고 있기 때문에, 화소(8402)는 비디오 신호에 따른 상태(예를 들면 휘도, 투과율, 저장용량의 전압 등)를 유지한다.
- [0425] 또한, 표시장치의 구성은, 도 36에 한정되지 않는다. 예를 들면 화소(8402)의 구성에 따라, 새롭게 배선(주사선, 신호선, 전원선, 용량선 또는 공통선 등)을 추가해도 된다. 또 다른 예로서, 여러 가지 기능을 가지는 회로를 추가해도 된다.
- [0426] 도 37은, 표시장치의 동작을 설명하기 위한 타이밍 차트의 일례를 제시한다.
- [0427] 도 37의 타이밍 차트는, 1화면의 화상을 표시하는 기간에 해당하는 1프레임 기간을 나타낸다. 1프레임 기간은 특별히 한정은 하지 않지만, 화상을 보는 사람이 어른거림(플리커)을 느끼지 않도록 1/60초 이하로 하는 것이 바람직하다.
- [0428] 도 37의 타이밍 차트는, 1번째 행의 주사선 G1, i번째 행의 주사선 Gi(주사선 G1 내지 G_m 중 어느 하나), i+1번째 행의 주사선 Gi+1 및 m번째 행의 주사선 G_m이 각각 선택되는 타이밍을 나타낸다.
- [0429] 이때, 주사선이 선택됨과 동시에, 그 주사선에 접속되어 있는 화소(8402)도 선택된다. 예를 들면, i번째 행의 주사선 Gi가 선택되어 있으면, i번째 행의 주사선 Gi에 접속되어 있는 화소(8402)도 선택된다.
- [0430] 주사선 G1 내지 G_m의 주사선은 각각, 1번째 행의 주사선 G1로부터 m번째 행의 주사선 G_m까지 순차적으로 선택된다(이하, 주사한다고도 한다). 예를 들면 i번째 행의 주사선 Gi가 선택되어 있는 기간은, i번째 행의 주사선 Gi 이외의 주사선(G1 내지 Gi-1, Gi+1 내지 G_m)은 선택되지 않는다. 그리고, 다음 기간에, i+1번째 행의 주사선 Gi+1이 선택된다. 이때, 1개의 주사선이 선택되고 있는 기간을 1게이트 선택 기간이라고 부른다.
- [0431] 따라서, 어떤 행의 주사선이 선택되면, 그 주사선에 접속된 복수의 화소(8402)에, 각각의 신호선 S1 내지 신호선 S_n으로부터 비디오 신호가 입력된다. 예를 들면 i번째 행의 주사선 Gi가 선택되고 있는 동안, i번째 행의 주사선 Gi에 접속되어 있는 복수의 화소(8402)는, 각각의 신호선 S1 내지 S_n으로부터 임의의 비디오 신호를 각각 입력한다. 이렇게 해서, 각각의 복수의 화소(8402)를 주사 신호 및 비디오 신호에 의해, 독립적으로 제어할 수 있다.
- [0432] 다음에 1게이트 선택 기간을 복수의 서브 게이트 선택 기간으로 분할한 경우에 관하여 설명한다.
- [0433] 도 38은, 1게이트 선택 기간을 2개의 서브 게이트 선택 기간(제1 서브 게이트 선택 기간 및 제2 서브 게이트 선택 기간)으로 분할한 경우의 타이밍 차트를 나타낸다.
- [0434] 또한, 1게이트 선택 기간을 3개 이상의 서브 게이트 선택 기간으로 분할할 수도 있다.
- [0435] 도 38의 타이밍 차트는, 1화면의 화상을 표시하는 기간에 해당하는 1프레임 기간을 나타낸다. 1프레임 기간은 특별히 한정은 하지 않지만, 화상을 보는 사람이 어른거림(플리커)을 느끼지 않도록 1/60초 이하로 하는 것이 바람직하다.
- [0436] 이때, 1프레임은 2개의 서브프레임(제1 서브프레임 및 제2 서브프레임)으로 분할되어 있다.
- [0437] 도 38의 타이밍 차트는, i번째 행의 주사선 Gi, i+1번째 행의 주사선 Gi+1, j번째 행의 주사선 Gj(주사선 Gi+1 내지 G_m 중 어느 하나), j+1번째 행의 주사선 Gj+1이 각각 선택되는 타이밍을 나타낸다.
- [0438] 또한, 주사선이 선택됨과 동시에, 그 주사선에 접속되어 있는 화소(8402)도 선택된다. 예를 들면 i번째 행의 주

사선 G_i 가 선택되어 있으면, i 번째 행의 주사선 G_i 에 접속되어 있는 화소(8402)도 선택된다.

[0439] 또한, 각각의 주사선 G_1 내지 G_m 의 주사선은, 각 서브 게이트 선택 기간 내에서 순차적으로 주사된다. 예를 들면 어느 1게이트 선택 기간에 있어서, 제1 서브 게이트 선택 기간에는 i 번째 행의 주사선 G_i 가 선택되고, 제2 서브 게이트 선택 기간에는 j 번째 행의 주사선 G_j 가 선택된다. 그러면, 1게이트 선택 기간에, 마치 동시에 2행의 주사 신호를 선택한 것처럼 동작시킬 수 있다. 이때, 제1 서브 게이트 선택 기간과 제2 서브 게이트 선택 기간에, 별개의 비디오 신호가 신호선 S_1 내지 S_n 에 입력된다. 따라서, i 번째 행의 주사선 G_i 에 접속되어 있는 복수의 화소(8402)와 j 번째 행의 주사선 G_j 에 접속되어 있는 복수의 화소(8402)에는, 별개의 비디오 신호를 입력할 수 있다.

[0440] 다음에 표시를 고화질로 하기 위한 구동방법에 관하여 설명한다.

[0441] 도 39a 및 39b는, 고주파구동을 설명하는 도면을 나타낸다.

[0442] 도 39a는, 2개의 입력 화상이 표시되는 동안 1개의 보간화상을 표시하는 경우의 도면이다. 기간 8410은, 입력 화상신호의 주기로 할 수 있다. 화상 8411은 제1 입력 화상, 화상 8412는 제1 보간화상, 화상 8413은 제2 입력 화상, 화상 8414는 제2 보간화상이다. 여기에서, 입력 화상이란, 표시장치의 외부로부터 입력되는 신호에 따른 화상인 것으로 한다. 또한, 보간화상은, 입력 화상과는 다른 타이밍으로 표시됨으로써 영상을 보간하는 화상인 것으로 한다.

[0443] 화상 8412는, 화상 8411 및 화상 8413의 화상신호를 기초로 작성된 화상으로 할 수 있다. 구체적으로는, 화상 8411에 포함되는 물체의 위치와, 화상 8413에 포함되는 물체의 위치의 차이로, 그 물체의 움직임을 추정하고, 화상 8412에 포함되는 물체의 위치를, 둘의 중간 상태로 한 화상으로 할 수 있다. 이 처리를, 움직임 보상이라고 부르는 것이라고 한다. 화상 8412가 움직임 보상을 사용해서 작성된 화상인 것에 의해, 입력 화상만으로는 표시되지 않은 물체의 중간 위치(1/2)를 표시할 수 있기 때문에, 물체의 움직임을 매끄럽게 할 수 있다. 또는, 화상 8412는, 화상 8411 및 화상 8413의 화상신호의 평균치를 취하는 것에 의해 작성될 수도 있다. 이렇게 함으로써, 보간화상이 작성되는 것에 의한 회로의 부담을 경감할 수 있으므로, 소비 전력을 저감할 수 있다.

[0444] 또는, 화상 8412는, 화상 8411로부터 작성된 화상으로 할 수 있다. 구체적으로는, 화상 8411의 전체 또는 일부의 밝기를 크게 또는 작게 함으로써, 화상 8412를 작성할 수 있다. 또한 구체적으로는, 화상 8411의 감마특성을 변환함으로써, 전체적인 밝기를 크게 또는 작게 한 화상으로 할 수 있다.

[0445] 또한, 화상 8412는, 흑화상으로 해도 된다. 이렇게 함으로써 홀드형 표시장치의 동작 화상의 화질을 향상시킬 수 있다.

[0446] 도 39b는, 2개의 입력 화상이 표시되는 동안에 2개의 보간화상을 표시하는 경우의 도면이다. 기간 8410은, 입력 화상신호의 주기로 할 수 있다. 화상 8421은 제1 입력 화상, 화상 8422는 제1 보간화상, 화상 8423은 제2 보간화상, 화상 8424는 제2 입력 화상이다.

[0447] 화상 8422 및 화상 8423은, 화상 8421 및 화상 8424의 화상신호를 기초로 작성된 화상으로 할 수 있다. 구체적으로는, 화상 8421에 포함되는 물체의 위치와, 화상 8424에 포함되는 물체의 위치의 차이로, 움직임 보상에 의해 작성될 수 있다. 화상 8422 및 화상 8423이 움직임 보상을 사용해서 작성된 화상인 것에 의해, 입력 화상만으로는 표시되지 않은 물체의 중간 위치(1/3 및 2/3)를 표시할 수 있기 때문에, 물체의 움직임을 매끄럽게 할 수 있다. 또는, 화상 8422 및 화상 8423은, 화상 8421 및 화상 8424의 화상신호의 평균치를 취하는 것에 의해 작성될 수도 있다. 이렇게 함으로써, 보간화상이 작성되는 것에 의한 회로의 부담을 경감할 수 있으므로, 소비 전력을 저감할 수 있다.

[0448] 또는, 화상 8422 및 화상 8423은, 화상 8421로부터 작성된 화상으로 할 수 있다. 구체적으로는, 화상 8421의 전체 또는 일부의 밝기를 크게 또는 작게 함으로써, 화상 8422 및 화상 8423을 작성할 수 있다. 또한 구체적으로는, 화상 8421의 감마특성을 변환함으로써, 전체적인 밝기를 크게 또는 작게 한 화상으로 할 수 있다.

[0449] 또한, 화상 8422 및 화상 8423은, 흑화상으로 해도 된다. 이렇게 함으로써 홀드형 표시장치의 동작 화상의 화질을 향상시킬 수 있다.

[0450] 또한, 본 실시예에 있어서, 여러 가지 도면을 사용해서 서술했지만, 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대체 등을 자유롭게 행할 수 있다. 또한, 지금까지에 서술한 도면에 있어서, 각각의 부분에 관해서, 다른 부분을 조합함으로써, 더 많은 도면

을 구성할 수 있다.

- [0451] 마찬가지로, 본 실시예의 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 실시예의 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대치 등을 자유롭게 행할 수 있다. 또한, 본 실시예의 도면에 있어서, 각각의 부분에 관해서, 다른 실시예의 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.
- [0452] 또한, 본 실시예는, 다른 실시예에서 서술한 내용(일부여도 된다)을, 구체화한 경우의 일례, 약간 변형한 경우의 일례, 일부를 변경한 경우의 일례, 개량한 경우의 일례, 상세하게 서술한 경우의 일례, 응용한 경우의 일례, 관련이 있는 부분에 관한 일례 등을 나타낸다. 따라서, 다른 실시예에서 서술한 내용은, 본 실시예에의 적용, 조합, 또는 대치를 자유롭게 행할 수 있다.
- [0453] [실시예 10]
- [0454] 본 실시예에 있어서는, 액정 패널의 주변부에 관하여 설명한다.
- [0455] 도 40은, 예지 라이트식이라 불리는 백라이트 유닛(5201)과, 액정 패널(5207)을 가지는 액정표시장치의 일례를 제시한다. 예지 라이트식이란, 백라이트 유닛의 단부에 광원을 배치하고, 그 광원의 형광을 발광면 전체로부터 방사하는 방식이다. 예지 라이트식 백라이트 유닛은, 초박형이며 전력 절약화를 꾀할 수 있다.
- [0456] 백라이트 유닛(5201)은, 확산판(5202), 도광판(5203), 반사판(5204), 램프 리플렉터(5205) 및 광원(5206)으로 구성된다.
- [0457] 광원(5206)은 필요에 따라 발광하는 기능을 가진다. 예를 들면 광원(5206)으로는 냉음극관, 열음극관, 발광 다이오드, 무기EL소자 또는 유기EL소자 등을 사용할 수 있다.
- [0458] 도 41a, 41b, 41c, 41d는, 예지 라이트식 백라이트 유닛의 상세한 구성을 도시한 도면이다. 이때, 확산판, 도광판 및 반사판 등은 그 설명을 생략한다.
- [0459] 도 41a에 나타내는 백라이트 유닛(5111)은, 광원으로서 냉음극관(5113)을 사용한 구성이다. 그리고, 냉음극관(5113)으로부터의 빛을 효율적으로 반사시키기 위해서, 램프 리플렉터(5112)가 설치된다. 이러한 구성은, 냉음극관으로부터의 휘도가 높기 때문에, 대형 표시장치에 사용하는 경우가 많다.
- [0460] 도 41b에 나타내는 백라이트 유닛(5221)은, 광원으로서 발광 다이오드(LED)(5223)를 사용한 구성이다. 예를 들면 백색으로 발하는 발광 다이오드(LED)(5223)는 소정의 간격으로 배치된다. 그리고, 발광 다이오드(LED)(5223)로부터의 빛을 효율적으로 반사시키기 위해서, 램프 리플렉터(5222)가 설치된다.
- [0461] 도 41c에 나타내는 백라이트 유닛(5231)은, 광원으로서 각 색 RGB의 발광 다이오드(LED)(5233), 발광 다이오드(LED)(5234), 발광 다이오드(LED)(5235)를 사용한 구성이다. 각 색 RGB의 발광 다이오드(LED)(5233), 발광 다이오드(LED)(5234), 발광 다이오드(LED)(5235)는, 각각 소정의 간격으로 배치된다. 각 색 RGB의 발광 다이오드(LED)(5233), 발광 다이오드(LED)(5234), 발광 다이오드(LED)(5235)를 사용함으로써, 색채 재현을 높게 할 수 있다. 그리고, 발광 다이오드로부터의 빛을 효율적으로 반사시키기 위해서, 램프 리플렉터(5232)가 설치된다.
- [0462] 도 41d에 나타내는 백라이트 유닛(5241)은, 광원으로서 각 색 RGB의 발광 다이오드(LED)(5243), 발광 다이오드(LED)(5244), 발광 다이오드(LED)(5245)를 사용한 구성이다. 예를 들면 각 색 RGB의 발광 다이오드(LED)(5243), 발광 다이오드(LED)(5244), 발광 다이오드(LED)(5245) 중 발광강도가 낮은 색(예를 들면 녹색)은 다른 발광 다이오드보다 많이 배치되어 있다. 각 색 RGB의 발광 다이오드(LED)(5243), 발광 다이오드(LED)(5244), 발광 다이오드(LED)(5245)를 사용함으로써, 색채 재현을 높일 수 있다. 그리고, 발광 다이오드로부터의 빛을 효율적으로 반사시키기 위해서, 램프 리플렉터(5242)가 설치된다.
- [0463] 도 44는, 직하형이라 불리는 백라이트 유닛과, 액정 패널을 가지는 액정표시장치의 일례를 제시한다. 직하식이란, 발광면의 바로 아래에 광원을 배치함으로써, 그 광원의 형광을 발광면 전체로부터 방사하는 방식이다. 직하식 백라이트 유닛은, 발광 광량을 효율적으로 이용할 수 있다.
- [0464] 백라이트 유닛(5290)은, 확산판(5291), 차광판(5292), 램프 리플렉터(5293), 광원(5294)으로 구성된다.
- [0465] 광원(5294)은, 필요에 따라 발광하는 기능을 가진다. 예를 들면 광원(5294)으로는, 냉음극관, 열음극관, 발광 다이오드, 무기EL소자 또는 유기EL소자 등을 사용할 수 있다.
- [0466] 도 42는, 편광판(편광 필름이라고도 한다)의 구성의 일례를 도시한 도면이다.

- [0467] 편광 필름(5250)은, 보호 필름(5251), 기관 필름(5252), PVA 편광 필름(5253), 기관 필름(5254), 점착제층(5255) 및 박리형 필름(5256)을 가진다.
- [0468] PVA 편광 필름(5253)은, 양측을 기본재료가 되는 필름(기관 필름(5252) 및 기관 필름(5254)) 사이에 개재함으로써 신뢰성을 증가시킬 수 있다. 이때, PVA 편광 필름(5253)은, 고투명성, 고내구성의 트리아세틸 셀룰로오스(TAC) 필름 사이에 개재되어도 된다. 또한, 기관 필름 및 TAC 필름은, PVA 편광 필름(5253)이 가지는 편광자의 보호층으로서 기능한다.
- [0469] 한쪽의 기관 필름(기관 필름(5254))에는, 액정 패널의 유리 기관에 부착하기 위한 점착제층(5255)이 부착되어 있다. 이때, 점착제층(5255)은, 점착제를 한쪽의 기관 필름(기관 필름(5254))에 도포함으로써 형성된다. 점착제층(5255)에는, 박리형 필름(5256)(세퍼레이트 필름)이 구비되어 있다.
- [0470] 다른 한쪽의 기관 필름(기관 필름(5252))에는, 보호 필름(5251)이 구비되어 있다.
- [0471] 또한, 편광 필름(5250) 표면에, 하드 코트 산란층(안티글레어층)이 구비되어도 된다. 하드 코트 산란층은, AG 처리에 의해 표면에 미세한 요철이 형성되어 있고, 외광을 산란시키는 방편 기능을 가지기 때문에, 액정 패널로의 외광의 반사를 방지할 수 있다. 표면 반사를 막을 수 있다.
- [0472] 또한, 편광 필름(5250) 표면에, 복수의 굴절율이 다른 광학박막층을 다층화(안티 리플렉션 처리, 혹은 AR 처리라고도 한다) 해도 된다. 다층화된 복수의 굴절율이 다른 광학박막층은, 빛의 간섭 효과에 의해 표면의 반사율을 저감할 수 있다.
- [0473] 도 43은, 액정표시장치의 시스템 블록의 일례를 도시한 도면이다.
- [0474] 화소부(5265)에는, 신호선(5269)이 신호선 구동회로(5263)로부터 연장에서 배치되어 있다. 화소부(5265)에는, 주사선(5260)이 주사선 구동회로(5264)로부터 연장에서 배치되어 있다. 그리고, 신호선(5269)과 주사선(5260)의 교차 영역에, 복수의 화소가 매트릭스 형상으로 배치되어 있다. 또한, 복수의 화소는 각각 스위칭소자를 가진다. 따라서, 복수의 화소 각각 액정분자의 기울기를 제어하기 위한 전압을 독립적으로 입력할 수 있다. 이렇게 각 교차 영역에 스위칭소자가 설정된 구조를 액티브 매트릭스형이라고 부른다. 다만, 이러한 액티브 매트릭스형에 한정되지 않고, 패시브 매트릭스형 구성으로 해도 된다. 패시브 매트릭스형은, 각 화소에 스위칭소자가 없기 때문에, 공정이 간편하다.
- [0475] 구동회로부(5268)는, 제어회로(5262), 신호선 구동회로(5263) 및 주사선 구동회로(5264)를 가진다. 제어회로(5262)에는 영상신호(5261)가 입력되어 있다. 제어회로(5262)는, 이 영상신호(5261)에 따라, 신호선 구동회로(5263) 및 주사선 구동회로(5264)를 제어한다. 따라서 제어회로(5262)는, 신호선 구동회로(5263) 및 주사선 구동회로(5264)에, 각각 제어신호를 입력한다. 그리고, 이 제어신호에 따라, 신호선 구동회로(5263)는 비디오 신호를 신호선(5269)에 입력하고, 주사선 구동회로(5264)는 주사 신호를 주사선(5260)에 입력한다. 그리고, 화소가 가지는 스위칭소자가 주사 신호에 따라 선택되어, 화소의 화소 전극에 비디오 신호가 입력된다.
- [0476] 또한, 제어회로(5262)는, 영상신호(5261)에 따라 전원(5267)도 제어한다. 전원(5267)은, 조명 수단(5266)에 전력을 공급하는 수단을 가진다. 조명 수단(5266)으로는, 예지 라이트식 백라이트 유닛, 또는 직하형 백라이트 유닛을 사용할 수 있다. 다만, 조명 수단(5266)으로는, 프론트라이트를 사용해도 된다. 프론트라이트란, 화소부의 전면측에 설치하고, 전체를 비추는 발광체 및 도광체로 구성된 판자형 라이트 유닛이다. 이러한 조명 수단에 의해, 저소비 전력으로, 균등하게 화소부를 비출 수 있다.
- [0477] 도 43b에 나타낸 바와 같이, 주사선 구동회로(5264)는, 시프트 레지스터(5271), 레벨 시프터(5272), 버퍼(5273)로서 기능하는 회로를 가진다. 시프트 레지스터(5271)에는 게이트 스타트 펄스(GSP), 게이트 클록 신호(GCK) 등의 신호가 입력된다.
- [0478] 도 43c에 나타낸 바와 같이, 신호선 구동회로(5263)는, 시프트 레지스터(5281), 제1 래치(5282), 제2 래치(5283), 레벨 시프터(5284), 버퍼(5285)로서 기능하는 회로를 가진다. 버퍼(5285)로서 기능하는 회로란, 약한 신호를 증폭시키는 기능을 가지는 회로이며, OP 앰프 등을 가진다. 시프트 레지스터(5281)에는, 스타트 펄스(SSP) 등의 신호가, 제1 래치(5282)에는 비디오 신호 등의 데이터(DATA)가 입력된다. 제2 래치(5283)에는 래치(LAT)신호를 일시 보유할 수 있고, 일제히 화소부(5265)에 입력시킨다. 이것을 선 순차 구동이라고 부른다. 따라서 선 순차 구동이 아닌, 점 순차 구동을 행하는 화소이면, 제2 래치는 생략할 수 있다.
- [0479] 또한, 본 실시예에 있어서, 액정 패널은, 여러 가지 것을 사용할 수 있다. 예를 들면 액정 패널로서, 2개의 기관의 사이에 액정층이 밀봉된 구성을 사용할 수 있다. 한쪽의 기관 위에는, 트랜지스터, 용량소자, 화소 전극

또는 배향막 등이 형성되어 있다. 또한, 한쪽의 기관의 윗면과 반대측에는, 편광판, 위상차판 또는 프리즘 시트 이 배치되어 있어도 된다. 다른 한쪽의 기관 위에는, 컬러필터, 블랙 매트릭스, 대향전극 또는 배향막 등이 형성되어 있다. 또한, 다른 한쪽의 기관의 윗면과 반대측에는, 편광판 또는 위상차판이 배치되어 있어도 된다. 또한, 컬러필터 및 블랙 매트릭스는, 한쪽의 기관의 윗면에 형성되어도 된다. 또한, 한쪽의 기관의 윗면측 또는 그 반대측에 슬릿(격자)을 배치함으로써 3차원 표시를 행할 수 있다.

[0480] 또한, 편광판, 위상차판 및 프리즘 시트를 각각, 2개의 기관의 사이에 배치할 수 있다. 또는, 2개의 기관 중 중 어느 하나와 일체로 할 수 있다.

[0481] 또한, 본 실시예에 있어서, 여러 가지 도면을 사용해서 서술했지만, 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대치 등을 자유롭게 행할 수 있다. 또한, 지금까지에 서술한 도면에 있어서, 각각의 부분에 관해서, 다른 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.

[0482] 마찬가지로, 본 실시예의 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 실시예의 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대치 등을 자유롭게 행할 수 있다. 또한, 본 실시예의 도면에 있어서, 각각의 부분에 관해서, 다른 실시예의 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.

[0483] 또한, 본 실시예는, 다른 실시예에서 서술한 내용(일부여도 된다)을, 구체화한 경우의 일례, 약간 변형한 경우의 일례, 일부를 변경한 경우의 일례, 개량한 경우의 일례, 상세하게 서술한 경우의 일례, 응용한 경우의 일례, 관련이 있는 부분에 관한 일례 등을 나타낸다. 따라서, 다른 실시예에서 서술한 내용은, 본 실시예에의 적용, 조합, 또는 대치를 자유롭게 행할 수 있다.

[0484] [실시예 11]

[0485] 본 실시예에 있어서는, 액정표시장치에 적용할 수 있는 화소의 구성 및 화소의 동작에 관하여 설명한다.

[0486] 또한, 본 실시예에 있어서, 액정소자의 동작 모드로서, TN(Twisted Nematic)모드, IPS(In-Plane-Switching)모드, FFS(Fringe Field Switching)모드, MVA(Multi-domain Vertical Alignment)모드, PVA(Patterned Vertical Alignment), ASM(Axially Symmetric aligned Micro-cell)모드, OCB(Optical Compensated Birefringence)모드, FLC(Ferroelectric Liquid Crystal)모드, AFLC(AntiFerroelectric Liquid Crystal) 등을 사용할 수 있다.

[0487] 도 45a는, 액정표시장치에 적용할 수 있는 화소 구성의 일례를 도시한 도면이다.

[0488] 화소(5600)는, 트랜지스터(5601), 액정소자(5602) 및 용량소자(5603)를 가지고 있다. 트랜지스터(5601)의 게이트는 배선(5605)에 접속되어 있다. 트랜지스터(5601)의 제1 단자는 배선(5604)에 접속되어 있다. 트랜지스터(5601)의 제2 단자는 액정소자(5602)의 제1 전극 및 용량소자(5603)의 제1 전극에 접속된다. 액정소자(5602)의 제2 전극은 대향전극(5607)에 해당한다. 용량소자(5603)의 제2 전극이 배선(5606)에 접속되어 있다.

[0489] 배선(5604)은, 신호선으로서 기능한다. 배선(5605)은 주사선으로서 기능한다. 배선(5606)은 용량선으로서 기능한다. 트랜지스터(5601)는, 스위치로서 기능한다. 용량소자(5603)는, 저장용량으로서 기능한다.

[0490] 트랜지스터(5601)는 스위치로서 기능하면 되고, 트랜지스터(5601)의 극성은 P채널형으로 해도 되고, N채널형으로 해도 된다.

[0491] 도 45b는, 액정표시장치에 적용할 수 있는 화소 구성의 일례를 도시한 도면이다. 특히, 도 45b는, 횡전계 모드(IPS모드, FFS모드를 포함한다)에 알맞은 액정표시장치에 적용할 수 있는 화소 구성의 일례를 도시한 도면이다.

[0492] 화소(5610)는, 트랜지스터(5611), 액정소자(5612) 및 용량소자(5613)를 가지고 있다. 트랜지스터(5611)의 게이트는 배선(5615)에 접속되어 있다. 트랜지스터(5611)의 제1 단자는 배선(5614)에 접속되어 있다. 트랜지스터(5611)의 제2 단자는 액정소자(5612)의 제1 전극 및 용량소자(5613)의 제1 전극에 접속된다. 액정소자(5612)의 제2 전극은 배선(5616)과 접속되어 있다. 용량소자(5613)의 제2 전극이 배선(5616)에 접속되어 있다.

[0493] 배선(5614)은, 신호선으로서 기능한다. 배선(5615)은 주사선으로서 기능한다. 배선(5616)은 용량선으로서 기능한다. 트랜지스터(5611)는, 스위치로서 기능한다. 용량소자(5613)는, 저장용량으로서 기능한다.

- [0494] 트랜지스터(5611)는 스위치로서 기능하면 되고, 트랜지스터(5611)의 극성은 P채널형으로 해도 되고, N채널형으로 해도 된다.
- [0495] 도 46은, 액정표시장치에 적용할 수 있는 화소 구성의 일례를 도시한 도면이다. 특히, 도 46은, 배선 수를 절감해서 화소의 개구율을 크게 할 수 있는 화소 구성의 일례다.
- [0496] 도 46은, 같은 열 방향으로 배치된 두 개의 화소(화소(5620) 및 화소(5630))를 나타낸다. 예를 들면 화소(5620)가 N번째 행에 배치되어 있을 경우, 화소(5630)는 N+1번째 행에 배치되어 있다.
- [0497] 화소(5620)는, 트랜지스터(5621), 액정소자(5622) 및 용량소자(5623)를 가지고 있다. 트랜지스터(5621)의 게이트는 배선(5625)에 접속되어 있다. 트랜지스터(5621)의 제1 단자는 배선(5624)에 접속되어 있다. 트랜지스터(5621)의 제2 단자는 액정소자(5622)의 제1 전극 및 용량소자(5623)의 제1 전극에 접속된다. 액정소자(5622)의 제2 전극은 대향전극(5627)에 해당한다. 용량소자(5623)의 제2 전극은, 이전 행의 트랜지스터의 게이트와 같은 배선에 접속되어 있다.
- [0498] 화소(5630)는, 트랜지스터(5631), 액정소자(5632) 및 용량소자(5633)를 가지고 있다. 트랜지스터(5631)의 게이트는 배선(5635)에 접속되어 있다. 트랜지스터(5631)의 제1 단자는 배선(5624)에 접속되어 있다. 트랜지스터(5631)의 제2 단자는 액정소자(5632)의 제1 전극 및 용량소자(5633)의 제1 전극에 접속된다. 액정소자(5632)의 제2 전극은 대향전극(5637)에 해당한다. 용량소자(5633)의 제2 전극은, 이전 행의 트랜지스터의 게이트와 같은 배선(배선(5625))에 접속되어 있다.
- [0499] 배선(5624)은, 신호선으로서 기능한다. 배선(5625)은 N번째 행의 주사선으로서 기능한다. 그리고, 배선(5625)은 N+1번째 단계의 용량선으로서도 기능한다. 트랜지스터(5621)는, 스위치로서 기능한다. 용량소자(5623)는, 저장용량으로서 기능한다.
- [0500] 배선(5635)은 N+1번째 행의 주사선으로서 기능한다. 그리고, 배선(5635)은 N+2번째 단계의 용량선으로서도 기능한다. 트랜지스터(5631)는, 스위치로서 기능한다. 용량소자(5633)는, 저장용량으로서 기능한다.
- [0501] 트랜지스터(5621) 및 트랜지스터(5631)는 스위치로서 기능하면 되고, 트랜지스터(5621)의 극성 및 트랜지스터(5631)의 극성은 P채널형으로 해도 되고, N채널형으로 해도 된다.
- [0502] 도 47은, 액정표시장치에 적용할 수 있는 화소 구성의 일례를 도시한 도면이다. 특히, 도 47은, 서브 화소를 사용함으로써 시야각을 향상할 수 있는 화소 구성의 일례다.
- [0503] 화소(5659)는, 서브 화소(5640)와 서브 화소(5650)를 가지고 있다. 화소(5659)가 2개의 서브 화소를 가지는 경우에 관하여 설명하지만, 화소(5659)는 3개 이상의 서브 화소를 가져도 된다.
- [0504] 서브 화소(5640)는, 트랜지스터(5641), 액정소자(5642) 및 용량소자(5643)를 가지고 있다. 트랜지스터(5641)의 게이트는 배선(5645)에 접속되어 있다. 트랜지스터(5641)의 제1 단자는 배선(5644)에 접속되어 있다. 트랜지스터(5641)의 제2 단자는 액정소자(5642)의 제1 전극 및 용량소자(5643)의 제1 전극에 접속된다. 액정소자(5642)의 제2 전극은 대향전극(5647)에 해당한다. 용량소자(5643)의 제2 전극이 배선(5646)에 접속되어 있다.
- [0505] 서브 화소(5650)는, 트랜지스터(5651), 액정소자(5652) 및 용량소자(5653)를 가지고 있다. 트랜지스터(5651)의 게이트는 배선(5655)에 접속되어 있다. 트랜지스터(5651)의 제1 단자는 배선(5644)에 접속되어 있다. 트랜지스터(5651)의 제2 단자는 액정소자(5652)의 제1 전극 및 용량소자(5653)의 제1 전극에 접속된다. 액정소자(5652)의 제2 전극은 대향전극(5657)에 해당한다. 용량소자(5653)의 제2 전극이 배선(5646)에 접속되어 있다.
- [0506] 배선(5644)은, 신호선으로서 기능한다. 배선(5645)은 주사선으로서 기능한다. 배선(5655)은 주사선으로서 기능한다. 배선(5646)은 용량선으로서 기능한다. 트랜지스터(5641)는, 스위치로서 기능한다. 트랜지스터(5651)는, 스위치로서 기능한다. 용량소자(5643)는, 저장용량으로서 기능한다. 용량소자(5653)는, 저장용량으로서 기능한다.
- [0507] 트랜지스터(5641)는 스위치로서 기능하면 되고, 트랜지스터(5641)의 극성은 P채널형으로 해도 되고, N채널형으로 해도 된다. 트랜지스터(5651)는 스위치로서 기능하면 되고, 트랜지스터(5651)의 극성은 P채널형으로 해도 되고, N채널형으로 해도 된다.
- [0508] 서브 화소(5640)에 입력하는 비디오 신호는, 서브 화소(5650)에 입력하는 비디오 신호와 다른 값으로 해도 된다. 이 경우, 액정소자(5642)의 액정분자의 배향을 액정소자(5652)의 액정분자의 배향과 다르게 할 수 있기

때문에, 시야각을 넓힐 수 있다.

- [0509] 또한, 본 실시예에 있어서, 여러 가지 도면을 사용해서 서술했지만, 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대치 등을 자유롭게 행할 수 있다. 또한, 지금까지 서술한 도면에 있어서, 각각의 부분에 관해서, 다른 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.
- [0510] 마찬가지로, 본 실시예의 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 실시예의 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대치 등을 자유롭게 행할 수 있다. 또한, 본 실시예의 도면에 있어서, 각각의 부분에 관해서, 다른 실시예의 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.
- [0511] 또한, 본 실시예는, 다른 실시예에서 서술한 내용(일부여도 된다)을, 구체화한 경우의 일례, 약간 변형한 경우의 일례, 일부를 변경한 경우의 일례, 개량한 경우의 일례, 상세하게 서술한 경우의 일례, 응용한 경우의 일례, 관련이 있는 부분에 관한 일례 등을 나타낸다. 따라서, 다른 실시예에서 서술한 내용은, 본 실시예에의 적용, 조합, 또는 대치를 자유롭게 행할 수 있다.
- [0512] [실시예 12]
- [0513] 본 실시예에 있어서는, 표시장치의 구동방법에 관하여 설명한다. 특히, 액정표시장치의 구동방법에 관하여 설명한다.
- [0514] 본 실시예에서 설명하는 액정표시장치에 사용할 수 있는 액정 패널은, 액정재료를 2개의 기관 사이에 개재한 구조인 것으로 한다. 2개의 기관은, 각각, 액정재료에 인가하는 전계를 제어하기 위한 전극을 구비하고 있다. 액정재료는, 외부로부터 인가되는 전계에 의해, 광학적 및 전기적인 성질이 변화되는 재료다. 따라서, 액정 패널은, 기관이 가지는 전극을 사용해서 액정재료에 인가하는 전압을 제어함으로써, 원하는 광학적 및 전기적인 성질을 얻을 수 있는 디바이스다. 그리고, 복수의 전극을 평면적으로 나란하게 설치함으로써 각각 화소로 하고, 화소에 인가하는 전압을 개별적으로 제어함으로써, 고화질 화상을 표시할 수 있는 액정 패널로 할 수 있다.
- [0515] 여기에서, 전계의 변화에 대한 액정재료의 응답시간은, 2개의 기관의 간격(셀 갭) 및 액정재료의 종류 등에 의존하지만, 일반적으로 수 밀리 초 내지 수십 밀리 초다. 또한, 전계의 변화량이 작은 경우에는, 액정재료의 응답시간은 더 길어진다. 이 성질은, 액정 패널에 의해 움직임이 있는 화상을 표시할 경우에, 잔상, 애프터이미지, 콘트라스트의 저하 등의 화상표시장의 장애를 야기하고, 특히 중간조에서 다른 중간조로 변화될 경우(전계의 변화가 작음)에, 전술한 장애의 정도가 현저해진다.
- [0516] 한편, 액티브 매트릭스를 사용한 액정 패널에 특유한 문제로서, 정전하 구동에 의한 기록 전압의 변화가 있다. 이하에, 본 실시예에 있어서의 정전하 구동에 관하여 설명한다.
- [0517] 액티브 매트릭스에 있어서의 화소회로는, 기록을 제어하는 스위치와, 전하를 보유하는 용량소자를 포함한다. 액티브 매트릭스에 있어서의 화소회로의 구동방법은, 스위치를 온 상태로 해서 소정의 전압을 화소회로에 기록한 후, 즉시 스위치를 오프 상태로 해서 화소회로 내의 전하를 보유하는(홀드 상태) 것이다. 홀드 상태시, 화소회로의 내부와 외부에서는 전하의 교환이 이루어지지 않는다(정전하). 보통, 스위치가 온 상태로 되어 있는 기간에 비해, 오프 상태로 되어 있는 기간은 수백(수사천 개수) 배 정도 길다. 따라서 화소회로의 스위치는, 대부분 오프 상태로 되어 있다고 생각해도 된다. 이상에서, 본 실시예에 있어서의 정전하 구동이란, 액정 패널의 구동시, 화소회로는 대부분의 기간에 홀드 상태인 구동방법인 것으로 한다.
- [0518] 다음에 액정재료의 전기적 특성에 관하여 설명한다. 액정재료는, 외부로부터 인가되는 전계가 변화하면, 광학적 성질이 변화함과 동시에, 유전율도 변화한다. 즉, 액정 패널의 각 화소를 2개의 전극에 개재된 용량소자(액정소자)라고 간주했을 때, 그 용량소자는, 인가되는 전압에 따라 정전용량이 변화하는 용량소자다. 이 현상을, 다이내믹 커패시턴스라고 부르는 것으로 한다.
- [0519] 이렇게, 인가되는 전압에 따라 정전용량이 변화하는 용량소자를, 전술한 정전하 구동에 의해 구동할 경우, 다음과 같은 문제가 생긴다. 즉, 전하의 이동이 이루어지지 않는 홀드 상태에서, 액정소자의 정전용량이 변화하면, 인가되는 전압도 변화하게 되는 문제다. 이것은, (전하량)=(정전용량)×(인가전압)의 관계식에서, 전하량이 일정한 것으로부터 이해할 수 있다.
- [0520] 이상의 이유로, 액티브 매트릭스를 사용한 액정 패널에서는, 정전하 구동인 것에 의해, 홀드 상태에서의 전압이, 기록 시에서의 전압으로부터 변화하게 된다. 그 결과, 액정소자의 투과율의 변화는, 홀드 상태를 취하지 않는 구동법에 있어서의 변화와는 다른 것이 된다. 이 모습을 나타낸 것이 도 51이다. 도 51a는, 가로축에 시간,

세로축에 전압의 절대치를 취하고, 화소회로에 기록하는 전압의 제어예를 나타낸 것이다. 도 51b는, 가로축에 시간, 세로축에 전압을 취한 경우의, 화소회로에 기록하는 전압의 제어예를 나타낸 것이다. 도 51c는, 가로축에 시간, 세로축에 액정소자의 투과율을 취하고, 도 51a 또는 도 51b에 의해 나타낸 전압을 화소회로에 기록한 경우의, 액정소자의 투과율의 시간 변화를 나타낸 것이다. 도 51a 내지 51c에 있어서, 기간 F는 전압의 고쳐 쓰기 주기를 나타내고, 전압을 고쳐 쓰는 시간을 t_1 , t_2 , t_3 , t_4 등으로 해서 설명한다.

[0521] 여기에서, 액정표시장치에 입력되는 화상 데이터에 대응하는 기록 전압은, 시간 0에 있어서의 고쳐 쓰기에서는 $|V_1|$, 시간 t_1 , t_2 , t_3 , t_4 등에 있어서의 고쳐 쓰기에서는 $|V_2|$ 인 것으로 한다(도 51a 참조).

[0522] 이때, 액정표시장치에 입력되는 화상 데이터에 대응하는 기록 전압은, 그 극성을 주기적으로 교체해도 된다(반전 구동:도 51b 참조). 이 방법에 의해, 액정에 직류전압을 가능한 한 인가하지 않도록 할 수 있으므로, 액정소자의 열화에 의한 번인 등을 막을 수 있다. 이때, 극성을 교체하는 주기(반전 주기)는, 전압의 고쳐 쓰기 주기와 같아도 된다. 이 경우에는, 반전 주기가 짧으므로, 반전 구동에 의한 플리커의 발생을 저감할 수 있다. 또한, 반전 주기는, 전압의 고쳐 쓰기 주기의 정수 배의 주기로 해도 된다. 이 경우에는, 반전 주기가 길고, 극성을 바꾸어서 전압을 기록하는 빈도를 감소시킬 수 있기 때문에, 소비 전력을 저감할 수 있다.

[0523] 그리고, 도 51a 또는 도 51b에 나타낸 바와 같은 전압을 액정소자에 인가했을 때의 액정소자의 투과율의 시간 변화를, 도 51c에 나타낸다. 여기에서, 액정소자에 전압 $|V_1|$ 이 인가되고, 충분히 시간이 경과한 후의 액정소자의 투과율을 TR_1 이라고 한다. 마찬가지로, 액정소자에 전압 $|V_2|$ 이 인가되고, 충분히 시간이 경과한 후의 액정소자의 투과율을 TR_2 라고 한다. 시간 t_1 에 있어서, 액정소자에 인가되는 전압이 $|V_1|$ 에서 $|V_2|$ 로 변화하면, 액정소자의 투과율은, 파선 5461로 나타낸 바와 같이, 바로 TR_2 가 되지는 않고, 천천히 변화한다. 예를 들면, 전압의 고쳐 쓰기 주기가, 60Hz의 화상신호의 프레임 주기(16.7밀리 초)와 같을 때, 투과율이 TR_2 로 변화할 때까지는, 수 프레임 정도의 시간이 필요해진다.

[0524] 단, 파선 5461에 나타낸 바와 같은, 원활한 투과율의 시간 변화는, 액정소자에 정확하게 전압 $|V_2|$ 이 인가되었을 때의 것이다. 실제의 액정 패널, 예를 들면, 액티브 매트릭스를 사용한 액정 패널에서는, 정전하 구동인 것에 의해, 홀드 상태시에 있어서의 전압이, 기록 시에 있어서의 전압으로부터 변화하기 때문에, 액정소자의 투과율은 파선 5461로 나타낸 바와 같은 시간 변화가 되지 않고, 대신에, 실선 5462로 나타낸 바와 같은, 단계적인 시간 변화가 된다. 이것은, 정전하 구동인 것에 의해 전압이 변화하기 때문에, 1회의 기록에서는 원하는 전압에 도달할 수 있지 않기 때문이다. 그 결과, 액정소자의 투과율의 응답시간은, 본래의 응답시간(파선 5461)보다, 겉으로 보기에는, 더욱 길어져, 잔상, 애프터이미지, 콘트라스트의 저하 등의 화상표시장치의 장애를 현저히 야기해버린다.

[0525] 오버드라이브 구동을 사용함으로써, 액정소자의 본래의 응답시간의 길이와, 다이내믹 커패시턴스 및 정전하 구동에 의한 기록 부족에 기인하는 외견상의 응답시간이 더 길어지는 현상을, 동시에 해결할 수 있다. 이 모습을 나타낸 것이 도 52다. 도 52a는, 가로축에 시간, 세로축에 전압의 절대치를 취하고, 화소회로에 기록하는 전압의 제어예를 나타낸 것이다. 도 52b는, 가로축에 시간, 세로축에 전압을 취한 경우의, 화소회로에 기록하는 전압의 제어예를 나타낸 것이다. 도 52c는, 가로축에 시간, 세로축에 액정소자의 투과율을 취하고, 도 52a 또는 도 52b에 의해 나타낸 전압을 화소회로에 기록한 경우의, 액정소자의 투과율의 시간 변화를 나타낸다. 도 52a 내지 도 52c에 있어서, 기간 F는 전압의 고쳐 쓰기 주기를 나타내고, 전압을 고쳐 쓰는 시간을 t_1 , t_2 , t_3 , t_4 등으로 해서 설명한다.

[0526] 여기에서, 액정표시장치에 입력되는 화상 데이터에 대응하는 기록 전압은, 시간 0에 있어서의 고쳐 쓰기에서는 $|V_1|$, 시간 t_1 에 있어서의 고쳐 쓰기에서는 $|V_3|$, 시간 t_2 , t_3 , t_4 등에 있어서의 고쳐 쓰기에서는 $|V_2|$ 인 것으로 한다(도 52a 참조).

[0527] 이때, 액정표시장치에 입력되는 화상 데이터에 대응하는 기록 전압은, 그 극성을 주기적으로 교체해도 된다(반전 구동:도 52b 참조). 이 방법에 의해, 액정에 직류전압을 가능한 한 인가하지 않도록 할 수 있으므로, 액정소자의 열화에 의한 번인 등을 막을 수 있다. 또한, 극성을 교체하는 주기(반전 주기)는, 전압의 고쳐 쓰기 주기와 같아도 된다. 이 경우에는, 반전 주기가 짧으므로, 반전 구동에 의한 플리커의 발생을 저감할 수 있다. 또한, 반전 주기는, 전압의 고쳐 쓰기 주기의 정수 배의 주기로 해도 된다. 이 경우에는, 반전 주기가 길고, 극성을 바꾸어서 전압을 기록하는 빈도를 감소시킬 수 있기 때문에, 소비 전력을 저감할 수 있다.

[0528] 그리고, 도 52a 또는 도 52b에 나타낸 바와 같은 전압을 액정소자에 인가했을 때의 액정소자의 투과율의 시간 변화를, 도 52c에 나타낸다. 여기에서, 액정소자에 전압 $|V_1|$ 이 인가되고, 충분히 시간이 경과한 후의 액정소자

의 투과율을 $TR1$ 이라고 한다. 마찬가지로, 액정소자에 전압 $|V2|$ 이 인가되고, 충분히 시간이 경과한 후의 액정소자의 투과율을 $TR2$ 라고 한다. 마찬가지로, 액정소자에 전압 $|V3|$ 이 인가되고, 충분히 시간이 경과한 후의 액정소자의 투과율을 $TR3$ 이라고 한다. 시간 $t1$ 에 있어서, 액정소자에 인가되는 전압이 $|V1|$ 에서 $|V3|$ 으로 변화하면, 액정소자의 투과율은, 파선 5471로 나타낸 바와 같이, 수 프레임 동안 투과율 $TR3$ 까지 변화하려고 한다. 그러나, 전압 $|V3|$ 의 인가는 시간 $t2$ 에서 종료하고, 시간 $t2$ 이후에는, 전압 $|V2|$ 이 인가된다. 따라서 액정소자의 투과율은 파선 5471로 나타낸 바와 같이 되지 않고, 실선 5472로 나타낸 것처럼 된다. 여기에서, 시간 $t2$ 의 시점에 있어서, 투과율이 대략 $TR2$ 가 되도록, 전압 $|V3|$ 의 값을 설정하는 것이 바람직하다. 여기에서, 전압 $|V3|$ 을, 오버드라이브 전압이라고도 부르는 것으로 한다.

[0529] 요컨대, 오버드라이브 전압인 $|V3|$ 을 변화시키면, 액정소자의 응답시간을 어느 정도 제어할 수 있다. 왜냐하면, 액정의 응답시간은, 전계의 힘에 의해 변화하기 때문이다. 구체적으로는, 전계가 강할수록, 액정소자의 응답시간은 짧아지고, 전계가 약할수록, 액정소자의 응답시간은 길어진다.

[0530] 이때, 오버드라이브 전압인 $|V3|$ 은, 전압의 변화량, 즉, 목적으로 하는 투과율 $TR1$ 및 $TR2$ 를 주는 전압 $|V1|$ 및 $|V2|$ 에 따라 변화시키는 것이 바람직하다. 왜냐하면, 액정소자의 응답시간이 전압의 변화량에 의해 바뀌어도, 오버드라이브 전압인 $|V3|$ 을 그것에 맞춰서 변화시키면, 항상 최적의 응답시간을 얻을 수 있기 때문이다.

[0531] 이때, 오버드라이브 전압인 $|V3|$ 은, TN , VA , IPS , OCB 등의 액정소자의 모드에 따라 변화시키는 것이 바람직하다. 왜냐하면, 액정소자의 응답 속도가 액정소자의 모드에 의해 달라져도, 오버드라이브 전압인 $|V3|$ 을 그것에 맞춰서 변화시키면, 항상 최적의 응답시간을 얻을 수 있기 때문이다.

[0532] 또한, 전압고쳐 쓰기 주기 F 는, 입력 신호의 프레임 주기와 같아도 된다. 이 경우에는, 액정표시장치의 주변구동회로를 간단하게 할 수 있기 때문에, 제조 비용이 낮은 액정표시장치를 얻을 수 있다.

[0533] 이때, 전압고쳐 쓰기 주기 F 는, 입력 신호의 프레임 주기보다 짧아도 된다. 예를 들면, 전압고쳐 쓰기 주기 F 는 입력 신호의 프레임 주기의 $1/2$ 배로 해도 되고, $1/3$ 배로 해도 되고, 그 이하로 해도 된다. 이 방법은, 흑압입 구동, 백라이트 점멸, 백라이트 스캔, 움직임 보상에 의한 중간화상압입 구동 등, 액정표시장치의 홀드 구동에 기인하는 동영상 품질의 저하의 대책법과 아울러 사용하는 것이 효과적이다. 즉, 액정표시장치의 홀드 구동에 기인하는 동영상 품질의 저하의 대책법은, 요구되는 액정소자의 응답시간이 짧기 때문에, 본 실시예에서 설명한 오버드라이브 구동법을 사용함으로써 비교적 용이하게 액정소자의 응답시간을 짧게 할 수 있다. 액정소자의 응답시간은, 셀 갭, 액정재료 및 액정 모드 등에 의해 짧게 할 수는 있지만, 기술적으로 곤란하다. 따라서 오버드라이브와 같은, 구동방법으로부터 액정소자의 응답시간을 짧게 하는 방법을 사용하는 것은, 대단히 중요하다.

[0534] 이때, 전압고쳐 쓰기 주기 F 는, 입력 신호의 프레임 주기보다 길어도 된다. 예를 들면, 전압고쳐 쓰기 주기 F 는 입력 신호의 프레임 주기의 2배로 해도 되고, 3배로 해도 되고, 그 이상으로 해도 된다. 이 방법은, 장기간 전압의 고쳐 쓰기가 이루어지지 않았는지 여부를 판단하는 수단(회로)과 함께 사용하는 것이 효과적이다. 즉, 장기간 전압의 고쳐 쓰기가 이루어지지 않는 경우에는, 전압의 고쳐 쓰기 동작 자체를 행하지 않음으로써, 회로의 동작을 그 기간 동안에는 정지시킬 수 있으므로, 소비 전력이 낮은 액정표시장치를 얻을 수 있다.

[0535] 다음에 오버드라이브 전압 $|V3|$ 을, 목적으로 하는 투과율 $TR1$ 및 $TR2$ 를 주는 전압 $|V1|$ 및 $|V2|$ 에 따라 변화시키기 위한 구체적인 방법에 관하여 설명한다.

[0536] 오버드라이브 회로는, 목적으로 하는 투과율 $TR1$ 및 $TR2$ 를 주는 전압 $|V1|$ 및 $|V2|$ 에 따라, 오버드라이브 전압 $|V3|$ 을 적절히 제어하기 위한 회로이기 때문에, 오버드라이브 회로에 입력되는 신호는, 투과율 $TR1$ 을 주는 전압 $|V1|$ 에 관계되는 신호와, 투과율 $TR2$ 를 주는 전압 $|V2|$ 에 관계되는 신호이며, 오버드라이브 회로로부터 출력되는 신호는, 오버드라이브 전압 $|V3|$ 에 관계되는 신호가 된다. 여기에서, 이러한 신호는, 액정소자에 인가하는 전압($|V1|$, $|V2|$, $|V3|$)과 같은 아날로그의 전압값으로 해도 되고, 액정소자에 인가하는 전압을 주기 위한 디지털 신호로 해도 된다. 여기에서는, 오버드라이브 회로에 관계되는 신호는 디지털 신호인 것으로 해서 설명한다.

[0537] 우선, 도 48a를 참조하여, 오버드라이브 회로의 전체적인 구성에 관하여 설명한다. 여기에서는, 오버드라이브 전압을 제어하기 위한 신호로서, 입력 화상신호 5401a 및 5401b를 사용한다. 이 신호들을 처리한 결과, 오버드라이브 전압을 주는 신호로서, 출력 화상신호(5404)가 출력되는 것으로 한다.

[0538] 여기에서, 목적으로 하는 투과율 $TR1$ 및 $TR2$ 를 주는 전압 $|V1|$ 및 $|V2|$ 은, 서로 인접한 프레임에 있어서의 화상신호이기 때문에, 입력 화상신호 5401a 및 5401b도, 마찬가지로 서로 인접한 프레임에 있어서의 화상신호인

것이 바람직하다. 이러한 신호를 얻기 위해서는, 입력 화상신호 5401a를, 도 48a에 있어서의 지연회로(5402)에 입력하고, 그 결과 출력되는 신호를, 입력 화상신호 5401b로 할 수 있다. 지연회로(5402)로서는, 예를 들면, 메모리를 들 수 있다. 즉, 입력 화상신호 5401a를 1프레임만큼 지연시키기 위해서, 메모리에 그 입력 화상신호 5401a를 기억시켜 두고, 동시에, 1개 이전의 프레임에서 기억시켜 둔 신호를, 입력 화상신호 5401b로서 메모리로부터 추출하고, 입력 화상신호 5401a와, 입력 화상신호 5401b를, 동시에 보정회로(5403)에 입력함으로써 서로 인접한 프레임에 있어서의 화상신호를 취급할 수 있도록 할 수 있다. 그리고, 서로 인접한 프레임에 있어서의 화상신호를, 보정회로(5403)에 입력함으로써 출력 화상신호(5404)를 얻을 수 있다. 또한, 지연회로(5402)로서 메모리를 사용했을 때는, 1프레임만큼 지연시키기 위해서, 1프레임만큼의 화상신호를 기억할 수 있는 용량을 가진 메모리(즉, 프레임 메모리)로 할 수 있다. 이렇게 함으로써 메모리 용량의 과부족 없이, 지연회로로서의 기능을 가질 수 있다.

[0539] 다음에 메모리의 용량을 삭감하는 것을 주목적으로 구성된 지연회로(5402)에 관하여 설명한다. 지연회로(5402)로서 이러한 회로를 사용함으로써 메모리의 용량을 삭감할 수 있으므로, 제조 비용을 절감할 수 있다.

[0540] 이러한 특징을 가지는 지연회로(5402)로서, 구체적으로는, 도 48b에 나타낸 바와 같은 것을 사용할 수 있다. 도 48b에 나타내는 지연회로(5402)는, 인코더(5405)와, 메모리(5406)와, 디코더(5407)를 가진다.

[0541] 도 48b에 나타내는 지연회로(5402)의 동작으로는, 다음과 같은 것이 된다. 우선, 입력 화상신호 5401a를 메모리(5406)에 기억시키기 전에, 인코더(5405)에 의해, 압축 처리를 행한다. 이것에 의해, 메모리(5406)에 기억시켜야 할 데이터의 사이즈를 감할 수 있다. 그 결과, 메모리의 용량을 삭감할 수 있으므로, 제조 비용을 절감할 수 있다. 그리고, 압축 처리를 실시된 화상신호는, 디코더(5407)에 보내지고, 여기에서 신장 처리를 행한다. 이것에 의해, 인코더(5405)에 의해 압축 처리되기 전의 신호를 복원할 수 있다. 여기에서, 인코더(5405) 및 디코더(5407)에 의해 이루어지는 압축 신장 처리는, 가역적인 처리로 해도 된다. 이렇게 함으로써 압축 신장 처리를 행한 후에서 화상신호의 열화가 없기 때문에, 최종적으로 장치에 표시되는 화상의 품질을 떨어뜨리지 않고, 메모리의 용량을 삭감할 수 있다. 또한, 인코더(5405) 및 디코더(5407)에 의해 이루어지는 압축 신장 처리는, 비가역적인 처리로 해도 된다. 이렇게 함으로써 압축 후의 화상신호의 데이터의 사이즈를 대단히 작게 할 수 있어, 메모리의 용량을 대폭 삭감할 수 있다.

[0542] 또한, 메모리의 용량을 삭감하기 위한 방법으로는, 위에 든 것 이외에도, 여러 가지 방법을 사용할 수 있다. 인코더에 의해 화상압축 하지 않고, 화상신호가 가지는 색 정보를 삭감하거나(예를 들면, 26만 색에서 6만5000 색으로 색을 감하거나), 데이터 수를 삭감하는(해상도를 작게 하는) 등의 방법을 사용할 수 있다.

[0543] 다음에 보정회로(5403)의 구체적인 예에 대해서, 도 48c 내지 도 48e를 참조해서 설명한다. 보정회로(5403)는, 2개의 입력 화상신호로부터, 어떤 값의 출력 화상신호를 출력하기 위한 회로다. 여기에서, 2개의 입력 화상신호와 출력 화상신호의 관계가 비선형이며, 간단한 연산으로 구하기 어려운 경우에는, 보정회로(5403)로서, 룩업테이블(LUT)을 사용해도 된다. LUT에는, 2개의 입력 화상신호와 출력 화상신호의 관계가, 측정에 의해 미리 구해져 있기 때문에, 2개의 입력 화상신호에 대응하는 출력 화상신호를, LUT를 참조하는 것만으로 구할 수 있다(도 48c 참조). 보정회로(5403)로서 LUT(5408)를 사용함으로써 복잡한 회로 설계 등을 행하지 않고, 보정회로(5403)를 실현할 수 있다.

[0544] 여기에서, LUT는 하나의 메모리이기 때문에, 메모리 용량을 가능한 한 삭감하는 것이, 제조 비용을 절감하는데 있어서 바람직하다. 그것을 실현하기 위한 보정회로(5403)의 예로서, 도 48d에 나타내는 회로를 생각해 볼 수 있다. 도 48d에 나타내는 보정회로(5403)는, LUT(5409)와, 가산기(5410)를 가진다. LUT(5409)에는, 입력 화상신호 5401a와, 출력해야 할 출력 화상신호(5404)의 차분 데이터가 저장되어 있다. 즉, 입력 화상신호 5401a 및 입력 화상신호 5401b로부터, 대응하는 차분 데이터를 LUT(5409)로부터 추출하고, 추출한 차분 데이터와 입력 화상신호 5401a를, 가산기(5410)에 의해 가산함으로써 출력 화상신호(5404)를 얻을 수 있다. 또한, LUT(5409)에 저장하는 데이터를 차분 데이터로 함으로써 LUT의 메모리 용량의 삭감이 실현된다. 왜냐하면, 그대로의 출력 화상신호(5404)보다, 차분 데이터의 데이터 사이즈가 작기 때문에, LUT(5409)에 필요한 메모리 용량을 작게 할 수 있기 때문이다.

[0545] 또한, 출력 화상신호가, 2개의 입력 화상신호의 사칙연산 등의 간단한 연산에 의해 구해지면, 보정회로(5403)는, 가산기, 감산기, 승산기 등의 간단한 회로의 조합에 의해 실현된다. 그 결과, LUT를 사용할 필요가 없어지고, 제조 비용을 대폭 저감할 수 있다. 이러한 회로로서, 도 48e에 나타내는 회로를 들 수 있다. 도 48e에 나타내는 보정회로(5403)는, 감산기(5411)와, 승산기(5412)와, 가산기(5413)를 가진다. 우선, 입력 화상신호 5401a와, 입력 화상신호 5401b의 차분을, 감산기(5411)에 의해 구한다. 그 후에 승산기(5412)에 의

해, 적절한 계수를 차분값에 곱한다. 그리고, 입력 화상신호 5401a에, 적절한 계수를 곱한 차분값을, 가산기(5413)에 의해 가산함으로써 출력 화상신호(5404)를 얻을 수 있다. 이러한 회로를 사용함으로써, L U T를 사용할 필요가 없어져, 제조 비용을 대폭 절감할 수 있다.

[0546] 또한, 어떠한 조건 하에서, 도 48e에 나타내는 보정회로(5403)를 사용함으로써, 부적절한 출력 화상신호(5404)를 출력하는 것을 방지할 수 있다. 그 조건이란, 오버드라이브 전압을 주는 출력 화상신호(5404)와, 입력 화상신호 5401a 및 입력 화상신호 5401b의 차분값에, 선형성이 있는 것이다. 그리고, 이 선형성의 기울기를, 승산기(5412)에 의해 곱하는 계수로 한다. 즉, 이러한 성질을 가지는 액정소자에, 도 48e에 나타내는 보정회로(5403)를 사용하는 것이 바람직하다. 이러한 성질을 가지는 액정소자로서, 응답 속도의 계조 의존성이 작은, I P S모드의 액정소자를 들 수 있다. 이렇게, 예를 들면, I P S모드의 액정소자에 도 48e에 나타내는 보정회로(5403)를 사용함으로써, 제조 비용을 대폭 절감할 수 있고, 또한, 부적절한 출력 화상신호(5404)를 출력하는 것을 방지할 수 있는 오버드라이브 회로를 얻을 수 있다.

[0547] 또한, 도 48a 내지 도 48e에 나타난 회로와 동등한 작용을, 소프트웨어 처리에 의해 실현해도 된다. 지연회로에 사용하는 메모리에는, 액정표시장치가 가지는 것 이외의 메모리, 액정표시장치에 표시하는 화상을 전송하는 측의 장치(예를 들면, PC나 그것에 준한 장치에 포함되는 비디오 카드 등)가 가지는 메모리 등을 유용할 수 있다. 이렇게 함으로써 제조 비용을 절감할 수 있을 뿐 아니라, 오버드라이브의 강도나 이용하는 상황 등을, 유저가 기호에 따라 선택할 수 있게 할 수 있다.

[0548] 다음에 공통선의 전위를 조작하는 구동에 대해서, 도 49를 참조해서 설명한다. 도 49a는, 액정소자와 같은 용량적인 성질을 가지는 표시 소자를 사용한 표시장치에 있어서, 주사선 한 개에 대하여, 공통선이 한 개 배치되어 있을 때의, 복수의 화소회로를 나타낸 도면이다. 도 49a에 나타내는 화소회로는, 트랜지스터(5421), 보조 용량(5422), 표시 소자(5423), 영상신호선(5424), 주사선(5425), 공통선(5426)을 구비하고 있다.

[0549] 트랜지스터(5421)의 게이트 전극은, 주사선(5425)에 전기적으로 접속되고, 트랜지스터(5421)의 소스 전극 및 드레인 전극의 한쪽은, 영상신호선(5424)에 전기적으로 접속되고, 트랜지스터(5421)의 소스 전극 및 드레인 전극의 다른 한쪽은, 보조 용량(5422)의 한쪽의 전극, 및 표시 소자(5423)의 한쪽의 전극에 전기적으로 접속되어 있다. 또한 보조 용량(5422)의 다른 한쪽의 전극은, 공통선(5426)에 전기적으로 접속되어 있다.

[0550] 우선, 주사선(5425)에 의해 선택된 화소는, 트랜지스터(5421)가 온이 되기 때문에 각각, 영상신호선(5424)을 통해, 표시 소자(5423) 및 보조 용량(5422)에 영상신호에 대응한 전압이 걸린다. 이때, 그 영상신호가, 공통선(5426)에 접속된 모든 화소에 대하여 최저계조를 표시시키는 것이었을 경우, 또는, 공통선(5426)에 접속된 모든 화소에 대하여 최고계조를 표시시키는 것이었던 경우에는, 화소에 각각 영상신호선(5424)을 통해 영상신호를 기록할 필요는 없다. 영상신호선(5424)을 통해 영상신호를 기록하는 대신에, 공통선(5426)의 전위를 움직임으로써 표시 소자(5423)에 걸리는 전압을 바꿀 수 있다.

[0551] 다음에 도 49b는, 액정소자와 같은 용량적인 성질을 가지는 표시 소자를 사용한 표시장치에 있어서, 주사선 한 개에 대하여, 공통선이 2개 배치되어 있을 때의, 복수의 화소회로를 나타낸 도면이다. 도 49b에 나타내는 화소회로는, 트랜지스터(5431), 보조 용량(5432), 표시 소자(5433), 영상신호선(5434), 주사선(5435), 제1 공통선(5436), 제2 공통선(5437)을 구비하고 있다.

[0552] 트랜지스터(5431)의 게이트 전극은, 주사선(5435)에 전기적으로 접속되고, 트랜지스터(5431)의 소스 전극 및 드레인 전극의 한쪽은, 영상신호선(5434)에 전기적으로 접속되고, 트랜지스터(5431)의 소스 전극 및 드레인 전극의 다른 한쪽은, 보조 용량(5432)의 한쪽의 전극, 및 표시 소자(5433)의 한쪽의 전극에 전기적으로 접속되어 있다. 또한 보조 용량(5432)의 다른 한쪽의 전극은, 제1 공통선(5436)에 전기적으로 접속되어 있다. 또한 상기 화소와 인접하는 화소에 있어서, 보조 용량(5432)의 다른 한쪽의 전극은, 제2 공통선(5437)에 전기적으로 접속되어 있다.

[0553] 도 49b에 나타내는 화소회로는, 공통선 한 개에 대하여 전기적으로 접속되어 있는 화소가 적기 때문에, 영상신호선(5434)을 통해 영상신호를 기록하는 대신에, 제1 공통선(5436) 또는 제2 공통선(5437)의 전위를 움직임으로써 표시 소자(5433)에 걸리는 전압을 바꿀 수 있는 빈도가, 현저히 커진다. 또한 소스 반전 구동 또는 닷 반전 구동이 가능해진다. 소스 반전 구동 또는 닷 반전 구동에 의해, 소자의 신뢰성을 향상시키면서, 플리커를 억제할 수 있다.

[0554] 다음에 주사형 백라이트에 대해서, 도 50을 참조해서 설명한다. 도 50a는, 냉음극관을 나란히 설치한 주사형 백라이트를 도시한 도면이다. 도 50a에 나타내는 주사형 백라이트는, 확산판(5441)과, N개의 냉음극관 5442-1 내

지 5442-N을 구비한다. N개의 냉음극관 5442-1 내지 5442-N을, 확산판(5441) 뒤에 나란히 설치함으로써 N개의 냉음극관 5442-1 내지 5442-N은, 그 휘도를 변화시켜서 주사할 수 있다.

[0555] 주사할 때의 각 냉음극관의 휘도의 변화를, 도 50c를 사용하여 설명한다. 우선, 냉음극관 5442-1의 휘도를, 일정 시간 변화시킨다. 그리고, 그 후에, 냉음극관 5442-1에 인접하게 배치된 냉음극관 5442-2의 휘도를, 같은 시간만큼 변화시킨다. 이렇게, 냉음극관 5442-1에서 5442-N까지, 휘도를 순차적으로 변화시킨다. 또한, 도 50c에 있어서는, 일정 시간 변화시키는 휘도는, 원래의 휘도보다 작은 것으로 했지만, 원래의 휘도보다 커도 된다. 또한 냉음극관 5442-1에서 5442-N까지 주사하는 것으로 했지만, 역방향으로 냉음극관 5442-N에서 5442-1까지 주사해도 된다.

[0556] 도 50과 같이 구동함으로써 백라이트의 평균 휘도를 작게 할 수 있다. 따라서, 액정표시장치의 소비 전력의 대부분을 차지하는, 백라이트의 소비 전력을 저감할 수 있다.

[0557] 또한, 주사형 백라이트의 광원으로서, L E D를 사용해도 된다. 그 경우의 주사형 백라이트는, 도 50b와 같이 된다. 도 50b에 나타내는 주사형 백라이트는, 확산판(5451)과, L E D를 나란히 설치한 광원 5452-1 내지 5452-N을 구비한다. 주사형 백라이트의 광원으로서, L E D를 사용한 경우, 백라이트를 얇고, 가볍게 할 수 있는 이점이 있다. 또한 색 재현 범위를 넓힐 수 있는 이점이 있다. 또한, L E D를 나란히 설치한 광원 5452-1 내지 5452-N에 각각 나란히 설치한 L E D도, 마찬가지로 주사할 수 있기 때문에, 점주사형 백라이트로 할 수도 있다. 점주사형으로 하면, 동작 화상의 화질을 한층 더 향상시킬 수 있다.

[0558] 또한, 백라이트의 광원으로서 L E D를 사용한 경우에도, 도 50c에 나타난 바와 같이, 휘도를 변화시켜서 구동할 수 있다.

[0559] 한편, 본 실시예에서, 여러 가지 도면을 사용해서 서술했지만, 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대치 등을 자유롭게 행할 수 있다. 또한, 지금까지에 서술한 도면에 있어서, 각각의 부분에 관해서, 다른 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.

[0560] 마찬가지로, 본 실시예의 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 실시예의 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대치 등을 자유롭게 행할 수 있다. 또한, 본 실시예의 도면에 있어서, 각각의 부분에 관해서, 다른 실시예의 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.

[0561] 또한, 본 실시예는, 다른 실시예에서 서술한 내용(일부여도 된다)을, 구체화한 경우의 일례, 약간 변형한 경우의 일례, 일부를 변경한 경우의 일례, 개량한 경우의 일례, 상세하게 서술한 경우의 일례, 응용한 경우의 일례, 관련이 있는 부분에 관한 일례 등을 나타낸다. 따라서, 다른 실시예에서 서술한 내용은, 본 실시예에의 적용, 조합, 또는 대치를 자유롭게 행할 수 있다.

[0562] [실시예 13]

[0563] 본 실시예에 있어서는, 표시장치의 일례, 특히 광학적인 취급을 행할 경우에 관하여 설명한다.

[0564] 도 53a 및 도 53b에 나타내는 뒷면 투영형 표시장치(7400)는, 프로젝터 유닛(7406), 미러(7407), 스크린(7401)을 구비하고 있다. 그 밖에, 스피커(7402), 조작 스위치류(7404)를 구비해도 된다. 이 프로젝터 유닛(7406)은, 뒷면 투영형 표시장치(7400)의 케이싱(7405)의 하부에 설치되고, 영상신호에 근거하여 영상을 비추는 투사광을 미러(7407)를 향해서 투사한다. 뒷면 투영형 표시장치(7400)는 스크린(7401)의 배면에서 투영되는 영상을 표시하는 구성으로 되어 있다.

[0565] 한편, 도 54는, 앞면 투영형 표시장치(7410)를 나타낸다. 앞면 투영형 표시장치(7410)는, 프로젝터 유닛(7406)과 투사 광학계(7411)를 구비하고 있다. 이 투사 광학계(7411)는 전방면에 설치하는 스크린 등에 영상을 투영하는 구성으로 되어 있다.

[0566] 도 53에 나타내는 뒷면 투영형 표시장치(7400), 도 54에 나타내는 앞면 투영형 표시장치(7410)에 적용되는 프로젝터 유닛(7406)의 구성을 이하에 설명한다.

[0567] 도 55는, 프로젝터 유닛(7406)의 일 구성예를 나타낸다. 이 프로젝터 유닛(7406)은, 광원 유닛(7421) 및 변조 유닛(7424)을 구비하고 있다. 광원 유닛(7421)은, 렌즈류를 포함해서 구성되는 광원광학계(7423)와, 광원 램프(7422)를 구비하고 있다. 광원 램프(7422)는 미광이 확산하지 않도록 케이싱 내에 수납되어 있다. 광원 램프(7422)로는, 많은 양의 빛을 방사할 수 있는, 예를 들면 고압 수은 램프 또는 크세논 램프 등을 사용할 수

있다. 광원광학계(7423)는, 광학 렌즈, 편광기능을 가지는 필름, 위상차를 조절하기 위한 필름, I R 필름 등을 적절히 설치해서 구성한다. 그리고, 광원 유닛(7421)은, 방사광이 변조 유닛(7424)에 입사하도록 설치되어 있다. 변조 유닛(7424)은, 복수의 표시 패널(7428), 컬러 필터, 위상차판(7427), 다이클로익 미러(7425), 전반사 미러(7426), 프리즘(7429), 투사 광학계(7430)를 구비하고 있다. 광원 유닛(7421)으로부터 방사된 빛은, 다이클로익 미러(7425)에서 복수의 광로로 분리된다.

[0568] 각 광로에는, 소정의 파장 혹은 파장대의 빛을 투과하는 컬러 필터와, 표시 패널(7428)이 구비되어 있다. 투과형인 표시 패널(7428)은 영상신호에 근거하여 투과광을 변조한다. 표시 패널(7428)을 투과한 각 색의 빛은, 프리즘(7429)에 입사해 투사 광학계(7430)를 통해, 스크린 위에 영상을 표시한다. 이때, 프레넬 렌즈가 미러와 스크린 사이에 설치되어 있어도 된다. 그리고, 프로젝터 유닛(7406)에 의해 투사되어 미러에서 반사되는 투영광은, 프레넬 렌즈에 의해 대략 평행광으로 변환되어, 스크린에 투영된다. 평행광은, 주광선과 광축의 차이가 $\pm 10^\circ$ 이하인 것이 바람직하다. 더 바람직하게는, 광선과 광축의 차이가 $\pm 5^\circ$ 이하인 것이 바람직하다.

[0569] 도 56에 나타내는 프로젝터 유닛(7406)은, 반사형 표시 패널(7447), 반사형 표시 패널(7448), 반사형 표시 패널(7449)을 구비한 구성을 나타낸다.

[0570] 도 56에 나타내는 프로젝터 유닛(7406)은, 광원 유닛(7421)과 변조 유닛(7440)을 구비하고 있다. 광원 유닛(7421)은, 도 55와 동일한 구성으로 해도 된다. 광원 유닛(7421)으로부터의 빛은, 다이클로익 미러(7441), 다이클로익 미러(7442), 전반사 미러(7443)에 의해, 복수의 광로로 나누어져서, 편광빔 스플리터(7444), 편광빔 스플리터(7445), 편광빔 스플리터(7446)에 입사한다. 편광빔 스플리터(7444), 편광빔 스플리터(7445), 편광빔 스플리터(7446)는, 각 색에 대응하는 반사형 표시 패널(7447), 반사형 표시 패널(7448), 반사형 표시 패널(7449)에 대응해서 설치된다. 반사형 표시 패널(7447), 반사형 표시 패널(7448), 반사형 표시 패널(7449)은, 영상신호에 근거하여 반사광을 변조한다. 반사형 표시 패널(7447), 반사형 표시 패널(7448), 반사형 표시 패널(7449)에서 반사된 각 색의 빛은, 프리즘(7450)에 입사함으로써 합성되어서, 투사 광학계(7451)를 통해 투사된다.

[0571] 광원 유닛(7421)으로부터 방사된 빛은, 다이클로익 미러(7441)에서 적색 파장영역의 빛만을 투과하고, 녹색 및 청색 파장영역의 빛을 반사한다. 또한, 다이클로익 미러(7442)에서는, 녹색 파장영역의 빛만이 반사된다. 다이클로익 미러(7441)를 투과한 적색 파장영역의 빛은, 전반사 미러(7443)에서 반사되어, 편광빔 스플리터(7444)에 입사하고, 청색 파장영역의 빛은 편광빔 스플리터(7445)에 입사하고, 녹색 파장영역의 빛은 편광빔 스플리터(7446)에 입사한다. 편광빔 스플리터(7444), 편광빔 스플리터(7445), 편광빔 스플리터(7446)는, 입사광을 P편광과 S편광으로 분리하는 기능을 가지고, 또한 P편광만을 투과시키는 기능을 가진다. 반사형 표시 패널(7447), 반사형 표시 패널(7448), 반사형 표시 패널(7449)은, 영상신호에 근거하여 입사한 빛을 편광한다.

[0572] 각 색에 대응하는 반사형 표시 패널(7447), 반사형 표시 패널(7448), 반사형 표시 패널(7449)에는 각 색에 대응하는 S편광만이 입사한다. 이때, 반사형 표시 패널(7447), 반사형 표시 패널(7448), 반사형 표시 패널(7449)은 액정 패널로 해도 된다. 이때, 액정 패널은 전계 제어 복굴절 모드(E C B)에서 동작한다. 그리고, 액정분자는 기판에 대해 어느 각도를 가지고 수직 배향하고 있다. 따라서, 반사형 표시 패널(7447), 반사형 표시 패널(7448), 반사형 표시 패널(7449)은 화소가 오프 상태에 있을 때는 입사광의 편광상태를 변화시키지 않고 반사시키도록 표시 분자가 배향되어 있다. 그리고, 화소가 온 상태에 있을 때에는 표시 분자의 배향상태가 변화하고, 입사광의 편광상태가 변화한다.

[0573] 도 56에 나타내는 프로젝터 유닛(7406)은, 도 53에 나타내는 뒷면 투영형 표시장치(7400) 및, 도 54에 나타내는 앞면 투영형 표시장치(7410)에 적용할 수 있다.

[0574] 도 57에 나타내는 프로젝터 유닛은 단관식의 구성을 나타낸다. 도 57a에 나타난 프로젝터 유닛(7406)은, 광원 유닛(7421), 표시 패널(7467), 투사 광학계(7471), 위상차판(7464)을 구비하고 있다. 투사 광학계(7471)는 하나 또는 복수의 렌즈로 구성되어 있다. 표시 패널(7467)에는 컬러 필터를 구비되어도 된다.

[0575] 도 57b는, 필드 시퀀셜 방식으로 동작하는 프로젝터 유닛(7406)의 구성을 나타낸다. 필드 시퀀셜 방식은, 적색, 녹색, 청색 등의 각 색의 빛을 시간상 간격을 두고 순차 표시 패널에 입사시켜서, 컬러 필터 없이 컬러 표시를 행하는 방식이다. 특히, 입력 신호 변화에 대한 응답 속도가 빠른 표시 패널과 조합하면, 고화질 영상을 표시할 수 있다. 도 57b에서는 광원 유닛(7421)과 표시 패널(7468) 사이에, 적색, 녹색, 청색 등의 복수의 컬러 필터를 구비한 회전식 컬러필터판(7465)을 구비하고 있다.

[0576] 도 57c에 나타내는 프로젝터 유닛(7406)은, 컬러 표시의 방식으로, 마이크로렌즈를 사용한 색 분리 방식의 구성을 나타낸다. 이 방식은, 마이크로렌즈 어레이(7466)를 표시 패널(7469)의 광입사측에 구비하고, 각 색의 빛

을 각각의 방향에서 조명함으로써 컬러 표시를 실현하는 방식이다. 이 방식을 채용하는 프로젝터 유닛(7406)은, 컬러 필터에 의한 빛의 손실이 적으므로, 광원 유닛(7421)으로부터의 빛을 효율적으로 이용할 수 있는 특징이 있다. 도 57c에 나타내는 프로젝터 유닛(7406)은, 표시 패널(7469)에 대하여 각 색의 빛을 각각의 방향에서 조명하도록, 다이클로익 미러(7461), 다이클로익 미러(7462), 다이클로익 미러(7463)를 구비하고 있다.

[0577] 한편, 본 실시예에 있어서, 여러 가지 도면을 사용해서 서술했지만, 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대체 등을 자유롭게 행할 수 있다. 또한, 지금까지에 서술한 도면에 있어서, 각각의 부분에 관해서, 다른 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.

[0578] 마찬가지로, 본 실시예의 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 실시예의 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대체등을 자유롭게 행할 수 있다. 또한, 본 실시예의 도면에 있어서, 각각의 부분에 관해서, 다른 실시예의 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.

[0579] 또한, 본 실시예는, 다른 실시예에서 서술한 내용(일부여도 된다)을, 구체화한 경우의 일례, 약간 변형한 경우의 일례, 일부를 변경한 경우의 일례, 개량한 경우의 일례, 상세하게 서술한 경우의 일례, 응용한 경우의 일례, 관련이 있는 부분에 관한 일례 등을 나타낸다. 따라서, 다른 실시예에서 서술한 내용은, 본 실시예에의 적용, 조합, 또는 대체를 자유롭게 행할 수 있다.

[0580] [실시예 14]

[0581] 본 실시예에 있어서는, 전자기기의 예에 관하여 설명한다.

[0582] 도 58은 표시 패널(9601)과, 회로기판(9605)을 조합한 표시 패널 모듈을 나타낸다. 표시 패널(9601)은 화소부(9602), 주사선 구동회로(9603) 및 신호선 구동회로(9604)를 가지고 있다. 회로기판(9605)에는, 예를 들면 컨트롤 회로(9606) 및 신호 분할 회로(9607) 등이 형성되어 있다. 표시 패널(9601)과 회로기판(9605)은 접속 배선(9608)에 의해 접속되어 있다. 접속 배선에는 F P C 등을 사용할 수 있다.

[0583] 도 59는, 텔레비전 수상기의 주요 구성을 나타내는 블록도다. 튜너(9611)는 영상신호와 음성신호를 수신한다. 영상신호는, 영상신호 증폭회로(9612)와, 영상신호 증폭회로(9612)로부터 출력되는 신호를 적색, 녹색, 청색 각 색에 대응한 색 신호로 변환하는 영상신호 처리회로(9613)와, 그 영상신호를 구동회로의 입력 사양으로 변환하기 위한 컨트롤 회로(9622)에 의해 처리된다. 컨트롤 회로(9622)는, 주사선 구동회로(9624)와 신호선 구동회로(9614)에 각각 신호를 출력한다. 그리고, 주사선 구동회로(9624)와 신호선 구동회로(9614)가 표시 패널(9621)을 구동한다. 디지털 구동할 경우에는, 신호선측에 신호 분할 회로(9623)를 설치하고, 입력 디지털 신호를 m개(m은 양의 정수)로 분할해서 공급하는 구성으로 해도 된다.

[0584] 튜너(9611)에서 수신한 신호 중, 음성신호는 음성신호 증폭회로(9615)에 보내지고, 그 출력은 음성신호 처리회로(9616)를 통해 스피커(9617)에 공급된다. 제어회로(9618)는 수신국(수신 주파수) 및 음량의 제어 정보를 입력부(9619)로부터 받고, 튜너(9611) 또는 음성신호 처리회로(9616)에 신호를 송출한다.

[0585] 도 59와는 다른 형태의 표시 패널 모듈을 장착한 텔레비전 수상기에 대해서 도 60a에 나타낸다. 도 60a에 있어서, 케이싱(9631) 내에 장착된 표시 화면(9632)은, 표시 패널 모듈로 형성된다. 이때, 스피커(9633), 입력 수단(조작키(9634), 접속 단자(9635), 센서(9636)(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 빛, 액, 자기, 온도, 화학물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경도, 진동, 냄새 또는 적외선을 측정하는 기능을 포함한 것), 마이크로폰(9637)) 등이 적절히 구비되어 있어도 된다.

[0586] 도 60b에, 와이어리스로 디스플레이만을 운반할 수 있는 텔레비전 수상기를 나타낸다. 이 텔레비전 수상기에는, 표시부(9643), 스피커부(9647), 입력 수단(조작키(9646), 접속 단자(9648), 센서(9649)(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 빛, 액, 자기, 온도, 화학물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경도, 진동, 냄새 또는 적외선을 측정하는 기능을 포함한 것), 마이크로폰(9641)) 등이 적절히 구비되어 있다. 케이싱(9642)에는 배터리 및 신호 수신기가 장착되어 있고, 그 배터리로 표시부(9643), 스피커부(9647), 센서(9649) 및 마이크로폰(9641)을 구동시킨다. 배터리는 충전기(9640)로 반복해서 충전할 수 있다. 충전기(9640)는 영상신호를 송수신할 수 있고, 그 영상신호를 디스플레이의 신호 수신기에 송신할 수 있다. 도 60b에 나타내는 장치는, 조작키(9646)에 의해 제어된다. 또는, 도 60b에 나타내는 장치는, 조작키(9646)를 조작함으로써, 충전기(9640)에 신호를 보낼 수 있다. 즉, 영상음성 쌍방향 통신장치로 해도 된다. 또는, 도 60b에 나타내는 장치는, 조작키(9646)를 조작함으로써, 충전기(9640)에 신호를 보내고, 충전기(9640)를 송신할 수 있는 신호를 다른 전자기기에 수신시킴으로써, 다른 전자기기의 통신 제어도 가능하다. 즉, 범용 원격 제어장치

로 해도 된다. 또한, 본 실시예의 각각의 도면에서 서술한 내용(일부여도 된다)을 표시부(9643)에 적용할 수 있다.

[0587] 다음에 도 61을 참조하여, 휴대전화의 구성예에 관하여 설명한다.

[0588] 표시 패널(9662)은 하우징(9650)에 탈착하도록 삽입된다. 하우징(9650)은 표시 패널(9662)의 사이즈에 맞추어, 형상 또는 치수를 적절히 변경할 수 있다. 표시 패널(9662)을 고정된 하우징(9650)은 프린트 기관(9651)에 끼워 넣어져, 모듈로서 조립할 수 있다.

[0589] 표시 패널(9662)은 F P C (9663)를 통해 프린트 기관(9651)에 접속된다. 프린트 기관(9651)에는, 스피커(9652), 마이크로폰(9653), 송수신회로(9654), C P U, 컨트롤러 등을 포함한 신호 처리회로(9655) 및 센서(9661)(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 빛, 액, 자기, 온도, 화학물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경도, 진동, 냄새 또는 적외선을 측정하는 기능을 포함한 것)가 형성되어 있다. 이러한 모듈과, 조작키(9656), 배터리(9657), 안테나(9660)를 조합하여, 케이싱(9659)에 장착한다. 표시 패널(9662)의 화소부는 케이싱(9659)에 형성된 개구창에서 시인할 수 있는 방법으로 배치한다.

[0590] 표시 패널(9662)은, 화소부와 일부의 주변구동회로(복수의 구동회로 중 동작 주파수가 낮은 구동회로)를 기관 위에 트랜지스터를 사용해서 일체로 형성하고, 일부의 주변구동회로(복수의 구동회로 중 동작 주파수가 높은 구동회로)를 I C칩 위에 형성하고, 그 I C칩을 C O G (C h i p O n G l a s s)로 표시 패널(9662)에 설치해도 된다. 또는, 그 I C칩을 T A B (T a p e A u t o m a t e d B o n d i n g) 또는 프린트 기관을 사용해서 유리 기관과 접속해도 된다. 이러한 구성으로 함으로써, 표시장치의 저소비 전력화를 꾀하고, 휴대전화기의 일 회회 충전에 의한 사용 시간을 길게 할 수 있다. 휴대전화기의 저비용화를 꾀할 수 있다.

[0591] 도 61에 나타난 휴대전화는, 여러 가지 정보(정지 화상, 동영상, 텍스트 화상 등)를 표시하는 기능을 가진다. 달력, 날짜 또는 시간 등을 표시부에 표시하는 기능을 가진다. 표시부에 표시한 정보를 조작 또는 편집하는 기능을 가진다. 여러 가지 소프트웨어(프로그램)에 의해 처리를 제어하는 기능을 가진다. 무선통신기능을 가진다. 무선통신기능을 사용해서 다른 휴대전화, 고정 전화 또는 음성통신기기와 통화하는 기능을 가진다. 무선통신기능을 사용해서 여러 가지 컴퓨터 네트워크에 접속하는 기능을 가진다. 무선통신기능을 사용해서 여러 가지 데이터의 송신 또는 수신을 행하는 기능을 가진다. 착신, 데이터의 수신, 또는 알람에 따라 진동이 동작하는 기능을 가진다. 착신, 데이터의 수신, 또는 알람에 따라 소리가 발생하는 기능을 가진다. 또한, 도 61에 나타난 휴대전화는 가지는 기능은 이것에 한정되지 않고, 여러 가지 기능을 가질 수 있다.

[0592] 도 62a는 디스플레이이며, 케이싱(9671), 지지대(9672), 표시부(9673), 스피커(9677), L E D 램프(9679), 입력 수단(접속 단자(9674), 센서(9675)(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 빛, 액, 자기, 온도, 화학물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경도, 진동, 냄새 또는 적외선을 측정하는 기능을 포함한 것), 마이크로폰(9676), 조작키(9678)) 등을 포함한다. 도 62a에 나타내는 디스플레이는, 여러 가지 정보(정지 화상, 동영상, 텍스트 화상 등)를 표시부에 표시하는 기능을 가진다. 또한, 도 62a에 나타내는 디스플레이가 가지는 기능은 이것에 한정되지 않고, 여러 가지 기능을 가질 수 있다.

[0593] 도 62b는 카메라이며, 본체(9691), 표시부(9692), 셔터 버튼(9696), 스피커(9700), L E D 램프(9701), 입력 수단(수상부(9693), 조작키(9694), 외부접속 포트(9695), 접속 단자(9697), 센서(9698)(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 빛, 액, 자기, 온도, 화학물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경도, 진동, 냄새 또는 적외선을 측정하는 기능을 포함한 것), 마이크로폰(9699)) 등을 포함한다. 도 62b에 나타내는 카메라는, 정지 화상을 촬영하는 기능을 가진다. 동영상을 촬영하는 기능을 가진다. 촬영한 화상(정지 화상, 동영상)을 자동으로 보정하는 기능을 가진다. 촬영한 화상을 기록 매체(외부 또는 카메라에 내장)에 보존하는 기능을 가진다. 촬영한 화상을 표시부에 표시하는 기능을 가진다. 또한, 도 62b에 나타내는 카메라가 가지는 기능은 이것에 한정되지 않고, 여러 가지 기능을 가질 수 있다.

[0594] 도 62c는 컴퓨터이며, 본체(9711), 케이싱(9712), 표시부(9713), 스피커(9720), L E D 램프(9721), 리더/라이터(9722), 입력 수단(키보드(9714), 외부접속 포트(9715), 포인팅 디바이스(9716), 접속 단자(9717), 센서(9718)(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 빛, 액, 자기, 온도, 화학물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경도, 진동, 냄새 또는 적외선을 측정하는 기능을 포함한 것), 마이크로폰(9719)) 등을 포함한다. 도 62c에 나타내는 컴퓨터는, 여러 가지 정보(정지 화상, 동영상, 텍스트 화상 등)를 표시부에 표시하는 기능을 가진다. 여러 가지 소프트웨어(프로그램)에 의해 처리를 제어하는 기능을 가진다. 무선통신 또는 유선통신 등의 통신기능을 가진다. 통신기능을 사용해서 여러 가지 컴퓨터 네트워크

크에 접속하는 기능을 가진다. 통신기능을 사용해서 여러 가지 데이터의 송신 또는 수신을 행하는 기능을 가진다. 또한, 도 62c에 나타내는 컴퓨터가 가지는 기능은 이것에 한정되지 않고, 여러 가지 기능을 가질 수 있다.

[0595] 도 69a는 모바일 컴퓨터이며, 본체(9791), 표시부(9792), 스위치(9793), 스피커(9799), L E D 램프(9800), 입력 수단(조작키(9794), 적외선 포트(9795), 접속 단자(9796), 센서(9797)(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 빛, 액, 자기, 온도, 화학물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경도, 진동, 냄새 또는 적외선을 측정하는 기능을 포함한 것), 마이크로폰(9798)) 등을 포함한다. 도 69a에 나타내는 모바일 컴퓨터는, 여러 가지 정보(정지 화상, 동영상, 텍스트 화상 등)를 표시부에 표시하는 기능을 가진다. 표시부에 터치 패널의 기능을 가진다. 달력, 날짜 또는 시간 등을 표시하는 기능을 표시부에 가진다. 여러 가지 소프트웨어(프로그램)에 의해 처리를 제어하는 기능을 가진다. 무선통신기능을 가진다. 무선통신기능을 사용해서 여러 가지 컴퓨터 네트워크에 접속하는 기능을 가진다. 무선통신기능을 사용해서 여러 가지 데이터의 송신 또는 수신을 행하는 기능을 가진다. 또한, 도 69a에 나타내는 모바일 컴퓨터가 가지는 기능은 이것에 한정되지 않고, 여러 가지 기능을 가질 수 있다.

[0596] 도 69b는 기록 매체를 구비한 휴대형 화상재생장치(예를 들면, D V D 재생장치)이며, 본체(9811), 케이싱(9812), 표시부A(9813), 표시부B(9814), 스피커부(9817), L E D 램프(9821), 입력 수단(기록 매체 판독부(9815)(기록 매체는 D V D 등), 조작키(9816), 접속 단자(9818), 센서(9819)(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 빛, 액, 자기, 온도, 화학물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경도, 진동, 냄새 또는 적외선을 측정하는 기능을 포함한 것), 마이크로폰(9820)) 등을 포함한다. 표시부A(9813)는 주로 화상정보를 표시하고, 표시부B(9814)는 주로 문자정보를 표시할 수 있다.

[0597] 도 69c는 고글형 디스플레이이며, 본체(9831), 표시부(9832), 이어폰(9833), 지지부(9834), L E D 램프(9839), 스피커(9838), 입력 수단(접속 단자(9835), 센서(9836)(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 빛, 액, 자기, 온도, 화학물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경도, 진동, 냄새 또는 적외선을 측정하는 기능을 포함한 것), 마이크로폰(9837)) 등을 포함한다. 도 69c에 나타내는 고글형 디스플레이는, 외부로부터 취득한 화상(정지 화상, 동영상, 텍스트 화상 등)을 표시부에 표시하는 기능을 가진다. 또한, 도 69c에 나타내는 고글형 디스플레이가 가지는 기능은 이것에 한정되지 않고, 여러 가지 기능을 가질 수 있다.

[0598] 도 70a는 휴대형 게임기이며, 케이싱(9851), 표시부(9852), 스피커부(9853), 기억매체 삽입부(9855), L E D 램프(9859), 입력 수단(조작키(9854), 접속 단자(9856), 센서(9857)(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 빛, 액, 자기, 온도, 화학물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경도, 진동, 냄새 또는 적외선을 측정하는 기능을 포함한 것), 마이크로폰(9858)) 등을 포함한다. 도 70a에 나타내는 휴대형 게임기는, 기록 매체에 기록되어 있는 프로그램 또는 데이터를 판독해서 표시부에 표시하는 기능을 가진다. 다른 휴대형 게임기와 무선통신을 행해서 정보를 공유하는 기능을 가진다. 또한, 도 70a에 나타내는 휴대형 게임기가 가지는 기능은 이것에 한정되지 않고, 여러 가지 기능을 가질 수 있다.

[0599] 도 70b는 텔레비전 수상 기능 장착 디지털 카메라이며, 본체(9861), 표시부(9862), 스피커(9864), 셔터 버튼(9865), L E D 램프(9871), 입력 수단(조작키(9863), 수상부(9866), 안테나(9867), 접속 단자(9868), 센서(9869)(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 빛, 액, 자기, 온도, 화학물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경도, 진동, 냄새 또는 적외선을 측정하는 기능을 포함한 것), 마이크로폰(9870)) 등을 포함한다. 도 70b에 나타내는 텔레비전 수상 기능 장착 디지털 카메라는, 정지 화상을 촬영하는 기능을 가진다. 동영상을 촬영하는 기능을 가진다. 촬영한 화상을 자동으로 보정하는 기능을 가진다. 안테나로부터 여러 가지 정보를 취득하는 기능을 가진다. 촬영한 화상, 또는 안테나로부터 취득한 정보를 보존하는 기능을 가진다. 촬영한 화상, 또는 안테나로부터 취득한 정보를 표시부에 표시하는 기능을 가진다. 또한, 도 70b에 나타내는 텔레비전 수상 기능 장착 디지털 카메라가 가지는 기능은 이것에 한정되지 않고, 여러 가지 기능을 가질 수 있다.

[0600] 도 71은 휴대형 게임기이며, 케이싱(9881), 제1 표시부(9882), 제2 표시부(9883), 스피커부(9884), 기록 매체 삽입부(9886), L E D 램프(9890), 입력 수단(조작키(9885), 접속 단자(9887), 센서(9888)(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 빛, 액, 자기, 온도, 화학물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경도, 진동, 냄새 또는 적외선을 측정하는 기능을 포함한 것), 마이크로폰(9889)) 등을 포함한다. 도 71에 나타내는 휴대형 게임기는, 기록 매체에 기록되어 있는 프로그램 또는 데이터를 판독해서 표시부에 표시하는 기능을 가진다. 다른 휴대형 게임기와 무선통신을 행해서 정보를 공유하는 기능을 가진다.

또한, 도 71에 나타내는 휴대형 게임기가 가지는 기능은 이것에 한정되지 않고, 여러 가지 기능을 가질 수 있다.

[0601] 도 62a 내지 도 62c, 도 69a 내지 도 69c, 도 70a 내지 도 70b, 및 도 71에 나타낸 바와 같이, 전자기기는, 어떠한 정보를 표시하기 위한 표시부를 가지는 것을 특징으로 한다.

[0602] 다음에 반도체장치의 응용예를 설명한다.

[0603] 도 63에, 반도체장치를, 건조물과 일체로 설치한 예에 대해서 나타낸다. 도 63은, 케이싱(9730), 표시부(9731), 조작부인 리모트 컨트롤 장치(9732), 스피커부(9733) 등을 포함한다. 반도체장치는, 벽걸이형으로서 건물과 일체로 되어 있고, 넓은 설치 공간을 필요로 하지 않고 설치할 수 있다.

[0604] 도 64에, 건조물 내에 반도체장치를, 건조물과 일체로 설치한 다른 예에 대해서 나타낸다. 표시 패널(9741)은, 유닛배스(9742)와 일체로 부착되어 있고, 입욕자는 표시 패널(9741)의 시청이 가능해진다. 표시 패널(9741)은 입욕자가 조작함으로써 정보를 표시하는 기능을 가진다. 광고 또는 오락 수단으로 이용할 수 있는 기능을 가진다.

[0605] 또한, 반도체장치는, 도 64에 나타낸 유닛배스(9742)의 측벽뿐만 아니라, 여러 가지 장소에 설치할 수 있다. 예를 들면, 거울면의 일부 또는 육조 자체와 일체로 하는 등으로 해도 된다. 이때, 표시 패널(9741)의 형상은, 거울면 또는 육조의 형상에 맞춘 것으로 해도 된다.

[0606] 도 65에, 반도체장치를, 건조물과 일체로 설치한 다른 예에 대해서 나타낸다. 표시 패널(9752)은, 주상체(9751)의 곡면에 맞춰서 만곡시켜서 부착한다. 또한, 여기에서는 주상체(9751)를 전봇대로 해서 설명한다.

[0607] 도 65에 나타내는 표시 패널(9752)은, 인간의 시점보다 높은 위치에 설치된다. 전봇대와 같이 옥외에서 밀집해 있는 건조물에 표시 패널(9752)을 설치함으로써 불특정 다수의 시인자에게 광고를 행할 수 있다. 여기에서, 표시 패널(9752)은, 외부로부터의 제어에 의해, 같은 화상을 표시시키는 것, 및 순시에 화상을 바꾸는 것이 용이하기 때문에, 매우 효율적인 정보표시, 및 광고효과를 얻을 수 있다. 표시 패널(9752)에 자발광형 표시 소자를 설치함으로써, 야간에도, 시인성 높은 표시 매체로서 유용하다고 할 수 있다. 전봇대에 설치함으로써 표시 패널(9752)의 전력공급 수단의 확보가 용이하다. 재해 발생시 등의 비상 사태 시에는, 이재민에게 재빠르게 정확한 정보를 전달하는 수단이 될 수 있다.

[0608] 또한, 표시 패널(9752)로서, 예를 들면, 필름형 기관에 유기 트랜지스터 등의 스위칭소자를 설치해서 표시 소자를 구동함으로써 화상의 표시를 행하는 표시 패널을 사용할 수 있다.

[0609] 또한, 본 실시예에 있어서, 건조물로서 벽, 주상체, 유닛배스를 예로 들었지만, 본 실시예는 이것에 한정되지 않고, 여러 가지 건조물에 반도체장치를 설치할 수 있다.

[0610] 다음에 반도체장치를, 이동체와 일체로 설치한 예에 대해서 나타낸다.

[0611] 도 66은, 반도체장치를, 자동차와 일체로 설치한 예에 대해서 나타낸 도면이다. 표시 패널(9761)은, 자동차 차체(9762)와 일체로 부착되어 있고, 차체의 동작 또는 차체 내외에서 입력되는 정보를 온디맨드로 표시할 수 있다. 또한, 네비게이션 기능을 가져도 된다.

[0612] 또한, 반도체장치는, 도 66에 나타낸 차체(9762)뿐만 아니라, 여러 가지 장소에 설치할 수 있다. 예를 들면, 유리창, 도어, 핸들, 변속 기어, 좌석 시트, 백미러 등과 일체로 해도 된다. 이때, 표시 패널(9761)의 형상은, 설치하는 물체의 형상에 맞추어도 된다.

[0613] 도 67은, 반도체장치를, 열차 차량과 일체로 설치한 예에 대해서 나타낸 도면이다.

[0614] 도 67a는, 열차차량의 도어(9771)의 유리에 표시 패널(9772)을 설치한 예에 대해서 나타낸 도면이다. 종래의 종이에 의한 광고에 비해, 광고 전환 시에 필요해지는 인건비가 들지 않는 이점이 있다. 표시 패널(9772)은, 외부로부터의 신호에 의해 표시부에서 표시되는 화상을 순시에 변환할 수 있기 때문에, 예를 들면, 전차의 승강객의 손님층이 바뀌는 시간대마다 표시 패널의 화상을 전환할 수 있어, 보다 효과적인 광고 효과를 얻을 수 있다.

[0615] 도 67b는, 열차차량의 도어(9771)의 유리 이외에, 유리창(9773), 및 천정(9774)에 표시 패널(9772)을 설치한 예에 대해서 나타낸 도면이다. 이렇게, 반도체장치는, 종래에는 설치가 곤란했던 장소에 용이하게 설치할 수 있기 때문에, 효과적인 광고 효과를 얻을 수 있다. 반도체장치는, 외부로부터의 신호에 의해 표시부에서 표시되는 화상을 순시에 변환할 수 있기 때문에, 광고 전환 시의 비용 및 시간을 절감할 수 있고, 보다 유연한 광고의 운용

및 정보 전달이 가능해진다.

- [0616] 또한, 반도체장치는, 도 67에 나타난 도어(9771), 유리창(9773), 및 천정(9774)뿐만 아니라, 여러 가지 장소에 설치할 수 있다. 예를 들면, 손잡이, 좌석 시트, 난간, 바닥 등과 일체로 해도 된다. 이때, 표시 패널(9772)의 형상은, 설치하는 물체의 형상에 맞추어도 된다.
- [0617] 도 68은, 반도체장치를, 여객용 비행기와 일체로 설치한 예에 대해서 나타난 도면이다.
- [0618] 도 68a는, 여객용 비행기의 시트 상부의 천정(9781)에 표시 패널(9782)을 설치했을 때의, 사용시의 형상에 대해서 나타난 도면이다. 표시 패널(9782)은, 천정(9781)과 힌지부(9783)를 통해서 일체로 부착되어 있고, 힌지부(9783)의 신축에 의해 승객은 표시 패널(9782)을 시청할 수 있다. 표시 패널(9782)은 승객이 조작함으로써 정보를 표시하는 기능을 가진다. 광고 또는 오락 수단으로 이용할 수 있는 기능을 가진다. 도 68b에 나타난 바와 같이, 힌지부를 구부러서 천정(9781)에 격납함으로써, 이착륙시의 안전을 배려할 수 있다. 또한, 긴급시에 표시 패널의 표시 소자를 점등시킴으로써 정보 전달 수단 및 유도등으로 이용할 수 있다.
- [0619] 이때, 반도체장치는, 도 68에서 나타난 천정(9781)뿐만 아니라, 여러 가지 장소에 설치할 수 있다. 예를 들면, 좌석 시트, 시트 테이블, 팔걸이, 창문 등과 일체로 해도 된다. 복수의 사람이 동시에 시청할 수 있는 대형 표시 패널을, 기체의 벽에 설치해도 된다. 이때, 표시 패널(9782)의 형상은, 설치하는 물체의 형상에 맞추어도 된다.
- [0620] 이때, 본 실시예에 있어서, 이동체로서 전차차량 본체, 자동차 차체, 비행기 차체에 대해서 예시했지만 이것에 한정되지 않고, 자동 이륜차, 자동 사륜차(자동차, 버스 등을 포함한다), 전차(모노 레일, 철도 등을 포함한다), 선박 등, 여러 가지 것에 설치할 수 있다. 반도체장치는, 외부로부터의 신호에 의해, 이동체 내에 있어서의 표시 패널의 표시를 순시에 바꿀 수 있기 때문에, 이동체에 반도체장치를 설치함으로써, 이동체를 불특정 다수의 고객을 대상으로 삼은 광고 표시판, 재해 발생시의 정보 표시판 등의 용도에 사용할 수 있다.
- [0621] 또한, 본 실시예에 있어서, 여러 가지 도면을 사용해서 서술했지만, 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대치 등을 자유롭게 행할 수 있다. 또한, 지금까지에 서술한 도면에 있어서, 각각의 부분에 관해서, 다른 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.
- [0622] 마찬가지로, 본 실시예의 각각의 도면에서 서술한 내용(일부여도 된다)은, 다른 실시예의 도면에서 서술한 내용(일부여도 된다)에 대하여, 적용, 조합, 또는 대치 등을 자유롭게 행할 수 있다. 또한, 본 실시예의 도면에 있어서, 각각의 부분에 관해서, 다른 실시예의 부분을 조합함으로써, 더 많은 도면을 구성할 수 있다.
- [0623] 또한, 본 실시예는, 다른 실시예에서 서술한 내용(일부여도 된다)을, 구체화한 경우의 일례, 약간 변형한 경우의 일례, 일부를 변경한 경우의 일례, 개량한 경우의 일례, 상세하게 서술한 경우의 일례, 응용한 경우의 일례, 관련이 있는 부분에 관한 일례 등을 나타낸다. 따라서, 다른 실시예에서 서술한 내용은, 본 실시예에의 적용, 조합, 또는 대치를 자유롭게 행할 수 있다.
- [0624] [실시의 형태 1]
- [0625] 본 실시의 형태에서는, 실시예 1의 구성을 사용하여, 실제로 액정표시장치를 제조하는 예에 대해서, 도 14a~도 14b, 도 15a~도 15d, 도 16a~도 16c, 도 17a~도 17c, 도 18을 사용하여 설명한다. 다만 기본 구성은 실시예 1에 서술된 구성뿐만 아니라, 실시예 2의 구성, 실시예 3의 구성, 실시예 4의 구성, 실시예 5의 구성, 실시예 6의 구성의 각각의 부분을 원용하여, 본 실시예를 완성할 수 있다.
- [0626] 즉, 실시예 2에 서술한 보텀 게이트형 TFT, 실시예 3에 서술한 화소 전극을 직접 섬 형상 반도체막에 접속시키는 구성, 실시예 4에 서술한 전극 접속 구성, 실시예 5의 화소 전극형상, 실시예 6에 서술한 컬러필터 등을, 필요에 따라 본 실시예에 조합할 수 있다는 것은 말할 필요도 없다.
- [0627] 도 14a에 본 실시예의 액정표시장치의 평면도, 도 14b에 단면도를 나타낸다. 본 실시예는, 실시예 1에 나타난 구조를 가지는 액정표시장치의 제조 방법의 일례다. 따라서, 공통 전극(도 1의 도전막(115)에 상당)과 화소 전극(도 1의 화소 전극(113 및 114)에 상당)의 간격의 자유도가 향상된다. 화소 전극이 가지는 개구(도 3의 홈(117)에 상당)의 배치 간격이나 개구의 폭은, 화소 전극과 공통 전극 사이의 거리에 따라, 최적값이 바뀌기 때문에, 개구의 크기나 폭이나 간격도 자유롭게 배치할 수 있다. 그리고, 전극 사이에 가해지는 전계의 기울기를

제어할 수 있게 되고, 예를 들면 기판과 평행 방향의 전계를 증가시키는 것 등을 용이하게 행할 수 있다. 즉, 액정을 사용한 표시장치에 있어서는, 기판과 평행하게 배향하고 있는 액정분자(소위 호모지니어스 배향)를, 기판에 평행한 방향에서 제어할 수 있기 때문에, 최적의 전계를 가함으로써 시야각이 넓어진다.

[0628] 우선, 도 15a에 나타낸 바와 같이, 기판(800) 위에 투광성을 가지는 도전막(801)을 형성한다. 기판(800)은, 유리 기판, 석영기판, 알루미늄 등 절연물로 형성되는 기판, 후공정의 처리 온도를 견딜 수 있는 내열성을 가지는 플라스틱 기판, 실리콘 기판, 또는 금속판이다. 또한 기판(800)은, 스테인레스 스틸 등의 금속 또는 반도체 기판 등의 표면에 산화규소나 질화규소 등의 절연막을 형성한 기판으로 해도 된다. 또한, 기판(800)에 플라스틱 기판을 사용할 경우, P C(폴리카보네이트), P E S(폴리에테르 술폰), P E T(폴리에틸렌 테레프탈레이트) 혹은 P E N(폴리에틸렌 나프탈레이트) 등의 유리 전이점이 비교적 높은 것을 사용하는 것이 바람직하다.

[0629] 또한 도전막(801)은, 예를 들면 인듐 주석 산화물(I n d i u m T i n O x i d e(I T O))막, S i 원소를 포함한 인듐 주석 산화물막, 산화인듐에 2~20wt %의 산화아연(Z n O)을 더 혼합한 타겟을 사용해서 형성된 재료(본 명세서에서는 「I Z O(I n d i u m Z i n c O x i d e」라고도 한다)를 사용한 막이다.

[0630] 이어서, 도전막(801) 위 및 기판(800) 위에 하지막으로서 절연막(802)을 형성한다. 절연막(802)은, 예를 들면 질화규소막 위에 산화규소막을 적층한 것이지만, 다른 절연물(예를 들면 질소를 포함한 산화규소막, 또는 산소를 포함한 질화규소막)로 해도 된다.

[0631] 여기에서, 산화규소막이나 질소를 포함한 산화규소막 등으로 이루어지는 절연막(802)의 표면에 고밀도 플라즈마에 의한 질화처리를 행함으로써, 절연막(802)의 표면에 질화규소막을 형성해도 된다.

[0632] 고밀도 플라즈마는, 예를 들면 2.45 G H z의 마이크로파를 사용함으로써 생성되고, 전자밀도가 $1 \times 10^{11} \sim 1 \times 10^{13} / \text{cm}^3$ 및 전자온도가 2 e V 이하, 이온 에너지가 5 e V 이하인 것이라고 한다. 이러한 고밀도 플라즈마는 활성종의 운동에너지가 낮고, 종래의 플라스마처리와 비교해서 플라즈마에 의한 데미지가 적고, 결함이 적은 막을 형성할 수 있다. 마이크로파를 발생하는 안테나로부터 절연막(802)까지의 거리는 20~80mm, 바람직하게는 20~60mm로 하면 된다.

[0633] 질소분위기, 예를 들면 질소와 희가스를 포함한 분위기 하, 또는 질소와 수소와 희가스를 포함한 분위기 하, 또는 암모니아와 희가스를 포함한 분위기 하에서, 상기 고밀도 플라스마처리를 행함으로써 절연막(802)의 표면을 질화할 수 있다.

[0634] 질화규소막은 기판(800)으로부터의 불순물의 확산을 억제할 수 있고, 또 상기 고밀도 플라스마처리에 의해 매우 얇게 형성할 수 있기 때문에, 그 위에 형성되는 반도체막으로의 응력의 영향을 적게 할 수 있다.

[0635] 이어서, 도 15b에 나타낸 바와 같이, 절연막(802) 위에, 반도체막(803)으로서, 결정성 반도체막(예를 들면 다결정 규소막)을 형성한다. 결정성 반도체막의 형성 방법으로는, 절연막(802) 위에 직접 결정성 반도체막을 형성하는 방법, 및, 절연막(802) 위에 비정질 반도체막을 형성한 후에 결정화시키는 방법을 들 수 있다.

[0636] 비정질 반도체막을 결정화시키는 방법으로는, 레이저광을 조사하는 방법, 반도체막의 결정화를 조장시키는 원소(예를 들면 니켈 등의 금속 원소)를 사용해서 가열해서 결정화시키는 방법, 또는, 반도체막의 결정화를 조장시키는 원소를 사용해서 가열해서 결정화시킨 후, 레이저광을 조사하는 방법을 사용할 수 있다. 물론 상기 원소를 사용하지 않고 비정질 반도체막을 열결정화시키는 방법을 사용할 수도 있다. 다만 기판이 석영기판, 실리콘 웨이퍼 등 고온을 견딜 수 있는 것에 한정된다.

[0637] 레이저 조사를 사용할 경우, 연속 발진형의 레이저 빔(CW레이저 빔)이나 펄스 발진형의 레이저 빔(펄스 레이저 빔)을 사용할 수 있다. 여기에서 사용할 수 있는 레이저 빔은, A r 레이저, K r 레이저, 엑시머레이저 등의 기체레이저, 단결정의 Y A G, Y V O₄, 포르스테라이트(M g₂ S i O₄), Y A l O₃, G d V O₄, 혹은 다결정(세라믹)의 Y A G, Y₂O₃, Y V O₄, Y A l O₃, G d V O₄에, 불순물로서 N d, Y b, C r, T i, H o, E r, T m, T a 중 1종 또는 복수 종 첨가되어 있는 것을 매질로 하는 레이저, 유리레이저, 루비레이저, 알렉산드라이트 레이저, T i :사파이어 레이저, 구리 증기 레이저 또는 금 증기 레이저 중 일 종 또는 복수 종으로부터 발진 되는 것을 사용할 수 있다. 이러한 레이저 빔의 기본파, 및 이러한 기본파의 제2 고조파 내지 제4 고조파의 레이저 빔을 조사함으로써 대입경의 결정을 얻을 수 있다. 예를 들면 N d : Y V O₄ 레이저(기본파 1064 n m)의 제2 고조파(532 n m)나 제3 고조파(355 n m)를 사용할 수 있다. 이때 레이저의 에너지밀도는 0.01~100MW/cm²

정도(바람직하게는 $0.1 \sim 10 \text{ MW/cm}^2$)가 필요하다. 그리고, 주사 속도를 $10 \sim 2000 \text{ cm/sec}$ 정도로 해서 조사한다.

[0638] 또한, 단결정의 YAG, YVO_4 , 포르스테라이트(Mg_2SiO_4), YAlO_3 , GdVO_4 , 혹은 다결정(세라믹)의 YAG, Y_2O_3 , YVO_4 , YAlO_3 , GdVO_4 에, 불순물로서 Nd, Yb, Cr, Ti, Ho, Er, Tm, Ta 중 1종 또는 복수 중 첨가되어 있는 것을 매질로 하는 레이저, Ar 이온 레이저, 또는 Ti:사파이어 레이저는, 연속발진을 시키는 것이 가능해서, Q스위치 동작이나 모드 동기 등을 행함으로써 10MHz 이상의 발진 주파수로 펄스 발진을 시키는 것도 가능하다. 10MHz 이상의 발진 주파수로 레이저 빔을 발진시키면, 반도체막이 레이저에 의해 용융된 후 고화될 때까지의 동안에, 다음 펄스가 반도체막에 조사된다. 따라서, 발진 주파수가 낮은 펄스 레이저를 사용할 경우와 달리, 반도체막 내에서 고액 계면을 연속적으로 이동시킬 수 있기 때문에, 주사 방향을 향해서 연속적으로 성장한 결정립을 얻을 수 있다.

[0639] 매질로서 세라믹(다결정)을 사용하면, 단시간 및 저비용으로 자유로운 형상으로 매질을 형성할 수 있다. 단결정을 사용할 경우, 통상, 직경 수mm, 길이 수십mm의 원기둥 모양의 매질이 이용되지만, 세라믹을 사용하는 경우에는 더욱 큰 것을 형성할 수 있다.

[0640] 발광에 직접 기여하는 매질 내의 Nd, Yb 등의 불순물의 농도는, 단결정 내에서도 다결정 내에서도 크게 변화하지는 않기 때문에, 농도를 증가시키는 것에 의한 레이저의 출력 향상에는 어느 정도 한계가 있다. 그러나 세라믹의 경우, 단결정과 비교해서 매질의 크기를 현저하게 크게 할 수 있으므로 대폭적인 출력을 향상시킬 수 있다.

[0641] 또한, 세라믹의 경우에는, 평행육면체 형상이나 직방체 형상의 매질을 용이하게 형성할 수 있다. 이러한 형상의 매질을 사용하여, 발진광을 매질의 내부에서 지그재그로 진행시키면, 발진 광로를 길게 할 수 있다. 따라서 증폭이 커지고, 대출력으로 발진시킬 수 있게 된다. 또한 이러한 형상의 매질로부터 쏘아지는 레이저 빔은 방출시의 단면 형상이 사각형 형상이기 때문에, 둥근 형상의 빔과 비교하면, 선상 빔으로 정형하는 데도 유리하다. 이렇게 쏘아진 레이저 빔을, 광학계를 사용해서 정형함으로써, 가로 길이 1mm 이하, 세로 길이 수mm~수m의 선상 빔을 용이하게 얻을 수 있다. 또한 여기광을 매질에 균일하게 조사함으로써, 선상 빔은 길이 방향으로 에너지 분포가 균일한 것이 된다.

[0642] 이 선상 빔을 반도체막에 조사함으로써, 반도체막의 전체 면을 따라 균일하게 어닐 할 수 있다. 선상 빔의 양단까지 균일한 어닐이 필요한 경우에는, 그 양단에 슬릿을 배치하고, 에너지의 쇠퇴부를 차광하는 등의 고안이 필요하다.

[0643] 이렇게 하여 얻어진 강도가 균일한 선상 빔을 사용해서 반도체막을 어닐 하고, 이 반도체막을 사용해서 전자기기를 제조하면, 그 전자기기의 특성은, 양호하고 균일하다.

[0644] 비정질 반도체막의 결정화를 조장시키는 원소를 사용해서 가열해서 결정화시키는 방법으로는, 비정질 반도체막(아모퍼스 실리콘막이라고도 불린다)에 결정화를 조장하는 금속 원소를 첨가하고, 가열처리를 행함으로써 첨가 영역을 기점으로 해서 비정질 반도체막을 결정화시키는 것이다.

[0645] 또한 가열처리 대신에 강광을 조사함으로써, 비정질 반도체막의 결정화를 행할 수도 있다. 이 경우, 적외광, 가시광선, 또는 자외광의 어느 하나 또는 그것들의 조합을 사용할 수 있는데, 대표적으로는, 할로겐램프, 메탈헬라이드램프, 크세논 아크램프, 카본 아크램프, 고압 나트륨램프, 또는 고압 수은램프로부터 쏘아진 빛을 사용한다. 램프 광원의 발광 강도는 임의의 것으로 하지만, 반도체막이 순간적으로 600~1000도 정도까지 가열되도록 한다. 또한, 필요하면, 강광을 조사하기 전에 비정질 구조를 가지는 비정질 반도체막에 함유하는 수소를 방출시키는 열처리를 행해도 된다. 또한 가열처리와 강광의 조사를 모두 행함으로써 결정화를 행해도 된다.

[0646] 가열처리 후에 결정성 반도체막의 결정화율(막의 전 체적에 있어서의 결정 성분의 비율)을 향상시키고, 결정립 내에 남는 결함을 보수하기 위해서, 결정성 반도체막에 레이저광을 대기 또는 산소분위기에서 조사해도 된다. 레이저광으로는, 전술한 것을 사용할 수 있다.

[0647] 또한 첨가한 원소를 결정성 반도체막으로부터 제거할 필요가 있는데, 그 방법을 이하에 설명한다.

[0648] 우선 오존 함유 수용액(대표적으로는 오존수)으로 결정성 반도체막의 표면을 처리함으로써, 결정성 반도체막의 표면에 산화막(케미컬 옥사이드라고 불린다)으로 이루어진 배리어층을 1nm~10nm의 두께로 형성한다. 배리어층은, 이후의 공정에서 게터링층만을 선택적으로 제거할 때에 에칭 스톱퍼로서 기능한다.

- [0649] 이어서, 배리어층 위에 회가스 원소를 포함한 게터링층을 게터링 사이트로서 형성한다. 여기에서는, CVD법 또는 스퍼터링법에 의해 회가스 원소를 포함한 반도체막을 게터링층으로서 형성한다. 게터링층을 형성할 때에는, 회가스 원소가 게터링층에 첨가되도록 스퍼터링 조건을 적절히 조절한다. 회가스 원소로는, 헬륨(He), 네온(Ne), 아르곤(Ar), 크립톤(Kr), 크세논(Xe)으로부터 선택된 일 종 또는 복수 종을 사용한다.
- [0650] 또한, 불순물원소인 인을 포함한 원료 가스를 사용한 경우나 인을 포함한 타겟을 사용해서 게터링층을 형성한 경우, 회가스 원소에 의한 게터링에 추가로, 인의 쿨롱 힘을 이용해서 게터링을 행할 수 있다. 또한 게터링 시에, 금속 원소(예를 들면 니켈)는 산소농도가 높은 영역으로 이동하기 쉬운 경향이 있기 때문에, 게터링층에 포함되는 산소농도는, 예를 들면 $5 \times 10^{18} \text{ cm}^{-3}$ 이상으로 하는 것이 바람직하다.
- [0651] 이어서 결정성 반도체막, 배리어층 및 게터링층에 열처리(예를 들면 가열처리 또는 강광을 조사하는 처리)를 행하여, 금속 원소(예를 들면 니켈)의 게터링을 행하고, 결정성 반도체막 내에 있어서의 금속 원소를 저농도화하거나, 제거한다.
- [0652] 이어서 배리어층을 에칭 스톱퍼로 해서 공지의 에칭 방법을 행하여, 게터링층만을 선택적으로 제거한다. 그 후 산화막으로 이루어진 배리어층을, 예를 들면 불산을 포함한 에칭제에 의해 제거한다.
- [0653] 여기에서, 제조되는 TFT의 경계치 특성을 고려해서 불순물 이온을 도핑 해도 된다.
- [0654] 이어서, 반도체막(803) 위에 포토레지스트 막(도시 생략)을 도포법에 의해 도포하고, 이 포토레지스트 막을 노광 및 현상한다. 도포법이란 스핀 코트법, 스프레이법, 스크린인쇄법, 페인트법 등이다. 이에 따라 반도체막(803) 위에는 레지스트가 형성된다. 이어서, 이 레지스트를 마스크로 해서 반도체막(803)을 에칭한다. 이에 따라 절연막(802) 위에는, 박막 트랜지스터가 형성되는 섬 형상 반도체막(872, 873, 874)이 형성된다.
- [0655] 이어서, 섬 형상 반도체막(872~874)의 표면을 불산 함유 에칭제 등으로 세정한 후, 섬 형상 반도체막(872~874) 위에 게이트 절연막(804)을 10nm~200nm의 두께로 형성한다. 게이트 절연막(804)은, 규소를 주성분으로 하는 절연막, 예를 들면 산화규소막, 질화규소막, 질소를 포함한 산화규소막, 산소를 포함한 질화규소막 등으로 형성된다. 또 단층으로 해도 되고 적층막으로 해도 된다. 또한, 절연막(802) 위에도 게이트 절연막(804)이 형성된다.
- [0656] 게이트 절연막(804) 형성 후, 게이트 전극(865, 866, 867, 868), 및 전극(869)의 형성, 및, 불순물영역(807a, 807b, 808a, 808b, 809a, 809b, 810a, 810b, 813a, 813b, 813c, 814a, 814b, 814c, 814d), 채널 형성 영역(895, 896, 897(897a, 897b))의 형성을 행한다(도 15d 참조).
- [0657] TFT(827)의 게이트 전극(865)은, 하층 게이트 전극(805a) 및 상층 게이트 전극(806a)을 가지고 있다. TFT(829)의 게이트 전극(866)은, 하층 게이트 전극(805b) 및 상층 게이트 전극(806b)을 가지고 있다. TFT(825)의 게이트 전극(867)은, 하층 게이트 전극(805c) 및 상층 게이트 전극(806c)을 가지고 있고, 게이트 전극(868)은, 하층 게이트 전극(805d) 및 상층 게이트 전극(806d)을 가지고 있다.
- [0658] 또 전극(869)은, 하층 전극(861) 및 상층 전극(862)을 가지고 있다.
- [0659] 각각의 불순물영역(807a 및 807b)은, TFT(827)의 소스 영역 또는 드레인 영역이며, 불순물영역(808a 및 808b)은, TFT(827)의 저농도 불순물영역이다. 불순물영역(808a 및 808b)의 사이에는 채널 형성 영역(895)이 위치하고 있다.
- [0660] 각각의 불순물영역(809a 및 809b)은, TFT(829)의 소스 영역 또는 드레인 영역이며, 불순물영역(810a 및 810b)은, TFT(829)의 저농도 불순물영역이다. 불순물영역(810a 및 810b)의 사이에는 채널 형성 영역(896)이 위치하고 있다.
- [0661] 각각의 불순물영역(813a 및 813c)은, TFT(825)의 소스 영역 또는 드레인 영역이며, 불순물영역(813b)은, 각각의 불순물영역(813a 및 813c)과 같은 공정으로 형성되어 있다. 불순물영역(814a, 814b, 814c, 814d)은, TFT(825)의 저농도 불순물영역이다. 불순물영역(814a 및 814b)의 사이에는 채널 형성 영역(897a), 불순물영역(814c 및 814d)의 사이에는 채널 형성 영역(897b)이 위치하고 있다.
- [0662] 본 실시예에 있어서, 불순물영역(809a~809b, 810a~810b, 813a~813c, 814a~814d)은, n형 불순물영역이며, n형을 부여하는 불순물원소, 예를 들면 인(P)이나 비소(As)를 포함하고 있다. 불순물영역(809a~809b, 813a~813c)은 고농도 불순물영역이기도 하고, 각각, 저농도 불순물영역인 각각의 불순물영역(810a~810b, 814a~814d)보다 불순물 농도가 높다.

- [0663] 또 본 실시예에 있어서, 불순물영역(807a~807b, 808a~808b)은, p형 불순물영역이며, p형을 부여하는 불순물 원소, 예를 들면 붕소(B)를 포함하고 있다. 불순물영역(807a~807b)은 고농도 불순물영역이기도 하고, 각각, 저농도 불순물영역인 각각의 불순물영역(808a~808b)보다 불순물 농도가 높다.
- [0664] 즉, TFT(829 및 825)는 n채널형 TFT이며, TFT(827)는 p채널형 TFT다.
- [0665] 게이트 전극(865~868) 및 전극(869)의 제조 방법에 대해서 이하에 설명한다.
- [0666] 게이트 절연막(804)을 형성한 후, 게이트 절연막(804)을 세정한다. 이어서 게이트 절연막(804) 위에, 제1 도전막 및 제2 도전막을, 이 순으로 형성한다. 제1 도전막은, 예를 들면 텅스텐 막이며, 제2 도전막은 질화 탄탈 막이다.
- [0667] 이어서, 제2 도전막 위에 포토레지스트 막을 도포하고, 이 포토레지스트 막을 노광 및 현상한다. 이에 따라 제2 도전막 위에는 레지스트가 형성된다. 이어서, 이 레지스트를 마스크로 해서, 제1 도전막 및 제2 도전막을 제1 조건으로 에칭하고, 또한 제2 도전막을 제2 조건으로 에칭한다. 이에 따라 섬 형상 반도체막(872) 위에는 하층 게이트 전극(805a) 및 상층 게이트 전극(806a), 섬 형상 반도체막(873) 위에는 하층 게이트 전극(805b) 및 상층 게이트 전극(806b), 섬 형상 반도체막(874) 위에는 하층 게이트 전극(805c) 및 상층 게이트 전극(806c), 및 하층 게이트 전극(805d) 및 상층 게이트 전극(806d)이 형성된다.
- [0668] 각각의 하층 게이트 전극(805a~805d)의 측면의 경사각은, 각각의 상층 게이트 전극(806a~806d)의 측면의 경사각보다 완만하다.
- [0669] 또한 하층 전극(861) 및 상층 전극(862)이 동시에 형성된다.
- [0670] 그 후에 포토레지스트 막을 제거한다.
- [0671] 불순물영역(807a, 807b, 808a, 808b, 809a, 809b, 810a, 810b, 813a, 813b, 813c, 814a, 814b, 814c, 814d)은, 게이트 전극(865~868)을 마스크로 해서 자기 정합적으로 불순물을 도입해서 형성해도 되고, 레지스트 마스크를 사용해서 불순물원소를 도입해서 형성해도 된다.
- [0672] 그 후에 거의 전체 면을 덮는 절연막(도시 생략)을 형성한다. 이 절연막은, 예를 들면 산화규소막이며, 플라즈마 CVD법에 의해 형성된다.
- [0673] 이어서, 섬 형상 반도체막(872~874)에 열처리를 행하고, 각각에 첨가된 불순물원소를 활성화한다. 이 열처리는, 램프 광원을 사용한 래피드 서멀 어닐링법(RTA법), 또는 YAG레이저 또는 엑시머레이저를 이면으로부터 조사하는 방법, 또는 노를 사용한 열처리, 또는 이러한 방법을 복수 조합한 방법에 의한 처리다.
- [0674] 상기한 열처리에 의해, 불순물원소가 활성화됨과 동시에, 섬 형상 반도체막(873~874)을 결정화할 때에 촉매로 사용한 원소(예를 들면 니켈 등의 금속 원소)가, 고농도의 불순물(예를 들면 인)을 포함한 불순물영역(809a~809b, 813a~813c)에 게터링 되어, 섬 형상 반도체막(873, 874) 중 주로 채널 형성 영역(896, 897a~897b)이 되는 부분 내의 니켈 농도가 저감한다. 그 결과, 채널 형성 영역의 결정성이 좋아진다. 따라서, TFT의 오프 전류치는 내려가고, 또한 높은 전계 효과 이동도를 얻을 수 있다. 이렇게 하여, 양호한 특성을 지닌 TFT를 얻을 수 있다.
- [0675] 이어서, 섬 형상 반도체막(872~874)의 위쪽을 포함한 전체 면 위에, 절연막(815)을 형성한다. 절연막(815)은, 예를 들면 질화규소막이며, 플라즈마 CVD법에 의해 형성된다.
- [0676] 이어서, 절연막(815) 위에, 층간 절연막(816)이 되는 평탄화 막을 형성한다. 층간 절연막(816)으로는, 투광성을 가지는 무기재료(산화규소, 질화규소, 산소를 포함한 질화규소 등), 감광성 또는 비감광성의 유기재료(폴리이미드, 아크릴, 폴리아미드, 폴리이미드 아미드, 레지스트 또는 벤조시클로부텐), 또는 이것들의 적층 등을 사용한다. 또한 평탄화 막에 사용하는 것 이외의 투광성을 가지는 막으로는, 도포법에 의해 얻어지는 알킬기를 포함한 SiO_x막으로 이루어진 절연막, 예를 들면 실리카 글래스, 알킬실록산 폴리머, 알킬실세스키옥산 폴리머, 수소화 실세스키옥산 폴리머, 수소화 알킬실세스키옥산 폴리머 등을 사용해서 형성된 절연막을 사용할 수 있다. 실록산계 폴리머의 일례로서, 도레이제 도포 절연막 재료인 PSB-K1, PSB-K31이나 촉매 화성제 도포 절연막 재료인 ZRS-5PH를 들 수 있다. 층간 절연막(816)은 단층막으로 해도 되고 다층막으로 해도 된다.
- [0677] 이어서, 층간 절연막(816) 위에 포토레지스트 막(도시 생략)을 도포하고, 이 포토레지스트 막을 노광 및 현상한다. 이에 따라 층간 절연막(816) 위에는 레지스트가 형성된다. 이어서, 이 레지스트를 마스크로 해서 층간 절연막(816), 절연막(815), 및 게이트 절연막(804)을 에칭한다. 이에 따라 층간 절연막(816), 절연막(815), 및 게이트

트 절연막(804)에는, 콘택홀(817a, 817b, 817c, 817d, 817e, 817f, 817g, 817h)이 형성된다(도 16a 참조).

[0678] 콘택홀(817a)은, 불순물영역(807a) 위에 위치하고 있고, 콘택홀(817b)은, 불순물영역(807b) 위에 위치하고 있다. 콘택홀(817c)은, 불순물영역(809a) 위에 위치하고 있고, 콘택홀(817d)은, 불순물영역(809b) 위에 위치하고 있다. 콘택홀(817e)은, 불순물영역(813a) 위에 위치하고 있고, 콘택홀(817f)은, 불순물영역(813c) 위에 위치하고 있다. 콘택홀(817g)은 도전막(801) 위에 위치하고 있고, 콘택홀(817h)은 전극(869) 위에 위치하고 있다.

[0679] 그 후에 레지스트를 제거한다.

[0680] 이어서, 도 16b에 나타난 바와 같이, 각각의 콘택홀(817a~817h) 중, 및 층간 절연막(816) 위에, 제1 도전막(875)을 형성한다. 제1 도전막(875)은 투광성을 가지는 도전막이며, 예를 들면 인듐 주석 산화물막, 규소를 포함한 인듐 주석 산화물막이나, 산화인듐에 2~20wt%의 산화아연을 더 혼합한 타겟을 사용해서 형성된 도전막이다. 이어서, 제1 도전막(875) 위에 제2 도전막(876)을 형성한다. 제2 도전막(876)은 예를 들면 금속막이다.

[0681] 이어서, 제2 도전막(876) 위에 포토레지스트 막(820)을 도포한다. 이어서, 포토레지스트 막(820)의 위쪽에, 레티클(840)을 배치한다. 레티클(840)은, 유리 기판 위에 반투막(841a, 841b, 841c, 841d, 841e, 841f, 841g)을 형성하고, 각각의 반투막(841a~841g) 위에, 차광막(842a, 842b, 842c, 842d, 842e, 842f, 842g)을 형성한 것이다. 반투막(841a) 및 차광막(842a)은 콘택홀(817a)의 위쪽에 위치하고, 반투막(841b) 및 차광막(842b)은 콘택홀(817b)의 위쪽에 위치하고, 반투막(841c) 및 차광막(842c)은 콘택홀(817c)의 위쪽에 위치하고, 반투막(841d) 및 차광막(842d)은 콘택홀(817d)의 위쪽에 위치하고, 반투막(841e) 및 차광막(842e)은 콘택홀(817e)의 위쪽에 위치하고, 반투막(841f) 및 차광막(842f)은 콘택홀(817f)의 위쪽에 위치하고, 반투막(841g) 및 차광막(842g)은 콘택홀(817g 및 817h)의 위쪽에 위치하고 있다.

[0682] 이어서, 레티클(840)을 마스크로 해서, 포토레지스트 막(820)을 노광한다. 이에 따라 포토레지스트 막(820)은, 차광막(842a~842g)의 아래에 위치하는 부분, 및 반투막(841a~841g)의 아래에 위치하는 부분의 하층을 제외하고 감광한다. 또한, 영역(821a, 821b, 821c, 821d, 821e, 821f, 821g)은, 감광하지 않은 영역을 나타낸다.

[0683] 이어서, 도 17a에 나타난 바와 같이, 포토레지스트 막(820)을 현상한다. 이에 따라 포토레지스트 막(820) 중 감광하고 있는 부분이 제거되고, 레지스트(822a, 822b, 822c, 822d, 822e, 822f, 822g)가 형성된다. 레지스트(822a)는 콘택홀(817a)의 위쪽에 위치하고 있다. 레지스트(822b)는 콘택홀(817b)의 위쪽에 위치하고 있다. 레지스트(822c)는 콘택홀(817c)의 위쪽에 위치하고 있다. 레지스트(822d)는 콘택홀(817d)의 위쪽에 위치하고 있다. 레지스트(822e)는 콘택홀(817e)의 위쪽에 위치하고 있다. 레지스트(822f)는 콘택홀(817f)의 위쪽에 위치하고 있다. 레지스트(822g)는 콘택홀(817g 및 817h)의 위쪽에 위치하고 있다.

[0684] 이어서, 도 17b에 나타난 바와 같이, 레지스트(822a~822g)를 마스크로 해서 제1 도전막(875) 및 제2 도전막(876)을 에칭한다. 이에 따라 레지스트(822a~822g)로 덮여 있지 않은 영역으로부터는, 제1 도전막(875) 및 제2 도전막(876)이 제거된다.

[0685] 그 후에 레지스트(822a~822g)를 제거한다.

[0686] 이와 같이 하여, 한 개의 레지스트 및 일 회기의 에칭 처리에 의해, 하층 전극(824a) 및 상층 전극(823a)을 가지는 전극(881), 하층 전극(824b) 및 상층 전극(823b)을 가지는 전극(882), 하층 전극(824c) 및 상층 전극(823c)을 가지는 전극(883), 하층 전극(824d) 및 상층 전극(823d)을 가지는 전극(884), 하층 전극(824e) 및 상층 전극(823e)을 가지는 전극(885), 하층 전극(824f) 및 상층 전극(823f)을 가지는 전극(886), 하층 전극(863) 및 상층 전극(864)을 가지는 전극(887)이 형성된다.

[0687] 전극(881~887)은, 배선을 별도로 형성해서 전기적으로 접속시켜도 되고, 배선으로서 형성해도 된다. 그 경우에는 배선(881~887)이 된다.

[0688] 전극(881)은 불순물영역(807a), 전극(882)은 불순물영역(807b), 전극(883)은 불순물영역(809a), 전극(884)은 불순물영역(809b), 전극(885)은 불순물영역(813a), 전극(886)은 불순물영역(813c)과 전기적으로 접속되어 있다. 또 전극(887)은, 도전막(801)과 전극(869)을 전기적으로 접속하고 있다.

[0689] 이어서 층간 절연막(816) 및 전극(881~887) 위에, 층간 절연막(845)을 형성한다(도 17c 참조). 층간 절연막(845)은 층간 절연막(816)과 같은 재료로 형성하면 된다.

[0690] 이어서 층간 절연막(845) 내에, 전극(886)에 도달하는 콘택홀을 형성하고, 콘택홀을 통해 전극(886)에 전기적으로 접속하는, 화소 전극(891(891a, 891b, 891c, 891d 등))을 형성한다(도 18 참조). 화소 전극(891)은 투광성

을 가지는 재료로 형성하면 되고, 도전막(875)과 같은 재료를 사용하면 된다. 화소 전극(891)에는 홈(892(892a, 892b, 892c 등))이 형성되어 있고, 화소 전극(891) 및 홈(892)의 형상은, 도 4, 도 7, 도 8a~도 8d, 도 9a~도 9d를 참고로 하면 된다.

[0691] 그 후에 제1 배향막(826)을 형성한다. 이렇게 하여, 액티브 매트릭스 기판이 형성된다.

[0692] 또한, TFT(827 및 829)는, 게이트 신호선 구동회로(854)에 형성되어 있다. 도 14b에서는 각각 독립된 TFT로 나타내지만, 전극(882과 883)을 전기적으로 접속하고, TFT(827 및 829)를 CMOS회로로서 형성해도 된다.

[0693] 또한 액티브 매트릭스 기판과 외부를 접속하는 제1 단자전극(838a) 및 제2 단자전극(838b)(도 14b에 도시)이 형성된다.

[0694] 그 후에 도 14a의 평면도 및 도 14b의 K-L 단면도에 나타난 바와 같이, 액티브 매트릭스 기판 위에 아크릴 수지막 등의 유기수지막을 형성하고, 이 유기수지막을, 마스크 막을 사용한 에칭에 의해 선택적으로 제거한다. 이에 따라 액티브 매트릭스 기판 위에는, 주상의 스페이서(833)가 형성된다. 이어서, 밀봉영역(853)에 셀재(834)를 형성한 후, 액티브 매트릭스 기판 위에 액정을 적하한다. 액정을 적하하기 전에, 셀재 위에, 셀재와 액정이 반응하는 것을 방지하는 보호막을 형성해도 된다.

[0695] 그 후에 액티브 매트릭스 기판에 대향하는 위치에, 컬러필터(832) 및 제2 배향막(831)이 형성된 대향기판(830)을 배치하고, 이 2개의 기판을 셀재(834)로 서로 접촉한다. 이때, 스페이서(833)에 의해, 액티브 매트릭스 기판과 대향기판(830)은, 균일한 간격을 가지고 접촉된다. 이어서, 밀봉재(도시 생략)를 사용하여, 두 기판의 사이를 완전히 밀봉한다. 이렇게 하여 액티브 매트릭스 기판과 대향기판 사이에는 액정(846)이 밀봉된다.

[0696] 이어서, 필요에 따라, 액티브 매트릭스 기판 또는 대향기판 혹은 두 기판을, 원하는 형상으로 분단한다. 또한, 편광판(835a, 835b)을 설치한다. 또한 기판(800)과 편광판(835a)의 사이, 및, 대향기판(830)과 편광판(835b)의 사이에 위상차판을 형성해도 된다. 또한 위상차판은, 기판과 편광판의 사이가 아닌, 편광판(835a 및 835b)의, 기판과 접하고 있는 면과는 반대측의 면에 배치해도 된다.

[0697] 이어서, 플렉시블 프린트 기판(Flexible Print Circuit:이하 FPC라고 기재)(837)을, 이방성 도전막(836)을 통해, 외부단자 접속 영역(852)에 배치된 제2 단자전극(838b)에 접속한다.

[0698] 이와 같이 하여 형성된 액정표시 모듈의 구성을 설명한다. 액티브 매트릭스 기판의 중앙에는, 화소영역(856)이 배치되어 있다. 화소영역(856)에는 복수의 화소가 형성되어 있다. 도 14a에 있어서, 화소영역(856)의 위아래에는 각각, 게이트 신호선을 구동하기 위한 게이트 신호선 구동회로(854)가 배치되어 있다. 또한 화소영역(856)과 FPC(837)의 사이에 위치하는 영역에는, 소스 신호선을 구동하기 위한 소스 신호선 구동회로(857)가 배치되어 있다. 게이트 신호선 구동회로(854)는 한쪽만 배치해도 되고, 액정표시 모듈에 있어서의 기판 사이즈 등을 고려하여, 설계자가 적절히 선택하면 된다. 다만, 회로의 동작 신뢰성이나 구동효율 등을 고려하면, 화소영역(856)을 개재해서 대칭으로 배치되는 것이 바람직하다. 그리고 각 구동회로에의 신호의 입력은, FPC(837)로부터 행해진다.

[0699] [실시의 형태 2]

[0700] 실시예 1에 관련되는 액정표시 모듈에 대해서, 도 19a~도 19b 및 도 20a~도 20b의 각 도면을 사용하여 설명한다. 각 도면에 있어서, 화소부(930)의 구성은, 실시예 1에 나타난 화소영역(856)의 구성과 같고, 기판(100) 위에 복수의 화소가 형성되어 있다.

[0701] 도 19a는 액정표시 모듈의 평면도이며, 도 19b는 소스 드라이버(소스 신호선 구동회로라고도 한다)(910)의 회로 구성을 설명하기 위한 도면이다. 도 19a에 나타난 바와 같이, 게이트 드라이버(게이트 신호선 구동회로라고도 한다)(920) 및 소스 드라이버(910)가 모두, 화소부(930)와 동일한 기판(100) 위에 일체로 형성되어 있다. 소스 드라이버(910)는, 도 19b에 나타난 바와 같이, 입력된 비디오 신호를 어느 소스 신호선에 전달할지를 제어하는 복수의 박막 트랜지스터(912)와, 복수의 박막 트랜지스터(912)를 제어하는 시프트 레지스터(911)를 가지고 있다.

[0702] 도 20a는 액정표시 모듈의 평면도이며, 도 20b는 복수의 아날로그 스위치 TFT(940)의 회로 구성을 설명하기 위한 도면이다. 도 20a에 나타난 바와 같이, 기판(100) 위에 형성된 복수의 아날로그 스위치 TFT(940)와, 기판(100)과는 별체인 IC(950)로 구성되어 있다. IC(950)와 복수의 아날로그 스위치 TFT(940)는, 예를 들

면 F P C (960)에 의해 전기적으로 접속되어 있다.

- [0703] I C (950)는, 예를 들면 단결정 규소기관을 사용해서 형성되어 있고, 복수의 아날로그 스위치 T F T (940)를 제어하고, 복수의 아날로그 스위치 T F T (940)에 비디오 신호를 입력한다. 복수의 아날로그 스위치 T F T (940)는, I C로부터의 제어신호에 근거하여 어느 소스 신호선에 비디오 신호를 전달할지를 제어한다.
- [0704] 본 발명에 의해, 넓은 시야각을 가지고, 종래와 비교해서 제조 비용이 낮은 액정표시장치를 제공할 수 있다.
- [0705] 본 발명에서는, 도전막을 기관 전체 면에 형성하므로, 기관으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성 높은 액정표시장치를 얻을 수 있다.
- [0706] 또 본 발명에 있어서는, 톱 게이트형 박막 트랜지스터를 가지는 액정표시장치를 제조한 경우, 백 게이트의 전위가 안정되므로, 신뢰성 높은 액정표시장치를 얻을 수 있다.
- [0707] [실시의 형태 3]
- [0708] 본 발명을 전자기기에 응용한 예에 대해서, 도 21a~도 21h를 참조하면서 설명한다. 이 전자기기는, 상기한 실시예 및 실시예의 형태에 나타난 표시장치 또는 표시 모듈을 탑재한 것이다.
- [0709] 이러한 전자기기로서, 비디오카메라, 디지털 카메라, 고글형 디스플레이(헤드 마운트 디스플레이), 네비게이션 시스템, 음향재생장치(카 오디오 컴포넌트 등), 컴퓨터, 게임 기기, 휴대 정보단말(모바일 컴퓨터, 휴대전화, 휴대형 게임기 또는 전자서적 등), 기록 매체를 구비한 화상재생장치(구체적으로는 D i g i t a l V e r s a t i l e D i s c (D V D) 등의 기록 매체를 재생하고, 그 화상을 표시할 수 있는 디스플레이를 구비한 장치) 등을 들 수 있다. 그것들의 전자기기의 구체적인 예를 도 21a~도 21h에 나타낸다.
- [0710] 도 21a는 텔레비전 수상기 또는 PC의 모니터다. 하우징(2001), 지지대(2002), 표시부(2003), 스피커부(2004), 비디오 입력 단자(2005) 등을 포함한다. 표시부(2003)에는, 상기한 실시예 및 실시예의 형태에 나타난 표시장치 또는 표시 모듈이 이용되고 있다. 본 발명의 모니터는, 넓은 시야각을 가지고, 종래와 비교해서 제조 비용을 낮게 할 수 있다. 또 본 발명의 모니터의 표시부에서는, 도전막을 기관 전체 면에 형성하므로, 기관으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성 높은 모니터를 얻을 수 있다. 또 본 발명의 모니터에 있어서는, 톱 게이트형 박막 트랜지스터를 가지는 표시부를 제조한 경우, 백 게이트의 전위가 안정되므로, 신뢰성 높은 모니터를 얻을 수 있다.
- [0711] 도 21b는 디지털 카메라다. 본체(2101)의 정면 부분에는 수상부(2103)가 설치되어 있고, 본체(2101)의 윗면 부분에는 셔터 버튼(2106)이 설치된다. 또한 본체(2101)의 배면 부분에는, 표시부(2102), 조작키(2104), 및 외부 접속 포트(2105)가 설치된다. 표시부(2102)에는, 상기한 실시예 및 실시예의 형태에 나타난 표시장치 또는 표시 모듈이 이용되고 있다. 본 발명의 디지털 카메라는, 넓은 시야각을 가지고, 종래와 비교해서 제조 비용을 낮게 할 수 있다. 또 본 발명의 디지털 카메라의 표시부에서는, 도전막을 기관 전체 면에 형성하므로, 기관으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성 높은 디지털 카메라를 얻을 수 있다. 또 본 발명의 디지털 카메라에 있어서는, 톱 게이트형 박막 트랜지스터를 가지는 표시부를 제조한 경우, 백 게이트의 전위가 안정되므로, 신뢰성 높은 디지털 카메라를 얻을 수 있다.
- [0712] 도 21c는 노트형 PC다. 본체(2201)에는, 키보드(2204), 외부접속 포트(2205), 포인팅 디바이스(2206)가 설치된다. 또한 본체(2201)에는, 표시부(2203)를 가지는 케이싱(2202)이 부착되어 있다. 표시부(2203)에는, 상기한 실시예 및 실시예의 형태에 나타난 표시장치 또는 표시 모듈이 이용되고 있다. 본 발명의 컴퓨터는, 넓은 시야각을 가지고, 종래와 비교해서 제조 비용을 낮게 할 수 있다. 또 본 발명의 컴퓨터의 표시부에서는, 도전막을 기관 전체 면에 형성하므로, 기관으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성 높은 컴퓨터를 얻을 수 있다. 또 본 발명의 컴퓨터에 있어서는, 톱 게이트형 박막 트랜지스터를 가지는 표시부를 제조한 경우, 백 게이트의 전위가 안정되므로, 신뢰성 높은 컴퓨터를 얻을 수 있다.
- [0713] 도 21d는 모바일 컴퓨터이며, 본체(2301), 표시부(2302), 스위치(2303), 조작키(2304), 적외선 포트(2305) 등을 포함한다. 표시부(2302)에는 액티브 매트릭스 표시장치가 설치된다. 표시부(2302)에는, 상기한 실시예 또는 실시예의 형태에 나타난 표시장치 또는 표시 모듈이 이용되고 있다. 본 발명의 컴퓨터는, 넓은 시야각을 가지고, 종래와 비교해서 제조 비용을 낮게 할 수 있다. 또 본 발명의 컴퓨터의 표시부에서는, 도전막을 기관 전체 면에 형성하므로, 기관으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성 높은 컴퓨터를 얻을 수 있다. 또 본 발명의 컴퓨터에 있어서는, 톱 게이트형 박막 트랜지스터를 가지는 표시부를 제조한 경우, 백 게이트의 전위가 안정되므로, 신뢰성 높은 컴퓨터를 얻을 수 있다.

- [0714] 도 21e는 화상재생장치다. 본체(2401)에는, 표시부B(2404), 기록 매체 판독부(2405) 및 조작키(2406)가 설치된다. 또한 본체(2401)에는, 스피커부(2407) 및 표시부A(2403)를 각각 가지는 케이싱(2402)이 부착되어 있다. 표시부A(2403) 및 표시부B(2404)에는 각각, 상기한 실시예 및 실시예의 형태에 나타난 표시장치 또는 표시 모듈이 이용되고 있다. 본 발명의 화상재생장치는, 넓은 시야각을 가지고, 종래와 비교해서 제조 비용을 낮게 할 수 있다. 또 본 발명의 화상재생장치의 표시부에서는, 도전막을 기관 전체 면에 형성하므로, 기관으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성 높은 화상재생장치를 얻을 수 있다. 또 본 발명의 화상재생장치에 있어서는, 튜프 게이트형 박막 트랜지스터를 가지는 표시부를 제조한 경우, 백 게이트의 전위가 안정되므로, 신뢰성 높은 화상재생장치를 얻을 수 있다.
- [0715] 도 21f는 전자서적이다. 본체(2501)에는 조작키(2503)가 설치된다. 또한 본체(2501)에는 복수의 표시부(2502)가 부착되어 있다. 표시부(2502)에는, 상기한 실시예 및 실시예의 형태에 나타난 표시장치 또는 표시 모듈이 이용되고 있다. 본 발명의 전자서적은, 넓은 시야각을 가지고, 종래와 비교해서 제조 비용을 낮게 할 수 있다. 또 본 발명의 전자서적의 표시부에서는, 도전막을 기관 전체 면에 형성하므로, 기관으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성 높은 전자서적을 얻을 수 있다. 또 본 발명의 전자서적에 있어서는, 튜프 게이트형 박막 트랜지스터를 가지는 표시부를 제조한 경우, 백 게이트의 전위가 안정되므로, 신뢰성 높은 전자서적을 얻을 수 있다.
- [0716] 도 21g는 비디오카메라이며, 본체(2601)에는 외부접속 포트(2604), 리모트 컨트롤 수신부(2605), 수상부(2606), 배터리(2607), 음성입력부(2608), 조작키(2609), 및 접안부(2610)가 설치되고, 본체(2601)에는, 표시부(2602)를 가지는 케이싱(2603)이 부착되어 있다. 표시부(2602)에는, 상기한 실시예 및 실시예의 형태에 나타난 표시장치 또는 표시 모듈이 이용되고 있다. 본 발명의 비디오카메라는, 넓은 시야각을 가지고, 종래와 비교해서 제조 비용을 낮게 할 수 있다. 또 본 발명의 비디오카메라의 표시부에서는, 도전막을 기관 전체 면에 형성하므로, 기관으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성 높은 비디오카메라를 얻을 수 있다. 또 본 발명의 비디오카메라에 있어서는, 튜프 게이트형 박막 트랜지스터를 가지는 표시부를 제조한 경우, 백 게이트의 전위가 안정되므로, 신뢰성 높은 비디오카메라를 얻을 수 있다.
- [0717] 도 21h는 휴대전화이며, 본체(2701), 케이싱(2702), 표시부(2703), 음성입력부(2704), 음성출력부(2705), 조작키(2706), 외부접속 포트(2707), 안테나(2708) 등을 포함한다. 표시부(2703)에는, 상기한 실시예 및 실시예의 형태에 나타난 표시장치 또는 표시 모듈이 이용되고 있다. 본 발명의 휴대전화는, 넓은 시야각을 가지고, 종래와 비교해서 제조 비용을 낮게 할 수 있다. 또 본 발명의 휴대전화의 표시부에서는, 도전막을 기관 전체 면에 형성하므로, 기관으로부터의 불순물이 활성층에 혼입되는 것을 막을 수 있다. 이에 따라 신뢰성 높은 휴대전화를 얻을 수 있다. 또 본 발명의 휴대전화에 있어서는, 튜프 게이트형 박막 트랜지스터를 가지는 표시부를 제조한 경우, 백 게이트의 전위가 안정되므로, 신뢰성 높은 휴대전화를 얻을 수 있다.

부호의 설명

- [0718]
- | | |
|-------------|------------|
| 100 기관 | 101 기관 |
| 102 하지막 | 103 반도체막 |
| 104 게이트 절연막 | 105 게이트 전극 |
| 106 층간 절연막 | 107 전극 |
| 108 전극 | 109 전극 |
| 111 층간 절연막 | 112 배향막 |
| 113 화소 전극 | 114 화소 전극 |
| 114a 화소 전극 | 114b 화소 전극 |
| 114c 화소 전극 | 114e 화소 전극 |
| 114f 화소 전극 | 115 도전막 |
| 116 액정 | 117 흡 |
| 117a 흡 | 117b 흡 |

117c 홈	119 배선
120 대향기관	121 T F T
122 컬러필터	123 배향막
124 편광판	125 전계
126 편광판	131a 영역
131b 영역	132 채널 형성 영역
141 전극	142 전극
150 화소부	152 소스선 구동회로
154 게이트선 구동회로	201 기관
202 도전막	203 하지막
204 게이트 전극	205 전극
206 섬 형상 반도체막	207a 전극
207b 전극	208a 영역
208b 영역	209 화소 전극
210 절연막	211 전극
212 T F T	213 게이트 절연막
214 화소 전극	214a 화소 전극
214b 화소 전극	214c 화소 전극
215 배향막	216 액정
217 편광판	221 대향기관
222 컬러필터	223 배향막
224 편광판	225 가로방향 전계
241 컬러필터	241B 컬러필터
241G 컬러필터	241R 컬러필터
251 전극	253 섬 형상 반도체막
256 채널 형성 영역	258a 영역
258b 영역	800 기관
801 도전막	802 절연막
803 반도체막	804 게이트 절연막
805a 하층 게이트 전극	805b 하층 게이트 전극
805c 하층 게이트 전극	805d 하층 게이트 전극
806a 상층 게이트 전극	806b 상층 게이트 전극
806c 상층 게이트 전극	806d 상층 게이트 전극
807a 불순물영역	807b 불순물영역
808a 불순물영역	808b 불순물영역
809a 불순물영역	809b 불순물영역

810a 불순물영역	810b 불순물영역
813a 불순물영역	813b 불순물영역
813c 불순물영역	814a 불순물영역
814b 불순물영역	814c 불순물영역
814d 불순물영역	815 절연막
816 층간 절연막	817a 콘택홀
817b 콘택홀	817c 콘택홀
817d 콘택홀	817e 콘택홀
817f 콘택홀	817g 콘택홀
817h 콘택홀	820 포토레지스트 막
821a 영역	821b 영역
821c 영역	821d 영역
821e 영역	821f 영역
821g 영역	822a 레지스트
822b 레지스트	822c 레지스트
822d 레지스트	822e 레지스트
822f 레지스트	822g 레지스트
823a 상층 전극	823b 상층 전극
823c 상층 전극	823d 상층 전극
823e 상층 전극	823f 상층 전극
824a 하층 전극	824b 하층 전극
824c 하층 전극	824d 하층 전극
824e 하층 전극	824f 하층 전극
825 T F T	826 배향막
827 T F T	829 T F T
830 대향기관	831 배향막
832 컬러필터	833 스페이서
834 셀재	835a 편광판
835b 편광판	836 이방성 도전막
837 F P C	838a 단자전극
838b 단자전극	840 레티클
841a 차광막	841b 차광막
841c 차광막	841d 차광막
841e 차광막	841f 차광막
*841g 차광막	842a 반투막
842b 반투막	842c 반투막

842d 반투막	842e 반투막
842f 반투막	842g 반투막
845 층간 절연막	846 액정
852 외부단자 접속 영역	853 밀봉영역
854 게이트 신호선 구동회로	856 화소영역
857 소스 신호선 구동회로	861 하층 전극
862 상층 전극	863 하층 전극
864 상층 전극	865 게이트 전극
866 게이트 전극	867 게이트 전극
868 게이트 전극	869 전극
872 섬 형상 반도체막	873 섬 형상 반도체막
874 섬 형상 반도체막	875 도전막
876 도전막	881 전극
882 전극	883 전극
884 전극	885 전극
886 전극	887 전극
891 화소 전극	891a 화소 전극
891b 화소 전극	891c 화소 전극
891d 화소 전극	892 홈
892a 홈	892b 홈
892c 홈	895 채널 형성 영역
896 채널 형성 영역	897a 채널 형성 영역
897b 채널 형성 영역	910 소스 드라이버
911 시프트 레지스터	912 박막 트랜지스터
920 게이트 드라이버	930 화소부
940 아날로그 스위치 T F T	950 I C
960 F P C	2001 하우징
2002 지지대	2003 표시부
2004 스피커부	2005 비디오 입력 단자
2101 본체	2102 표시부
2103 수상부	2104 조작키
2105 외부접속 포트	2106 셔터 버튼
2201 본체	2202 케이싱
2203 표시부	2204 키보드
2205 외부접속 포트	2206 포인팅 디바이스
2301 본체	2302 표시부

2303 스위치	2304 조작키
2305 적외선 포트	2401 본체
2402 케이싱	2403 표시부A
2404 표시부B	2405 기록 매체 판독부
2406 조작키	2407 스피커부
2501 본체	2502 표시부
2503 조작키	2601 본체
2602 표시부	2603 케이싱
2604 외부접속 포트	2605 리모트 컨트롤 수신부
2606 수상부	2607 배터리
2608 음성입력부	2609 조작키
2610 접안부	2701 본체
2702 케이싱	2703 표시부
2704 음성입력부	2705 음성출력부
2706 조작키	2707 외부접속 포트
2708 안테나	5201 백라이트 유닛
5202 확산판	5203 도광판
5204 반사판	5205 램프 리플렉터
5206 광원	5207 액정 패널
5211 백라이트 유닛	5212 램프 리플렉터
5213 냉음극관	5221 백라이트 유닛
5222 램프 리플렉터	5223 발광 다이오드(LED)
5231 백라이트 유닛	5232 램프 리플렉터
5233 발광 다이오드(LED)	5234 발광 다이오드(LED)
5235 발광 다이오드(LED)	5241 백라이트 유닛
5242 램프 리플렉터	5243 발광 다이오드(LED)
5244 발광 다이오드(LED)	5245 발광 다이오드(LED)
5250 편광 필름	5251 보호 필름
5252 기관 필름	5253 PVA 편광 필름
5254 기관 필름	5255 점착제층
5256 박리형 필름	5260 주사선
5261 영상신호	5262 제어회로
5263 신호선 구동회로	5264 주사선 구동회로
5265 화소부	5266 조명 수단
5267 전원	5268 구동회로부
5269 신호선	5271 시프트 레지스터

5272 레벨 시프터	5273 버퍼
5281 시프트 레지스터	5282 래치
5283 래치	5284 레벨 시프터
5285 버퍼	5290 백라이트 유닛
5291 확산판	5292 차광판
5293 램프 리플렉터	5294 광원
5295 액정 패널	5401a 입력 화상신호
5401b 입력 화상신호	5402 지연회로
5403 보정회로	5404 출력 화상신호
5405 인코더	5406 메모리
5407 디코더	5408 L U T
5409 L U T	5410 가산기
5411 감산기	5412 승산기
5413 가산기	5421 트랜지스터
5422 보조 용량	5423 표시 소자
5424 영상신호선	5425 주사선
5426 공통선	5431 트랜지스터
5432 보조 용량	5433 표시 소자
5434 영상신호선	5435 주사선
5436 공통선	5437 공통선
5441 확산판	5442 냉음극관
5442-1 냉음극관	5442-2 냉음극관
5442-3 냉음극관	5442-4 냉음극관
5442-(N-2) 냉음극관	5442-(N-1) 냉음극관
5442-N 냉음극관	5451 확산판
5452 광원	5452-1 광원
5452-2 광원	5452-N 광원
5461 파선	5462 실선
5471 파선	5472 실선
5600 화소	5601 트랜지스터
5602 액정소자	5603 용량소자
5604 배선	5605 배선
5606 배선	5607 대향전극
5610 화소	5611 트랜지스터
5612 액정소자	5613 용량소자
5614 배선	5615 배선

5616 배선	5620 화소
5621 트랜지스터	5622 액정소자
5623 용량소자	5624 배선
5625 배선	5627 대향전극
5630 화소	5631 트랜지스터
5632 액정소자	5633 용량소자
5635 배선	5637 대향전극
5640 서브 화소	5641 트랜지스터
5642 액정소자	5643 용량소자
5644 배선	5645 배선
5646 배선	5647 대향전극
5650 서브 화소	5651 트랜지스터
5652 액정소자	5653 용량소자
5655 배선	5657 대향전극
5659 화소	7001 트랜지스터
7002 트랜지스터	7003 트랜지스터
7004 트랜지스터	7005 트랜지스터
7006 트랜지스터	7011 기관
7012 절연막	7013 반도체층
7014 반도체층	7015 반도체층
7016 절연막	7017 게이트 전극
7018 절연막	7019 절연막
7021 사이드월	7022 마스크
7023 도전막	7024 절연막
7031 기관	7032 절연막
7033 도전층	7034 도전층
7035 도전층	7036 반도체층
7037 반도체층	7038 반도체층
7039 절연막	7040 절연막
7041 도전층	7042 도전층
7048 트랜지스터	7049 용량소자
7051 기관	7052 절연막
7053 도전층	7054 도전층
7055 절연막	7056 반도체층
7057 반도체층	7058 반도체층
7059 도전층	7060 도전층

7061 도전층	7068 트랜지스터
7069 용량소자	7071 기관
7072 절연막	7073 도전층
7074 도전층	7075 절연막
7076 반도체층	7077 반도체층
7078 반도체층	7079 도전층
7080 도전층	7081 도전층
7082 절연막	7088 트랜지스터
7089 용량소자	7091 기관
7092 절연막	7093 도전층
7094 도전층	7095 불순물영역
7096 불순물영역	7097 불순물영역
7098 L D D 영역	7099 L D D 영역
7100 채널 형성 영역	7101 절연막
7102 도전층	7103 도전층
7104 절연막	7108 트랜지스터
7109 용량소자	7400 뒷면 투영형 표시장치
7401 스크린	7402 스피커
7404 조작 스위치류	7405 케이싱
7406 프로젝터 유닛	7407 미러
7410 앞면 투영형 표시장치	7411 투사 광학계
7421 광원 유닛	7422 광원 램프
7423 광원광학계	7424 변조 유닛
7425 다이클로익 미러	7426 전반사 미러
7427 위상차판	7428 표시 패널
7429 프리즘	7430 투사 광학계
7440 변조 유닛	7441 다이클로익 미러
7442 다이클로익 미러	7443 전반사 미러
7444 편광빔 스플리터	7445 편광빔 스플리터
7446 편광빔 스플리터	7447 반사형 표시 패널
7448 반사형 표시 패널	7449 반사형 표시 패널
7450 프리즘	7451 투사 광학계
7461 다이클로익 미러	7462 다이클로익 미러
7463 다이클로익 미러	7464 위상차판
7465 컬러필터판	7466 마이크로렌즈 어레이
7467 표시 패널	7468 표시 패널

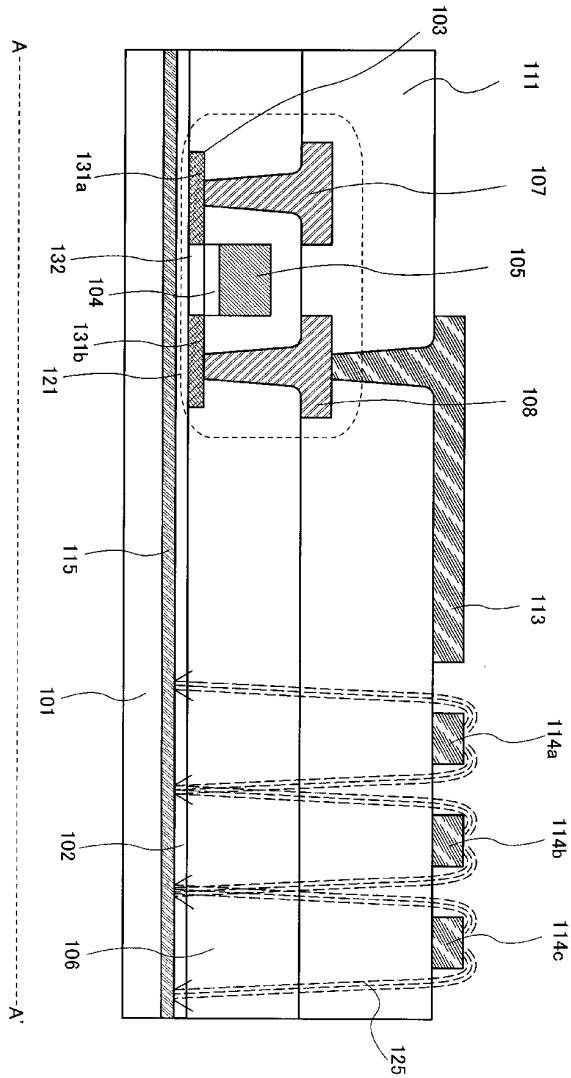
7469 표시 패널	7471 투사 광학계
8200 기관	8201 화소부
8202 화소	8203 주사선측 입력 단자
8204 신호선측 입력 단자	8205 주사선 구동회로
8206 신호선 구동회로	8210 F P C
8211 I C 칩	8400 표시장치
8401 화소부	8402 화소
8403 신호선 구동회로	8404 주사선 구동회로
8410 기간	8411 화상
8412 화상	8413 화상
8414 화상	8421 화상
8422 화상	8423 화상
8424 화상	9601 표시 패널
9602 화소부	9603 주사선 구동회로
9604 신호선 구동회로	9605 회로기관
9606 컨트롤 회로	9607 신호 분할 회로
9608 접속 배선	9611 튜너
9612 영상신호 증폭회로	9613 영상신호 처리회로
9614 신호선 구동회로	9615 음성신호 증폭회로
9616 음성신호 처리회로	9617 스피커
9618 제어회로	9619 입력부
9621 표시 패널	9622 컨트롤 회로
9623 신호 분할 회로	9624 주사선 구동회로
9631 케이싱	9632 표시 화면
9633 스피커	9634 조작키
9635 접속 단자	9636 센서
9637 마이크로폰	9640 충전기
9641 마이크로폰	9642 케이싱
9643 표시부	9646 조작키
9647 스피커부	9648 접속 단자
9649 센서	9650 하우징
9651 프린트 기관	9652 스피커
9653 마이크로폰	9654 송수신회로
9655 신호 처리회로	9656 조작키
9657 배터리	9659 케이싱
9660 안테나	9661 센서

9662 표시 패널	9663 F P C
9671 케이싱	9672 지지대
9673 표시부	9674 접속 단자
9675 센서	9676 마이크로폰
9677 스피커	9678 조작키
9679 L E D 램프	9691 본체
9692 표시부	9693 수상부
9694 조작키	9695 외부접속 포트
9696 셔터 버튼	9697 접속 단자
9698 센서	9699 마이크로폰
9700 스피커	9701 L E D 램프
9711 본체	9712 케이싱
9713 표시부	9714 키보드
9715 외부접속 포트	9716 포인팅 디바이스
9717 접속 단자	9718 센서
9719 마이크로폰	9720 스피커
9721 L E D 램프	9722 리더/라이터
9730 케이싱	9731 표시부
9732 리모트 컨트롤 장치	9733 스피커부
9741 표시 패널	9742 유닛배스
9751 주상체	9752 표시 패널
9761 차체	9762 표시 패널
9771 도어	9772 표시 패널
9773 유리창	9774 천정
9781 천정	9782 표시 패널
9783 힌지부	9791 본체
9792 표시부	9793 스위치
9794 조작키	9795 적외선 포트
9796 접속 단자	9797 센서
9798 마이크로폰	9799 스피커
9800 L E D 램프	9811 본체
9812 케이싱	9813 표시부A
9814 표시부B	9815 기록 매체 관독부
9816 조작키	9817 스피커부
9818 접속단자	9819 센서
9820 마이크로폰	9821 L E D 램프

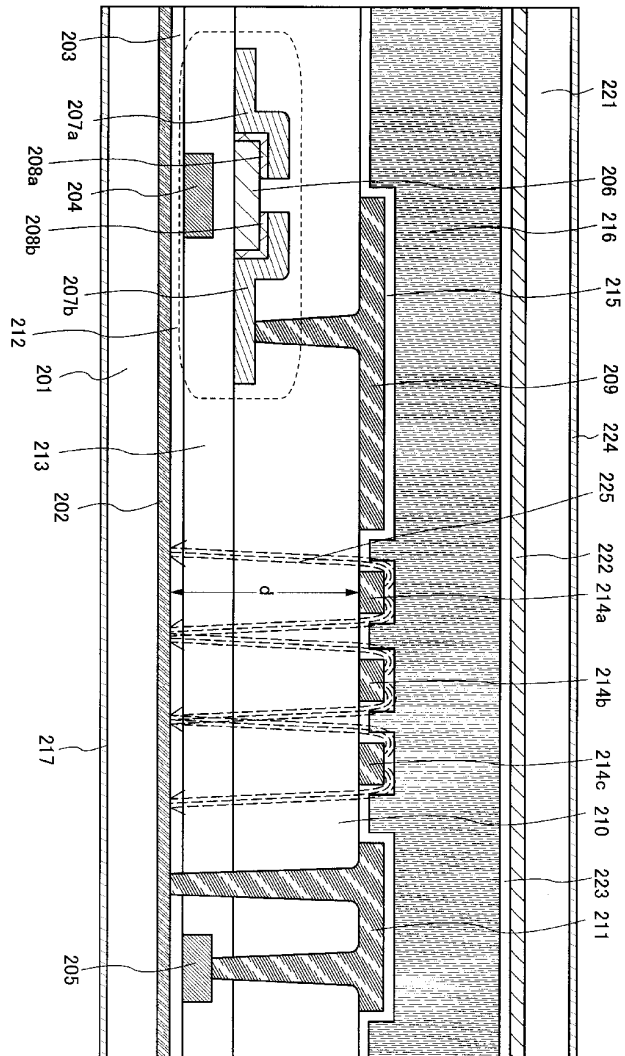
9831 본체	9832 표시부
9833 이어폰	9834 지지부
9835 접속 단자	9836 센서
9837 마이크로폰	9838 스피커
9839 L E D 램프	9851 케이싱
9852 표시부	9853 스피커부
9854 조작키	9855 기억매체 삽입부
9856 접속 단자	9857 센서
9858 마이크로폰	9859 L E D 램프
9861 본체	9862 표시부
9863 조작키	9864 스피커
9865 셔터 버튼	9866 수상부
9867 안테나	9868 접속 단자
9869 센서	9870 마이크로폰
9871 L E D 램프	9881 케이싱
9882 제1 표시부	9883 제2 표시부
9884 스피커부	9885 조작키
9886 기록 매체 삽입부	9887 접속 단자
9888 센서	9889 마이크로폰
9890 L E D 램프	

도면

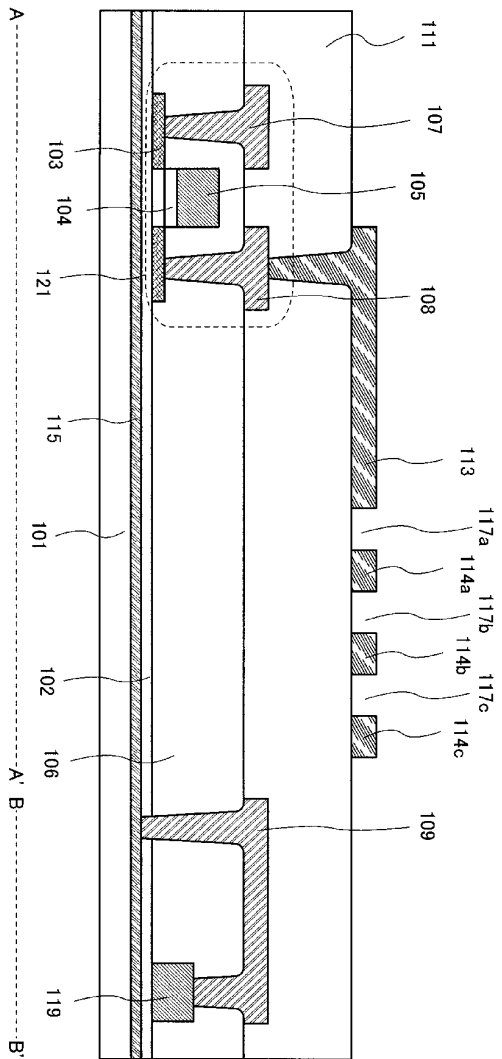
도면1



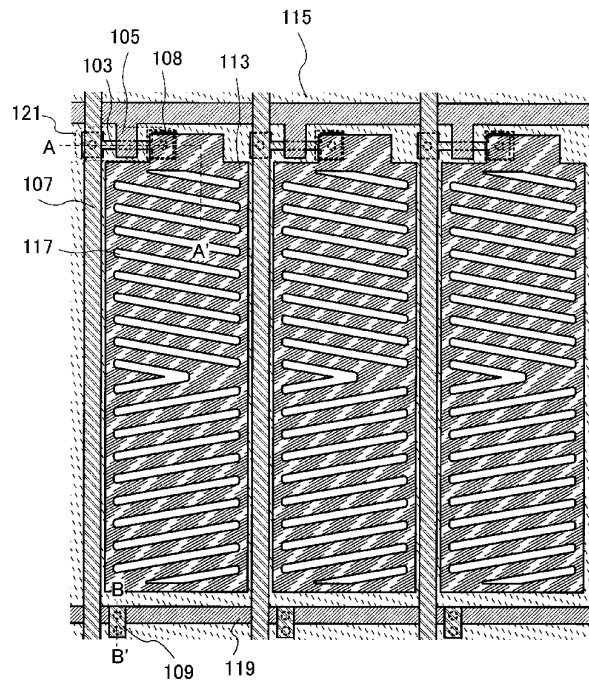
도면2



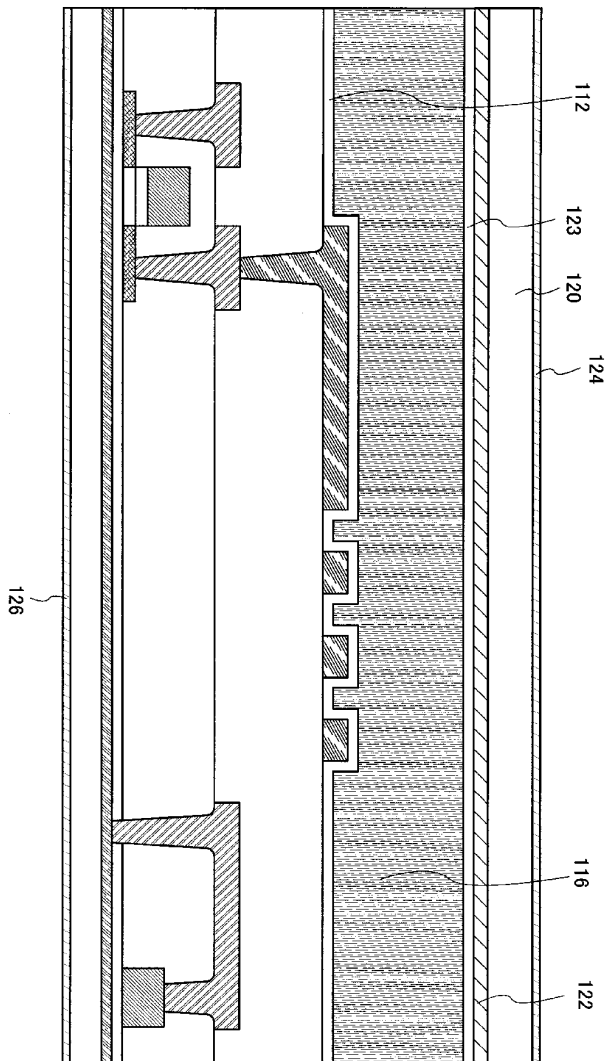
도면3



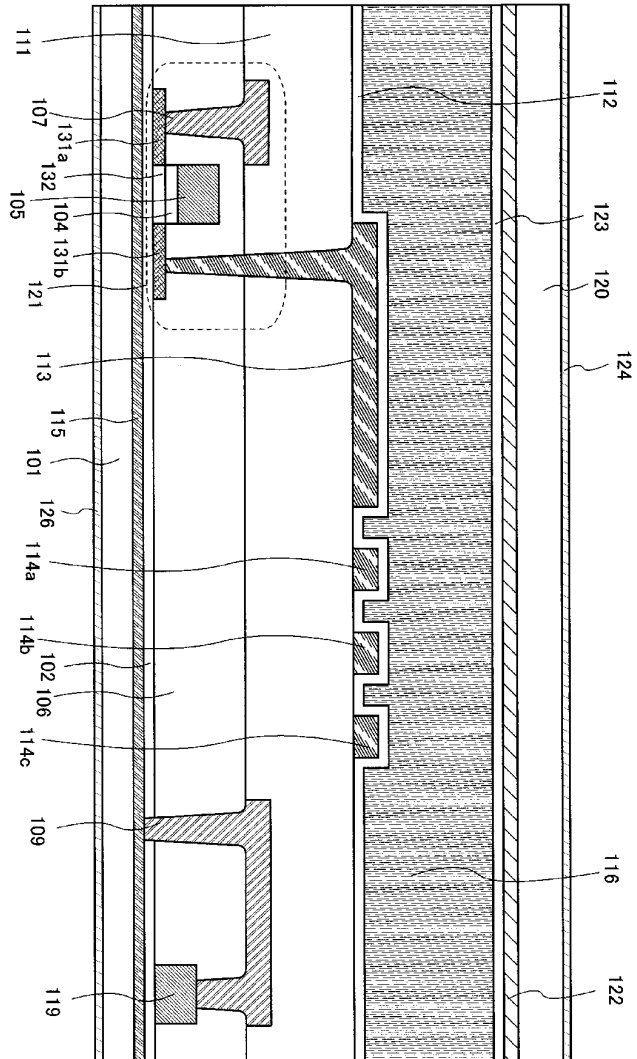
도면4



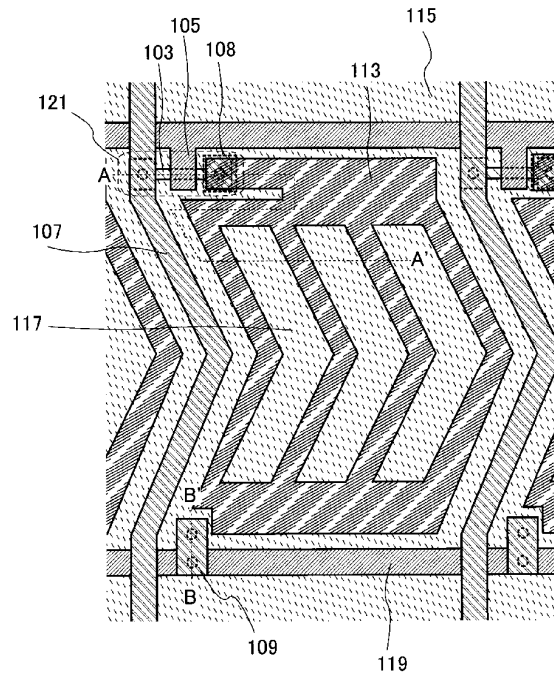
도면5



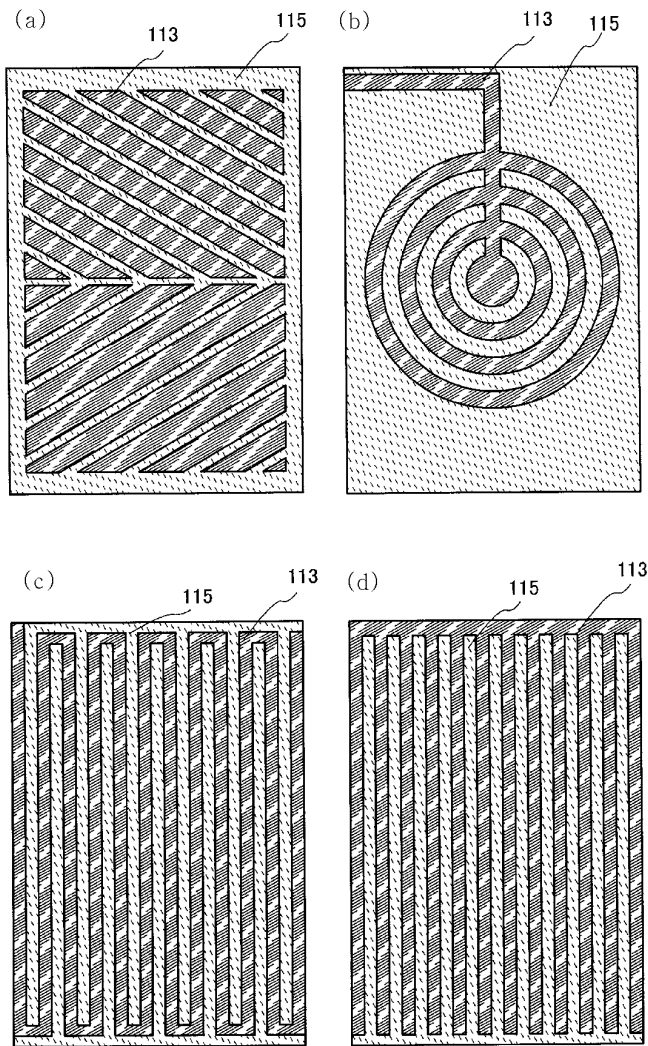
도면6



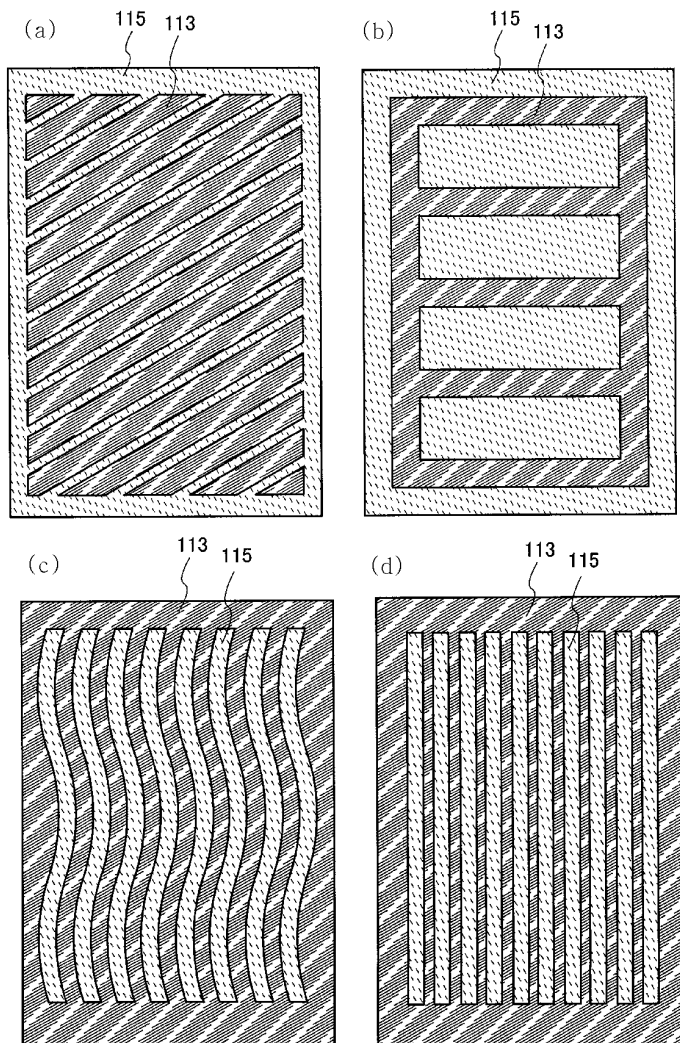
도면7



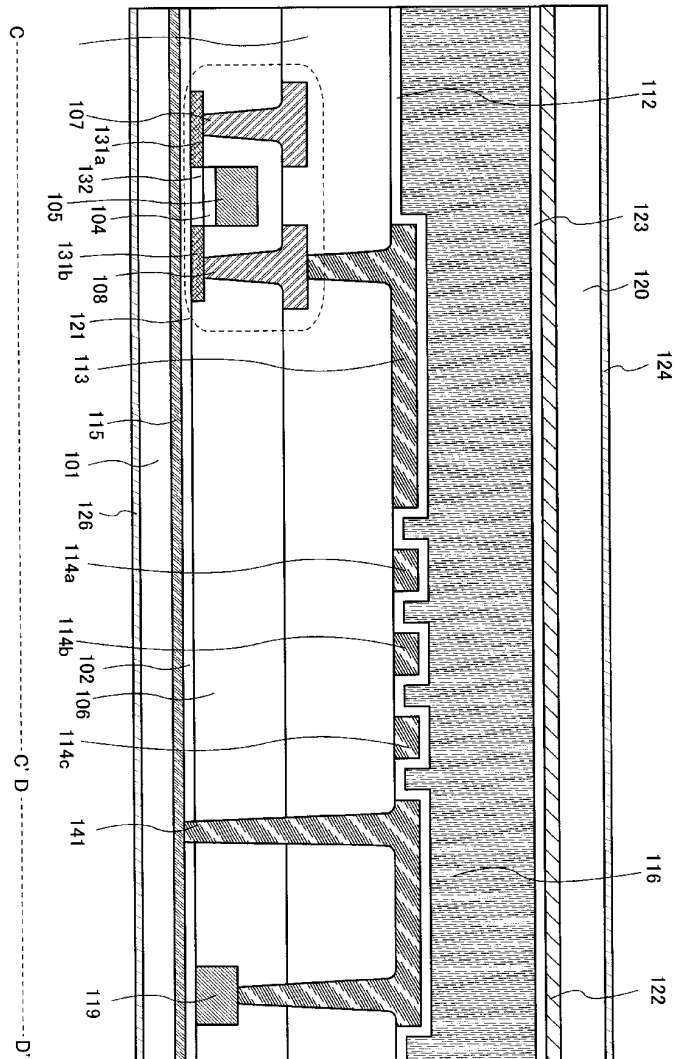
도면8



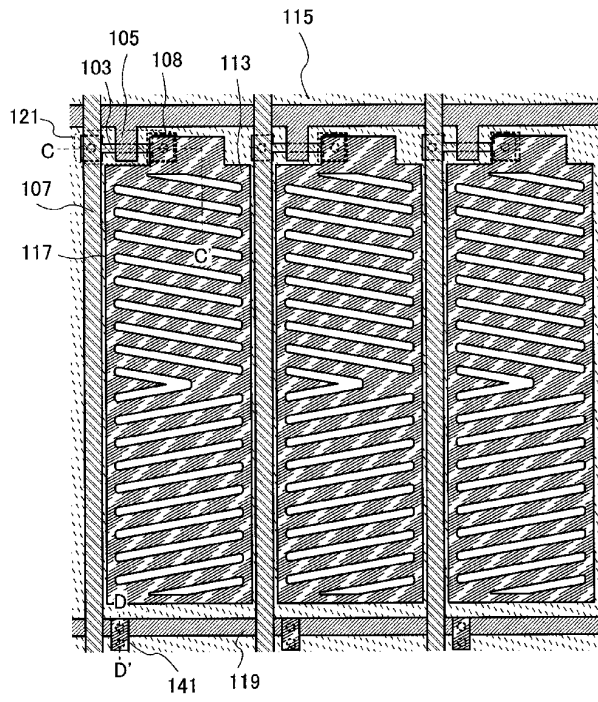
도면9



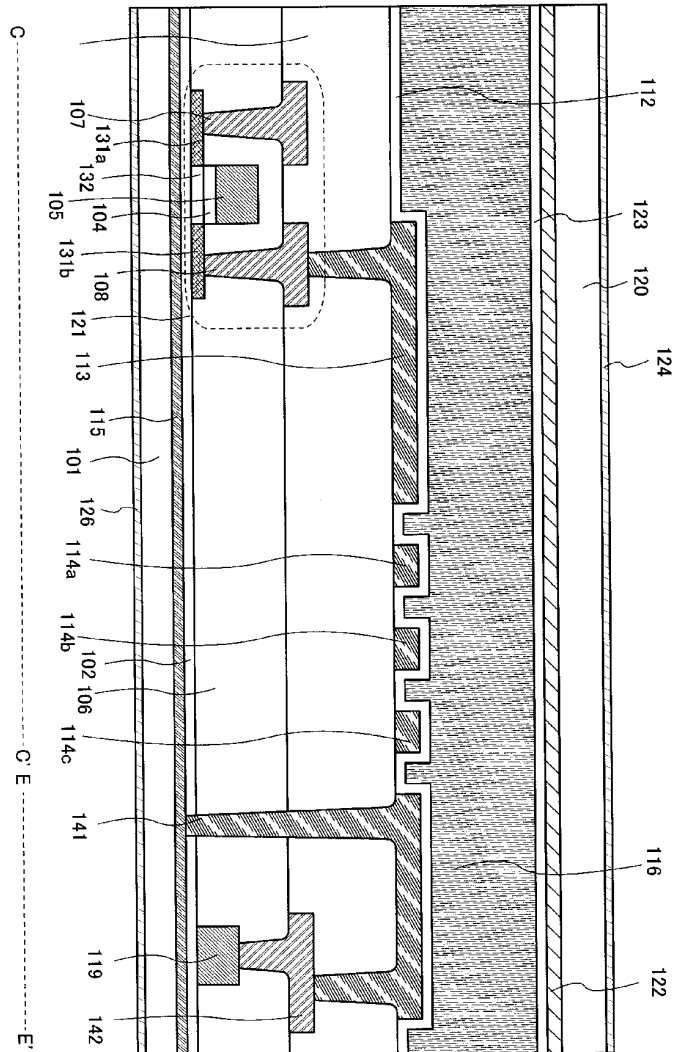
도면10



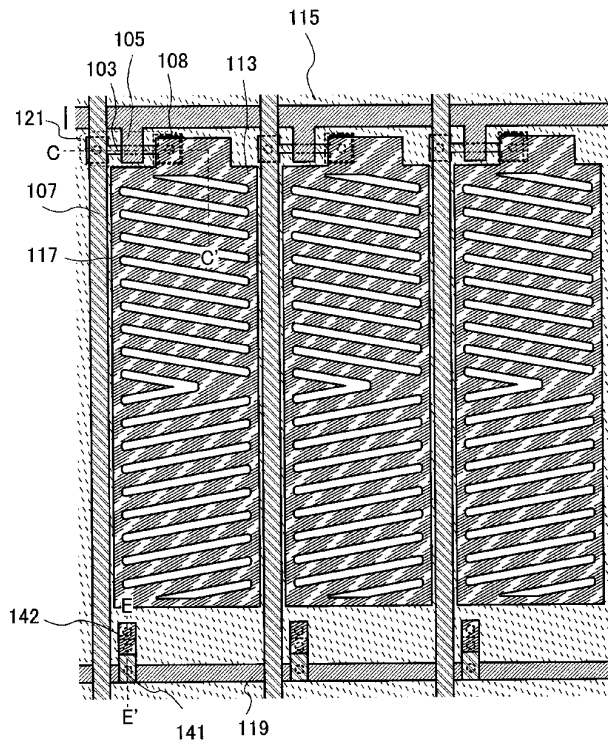
도면11



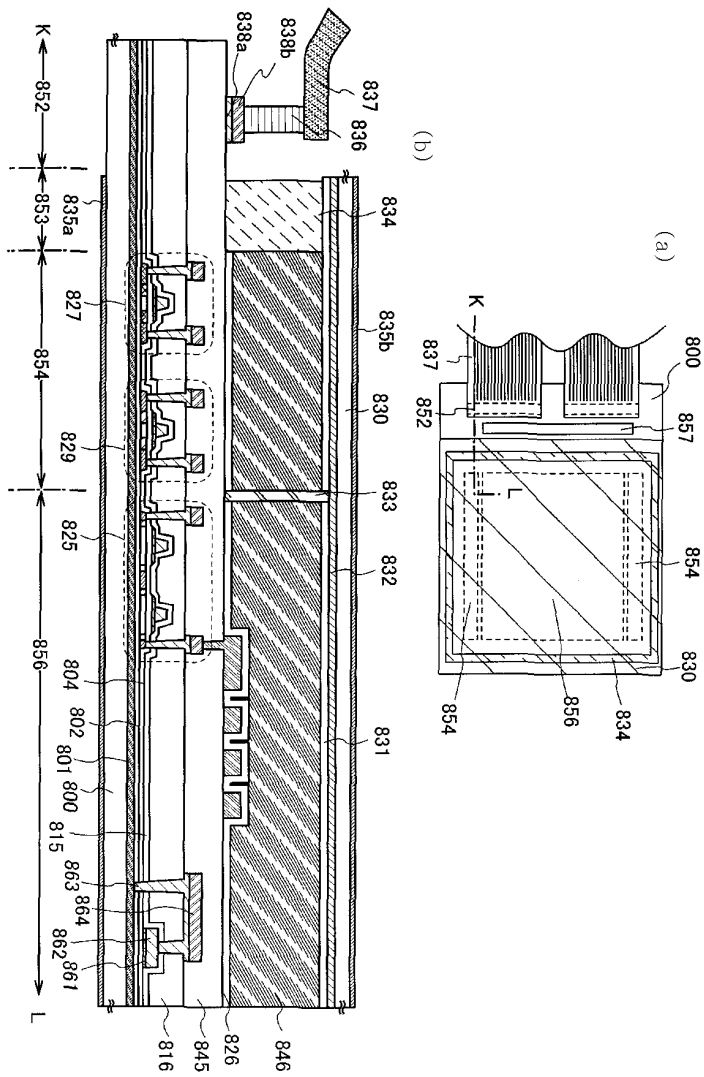
도면12



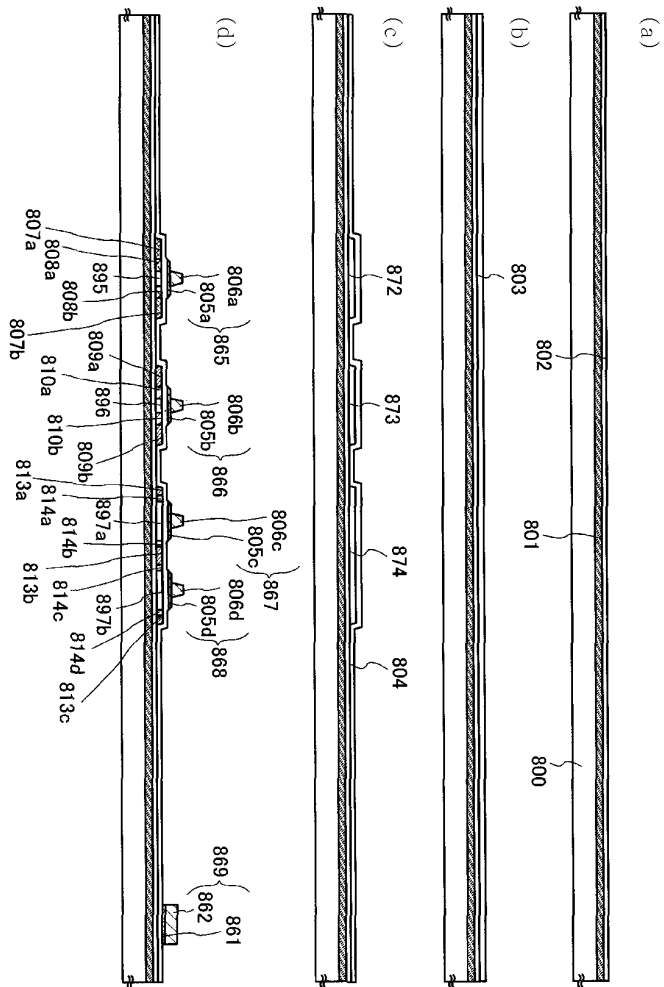
도면13



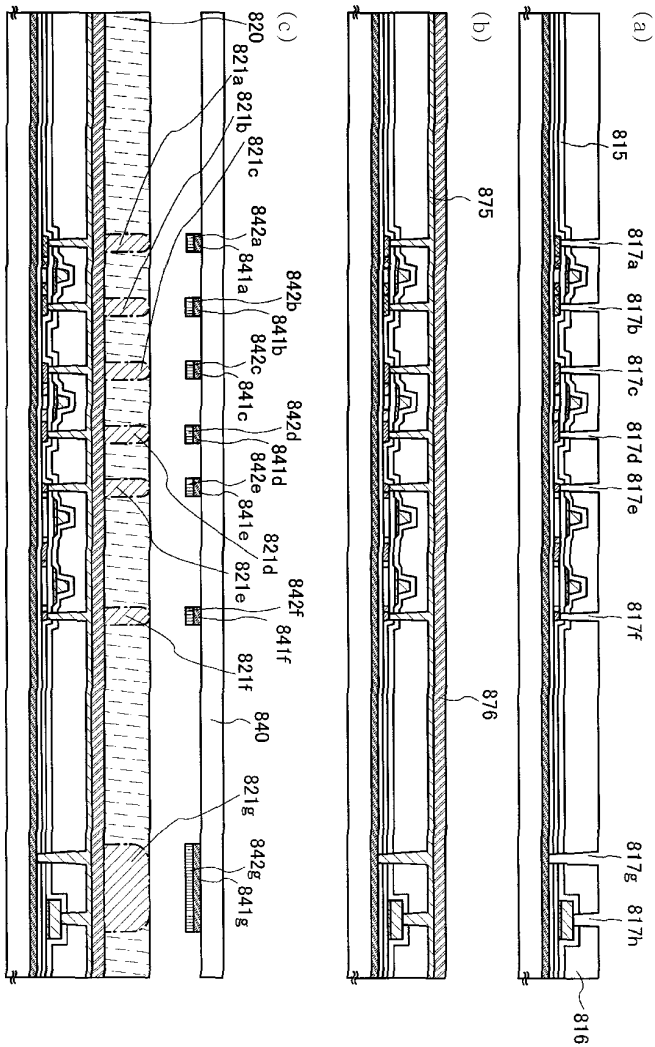
도면14



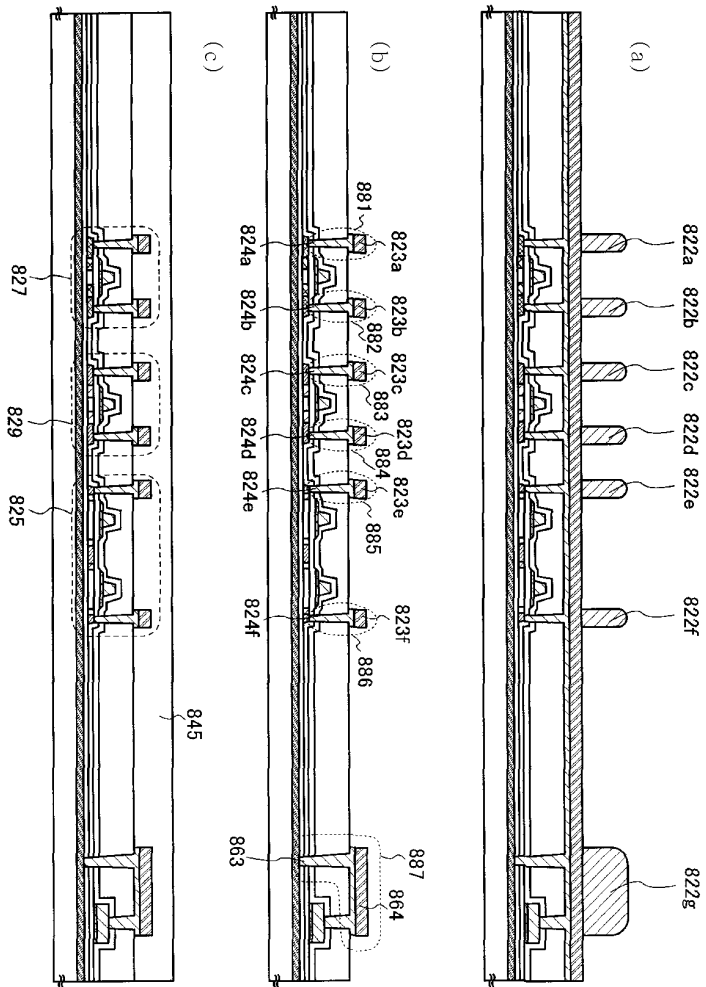
도면15



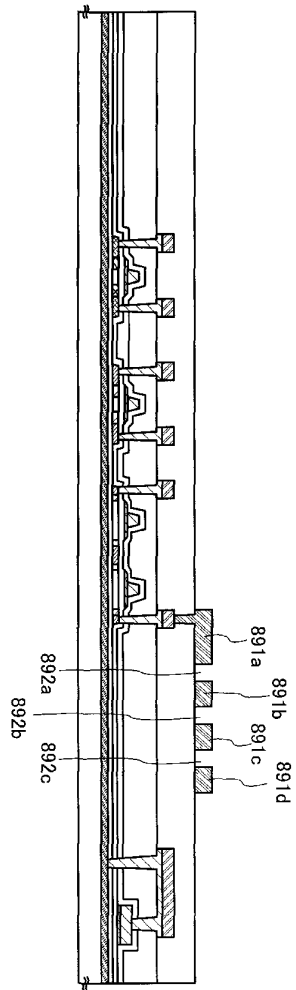
도면16



도면17

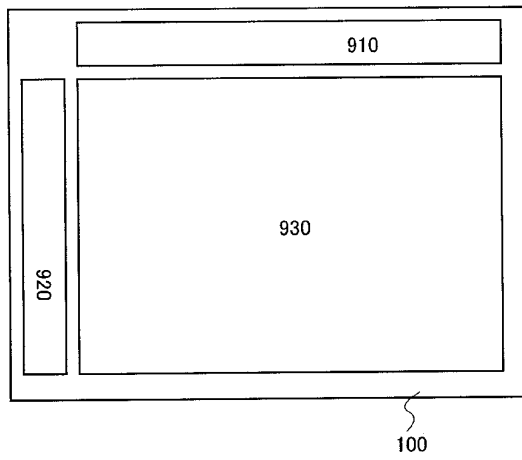


도면18

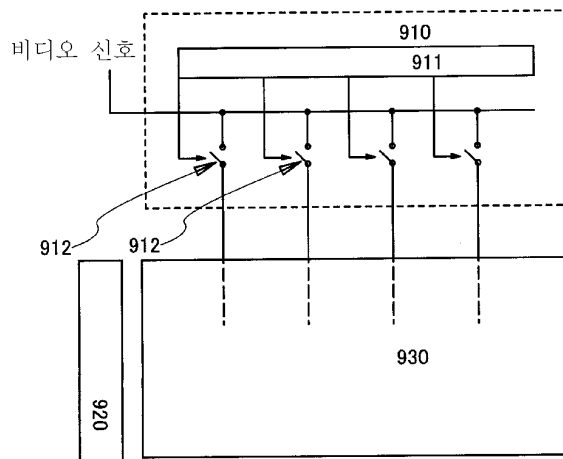


도면19

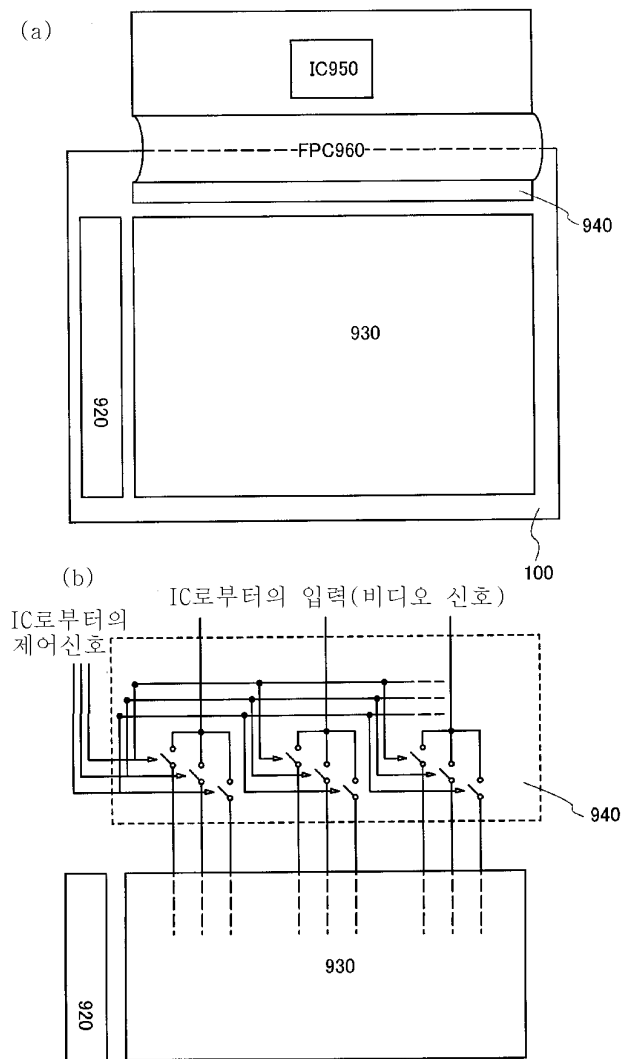
(a)



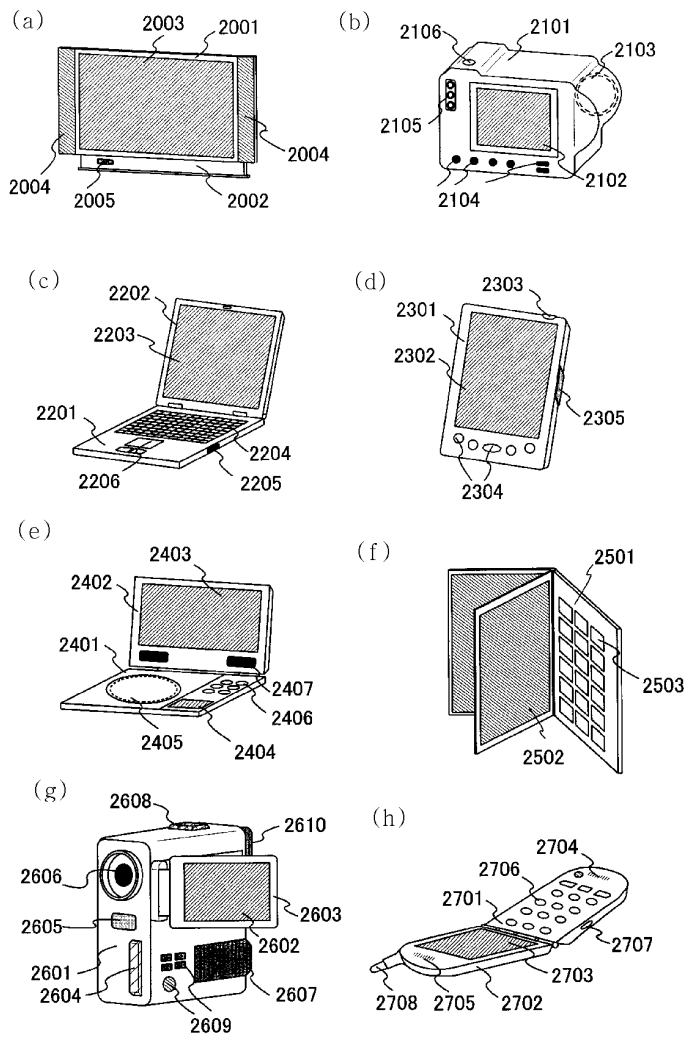
(b)



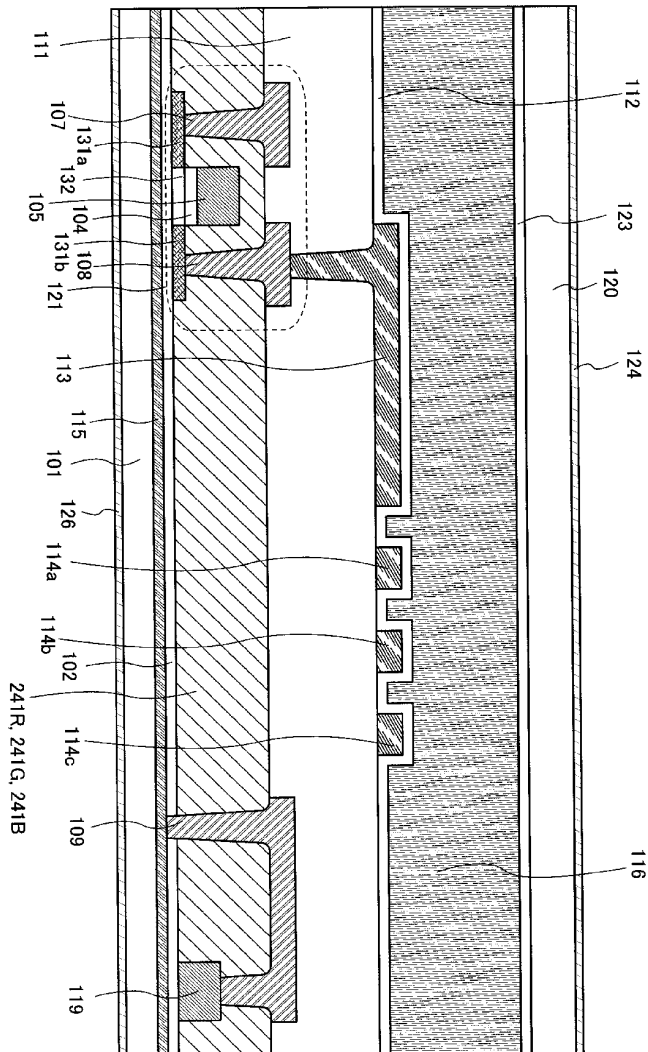
도면20



도면21

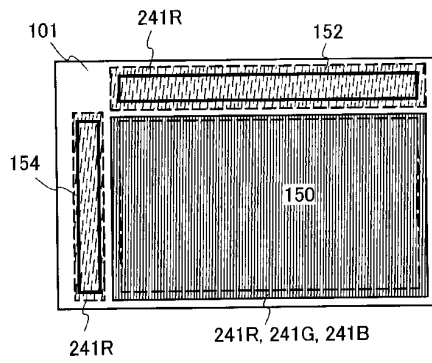


도면22

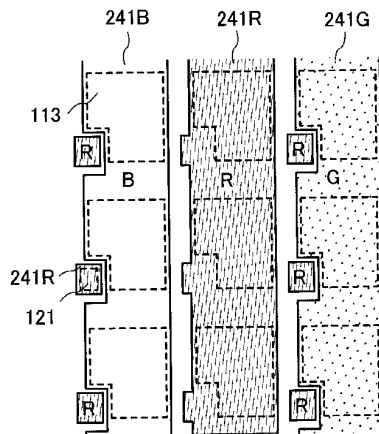


도면23

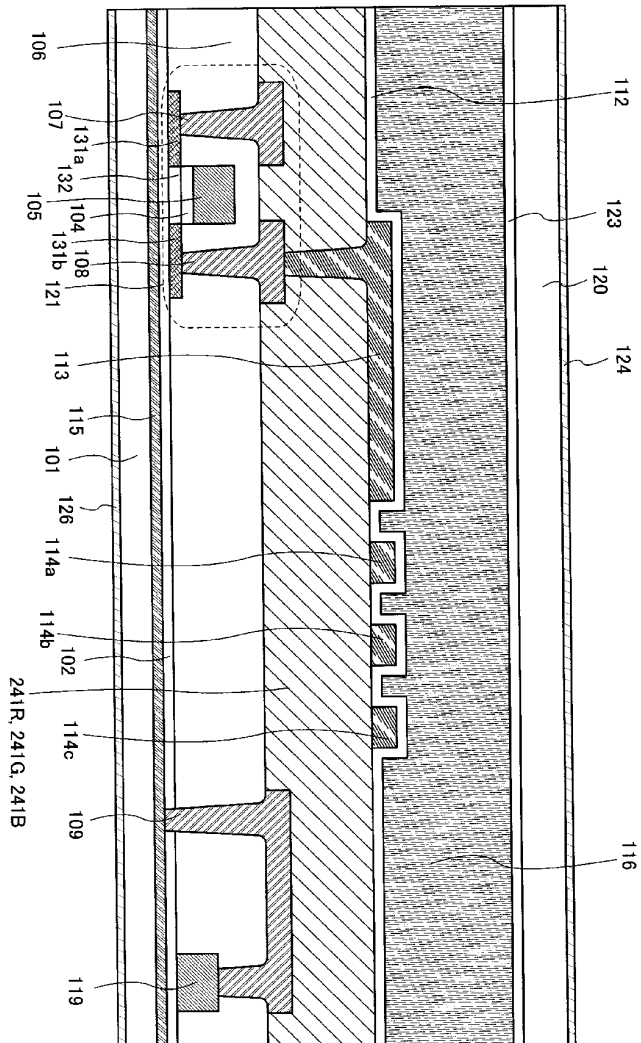
(a)



(b)

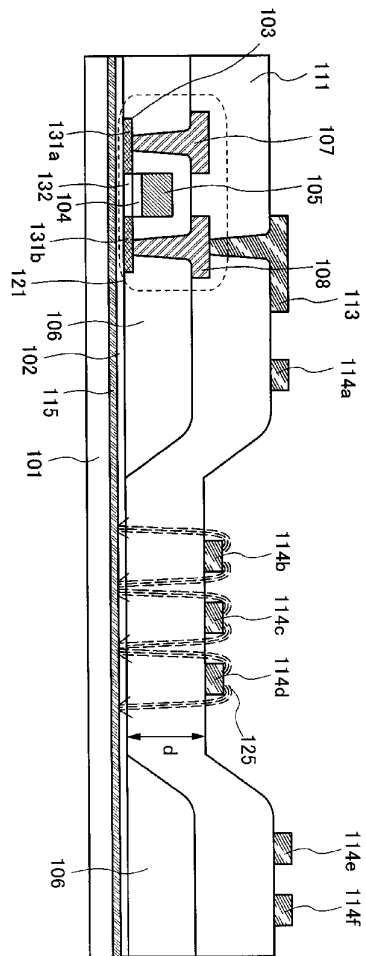


도면24

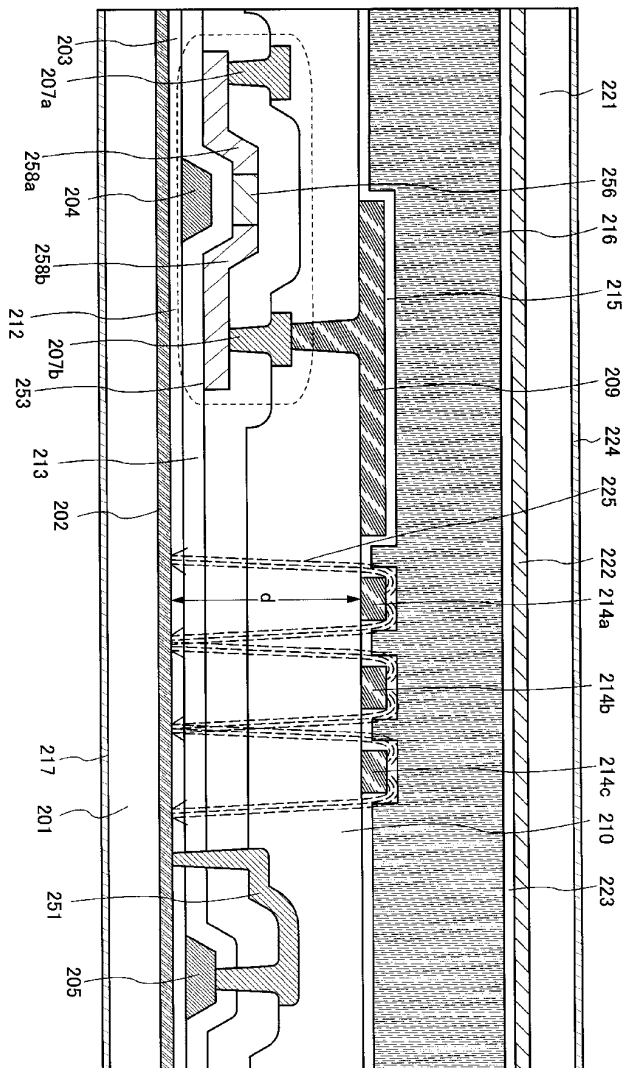


241R, 241G, 241B

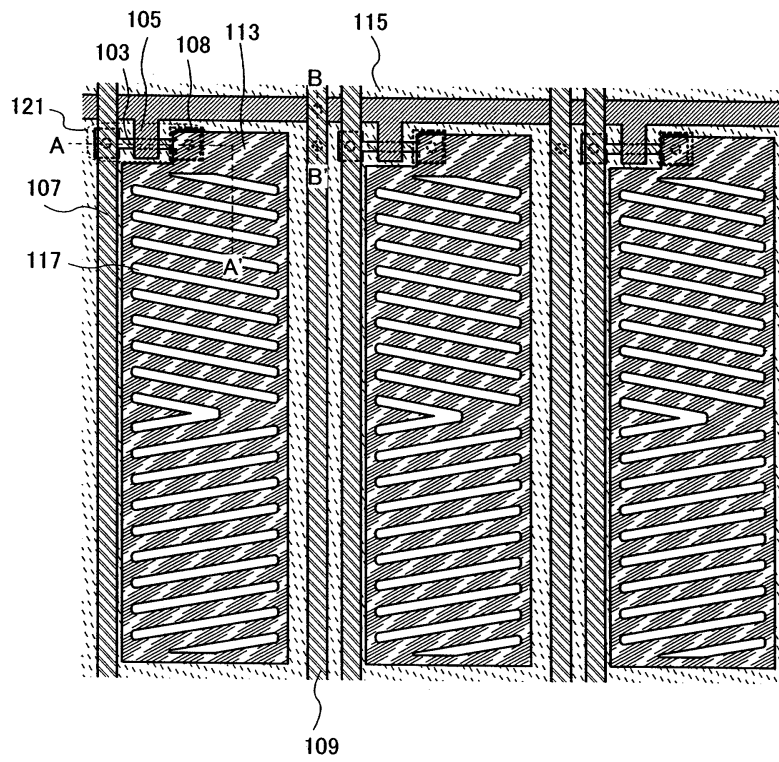
도면25



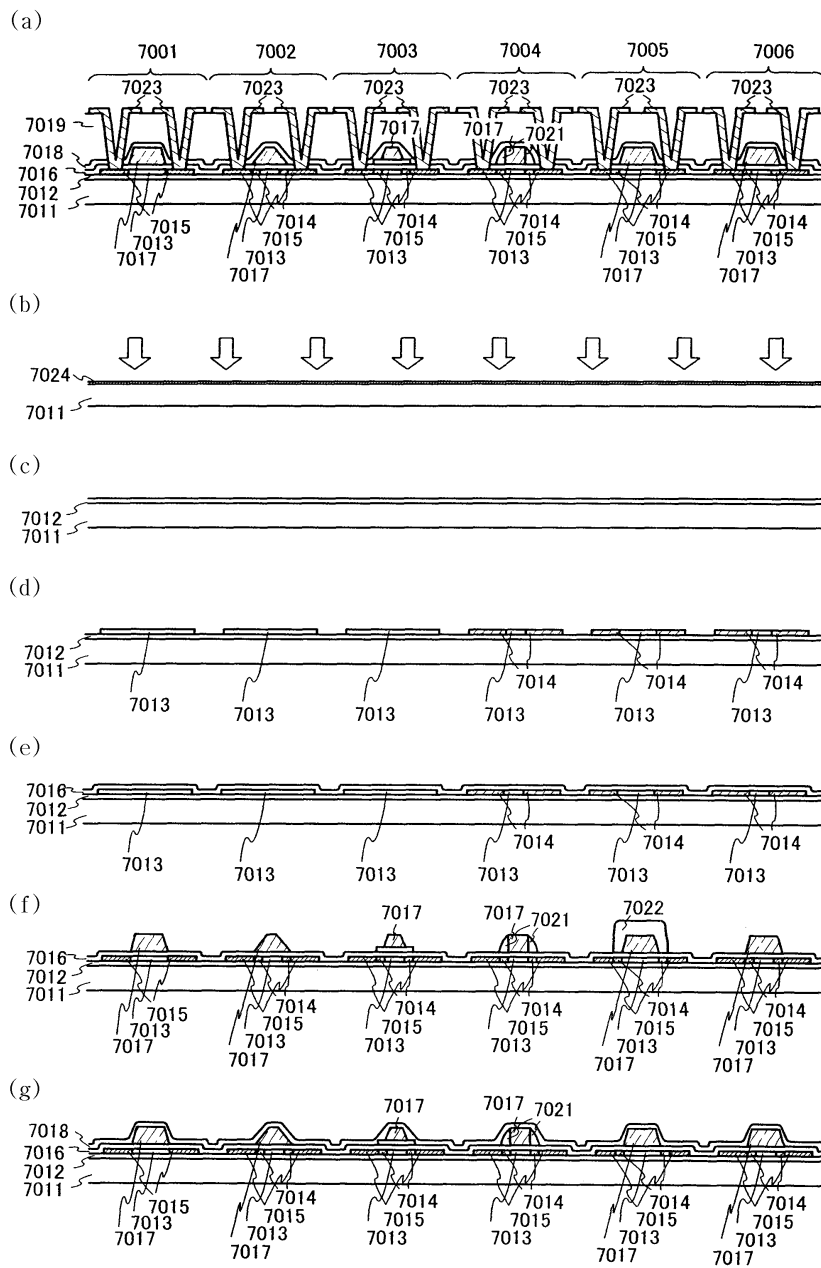
도면26



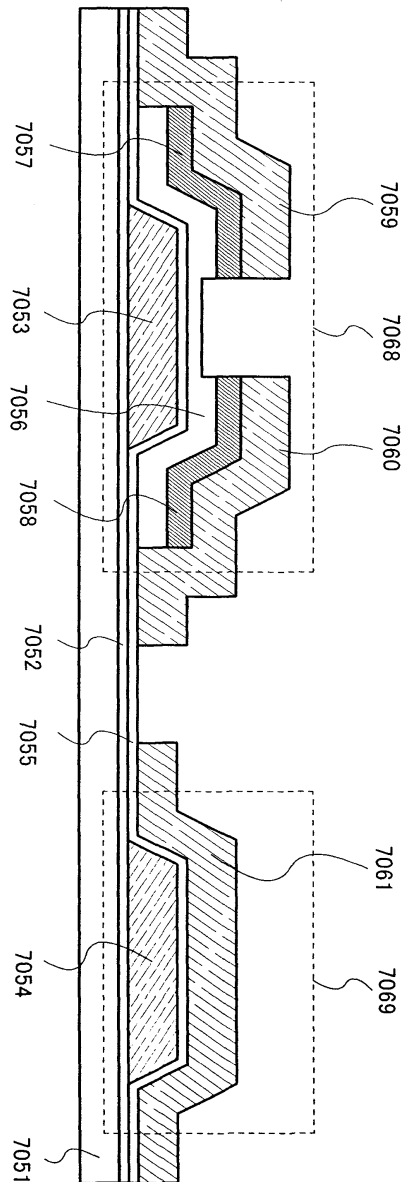
도면27



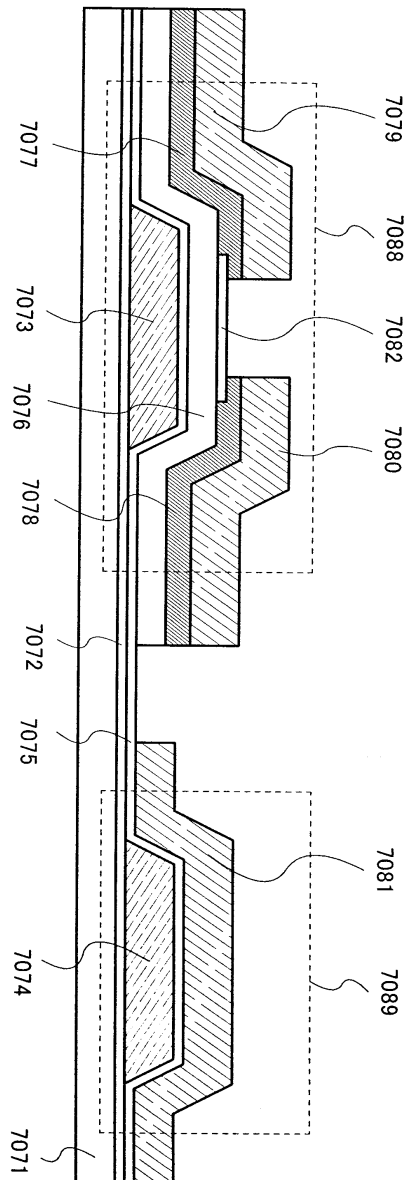
도면29



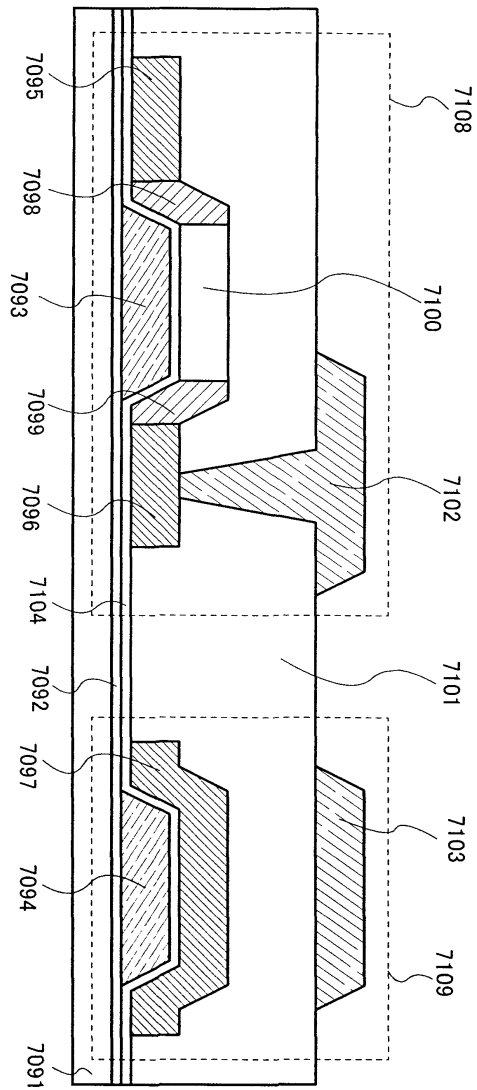
도면31



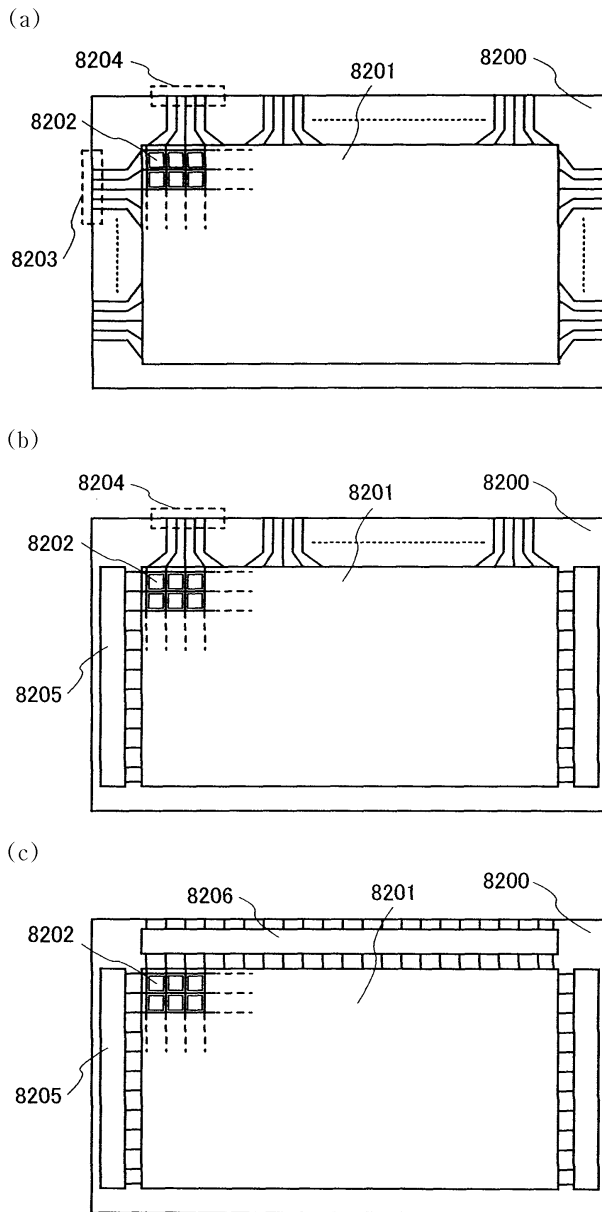
도면32



도면33

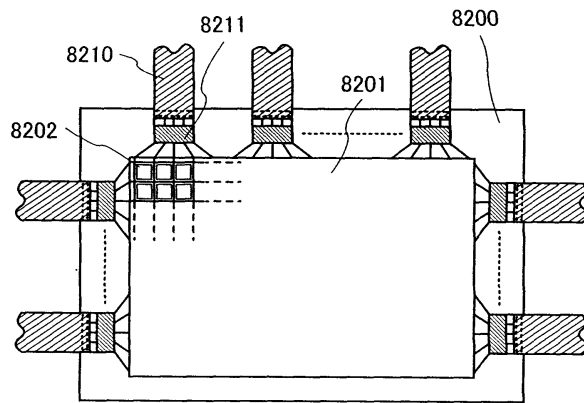


도면34

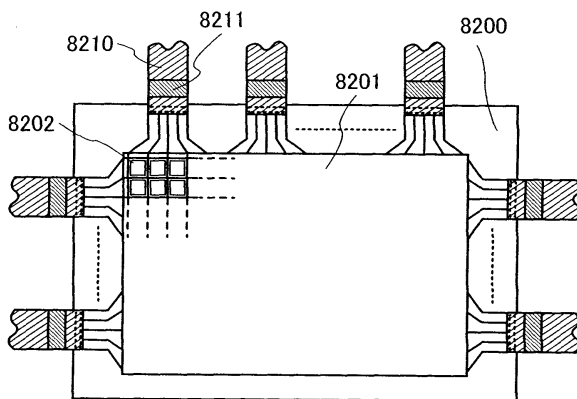


도면35

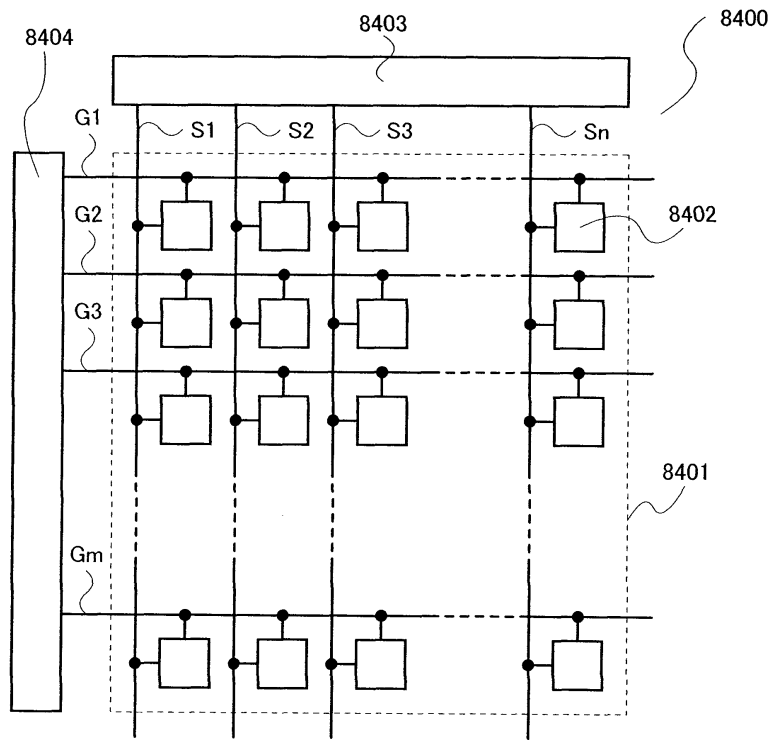
(a)



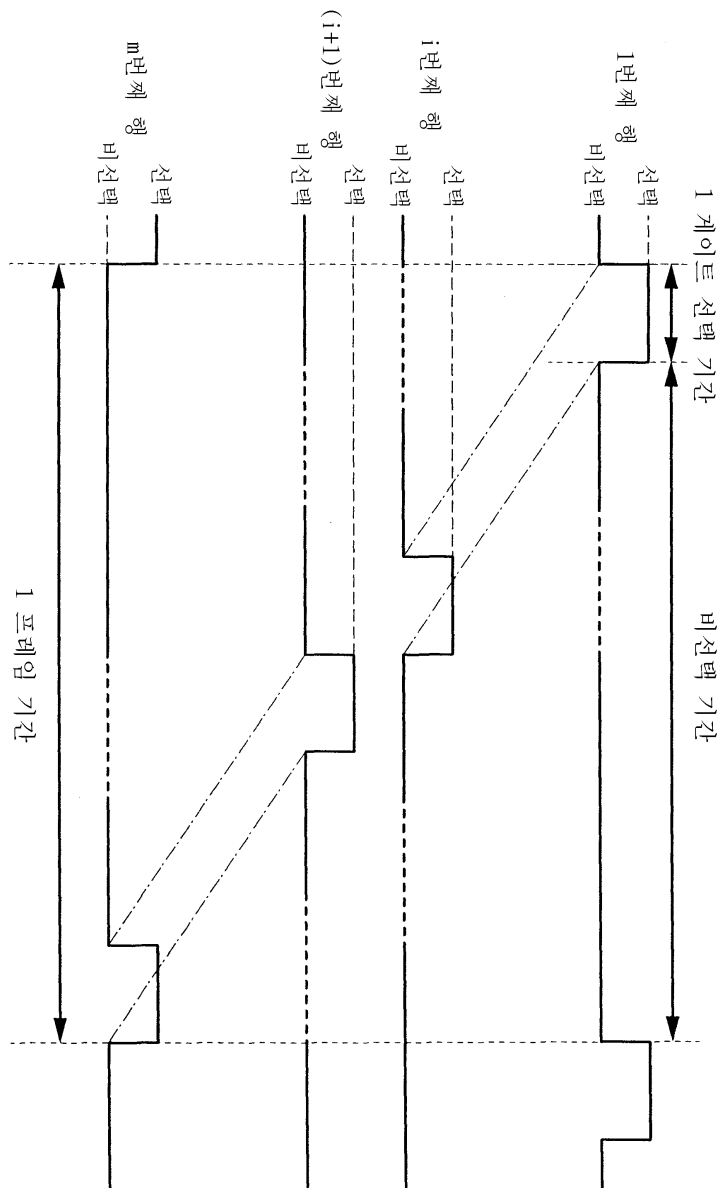
(b)



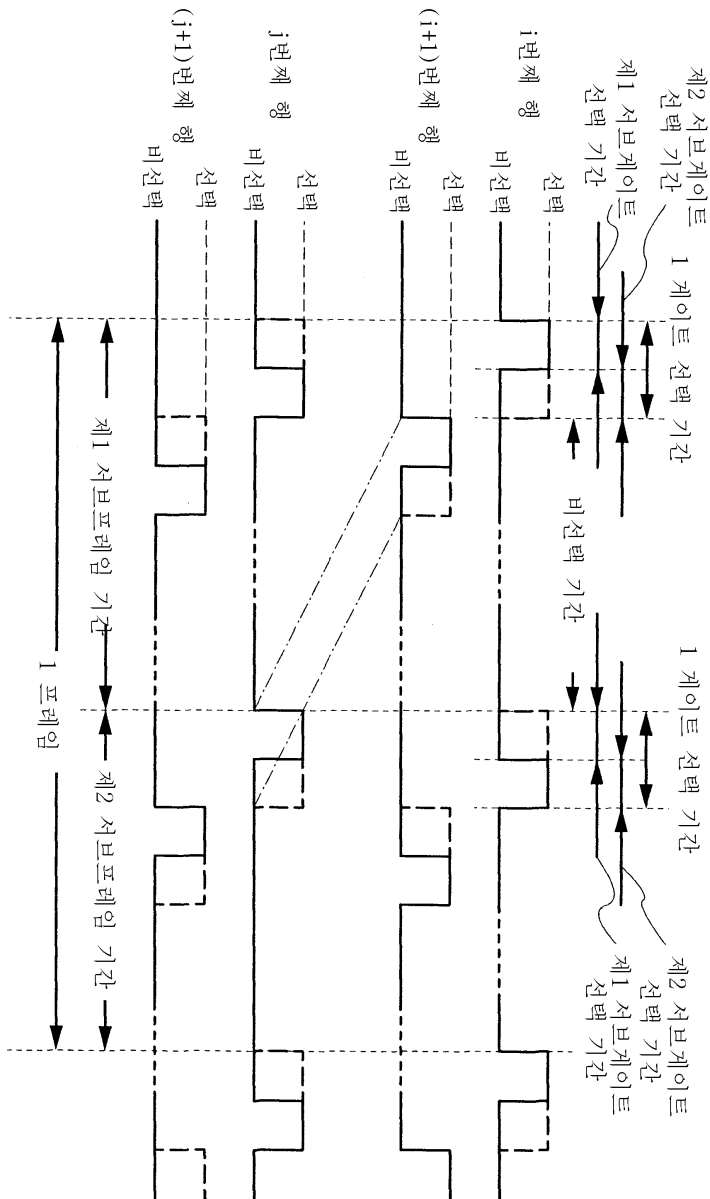
도면36



도면37

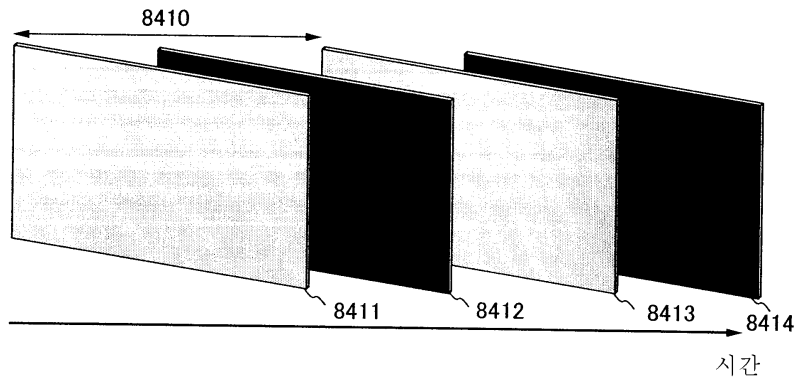


도면38

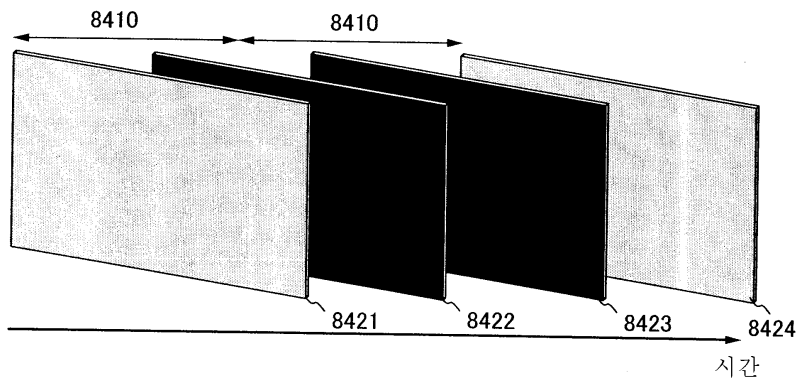


도면39

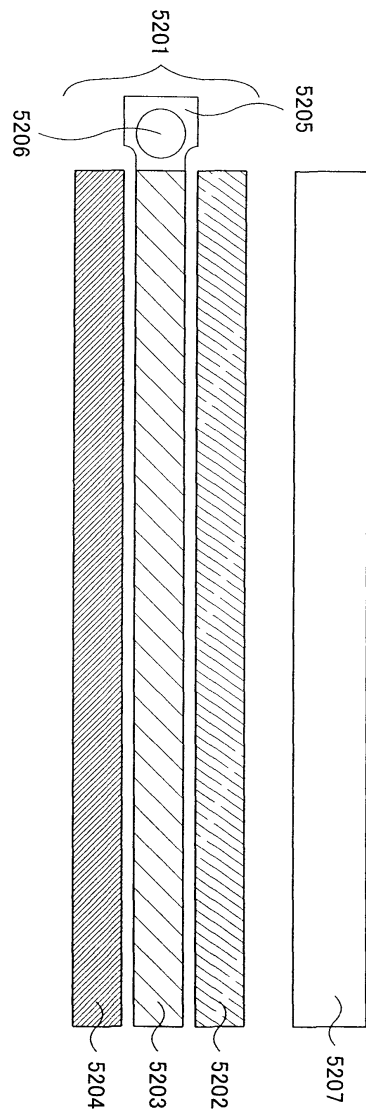
(a)



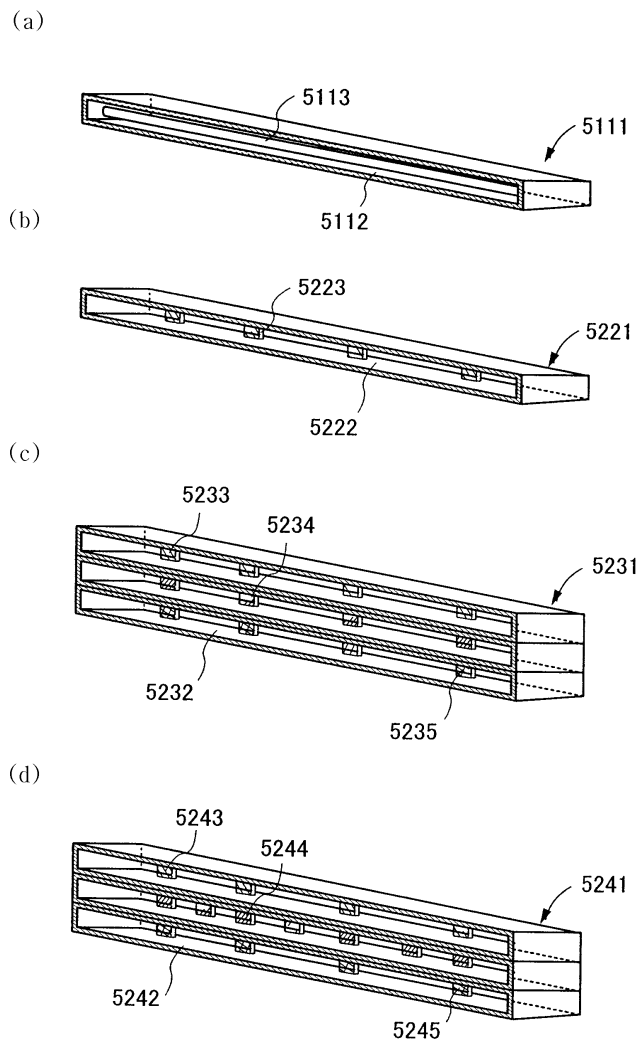
(b)



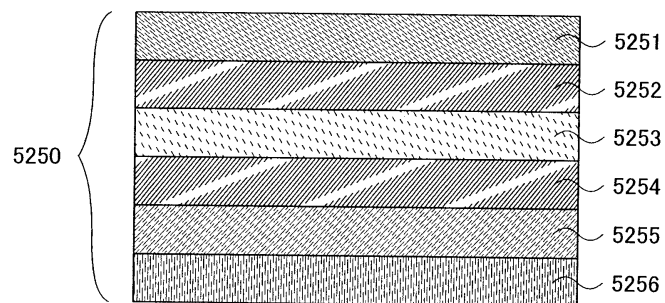
도면40



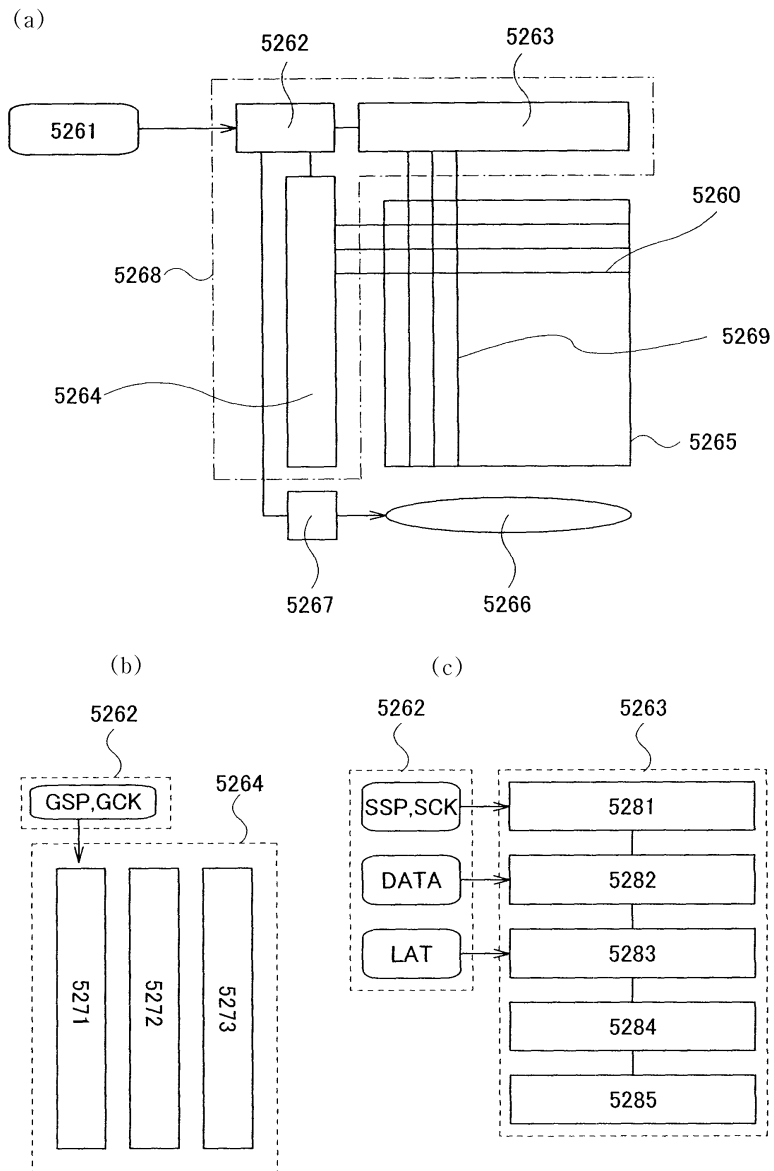
도면41



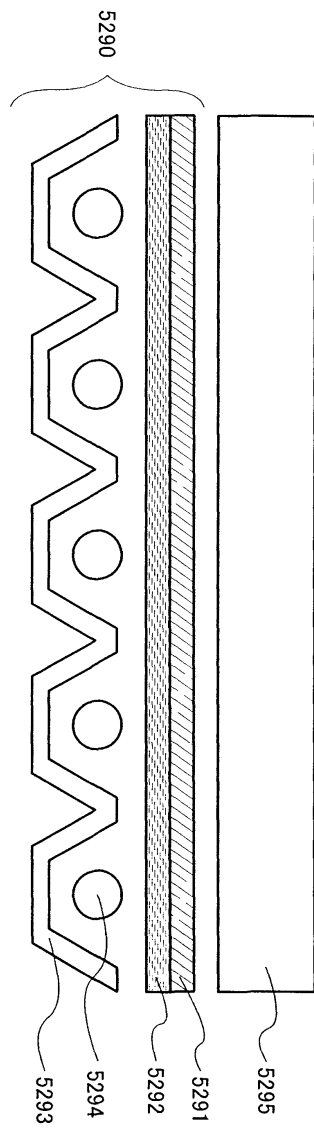
도면42



도면43

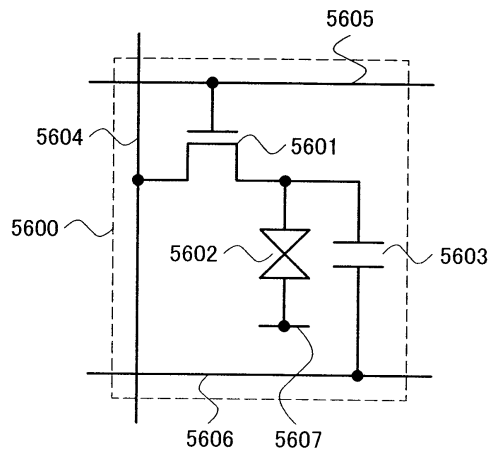


도면44

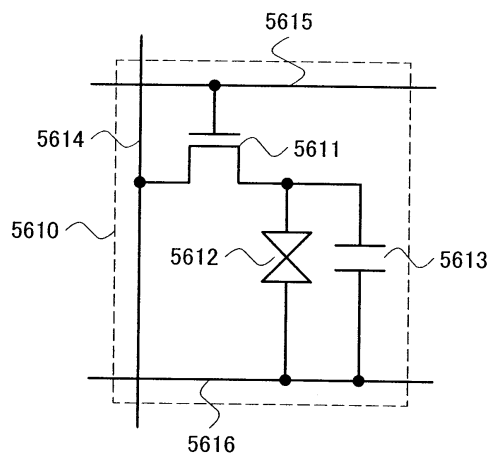


도면45

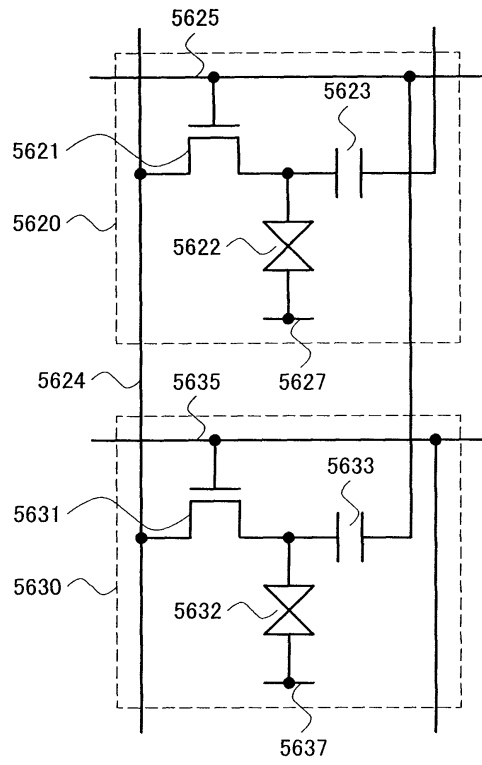
(a)



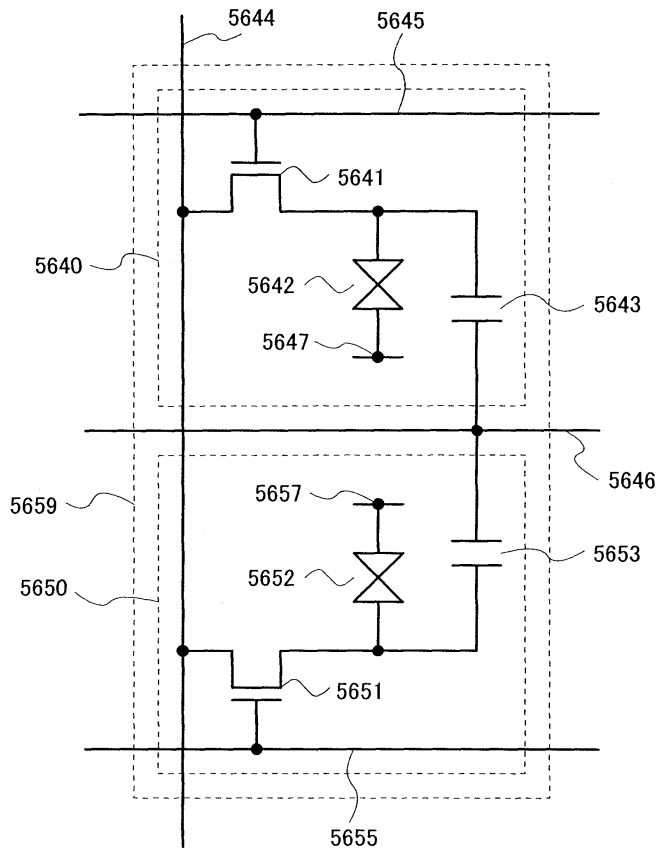
(b)



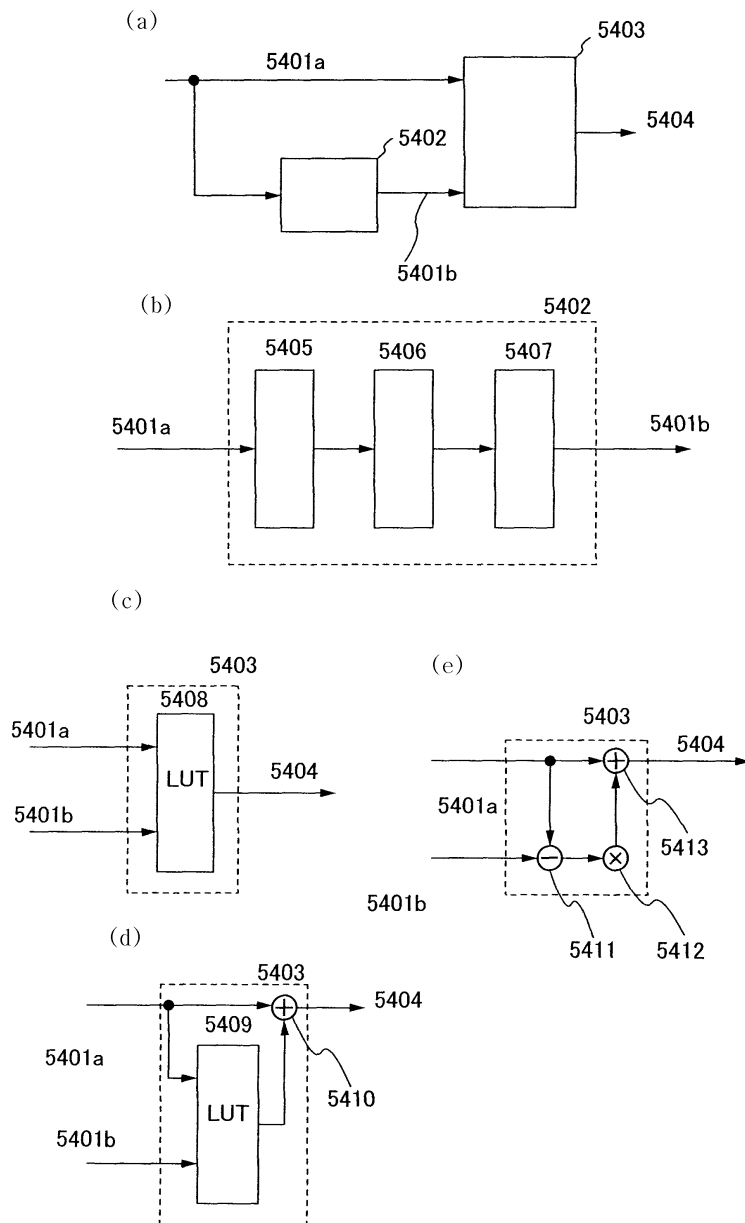
도면46



도면47

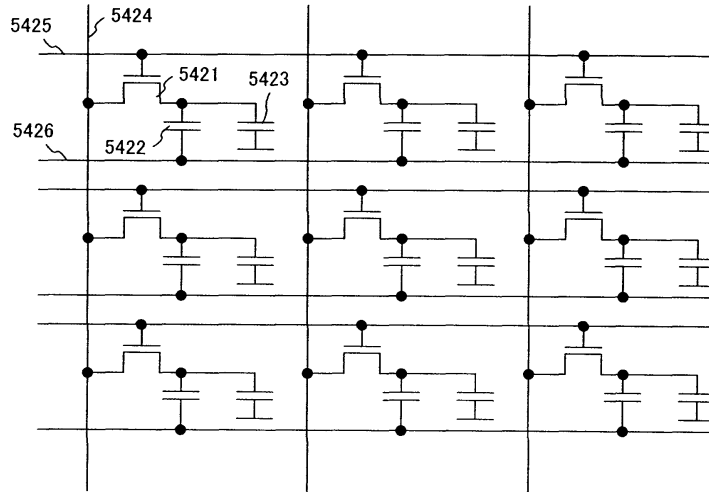


도면48

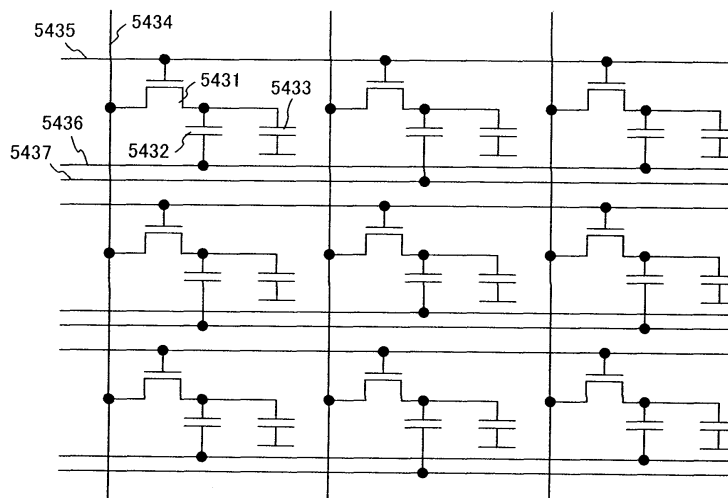


도면49

(a)

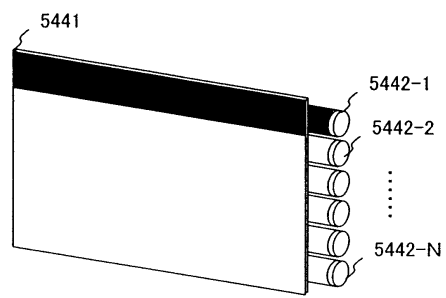


(b)

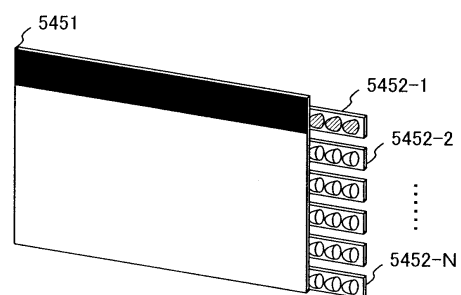


도면50

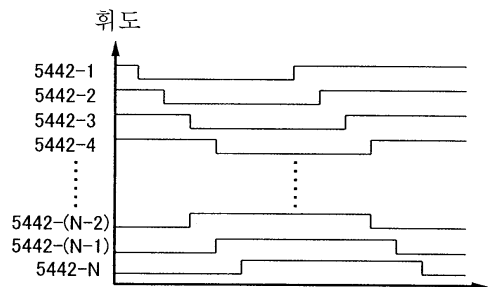
(a)



(b)

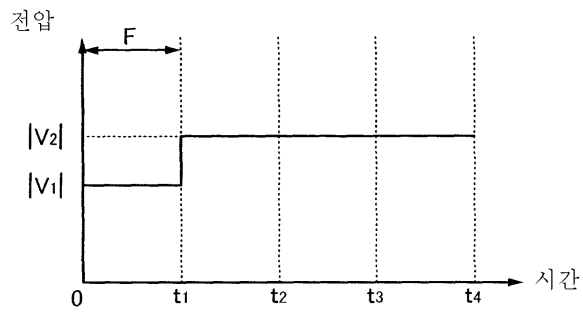


(c)

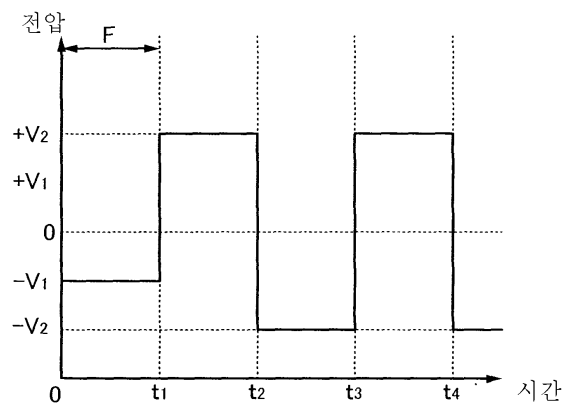


도면51

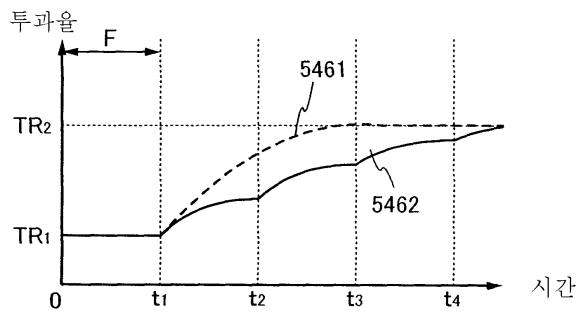
(a)



(b)

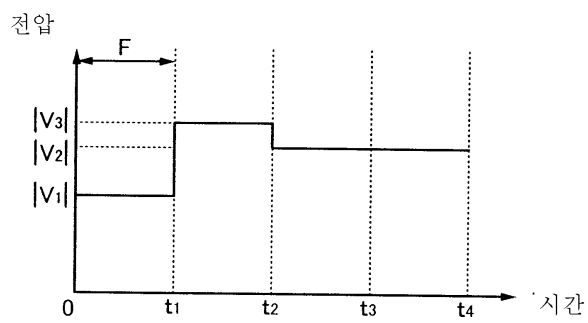


(c)

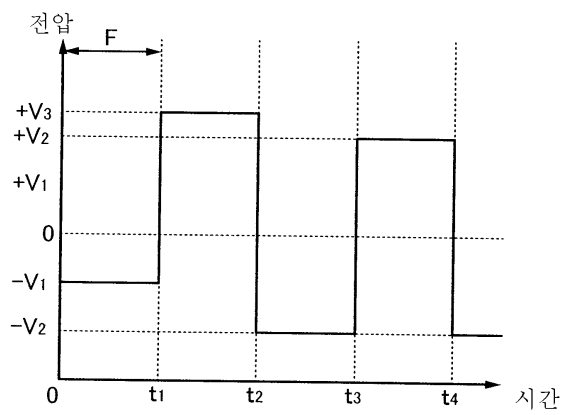


도면52

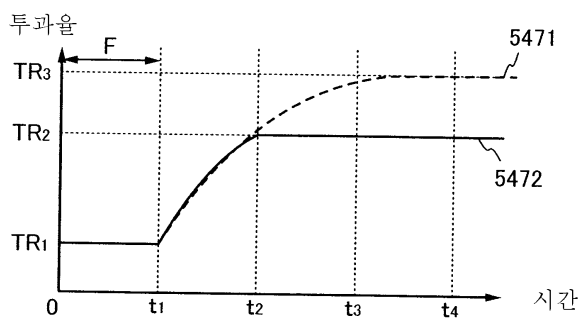
(a)



(b)

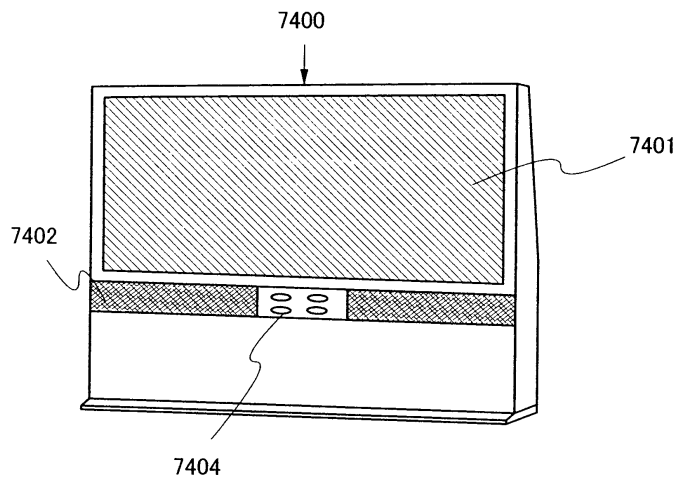


(c)

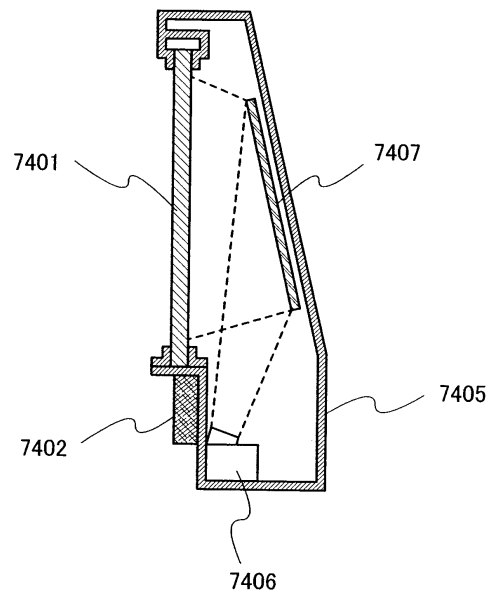


도면53

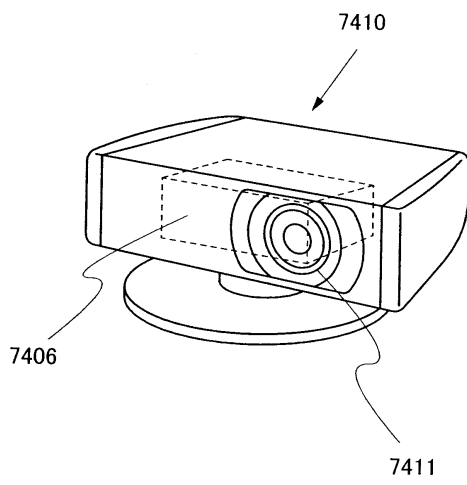
(a)



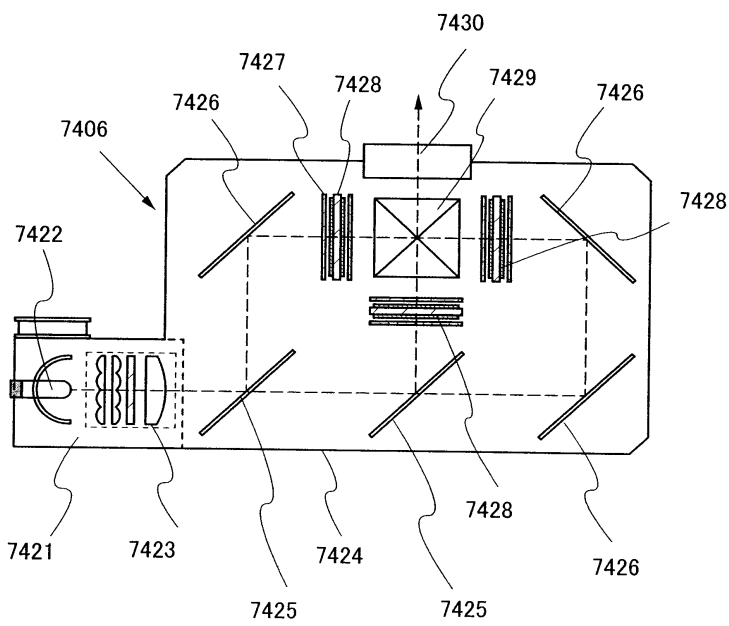
(b)



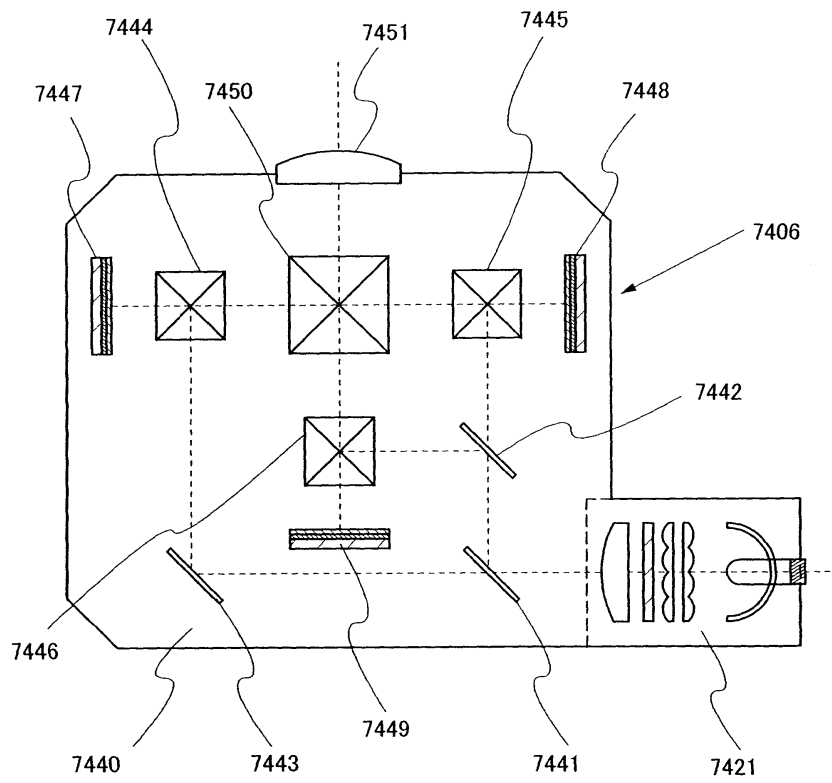
도면54



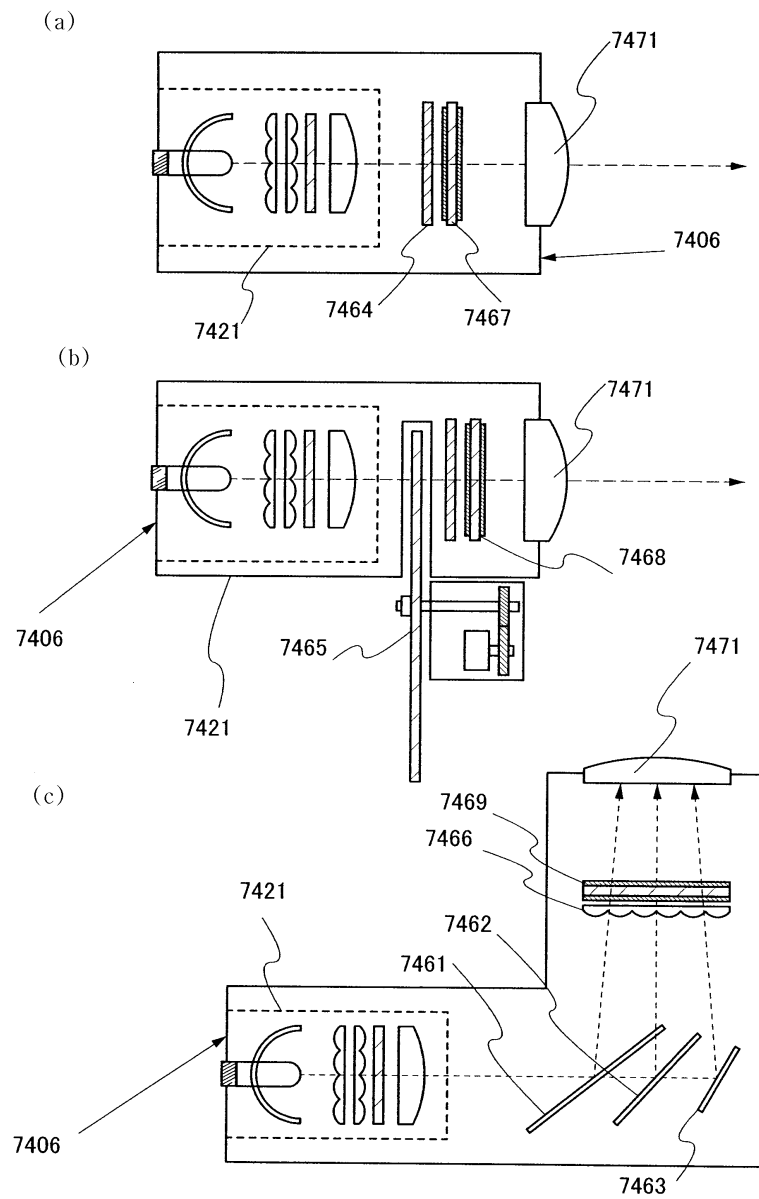
도면55



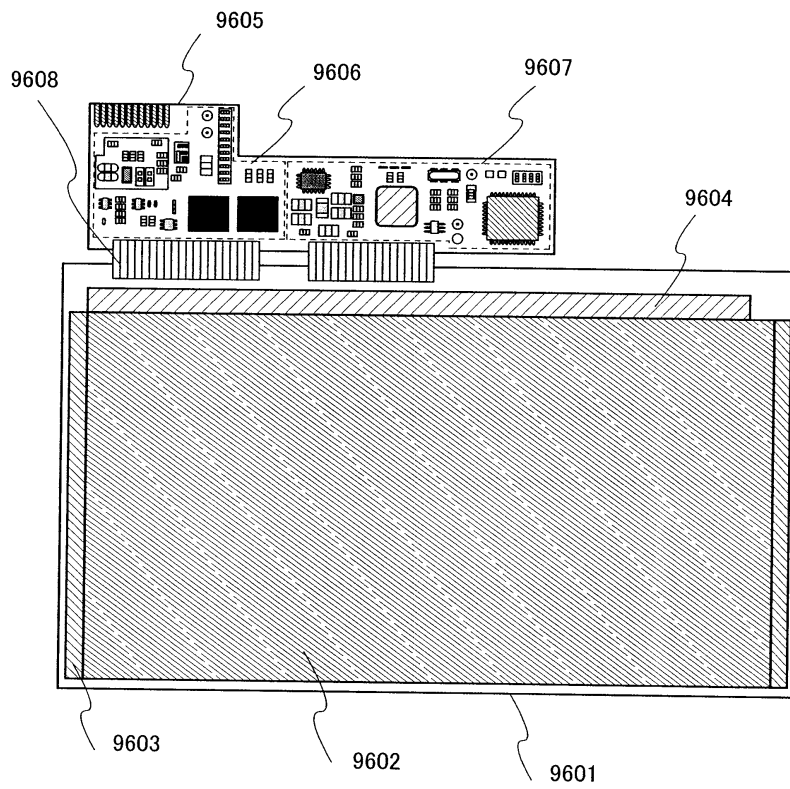
도면56



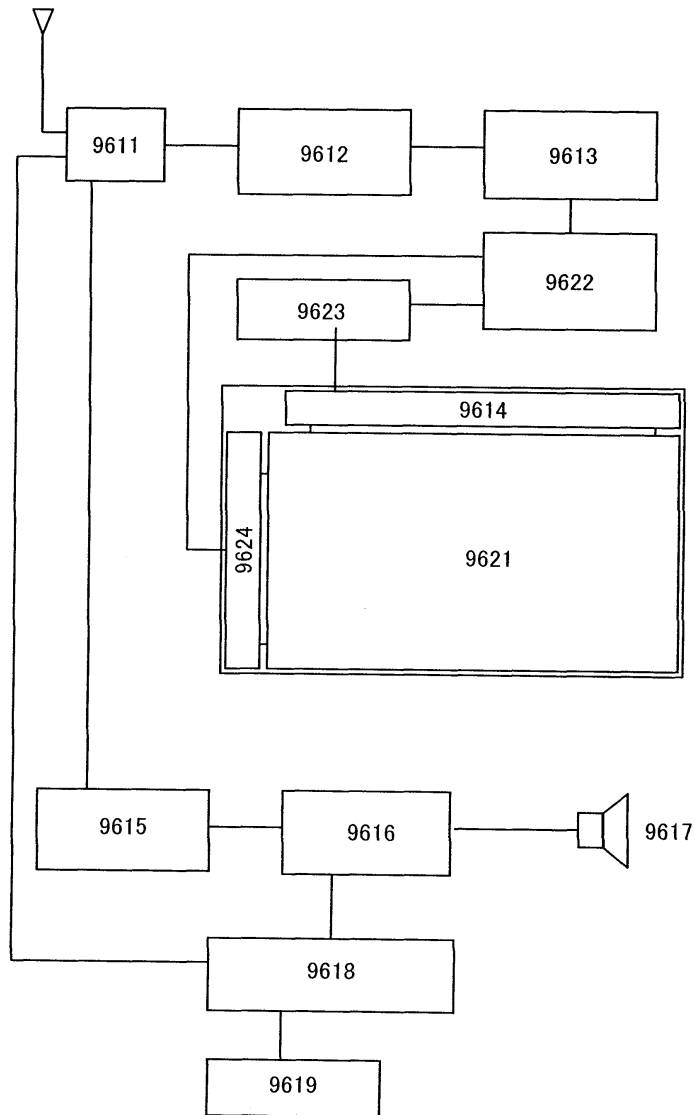
도면57



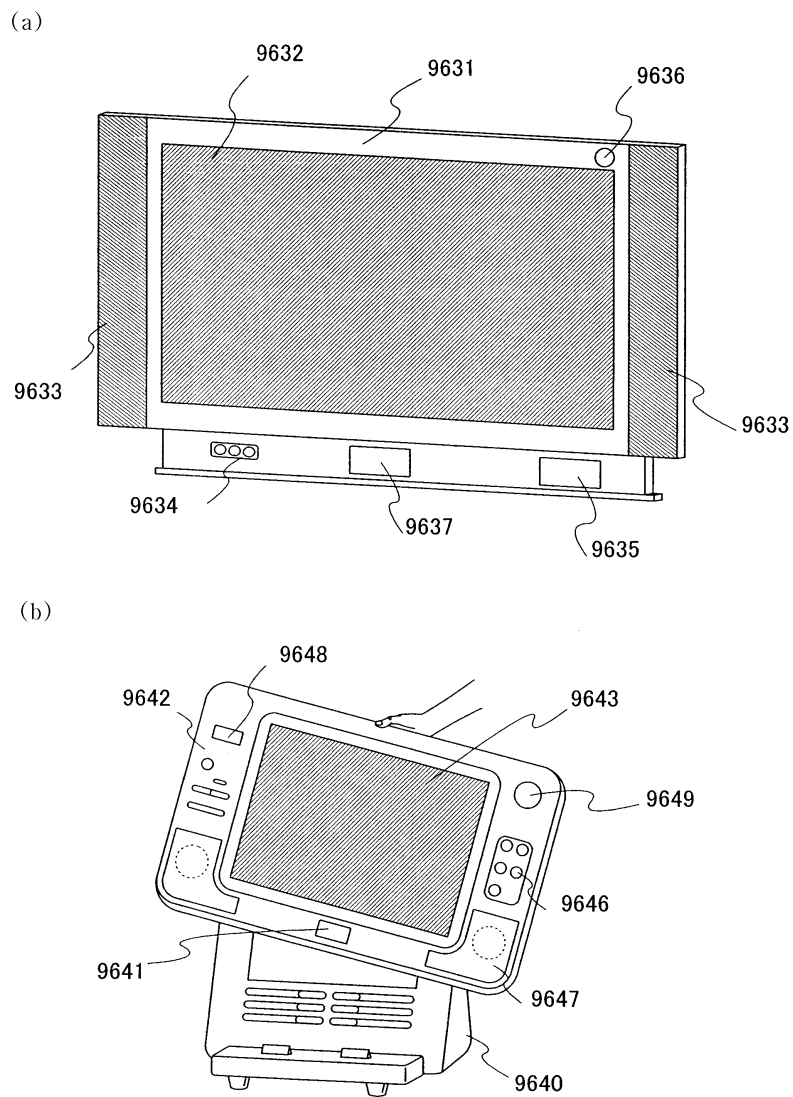
도면58



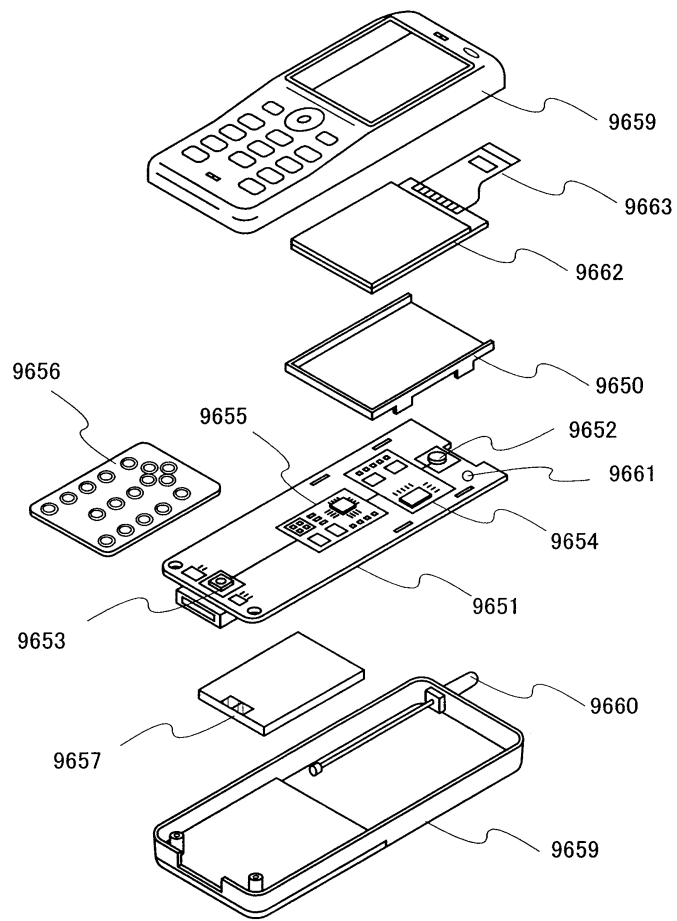
도면59



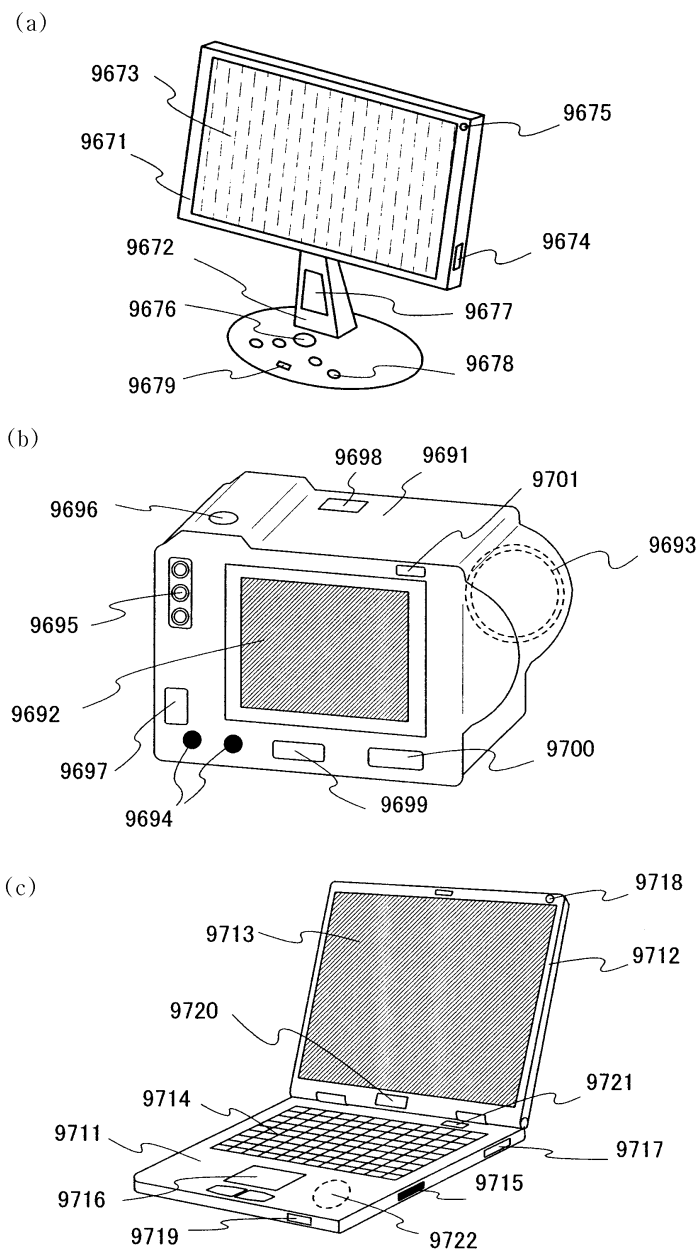
도면60



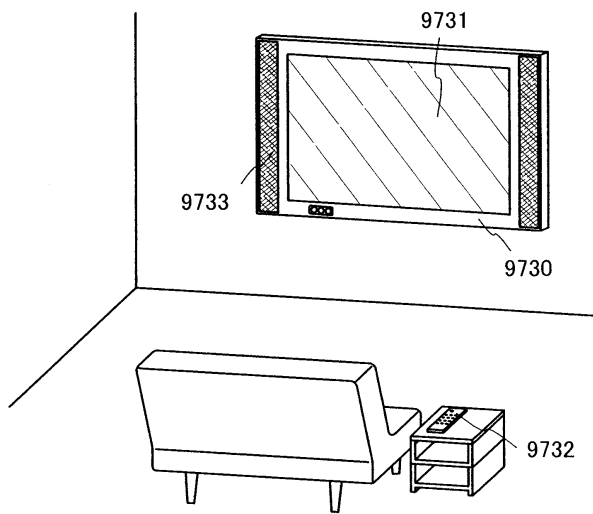
도면61



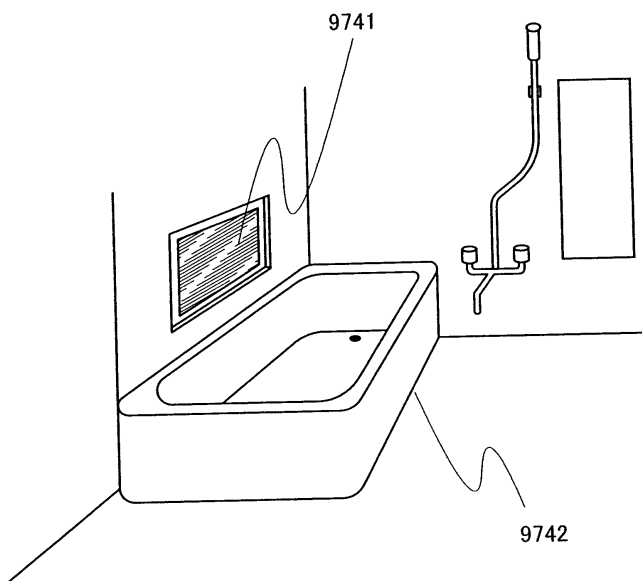
도면62



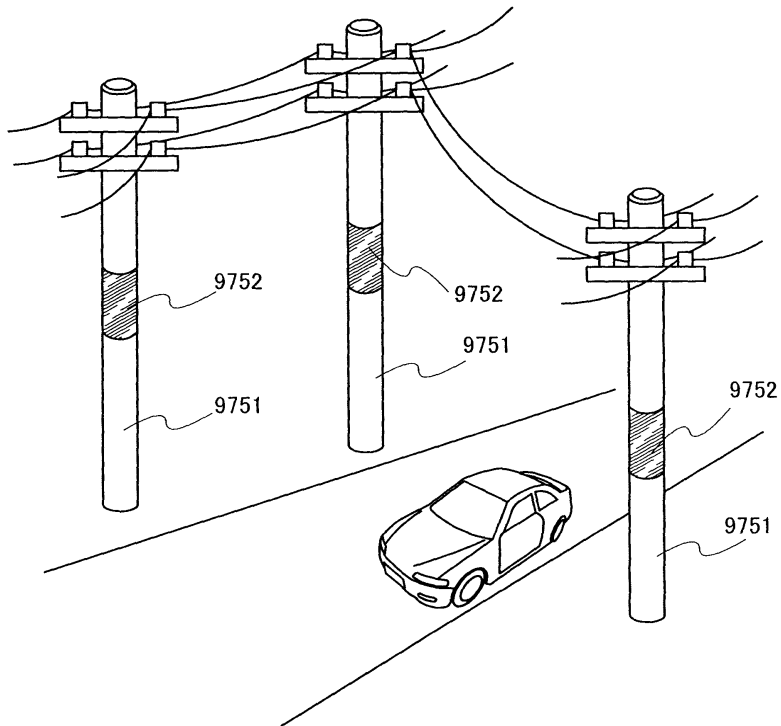
도면63



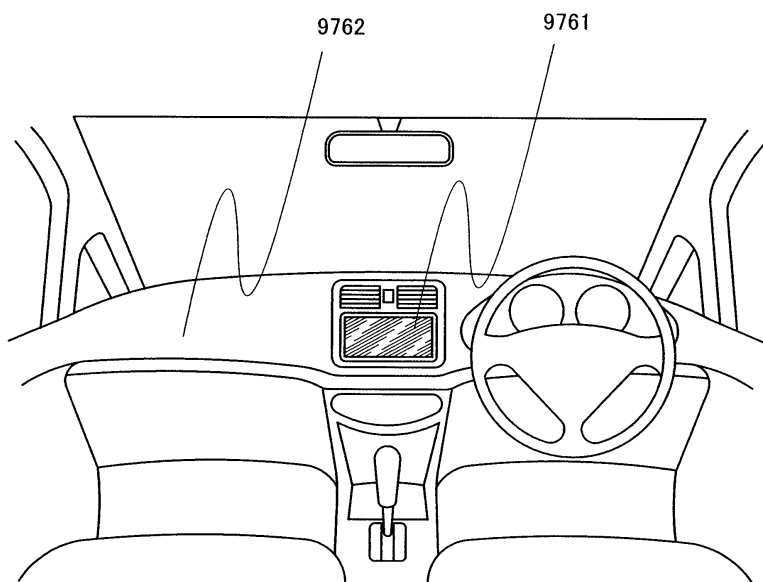
도면64



도면65

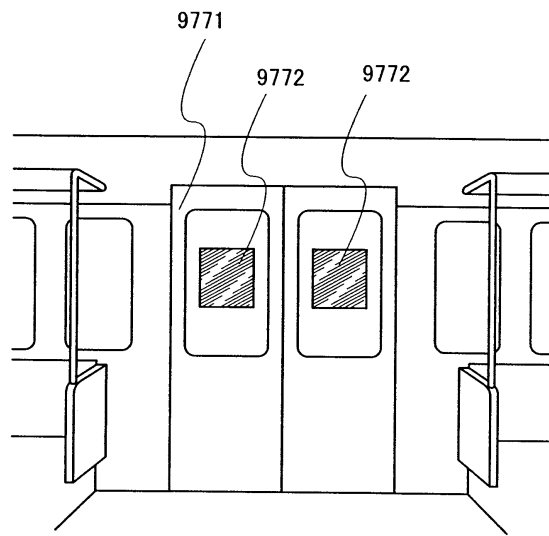


도면66

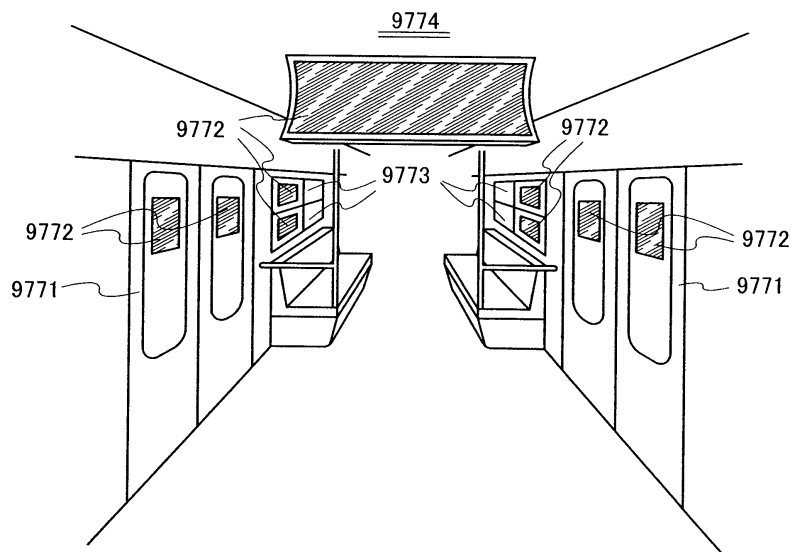


도면67

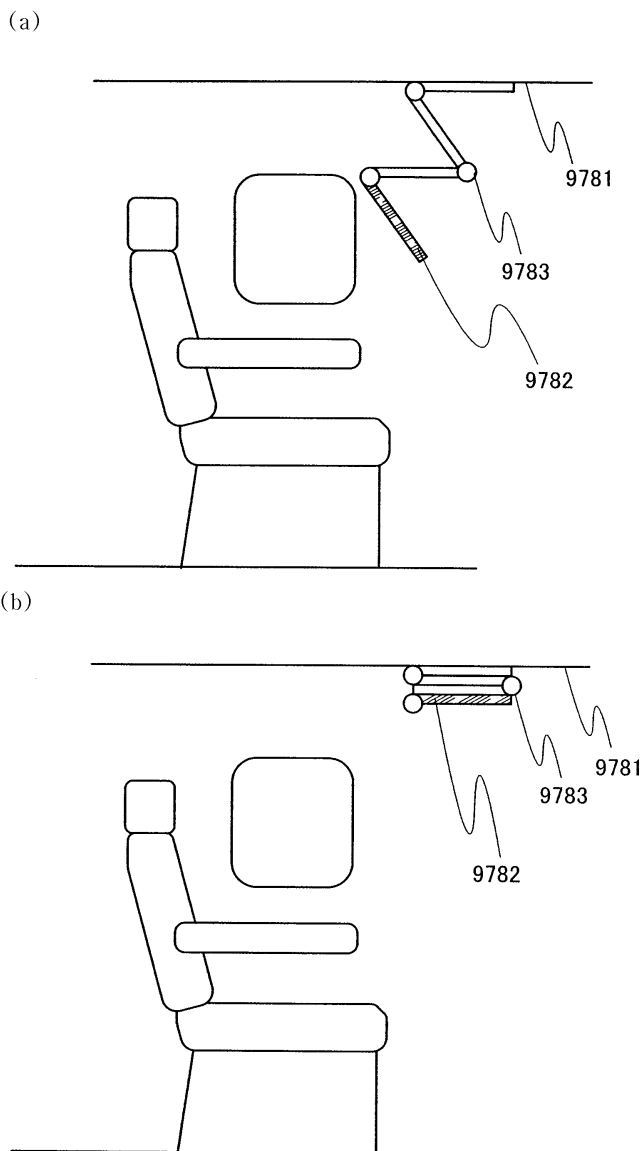
(a)



(b)

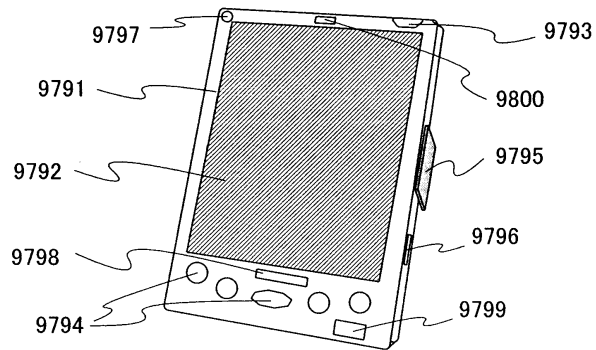


도면68

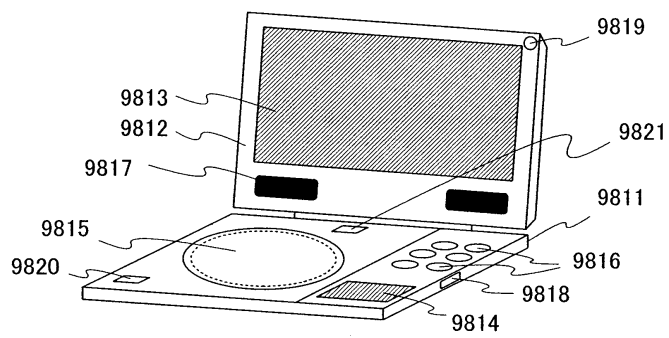


도면69

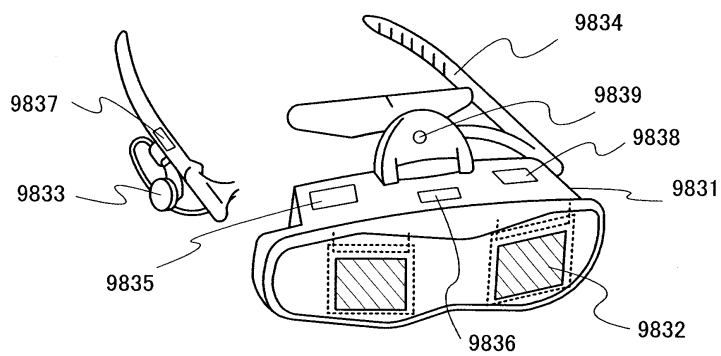
(a)



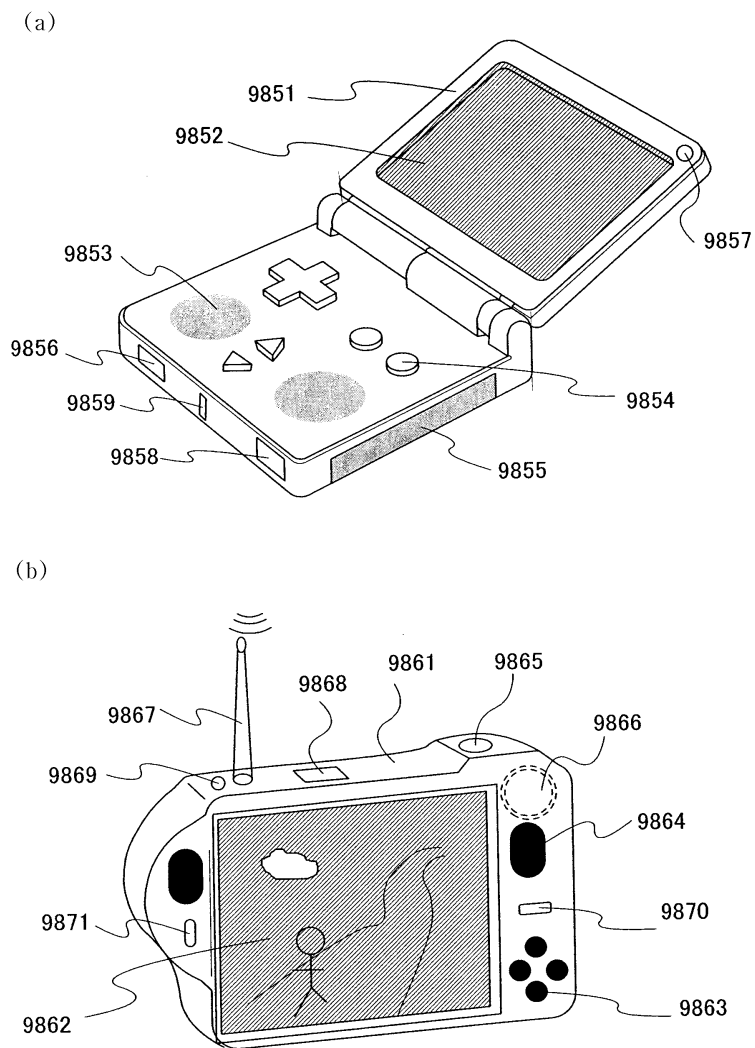
(b)



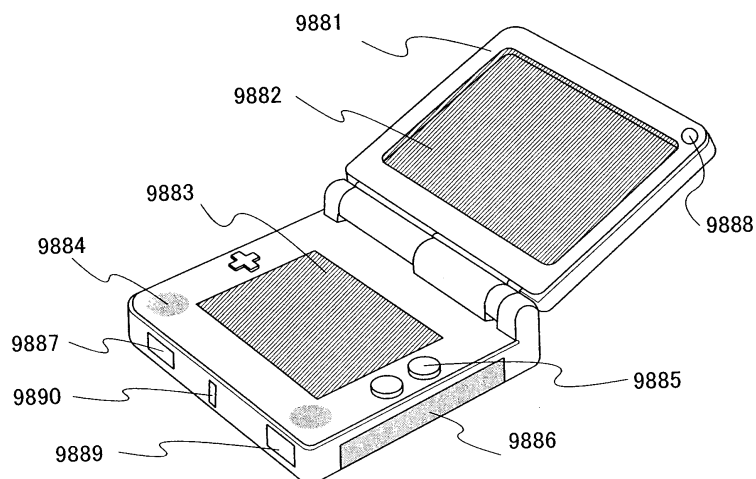
(c)



도면70



도면71



专利名称(译)	液晶显示器		
公开(公告)号	KR101587028B1	公开(公告)日	2016-01-25
申请号	KR1020140023558	申请日	2014-02-27
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社绒布器肯kyusyo极限戴哦		
当前申请(专利权)人(译)	株式会社绒布器肯kyusyo极限戴哦		
[标]发明人	KIMURA HAJIME		
发明人	KIMURA, HAJIME		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/134363 G02F1/13439 G02F1/1362 G02F1/133553 G02F2001/134372 G02F2001/136231 G09G3/20 G09G3/342 G09G3/3659 G09G3/3685 G09G2300/0876 G09G2310/0235 G09G2310/024 G09G2310/027 G09G2310/0275 G09G2310/0297 G09G2320/0233 G09G2320/0252 G09G2320/0261 G09G2320/106 G09G2340/0435 G09G2340/16 G09G2352/00 H01L27/1214 H01L27/1218 H04N9/3102 G02F1/133345 G02F1/1337 G02F1/134309 G02F1/136277 G02F1/136286 G02F1/1368		
代理人(译)	李昌勋		
优先权	2006297009 2006-10-31 JP		
其他公开文献	KR1020140037175A		
外部链接	Espacenet		

摘要(译)

与现有技术相比，液晶显示装置和电子设备具有宽视角并且具有减少的制造工艺数量和减少的掩模数量以及低制造成本。形成在第一绝缘膜上的薄膜晶体管;形成在薄膜晶体管上的第二绝缘膜;和形成在第二绝缘膜上的第二绝缘膜，第一绝缘膜形成在第一绝缘膜上，第二电极具有多个开口，并且在第二电极上具有液晶，其中液晶由第一电极和第二电极之间的电场控制。

