



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년05월03일
(11) 등록번호 10-1032440
(24) 등록일자 2011년04월25일

(51) Int. Cl.

G02F 1/1341 (2006.01) G02F 1/1335 (2006.01)

G02F 1/1345 (2006.01)

(21) 출원번호 10-2008-0094797

(22) 출원일자 2008년09월26일

심사청구일자 2009년07월23일

(65) 공개번호 10-2010-0035418

(43) 공개일자 2010년04월05일

(56) 선행기술조사문헌

KR1020080001490 A

KR1020080048266 A

전체 청구항 수 : 총 10 항

(73) 특허권자

엘지디스플레이 주식회사

서울 용산구 한강로3가 65-228

(72) 발명자

김대현

서울 용산구 한남동 770-4(3층)

이준엽

대구 북구 태전동 298번지(16/1)

(뒷면에 계속)

(74) 대리인

특허법인로알

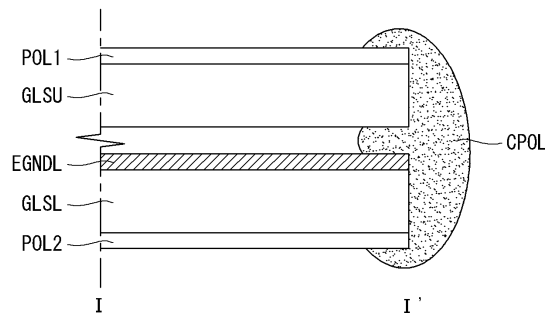
심사관 : 김승조

(54) 액정표시장치와 그 제조방법

(57) 요약

본 발명은 액정표시장치와 그 제조방법에 관한 것으로, 그라운드전압이 공급되는 그라운드라인과 상기 그라운드 라인으로부터 연장된 연장 그라운드라인이 형성되고 제1 편광판이 부착된 제1 기판; 실런트로 상기 제1 기판에 합착되고 제2 편광판이 부착된 제2 기판; 및 상기 제1 편광판과 상기 제2 편광판의 가장자리에 형성됨과 아울러 상기 제1 및 제2 기판 사이로 침투되어 상기 연장 그라운드라인에 연결된 도전성 상하판 연결 정전기 방전패스를 구비하는 액정표시장치를 제공한다.

대표도 - 도5



(72) 발명자

황성수

경북 구미시 도량동 224번지 구미도량 휴먼시아 4
단지 404동 904호

송상무

경북 구미시 사곡동 보성2차아파트 101동 1506호

황인호

서울 종로구 숭인2동 649번지 한서파레스3차 B동
102호

특허청구의 범위

청구항 1

그라운드전압이 공급되는 그라운드라인과 상기 그라운드라인으로부터 연장된 연장 그라운드라인이 형성되고 제1 편광판이 부착된 제1 기판;

실런트로 상기 제1 기판에 합착되고 제2 편광판이 부착된 제2 기판; 및

상기 제1 편광판과 상기 제2 편광판의 가장자리에 형성됨과 아울러 상기 제1 및 제2 기판 사이로 침투되어 상기 연장 그라운드라인에 연결된 도전성 상하판 연결 정전기 방전패스를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 연장 그라운드라인은 상기 제1 기판의 일측 끝단까지 연장되어 그 끝단부가 상기 도전성 상하판 연결 정전기 방전패스에 연결되는 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 도전성 상하판 연결 정전기 방전패스는,

도전성 폴리머와 금속 중 어느 하나를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 4

제 1 항에 있어서,

상기 도전성 상하판 연결 정전기 방전패스는,

상기 제1 및 제2 기판의 일측 가장자리에 형성되는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 도전성 상하판 연결 정전기 방전패스는,

상기 제1 및 제2 기판의 양측 가장자리에 형성되는 것을 특징으로 하는 액정표시장치.

청구항 6

제 1 항에 있어서,

상기 도전성 상하판 연결 정전기 방전패스는,

상기 제1 및 제2 기판의 3측 가장자리에 형성되는 것을 특징으로 하는 액정표시장치.

청구항 7

제1 기판 상에 그라운드전압이 공급되는 그라운드라인과 상기 그라운드라인으로부터 연장된 연장 그라운드라인을 형성하고 상기 제1 기판에 제1 편광판을 부착하는 단계;

제2 기판에 제2 편광판을 부착하는 단계;

실런트로 상기 제1 기판과 상기 제2 기판을 합착하는 단계; 및

상기 제1 및 제2 기판의 가장자리를 도전성 물질이 포함된 용액이나 페이스트에 딥핑하는 방법을 이용하여 상기 제1 편광판과 상기 제2 편광판의 가장자리에 형성됨과 아울러 상기 제1 및 제2 기판 사이로 침투되어 상기 연장 그라운드라인에 연결된 도전성 상하판 연결 정전기 방전패스를 상기 제1 및 제2 기판의 가장자리에 형성하는 단

계를 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 8

제 7 항에 있어서,

상기 연장 그라운드라인은 상기 제1 기판의 일측 끝단까지 연장되어 그 끝단부가 상기 도전성 상하판 연결 정전기 방전패스에 연결되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 9

제 7 항에 있어서,

상기 도전성 상하판 연결 정전기 방전패스는,

도전성 폴리머와 금속 중 어느 하나를 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 10

제 7 항에 있어서,

상기 도전성 상하판 연결 정전기 방전패스를 경화하는 공정을 더 포함하고,

상기 도전성 상하판 연결 정전기 방전패스를 경화하는 공정은,

상기 제1 및 제2 기판의 가장자리에 도포된 상기 용액이나 페이스트를 건조하는 공정, 상기 용액이나 페이스트를 열경화하는 공정, 및 상기 용액이나 페이스트를 광경화하는 공정 중 어느 하나를 더 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치와 그 제조방법에 관한 것이다.

배경 기술

[0002] 액티브 매트릭스(Active Matrix) 구동방식의 액정표시장치는 스위칭 소자로서 박막트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)를 이용하여 동영상상을 표시하고 있다. 이 액정표시장치는 음극선관(Cathode Ray Tube, CRT)에 비하여 소형화가 가능하여 휴대용 정보기기, 사무기기, 컴퓨터 등에서 표시기에 응용됨은 물론, 텔레비전에도 응용되어 빠르게 음극선관을 대체하고 있다.

[0003] 액티브 매트릭스 액정표시장치의 하부 유리기판(GLSL)에는 도 1과 같이 데이터라인들(DL)과 게이트라인들(GL)이 교차한다. 데이터라인들과 게이트라인들의 교차부에는 TFT들(Thin Film Transistor)과 매트릭스 타입으로 배열되고 TFT들에 1:1로 접속되는 화소전극들이 형성된다. 상부 유리기판(GLSU) 상에는 블랙 매트릭스(BM), 컬러필터(CF) 및 공통전극(COM)이 형성된다. 하부 유리기판(GLSL)의 광입사면에는 하부 편광판이 부착되고, 상부 유리기판(GLSU)의 광출사면 상에는 하부 편광판의 광흡수축과 직교되는 광흡수축을 가지는 상부 편광판이 부착된다. 또한, 하부 유리기판(GLSL)과 상부 유리기판(GLSU)에서 액정층(LC)과 접하는 면에는 배향막이 형성된다.

[0004] 액티브 매트릭스 타입 액정표시장치의 제조공정은 기판 세정, 기판 패터닝 공정, 배향막형성/러빙 공정, 기판 합착 공정, 액정주입 공정, 실장 공정, 검사 공정, 리페어(Repair) 공정 등을 포함한다.

[0005] 액정표시장치에 정전기가 인가되면 그 내부의 박막 구동소자들이 파괴되는 등 예기치 않는 불량이 발생할 수 있다. 이러한 정전기로 인한 액정표시장치의 손상을 예방하기 위하여, 액정표시장치의 유리기판을 도전성 테이프를 접지라인에 접속하는 방법이 있다. 그런데, 도전성 테이프 접착 공정은 동시에 다수의 유리기판에 도전성 테이프를 동시에 붙이기가 어렵기 때문에 한 장의 유리기판에 도전성 테이프를 붙이고 다음 유리기판에 도전성 테이프를 붙여야 하므로 제조공정 시간을 길게 하는 단점이 있다. 또한, 일반적으로 정전기는 유리기판에 부착

된 편광판을 통해 인가되는데, 도전성 테이프 부착방법은 유리기관에 접촉되므로 정전기 보호효과가 떨어진다.

발명의 내용

해결 하고자하는 과제

[0006] 따라서, 본 발명의 목적은 정전기 방전패스를 형성하기 위한 공정을 빠르게 하고 정전기 보호효과를 높이도록 한 액정표시장치와 그 제조방법을 제공하는데 있다.

과제 해결수단

[0007] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 액정표시장치는 그라운드전압이 공급되는 그라운드라인과 상기 그라운드라인으로부터 연장된 연장 그라운드라인이 형성되고 제1 편광판이 부착된 제1 기관; 실린트로 상기 제1 기관에 합착되고 제2 편광판이 부착된 제2 기관; 및 상기 제1 편광판과 상기 제2 편광판의 가장자리에 형성됨과 아울러 상기 제1 및 제2 기관 사이로 침투되어 상기 연장 그라운드라인에 연결된 도전성 상하판 연결 정전기 방전패스를 구비한다.

[0008] 상기 연장 그라운드라인은 상기 제1 기관의 일측 끝단까지 연장되어 그 끝단부가 상기 도전성 상하판 연결 정전기 방전패스에 연결된다.

[0009] 상기 도전성 상하판 연결 정전기 방전패스는 도전성 폴리머와 금속 중 어느 하나를 포함한다.

[0010] 상기 도전성 상하판 연결 정전기 방전패스는 상기 제1 및 제2 기관의 일측 가장자리에 형성된다.

[0011] 상기 도전성 상하판 연결 정전기 방전패스는 상기 제1 및 제2 기관의 양측 가장자리에 형성된다.

[0012] 상기 도전성 상하판 연결 정전기 방전패스는 상기 제1 및 제2 기관의 3측 가장자리에 형성된다.

[0013] 본 발명의 실시예에 따른 액정표시장치는 제1 기관 상에 그라운드전압이 공급되는 그라운드라인과 상기 그라운드라인으로부터 연장된 연장 그라운드라인을 형성하고 상기 제1 기관에 제1 편광판을 부착하는 단계; 제2 기관에 제2 편광판을 부착하는 단계; 실린트로 상기 제1 기관과 상기 제2 기관을 합착하는 단계; 및 상기 제1 및 제2 기관의 가장자리를 도전성 물질이 포함된 용액이나 페이스트에 딥핑하는 방법을 이용하여 도전성 상하판 연결 정전기 방전패스를 상기 제1 및 제2 기관의 가장자리에 형성하는 단계를 포함한다.

효 과

[0014] 본 발명의 실시예에 따른 액정표시장치와 그 제조방법은 상판과 하판의 편광판들과 연장 그라운드라인을 연결하기 위한 상하판 연결 정전기 방전패스를 딥핑방법으로 상판 및 하판과 그 사이에 형성함으로써 편광판들을 하부 유리기관에 형성된 그라운드라인에 접속한다. 그 결과, 본 발명은 액정표시패널의 드라이브 IC와 액티브 영역을 정전기로부터 보호할 수 있을 뿐 아니라, 정전기 방전패스를 형성하기 위한 공정을 빠르게 하고 정전기 보호효과를 높일 수 있다.

발명의 실시를 위한 구체적인 내용

[0015] 이하, 도 2 내지 도 10을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

[0016] 도 2를 참조하면, 본 발명의 실시예에 따른 액정표시장치는 액정표시패널(10), 타이밍 콘트롤러(11), 데이터 구동회로(12), 및 게이트 구동회로(13)를 구비한다. 데이터 구동회로(12)는 다수의 소스 드라이브 IC들을 포함한다. 게이트 구동회로(13)는 다수의 게이트 드라이브 IC들을 포함한다.

[0017] 액정표시패널(10)은 두 장의 유리기관 사이에 액정층이 형성된다. 이 액정표시패널(10)에서 영상이 표시되는 액티브 어레이(Active Array, AA)에는 데이터라인들(14)과 게이트라인들(15)의 교차 구조에 의해 매트릭스 형태

로 배치된 액정셀들(Clc)을 포함한다.

- [0018] 액정표시패널(10)의 하부 유리기관에는 데이터라인들(14), 게이트라인들(15), TFT들, 및 스토리지 커패시터(Cst)가 형성된다. 또한, 액정표시패널(10)의 액티브 영역 밖의 비표시영역 즉, 하부 유리기관의 가장자리에는 정전기 방전패스에 접속된 그라운드라인과, 공통전압이 공급되는 공통전압 공급라인이 형성된다. 액정셀들(Clc)은 TFT에 접속되어 화소전극들(1)과 공통전극(2) 사이의 전계에 의해 구동된다.
- [0019] 액정표시패널(10)의 상부 유리기관 상에는 블랙매트릭스, 컬러필터 및 공통전극(2)이 형성된다. 공통전극(2)은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 유리기관 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극(1)과 함께 하부 유리기관 상에 형성된다. 액정표시패널(10)은 TN(Twisted Nematic) 모드, VA(Vertical Alignment), IPS(In Plane Switching) 모드, FFS(Fringe Field Switching) 등에 한정되지 않고 그 밖의 어떠한 액정모드로도 구현될 수 있다.
- [0020] 액정표시패널(10)의 상부 유리기관과 하부 유리기관 각각에는 편광판이 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다.
- [0021] 서로 대향하는 상부 유리기관에 부착된 상부 편광판의 가장자리와 하부 유리기관에 부착된 하부 편광판의 가장자리와 그 사이에는 하부 유리기관에 형성된 그라운드라인에 접속되는 도전성 폴리머 또는 은(Ag) 등의 금속이 형성된다. 도전성 폴리머 또는 금속은 상부 편광판이나 하부 편광판을 통해 인가되는 정전기를 그라운드라인으로 전달하기 위한 정전기 방전패스를 형성한다. 이러한 정전기 방전패스에 대하여 도 3 내지 도 7을 결부하여 상세히 설명하기로 한다.
- [0022] 타이밍 콘트롤러(11)는 데이터 구동회로(12)에 디지털 비디오 데이터(RGB)를 공급한다. 또한, 타이밍 콘트롤러(11)는 데이터 인에이블 신호(Data Enable, DE), 도트 클럭(CLK) 등의 타이밍신호를 입력받아 데이터 구동회로(12)와 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 제어신호들을 발생한다. 타이밍 콘트롤러(11)는 데이터 인에이블 신호(DE)를 카운트하여 1 프레임기간과 1 수평기간을 식별할 수 있다. 타이밍 콘트롤러(11)에 입력되는 타이밍신호에는 수직 동기신호(Vsync)와 수평 동기신호(Hsync)가 포함될 수 있다. 구동회로들(12, 13)의 동작 타이밍을 제어하기 위한 제어신호들은 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호, 및 데이터 구동회로(12)의 동작 타이밍과 데이터전압의 극성을 제어하기 위한 데이터 타이밍 제어신호를 포함한다.
- [0023] 데이터 구동회로(12)의 데이터 드라이브 IC들 각각은 쉬프트 레지스터, 래치, 디지털-아날로그 변환기, 출력 버퍼 등을 포함한다. 데이터 구동회로(12)는 타이밍 콘트롤러(11)의 제어 하에 디지털 비디오 데이터(RGB)를 래치한다. 그리고 데이터 구동회로(12)는 디지털 비디오 데이터(RGB)를 극성제어신호(POL)에 따라 아날로그 정극성/부극성 감마보상전압으로 변환하여 정극성/부극성 아날로그 데이터전압을 발생하고 그 데이터전압을 데이터 라인들(14)에 공급한다.
- [0024] 게이트 구동회로(13)는 쉬프트 레지스터, AND, 게이트, 레벨 쉬프터, 출력버퍼 등을 포함한다. 이러한 게이트 구동회로(13)는 게이트 타이밍 제어신호들에 응답하여 게이트펄스를 게이트라인들(15)에 순차적으로 공급한다.
- [0025] 액정표시패널(10)의 하부에는 액정표시패널(10)에 빛을 조사하기 위한 백라이트 유닛(Back light unit)이 배치될 수 있고, 이러한 백라이트 유닛을 점등시키기 위한 인버터회로가 추가될 수 있다.
- [0026] 데이터 구동회로(12), 게이트 구동회로(13) 및 타이밍 콘트롤러(11)는 도 3 내지 도 7과 같이 원칩(One chip)으로 집적될 수 있다.
- [0027] 이와 같은 액정표시장치의 제조방법을 단계적으로 설명하면 다음과 같다.
- [0028] 액정표시장치의 제조방법은 기관 세정, 기관 패터닝 공정, 배향막형성/러빙 공정, 기관 합착 및 액정 적하 공정, 실장 공정, 검사 공정, 리페어 공정, 모듈 조립 공정 등을 포함한다. 기관세정 공정은 액정표시소자의 기관 표면에 오염된 이물질을 세정액으로 제거한다. 기관 합착 및 액정 적하 공정, 실장 공정, 검사 공정, 리페어 공정 중 어느 한 공정 뒤에 정전기 방전패스 형성 공정이 실시된다.
- [0029] 기관 패터닝 공정은 상부 유리기관(GLSU)에 형성되는 박막들을 패터닝하는 공정과, 하부 유리기관(GLSL)에 형성된 박막들을 패터닝하는 공정을 포함한다. 기관 패터닝 공정에서 액티브 어레이 영역의 박막소자들과 함께 하부 유리기관(GLSL)의 가장자리에는 도 3과 같은 그라운드라인(GNDL), 연장 그라운드라인(EGNDL) 및 공통전압 공

급라인(VCOML)이 형성된다.

- [0030] 배향막형성/러빙 공정은 유리기관들 상에 배향막을 도포하고 그 배향막을 러빙포 등으로 러빙한다.
- [0031] 기관 합착 및 액정 적하 공정은 상/하부 유리기관(GLSU, GLSL) 중 어느 하나에 실린트를 드로잉하고 다른 기관에 액정(LC)을 적하(Dropping)한다. 상부 유리기관(GLSU)에 실린트가 형성되고, 하부 유리기관(GLSL)에 액정이 적하된 경우를 예를 들어 설명하면, 실린트가 형성된 상부 유리기관(GLSU)을 반전시켜 상부 스테이지에 고정하고, 액정(LC)이 적하된 하부 유리기관(GLSL)을 하부 스테이지에 고정한다. 실린트는 열경화성 실린트나 광경화성 실린트가 선택될 수 있다. 이와 같은 기관 합착 및 액정 적하 공정은 본원 출원인에 의해 기출원된 대한민국 공개 특허공보 제10-2007-0111040호 등에서 설명된 방법도 적용 가능하다. 이어서, 스테이지 구동장치를 구동시켜 상부 유리기관(GLSU)과 하부 유리기관(GLSL)을 얼라인시킨 후, 진공펌프를 구동시켜 진공상태에서 스테이지들 중 적어도 어느 하나에 압력을 가하여 상부 유리기관(GLSU)과 하부 유리기관(GLSL)을 합착한다. 이 때, 액정층(LC)의 셀갭은 설계치의 셀갭보다 크게 설정된다. 그 다음, 질소(N_2)를 투입하여 대기압으로 압력을 조정하면 합착된 유리기관들(GLSU, GLSL) 내의 압력과 외부 대기압의 압력차에 의해 설계치의 셀갭으로 작아진다. 이 상태에서 실린트를 자외선(UV)에 반응하여 경화되는 광경화성 실린트로 이용하는 경우에, 상부 스테이지(STGU)과 상부 유리기관(GLSU)을 통해 실린트(SL)에 자외선(UV)을 조사하여 실린트(SL)를 경화시킨다. 이러한 액정 적하 공정은 상하부 유리기관을 실린트로 접촉한 상태에서 미리 마련된 액정 주입구를 통해 액정을 주입하는 액정 주입공정으로 대신될 수 있다.
- [0032] 실장공정은 드라이브 IC(DIC)를 하부 유리기관(GLSL) 상에 COG(Chip On Glass) 공정으로 실장한다. 그리고 실장공정은 이방성 도전필름(Anisotropic Conductive Film, ACF)을 통해 가요성 인쇄회로(Flexible Printed Circuit, FPC)를 하부 유리기관(GLSL)에 접촉한다. FPC는 드라이브 IC, 그라운드라인 및 공통전압 공급라인 등을 외부의 시스템 보드에 전기적으로 연결한다.
- [0033] 검사 공정은 집적회로(IC)에 대한 검사, 하부 유리기관(GLSL)에 형성된 데이터라인(DL)과 게이트라인(GL) 등의 신호배선 검사, 화소전극이 형성된 후에 실시되는 검사, 기관 합착 및 액정 적하 공정 후에 실시되는 검사를 포함한다.
- [0034] 리페어 공정은 검사 공정에 의해 리페어가 가능한 것으로 판정된 신호배선 불량, TFT 불량에 대한 복원 공정을 실시한다.
- [0035] 모듈 조립공정은 액정표시패널과 백라이트 유닛을 정렬하고 각종 케이싱 부재로 액정표시패널과 백라이트 유닛을 하나의 모듈로 조립하는 공정이다.
- [0036] 정전기 방전패스 형성 공정은 기관 합착 및 액정 적하 공정, 실장 공정, 검사 공정, 리페어 공정 중 어느 한 공정 뒤에서 실시되며, 액정표시패널(10)에 도 3과 같은 정전기 방전패스를 형성한다.
- [0037] 도 3은 본 발명의 제1 실시예에 따른 정전기 방전패스를 나타낸다.
- [0038] 도 3을 참조하면, 정전기 방전패스는 하부 유리기관(GLSL)의 가장자리에 형성된 그라운드라인(GNDL), 그라운드라인(GNDL)으로부터 하부유리기관(GLSL)의 끝단까지 연장되는 연장 그라운드라인(EGNDL)과, 상부 편광판의 가장자리와 하부 편광판의 가장자리 및 그 사이에 형성되는 상하판 연결 정전기 방전패스(CPOL)를 구비한다. 공통전압 공급라인(VCOML)에는 액정셀의 공통전극(2)에 공급될 공통전압이 공급된다. 상부 편광판은 상부 유리기관(GLSU) 상에 부착되고, 하부 편광판은 하부 유리기관(GLSL)에 부착된다. 도면부호 "DIC"는 데이터 구동회로(12), 게이트 구동회로(13) 및 타이밍 컨트롤러(11)가 집적된 원칩 드라이브 IC이다.
- [0039] 그라운드라인(GNDL), 연장 그라운드라인(EGNDL) 및 공통전압 공급라인(VCOML)은 동일한 금속 예를 들면, 인듐 틴 옥사이드(Indium Tin Oxide : ITO), 틴 옥사이드(Tin Oxide : TO), 인듐 틴 징크 옥사이드(Indium Tin Zinc Oxide : ITZO), 인듐 징크 옥사이드(Indium Zinc Oxide : IZO) 등에서 선택된 투명 도전막이나 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr) 등의 금속을 포함하여 액티브 영역 밖 즉, 하부 유리기관(GLSL)의 가장자리에 형성된다. 그라운드라인(GNDL)은 FPC가 부착되는 FPC 패드(FPCPAD)를 통해 그라운드전압원에 접속된다. 이 패드(FPCPAD)는 하부 유리기관(GLSL)의 하단 가장자리에 형성된다. 공통전압 공급라인(VCOML)은 FPC 패드(FPCPAD)를 통해 공통전압원에 접속된다.
- [0040] 상하판 연결 정전기 방전패스(CPOL)는 도전성 폴리머, 은(Ag) 등의 금속을 포함하여, 상부 편광판과 하부 편광판을 하부 유리기관(GLSL) 상에 형성된 연장 그라운드 라인(EGNDL)에 전기적으로 접속하여 상부 편광판이나 하부 편광판을 통해 인가되는 정전기를 그라운드라인(GNDL)을 통해 방전시킨다. 따라서, 정전기 방전패스를 통해

편광판에 인가되는 정전기가 외부로 방전되므로 액티브 영역의 박막소자들이나 드라이브 IC는 정전기로부터 보호될 수 있다.

- [0041] 도 4는 도 3과 같은 상하판 연결 정전기 방전패스(CPOL)를 설명하기 위한 도면이다.
- [0042] 도 4를 참조하면, 도전성 폴리머 용액이나 금속 페이스트를 상부가 개방된 용기 내에 공급한다. 이 용기의 상부 개방부를 통해 하나 이상의 바람직하게는 복수의 액정표시패널들 각각의 상단 가장자리를 동시에 도전성 폴리머 용액이나 금속 페이스트 내로 딥핑(Deeping)한다. 액정표시패널의 상부 유리기관(GLSU)과 하부 유리기관(GLSL) 각각에는 편광판이 부착되어 있고 그 상부 유리기관(GLSU)과 하부 유리기관(GLSL)은 실린트로 합착되어 있다. 딥핑공정으로 액정표시패널의 가장자리에 도전성 폴리머 용액이나 금속 페이스트가 도포된다.
- [0043] 이어서, 도전성 폴리머 용액이나 금속 페이스트가 도포된 액정표시패널을 소정 시간 동안 자연 건조시키거나 광경화 또는 열경화시켜 액정표시패널의 가장자리에 도포된 도전성 폴리머 용액이나 금속 페이스트를 경화시킨다. 이렇게 경화된 도전성 폴리머 또는 금속이 상하판 연결 정전기 방전패스(CPOL)를 형성한다.
- [0044] 도 5는 도 3에 도시된 상하판 연결 정전기 방전패스(CPOL)의 단면 구조를 보여 주는 도면이다.
- [0045] 도 5를 참조하면, 본 발명의 제1 실시예에 따른 정전기 방전패스를 나타낸다.
- [0046] 도 5를 참조하면, 상하판 연결 정전기 방전패스(CPOL)는 상부 유리기관(GLSU) 상에 부착된 상부 편광판(POL1)의 가장자리와, 하부 유리기관(GLSL) 상에 부착된 하부 편광판(POL2)의 가장자리에 형성된다. 또한, 상하판 연결 정전기 방전패스(CPOL)는 상부 유리기관(GLSU)과 하부 유리기관(GLSL) 사이에 일부 침투되어 하부 유리기관(GLSL) 상에 형성된 연장 그라운드라인(EGNDL)에 연결된다. 따라서, 상하판 연결 정전기 방전패스(CPOL)는 상부 편광판(POL1)과 하부 편광판(POL1)을 연장 그라운드라인(EGNDL), 그라운드라인(GNDL), 및 FPC 패드(FPLPAD)를 경유하여 그라운드 전압원에 접속시켜 상부 편광판(POL1)과 하부 편광판(POL1)을 접지시킨다.
- [0047] 한편, 상하판 연결 정전기 방전패스(CPOL)는 도 5와 같이 상부 유리기관과 하부 유리기관을 합착하는 보조 실린트 역할을 겸할 수 있다.
- [0048] 도 6은 본 발명의 제2 실시예에 따른 정전기 방전패스를 나타낸다.
- [0049] 도 6을 참조하면, 정전기 방전패스는 액정표시패널의 좌측 및/또는 우측 가장자리에 형성되는 상하판 연결 정전기 방전패스(CPOL)를 구비한다.
- [0050] 상하판 연결 정전기 방전패스(CPOL)는 그라운드라인(GNDL)으로부터 하부 유리기관(GLSL)의 좌측 및/또는 우측의 끝단까지 연장되는 연장 그라운드라인(EGNDL)에 연결된다.
- [0051] 그라운드라인(GNDL), 연장 그라운드라인(EGNDL) 및 공통전압 공급라인(VCOML)은 동일한 금속 예를 들면, ITO, TO, ITZO, IZO 등에서 선택된 투명 도전막이나 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr) 등의 금속을 포함하여 액티브 영역 밖 즉, 하부 유리기관(GLSL)의 가장자리에 형성된다. 그라운드라인(GNDL)은 FPC 패드(FPCPAD)를 통해 그라운드전압원에 접속된다. 연장 그라운드라인(GNDL)은 상하판 연결 정전기 방전패스(CPOL)와의 접촉면적을 넓히기 위하여 그라운드라인(GNDL)의 선평보다 두꺼운 선평을 가질 수 있다.
- [0052] 상하판 연결 정전기 방전패스(CPOL)는 도전성 폴리머, 은(Ag) 등의 금속을 포함하여, 상부 편광판과 하부 편광판을 하부 유리기관(GLSL) 상에 형성된 연장 그라운드 라인(EGNDL)에 전기적으로 접속하여 상부 편광판이나 하부 편광판을 통해 인가되는 정전기를 그라운드라인(GNDL)을 통해 방전시킨다. 따라서, 정전기 방전패스를 통해 편광판에 인가되는 정전기가 외부로 방전되므로 액티브 영역의 박막소자들이나 드라이브 IC는 정전기로부터 보호될 수 있다.
- [0053] 도 7은 본 발명의 제3 실시예에 따른 정전기 방전패스를 나타낸다.
- [0054] 도 7을 참조하면, 정전기 방전패스는 액정표시패널의 상단 가장자리, 좌측 및 우측 가장자리에 형성되는 상하판 연결 정전기 방전패스(CPOL)를 구비한다.
- [0055] 상하판 연결 정전기 방전패스(CPOL)는 그라운드라인(GNDL)으로부터 하부 유리기관(GLSL)의 상단 끝단, 좌측 끝단 및 우측 끝단까지 연장되는 연장 그라운드라인(EGNDL)에 연결된다.
- [0056] 그라운드라인(GNDL), 연장 그라운드라인(EGNDL) 및 공통전압 공급라인(VCOML)은 동일한 금속 예를 들면, ITO, TO, ITZO, IZO 등에서 선택된 투명 도전막이나 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr) 등의 금속을 포함하여 액티브 영역 밖 즉, 하부 유리기관(GLSL)의 가장자리에 형성된다. 그라운드라인(GNDL)은 FPC 패드

(FPCPAD)를 통해 그라운드전압원에 접속된다. 연장 그라운드라인(EGNDL)은 상하판 연결 정전기 방전패스(CPOL)와의 접촉면적을 넓히기 위하여 그라운드라인(GNDL)의 선폭보다 두꺼운 선폭을 가질 수 있다.

[0057] 상하판 연결 정전기 방전패스(CPOL)는 도전성 폴리머, 은(Ag) 등의 금속을 포함하여, 상부 편광판과 하부 편광판을 하부 유리기관(GLSL) 상에 형성된 연장 그라운드 라인(EGNDL)에 전기적으로 접속하여 상부 편광판이나 하부 편광판을 통해 인가되는 정전기를 그라운드라인(GNDL)을 통해 방전시킨다. 따라서, 정전기 방전패스를 통해 편광판에 인가되는 정전기가 외부로 방전되므로 액티브 영역의 박막소자들이나 드라이브 IC는 정전기로부터 보호될 수 있다.

[0058] 한편, 유리기관은 투명 플라스틱 기관으로 대신될 수 있다.

[0059] 상술한 바와 같이, 본 발명의 실시예들에 따른 액정표시장치와 그 정전기 보호방법은 하부 유리기관에 그라운드라인(GNDL)과 그에 연결되는 연장 그라운드라인(EGNDL)을 형성하고, 상판과 하판의 편광판들과 연장 그라운드라인(GNDL)을 연결하는 상하판 연결 정전기 방전패스를 형성한다. 그 결과, 본 발명은 액정표시패널의 드라이브 IC와 액티브 영역을 정전기로부터 보호할 수 있을 뿐 아니라, 정전기 방전패스를 형성하기 위한 공정을 빠르게 하고 정전기 보호효과를 높일 수 있다.

[0060] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

[0061] 도 1은 액티브 매트릭스 액정표시장치의 구조를 나타내는 도면이다.

[0062] 도 2는 본 발명의 실시예에 따른 액정표시장치를 나타내는 블록도이다.

[0063] 도 3은 본 발명의 제1 실시예에 따른 정전기 방전패스를 보여 주는 평면도이다.

[0064] 도 4는 본 발명의 실시예에 따른 액정표시장치의 제조방법에서 정전기 방전패스를 형성하는 방법을 설명하기 위한 단면도이다.

[0065] 도 5는 도 3에서 선 "I-I'"를 따라 절취한 단면도이다.

[0066] 도 6은 본 발명의 제2 실시예에 따른 정전기 방전패스를 보여 주는 평면도이다.

[0067] 도 7은 본 발명의 제3 실시예에 따른 정전기 방전패스를 보여 주는 평면도이다.

[0068] <도면의 주요 부분에 대한 부호의 설명>

[0069] 10 : 액정표시패널 11 : 타이밍 콘트롤러

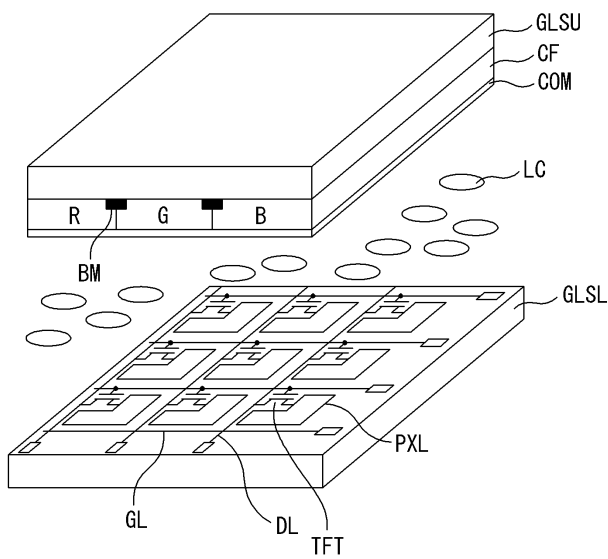
[0070] 12 : 데이터 구동회로 13 : 게이트 구동회로

[0071] POL1, POL2 : 편광판 CPOL : 상하판 연결 정전기 방전패스

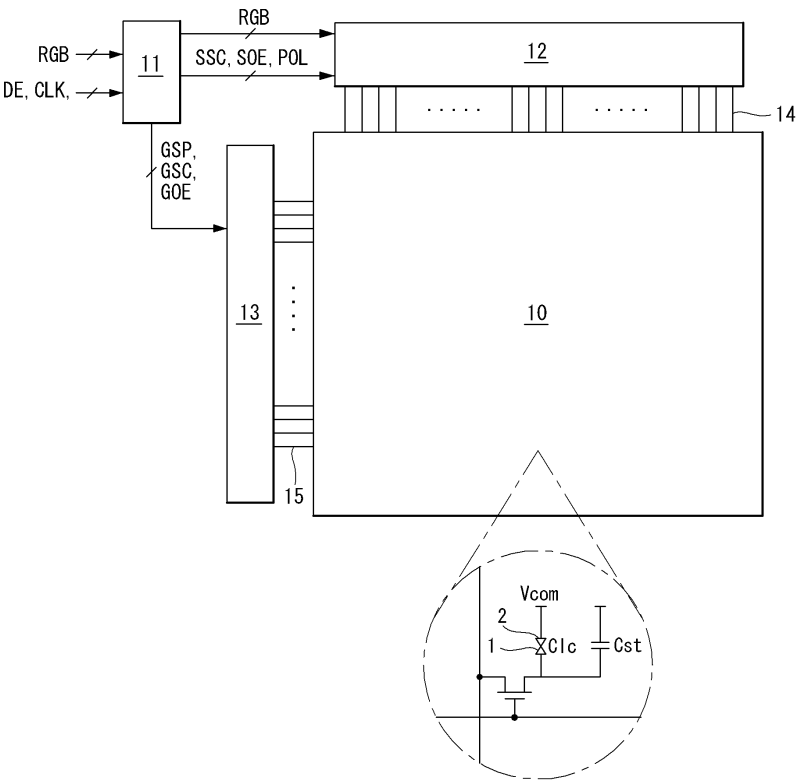
[0072] GNDL, EGNDL : 그라운드라인

도면

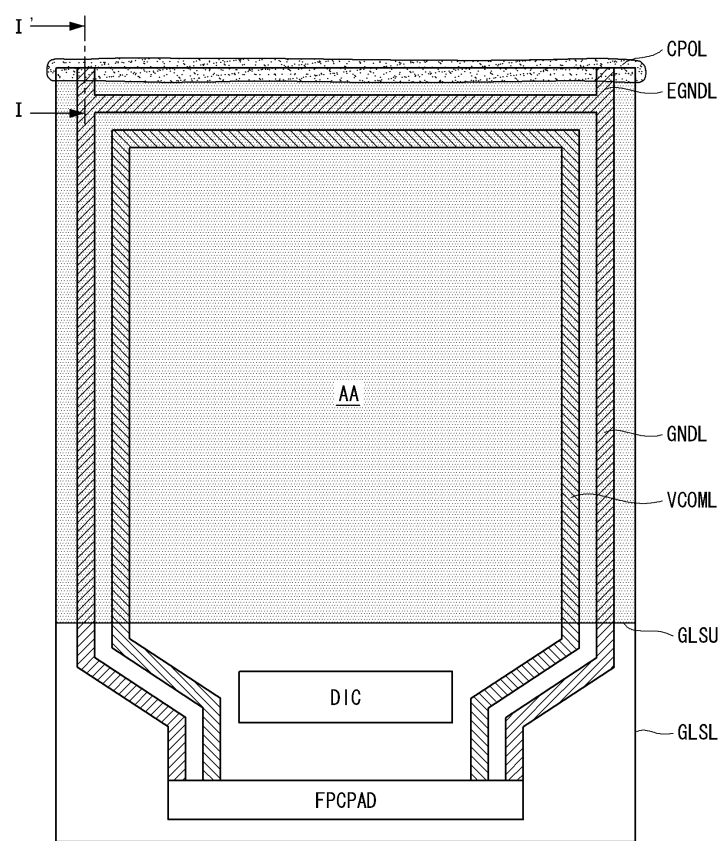
도면1



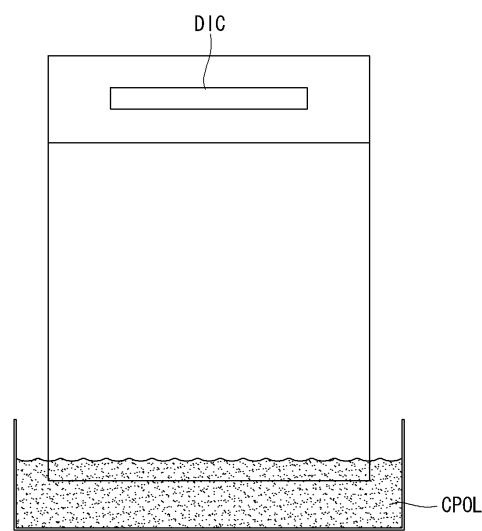
도면2



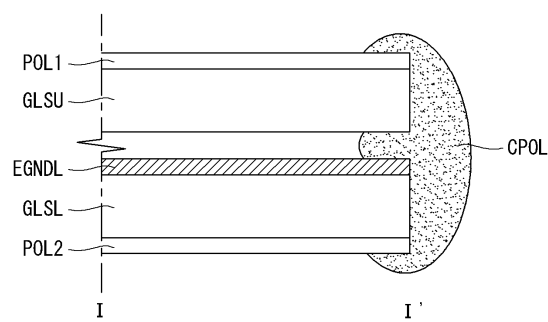
도면3



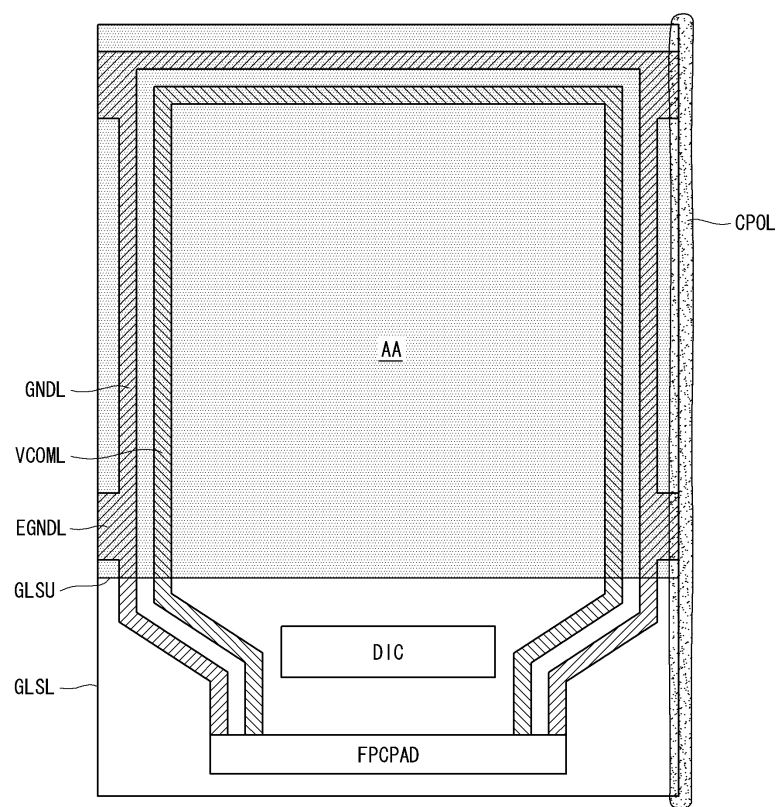
도면4



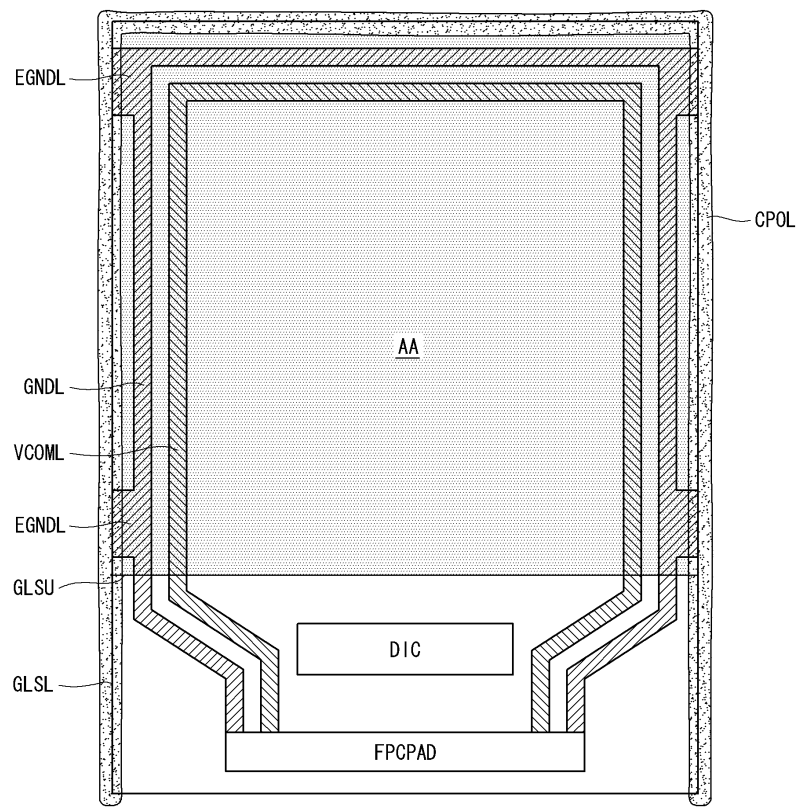
도면5



도면6



도면7



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR101032440B1	公开(公告)日	2011-05-03
申请号	KR1020080094797	申请日	2008-09-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM DAE HYN 김대현 LEE JUN YOUB 이준엽 HWANG SEONG SOO 황성수 SONG SANG MOO 송상무 HWANG IN HO 황인호		
发明人	김대현 이준엽 황성수 송상무 황인호		
IPC分类号	G02F1/1341 G02F G02F1/1345 G02F1/1335		
CPC分类号	G02F1/136204 G02F1/1339		
其他公开文献	KR1020100035418A		
外部链接	Espacenet		

摘要(译)

液晶显示装置及其制造方法技术领域本发明涉及液晶显示装置及其制造方法，形成第一基板，在该第一基板上形成从线延伸的延长的地线，并且第一偏振器附接到第一基板;将密封剂施加到第一基板上 第二基板粘合在一起并具有附着于其上的第二偏振器;并且在第一偏振器和第二偏振器的边缘处，导电的上下板连接的静电放电路径穿过第一和第二基板之间并连接到延伸的地线 提供一种液晶显示装置。代表人物 - 图5

