



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2020년06월03일

(11) 등록번호 10-2118714

(24) 등록일자 2020년05월28일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01) G02F 1/133 (2006.01)

(21) 출원번호 10-2013-0160249

(22) 출원일자 2013년12월20일

심사청구일자 2018년11월01일

(65) 공개번호 10-2015-0072745

(43) 공개일자 2015년06월30일

(56) 선행기술조사문헌

KR1020050031638 A*

(뒷면에 계속)

전체 청구항 수 : 총 9 항

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김지웅

경기 양주시 평화로1429번길 66, 101동 1807호 (덕계동, 한주아파트)

(74) 대리인

특허법인(유한) 대아

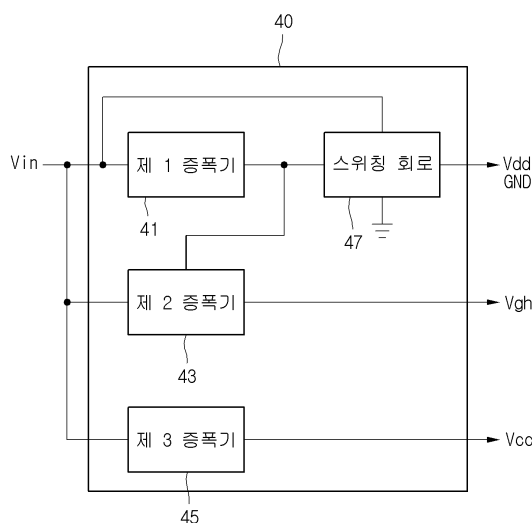
심사관 : 추장희

(54) 발명의 명칭 액정표시장치

(57) 요약

실시 예에 따른 액정표시장치는, 게이트 라인 및 데이터 라인이 형성된 액정표시패널; 상기 게이트 라인과 연결되는 게이트 드라이버; 상기 데이터 라인과 연결되는 데이터 드라이버; 상기 게이트 드라이버 및 데이터 드라이버에 구동 신호를 공급하는 타이밍 컨트롤러; 및 입력전압을 통해 상기 타이밍 컨트롤러, 게이트 드라이버 및 데이터 드라이버에 전압을 공급하는 전원부를 포함하고, 상기 전원부는 상기 입력전압의 제어에 의해 상기 데이터 드라이버에 구동전압 또는 접지전압을 공급한다.

대표도 - 도4



(56) 선행기술조사문헌

KR1020070005279 A*

KR1020110056710 A*

KR1020060053958A

KR1020110018991A

KR1020090073646A

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

게이트 라인 및 데이터 라인이 형성된 액정표시패널;

상기 게이트 라인과 연결되는 게이트 드라이버;

상기 데이터 라인과 연결되는 데이터 드라이버;

상기 게이트 드라이버 및 데이터 드라이버에 구동 신호를 공급하는 타이밍 컨트롤러; 및

입력전압을 통해 상기 타이밍 컨트롤러, 게이트 드라이버 및 데이터 드라이버에 전압을 공급하는 전원부를 포함하고,

상기 전원부는 상기 입력전압이 UVLO(Under Voltage Lock Out) 레벨 이상이면 상기 데이터 드라이버에 구동전압을 공급하고, 상기 입력전압이 상기 UVLO 레벨 미만이면 상기 데이터 드라이버에 접지전압을 공급하는 액정표시장치.

청구항 2

제1항에 있어서,

상기 전원부는 상기 입력전압 및 구동전압을 입력받고, 상기 구동전압 또는 접지전압을 상기 데이터 드라이버에 공급하는 스위칭 회로를 포함하는 액정표시장치.

청구항 3

제2항에 있어서,

상기 전원부는 상기 입력전압을 입력받아 구동전압을 출력하는 제1 증폭기를 더 포함하는 액정표시장치.

청구항 4

제3항에 있어서,

상기 전원부는,

상기 입력전압 및 구동전압을 입력받아 게이트 하이전압을 상기 게이트 드라이버로 출력하는 제2 증폭기; 및

상기 입력전압을 입력받아 소스전압을 상기 타이밍 컨트롤러로 출력하는 제3 증폭기를 더 포함하는 액정표시장치.

청구항 5

삭제

청구항 6

제2항에 있어서,

상기 스위칭 회로의 출력단은,

상기 입력전압이 UVLO레벨이상인 경우 구동전압을 출력하고, 상기 입력전압이 UVLO레벨미만인 경우 접지와 연결되는 액정표시장치.

청구항 7

제2항에 있어서,

상기 스위칭 회로는 문턱전압이 UVLO레벨인 제1 트랜지스터를 포함하는 액정표시장치.

청구항 8

제7항에 있어서,

상기 제1 트랜지스터는 상기 입력전압에 의해 제어되는 액정표시장치.

청구항 9

제6항에 있어서,

상기 스위칭 회로는 상기 입력전압이 UVLO이상인 경우 상기 출력단에 구동전압을 공급하는 제2 트랜지스터를 더 포함하는 액정표시장치.

청구항 10

제6항에 있어서,

상기 스위칭 회로는 상기 입력전압이 UVLO미만인 경우 상기 출력단을 접지에 연결하는 제3 트랜지스터를 더 포함하는 액정표시장치.

발명의 설명

기술 분야

실시 예는 액정표시장치에 관한 것이다.

배경 기술

정보화 사회가 발전함에 따라 표시장에 대한 요구도 다양한 형태로 점증하고 있으며, 이에 부응하여 근래에는 LCD(Liquid Crystal Display), PDP(Plasma Display Panel), ELD(Electro Luminescent Display), VFD(Vacuum Fluorescent Display) 등 여러 가지 평판 표시 장치가 연구되어 왔고, 일부는 이미 여러 장비에서 표시장치로 활용되고 있다.

그 중에, 현재 화질이 우수하고, 경량, 박형, 저소비 전력의 장점으로 인하여 이동형 화상 표시장치의 용도로 CRT(Cathode Ray Tube)를 대체하면서 LCD가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 방송신호를 수신하여 디스플레이하는 텔레비전, 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.

상기 액정표시장치는 다수의 게이트 라인 및 다수의 데이터 라인이 교차하여 형성되는 액정표시패널을 포함하고, 상기 데이터 라인에 데이터를 공급하기 위한 데이터 드라이버, 상기 게이트 라인에 게이트 신호를 공급하기 위한 게이트 드라이버, 상기 게이트 드라이버 및 데이터 드라이버에 구동신호를 공급하기 위한 타이밍 컨트롤러 및 상기 타이밍 컨트롤러, 게이트 드라이버 및 데이터 드라이버에 전압을 공급하는 전원부를 구비한다.

도 1은 종래의 액정표시장치의 턴 오프시 전원부의 입력전압 및 출력전압을 나타낸 도면이다.

상기 전원부는 외부로부터 입력전압(Vin)을 공급받아 상기 타이밍 컨트롤러에 소스전압(Vcc)을 공급하고, 상기 데이터 드라이버에 구동전압(Vdd)을 공급하며, 상기 게이트 드라이버에 게이트 하이전압(Vgh)을 공급한다.

상기 전원부는 저전압 보호(Under Voltage Lock Out, UVLO)기능을 포함한다. 상기 전원부로 입력되는 입력전압(Vin)이 UVLO레벨(UVLO)에 도달하면, 내부로직을 활성화 시켜 출력을 발생하고, 상기 입력전압(Vin)이 UVLO레벨(UVLO) 이하로 낮아지면, 상기 전원부는 내부로직을 비활성화 시킨다.

상기 액정표시장치가 턴 오프될 때, 입력전압(Vin)이 UVLO레벨(UVLO) 이하로 낮아지고, 상기 입력전압(Vin)이 UVLO레벨(UVLO) 이하가 되는 시점부터 상기 소스전압(Vcc), 구동전압(Vdd) 및 게이트 하이전압(Vgh)은 감소하기 시작한다.

상기 소스전압(Vcc), 구동전압(Vdd) 및 게이트 하이전압(Vgh)은 일정한 경사를 가지며 감소하므로, 상기 입력전압(Vin)이 상기 UVLO레벨(UVLO) 이하가 되는 시점부터 일정기간 동안에는 화상이 표시된다. 즉, 도 2의 제1 구

간(ta)구간까지는 화상이 표시된다.

[0010] 이후, 상기 소스전압(Vcc)의 레벨이 일정레벨 이하로 하강하며, 상기 타이밍 컨트롤러가 턴 오프된다. 상기 구동전압(Vdd)은 상기 소스전압(Vcc)보다 하이 레벨이므로, 상기 타이밍 컨트롤러가 턴 오프된 후 일정기간 동안에는 상기 데이터 드라이버가 턴 온 상태를 유지하므로, 상기 액정표시패널은 노이즈를 출력된다. 즉, 도 2와 같이 상기 타이밍 컨트롤러가 턴 오프되고, 상기 데이터 드라이버가 턴 온 상태인 제2 구간(tb)에는 타이밍 컨트롤러는 제어되지 않은 노이즈를 상기 데이터 드라이버로 인가하고, 상기 구동중인 데이터 드라이버는 상기 데이터 라인으로 제어되지 않은 전압을 인가하여 상기 액정표시패널은 노이즈를 출력한다.

[0011] 이후, 상기 구동전압(Vdd)의 레벨이 낮아져, 상기 데이터 드라이버가 턴 오프되는 도 2의 제3 구간(tc)에 이르러 상기 액정표시패널은 완전히 턴 오프된다.

[0012] 종래의 액정표시장치는 상기 제2 구간(tb) 동안의 노이즈 출력에 의해 사용자가 노이즈 화상을 인지하게 되는 문제점이 있다.

발명의 내용

해결하려는 과제

[0013] 실시 예는 액정표시장치의 턴 오프시 사용자에게 시인되는 노이즈를 제거하는 액정표시장치를 제공한다.

과제의 해결 수단

[0014] 실시 예에 따른 액정표시장치는, 게이트 라인 및 데이터 라인이 형성된 액정표시패널; 상기 게이트 라인과 연결되는 게이트 드라이버; 상기 데이터 라인과 연결되는 데이터 드라이버; 상기 게이트 드라이버 및 데이터 드라이버에 구동 신호를 공급하는 타이밍 컨트롤러; 및 입력전압을 통해 상기 타이밍 컨트롤러, 게이트 드라이버 및 데이터 드라이버에 전압을 공급하는 전원부를 포함하고, 상기 전원부는 상기 입력전압의 제어에 의해 상기 데이터 드라이버에 구동전압 또는 접지전압을 공급한다.

발명의 효과

[0015] 실시 예에 따른 액정표시장치는, 입력전압이 감소될 때 전원부의 구동전압 출력단을 접지단에 연결하여 데이터 드라이버가 제어되지 않은 전압을 출력하는 것을 방지하여, 액정표시장치의 턴 오프시 사용자에게 시인되는 노이즈를 방지할 수 있다.

도면의 간단한 설명

[0016] 도 1은 종래의 액정표시장치의 턴 오프시 전원부의 입력전압 및 출력전압을 나타낸 도면이다.

도 3은 실시 예에 따른 액정표시장치를 나타낸 블록도이다.

도 4는 실시 예에 따른 전원부를 나타내는 블록도이다.

도 5는 실시 예에 따른 스위칭 회로를 나타낸 회로도이다.

도 6은 실시 예에 따른 스위칭 회로의 UVLO레벨별 연결관계를 나타낸 회로도이다.

도 7은 실시 예에 따른 전원부의 입력전압 및 출력전압을 나타낸 파형도이다.

발명을 실시하기 위한 구체적인 내용

[0017] 실시 예에 따른 액정표시장치는, 게이트 라인 및 데이터 라인이 형성된 액정표시패널; 상기 게이트 라인과 연결되는 게이트 드라이버; 상기 데이터 라인과 연결되는 데이터 드라이버; 상기 게이트 드라이버 및 데이터 드라이버에 구동 신호를 공급하는 타이밍 컨트롤러; 및 입력전압을 통해 상기 타이밍 컨트롤러, 게이트 드라이버 및 데이터 드라이버에 전압을 공급하는 전원부를 포함하고, 상기 전원부는 상기 입력전압의 제어에 의해 상기 데이터 드라이버에 구동전압 또는 접지전압을 공급한다.

[0018] 상기 전원부는 상기 입력전압 및 구동전압을 입력받고, 상기 구동전압 또는 접지전압을 상기 데이터 드라이버에 공급하는 스위칭 회로를 포함할 수 있다.

- [0019] 상기 전원부는 상기 입력전압을 입력받아 구동전압을 출력하는 제1 증폭기를 더 포함할 수 있다.
- [0020] 상기 전원부는, 상기 입력전압 및 구동전압을 입력받아 게이트 하이전압을 상기 게이트 드라이버로 출력하는 제2 증폭기; 및 상기 입력전압을 입력받아 소스전압을 상기 타이밍 컨트롤러로 출력하는 제3 증폭기를 더 포함할 수 있다.
- [0021] 상기 전원부는 상기 입력전압이 UVLO레벨 이상인 경우 구동전압을 출력하고, 상기 입력전압이 UVLO레벨 미만인 경우 접지전압을 공급할 수 있다.
- [0022] 상기 스위칭 회로의 출력단은, 상기 입력전압이 UVLO레벨이상인 경우 구동전압을 출력하고, 상기 입력전압이 UVLO레벨미만인 경우 접지와 연결될 수 있다.
- [0023] 상기 스위칭 회로는 문턱전압이 UVLO레벨인 제1 트랜지스터를 포함할 수 있다.
- [0024] 상기 제1 트랜지스터는 상기 입력전압에 의해 제어될 수 있다.
- [0025] 상기 스위칭 회로는 상기 입력전압이 UVLO이상인 경우 상기 출력단에 구동전압을 공급하는 제2 트랜지스터를 더 포함할 수 있다.
- [0026] 상기 스위칭 회로는 상기 입력전압이 UVLO미만인 경우 상기 출력단을 접지에 연결하는 제3 트랜지스터를 더 포함할 수 있다.
- [0027] 도 3은 실시 예에 따른 액정표시장치를 나타낸 블록도이다.
- [0028] 도 3을 참조하면, 실시 예에 따른 액정표시장치는, 액정표시패널(1), 타이밍 컨트롤러(10), 게이트 드라이버(20), 데이터 드라이버(30) 및 전원부(40)를 포함할 수 있다.
- [0029] 상기 액정표시패널(1)에는 다수의 게이트 라인(GL1 내지 GLn) 및 상기 게이트 라인(GL1 내지 GLn)과 교차하는 방향으로 형성되는 다수의 데이터 라인(DL1 내지 DLm)을 포함할 수 있다. 상기 다수의 게이트 라인(GL1 내지 GLn)에 의해 다수의 화소 영역이 정의되고, 상기 다수의 화소 영역에는 각각 박막 트랜지스터(TFT)가 형성될 수 있다. 상기 박막 트랜지스터(TFT)는 상기 게이트 라인(GL1 내지 GLn) 및 데이터 라인(DL1 내지 DLm)과 전기적으로 연결될 수 있다.
- [0030] 상기 박막 트랜지스터(TFT)는 게이트 라인(GL1 내지 GLn)에 의해 게이트 신호를 전달받아 턴 온되고, 상기 박막 트랜지스터(TFT)가 턴 온 될 때, 상기 데이터 라인(DL1 내지 DLm)으로부터 전달받은 데이터 전압을 화소전극으로 전달하고, 상기 화소 전극에 인가되는 전압과 공통전압의 전위차에 의해 전계가 발생하고, 상기 전계에 의해 액정이 변위하여 백라이트로부터의 광의 휘도를 조절하여 화상을 표시할 수 있다.
- [0031] 상기 타이밍 컨트롤러(10)는 비디오 데이터(RGB), 수평 동기신호(H), 수직 동기신호(H, V) 및 클럭신호(CLK)를 입력받고 상기 게이트 드라이버(20)를 제어하기 위한 게이트 제어신호(GDC)를 생성하고, 상기 데이터 드라이버(30)를 제어하기 위한 데이터 제어신호(DDC)를 생성한다.
- [0032] 상기 게이트 드라이버(20)는 상기 타이밍 컨트롤러(10)로부터의 게이트 제어신호(GDC)에 응답하여 스캔펄스를 순차적으로 발생하는 쉬프트 레지스터, 스캔펄스의 스윙폭을 액정셀의 구동에 적합한 레벨로 쉬프트 시키기 위한 레벨 쉬프터, 출력버퍼 등으로 구성된다. 상기 게이트 구동부(20)는 게이트 신호를 게이트 라인(GL1 내지 GLn)에 공급함으로써 상기 게이트 라인(GL1 내지 GLn)에 연결된 박막 트랜지스터(T)를 턴 온 시켜 데이터전압이 공급될 1 수평라인의 액정셀을 선택한다. 상기 데이터 드라이버(30)로부터 발생하는 데이터 전압은 게이트 신호에 의해 선택된 수평라인의 액정셀에 공급한다.
- [0033] 상기 데이터 드라이버(30)는 상기 타이밍 컨트롤러(10)로부터 전달받은 비디오 데이터(RGB)를 샘플링하고 래치한 다음, 아날로그 데이터 전압으로 변환하여 상기 데이터 라인(DL1 내지 DLm)에 공급한다.
- [0034] 상기 게이트 드라이버(20) 및 데이터 드라이버(30)은 다수의 데이터 집적회로(Integrated Circuit)로 구현될 수 있다.
- [0035] 상기 전원부(40)는 상기 타이밍 컨트롤러(10), 게이트 드라이버(20) 및 데이터 드라이버(30)로 전압을 공급한다. 상기 전원부(40)는 외부로부터 입력전압(Vin)을 입력받고, 소스전압(Vcc), 구동전압(Vdd) 및 게이트 하이전압(Vgh)을 생성하여, 상기 타이밍 컨트롤러(10), 데이터 드라이버(30) 및 게이트 드라이버(20)로 공급한다.

다. 상기 전원부(40)는 상기 입력전압(Vin)을 증폭 또는 분압하여 상기 소스전압(Vcc), 구동전압(Vdd) 및 게이트 하이전압(Vgh)을 생성할 수 있다.

- [0036] 상기 게이트 하이전압(Vgh)은 상기 구동전압(Vdd)보다 큰 레벨을 가질 수 있고, 상기 구동전압(Vdd)은 상기 소스전압(Vcc)보다 큰 레벨을 가질 수 있다.
- [0037] 상기 입력전압(Vin)은 상기 소스전압(Vcc)보다 큰 레벨을 가질 수 있으며, 상기 입력전압(Vin)은 상기 구동전압(Vdd)보다 작은 레벨을 가질 수 있다. 상기 전원부(40)는 상기 입력전압(Vin)을 증폭하여 상기 구동전압(Vdd) 및 게이트 하이전압(Vgh)을 생성할 수 있고, 상기 입력전압(Vin)을 분압하여 상기 소스전압(Vcc)을 생성할 수 있다.
- [0038] 상기 소스전압(Vcc)은 상기 타이밍 컨트롤러(Vcc)에 공급될 수 있다. 상기 소스전압(Vcc)은 상기 타이밍 컨트롤러(10)를 구동하기 위한 상기 타이밍 컨트롤러(10)의 전원전압일 수 있다.
- [0039] 상기 구동전압(Vdd)은 상기 데이터 드라이버(30)에 공급될 수 있다. 상기 데이터 드라이버(30)는 상기 구동전압(Vdd)을 다수의 감마전압으로 분압하여, 상기 비디오 데이터(RGB)를 데이터 전압으로 변환하는데 이용할 수 있다. 즉, 상기 데이터 드라이버(30)는 상기 구동전압(Vdd)을 최대감마전압으로 이용할 수 있다.
- [0040] 상기 게이트 하이전압(Vgh)은 상기 게이트 드라이버(20)에 공급될 수 있다. 상기 게이트 드라이버(20)는 상기 게이트 하이전압(Vgh)을 하이 레벨로 가지고, 접지전압을 로우 레벨로 가지는 게이트 신호를 생성하여 상기 게이트 라인(GL1 내지 GLn)으로 공급할 수 있다.
- [0041] 도 4는 실시 예에 따른 전원부를 나타내는 블록도이다.
- [0042] 도 4를 참조하면, 실시 예에 따른 전원부(40)는 다수의 증폭기 및 스위칭 회로(47)를 포함할 수 있다.
- [0043] 상기 전원부(40)는 제1 증폭기(41), 제2 증폭기(43) 및 제3 증폭기(45)를 포함할 수 있다.
- [0044] 상기 전원부(40)는 상기 입력전압(Vin)을 입력받고, 소스전압(Vcc), 구동전압(Vdd) 및 게이트 하이전압(Vgh)을 출력할 수 있다.
- [0045] 상기 입력전압(Vin)은 상기 제1 증폭기(41), 제2 증폭기(43), 제3 증폭기(45) 및 스위칭 회로(47)로 입력될 수 있다. 상기 입력전압(Vin)은 3V 내지 5V일 수 있다. 바람직하게는 상기 입력전압(Vin)은 5V일 수 있다.
- [0046] 상기 제1 증폭기(41)는 상기 입력전압(Vin)을 입력받고, 이를 증폭하여 구동전압(Vdd)을 생성하여 상기 스위칭 회로(47) 및 제2 증폭기(43)로 출력할 수 있다. 상기 구동전압(Vdd)은 10V 내지 12V일 수 있다. 바람직하게는 상기 구동전압(Vdd)은 11V일 수 있다.
- [0047] 상기 제2 증폭기(43)는 상기 입력전압(Vin)을 입력받고, 이를 증폭하여 게이트 하이전압(Vgh)을 생성하여 출력할 수 있다. 상기 제2 증폭기(43)는 상기 입력전압(Vin)을 입력받고, 상기 구동전압(Vdd)을 이용하여 상기 게이트 하이전압(Vgh)을 생성할 수 있다. 상기 게이트 하이전압(Vgh)은 24V 내지 30V일 수 있다. 바람직하게는 상기 게이트 하이전압(Vgh)은 27V일 수 있다.
- [0048] 상기 제3 증폭기(45)는 상기 입력전압(Vin)을 입력받고, 이를 증폭하여, 소스전압(Vcc)을 생성하여 출력할 수 있다. 상기 소스전압(Vcc)이 상기 입력전압(Vin)의 레벨보다 낮은 경우 상기 제3 증폭기(45)는 상기 입력전압(Vin)을 분압하여 소스전압(Vcc)을 생성할 수 있다. 상기 소스전압(Vcc)은 1.5V 내지 2V일 수 있다. 바람직하게는 상기 소스전압(Vcc)은 1.8V일 수 있다.
- [0049] 상기 스위칭회로(47)는 상기 입력전압(Vin) 및 구동전압(Vdd)을 공급받고, 상기 구동전압(Vdd) 또는 접지전압(GND)을 출력할 수 있다.
- [0050] 상기 전원부(40)는 저전압 보호(Under Voltage Lock Out, UVLO)기능을 포함한다. 상기 전원부(40)로 입력되는 입력전압(Vin)이 UVLO레벨(UVLO)에 도달하면, 상기 제1 내지 제3 증폭기(41 내지 45)를 활성화 시켜 출력을 발생하고, 상기 입력전압(Vin)이 UVLO레벨(UVLO) 이하로 낮아지면, 상기 전원부(40)는 상기 제1 내지 제3 증폭기(41 내지 45)를 비활성화 시킨다.
- [0051] 상기 액정표시장치가 턴 오프될 때, 입력전압(Vin)이 UVLO레벨(UVLO) 이하로 낮아지고, 상기 입력전압(Vin)이 UVLO레벨(UVLO) 이하가 되는 시점부터 상기 소스전압(Vcc), 구동전압(Vdd) 및 게이트 하이전압(Vgh)은 감소하기 시작한다.
- [0052] 상기 스위칭 회로(47)는 상기 입력전압(Vin)이 UVLO레벨(UVLO) 이상인 경우 구동전압(Vdd)을 출력하고, 상기 입

력전압(Vin)이 UVLO레벨(UVLO) 이하인 경우 접지전압(GND)을 출력할 수 있다.

- [0053] 도 5는 실시 예에 따른 스위칭 회로를 나타낸 회로도이다.
- [0054] 도 5를 참조하면, 실시 예에 따른 스위칭 회로(47)는 제1 내지 제3 트랜지스터(T1 내지 T3), 인버터(49), 제1 및 제2 저항(R1, R2)을 포함할 수 있다.
- [0055] 상기 제1 저항(R1)은 상기 입력전압(Vin)이 입력되는 입력전압 입력단과 제1 노드(N1) 사이에 연결되고, 상기 제2 저항(R2)은 상기 제1 노드(N1)와 접지 사이에 연결될 수 있다.
- [0056] 상기 제1 트랜지스터(T1)는 상기 입력전압(Vin)에 의해 제어되고, 상기 제1 노드(N1)와 접지 사이에 연결될 수 있다. 상기 제1 트랜지스터(T1)의 게이트 전극은 상기 입력전압(Vin) 입력단에 전기적으로 연결되고, 상기 제1 트랜지스터(T1)의 소스 전극은 상기 제1 노드(N1)에 전기적으로 연결되고, 상기 제1 트랜지스터(T1)의 드레인 전극은 접지에 전기적으로 연결될 수 있다. 상기 제1 트랜지스터(T1)의 문턱전압은 UVLO레벨(UVLO)로 설정될 수 있다. 상기 제1 트랜지스터(T1)는 게이트 전극에 UVLO레벨(UVLO)이상의 전압이 인가되면 턴 온될 수 있다. 즉, 상기 입력전압(Vin)이 UVLO레벨(UVLO) 이상인 경우에 상기 제1 트랜지스터(T1)는 턴 온될 수 있다.
- [0057] 상기 인버터(49)의 입력단은 제1 노드(N1)와 전기적으로 연결되고, 상기 인버터(49)의 출력단은 상기 제2 트랜지스터(T2)의 게이트 전극과 전기적으로 연결될 수 있다.
- [0058] 상기 제2 트랜지스터(T2)는 상기 인버터(49)의 출력단에 의해 제어되고, 상기 구동전압(Vdd)이 입력되는 구동전압 입력단과 제2 노드(N2) 사이에 연결될 수 있다. 상기 제2 트랜지스터(T2)의 게이트 전극은 상기 인버터(49)의 출력단과 전기적으로 연결되고, 상기 제2 트랜지스터(T2)의 소스 전극은 상기 구동전압(Vdd) 입력단에 전기적으로 연결되고, 상기 제2 트랜지스터(T2)의 드레인 전극은 상기 제2 노드(N2)에 전기적으로 연결될 수 있다.
- [0059] 상기 제3 트랜지스터(T3)는 상기 제1 노드(N1)에 의해 제어되고, 상기 제2 노드(N2)와 접지 사이에 연결될 수 있다. 상기 제3 트랜지스터(T3)의 게이트 전극은 상기 제1 노드(N1)에 전기적으로 연결되고, 상기 제3 트랜지스터(T3)의 소스전극은 상기 제2 노드(N2)에 전기적으로 연결되고, 상기 제3 트랜지스터(T3)의 드레인 전극은 접지에 전기적으로 연결될 수 있다.
- [0060] 상기 제2 노드(N2)는 상기 데이터 드라이버(30)와 전기적으로 연결될 수 있다.
- [0061] 도 6은 실시 예에 따른 스위칭 회로의 UVLO레벨별 연결관계를 나타낸 회로도이고, 도 7은 실시 예에 따른 전원부의 입력전압 및 출력전압을 나타낸 파형도이다.
- [0062] 도 6a를 참조하면, 상기 입력전압(Vin)이 UVLO레벨(UVLO) 이상으로 인가되는 경우 상기 제1 트랜지스터(T1)는 턴온될 수 있다. 상기 제1 트랜지스터(T1)가 턴 온되면, 상기 제1 노드(N1)는 접지와 연결되고, 상기 제2 저항(R2)에는 전류가 흐르지 않는다.
- [0063] 상기 제1 노드(N1)가 접지와 연결되어, 상기 제3 트랜지스터(T3)는 턴 오프되고, 상기 제2 노드(N2)는 접지와 연결되지 않는다.
- [0064] 상기 인버터(49)에 로우 레벨이 입력되면, 하이 레벨이 출력되고, 상기 인버터(49)에 하이 레벨이 입력되면, 로우 레벨이 출력되므로, 상기 제1 노드(N1)가 접지에 연결되면, 상기 인버터(49)는 하이 레벨의 전압을 출력한다.
- [0065] 상기 인버터(49)에 하이 레벨의 전압이 출력되면, 상기 제2 트랜지스터(T2)는 턴 온 되고, 상기 제2 노드(N2)에는 구동전압(Vdd)이 인가된다. 상기 제2 노드(N2)에 구동전압(Vdd)이 인가되어, 상기 전원부(40)는 상기 데이터 드라이버(30)에 구동전압(Vdd)을 출력한다.
- [0066] 즉, 상기 입력전압(Vin)이 UVLO레벨(UVLO) 이상인 경우 상기 전원부(40)는 구동전압(Vdd)을 출력한다.
- [0067] 도 6b를 참조하면, 상기 입력전압(Vin)이 UVLO레벨(UVLO) 미만으로 인가되는 경우 상기 제1 트랜지스터(T1)는 턴 오프될 수 있다. 상기 제1 트랜지스터(T1)가 턴 오프되면, 상기 제1 저항(R1)과 제2 저항(R2)은 상기 구동전압(Vdd) 입력단과 접지 사이에서 직렬로 연결되고, 전압분배법칙에 의해 상기 제1 노드(N1)에는 분압된 전압이 인가되어 하이 레벨의 전압이 인가된다.
- [0068] 상기 제1 노드(N1)에 하이 레벨의 전압이 인가되어 상기 인버터(49)의 출력단에는 로우 레벨의 전압이 출력된다. 상기 인버터(49)의 출력단이 로우 레벨의 전압을 출력하여, 상기 제2 트랜지스터(T2)는 턴 오프되고, 상기 제2 노드(N2)은 상기 구동전압(Vdd)의 입력단과 연결되지 않는다.

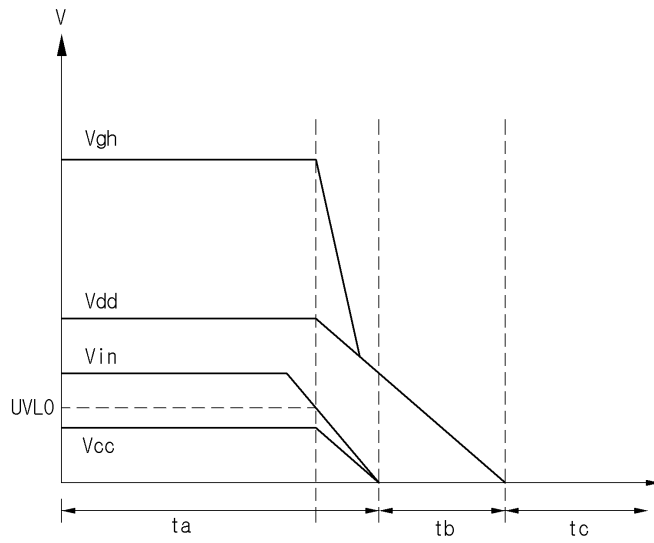
- [0069] 상기 제1 노드(N1)에 하이 레벨의 전압이 인가되어 상기 제3 트랜지스터(T3)는 턴 온되고, 상기 제2 노드(N2)는 접지와 연결된다. 상기 제2 노드(N2)가 접지와 연결되어 상기 전원부(40)는 상기 데이터 드라이버(30)에 접지전압(GND)을 출력한다.
- [0070] 상기 입력전압(Vin)이 UVLO레벨(UVLO) 이하인 경우 상기 제2 노드(N2)를 커패시터를 이용해 방전시키는 대신 상기 제2 노드(N2)를 접지에 연결시킴으로써 상기 제2 노드(N2)가 급격히 방전된다.
- [0071] 상기 제2 노드(N2)가 접지와 연결됨으로써 입력전압(Vin)이 UVLO레벨(UVLO) 이하가 되는 경우, 즉, 상기 전원부(40)가 턴 오프되는 경우 상기 구동전압(Vdd)의 레벨을 급격히 하강시킬 수 있다.
- [0072] 다시 말해, 도 7과 같이 상기 구동전압(Vdd)의 하강 경사각을 급격히 하여 상기 데이터 드라이버(30)를 상기 전원부(40)가 턴 오프되는 즉시 턴 오프시킬 수 있다. 상기 전원부(40)가 턴 오프되는 즉시 상기 데이터 드라이버(30)를 턴 오프시킴으로써 상기 타이밍 컨트롤러(10)가 턴 오프되고, 상기 데이터 드라이버(30)가 턴 온되는 구간을 줄이거나 없앨 수 있다.
- [0073] 상기 타이밍 컨트롤러(10)가 턴 오프되고, 상기 데이터 드라이버(30)가 턴 온되는 구간이 없어져 상기 데이터 드라이버(30)가 제어되지 않은 전압을 상기 액정표시패널(1)로 인가하여 노이즈를 출력하는 것을 방지할 수 있고, 이로써 사용자가 노이즈 화상을 인지하는 것을 방지하여 화상품질을 향상시키는 효과가 있다.
- [0074] 또한, 상기 전원부(40) 내부에 비교적 크기가 작은 스위칭 회로(47)를 구비함으로써 액정표시장치를 경량화 할 수 있는 효과가 있다.

부호의 설명

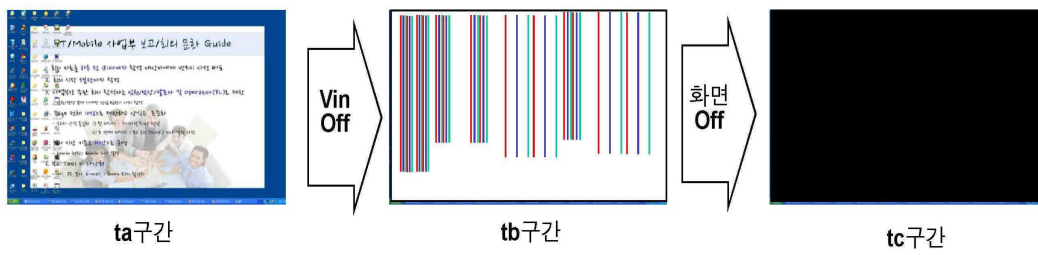
- [0075] 1: 액정표시패널
10: 타이밍 컨트롤러
20: 게이트 드라이버
30: 데이터 드라이버
40: 전원부
41: 제1 증폭기
43: 제2 증폭기
45: 제3 증폭기
47: 스위칭 회로
49: 인버터

도면

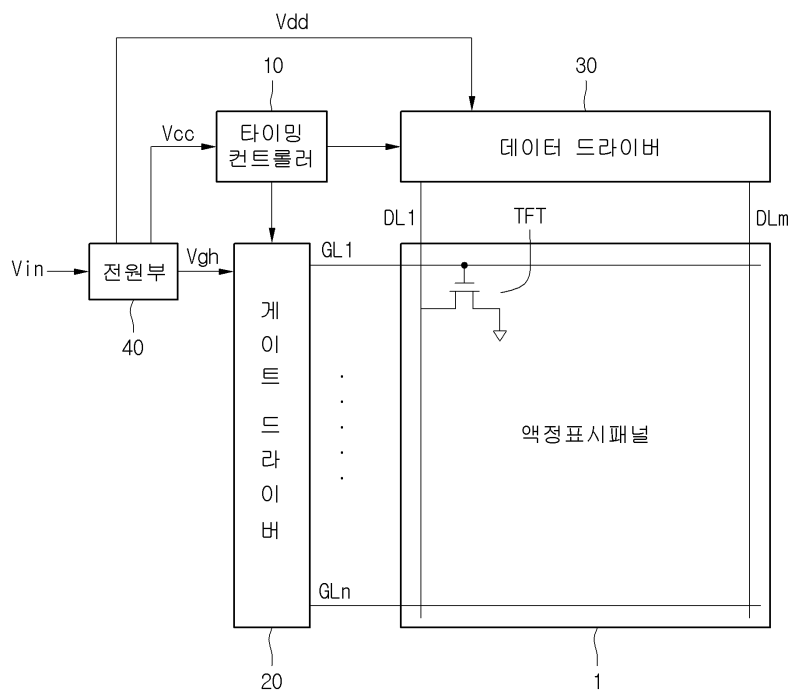
도면1



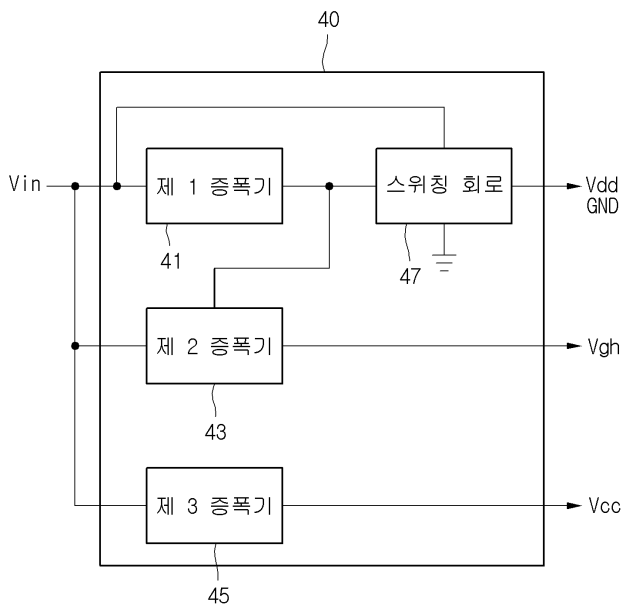
도면2



도면3

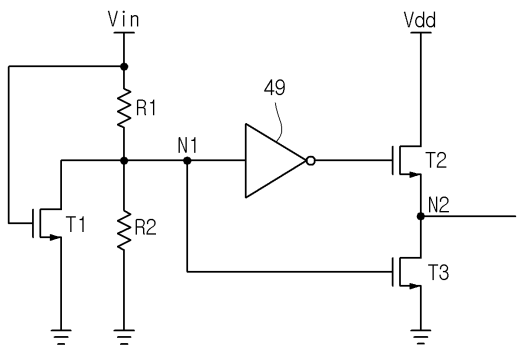


도면4

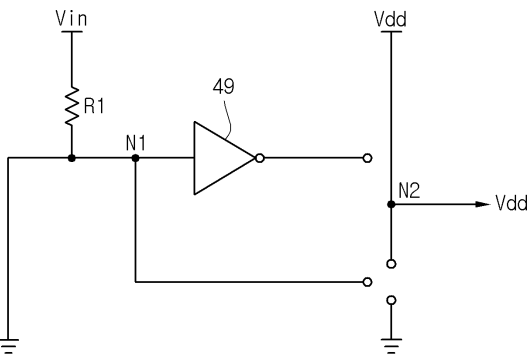


도면5

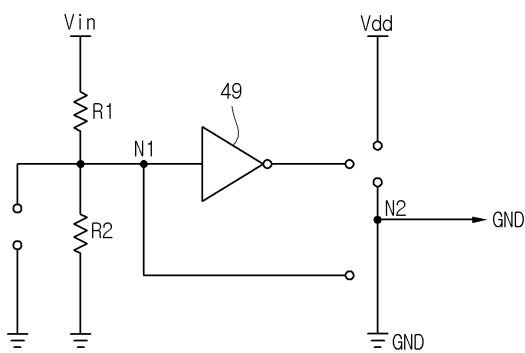
47



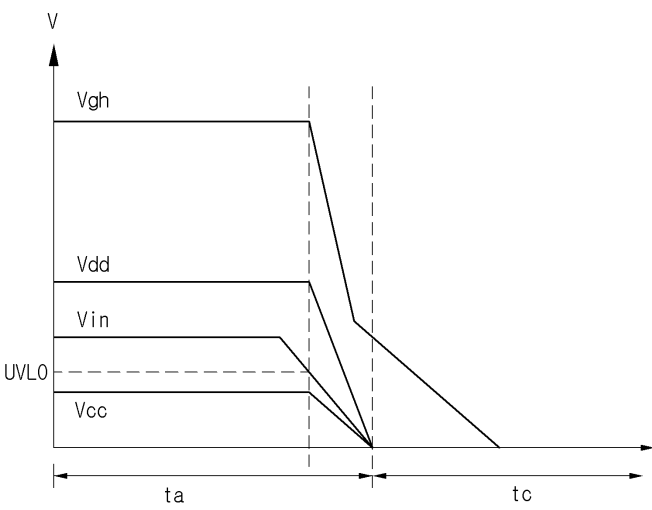
도면6a



도면6b



도면7



专利名称(译)	液晶显示装置		
公开(公告)号	KR102118714B1	公开(公告)日	2020-06-03
申请号	KR1020130160249	申请日	2013-12-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김지웅		
发明人	김지웅		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G02F1/13306 G09G3/3677 G09G3/3688 G09G3/3696 G09G2310/08		
审查员(译)	酋长姬		
其他公开文献	KR1020150072745A		
外部链接	Espacenet		

摘要(译)

根据一个实施例,一种液晶显示装置包括:液晶显示面板,其中形成有栅极线和数据线;与栅极线连接的栅极驱动器;与数据线连接的数据驱动器;时序控制器向栅极驱动器和数据驱动器提供驱动信号;电源单元通过输入电压向时序控制器,栅极驱动器和数据驱动器供电,其中,电源单元通过控制输入电压向数据驱动器提供驱动电压或接地电压。

