



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0022285
(43) 공개일자 2015년03월04일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01)

(21) 출원번호 10-2013-0099911
(22) 출원일자 2013년08월22일
심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

아미노 타다시

충남 천안시 서북구 불당11로 68, 704동 507호 (불당동, 한성아파트)

(74) 대리인

박영우

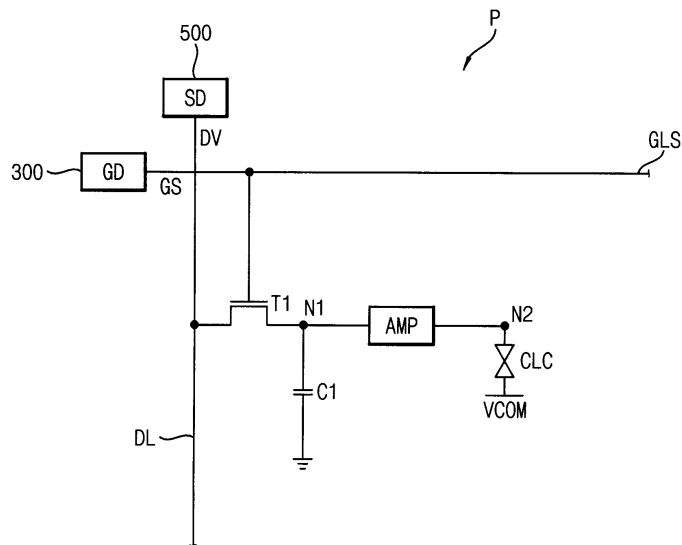
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 표시 장치 및 이의 구동 방법

(57) 요약

표시 장치는 게이트 라인, 데이터 라인, 제1 스위칭 소자, 제어 캐패시터, 증폭부 및 액정 캐패시터를 포함한다. 게이트 라인에는 게이트 신호가 인가된다. 데이터 라인에는 데이터 전압이 인가된다. 제1 스위칭 소자는 게이트 라인 및 데이터 라인에 연결된다. 제어 캐패시터는 제1 스위칭 소자의 출력 전압을 충전한다. 증폭부는 제어 캐패시터에 충전된 제1 스위칭 소자의 출력 전압을 증폭한다. 액정 캐패시터는 증폭부의 출력 전압을 충전한다. 이에 따라, 표시 품질을 향상시키고 소비 전력을 감소시킬 수 있다.

대표도 - 도2



특허청구의 범위

청구항 1

게이트 신호가 인가되는 게이트 라인;
 데이터 전압이 인가되는 데이터 라인;
 상기 게이트 라인 및 데이터 라인에 연결되는 제1 스위칭 소자;
 상기 제1 스위칭 소자의 출력 전압을 충전하는 제어 캐패시터;
 상기 제어 캐패시터에 충전된 상기 제1 스위칭 소자의 상기 출력 전압을 증폭하는 증폭부; 및
 상기 증폭부의 출력 전압을 충전하는 액정 캐패시터를 포함하는 표시 장치.

청구항 2

제1항에 있어서, 상기 제1 스위칭 소자는
 상기 게이트 라인에 연결되는 제어 전극;
 상기 데이터 라인에 연결되는 입력 전극; 및
 상기 제어 캐패시터의 제1 단에 연결되는 출력 전극을 포함하는 것을 특징으로 하는 표시 장치.

청구항 3

제1항에 있어서, 상기 증폭부는 직렬로 연결되는 제2 스위칭 소자 및 제3 스위칭 소자를 포함하고,
 상기 증폭부의 입력 노드는 상기 제어 캐패시터의 제1 단에 연결되고, 상기 증폭부의 출력 노드는 상기 액정 캐패시터의 제1 단에 연결되는 것을 특징으로 하는 표시 장치.

청구항 4

제3항에 있어서, 상기 제2 스위칭 소자는 상기 제어 캐패시터의 상기 제1 단에 연결되는 제어 전극, 고 전원 전압이 인가되는 입력 전극 및 상기 액정 캐패시터의 상기 제1 단에 연결되는 출력 전극을 포함하고,
 상기 제3 스위칭 소자는 상기 제어 캐패시터의 상기 제1 단에 연결되는 제어 전극, 상기 액정 캐패시터의 상기 제1 단에 연결되는 입력 전극 및 접지 전압이 인가되는 출력 전극을 포함하는 것을 특징으로 하는 표시 장치.

청구항 5

제3항에 있어서, 상기 제2 스위칭 소자는 P형 트랜지스터이고, 상기 제3 스위칭 소자는 N형 트랜지스터인 것을 특징으로 하는 표시 장치.

청구항 6

제1항에 있어서, 상기 제어 캐패시터의 캐패시턴스는 상기 액정 캐패시터의 캐패시턴스보다 작은 것을 특징으로 하는 표시 장치.

청구항 7

제6항에 있어서, 상기 제어 캐패시터의 캐패시턴스는 상기 액정 캐패시터의 캐패시턴스의 절반 이하인 것을 특징으로 하는 표시 장치.

청구항 8

제1항에 있어서, 상기 액정 캐패시터에 충전되는 픽셀 전압이 x , 상기 증폭부의 이득이 A 일 때, 상기 데이터 전압은 x/A 인 것을 특징으로 하는 표시 장치.

청구항 9

제1항에 있어서, 상기 증폭부는 반전 증폭기를 포함하는 것을 특징으로 하는 표시 장치.

청구항 10

게이트 신호를 생성하는 단계;

데이터 전압을 생성하는 단계;

상기 게이트 신호를 게이트 라인에 인가하는 단계;

상기 데이터 전압을 데이터 라인에 인가하는 단계;

상기 게이트 라인 및 상기 데이터 라인에 연결되는 제1 스위칭 소자의 출력 전압을 제어 캐패시터에 충전하는 단계;

증폭부를 이용하여 상기 제어 캐패시터에 충전된 상기 제1 스위칭 소자의 상기 출력 전압을 증폭하는 단계; 및
상기 증폭부의 출력 전압을 액정 캐패시터에 충전하는 단계를 포함하는 표시 장치의 구동 방법.

청구항 11

제10항에 있어서, 상기 제1 스위칭 소자는

상기 게이트 라인에 연결되는 제어 전극;

상기 데이터 라인에 연결되는 입력 전극; 및

상기 제어 캐패시터의 제1 단에 연결되는 출력 전극을 포함하는 것을 특징으로 하는 표시 장치의 구동 방법.

청구항 12

제10항에 있어서, 상기 증폭부는 직렬로 연결되는 제2 스위칭 소자 및 제3 스위칭 소자를 포함하고,

상기 증폭부의 입력 노드는 상기 제어 캐패시터의 제1 단에 연결되고, 상기 증폭부의 출력 노드는 상기 액정 캐패시터의 제1 단에 연결되는 것을 특징으로 하는 표시 장치의 구동 방법.

청구항 13

제12항에 있어서, 상기 제2 스위칭 소자는 상기 제어 캐패시터의 상기 제1 단에 연결되는 제어 전극, 고 전원 전압이 인가되는 입력 전극 및 상기 액정 캐패시터의 상기 제1 단에 연결되는 출력 전극을 포함하고,

상기 제3 스위칭 소자는 상기 제어 캐패시터의 상기 제1 단에 연결되는 제어 전극, 상기 액정 캐패시터의 상기 제1 단에 연결되는 입력 전극 및 접지 전압이 인가되는 출력 전극을 포함하는 것을 특징으로 하는 표시 장치의 구동 방법.

청구항 14

제12항에 있어서, 상기 제2 스위칭 소자는 P형 트랜지스터이고, 상기 제3 스위칭 소자는 N형 트랜지스터인 것을 특징으로 하는 표시 장치의 구동 방법.

청구항 15

제10항에 있어서, 상기 제어 캐패시터의 캐패시턴스는 상기 액정 캐패시터의 캐패시턴스보다 작은 것을 특징으로 하는 표시 장치의 구동 방법.

명세서

기술분야

본 발명은 표시 장치 및 이의 구동 방법에 관한 것으로, 보다 상세하게는 표시 품질을 향상시킬 수 있는 표시 장치 및 이의 구동 방법을 제공하는 것이다.

배경 기술

[0001]

- [0002] 일반적으로, 액정 표시 장치는 픽셀 전극을 포함하는 제1 기관, 공통 전극을 포함하는 제2 기관 및 상기 기관들 사이에 개재되는 액정층을 포함한다. 상기 두 전극에 전압을 인가하여 액정층에 전계를 생성하고, 이 전계의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다.
- [0003] 액정 표시 장치의 해상도가 높을수록 고화질의 영상을 제공할 수 있으므로 액정 표시 장치의 해상도는 높아지는 추세에 있다. 해상도가 높아짐에 따라 픽셀을 충전하는 시간은 짧아지고 있다.
- [0004] 데이터 라인의 길이 증가로 인한 배선 저항의 증가 및 불충분한 충전 시간으로 인해 데이터 구동부로부터 멀리 떨어진 픽셀에는 원하는 전압이 충전되지 않을 수 있다. 따라서, 표시 패널의 위치에 따른 얼룩이 발생하는 문제점이 있다.
- [0005] 또한, 단 시간에 픽셀을 충전하기 위해 데이터 구동부의 전류를 증가시키게 되면 데이터 구동부의 발열이 발생하고 소비 전력이 증가하는 문제점이 있다.

발명의 내용

해결하려는 과제

- [0006] 이에 본 발명의 기술적 과제는 이러한 점에서 착안된 것으로, 본 발명의 목적은 표시 품질을 향상시키고, 소비 전력을 감소시키는 표시 장치를 제공하는 것이다.
- [0007] 본 발명의 다른 목적은 상기 표시 장치를 구동하는 방법을 제공하는 것이다.

과제의 해결 수단

- [0008] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 표시 장치는 게이트 라인, 데이터 라인, 제1 스위칭 소자, 제어 캐패시터, 증폭부 및 액정 캐패시터를 포함한다. 상기 게이트 라인에는 게이트 신호가 인가된다. 상기 데이터 라인에는 데이터 전압이 인가된다. 상기 제1 스위칭 소자는 상기 게이트 라인 및 데이터 라인에 연결된다. 상기 제어 캐패시터는 상기 제1 스위칭 소자의 출력 전압을 충전한다. 상기 증폭부는 상기 제어 캐패시터에 충전된 상기 제1 스위칭 소자의 상기 출력 전압을 증폭한다. 상기 액정 캐패시터는 상기 증폭부의 출력 전압을 충전한다.
- [0009] 본 발명의 일 실시예에 있어서, 상기 제1 스위칭 소자는 상기 게이트 라인에 연결되는 제어 전극, 상기 데이터 라인에 연결되는 입력 전극 및 상기 제어 캐패시터의 제1 단에 연결되는 출력 전극을 포함할 수 있다.
- [0010] 본 발명의 일 실시예에 있어서, 상기 증폭부는 직렬로 연결되는 제2 스위칭 소자 및 제3 스위칭 소자를 포함할 수 있다. 상기 증폭부의 입력 노드는 상기 제어 캐패시터의 제1 단에 연결되고, 상기 증폭부의 출력 노드는 상기 액정 캐패시터의 제1 단에 연결될 수 있다.
- [0011] 본 발명의 일 실시예에 있어서, 상기 제2 스위칭 소자는 상기 제어 캐패시터의 상기 제1 단에 연결되는 제어 전극, 고 전원 전압이 인가되는 입력 전극 및 상기 액정 캐패시터의 상기 제1 단에 연결되는 출력 전극을 포함할 수 있다. 상기 제3 스위칭 소자는 상기 제어 캐패시터의 상기 제1 단에 연결되는 제어 전극, 상기 액정 캐패시터의 상기 제1 단에 연결되는 입력 전극 및 접지 전압이 인가되는 출력 전극을 포함할 수 있다.
- [0012] 본 발명의 일 실시예에 있어서, 상기 제2 스위칭 소자는 P형 트랜지스터일 수 있다. 상기 제3 스위칭 소자는 N형 트랜지스터일 수 있다.
- [0013] 본 발명의 일 실시예에 있어서, 상기 제어 캐패시터의 캐패시턴스는 상기 액정 캐패시터의 캐패시턴스보다 작을 수 있다.
- [0014] 본 발명의 일 실시예에 있어서, 상기 제어 캐패시터의 캐패시턴스는 상기 액정 캐패시터의 캐패시턴스의 절반 이하일 수 있다.
- [0015] 본 발명의 일 실시예에 있어서, 상기 액정 캐패시터에 충전되는 픽셀 전압이 x , 상기 증폭부의 이득이 A 일 때, 상기 데이터 전압은 x/A 일 수 있다.
- [0016] 본 발명의 일 실시예에 있어서, 상기 증폭부는 반전 증폭기를 포함할 수 있다.
- [0017] 상기한 본 발명의 다른 목적을 실현하기 위한 일 실시예에 따른 표시 장치의 구동 방법은 게이트 신호를 생성하는 단계, 데이터 전압을 생성하는 단계, 상기 게이트 신호를 게이트 라인에 인가하는 단계, 상기 데이터 전압을

데이터 라인에 인가하는 단계, 상기 게이트 라인 및 상기 데이터 라인에 연결되는 제1 스위칭 소자의 출력 전압을 제어 캐패시터에 충전하는 단계, 증폭부를 이용하여 상기 제어 캐패시터에 충전된 상기 제1 스위칭 소자의 상기 출력 전압을 증폭하는 단계 및 상기 증폭부의 출력 전압을 액정 캐패시터에 충전하는 단계를 포함한다.

[0018] 본 발명의 일 실시예에 있어서, 상기 제1 스위칭 소자는 상기 게이트 라인에 연결되는 제어 전극, 상기 데이터 라인에 연결되는 입력 전극 및 상기 제어 캐패시터의 제1 단에 연결되는 출력 전극을 포함할 수 있다.

[0019] 본 발명의 일 실시예에 있어서, 상기 증폭부는 직렬로 연결되는 제2 스위칭 소자 및 제3 스위칭 소자를 포함할 수 있다. 상기 증폭부의 입력 노드는 상기 제어 캐패시터의 제1 단에 연결되고, 상기 증폭부의 출력 노드는 상기 액정 캐패시터의 제1 단에 연결될 수 있다.

[0020] 본 발명의 일 실시예에 있어서, 상기 제2 스위칭 소자는 상기 제어 캐패시터의 상기 제1 단에 연결되는 제어 전극, 고 전원 전압이 인가되는 입력 전극 및 상기 액정 캐패시터의 상기 제1 단에 연결되는 출력 전극을 포함할 수 있다. 상기 제3 스위칭 소자는 상기 제어 캐패시터의 상기 제1 단에 연결되는 제어 전극, 상기 액정 캐패시터의 상기 제1 단에 연결되는 입력 전극 및 접지 전압이 인가되는 출력 전극을 포함할 수 있다.

[0021] 본 발명의 일 실시예에 있어서, 상기 제2 스위칭 소자는 P형 트랜지스터일 수 있다. 상기 제3 스위칭 소자는 N형 트랜지스터일 수 있다.

[0022] 본 발명의 일 실시예에 있어서, 상기 제어 캐패시터의 캐패시턴스는 상기 액정 캐패시터의 캐패시턴스보다 작을 수 있다.

발명의 효과

[0023] 이와 같은 표시 장치 및 이의 구동 방법에 따르면, 상기 표시 패널은 증폭부를 포함하므로 픽셀의 충전 시간을 감소시킬 수 있다. 따라서, 표시 패널의 얼룩의 발생을 방지하여 표시 패널의 표시 품질을 향상시킬 수 있다. 또한, 데이터 전압의 진폭을 줄일 수 있어 표시 장치의 소비 전력을 감소시킬 수 있다.

도면의 간단한 설명

[0024] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타내는 블록도이다.

도 2는 도 1의 게이트 구동부, 데이터 구동부 및 표시 패널의 픽셀을 나타내는 회로도이다.

도 3은 도 2의 증폭부를 나타내는 회로도이다.

도 4는 도 2의 픽셀의 입력 신호들 및 노드 신호들을 나타내는 파형도이다.

발명을 실시하기 위한 구체적인 내용

[0025] 이하, 첨부한 도면들을 참조하여, 본 발명을 보다 상세하게 설명하고자 한다.

[0026] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타내는 블록도이다.

[0027] 도 1을 참조하면, 상기 표시 장치는 표시 패널(100) 및 패널 구동부를 포함한다. 상기 패널 구동부는 타이밍 컨트롤러(200), 게이트 구동부(300), 감마 기준 전압 생성부(400) 및 데이터 구동부(500)를 포함한다.

[0028] 상기 표시 패널(100)은 영상을 표시하는 표시부 및 상기 표시부에 이웃하여 배치되는 주변부를 포함한다.

[0029] 상기 표시 패널(100)은 복수의 게이트 라인들(GL), 복수의 데이터 라인들(DL), 복수의 픽셀들(P)을 포함한다. 상기 게이트 라인들(GL)은 제1 방향(D1)으로 연장되고, 상기 데이터 라인들(DL)은 상기 제1 방향(D1)과 교차하는 제2 방향(D2)으로 연장된다.

[0030] 상기 픽셀(P)은 상기 게이트 라인들(GL) 및 상기 데이터 라인들(DL) 각각에 전기적으로 연결된다.

[0031] 각 픽셀(P)은 스위칭 소자, 제어 캐패시터, 증폭부 및 액정 캐패시터를 포함한다. 상기 픽셀들(P)은 매트릭스 형태로 배치될 수 있다. 예를 들어, 상기 표시 패널(100)의 해상도는 3840 * 2120일 수 있다. 이 때, 상기 표시 패널(100)은 3840 * 2120 * 3의 픽셀(P)을 포함할 수 있다. 상기 픽셀(P)의 구성에 대해서는 도 2를 참조하여 상세히 설명한다.

[0032] 상기 타이밍 컨트롤러(200)는 외부의 장치(미도시)로부터 입력 영상 데이터(RGB) 및 입력 제어 신호(CONT)를 수신한다. 상기 입력 영상 데이터는 적색 영상 데이터(R), 녹색 영상 데이터(G) 및 청색 영상 데이터(B)를 포함할

수 있다. 상기 입력 제어 신호(CONT)는 마스터 클럭 신호, 데이터 인에이블 신호를 포함할 수 있다. 상기 입력 제어 신호(CONT)는 수직 동기 신호 및 수평 동기 신호를 더 포함할 수 있다.

[0033] 상기 타이밍 컨트롤러(200)는 상기 입력 영상 데이터(RGB) 및 상기 입력 제어 신호(CONT)를 근거로 제1 제어 신호(CONT1), 제2 제어 신호(CONT2), 제3 제어 신호(CONT3) 및 데이터 신호(DATA)를 생성한다.

[0034] 상기 타이밍 컨트롤러(200)는 상기 입력 제어 신호(CONT)를 근거로 상기 게이트 구동부(300)의 동작을 제어하기 위한 상기 제1 제어 신호(CONT1)를 생성하여 상기 게이트 구동부(300)에 출력한다. 상기 제1 제어 신호(CONT1)는 수직 개시 신호 및 게이트 클럭 신호를 포함할 수 있다.

[0035] 상기 타이밍 컨트롤러(200)는 상기 입력 제어 신호(CONT)를 근거로 상기 데이터 구동부(500)의 동작을 제어하기 위한 상기 제2 제어 신호(CONT2)를 생성하여 상기 데이터 구동부(500)에 출력한다. 상기 제2 제어 신호(CONT2)는 수평 개시 신호 및 로드 신호를 포함할 수 있다.

[0036] 상기 타이밍 컨트롤러(200)는 상기 입력 영상 데이터(RGB)를 근거로 데이터 신호(DATA)를 생성한다. 상기 타이밍 컨트롤러(200)는 상기 데이터 신호(DATA)를 상기 데이터 구동부(500)에 출력한다.

[0037] 상기 타이밍 컨트롤러(200)는 상기 입력 제어 신호(CONT)를 근거로 상기 감마 기준 전압 생성부(400)의 동작을 제어하기 위한 상기 제3 제어 신호(CONT3)를 생성하여 상기 감마 기준 전압 생성부(400)에 출력한다.

[0038] 상기 게이트 구동부(300)는 상기 타이밍 컨트롤러(200)로부터 입력 받은 상기 제1 제어 신호(CONT1)에 응답하여 상기 게이트 라인들(GL)을 구동하기 위한 게이트 신호들을 생성한다. 상기 게이트 구동부(300)는 상기 게이트 신호들을 상기 게이트 라인들(GL)에 순차적으로 출력한다.

[0039] 상기 게이트 구동부(300)는 상기 표시 패널(100)에 직접 실장(mounted)되거나, 테이프 캐리어 패키지(tape carrier package: TCP) 형태로 상기 표시 패널(100)에 연결될 수 있다. 한편, 상기 게이트 구동부(300)는 상기 표시 패널(100)의 상기 주변부에 집적(integrated)될 수 있다.

[0040] 상기 감마 기준 전압 생성부(400)는 상기 타이밍 컨트롤러(200)로부터 입력 받은 상기 제3 제어 신호(CONT3)에 응답하여 감마 기준 전압(VGREF)을 생성한다. 상기 감마 기준 전압 생성부(400)는 상기 감마 기준 전압(VGREF)을 상기 데이터 구동부(500)에 제공한다. 상기 감마 기준 전압(VGREF)은 각각의 데이터 신호(DATA)에 대응하는 값을 갖는다.

[0041] 본 발명의 일 실시예에서, 상기 감마 기준 전압 생성부(400)는 상기 타이밍 컨트롤러(200) 내에 배치되거나 상기 데이터 구동부(500) 내에 배치될 수 있다.

[0042] 상기 데이터 구동부(500)는 상기 타이밍 컨트롤러(200)로부터 상기 제2 제어 신호(CONT2) 및 상기 데이터 신호(DATA)를 입력 받고, 상기 감마 기준 전압 생성부(400)로부터 상기 감마 기준 전압(VGREF)을 입력 받는다. 상기 데이터 구동부(500)는 상기 데이터 신호(DATA)를 상기 감마 기준 전압(VGREF)을 이용하여 아날로그 형태의 데이터 전압으로 변환한다. 상기 데이터 구동부(500)는 상기 데이터 전압을 상기 데이터 라인(DL)에 출력한다.

[0043] 상기 데이터 구동부(500)는 상기 표시 패널(100)에 직접 실장되거나, 테이프 캐리어 패키지(tape carrier package: TCP) 형태로 상기 표시 패널(100)에 연결될 수 있다. 한편, 상기 데이터 구동부(500)는 상기 표시 패널(100)의 상기 주변부에 집적될 수도 있다.

[0044] 도 2는 도 1의 게이트 구동부(300), 데이터 구동부(500) 및 표시 패널(100)의 픽셀(P)을 나타내는 회로도이다. 도 3은 도 2의 증폭부(AMP)를 나타내는 회로도이다. 도 4는 도 2의 픽셀(P)의 입력 신호들 및 노드 신호들을 나타내는 파형도이다.

[0045] 도 1 내지 도 4를 참조하면, 상기 표시 패널(100)은 상기 게이트 라인(GL), 상기 데이터 라인(DL) 및 상기 픽셀(P)을 포함한다.

[0046] 상기 픽셀(P)은 제1 스위칭 소자(T1), 제어 캐패시터(C1), 증폭부(AMP) 및 액정 캐패시터(CLC)를 포함한다.

[0047] 상기 제1 스위칭 소자(T1)는 상기 게이트 라인(GL) 및 상기 데이터 라인(DL)에 연결된다. 상기 제1 스위칭 소자(T1)는 상기 게이트 라인(GL)에 연결되는 제어 전극, 상기 데이터 라인(DL)에 연결되는 입력 전극 및 제1 노드(N1)에 연결되는 출력 전극을 포함한다.

[0048] 상기 제1 스위칭 소자(T1)는 박막 트랜지스터일 수 있다. 상기 제1 스위칭 소자(T1)는 N형 트랜지스터일 수 있다. 상기 제1 스위칭 소자(T1)의 제어 전극은 게이트 전극일 수 있다. 상기 제1 스위칭 소자(T1)의 입력 전극은

소스 전극일 수 있다. 상기 제1 스위칭 소자(T1)의 출력 전극은 드레인 전극일 수 있다.

- [0049] 상기 제어 캐패시터(C1)는 상기 제1 스위칭 소자(T1)의 출력 전압을 충전한다. 상기 제어 캐패시터(C1)는 상기 제1 노드(N1)에 연결되는 상기 제1 단 및 접지 전압이 인가되는 제2 단을 포함한다.
- [0050] 상기 증폭부(AMP)는 상기 제어 캐패시터(C1)에 충전된 상기 제1 스위칭 소자(T1)의 상기 출력 전압을 증폭한다.
- [0051] 상기 증폭부(AMP)는 직렬로 연결되는 제2 스위칭 소자(T2) 및 제3 스위칭 소자(T3)를 포함할 수 있다.
- [0052] 상기 제2 스위칭 소자(T2)는 상기 제1 노드(N1)에 연결되는 제어 전극, 고 전원 전압(VDD)이 인가되는 입력 전극 및 제2 노드(N2)에 연결되는 출력 전극을 포함한다.
- [0053] 상기 제3 스위칭 소자(T3)는 상기 제1 노드(N1)에 연결되는 제어 전극, 상기 제2 노드(N2)에 연결되는 입력 전극 및 상기 접지 전압이 인가되는 출력 전극을 포함한다.
- [0054] 상기 제1 노드(N1)는 상기 증폭부(AMP)의 입력 노드일 수 있고, 상기 제2 스위칭 소자(T2)의 출력 전극과 상기 제3 스위칭 소자(T3)의 입력 전극이 만나는 상기 제2 노드(N2)는 상기 증폭부(AMP)의 출력 전극일 수 있다.
- [0055] 상기 제2 스위칭 소자(T2)는 박막 트랜지스터일 수 있다. 상기 제2 스위칭 소자(T2)는 P형 트랜지스터일 수 있다. 상기 제2 스위칭 소자(T2)의 제어 전극은 게이트 전극일 수 있다. 상기 제2 스위칭 소자(T2)의 입력 전극은 소스 전극일 수 있다. 상기 제2 스위칭 소자(T2)의 출력 전극은 드레인 전극일 수 있다.
- [0056] 상기 제3 스위칭 소자(T3)는 박막 트랜지스터일 수 있다. 상기 제3 스위칭 소자(T3)는 N형 트랜지스터일 수 있다. 상기 제3 스위칭 소자(T3)의 제어 전극은 게이트 전극일 수 있다. 상기 제3 스위칭 소자(T3)의 입력 전극은 소스 전극일 수 있다. 상기 제3 스위칭 소자(T3)의 출력 전극은 드레인 전극일 수 있다.
- [0057] 예를 들어, 상기 제1 내지 제3 스위칭 소자(T1 내지 T3)는 LTPS (Low Temperature Poly Silicon) 트랜지스터일 수 있다. 예를 들어, 상기 제1 내지 제3 스위칭 소자(T1 내지 T3)는 산화물 반도체 트랜지스터일 수 있다.
- [0058] 본 실시예에서, 상기 증폭부(AMP)는 반전 증폭기를 포함할 수 있다.
- [0059] 이하에서 상기 픽셀(P)의 동작을 순차적으로 상세히 설명한다.
- [0060] 상기 데이터 구동부(SD, 500)는 상기 제어 캐패시터(C1)에 설정하고자 하는 데이터 전압(DV)을 상기 데이터 라인(DL)에 인가한다.
- [0061] 상기 게이트 신호(GS)가 하이 상태가 되면, 상기 제1 스위칭 소자(T1)는 턴 온되고, 상기 데이터 전압(DV)은 상기 제어 캐패시터(C1)에 충전된다.
- [0062] 상기 제어 캐패시터(C1)의 캐패시턴스는 상기 액정 캐패시터(CLC)의 캐패시턴스보다 작다. 예를 들어, 상기 제어 캐패시터(C1)의 캐패시턴스는 상기 액정 캐패시터(CLC)의 캐패시턴스의 절반 이하일 수 있다.
- [0063] 상기 제어 캐패시터(C1)에 충전되는 상기 데이터 전압(DV)은 상기 증폭부(AMP)에 의해 증폭되기 때문에 상기 액정 캐패시터에 충전되는 픽셀 전압보다 작은 레벨을 가질 수 있다.
- [0064] 예를 들어, 상기 액정 캐패시터(CLC)에 충전되는 픽셀 전압이 x, 상기 증폭부(AMP)의 이득이 A일 때, 상기 데이터 전압(DV)은 x/A로 설정될 수 있다. 예를 들어, 상기 증폭부(AMP)의 이득은 2보다 크거나 같을 수 있다.
- [0065] 상기 제어 캐패시터(C1)의 캐패시턴스는 상기 액정 캐패시터(CLC)의 캐패시턴스보다 작으므로, 종래의 표시 패널에 비해 충전 시간을 감소시킬 수 있다.
- [0066] 상기 증폭부(AMP)는 상기 제어 캐패시터(C1)에 충전된 전압을 증폭하여 상기 액정 캐패시터(CLC)에 충전한다.
- [0067] 본 실시예에서, 상기 증폭부(AMP)는 반전 증폭기이므로, 상기 제2 노드(N2)의 전압은 상기 제1 노드(N1)의 전압과 반대의 극성을 갖는다.
- [0068] 상기 증폭부(AMP)가 동작하고 있는 동안 상기 게이트 신호(GS)는 로우 상태로 되며, 상기 제1 스위칭 소자(T1)는 턴 오프된다. 상기 제1 스위칭 소자(T1)가 턴 오프되더라도 상기 제어 캐패시터(C1)에는 상기 데이터 전압(DV)이 이미 충전되어 있으므로, 상기 증폭부(AMP)에 의해 상기 액정 캐패시터(CLC)에는 계속하여 픽셀 전압이 충전된다.
- [0069] 따라서, 상기 게이트 신호(GS)의 하이 상태가 짧아 하더라도 상기 액정 캐패시터(CLC)에는 계속하여 상기 픽셀 전압이 충전되므로, 상기 액정 캐패시터(CLC)에는 충분한 픽셀 전압이 충전될 수 있다.

[0070] 본 실시예에 따르면, 상기 픽셀(P)의 제어 캐패시터(C1)의 캐패시턴스는 액정 캐패시터(CLC)의 캐패시턴스보다 작으므로, 종래의 표시 패널에 비해 충전 시간(게이트 라인의 스캐닝 시간)을 감소시킬 수 있다. 따라서, 고 해상도의 표시 패널을 구현할 수 있다.

[0071] 반면, 상기 픽셀(P)은 증폭부(AMP)를 포함하므로 짧은 충전 시간에도 상기 액정 캐패시터(CLC)에 상기 픽셀 전압을 충분히 충전할 수 있다. 따라서, 표시 패널에 발생하는 얼룩을 방지할 수 있다. 결과적으로 표시 품질을 향상시킬 수 있다.

[0072] 상기 픽셀(P)은 증폭부(AMP)를 포함하므로 상기 데이터 전압(DV)의 레벨을 작게 할 수 있다. 따라서, 표시 장치의 소비 전력을 감소시킬 수 있다.

산업상 이용가능성

[0073] 이상에서 설명한 본 발명에 따른 표시 패널 및 이를 포함하는 표시 장치에 따르면, 표시 패널의 표시 품질을 향상시키고, 표시 장치의 소비 전력을 감소시킬 수 있다.

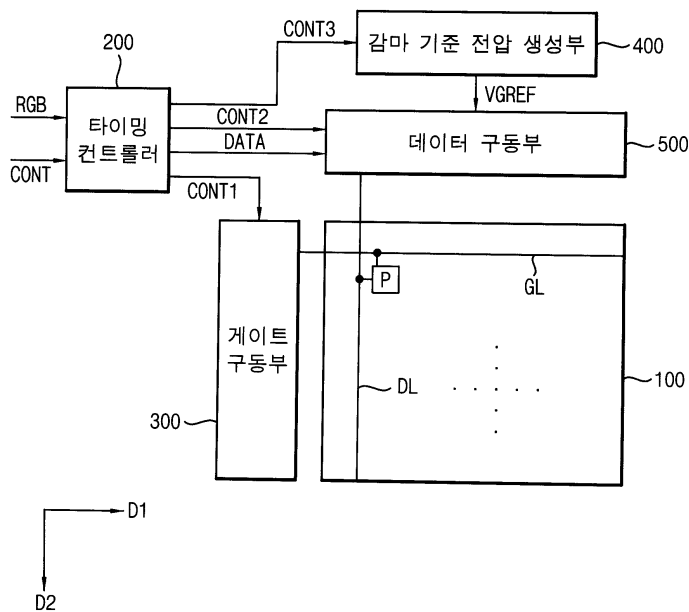
[0074] 이상 실시예들을 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

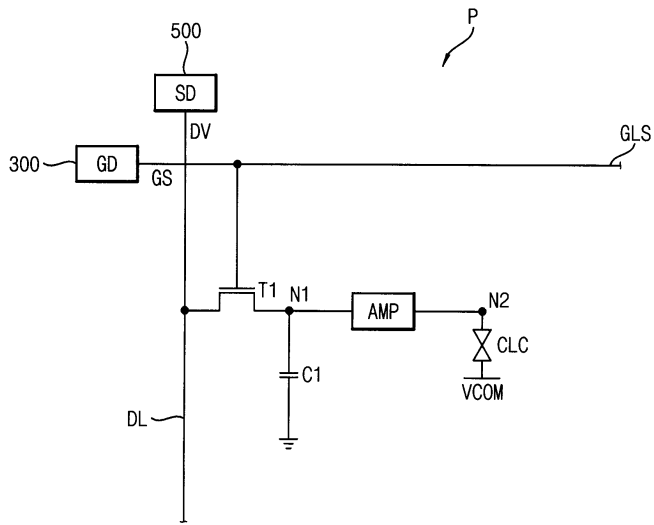
- [0075] 100: 표시 패널 200: 타이밍 컨트롤러
- 300: 게이트 구동부 400: 감마 기준 전압 생성부
- 500: 데이터 구동부 P: 픽셀
- GL: 게이트 라인 DL: 데이터 라인
- AMP: 증폭부

도면

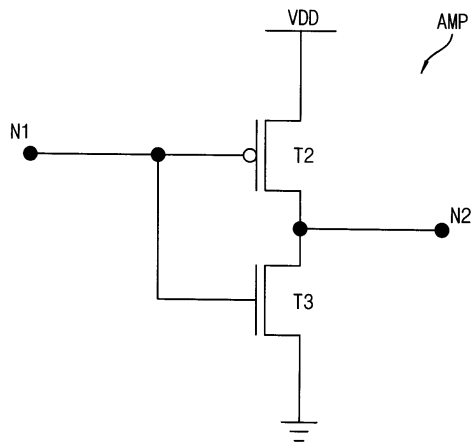
도면1



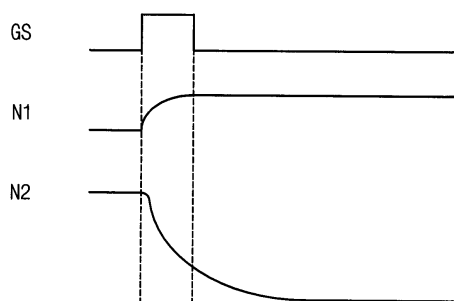
도면2



도면3



도면4



专利名称(译)	标题显示装置及其驱动方法		
公开(公告)号	KR1020150022285A	公开(公告)日	2015-03-04
申请号	KR1020130099911	申请日	2013-08-22
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	AMINO TADASHI 아미노타다시		
发明人	아미노타다시		
IPC分类号	G09G3/36		
代理人(译)	PARK , YOUNG WOO		
外部链接	Espacenet		

摘要(译)

一种显示装置，包括栅极线，数据线，第一开关装置，控制电容器，放大部件和液晶电容器。栅极信号施加到栅极线。数据电压施加到数据线。第一开关器件连接到栅极线和数据线。控制电容器对第一开关器件的输出电压充电。放大部件放大由控制电容器充电的第一开关装置的输出电压。液晶电容器对大部分的输出电压充电。从而，改善了显示质量并且可以降低功耗。

