



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0100682
(43) 공개일자 2013년09월11일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G02F 1/133 (2006.01)
(21) 출원번호 10-2013-0009689
(22) 출원일자 2013년01월29일
심사청구일자 없음
(30) 우선권주장
JP-P-2012-045288 2012년03월01일 일본(JP)

(71) 출원인
재팬 디스플레이 웨스트 인코포레이티드
일본 아이치켄 치타군 히가시우라초 오아자 오가와 50 아자 카미후나키
(72) 발명자
테라니시 야스유키
일본 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사 내
(74) 대리인
장수길, 양영준

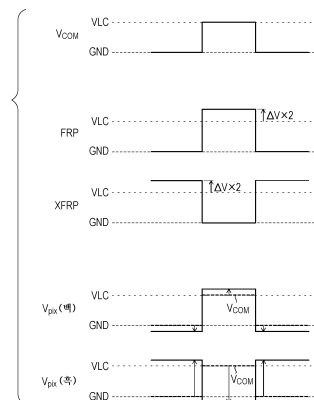
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 액정 표시 장치, 액정 표시 장치의 구동 방법 및 전자 기기

(57) 요약

액정 표시 장치는 각각이 기억 기능을 갖는 화소 어레이와, 액정 커패시터의 대향 전극에 커먼 전압을 공급하고, 상기 액정 커패시터의 화소 전극에 상기 커먼 전압과 같은 제1 전압 및 미리 결정된 주기마다 극성이 반전하는 제2 전압 중 하나를 공급하는 구동부와, 적어도 상기 제2 전압의 진폭을 조정하는 조정부를 포함한다.

대표도 - 도12



특허청구의 범위

청구항 1

액정 표시 장치로서,

각각이 기억 기능을 갖는 화소 어레이와,

액정 커패시터의 대향 전극에 커먼 전압을 공급하고, 상기 액정 커패시터의 화소 전극에 상기 커먼 전압과 같은 제1 전압 및 미리 결정된 주기마다 극성이 반전하는 제2 전압 중 하나를 공급하는 구동부와,

적어도 상기 제2 전압의 진폭을 조정하는 조정부를 포함하는, 액정 표시 장치.

청구항 2

제1항에 있어서,

상기 커먼 전압은 미리 결정된 주기마다 극성이 반전하는 전압이고,

상기 제1 전압은 상기 커먼 전압과 동상의(in phase) 전압이고,

상기 제2 전압은 상기 커먼 전압과 역상의(in opposite phase) 전압인, 액정 표시 장치.

청구항 3

제2항에 있어서,

상기 조정부는 상기 제1 전압 및 상기 제2 전압 각각의 진폭을 조정하는, 액정 표시 장치.

청구항 4

제3항에 있어서,

상기 조정부는, 상기 액정 커패시터에 일정하게 인가되는 직류 전압의 2배의 양만큼 상기 제1 전압 및 상기 제2 전압 각각의 플러스측의 전압값을 조정하는, 액정 표시 장치.

청구항 5

제4항에 있어서,

상기 플러스측의 전압값은, 상기 제1 전압 및 상기 제2 전압 각각을 출력하는 버퍼의 전원 전압에 의해 설정되는, 액정 표시 장치.

청구항 6

제1항에 있어서,

상기 커먼 전압은 직류 전압이고,

상기 제1 전압은 상기 커먼 전압과 같은 전압값의 직류 전압인, 액정 표시 장치.

청구항 7

제6항에 있어서,

상기 제2 전압의 평균값이 상기 커먼 전압에 대해 플러스측으로 어긋나는(shifted), 액정 표시 장치.

청구항 8

제6항에 있어서,

상기 조정부는, 상기 액정 커패시터에 일정하게 인가되는 직류 전압의 2배의 양만큼 상기 제2 전압의 플러스측의 전압값을 조정하는, 액정 표시 장치.

청구항 9

제8항에 있어서,

상기 플러스측의 전압값은, 상기 제2 전압을 출력하는 버퍼의 전원 전압에 의해 설정되는, 액정 표시 장치.

청구항 10

각각이 기억 기능을 갖는 화소 어레이를 포함하고, 액정 커패시터의 대향 전극에 커먼 전압을 공급하고, 상기 액정 커패시터의 화소 전극에 상기 커먼 전압과 같은 제1 전압 및 미리 결정된 주기마다 극성이 반전하는 제2 전압 중 하나를 공급하도록 구성된 액정 표시 장치의 구동 방법으로서,

적어도 상기 제2 전압의 진폭을 조정하는 단계를 포함하는, 액정 표시 장치의 구동 방법.

청구항 11

전자 기기로서,

액정 표시 장치를 포함하고,

상기 액정 표시 장치는

각각이 기억 기능을 갖는 화소 어레이와,

액정 커패시터의 대향 전극에 커먼 전압을 공급하고, 상기 액정 커패시터의 화소 전극에 상기 커먼 전압과 같은 제1 전압 및 미리 결정된 주기마다 극성이 반전하는 제2 전압 중 하나를 공급하는 구동부와,

적어도 상기 제2 전압의 진폭을 조정하는 조정부를 포함하는, 전자 기기.

명세서

기술 분야

[0001] 본 개시는 액정 표시 장치, 액정 표시 장치의 구동 방법 및 전자 기기에 관한 것이다.

배경 기술

[0002] 액정 표시 장치 중에는, 각각이 기억 기능을 갖는 화소 어레이를 포함하는 액정 표시 장치, 예를 들어, 각 화소 내에 데이터를 기억 가능한 메모리부를 갖는 소위 MIP(Memory-In-Pixel) 방식의 액정 표시 장치가 있다(예를 들어, 특허 문헌1 참조).

[0003] 이러한 종류의 액정 표시 장치에서는, 액정 커패시터(capacitor)의 대향 전극에 모든 화소 공통으로 커먼 전압 V_{COM} 을 인가한다. 또한, 액정 커패시터의 화소 전극에는 커먼 전압 V_{COM} 과 동상의 전압 FRP 또는 역상의 전압 XFRP를 적절히 인가한다.

선행기술문헌

[0004] 특허 문헌1: 일본 특허출원공개 제2007-147932호

발명의 내용

해결하려는 과제

[0005] 액정 표시 장치에서 액정 커패시터에 일정하게(constantly) 직류 전압이 인가되면, 당해 직류 전압에 기인하여 플리커(flicker)가 발생하는 것으로 알려져 있다. 종래에는, 일정하게 인가되는 직류 전압에 기인하는 이 플리커를 억제하기 위해, 커먼 전압 V_{COM} 의 전압값을 조정하는 방법 등을 이용하고 있었다.

[0006] 커먼 전압의 전압값을 조정하는 방법 등을 이용하지 않고, 액정 커패시터에 일정하게 인가되는 직류 전압에 기인하는 플리커를 억제 가능한 액정 표시 장치, 당해 액정 표시 장치의 구동 방법 및 당해 액정 표시 장치를 갖는 전자 기기를 제공하는 것이 바람직하다.

과제의 해결 수단

- [0007] 본 개시의 실시 형태에 따르면, 각각이 기억 기능을 갖는 화소 어레이와, 액정 커패시터의 대향 전극에 커먼 전압을 공급하고, 상기 액정 커패시터의 화소 전극에 상기 커먼 전압과 같은 제1 전압 및 미리 결정된 주기마다 극성이 반전하는 제2 전압 중 하나를 공급하는 구동부와, 적어도 상기 제2 전압의 진폭을 조정하는 조정부를 포함하는 액정 표시 장치가 제공된다. 본 개시의 실시 형태에 관한 액정 표시 장치는 각종 전자 기기에서 그 표시부로서 이용되기에 적합하다.
- [0008] 또한, 본 개시의 실시 형태에 따르면, 각각이 기억 기능을 갖는 화소 어레이를 포함하고, 액정 커패시터의 대향 전극에 커먼 전압을 공급하고, 상기 액정 커패시터의 화소 전극에 상기 커먼 전압과 같은 제1 전압 및 미리 결정된 주기마다 극성이 반전하는 제2 전압 중 하나를 공급하도록 구성된 액정 표시 장치의 구동 방법으로서, 적어도 상기 제2 전압의 진폭을 조정하는 단계를 포함하는 액정 표시 장치의 구동 방법이 제공된다.
- [0009] 여기로, 커먼 전압과 같은 제1 전압은, 커먼 전압이 미리 결정된 주기마다 극성이 반전하는 전압인 때에는 커먼 전압과 동상의 전압을 언급하고, 커먼 전압이 직류 전압인 때에는 커먼 전압과 같은 전압값의 직류 전압을 언급한다. 커먼 전압이 미리 결정된 주기마다 극성이 반전하는 전압인 때에는, 제1 전압 및 제2 전압 각각의 진폭을 조정하고, 커먼 전압이 직류 전압인 때에는, 제2 전압의 진폭을 조정한다.
- [0010] 이제, 커먼 전압이 미리 결정된 주기마다 극성이 반전하는 전압인 경우를 고려한다. 이러한 경우, 커먼 전압과 동상의 제1 전압 및 역상의 제2 전압 각각의 진폭을 조정함으로써, 액정 커패시터에 일정하게 인가되는 직류 전압을 진폭 조정량에 의해 보정할 수 있다. 제1 전압 및 제2 전압 각각의 진폭은, 이들 전압을 출력하는 버퍼 각각의 전원 전압을 변경함으로써 용이하게 조정될 수 있다. 따라서, 커먼 전압의 전압값을 조정하는 기술 등을 이용하지 않고도, 이들 기술에 비해 매우 간단한 기술인 버퍼의 전원 전압을 변경하는 기술에 의해, 액정 커패시터에 일정하게 인가되는 직류 전압에 기인하는 플리커를 억제할 수 있다.

도면의 간단한 설명

- [0011] 도 1은 본 개시의 실시 형태에 관한 액티브 매트릭스형 액정 표시 장치의 구성의 개략을 도시하는 시스템 구성도이다.
- 도 2는 MIP 방식의 화소의 회로 구성의 일례를 도시하는 블록도이다.
- 도 3은 MIP 방식의 화소의 동작 설명에 이용되는 타이밍 차트이다.
- 도 4는 MIP 방식의 화소의 구체적인 회로 구성의 일례를 도시하는 회로도이다.
- 도 5a 내지 도 5c는 면적 게조법(area coverage modulation method)에서의 화소 분할에 관한 설명도이다.
- 도 6은 3-분할 화소 구조에서의 3개의 부 화소 전극과 2개의 구동 회로 간의 대응 관계를 도시하는 회로도이다.
- 도 7은 화소 면적에 2:1의 무게(weight)를 할당하는(assign) 것에 의해 2비트로 4 그레이 레벨(gray level)을 표현하는 면적 게조법에 의한 그레이 레벨 표현의 예를 도시하는 도면이다.
- 도 8은 플리커 억제를 위한 참고예1에 관한 조정부를 도시하는 구성도이다.
- 도 9는 플리커 억제를 위한 참고예2에 관한 조정부를 도시하는 구성도이다.
- 도 10은 플리커 억제를 위한 참고예3에 관한 조정부를 도시하는 구성도이다.
- 도 11은 플리커 억제를 위한 실시예1에 관한 조정부를 도시하는 구성도이다.
- 도 12는 실시예1에 관한 커먼 전압 V_{COM} , 동상의 전압 FRP 및 역상의 전압 XFRP의 파형 및 백 표시/흑 표시 시의 화소 전위 V_{pix} 의 파형을 도시하는 도면이다.
- 도 13은 플리커 억제를 위한 실시예2에 관한 조정부를 도시하는 구성도이다.
- 도 14는 실시예2에 관한 커먼 전압 V_{COM} , 동상의 전압 FRP 및 역상의 전압 XFRP의 파형을 도시하는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0012] 이하, 본 개시를 실시하기 위한 형태(이하, "실시 형태"라고 함)에 대해 도면을 참조하여 상세하게 설명한다.

본 개시는 실시 형태에 한정되는 것은 아니며, 실시 형태에 사용되는 다양한 수치 등은 예시일 뿐이다. 이하의 설명에서, 동일 요소 또는 동일 기능을 갖는 요소에는 동일 부호를 이용하고, 이들 요소들의 중복되는 설명은 생략한다. 설명은 이하의 순서에서 행한다.

- [0013] 1. 본 개시의 실시 형태에 관한 액정 표시 장치, 액정 표시 장치의 구동 방법 및 전자 기기의 전반에 관한 설명
- [0014] 2. 실시 형태에 관한 액정 표시 장치
- [0015] 2-1. 시스템 구성
- [0016] 2-2. MIP 방식의 화소
- [0017] 2-3. 면적 제조법
- [0018] 2-4. 액정 커패시터에 일정하게 인가되는 직류 전압에 기인하는 플리커의 문제
- [0019] 2-5. 실시 형태에 관한 특징 부분
- [0020] 3. 전자 기기
- [0021] 4. 본 개시의 실시 형태에 관한 구성
- [0022] <1. 본 개시의 실시 형태에 관한 액정 표시 장치, 액정 표시 장치의 구동 방법 및 전자 기기의 전반에 관한 설명>
- [0023] 본 개시의 실시 형태에 관한 액정 표시 장치는, 각각이 기억 기능을 갖는 화소 어레이를 포함하는 액정 표시 장치이다. 이러한 종류의 액정 표시 장치는, 예를 들어, 각 화소 내에 데이터를 기억 가능한 메모리부를 갖는 소위 MIP(Memory-In-Pixel) 방식의 액정 표시 장치에 의해 예시될 수 있다. 또한, 각 화소에 메모리성 액정을 이용함으로써, 각 화소에 기억 기능을 갖는 액정 표시 장치가 구성될 수 있다. 본 개시의 실시 형태에 관한 액정 표시 장치는 모노크롬 표시에 적용되는 액정 표시 장치이더라도 좋고, 컬러 표시에 적용되는 액정 표시 장치이더라도 좋다.
- [0024] 각 화소에 기억 기능을 갖는 액정 표시 장치는 각 화소에 데이터를 기억할 수 있으므로, 모드 선택 스위치에 의해 아날로그 표시 모드에 의한 표시와, 메모리 표시 모드에 의한 표시를 달성할 수 있다. "아날로그 표시 모드"는 화소의 그레이 레벨을 아날로그적으로 표시하는 표시 모드이다. 또한, "메모리 표시 모드"는, 화소에 기억되어 있는 2값의(binary) 정보(논리 "1"/"0")에 기초하여 화소의 그레이 레벨을 디지털적으로 표시하는 표시 모드이다.
- [0025] 기억 기능을 갖는 화소는 액정 커패시터의 대향 전극에 커먼 전압을 공급하는 한편, 액정 커패시터의 화소 전극에 제1 전압 또는 제2 전압을 공급함으로써 구동이 행해지게 된다. 제1 전압은 커먼 전압과 같다. 제2 전압은 미리 결정된 주기마다 극성이 반전한다. 액정 커패시터는, 화소 전극과 당해 화소 전극에 대향되는 대향 전극 사이에서 화소 단위로 발생하는 커패시터를 의미한다.
- [0026] 이때, 커먼 전압은 미리 결정된 주기마다 극성이 반전하는 전압이더라도 좋고, 또는 직류 전압이더라도 좋다. 미리 결정된 주기마다 극성이 반전하는 커먼 전압을 이용하는 구동법은 소위 커먼 반전(V_{com} 반전) 구동법이다.
- [0027] 여기로, 커먼 전압이 미리 결정된 주기마다 극성이 반전하는 전압일 때에는, 커먼 전압과 같은 제1 전압으로서, 커먼 전압과 동상의 전압을 이용하게 된다. 이때, 제2 전압은 커먼 전압과 역상의 전압이다.
- [0028] 커먼 전압이 직류 전압일 때에는, 커먼 전압과 같은 제1 전압으로서, 커먼 전압과 같은 전압값의 직류 전압을 이용하게 된다. 이때, 제2 전압은 미리 결정된 주기마다 극성이 반전하는 전압이다.
- [0029] 액정 표시 장치에서는, 액정 커패시터의 대향 전극과 화소 전극 사이의 전지 효과에 의해 액정 커패시터에 직류 전압이 일정하게 인가된다. 액정 커패시터에 일정하게 직류 전압이 인가되면, 당해 직류 전압에 기인하여 플리커가 발생하는 것으로 알려져 있다.
- [0030] 따라서, 본 개시의 실시 형태에 관한 액정 표시 장치, 액정 표시 장치의 구동 방법 및 전자 기기의 특징 부분은 액정 커패시터에 일정하게 인가되는 직류 전압에 기인하는 플리커를 억제하기 위해, 적어도 제2 전압의 진폭을 조정하는 구성을 채용하는 것에 있다.
- [0031] 여기로, "적어도 제2 전압"이라고 하는 것은, 커먼 전압이 미리 결정된 주기마다 극성이 반전하는 전압일 때는

제1 전압 및 제2 전압을 의미하고, 커먼 전압이 직류 전압일 때는 제2 전압을 의미한다.

- [0032] 커먼 전압이 미리 결정된 주기마다 극성이 반전하는 전압일 때는, 제1 전압 및 제2 전압 각각의 진폭을 조정하게 된다. 커먼 전압이 직류 전압일 때는, 제2 전압을 그 평균값이 커먼 전압에 대해 플러스 측으로 어긋나도록, 바람직하게는, 제2 전압의 진폭을 조정하게 된다.
- [0033] 제1 전압 및 제2 전압 각각의 진폭, 또는 제2 전압의 진폭의 조정 시에, 액정 커패시터에 일정하게 인가되는 직류 전압의 2배의 양만큼 플러스측의 전압값을 조정하는 것이 바람직하다. 이와 같이, 플러스측의 전압값의 조정량을, 액정 커패시터에 일정하게 인가되는 직류 전압의 2배로 함으로써, 액정 커패시터에 일정하게 인가되는 직류 전압을 진폭 조정량에 의해 보정할 수 있다.
- [0034] 제1 전압 및 제2 전압 각각은 버퍼를 통해 공급되는데, 즉, 버퍼로부터 출력된다. 따라서, 플러스측의 전압값의 조정 시에, 버퍼의 전원 전압에 의해 플러스측의 전압값을 설정하는 것이 바람직하다. 그 결과, 버퍼의 전원 전압을 변경하는 매우 간단한 기술에 의해, 액정 커패시터에 일정하게 인가되는 직류 전압에 기인하는 플리커를 억제할 수 있다.
- [0035] <2. 실시 형태에 관한 액정 표시 장치>
- [0036] 계속해서, 본 개시의 실시 형태에 관한 액정 표시 장치로서 액티브 매트릭스형 액정 표시 장치에 대해서 설명한다.
- [0037] [2-1. 시스템 구성]
- [0038] 도 1은 본 개시의 실시 형태에 관한 액티브 매트릭스형 액정 표시 장치의 구성의 개략을 도시하는 시스템 구성도이다. 액정 표시 장치의 패널 구조는, 적어도 한쪽이 투명한 2매의 기관(도시 생략)이 미리 결정된 간격을 두고 서로 대향해서 배치되고, 이들 2매의 기관 사이에 액정이 봉입되도록 되어 있다.
- [0039] 본 실시 형태에 관한 액정 표시 장치(10)는 화소 어레이부(30)와, 당해 화소 어레이부(30) 주변에 배치된 표시 구동부를 포함한다. 화소 어레이부(30)에서는, 각각이 액정 커패시터를 포함하는 복수의 화소(20)가 행렬 형상으로 2차원 배열되어 있다. 표시 구동부는 신호선 구동부(40), 제어선 구동부(50), 구동 타이밍 발생부(60) 등을 포함한다. 예를 들어, 표시 구동부는 화소 어레이부(30)와 같은 액정 표시 패널(기관)(11) 상에 집적되어, 화소 어레이부(30)의 화소(20)를 구동한다.
- [0040] 여기로, 액정 표시 장치(10)가 컬러 표시에 적용되는 경우에는, 1개의 화소는 복수의 부 화소(서브 픽셀)로 형성되고, 부 화소 각각이 화소(20)에 상당하게 된다. 보다 구체적으로는, 컬러 표시용의 액정 표시 장치에서는, 1개의 화소는 적색(R) 광의 부 화소, 녹색(G) 광의 부 화소, 청색(B) 광의 부 화소의 (3)개의 부 화소로 형성된다.
- [0041] 단, 각 화소는 RGB의 3원색의 부 화소의 조합에 한정되는 것은 아니다. 3원색의 부 화소에 또한 1색 또는 복수색의 부 화소를 추가하여 각 화소를 형성하는 것도 가능하다. 보다 구체적으로는, 예를 들어, 휘도 향상 때문에 백색광의 부 화소를 추가하여 각 화소를 형성할 수도 있고, 또는 색 재현 범위를 확대하기 위해서 보색 광의 적어도 1개의 부 화소를 추가하여 각 화소를 형성할 수 있다.
- [0042] 본 실시 형태에 관한 액정 표시 장치(10)는 화소(20)로서 기억 기능을 갖는 화소, 예를 들어, 화소마다 데이터를 기억 가능한 메모리부를 갖는 MIP 방식의 화소를 이용하고, 아날로그 표시 모드에 의한 표시와 메모리 표시 모드에 의한 표시의 양쪽에 적용될 수 있다. MIP 방식의 화소를 이용하는 액정 표시 장치(10)에서는, 화소(20)에 항상 일정 전압이 인가되므로, 화소 트랜지스터로부터의 광 누설(leakage) 등에 의한 경시적인(with time) 전압 변동에 의한 셰이딩(shading)의 문제를 해소할 수 있는 이점이 있다.
- [0043] 도 1에서, 화소 어레이부(30)의 m행 n열의 화소 어레이에 대하여, 열 방향을 따라 신호선(31₁ 내지 31_n)(이하, 단순히 "신호선(들)(31)"으로 기술하는 경우도 있음)이 화소열마다 배선되어 있다. 또한, 행 방향을 따라 제어선(32₁ 내지 32_m)(이하, 단순히 "제어선(들)(32)"으로 기술하는 경우도 있음)이 화소행마다 배선되어 있다. 용어 "열 방향"은 화소의 각 열의 화소의 배열 방향(즉, 수직 방향)을 말하고, 용어 "행 방향"은 화소의 각 행의 화소의 배열 방향(즉, 수평 방향)을 말한다.
- [0044] 각 신호선(31)(31₁ 내지 31_n)의 일단부는 신호선 구동부(40)의 각 화소열에 대응하는 각 출력 단자에 접속되어 있다. 신호선 구동부(40)는 임의의 그레이 레벨을 반영한 신호 전위(아날로그 표시 모드에서는 아날로그 전위 또는 메모리 표시 모드에서는 2값 전위)를 대응하는 신호선(31)에 대하여 출력한다. 또한, 신호선 구동부(40)

은, 예를 들어 메모리 표시 모드의 경우에도, 화소(20) 내에 유지하는 신호 전위의 논리 레벨을 교체할 경우, 필요한 그레이 레벨을 반영한 신호 전위를 대응하는 신호선(31)에 대하여 출력한다.

[0045] 도 1은 제어선(32₁ 내지 32_m) 각각을 1개의 배선으로서 도시하고 있다. 그러나, 제어선(32₁ 내지 32_m) 각각은 1개의 배선에 한정되는 것은 아니다. 실제로는, 제어선(32₁ 내지 32_m) 각각은 복수개의 배선으로 형성된다. 각 제어선(32₁ 내지 32_m)의 일단부는 제어선 구동부(50)의 각 화소행에 대응하는 각 출력 단자에 접속되어 있다. 제어선 구동부(50)는, 예를 들어 아날로그 표시 모드의 경우, 신호선 구동부(40)로부터 신호선(31₁ 내지 31_n) 각각에 출력되는, 그레이 레벨을 반영한 신호 전위의 화소(20)에 대한 기입 동작의 제어를 행한다.

[0046] 구동 타이밍 발생부(TG; timing generator)(60)는, 신호선 구동부(40) 및 제어선 구동부(50)를 구동하기 위한 각종 구동 펄스(타이밍 신호)를 생성하고, 구동 펄스를 구동부(40, 50)에 공급한다.

[0047] [2-2. MIP 방식의 화소]

[0048] 계속해서, 화소(20)로서 이용하는 MIP 방식의 화소에 대해서 설명한다. MIP 방식의 화소는 아날로그 표시 모드에 의한 표시와 메모리 표시 모드에 의한 표시의 양쪽에 적용될 수 있다. 이전에도 설명한 바와 같이, 아날로그 표시 모드는 화소의 그레이 레벨을 아날로그적으로 표시하는 표시 모드이다. 메모리 표시 모드는 화소 내의 메모리에 기억되어 있는 2값 정보(논리 "1"/"0")에 기초하여 화소의 그레이 레벨을 디지털적으로 표시하는 표시 모드이다.

[0049] 메모리 표시 모드의 경우, 메모리부에 유지되고 있는 정보를 이용하므로, 그레이 레벨을 반영한 신호 전위의 기입 동작을 프레임 주기마다 실행할 필요가 없다. 그 때문에, 메모리 표시 모드의 경우에는, 그레이 레벨을 반영한 신호 전위의 기입 동작을 프레임 주기마다 실행할 필요가 있는 아날로그 표시 모드의 경우에 비해 소비 전력이 감소될 수 있는, 바꾸어 말하면, 표시 장치의 저 소비 전력화를 도모할 수 있는 이점이 있다.

[0050] 도 2은 MIP 방식의 화소(20)의 회로 구성의 일례를 도시하는 블록도이다. 도 3은 MIP 방식의 화소(20)의 동작 설명에 이용하는 타이밍 차트이다.

[0051] 화소(20)는, 액정 커패시터(21) 외에, 도면의 간략화 때문에 도시를 생략하지만, 박막 트랜지스터(TFT)로 형성되는 화소 트랜지스터, 및 축적 커패시터를 갖는다. 액정 커패시터(21)는 화소 전극과 이 화소 전극에 대향되는 대향 전극 사이에서 발생하는 액정 재료의 용량 성분을 의미한다. 액정 커패시터(21)의 대향 전극에는 커먼 전압 V_{COM} 이 모든 화소에 공통으로 인가된다. 도 3의 타이밍 차트에 도시되는 것과 같이, 커먼 전압 V_{COM} 은 미리 결정된 주기마다(예를 들어, 프레임 주기마다) 극성이 반전하는 전압이다.

[0052] 화소(20)는, 3개의 스위치 소자(22 내지 24) 및 래치부(25)를 갖는 SRAM 기능을 더 포함한다. 스위치 소자(22)의 일 단부는, 신호선(31)(도 1의 신호선(31₁ 내지 31_n) 각각에 상당)에 접속되어 있다. 도 1의 제어선 구동부(50)로부터 제어선(32)(도 1의 제어선(32₁ 내지 32_m) 각각에 상당)을 통해 주사 신호 ϕV 가 인가될 때 스위치 소자(22)는 온(폐) 상태로 되고, 도 1의 신호선 구동부(40)로부터 신호선(31)을 통해 공급되는 데이터 SIG를 취득한다(capture). 이 경우의 제어선(32)은 주사선이다. 래치부(25)는, 서로 반대 방향으로 병렬 접속된 인버터(251, 252)를 포함한다. 래치부(25)는 스위치 소자(22)에 의해 취득된 데이터 SIG에 따른 전위를 유지(래치)한다.

[0053] 스위치 소자(24)의 일 단자 및 스위치 소자(23)의 일 단자에는 각각 커먼 전압 V_{COM} 과 동상의 전압 FRP 및 역상의 전압 XFRP가 인가된다. 스위치 소자(23, 24)의 다른 쪽의 단자는 공통으로 접속되고, 본 개시의 실시 형태에 따른 화소 회로의 출력 노드 N_{OUT} 로서 기능한다. 스위치 소자(23, 24) 중 하나는 래치부(25)의 유지 전위의 극성에 따라 온 상태로 된다. 그 결과, 대향 전극에 커먼 전압 V_{COM} 이 인가되어 있는 액정 커패시터(21)의 화소 전극에 대하여, 커먼 전압 V_{COM} 과 동상의 전압 FRP 또는 역상의 전압 XFRP가 인가된다.

[0054] 도 3으로부터 분명한 바와 같이, 노멀리 블랙(즉, 무 전압 인가 시에 흑색 표시)의 액정 패널의 경우, 래치부(25)의 유지 전위가 마이너스측 극성일 때는, 액정 커패시터(21)의 화소 전위가 커먼 전압 V_{COM} 과 동상이 되므로, 흑색 표시가 된다. 래치부(25)의 유지 전위가 플러스측 극성일 때는, 액정 커패시터(21)의 화소 전위가 커먼 전압 V_{COM} 과 역상이 되므로, 백색 표시가 된다.

[0055] 상술한 것부터 분명한 바와 같이, MIP 방식의 화소(20)에서는, 래치부(25)의 유지 전위의 극성에 따라 스위치

소자(23, 24) 중 어느 한쪽이 온 상태로 되므로, 액정 커패시터(21)의 화소 전극에 대하여 동상의 전압 FRP 또는 역상의 전압 XFRP가 인가된다. 그 결과, 전술한 것과 같이, 화소(20)에는 항상 일정 전압이 인가되므로, 웨이딩이 발생할 염려는 없다.

- [0056] 도 4는 화소(20)의 구체적인 회로 구성의 일례를 도시하는 회로도이다. 도 4에서는, 도 2과 대응하는 부분에는 동일 부호를 붙여서 도시하고 있다.
- [0057] 도 4에서, 스위치 소자(22)는 예를 들어 Nch-MOS 트랜지스터 Q_{n10} 으로 형성된다. Nch-MOS 트랜지스터 Q_{n10} 의 한 쪽의 소스/드레인 전극이 신호선(31)에 접속되고, 게이트 전극이 제어선(주사선)(32)에 접속되어 있다.
- [0058] 스위치 소자(23, 24)는 각각, 예를 들어, 병렬로 접속되는 Nch-MOS 트랜지스터 및 Pch-MOS 트랜지스터를 포함하는 트랜스퍼 스위치로 형성된다. 구체적으로는, 스위치 소자(23)에서는, Nch-MOS 트랜지스터 Q_{n11} 및 Pch-MOS 트랜지스터 Q_{p11} 이 서로 병렬로 접속된다. 스위치 소자(24)에서는, Nch-MOS 트랜지스터 Q_{n12} 및 Pch-MOS 트랜지스터 Q_{p12} 이 서로 병렬로 접속된다.
- [0059] 스위치 소자(23, 24)는 반드시 병렬로 접속된 Nch-MOS 트랜지스터 및 Pch-MOS 트랜지스터를 포함하는 트랜스퍼 스위치인 필요는 없다. 스위치 소자(23, 24) 각각을 단일 도전형의 MOS 트랜지스터, 즉, Nch-MOS 트랜지스터 또는 Pch-MOS 트랜지스터를 이용해서 형성하는 것도 가능하다. 스위치 소자(23, 24)의 공통 접속 노드가 본 개시의 실시 형태의 화소 회로의 출력 노드 N_{out} 로서 기능한다.
- [0060] 인버터(251, 252)는 각각 예를 들어 CMOS 인버터로 형성된다. 구체적으로는, 인버터(251)에서, Nch-MOS 트랜지스터 Q_{n13} 및 Pch-MOS 트랜지스터 Q_{p13} 의 각 게이트 전극 및 드레인 전극이 공통으로 서로 접속된다. 인버터(252)에서는, Nch-MOS 트랜지스터 Q_{n14} 및 Pch-MOS 트랜지스터 Q_{p14} 의 각 게이트 전극 및 드레인 전극이 공통으로 서로 접속된다.
- [0061] 상기의 회로 구성에 기초한 화소(20)가 행 방향(수평 방향) 및 열 방향(수직 방향)으로 전개되어 행렬 모양으로 배치된다. 이 화소(20)의 행렬 형상 배열에 대하여, 화소열마다의 신호선(31) 및 화소행마다의 제어선(32) 외에, 커먼 전압 V_{com} 과 동상 및 역상의 전압 FRP 및 XFRP를 전송하는 배선(33, 34)과, 플러스측 전원 전압 V_{DD} 및 마이너스측 전원 전압 V_{SS} 의 전원선(35, 36)이 화소열마다 배선되어 있다.
- [0062] 상술한 것과 같이, 본 실시 형태에 관한 액티브 매트릭스형 액정 표시 장치(10)에서는, 표시 데이터에 따른 전위를 유지하는 래치부(25)를 갖는 SRAM 기능 구비 화소(MIP)(20)가 행렬 모양으로 배치된다. 본 실시 형태에서는 화소(20)에 내장되는 메모리부로서 SRAM을 이용하는 경우를 예로 들었지만, SRAM은 일례에 지나치지 않고, 다른 구성의 메모리부, 예를 들어, DRAM을 이용하는 구성이어도 좋다.
- [0063] MIP 방식의 액정 표시 장치(10)는, 화소(20)마다 기억 기능(메모리부)을 갖고 있으므로, 전에도 설명한 바와 같이, 아날로그 표시 모드에 의한 표시와, 메모리 표시 모드에 의한 표시를 달성할 수 있다. 메모리 표시 모드인 경우, 메모리부에 유지되는 화소 데이터를 이용해서 표시를 행한다. 따라서, 기입 동작의 단일 실행을 행하기 위해 그레이 레벨을 반영한 전위의 기입 동작을 항상 프레임 주기마다 실행할 필요가 없고, 액정 표시 장치(10)의 소비 전력의 저감을 도모할 수 있는 이점이 있다.
- [0064] 또한, 표시 화면을 부분적으로 재기입, 즉, 표시 화면의 일부만을 재기입하고자 하는 바램이 존재한다. 이 경우, 부분적으로 화소 데이터를 재기입하면 충분하게 된다. 표시 화면을 부분적으로 재기입, 즉, 화소 데이터를 부분적으로 재기입한다는 것은, 재기입을 행하지 않는 화소에 대해서는 데이터를 전송할 필요가 없다는 것을 의미한다. 따라서, 데이터 전송량을 줄일 수 있으므로, 액정 표시 장치(10)의 전력 소비 감소화를 더욱 도모할 수 있는 이점도 있다.
- [0065] [2-3. 면적 제조법]
- [0066] 각 화소 내부에 기억 기능을 갖는 표시 장치, 예를 들어, MIP 방식의 액정 표시 장치는 화소마다 1 비트로 2 그레이 레벨만을 표시할 수 있다. 그 때문에, MIP 방식을 채용할 때, 그레이 레벨 표현 방식으로 면적 제조법을 이용하는 것이 바람직하다. 면적 제조법에서는, 각 화소를 복수의 부 화소로 형성하고, 당해 복수의 부 화소의 전극의 면적의 조합에 따라 그레이 레벨을 표시한다.
- [0067] 여기로, "면적 제조법"은 $2^0, 2^1, 2^2, \dots, 2^{N-1}$ 의 면적비로 가중한 N개의 부 화소 전극으로 2^N 개의 그레이 레벨

을 표현하는 그레이 레벨 표현 방식이다. 이 면적 계조법은, 예를 들어, 화소 회로를 형성하는 TFT(Thin Film Transistor: 박막 트랜지스터)의 특성 변동에 의한 화질의 불균일성을 완화하는 등의 목적에서 채용된다.

- [0068] 구체적으로는, 화소(20)의 표시 영역이 되는 화소 전극을, 면적에 따라 가중된 복수의 화소(부 화소) 전극으로 분할하는 면적 계조법을 이용한다. 화소 전극으로서는 투과 전극 또는 반사 전극이어도 좋다. 래치부(25)의 유지 전위에 의해 선택된 화소 전위를, 면적에 따라 가중된 화소 전극에 통전하고, 가중된 면적의 조합에 의해 그레이 레벨을 표시한다.
- [0069] 이제, 이해를 쉽게 하기 위해서, 화소 전극(부 화소 전극)의 면적(화소 면적)에 2:1의 무게를 할당함으로써 2비트로 4 그레이 레벨을 표현하는 면적 계조법을 보다 구체적인 예로서 설명한다.
- [0070] 화소 면적에 2:1의 무게를 할당하는 구조로서, 도 5a에 도시하는 것과 같이, 화소(20)의 화소 전극을 면적(1)의 부 화소 전극(201)과, 당해 부 화소 전극(201)의 2배의 면적인 면적[면적(2)]의 부 화소 전극(202)으로 분할하는 것이 일반적이다. 그러나, 도 5a의 구조는, 1 화소의 중심(무게 중심)과 각 그레이 레벨(표시 화상)의 중심(무게 중심)이 정렬되지 않기(일치되지 않기) 때문에, 그레이 레벨 표현의 관점에서 바람직하지 않다.
- [0071] 1 화소의 중심과 각 그레이 레벨의 중심을 정렬하는 구조로서는, 도 5b에 도시하는 것과 같이, 면적(2)의 부 화소 전극(204)의 중심부를 직사각형 형상으로 도려내고(hollow out), 그 도려낸 직사각형 영역의 중심부에 면적(1)의 부 화소 전극(203)을 배치하는 것이 생각될 수 있다. 그러나, 도 5b의 구조의 경우에는, 부 화소 전극(203)의 양측에 위치하는 부 화소 전극(204)의 연결부(204_A, 204_B)의 폭이 좁기 때문에, 부 화소 전극(204) 전체의 반사 면적이 작아지고, 또한 연결부(204_A, 204_B)의 부근의 액정 배향(alignment)을 달성하는 것이 어렵다.
- [0072] 상술한 것과 같이, 면적 계조에 의해, 무전계 시에 액정 분자가 기판에 대하여 거의 수직으로 되는 VA(vertical aligned: 수직 배향) 모드를 달성하기 위해서는, 액정 분자에 전압이 인가되는 방법이 전극 형상, 전극 사이즈 등에 의해 변하기 때문에, 양호하게 액정 배향시키는 것이 어렵다. 또한, 부 화소 전극의 면적비가 반사율비와 반드시 동일하게 되지는 않으므로, 그레이 레벨 설계가 어렵다. 반사율은 부 화소 전극의 면적, 액정 배향 등에 의해 결정된다. 도 5a의 구조의 경우에는, 면적비가 1:2이어도, 전극 주변의 길이의 비가 1:2가 되지 않는다. 따라서, 부 화소 전극의 면적비가 반사율비와 반드시 동일하게 되지는 않는다.
- [0073] 이러한 관점에서, 면적 계조법을 채용할 때, 그레이 레벨의 표현 용이성과 반사 면적의 유효 활용을 고려하여, 도 5c에 도시하는 것과 같이, 화소 전극을 같은 면적(크기)의 3개의 부 화소 전극(205, 206_A, 206_B)으로 분할하는 소위 3 분할의 전극 구성을 채용하는 것이 바람직하다.
- [0074] 이러한 3 분할의 전극 구성의 경우, 중앙의 부 화소 전극(205)을 끼우는 상하의 2개의 부 화소 전극(206_A, 206_B)이 조로서 기능하고, 2개의 부 화소 전극(206_A, 206_B)의 조를 동시에 구동한다. 이때, 하위 비트에는 면적(1)의 부 화소 전극(205)을 접속하고, 상위 비트에는 면적(2)의 부 화소 전극(206_A, 206_B)을 접속한다. 이에 의해, 2개의 부 화소 전극(206_A, 206_B)과 중앙의 부 화소 전극(205) 사이의 화소 면적에 2:1의 무게를 할당할 수 있다. 또한, 상위 비트의 면적(2)의 부 화소 전극(206_A, 206_B)을 2등분으로 분할하고, 중앙의 부 화소 전극(205)을 끼워서 상하에 배치하므로, 1 화소의 중심(무게 중심)과 각 그레이 레벨의 중심(무게 중심)을 정렬할 수 있다.
- [0075] 3개의 부 화소 전극(205, 206_A, 206_B) 각각에 대해서 구동 회로와 전기적으로 콘택트를 확립한다고 하면, 도 5a 및 도 5b의 구조에 비해 금속 배선의 콘택트수가 증가하므로, 화소 사이즈가 커지고, 고해상도를 저해한다. 특히, 화소(20)마다 메모리부를 갖는 MIP 방식의 화소 구성의 경우에는, 도 4로부터 분명한 바와 같이, 각 화소(20) 내에 트랜지스터 등의 많은 회로 구성 소자 및 콘택트부가 존재하게 되고, 레이아웃 면적의 여유가 없기 때문에, 콘택트부 1개가 홀로 화소 사이즈에 크게 영향을 미친다는 것을 의미한다.
- [0076] 콘택트수는 이하의 화소 구조를 채용함으로써 감소될 수 있다. 즉, 1개의 부 화소 전극(205)을 끼우는 것에 의해 서로 거리가 떨어진 2개의 부 화소 전극(206_A, 206_B)을 전기적으로 서로 결합(결선)한다. 그리고, 도 6에 도시하는 것과 같이, 1개의 구동 회로(207_A)로 1개의 부 화소 전극(205)을 구동하고, 다른 1개의 구동 회로(207_B)로 남은 2개의 부 화소 전극(206_A, 206_B)을 동시에 구동한다. 구동 회로(207_A, 207_B)는 각각 도 4에 도시한 화소 회로에 상당한다.

- [0077] 이와 같이 2개의 부 화소 전극(206_A, 206_B)을 1개의 구동 회로(207_B)에 의해 구동하도록 함으로써, 2개의 부 화소 전극(206_A, 206_B)을 별도의 구동 회로에 의해 구동하는 경우에 비해 화소(20)의 회로 구성을 간략화할 수 있는 이점이 있다. 또한, 본 예에 관한 면적 계조법에서는, 도 7에 도시하는 것과 같이, 3개의 부 화소가 모두 소등 상태로 되는 그레이 레벨(0), 중앙의 부 화소만이 점등 상태로 되는 그레이 레벨(1), 상하의 2개의 부 화소가 점등 상태로 되는 그레이 레벨(2) 및 3개의 부 화소가 모두 점등 상태로 되는 그레이 레벨(3)을 포함하는 총 4개의 그레이 레벨을 2비트로 표현하게 된다.
- [0078] 또한, 상기 설명에서는, 메모리 기능을 갖는 화소로서, 화소마다 데이터를 기억 가능한 메모리부를 갖는 MIP 방식의 화소를 이용할 경우를 예로 들었지만, 이것은 일례에 불과하다. 메모리 기능을 갖는 화소로서는, MIP 방식의 화소 이외에, 예를 들어, 주지의 메모리성 액정을 이용하는 화소를 예시할 수 있다.
- [0079] [2-4. 액정 커패시터에 일정하게 인가되는 직류 전압에 기인하는 플리커의 문제]
- [0080] 액정 표시 장치에서는, 전에도 설명한 바와 같이, 대향 전극과 화소 전극 사이에서의 전지 효과에 의해 액정 커패시터에 직류 전압이 일정하게 인가된다. 액정 커패시터에 일정하게 직류 전압이 인가되면, 당해 직류 전압에 기인하여 플리커가 발생하는 것이 알려져 있다. 이 직류 전압에 기인하는 플리커를 방지하기 위해, 종래, 다양한 기술을 채용하는 조정부(70)가 이용되고 있다. 이러한 종래의 기술에 대해 이하에서 참고예로서 설명한다.
- [0081] (참고예1)
- [0082] 도 8은 플리커 억제를 위한 참고예1에 관한 조정부(70)를 도시하는 구성도이다. 도 8에 도시하는 것과 같이, 참고예1에 관한 조정부(70_A)는 예를 들어 액정 표시 패널(11)에 대하여 외부에 설치된다. 커먼 전압 V_{COM} , 당해 커먼 전압 V_{COM} 과 동상의 전압 FRP 및 역상의 전압 XFRP은, 조정부(70_A)의 출력 스테이지를 구성하는 버퍼(71₁, 71₂, 71₃)로부터 각각 출력되어, 액정 표시 패널(11)에 인가된다.
- [0083] 버퍼(71₁, 71₂, 71₃)에는, 커먼 전압 V_{COM} , 동상의 전압 FRP 및 역상의 전압 XFRP 각각의 플러스측의 전압값을 결정하는 전원 전압이 플러스 전원으로부터 인가된다. 본 예의 경우, 커먼 전압 V_{COM} , 동상의 전압 FRP 및 역상의 전압 XFRP 각각의 마이너스측의 전압값은 접지(GND) 레벨에 있다. 버퍼(71₁, 71₂, 71₃)는 각각, 입력되는 클럭 펄스에 동기해서 커먼 전압 V_{COM} , 동상의 전압 FRP 및 역상의 전압 XFRP을 출력한다.
- [0084] 상술한 구성의 참고예1에 관한 조정부(70_A)는, 액정 커패시터에 일정하게 인가되는 직류 전압에 기인하는 플리커를 시청자가 인식하지 않도록, 버퍼(71₁, 71₂, 71₃)에 입력되는 클럭 펄스의 주파수를 올린다. 클럭 펄스의 주파수를 올리는 것은, 커먼 전압 V_{COM} , 동상의 전압 FRP 및 역상의 전압 XFRP 각각의 주파수를 올리는 것을 의미한다.
- [0085] 예를 들어, 커먼 전압 V_{COM} , 동상의 전압 FRP 및 역상의 전압 XFRP 각각의 주파수를 60 [Hz]로부터 120 [Hz]로 올린다. 그러나, 참고예1에 관한 조정부(70_A)의 경우와 같이, 커먼 전압 V_{COM} , 동상의 전압 FRP 및 역상의 전압 XFRP 각각의 주파수를 올리면서 화소의 구동을 행하면, 올라간 주파수에 대응하는 양만큼 소비 전력이 증가한다는 문제가 있다.
- [0086] (참고예2)
- [0087] 도 9는 플리커 억제를 위한 참고예2에 관한 조정부(70)를 도시하는 구성도이다. 참고예2에 관한 조정부(70_B)에서는, 커먼 전압 V_{COM} 을 오프셋시켜 정극성 및 부극성의 실효 전압값을 동일하게 함으로써, 액정 커패시터에 일정하게 인가되는 직류 전압에 기인하는 플리커를 방지한다.
- [0088] 구체적으로는, 도 9에 도시하는 것과 같이, 커먼 전압 V_{COM} 용의 버퍼(71₁)의 출력 단자와, 액정 표시 패널(11)상의 커먼 전압 V_{COM} 용의 배선 사이에 커패시터(72)가 접속된다. 또한, 커패시터(72)의 출력 단자측에는, 플러스 전원(1)으로부터 저항(73)을 통해 전원 전압이 인가된다. 그 결과, 예를 들어, 버퍼(71₁)로부터 0 [V] 내지 3 [V] 정도의 진폭에서 출력되는 커먼 전압 V_{COM} 이, -1 [V] 내지 -2 [V] 정도의 진폭인 전압으로서 오프셋된 후에 출력된다.

- [0089] 상술한 구성의 조정부(70_B)의 경우, 커패시터(72)로서, 액정 커패시터의 대향 전극의 용량에 비해 큰 용량값(예를 들어, 10배 이상의 용량값)의 커패시터가 필요해진다. 그 때문에, 시스템 규모가 증대한다는 문제가 있다. 커패시터(72)의 전하가 저항(73)을 통해 방전하기 때문에, 이상적인 파형의 커먼 전압 V_{COM} 을 대향 전극에 공급할 수 없게 된다.
- [0090] (참고예3)
- [0091] 도 10은 플리커 억제에 관한 참고예3에 관한 조 정부를 도시하는 구성도이다. 참고예3에 관한 조정부(70_C)에서는, 참고예2에 관한 조정부(70_B)의 경우와 마찬가지로, 커먼 전압 V_{COM} 을 오프셋시켜 정극성 및 부극성의 실효 전압값을 동일하게 함으로써, 플리커를 방지한다.
- [0092] 구체적으로는, 도 10에 도시하는 것과 같이, 커먼 전압 V_{COM} 용의 버퍼(71₁)에 대하여, 커먼 전압 V_{COM} 의 플러스측의 전압값을 결정하는 플러스측 전원 전압을 플러스 전원(1)로부터 인가하고, 커먼 전압 V_{COM} 의 마이너스측의 전압값을 결정하는 마이너스측 전원 전압을 마이너스 전원으로부터 인가한다.
- [0093] 그러나, 참고예3에 관한 조정부(70_C)의 경우, 커먼 전압 V_{COM} 의 마이너스측의 전압값을 결정하기 위한 마이너스 전원이 별도로 필요하므로, 참고예1 및 참고예2에 비해 회로 규모의 증대 및 소비 전력의 증가를 초래한다.
- [0094] [2-5. 실시 형태에 관한 특징 부분]
- [0095] 본 실시 형태에서의 특징 부분은, 참고예1의 경우와 같은 주파수를 올리는 기술이나, 참고예2 및 3의 경우와 같은 커먼 전압 V_{COM} 을 오프셋시키는 기술을 채용하는 것보다는, 적어도 역상의 전압 XFRP의 진폭을 조정하는 신규한 기술을 채용함으로써, 플리커의 억제를 도모하는 것이다.
- [0096] 참고예1 내지 3에서의 설명은, 커먼 전압 V_{COM} 의 극성이 반전하는 커먼 반전(V_{com} 반전) 구동법의 경우에 관한 것이나, 커먼 전압 V_{COM} 으로서는, 미리 결정된 주기마다(예를 들어, 프레임 주기마다) 극성이 반전하는 전압이어도 좋고, 또는 직류 전압이어도 좋다.
- [0097] 여기로, 커먼 전압 V_{COM} 이 미리 결정된 주기마다 극성이 반전하는 전압일 때는, 커먼 전압 V_{COM} 과 같은 제1 전압으로서, 커먼 전압 V_{COM} 과 동상의 전압 FRP를 이용하게 된다. 이때, 제2 전압은, 커먼 전압 V_{COM} 과 역상의 전압 XFRP이다.
- [0098] 커먼 전압 V_{COM} 이 직류 전압일 때는, 커먼 전압 V_{COM} 과 같은 제1 전압으로서, 커먼 전압 V_{COM} 과 같은 전압값의 직류 전압을 이용하게 된다. 이때, 제2 전압은, 미리 결정된 주기마다 극성이 반전하는 전압, 즉, 커먼 전압 V_{COM} 과 역상의 전압 XFRP이다.
- [0099] 여기로, 적어도 역상의 전압 XFRP의 진폭을 조정하는 경우에 이용되는 "적어도 역상의 전압 XFRP"이라는 표현은, 커먼 반전(V_{COM} 반전) 구동의 경우에는, 동상의 전압 FXP 및 역상의 전압 XFRP 각각의 진폭을 조정하는 것을 의미한다. 또한, 커먼 전압 V_{COM} 이 직류 전압인 경우에는, 역상의 전압 XFRP의 진폭을 조정한다.
- [0100] 이하, 플리커 억제를 위한 본 실시 형태의 구체적인 실시예에 대해서 실시예1 및 실시예2로서 설명한다. 실시예1은 커먼 전압 V_{COM} 이 미리 결정된 주기마다(예를 들어, 프레임 주기마다) 극성이 반전하는 커먼 반전 구동의 경우를 설명한다. 실시예2는 커먼 전압 V_{COM} 이 직류 전압인 경우를 설명한다.
- [0101] (실시예1)
- [0102] 도 11은 플리커 억제를 위한 실시예1에 관한 조 정부를 도시하는 구성도이다. 도 11에 도시하는 것과 같이, 실시예1에 관한 조정부(80_A)는 예를 들어 액정 표시 패널(11)에 대하여 외부에 설치된다. 커먼 전압 V_{COM} , 당해 커먼 전압 V_{COM} 과 동상의 전압 FRP 및 역상의 전압 XFRP은, 조정부(80_A)의 출력 스테이지를 구성하는 버퍼(81₁, 81₂, 81₃)로부터 각각 출력되어, 액정 표시 패널(11)에 인가된다.
- [0103] 버퍼(81₁)에는, 커먼 전압 V_{COM} 의 플러스측의 전압값을 결정하는 전원 전압이 플러스 전원(1)으로부터 인가된다. 또한, 버퍼(81₂, 81₃)에는, 커먼 전압 V_{COM} 과 동상의 전압 FRP 및 역상의 전압 XFRP 각각의 플러스측의 전압값을

결정하는 전원 전압이 플러스 전원(2)으로부터 공급된다. 본 예의 경우, 커먼 전압 V_{COM} , 동상의 전압 FRP 및 역상의 전압 XFRP 각각의 마이너스측의 전압값은 접지 레벨에 있다.

[0104] 버퍼(81₁, 81₂, 81₃)는, 입력되는 클럭 펄스에 동기해서 커먼 전압 V_{COM} , 동상의 전압 FRP 및 역상의 전압 XFRP를 각각 출력한다. 도 12는, 커먼 전압 V_{COM} , 동상의 전압 FRP 및 역상의 전압 XFRP의 파형을, 또한, 백 표시/흑 표시 시에 화소에 인가되는 화소 전위 V_{pix} (백/흑)의 파형을 도시한다.

[0105] 도 12의 파형 도면에 도시한 바와 같이, 실시예1에 관한 조정부(80_A)는, 동상의 전압 FRP 및 역상의 전압 XFRP 각각의 진폭을 증가되도록, 즉, 플러스측의 전압값이 높아지도록 조정한다. 여기서, 커먼 전압 V_{COM} 의 플러스측의 전압값을 VLC라고 하고, 액정 커패시터에 일정하게 인가되는 직류 전압을 ΔV 라고 할 때, 동상의 전압 FRP 및 역상의 전압 XFRP 각각의 플러스측의 전압값을 전압값 VLC보다 $\Delta V \times 2$ 만큼 높아지도록 진폭 조정을 행하는 것이 바람직하다. 동상의 전압 FRP 및 역상의 전압 XFRP 각각의 플러스측의 전압값은, 버퍼(81₂, 81₃) 각각의 플러스측의 전원 전압, 즉, 플러스 전원(2)의 전원 전압에 의해 설정될 수 있다.

[0106] 이와 같이, 동상의 전압 FRP 및 역상의 전압 XFRP 각각의 플러스측의 전압값의 조정량을, 액정 커패시터에 일정하게 인가되는 직류 전압의 2배의 전압 $\Delta V \times 2$ 로 설정한다. 따라서, 도 12의 파형 도면에 도시한 바와 같이, 커먼 전압 V_{COM} 과 화소 전위 V_{pix} 간의 차(도 12에서 화살표로 표시)가 플러스측과 마이너스측 간에 동일하게 된다. 이에 의해, 액정 커패시터에는 정극성 및 부극성 모두 같은 전위가 인가된다. 따라서, 액정 커패시터에 일정하게 인가되는 직류 전압을 진폭 조정량에 의해 보정할 수 있다.

[0107] 즉, 실시예1에 관한 조정부(80_A)는, 주파수를 올리거나 또는 커먼 전압 V_{COM} 을 오프셋시키지 않고, 버퍼(81₂, 81₃)의 전원 전압을 변경하는 매우 간단한 기술에 의해, 액정 커패시터에 일정하게 인가되는 직류 전압에 기인하는 플리커의 발생을 억제할 수 있다.

[0108] 예를 들어, 노멀리 화이트(normally white) 액정의 경우에는, 백 표시 시(동상의 전압 FRP의 선택 시)에는 액정 커패시터에 인가되는 전압은 0 [V]인 것이 이상적이다. 실시예1에 관한 조정부(80_A)를 이용하면, 백 표시 시에 1 [V]보다 매우 작은 전압이 액정 커패시터에 인가된다.

[0109] 그러나, 액정의 특성을 고려할 때, 1 [V] 정도의 전압이 인가되어도 백 표시로부터 흑 표시로 상태 천이하지 않는다. 따라서, 액정 커패시터에 다소 전압이 인가되어도, 광학 특성에 악영향이 미치지 않는다. 또한, 액정 커패시터에 다소 전압이 인가되는 것에 의한 소비 전력의 증가도 미소하므로, 문제될 일은 없다.

[0110] (실시예2)

[0111] 도 13은 플리커 억제를 위한 실시예2에 관한 조정부를 도시하는 구성도이다. 도 13에 도시하는 것과 같이, 커먼 전압 V_{COM} 및 당해 커먼 전압 V_{COM} 과 동상의 전압 FRP은 각각 직류 전압(본 예에서는, 접지 레벨)이다. 반면, 제2 전압인 역상의 전압 XFRP은, 미리 결정된 주기마다(예를 들어, 프레임 주기마다) 극성이 반전하는 전압이다. 도 14는, 커먼 전압 V_{COM} , 동상의 전압 FRP 및 역상의 전압 XFRP의 파형을 도시한다.

[0112] 도 14의 파형 도면에 도시한 바와 같이, 실시예2에 관한 조정부(80_B)는, 역상의 전압 XFRP을 그 평균값이 커먼 전압 V_{COM} (= 전압 FRP)에 대하여 플러스 측으로 어긋나도록, 바람직하게는, 역상의 전압의 진폭을 조정하게 된다. 이때, 역상의 전압 XFRP의 플러스측의 전압값을 전압값 VLC보다 $2 \times \Delta V$ 만큼 높게 하도록 진폭 조정을 행하는 것이 바람직하다. 역상의 전압 XFRP의 플러스측의 전압값은, 버퍼(81₃)의 플러스측의 전원 전압, 즉, 플러스 전원(2)의 전원 전압에 의해 설정될 수 있다.

[0113] 즉, 실시예2에 관한 조정부(80_B)는, 주파수를 올리거나 또는 커먼 전압 V_{COM} 을 오프셋시키지 않고, 버퍼(81₃)의 전원 전압을 변경하는 매우 간단한 기술에 의해, 액정 커패시터에 일정하게 인가되는 직류 전압에 기인하는 플리커의 발생을 억제할 수 있다. 본 예에서는, 역상의 전압 XFRP의 플러스측의 전압값을 조정하지만, 역상의 전압 XFRP의 파형 전체를 $\Delta V \times 2$ 만큼 시프트함에 의해서도 동일한 작용 및 효과를 얻을 수 있다.

[0114] <3. 전자 기기>

[0115] 이상 설명한 본 개시의 실시 형태에 관한 액정 표시 장치는, 전자 기기에 입력된 영상 신호 또는 전자 기기 내

에서 생성된 영상 신호를 화상 또는 영상으로서 표시하는 모든 분야의 전자 기기의 표시부(표시 장치)로서 이용하는 것이 가능하다.

- [0116] 전술한 실시 형태의 설명으로부터 분명한 바와 같이, 본 개시의 실시 형태에 관한 액정 표시 장치는, 액정 표시 장치가 액정 커패시터에 일정하게 인가되는 직류 전압에 기인하는 플리커의 발생을 억제할 수 있는 특징을 갖는다. 따라서, 모든 분야의 전자 기기에서, 표시부로서 본 개시의 실시 형태에 관한 액정 표시 장치를 이용함으로써, 플리커 없는 화상 표시를 실현할 수 있다.
- [0117] 본 개시의 실시 형태에 관한 액정 표시 장치를 그 표시부에 이용하는 전자 기기의 예는 디지털 카메라, 비디오 카메라, 게임 기기 및 노트형 퍼스널 컴퓨터를 포함한다. 특히, 본 개시의 실시 형태에 관한 액정 표시 장치는 예를 들어, 전자 서적 기기, 또는 전자 시계 등의 휴대 정보 기기, 또는 휴대 전화기나 PDA(personal digital assistant) 등의 휴대 통신 기기 등의 전자 기기에서 표시부로서 이용되기에 적합하다.
- [0118] <4. 본 개시의 실시 형태에 관한 구성>
- [0119] 본 개시의 실시 형태는 이하와 같이 구성될 수 있다.
- [0120] (1) 액정 표시 장치로서, 각각이 기억 기능을 갖는 화소 어레이와, 액정 커패시터의 대향 전극에 커먼 전압을 공급하고, 상기 액정 커패시터의 화소 전극에 상기 커먼 전압과 같은 제1 전압 및 미리 결정된 주기마다 극성이 반전하는 제2 전압 중 하나를 공급하는 구동부와, 적어도 상기 제2 전압의 진폭을 조정하는 조정부를 포함하는, 액정 표시 장치.
- [0121] (2) 상기 (1)에 있어서, 상기 커먼 전압은 미리 결정된 주기마다 극성이 반전하는 전압이고, 상기 제1 전압은 상기 커먼 전압과 동상의 전압이고, 상기 제2 전압은 상기 커먼 전압과 역상의 전압인, 액정 표시 장치.
- [0122] (3) 상기 (2)에 있어서, 상기 조정부는 상기 제1 전압 및 상기 제2 전압 각각의 진폭을 조정하는, 액정 표시 장치.
- [0123] (4) 상기 (3)에 있어서, 상기 조정부는, 상기 액정 커패시터에 일정하게 인가되는 직류 전압의 2배의 양만큼 상기 제1 전압 및 상기 제2 전압 각각의 플러스측의 전압값을 조정하는, 액정 표시 장치.
- [0124] (5) 상기 (4)에 있어서, 상기 플러스측의 전압값은, 상기 제1 전압 및 상기 제2 전압 각각을 출력하는 버퍼의 전원 전압에 의해 설정되는, 액정 표시 장치.
- [0125] (6) 상기 (1)에 있어서, 상기 커먼 전압은 직류 전압이고, 상기 제1 전압은 상기 커먼 전압과 같은 전압값의 직류 전압인, 액정 표시 장치.
- [0126] (7) 상기 (6)에 있어서, 상기 제2 전압의 평균값이 상기 커먼 전압에 대해 플러스측으로 어긋나는, 액정 표시 장치.
- [0127] (8) 상기 (6) 또는 (7)에 있어서, 상기 조정부는, 상기 액정 커패시터에 일정하게 인가되는 직류 전압의 2배의 양만큼 상기 제2 전압의 플러스측의 전압값을 조정하는, 액정 표시 장치.
- [0128] (9) 상기 (8)에 있어서, 상기 플러스측의 전압값은, 상기 제2 전압을 출력하는 버퍼의 전원 전압에 의해 설정되는, 액정 표시 장치.
- [0129] (10) 각각이 기억 기능을 갖는 화소 어레이를 포함하고, 액정 커패시터의 대향 전극에 커먼 전압을 공급하고, 상기 액정 커패시터의 화소 전극에 상기 커먼 전압과 같은 제1 전압 및 미리 결정된 주기마다 극성이 반전하는 제2 전압 중 하나를 공급하도록 구성된 액정 표시 장치의 구동 방법으로서, 적어도 상기 제2 전압의 진폭을 조정하는 단계를 포함하는, 액정 표시 장치의 구동 방법.
- [0130] (11) 전자 기기로서, 액정 표시 장치를 포함하고, 상기 액정 표시 장치는 각각이 기억 기능을 갖는 화소 어레이와, 액정 커패시터의 대향 전극에 커먼 전압을 공급하고, 상기 액정 커패시터의 화소 전극에 상기 커먼 전압과 같은 제1 전압 및 미리 결정된 주기마다 극성이 반전하는 제2 전압 중 하나를 공급하는 구동부와, 적어도 상기 제2 전압의 진폭을 조정하는 조정부를 포함하는, 전자 기기.
- [0131] 본 개시는 2012년 3월 1일자로 출원된 일본 특허 출원 제2012-045288호에 개시된 것에 관한 요지를 포함하며, 그 전체 내용은 본 명세서에 참조로서 인용된다.
- [0132] 당업자는 첨부된 청구범위 또는 그 균등물의 범위 이내라면 설계 조건들 및 다른 요인에 따라 다양한 변형, 조

합, 서브조합 및 변경이 행해질 수 있다는 것을 이해할 것이다.

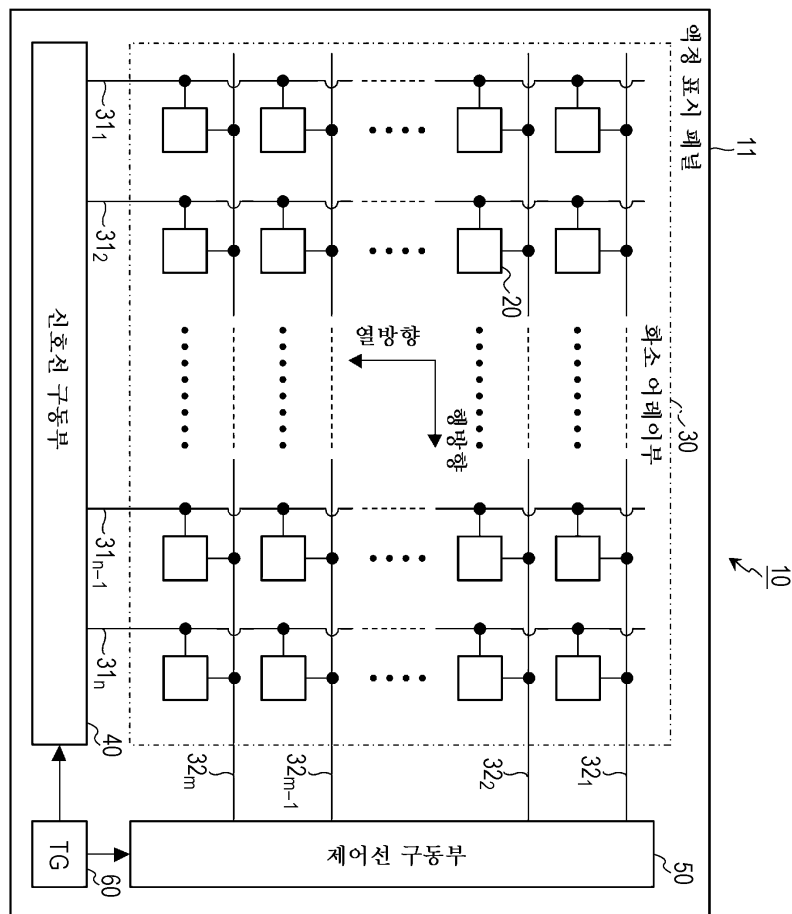
부호의 설명

[0133]

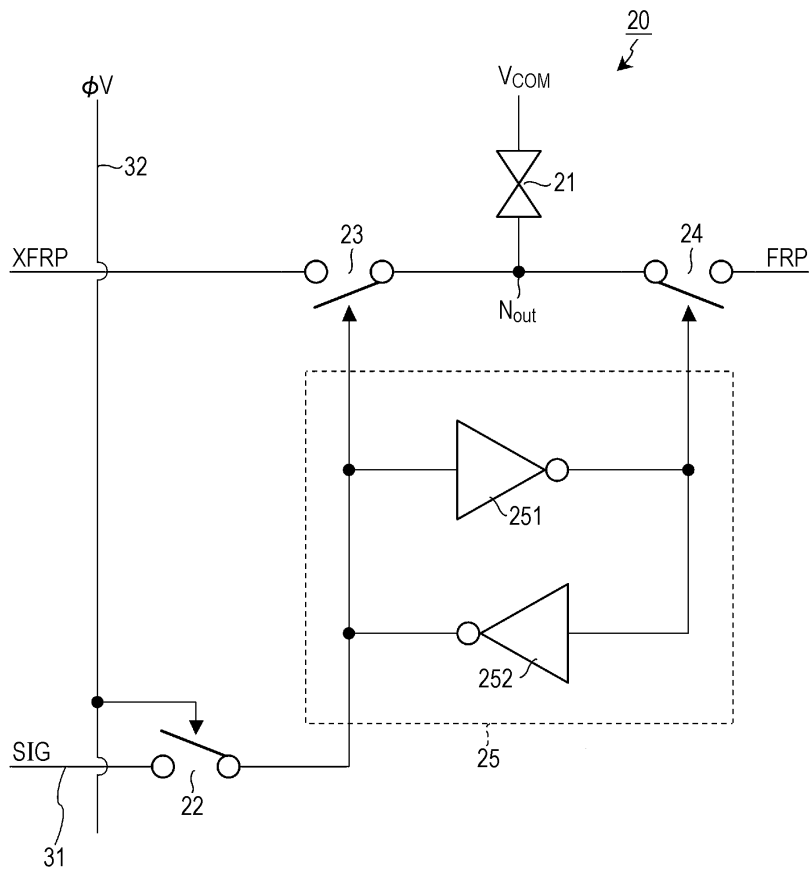
- 10: 액정 표시 장치
- 11: 액정 표시 패널
- 20: 화소
- 21: 액정 커패시터
- 22 내지 24: 스위치 소자

도면

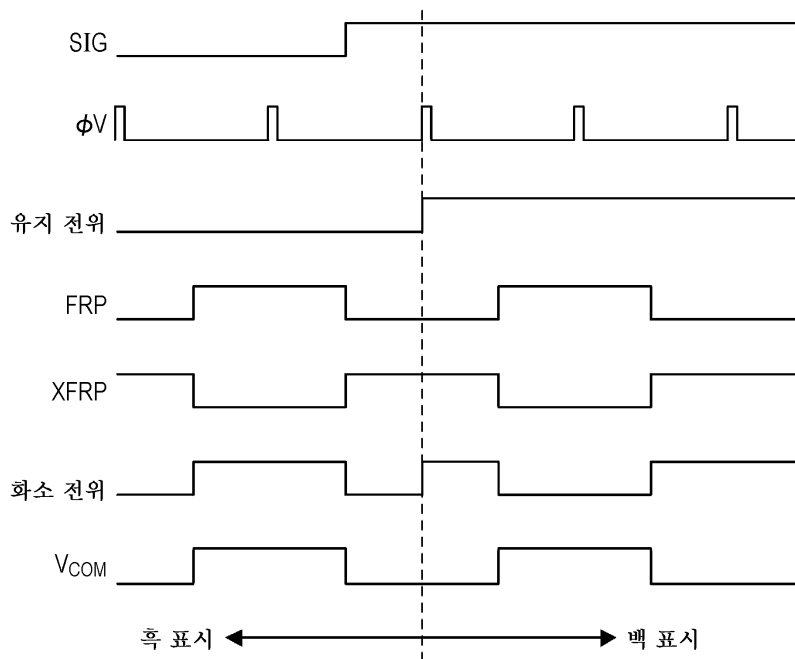
도면1



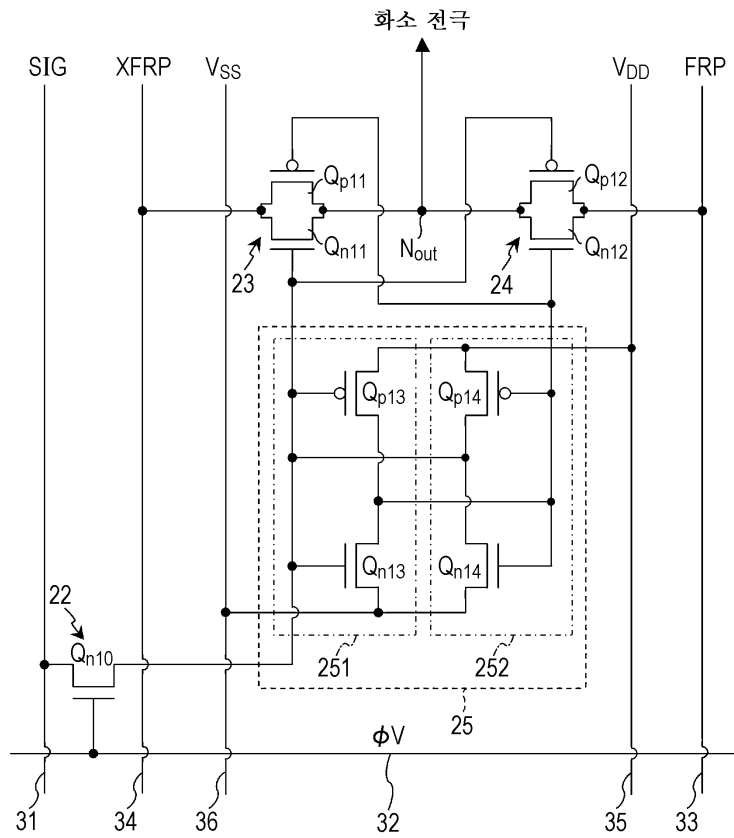
도면2



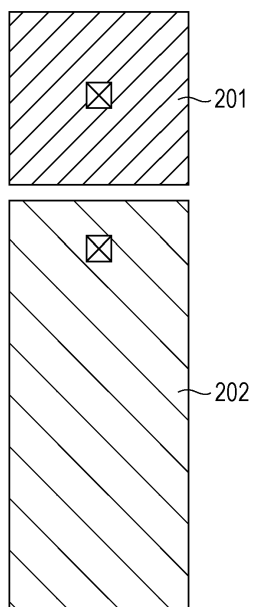
도면3



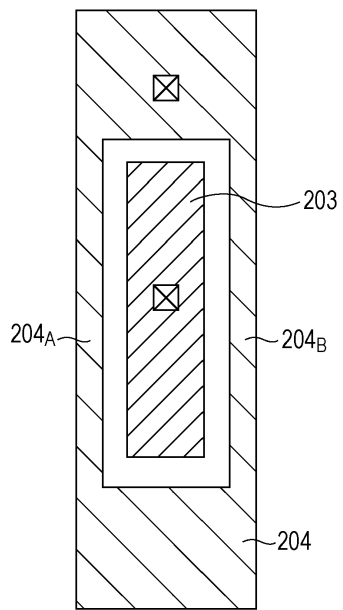
도면4



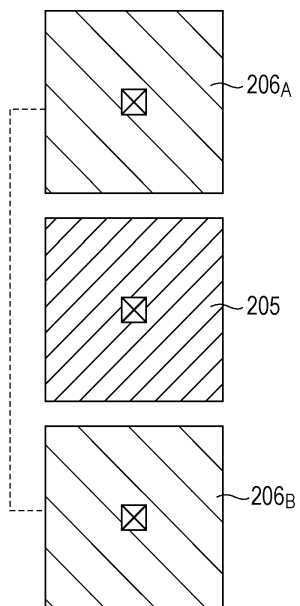
도면5a



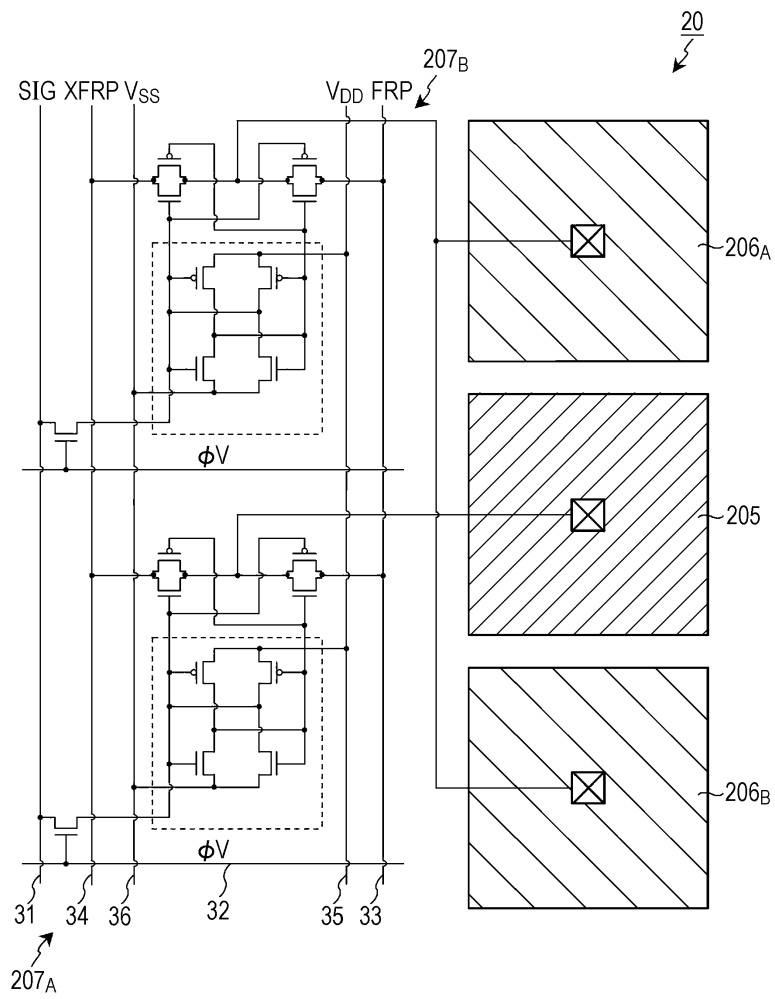
도면5b



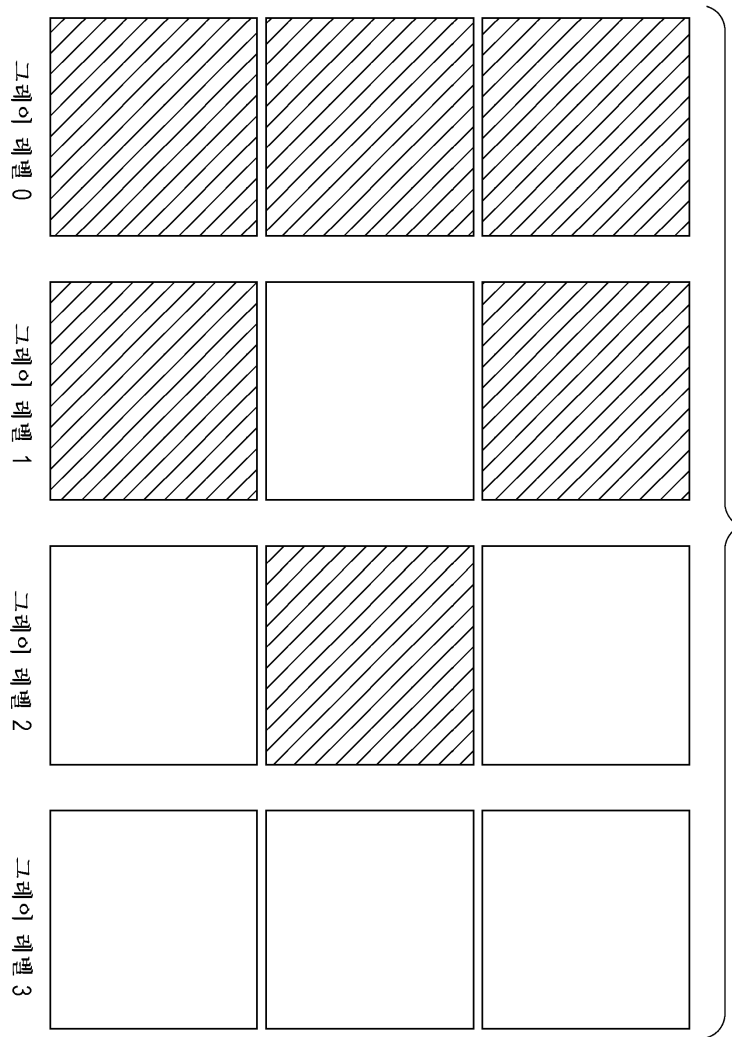
도면5c



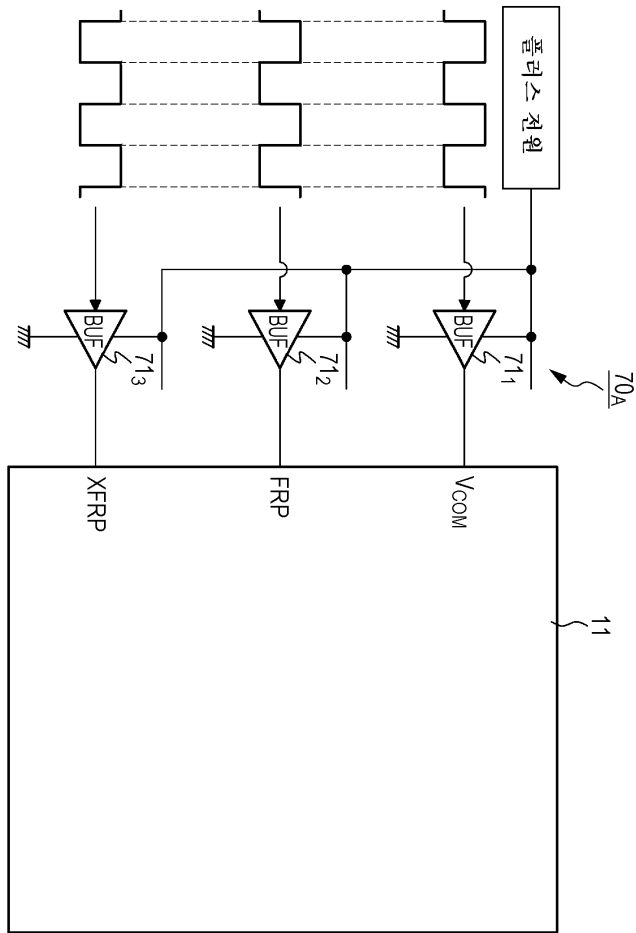
도면6



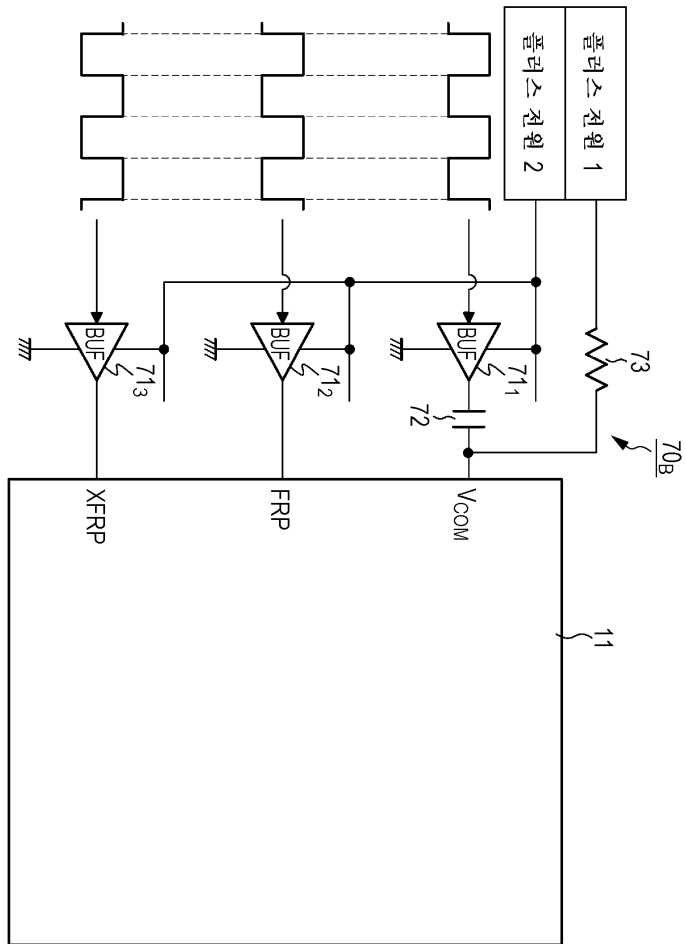
도면7



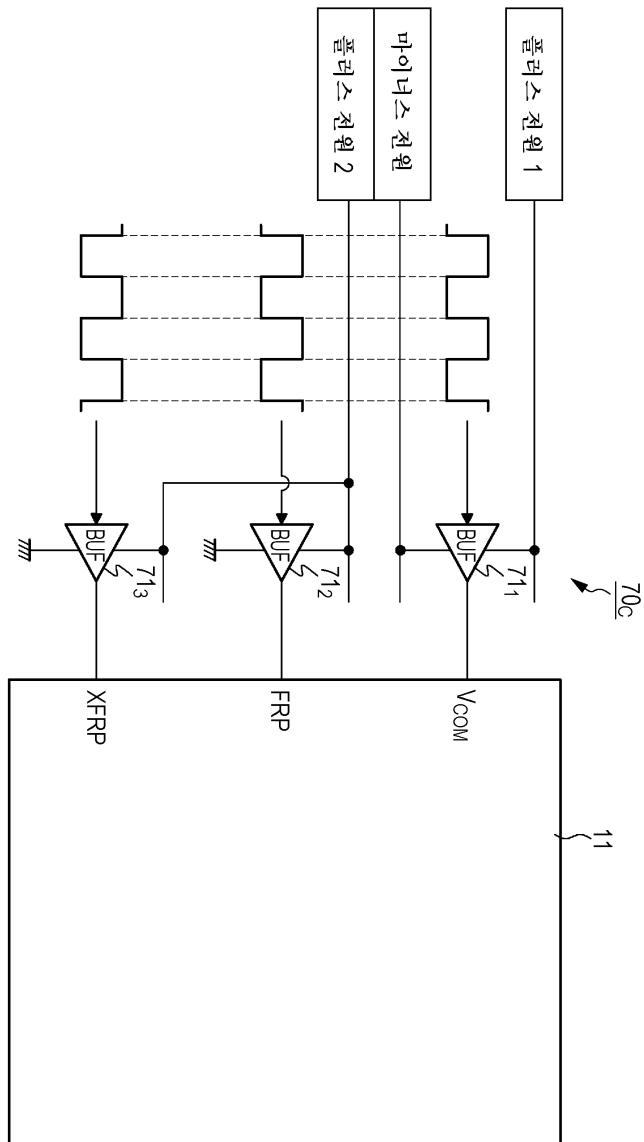
도면8



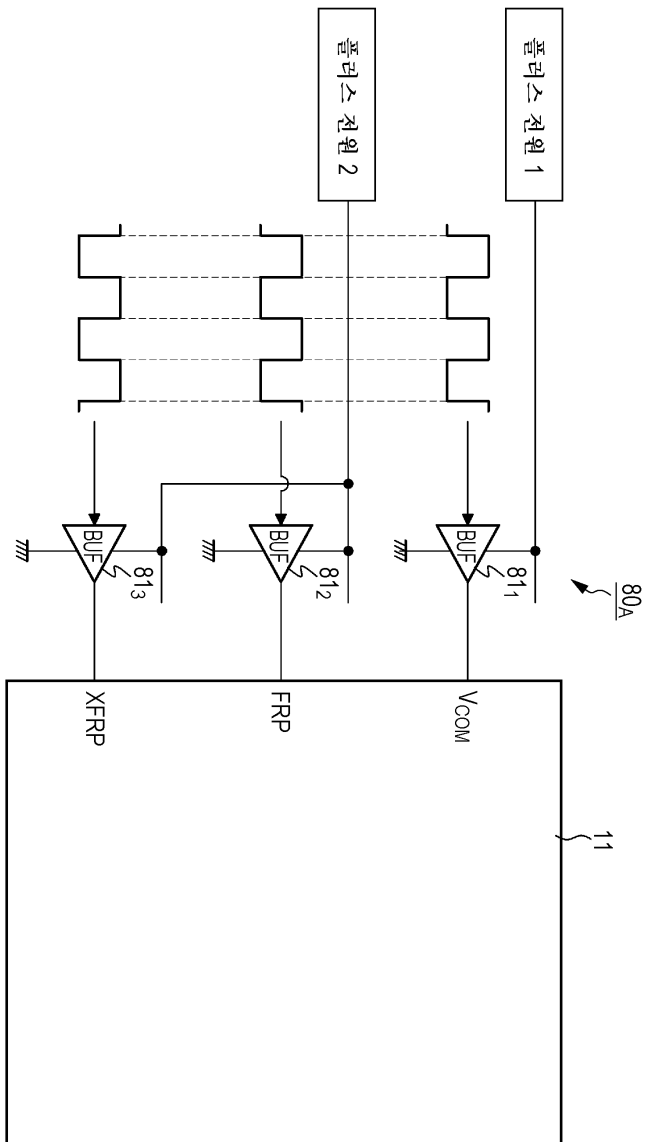
도면9



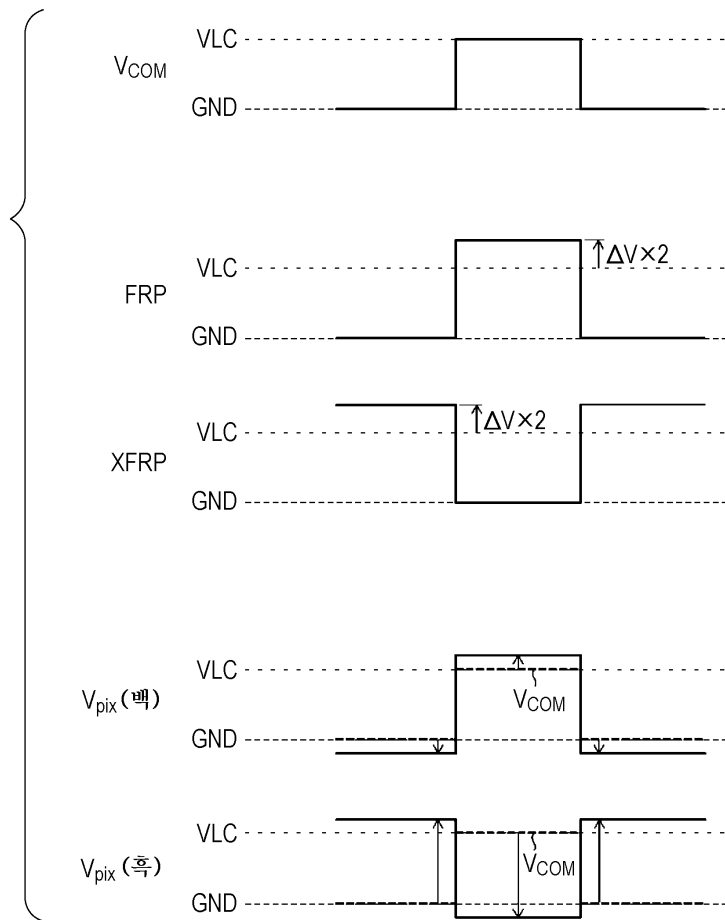
도면10



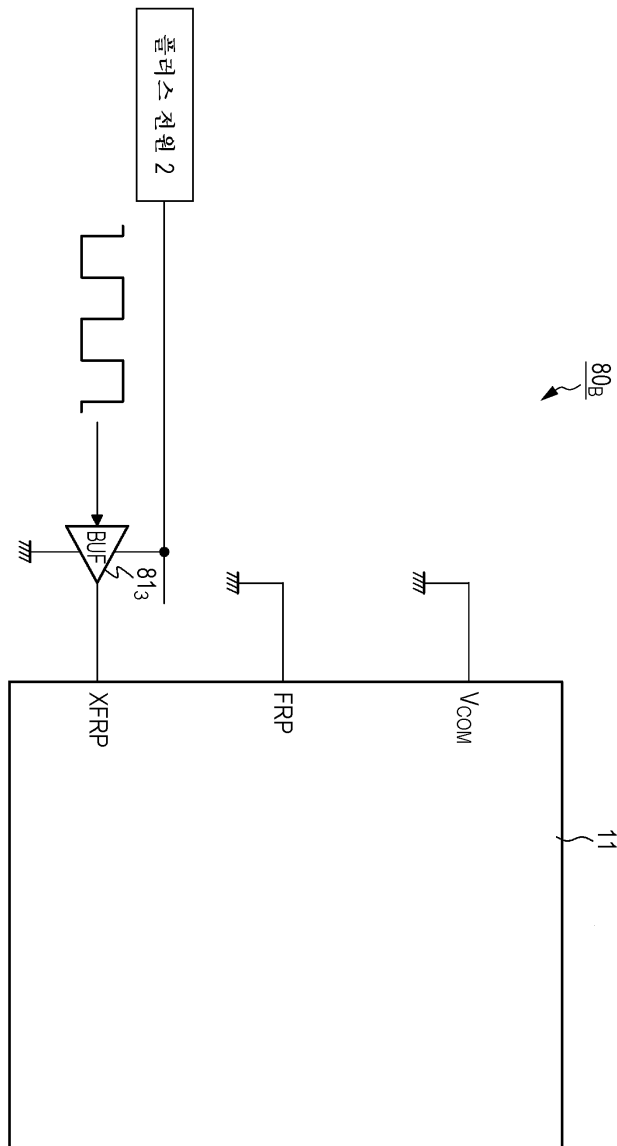
도면11



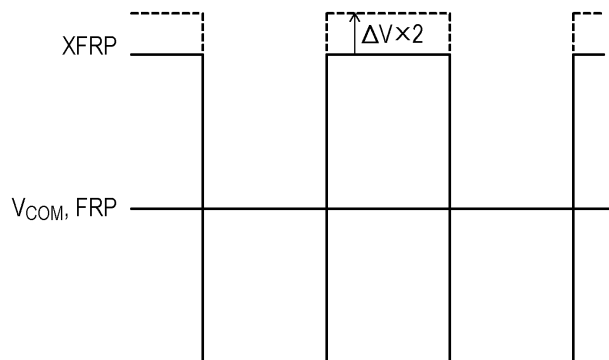
도면12



도면13



도면14



专利名称(译)	标题：液晶显示装置，液晶显示装置的驱动方法和电子设备		
公开(公告)号	KR1020130100682A	公开(公告)日	2013-09-11
申请号	KR1020130009689	申请日	2013-01-29
[标]申请(专利权)人(译)	日本显示器西股份有限公司		
申请(专利权)人(译)	在阎王鼻子喷雾的西捕率		
当前申请(专利权)人(译)	在阎王鼻子喷雾的西捕率		
[标]发明人	TERANISHI YASUYUKI 데라니시아스유키		
发明人	데라니시아스유키		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/3648 G06T1/60 G09G3/2018 G09G3/2074 G09G3/3607 G09G3/3614 G09G3/3696 G09G5/18 G09G2300/0426 G09G2300/0452 G09G2300/0857 G09G2310/0291 G09G2310/06 G09G2320/0204 G09G2320/0247 G09G2330/021		
代理人(译)	Jangsugil Yangyoungjun		
优先权	2012045288 2012-03-01 JP		
外部链接	Espacenet		

摘要(译)

液晶显示装置分别向液晶电容器的像素电极和液晶电容器的像素电极提供公共电压，像素阵列具有存储功能，并且每隔预定时间反转诸如公共电压和极性的第一电压。用于提供第二电压之一的驱动单元，以及至少调节第二电压的幅度的调节单元。

