



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년10월27일

(11) 등록번호 10-1560231

(24) 등록일자 2015년10월07일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01) G02F 1/133 (2006.01)

(21) 출원번호 10-2009-0044308

(22) 출원일자 2009년05월21일

심사청구일자 2014년04월29일

(65) 공개번호 10-2010-0125546

(43) 공개일자 2010년12월01일

(56) 선행기술조사문헌

KR1020030029698 A*

KR1020060002204 A*

KR1020090004233 A

KR1020080049593 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

서보건

경기 파주시 책향기로 448, 1202동 503호 (동패동, 책향기마을진흥효자아파트)

(74) 대리인

박영복

전체 청구항 수 : 총 7 항

심사관 : 추장희

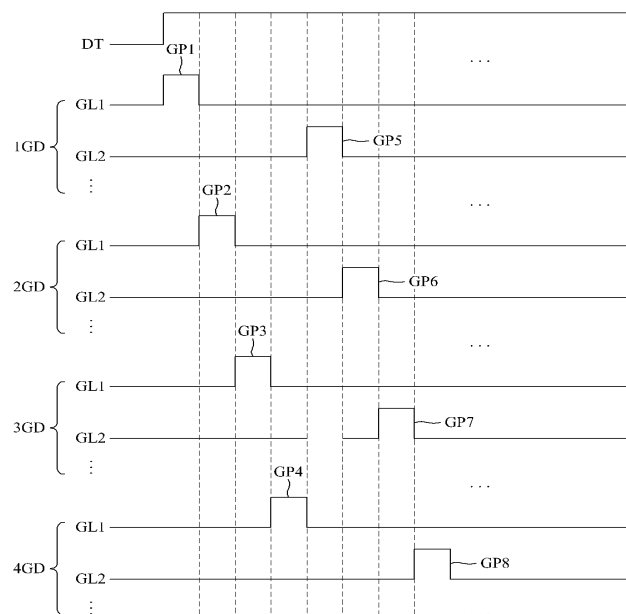
(54) 발명의 명칭 액정표시장치와 그의 구동방법

(57) 요약

본 발명은 모션 블러링을 최소화하여 표시품질을 향상시킵과 아울러 비용을 절감할 수 있는 액정표시장치 및 그 구동방법에 관한 것이다.

본 발명에 따른 액정표시장치는 수직방향으로 제1 내지 제n 영역으로 구분되는 액정표시패널과; 각 영역에 포함 (뒷면에 계속)

대표도 - 도4



되는 제1 내지 제 m 게이트 라인들과; 상기 액정표시패널에 재정렬된 비디오 데이터를 공급하는 데이터 구동부와; 상기 제1 내지 제 n 영역을 순서로 각 영역에서의 K 번째 게이트 라인들에 게이트 펄스를 순차적으로 공급한 후, 상기 제1 내지 제 n 영역을 순서로 각 영역에서의 $K+1$ 번째 게이트 라인들에 게이트 펄스를 순차적으로 공급하는 게이트 구동부와; ($K=1,2,3,\dots,m-1$) 상기 데이터 구동부 및 게이트 구동부를 제어하는 타이밍 컨트롤러를 포함하고, 상기 타이밍 컨트롤러는 상기 게이트 펄스의 공급순서를 제어하는 게이트 제어 신호를 상기 게이트 구동부에 공급하는 신호 제어부와; 입력되는 비디오 데이터를 재정렬하여 상기 게이트 펄스에 동기 되는 상기 재정렬된 비디오 데이터를 상기 데이터 구동부에 공급하는 데이터 정렬부를 포함하는 것을 특징으로 한다.

명세서

청구범위

청구항 1

수직방향으로 제1 내지 제n 영역으로 구분되는 액정표시패널과;

각 영역에 포함되는 제1 내지 제m 게이트 라인들과;

상기 액정표시패널에 재정렬된 비디오 데이터를 공급하는 데이터 구동부와;

상기 제1 내지 제n 영역을 순서로 각 영역에서의 K 번째 게이트 라인들에 게이트 펄스를 순차적으로 공급한 후, 상기 제1 내지 제n 영역을 순서로 각 영역에서의 K+1 번째 게이트 라인들에 게이트 펄스를 순차적으로 공급하는 게이트 구동부와; (K=1,2,3,...m-1)

상기 데이터 구동부 및 게이트 구동부를 제어하는 타이밍 컨트롤러, 및

상기 액정표시패널의 액정셀에 상기 비디오 데이터가 충전되는 기간에는 램프들을 일제히 오프(off)시키고 상기 액정셀에 상기 비디오 데이터가 완전히 충전된 기간에는 상기 램프들을 일제히 온(on) 시키는 램프 구동부를 포함하고,

상기 타이밍 컨트롤러는

상기 게이트 펄스의 공급순서를 제어하는 게이트 제어 신호를 상기 게이트 구동부에 공급하는 신호 제어부와;

입력되는 비디오 데이터를 재정렬하여 상기 게이트 펄스에 동기 되는 상기 재정렬된 비디오 데이터를 상기 데이터 구동부에 공급하는 데이터 정렬부를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 데이터 정렬부에 입력되는 비디오 데이터를 한 프레임 동안 저장 및 지연시키는 프레임 메모리를 더 구비하는 것을 특징으로 하는 액정표시장치.

청구항 3

제 2 항에 있어서,

상기 게이트 구동부는 상기 제1 내지 제n 영역에 각각 대응됨과 아울러 상기 제1 내지 제m 게이트 라인들과 전기적으로 접속된 제1 내지 제n 게이트 드라이브 집적회로들을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 4

제 3 항에 있어서,

상기 신호 제어부는 상기 각 게이트 드라이버 집적회로들에 서로 다른 게이트 제어 신호를 공급하는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 램프구동부는,

상기 타이밍 컨트롤러로부터 수평동기신호 및 수직동기신호를 공급받아, 다수의 램프들을 한꺼번에 점멸시키기 위한 램프 점멸 신호를 생성하는 스캔신호 생성기, 및

상기 다수의 램프 각각에 구동전압을 공급하기 위한 다수의 램프 인버터를 구비하고, 상기 램프 점멸 신호를 공급받아 자신에게 인가된 램프 점멸신호에 맞춰 램프 구동전압을 각각의 램프에 공급시킴으로써, 상기 다수의 램프들을 상기 비디오 데이터가 충전되는 기간동안 턴 오프 시키고, 상기 비디오 데이터가 완전히 충전된 기간 동안 턴 온시키는 램프 인버터부를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 6

수직방향으로 제1 내지 제n 영역으로 구분되며 각 영역에는 제1 내지 제m 게이트 라인들이 포함되는 액정표시패널을 마련하는 단계와;

상기 액정표시패널의 게이트 라인에 공급되는 게이트 펄스의 공급 순서를 제어하는 서로 다른 n개의 게이트 제어 신호들을 생성하는 단계와;

입력 비디오 데이터를 재정렬하는 단계와;

상기 재정렬된 비디오 데이터를 상기 액정표시패널에 공급함과 아울러 상기 제1 내지 제n 영역을 순서로 각 영역에서의 K 번째 게이트 라인들에 게이트 펄스를 순차적으로 공급한 후, 상기 제1 내지 제n 영역을 순서로 각 영역에서의 K+1 번째 게이트 라인들에 게이트 펄스를 순차적으로 공급하는 단계, 및

상기 액정표시패널의 액정셀에 상기 비디오 데이터가 충전되는 기간에는 광을 공급을 중단시키고 상기 액정셀에 상기 비디오 데이터가 완전히 충전된 기간에는 광을 공급하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 7

제 6 항에 있어서,

상기 입력 비디오 데이터를 재정렬하는 단계는

상기 입력 비디오 데이터를 프레임 메모리에 한 프레임 동안 저장시키는 단계와;

상기 프레임 메모리에 저장된 입력 비디오 데이터를 상기 게이트 펄스에 동기 되도록 재정렬하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 8

삭제

발명의 설명

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로 특히, 모션 블러링을 최소화하여 표시품질을 향상시킴과 아울러 비용을 절감할 수 있는 액정표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0002] 액정표시장치는 비디오 신호에 대응하여 액정 층에 인가되는 전계를 통해 액정층의 광투과율을 제어함으로써 화상을 표시한다. 이러한 액정표시장치는 소형 및 박형화와 저 소비전력의 장점을 가지는 평판 표시장치로서, 노트북 PC와 같은 휴대용 컴퓨터, 사무 자동화 기기, 오디오/비디오 기기 등으로 이용되고 있다. 이러한 구성을 가지는 액정표시장치는 박형, 저소비 전력이라는 특징에 의해, 음극선관(CRT)를 빠르게 대체하고 있다.

[0003] 액정표시장치는 액정의 느린 응답특성과 액정의 유지특성에 의해서 동화상 구현시 화면이 흐릿하게 보이는 모션 블러링(Motion Blurring) 현상이 나타난다. 이러한 동화상의 화질저하는 액정의 응답속도가 1 프레임기간(16.7ms)보다 빠른 경우에도 완전히 해소되기가 어렵다.

[0004] 액정표시장치의 모션 블러링에 의한 동화상의 표시품질 저하를 줄이기 위하여 '스캐닝 백라이트 블링킹 방식(Scanning Back Light Blinking System)'이 제안된 바 있다. 스캐닝 백라이트 블링킹 방식은 타이밍 컨트롤러의 제어하에 전원 발생부로부터 공급되는 램프 구동전압을 이용하여 다수의 램프들을 순차적으로 점멸(On, Off)시키는 방식이다.

[0005] 이러한 스캐닝 백라이트 블링킹 방식을 적용하면, 액정표시장치를 다수의 블록(block)으로 구분하고 각 블록에

대응하는 다수의 램프들이 스캔방향을 따라 순차적으로 점멸됨에 따라 1 프레임기간 중 일부기간 동안에는 빛을 방출하고 나머지 기간에 빛을 차단함으로써 준 임펄스방식으로 구동하게 된다. 여기서, 이러한 스캐닝 백라이트 블링킹 방식에서 각 블록 램프들의 점등(on) 기간은 구분된 각 블록에서의 액정의 응답특성 평균을 기준으로 산정된다.

[0006] 그러나, 이러한 스캐닝 백라이트 블링킹 방식에서는 각 블록간 경계 면에서 여전히 모션 블러가 나타남에 따라 여전히 표시품질 개선을 위한 방안이 요구되고 있다. 뿐만 아니라, 스캐닝 백라이트 블링킹 방식에서는 각 블록에 대응하는 다수의 램프들이 스캔 방향을 따라 순차적으로 점멸시킴에 따라 각 블록 당 트랜스포머(transformer)가 필요함에 따라 비용이 증가 되는 원인이 되고 있다.

발명의 내용

해결 하고자하는 과제

[0007] 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출된 것으로서, 본 발명의 목적은 모션 블러링을 최소화하여 표시품질을 향상시킴과 아울러 비용을 절감할 수 있는 액정표시장치 및 그 구동방법을 제공하는 데 있다.

과제 해결수단

[0008] 상기 목적을 달성하기 위하여, 본 발명에 따른 액정표시장치는 수직방향으로 제1 내지 제n 영역으로 구분되는 액정표시패널과; 각 영역에 포함되는 제1 내지 제m 게이트 라인들과; 상기 액정표시패널에 재정렬된 비디오 데이터를 공급하는 데이터 구동부와; 상기 제1 내지 제n 영역을 순서로 각 영역에서의 K 번째 게이트 라인들에 게이트 펄스를 순차적으로 공급한 후, 상기 제1 내지 제n 영역을 순서로 각 영역에서의 K+1 번째 게이트 라인들에 게이트 펄스를 순차적으로 공급하는 게이트 구동부와; (K=1,2,3,...m-1) 상기 데이터 구동부 및 게이트 구동부를 제어하는 타이밍 컨트롤러를 포함하고, 상기 타이밍 컨트롤러는 상기 게이트 펄스의 공급순서를 제어하는 게이트 제어 신호를 상기 게이트 구동부에 공급하는 신호 제어부와; 입력되는 비디오 데이터를 재정렬하여 상기 게이트 펄스에 동기 되는 상기 재정렬된 비디오 데이터를 상기 데이터 구동부에 공급하는 데이터 정렬부를 포함한다.

[0009] 상기 데이터 정렬부에 입력되는 비디오 데이터를 한 프레임 동안 저장 및 지연시키는 프레임 메모리를 더 구비한다.

[0010] 상기 게이트 구동부는 상기 제1 내지 제n 영역에 각각 대응됨과 아울러 상기 제1 내지 제m 게이트 라인들과 전기적으로 접속된 제1 내지 제n 게이트 드라이브 집적회로들을 포함한다.

[0011] 상기 신호 제어부는 상기 각 게이트 드라이버 집적회로들에 서로 다른 게이트 제어 신호를 공급한다.

[0012] 상기 액정표시패널의 액정셀에 상기 비디오 데이터가 충전되는 기간에는 램프들을 일제히 오프(off)시키고 상기 액정셀에 상기 비디오 데이터가 완전히 충전된 기간에는 상기 램프들을 일제히 온(on) 시키는 램프 구동부를 더 포함한다.

[0013] 본 발명에 따른 액정표시장치의 구동방법은 수직방향으로 제1 내지 제n 영역으로 구분되며 각 영역에는 제1 내지 제m 게이트 라인들이 포함되는 액정표시패널을 마련하는 단계와; 상기 액정표시패널의 게이트 라인에 공급되는 게이트 펄스의 공급 순서를 제어하는 서로 다른 n개의 게이트 제어 신호들을 생성하는 단계와; 입력 비디오 데이터를 재정렬하는 단계와; 상기 재정렬된 비디오 데이터를 상기 액정표시패널에 공급함과 아울러 상기 제1 내지 제n 영역을 순서로 각 영역에서의 K 번째 게이트 라인들에 게이트 펄스를 순차적으로 공급한 후, 상기 제1 내지 제n 영역을 순서로 각 영역에서의 K+1 번째 게이트 라인들에 게이트 펄스를 순차적으로 공급하는 단계를 포함한다.

[0014] 상기 입력 비디오 데이터를 재정렬하는 단계는 상기 입력 비디오 데이터를 프레임 메모리에 한 프레임 동안 저장시키는 단계와; 상기 프레임 메모리에 저장된 입력 비디오 데이터를 상기 게이트 펄스에 동기 되도록 재정렬하는 단계를 포함한다.

[0015] 상기 액정표시패널의 액정셀에 상기 비디오 데이터가 충전되는 기간에는 광을 공급을 중단시키고 상기 액정셀에

상기 비디오 데이터가 완전히 충전된 기간에는 광을 공급하는 단계를 포함한다.

효 과

[0016] 이상에서 설명한 바와 같이 본 발명에 따른 액정표시장치 및 그 구동방법은 액정표시패널을 제1 내지 제 n 영역으로 구분하고, 제1 내지 제 n 영역을 순서로 각 영역에서의 K 번째 게이트 라인들에 게이트 펄스를 순차적으로 공급한 후, 상기 제1 내지 제 n 영역을 순서로 각 영역에서의 $K+1$ 번째 게이트 라인들에 게이트 펄스를 순차적으로 공급한다. ($K=1,2,3,\dots,m-1$) 이에 따라,

발명의 실시를 위한 구체적인 내용

[0017] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시 예를 상세하게 설명한다.

[0018] 도 1은 본 발명의 실시 예에 따른 액정표시장치를 나타내는 블록도이다.

[0019] 도 1에 도시된 액정표시장치는 데이터 라인과 게이트 라인이 교차되며 그 교차부에 박막 트랜지스터(TFT)가 형성된 액정표시패널(2)과, 액정표시패널(2)의 데이터 라인에 데이터를 공급하기 위한 데이터 구동부(4)와, 데이터 구동부(4)에 감마 전압($GMA1 \sim GMA_n$)을 공급하기 위한 감마 전압부(16)와, 액정표시패널(2)의 게이트 라인에 게이트 펄스를 공급하기 위한 게이트 구동부(6)와, 액정표시패널(2)에 광을 조사하기 위한 다수의 램프들(10)과, 다수의 램프들을 구동시키기 위한 램프 구동부(12)와, 데이터 구동부(4), 게이트 구동부(6), 램프 구동부(12)를 제어하기 위한 타이밍 컨트롤러(8)와, 액정표시패널(2), 데이터 구동부(4) 및 램프 구동부(12)에 전원을 공급하기 위한 전원 발생부(14), 타이밍 컨트롤러(8)에 공급되는 비디오 데이터를 한 프레임 동안 지연시키기 위한 프레임 메모리(25)를 구비한다.

[0020] 액정표시패널(2)은 두 장의 유리판 사이에 액정이 주입된다. 액정표시패널(2)의 데이터 라인들과 게이트 라인들의 교차부에 형성된 박막 트랜지스터(TFT)는 게이트 구동부(6)로부터의 스캐닝 펄스에 응답하여 데이터 라인 상의 데이터를 액정 셀에 공급하게 된다. 이 박막 트랜지스터(TFT)의 소스전극은 데이터 라인에 접속되며, 드레인 전극은 액정셀의 화소전극에 접속된다. 그리고 박막 트랜지스터(TFT)의 게이트 전극은 게이트 라인에 접속된다.

[0021] 타이밍 컨트롤러(8)는 자신에게 입력되는 수평 및 수직 동기신호와 클럭신호를 이용하여 데이터 제어신호(DDC)와 게이트 제어신호(GDC)를 발생시킨다. 또한, 수평 및 수직 동기신호(H,V)를 램프 구동부(112)에 공급한다.

[0022] 좀더 구체적으로 설명하면, 타이밍 컨트롤러(8)는 입력되는 신호를 제어하기 신호제어부(35)와, 입력 데이터($R_0G_0B_0$)를 재정렬하기 위한 데이터 정렬부(37)를 포함한다.

[0023] 신호제어부(102)는 시스템으로부터 입력되는 제1 수직/수평 동기신호(V_0, H_0), 제1 클럭신호(CLK_0), 제1 데이터 인에이블 신호(DE_0)를 이용하여 재정렬되는 데이터(RGB)에 동기되는 제2 수직/수평 동기신호, 제2 클럭신호, 제2 데이터 인에이블 신호 등을 포함하는 데이터 제어신호(DDC)를 생성한다. 또한, 신호제어부(102)는 제2 수직/수평 동기신호, 제2 클럭신호, 제2 데이터 인에이블 신호를 재정렬된 데이터(RGB)와 동기되도록 한 프레임 동안 지연시키는 역할을 한다.

[0024] 또한, 신호제어부(35)는 게이트 스타트 펄스(GSP), 게이트쉬프트클럭(GSC), 게이트 출력인에이블(GOE) 등을 포함하는 게이트 제어신호(GDC)를 게이트 구동부(6)에 공급된다. 여기서, 게이트 제어신호(GDC)는 게이트 구동부(6)의 각 게이트 드라이브 집적회로 각각을 독립적으로 제어한다.

[0025] 이를 도 3을 참조하여 좀더 구체적으로 설명하면 다음과 같다.

[0026] 본 발명에서의 게이트 구동부(6)는 다수의 게이트 드라이브 집적회로(GD)들로 구성되고, 각각의 게이트 드라이브 집적회로(GD)들은 타이밍 컨트롤러(8)에서 공급되는 게이트 제어신호(GDC)에 의해 독립적으로 제어된다. 이를 위해 신호제어부(35)는 게이트 드라이브 집적회로(GD)의 개수와 동일한 복수의 게이트 제어신호(GDC)를 생성하여 각각의 게이트 드라이브 집적회로(GD)에 공급한다.

[0027] 그리고, 액정표시패널(2)이 수직 방향으로 제1 내지 제 n 영역으로 구분되고 각각의 영역에는 제1 내지 제 m 게

트 라인(GL1 내지 GLm)을 포함한다.

- [0028] 도 3에서는 4개의 게이트 드라이브 집적회로(1GD 내지 4GD)들과, 이를 각각에 공급되는 4개의 게이트 제어신호(GDC1 내지 GDC4), 각 영역에는 제1 내지 제m 게이트 라인(GL1 내지 GLm)을 포함함을 예를 들어 나타내었다.
- [0029] 데이터 정렬부(37)는 입력되는 비디오 데이터(R₀G₀B₀)를 프레임 메모리(25)에 저장시키고, 게이트 신호에 동기되도록 입력되는 비디오 데이터(R₀G₀B₀)를 재정렬하고 재정렬된 비디오 데이터(R,G,B)를 데이터 구동부에 공급한다.
- [0030] 그리고, 타이밍 컨트롤러(8)는 액정표시패널(2)에 광을 조사하는 다수의 램프들이 점멸되도록 램프 구동부(12)를 제어한다.
- [0031] 감마 전압부(16)는 감마전압(GMA1~GMA_n)을 발생시켜 데이터 구동부(4)에 공급한다.
- [0032] 전원 발생부(14)는 액정표시패널(2)에 광을 조사하는 램프(10)를 점등시키기 위한 램프 구동전압(V_{inv})을 발생시켜 램프 구동부(12)에 공급하고, 공통 전압(V_{com})을 발생시켜 액정표시패널(2)의 액정셀에 공급한다.
- [0033] 램프 구동부(12)는 타이밍 컨트롤러(8)의 제어하에 전원 발생부(14)로부터 공급되는 램프 구동전압(V_{inv})을 이용하여 다수의 램프들을 점멸시킨다.
- [0034] 데이터 구동부(4)에는 다수의 데이터 드라이버 집적회로(DD)들을 포함하며 타이밍 컨트롤러(8)로부터의 데이터 제어신호(DDC)에 따라 데이터를 샘플링한 후에, 샘플링된 데이터를 1 라인분씩 래치하고 래치된 데이터를 감마 전압부(16)로부터 공급되는 감마전압(GMA1~GMA_n)을 이용하여 아날로그 감마전압으로 변환한다.
- [0035] 게이트 구동부(6)의 각각의 게이트 드라이브 집적회로(GD)들은 타이밍 컨트롤러(8)의 제어하에 게이트 펄스를 순차적으로 발생하는 쉬프트 레지스터와, 게이트펄스의 전압을 액정셀의 구동에 적합한 전압레벨로 쉬프트시키기 위한 레벨 쉬프터를 포함한다.
- [0036] 여기서, 게이트 구동부(6)는 제1 내지 제n 영역을 순서로 각 영역에서의 K 번째 게이트 라인들에 게이트 펄스를 순차적으로 공급한 후, 상기 제1 내지 제n 영역을 순서로 각 영역에서의 K+1 번째 게이트 라인들에 게이트 펄스를 순차적으로 공급한다. 여기서, K는 1,2,3,...m-1 까지 진행된다.(K=1,2,3,...m-1)
- [0037] 이하, 액정표시패널(2)을 4개의 영역으로 구분한 경우를 예를 들어 나타낸 도 4를 참조하여 구체적으로 설명한다.
- [0038] 도 4를 참조하면, 제1 게이트 드라이브 집적회로(1GD)와 전기적으로 접속되는 게이트 라인들 중 첫 번째 게이트 라인(GL1)에 제1 게이트 펄스(GP1)가 공급되고, 제2 게이트 드라이브 집적회로(2GD)와 전기적으로 접속되는 게이트 라인들 중 첫 번째 게이트 라인(GL1)에 제2 게이트 펄스(GP2)가 공급되고, 제3 게이트 드라이브 집적회로(3GD)와 전기적으로 접속되는 게이트 라인들 중 첫 번째 게이트 라인(GL1)에 제3 게이트 펄스(GP3)가 공급되고, 제4 게이트 드라이브 집적회로(4GD)와 전기적으로 접속되는 게이트 라인들 중 첫 번째 게이트 라인(GL1)에 제4 게이트 펄스(GP4)가 공급된다.
- [0039] 이후, 제1 게이트 드라이브 집적회로(1GD)와 전기적으로 접속되는 게이트 라인들 중 두 번째 게이트 라인(GL2)에 제5 게이트 펄스(GP5)가 공급되고, 제2 게이트 드라이브 집적회로(2GD)와 전기적으로 접속되는 게이트 라인들 중 두 번째 게이트 라인(GL2)에 제6 게이트 펄스(GP6)가 공급되고, 제3 게이트 드라이브 집적회로(3GD)와 전기적으로 접속되는 게이트 라인들 중 두 번째 게이트 라인(GL2)에 제7 게이트 펄스(GP7)가 공급되고, 제4 게이트 드라이브 집적회로(4GD)와 전기적으로 접속되는 게이트 라인들 중 두 번째 게이트 라인(GL2)에 제8 게이트 펄스(GP8)가 공급된다.
- [0040] 즉, 게이트 펄스(GP)의 공급 순서는 제1 게이트 드라이브 집적회로(1GD)의 제1 게이트 라인, 제2 게이트 드라이브 집적회로(2GD)의 제1 게이트 라인, 제3 게이트 드라이브 집적회로(3GD)의 제1 게이트 라인, 제4 게이트 드라이브 집적회로(4GD)의 제1 게이트 라인으로 이어진다. 그리고, 제1 게이트 드라이브 집적회로(1GD)의 마지막 게이트 라인, 제2 게이트 드라이브 집적회로(2GD)의 마지막 게이트 라인, 제3 게이트 드라이브 집적회로(3GD)의 마지막 게이트 라인, 제4 게이트 드라이브 집적회로(4GD)의 마지막 게이트 라인으로 게이트 펄스가 공급됨에 따라 한 프레임이 종료된다.
- [0041] 이와 동시에 액정표시패널에 광을 조사하는 백라이트 유닛은 한 프레임 중 일정 기간 동안에만 광을 공급한다. 이를 도 4를 참조하여 설명하면, 액정표시패널에 광을 조사하는 백라이트 유닛의 램프가 16개인 경우 다수의 램

프들(Lamp1~Lamp16)은 램프 구동부(12)로부터 전원이 공급되면 점등(On)되고, 램프 구동부(12)로부터 전원이 공급되지 않으면 소등(Off)된다. 이러한 다수의 램프들(Lamp1~Lamp16)을 점멸(On-Off)시키기 위해 램프 구동부(12)는 스캔(Scan)신호 생성기와 인버터부(18)를 구비한다.

[0042] 램프 구동부(12)의 스캔신호 생성기는 타이밍 컨트롤러로부터 수평동기신호(Hsync) 및 수직동기신호(Vsync)를 공급받아 다수의 램프들 (Lamp1~Lamp16)을 한꺼번에 점멸시키기 위한 램프 점멸(Lamp On/Off)신호를 생성하고, 이러한 램프 점멸신호를 램프 인버터부(18)로 공급한다.

[0043] 램프 인버터부(18)에는 각각의 램프(Lamp1~Lamp16)에 구동전압을 공급하기 위한 램프 인버터가 실장된다. 램프 인버터부(18)는 자신에게 인가된 램프 점멸신호에 맞춰 램프 구동전압을 각각의 램프(Lamp1~Lamp16)에 공급시킴으로써 다수의 램프들(Lamp1~Lamp16)을 한 프레임(1frame)의 제1 기간에는 램프들을 턴-오프(Off) 시키고, 제2 기간에는 턴-온(On) 시킨다.

[0044] 상술한 바와 같은 구동방식으로 액정표시패널을 구동하게 되면, 종래 각 블록들 간의 경계 면에서 여전히 발생 하였던 모션 블러가 나타나지 않게 된다.

[0045] 이를 도 6 및 도 7을 참조하여 좀더 상세히 설명하면 다음과 같다.

[0046] 도 6은 종래 스캐닝 백라이트 블링킹 방식을 채용한 경우 액정표시패널의 각 블록에 따른 액정의 응답 특성 및 블록 별 백라이트 턴-온 타이밍을 나타내고 있다. 특히, 각 블록에서의 그래프는 액정표시패널을 3개의 블록으로 구분한 경우 각 블록에 포함되는 액정의 평균응답 특성을 나타내었다.

[0047] 그리고, 도 7은 본 발명에 따른 액정표시장치 및 구동 방법을 채용한 경우의 액정표시패널의 각 블록에 따른 액정의 응답 특성 및 블록 별 백라이트 턴-온 타이밍을 나타내고 있다.

[0048] 먼저, 도 6을 참조하면 종래에는 제1 블록(Block1)의 첫 번째 게이트 라인에서 시작하여 제1 블록(Block1)의 마지막 게이트 라인까지 게이트 펄스가 공급된 후 제2 블록(Block2)의 게이트 라인으로 게이트 펄스가 공급된다. 그 결과, 각 블록들의 액정들 간의 평균 응답 특성이 상당히 차이가 나게 된다. 이에 따라, 각 블록들 간의 경계 면에서 여전히 모션 블러가 발생되었다. 뿐만 아니라, 스캐닝 백라이트를 구현을 위하여 각 블록 당 트랜스포머가 필요함에 따라 비용이 증가되는 원인이 되고 있다.

[0049] 이에 비하여, 도 7에서의 게이트 펄스(GP)의 공급 순서는 제1 게이트 드라이브 집적회로(1GD)의 제1 게이트 라인, 제2 게이트 드라이브 집적회로(2GD)의 제1 게이트 라인, 제3 게이트 드라이브 집적회로(3GD)의 제1 게이트 라인, 제4 게이트 드라이브 집적회로(4GD)의 제1 게이트 라인으로 이어진다. 그리고, 제1 게이트 드라이브 집적회로(1GD)의 마지막 게이트 라인, 제2 게이트 드라이브 집적회로(2GD)의 마지막 게이트 라인, 제3 게이트 드라이브 집적회로(3GD)의 마지막 게이트 라인, 제4 게이트 드라이브 집적회로(4GD)의 마지막 게이트 라인으로 게이트 펄스가 공급됨에 따라 한 프레임이 종료된다.

[0050] 그 결과, 각 블록들의 액정들 간의 평균 응답 특성의 차가 거의 나타나지 않게 된다. 이에 따라, 각 블록들 간의 경계 면에서 나타났던 모션 블러 등의 품질 저하를 방지할 있게 된다.

[0051] 뿐만 아니라, 도 7에서는 한 프레임 기간에서 액정 셀에 데이터가 충전되는 라이징 구간(RL)에는 램프들을 일체히 오프(Off)시키고 액정 셀에 데이터가 완전히 충전된 구간에만 램프들을 일체히 온(On) 시킨다. 따라서, 스캐닝 백라이트 블링킹 방식의 효과는 유지시키면서 별도의 트랜스포머(transformer)가 필요하지 않게 된다. 이에 따라, 비용을 절감할 수 있게 된다.

[0052] 이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 종래의 지식을 가진 자에게 있어 명백할 것이다.

도면의 간단한 설명

[0053] 도 1은 본 발명에 따른 액정표시장치를 나타내는 도면.

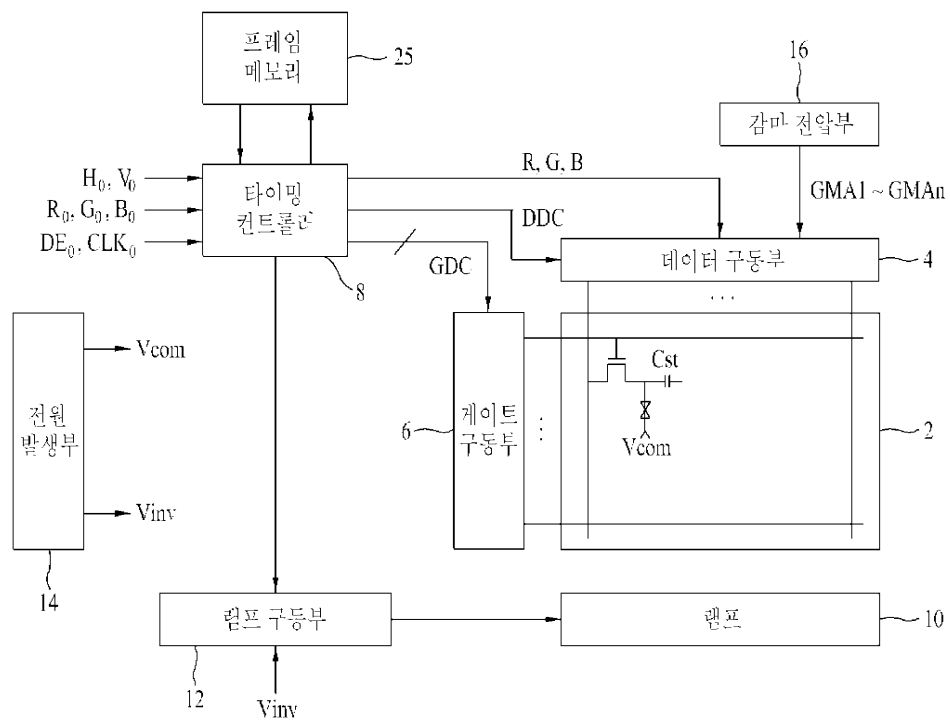
[0054] 도 2는 도 1의 타이밍 컨트롤러를 구체적으로 나타내는 도면.

[0055] 도 3은 액정표시패널을 제1 내지 제4 영역을 구분하고 제1 내지 제4 게이트 드라이버 집적회로를 이용하는 액정표시장치를 나타내는 도면.

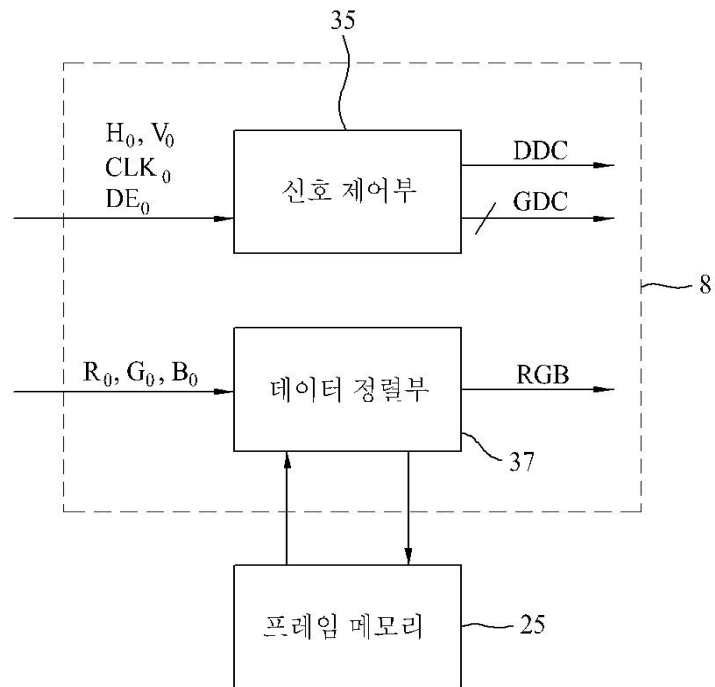
- [0056] 도 4는 도 3에서의 액정표시패널에 공급되는 비디오 데이터와 게이트 펄스를 나타내는 파형도.
- [0057] 도 5는 도 1의 램프 구동부 및 램프를 나타내는 도면.
- [0058] 도 6은 종래 스캐닝 백라이트 블랭킹 방식을 채용한 경우 액정표시패널의 각 블록에 따른 액정의 응답 특성 및 블록 별 백라이트 턴-온 시간을 나타내는 도면.
- [0059] 도 7은 본 발명에 따른 액정표시장치 및 구동 방법을 채용한 경우의 액정표시패널의 각 블록에 따른 액정의 응답 특성 및 블록 별 백라이트 턴-온 시간을 나타내는 도면.
- [0060] * 도면의 주요 부분에 대한 부호의 간단한 설명 *
- [0061] 8 : 타이밍 컨트롤러 10 : 램프
- [0062] 12 : 램프 구동부 14 : 전원발생부
- [0063] 6 : 게이트 구동부 4 : 데이터 구동부
- [0064] 25 : 프레임 메모리 35 : 신호 제어부
- [0065] 37 : 데이터 정렬부 18 : 인버터부

도면

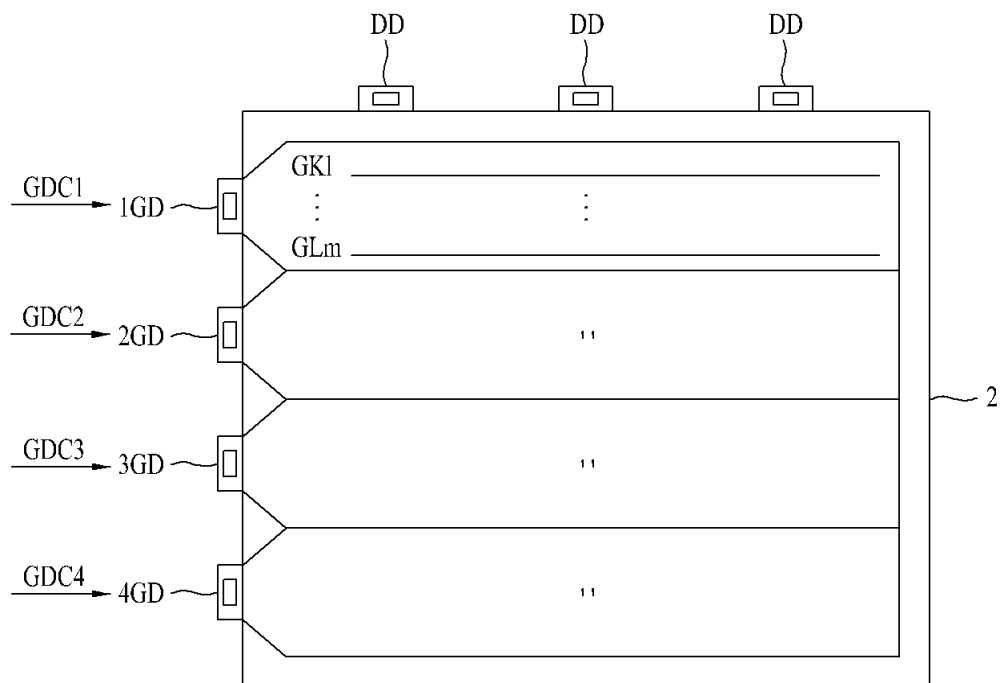
도면1



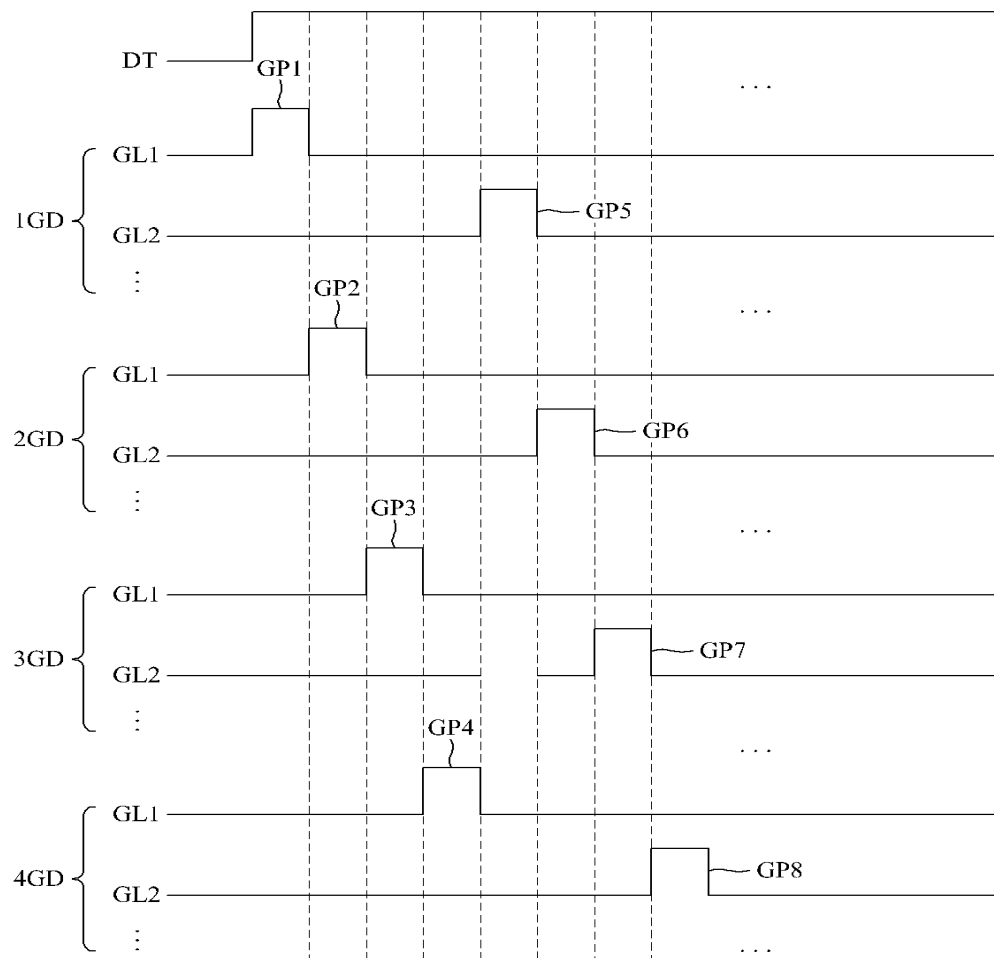
도면2



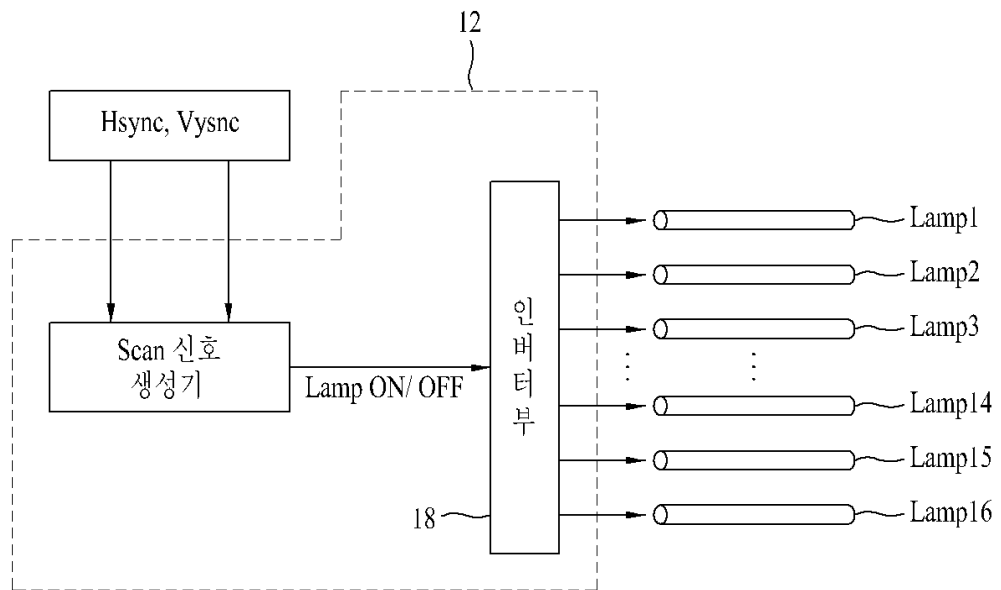
도면3



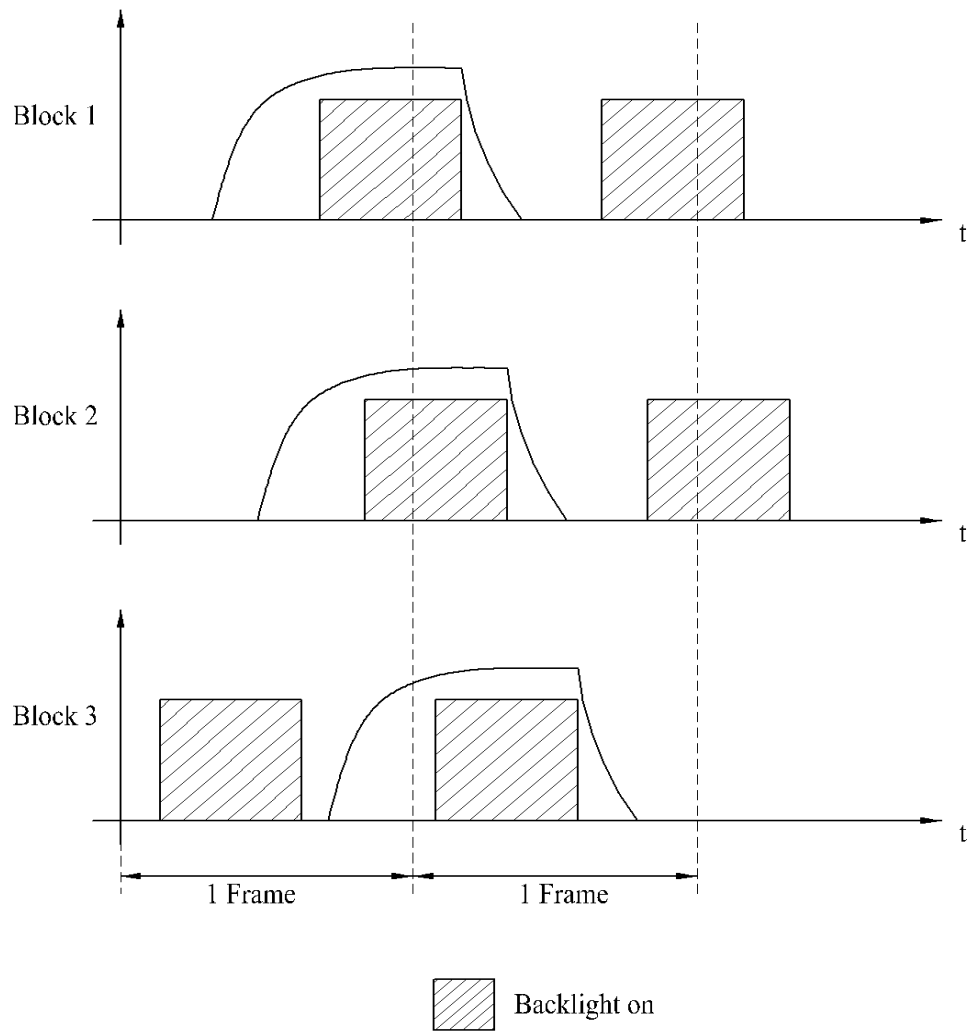
도면4



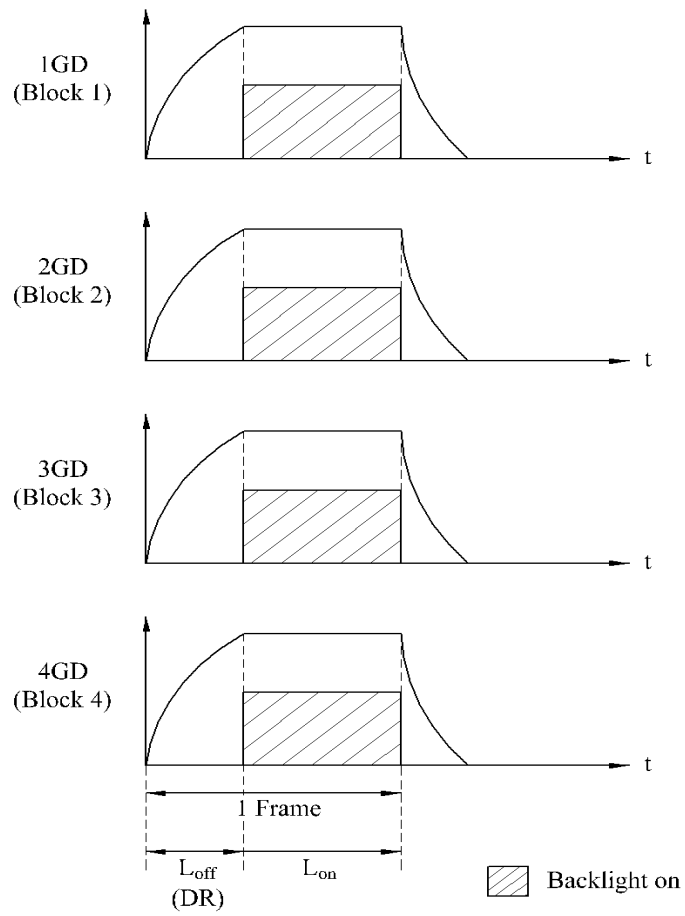
도면5



도면6



도면7



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 [청구항 5] 7째줄

【변경전】

상기 램퍼

【변경후】

상기 램프

专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	KR101560231B1	公开(公告)日	2015-10-27
申请号	KR1020090044308	申请日	2009-05-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SEO BO GUN		
发明人	SEO,BO GUN		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G02F1/13454 G09G3/3685 G09G2320/0257		
代理人(译)	PARK , YOUNG BOK		
其他公开文献	KR1020100125546A		
外部链接	Espacenet		

摘要(译)

用途：提供一种液晶显示装置及其驱动方法，以通过最小化运动模糊来改善图像质量。组成：LCD面板在垂直方向分为第一个到第n个区域。每个区域包括第一至第M栅极线。数据驱动单元提供在LCD面板中重新排列的视频数据。栅极驱动单元连续地向栅极线提供栅极脉冲。时序控制器控制数据驱动单元和栅极驱动单元。定时控制器包括信号控制单元和数据编排器。信号控制单元将栅极控制信号提供给栅极驱动单元。数据编排单元重新排列视频数据。

