



등록특허 10-2052741



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2019년12월06일

(11) 등록번호 10-2052741

(24) 등록일자 2019년11월29일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01) G02F 1/1343 (2006.01)
(21) 출원번호 10-2013-0112767
(22) 출원일자 2013년09월23일
심사청구일자 2018년08월10일
(65) 공개번호 10-2015-0033146
(43) 공개일자 2015년04월01일
(56) 선행기술조사문헌
KR1020110124915 A*
KR1020130051741 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
한예슬
경기 과천시 월릉면 엘씨디로 201, LG디스플레이
정다운마을 A동 303호
이병현
경기 과천시 후곡로 50, 403동 1201호 (금촌동,
후곡마을아파트)
(74) 대리인
특허법인로알

전체 청구항 수 : 총 8 항

심사관 : 김민수

(54) 발명의 명칭 액정 디스플레이 장치

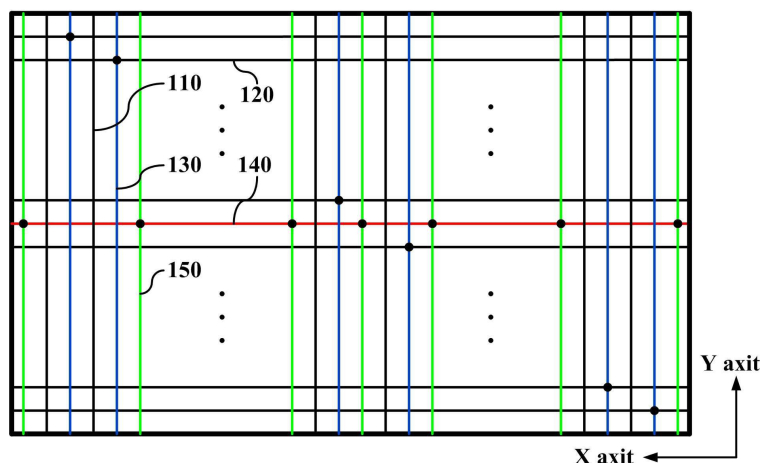
(57) 요약

본 발명은 평판 디스플레이 장치에 관한 것으로, 공통 전극의 저항을 감소시켜 구동 안정성 및 표시 품질을 높인 액정 디스플레이 장치에 관한 것이다.

본 발명의 실시 예에 따른 액정 디스플레이 장치는, 액정 패널 내에서 수직 방향으로 형성된 복수의 데이터 라인; 상기 복수의 데이터 라인과 동일 방향으로 나란히 형성된 복수의 수직 게이트 라인; 상기 복수의 데이터 라인과 교차하도록 수평 방향으로 형성된 복수의 수평 게이트 라인; 상기 액정 패널의 중앙에서 수평 방향으로 형성된 수평 공통 전극 라인; 및 상기 복수의 데이터 라인과 동일 방향으로 나란히 형성된 복수의 수직 공통 전극 라인;을 포함하고, 상기 수평 공통 전극 라인과 상기 복수의 수직 공통 전극 라인은 상기 액정 패널의 중앙에서 접촉된 것을 특징으로 한다.

대표도 - 도7

100



명세서

청구범위

청구항 1

액정 패널 내에서 수직 방향으로 형성된 복수의 데이터 라인;
 상기 복수의 데이터 라인과 동일 방향으로 나란히 형성된 복수의 수직 게이트 라인;
 상기 복수의 데이터 라인과 교차하도록 수평 방향으로 형성된 복수의 수평 게이트 라인;
 상기 액정 패널의 중앙에서 수평 방향으로 형성된 수평 공통 전극 라인; 및
 상기 복수의 데이터 라인과 동일 방향으로 나란히 형성된 복수의 수직 공통 전극 라인;을 포함하고,
 상기 수평 공통 전극 라인과 상기 복수의 수직 공통 전극 라인은 상기 액정 패널의 중앙에서 접촉되고,
 상기 데이터 라인과 평행한 상기 수직 게이트 라인은 상기 수평 게이트 라인과 중첩되는 영역에서 접촉되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 2

액정 패널 내에서 수직 방향으로 형성된 복수의 데이터 라인;
 상기 복수의 데이터 라인과 동일 방향으로 나란히 형성된 복수의 수직 게이트 라인;
 상기 복수의 데이터 라인과 교차하도록 수평 방향으로 형성된 복수의 수평 게이트 라인;
 상기 액정 패널의 중앙에서 수평 방향으로 형성된 수평 공통 전극 라인; 및
 상기 복수의 데이터 라인과 동일 방향으로 나란히 형성된 복수의 수직 공통 전극 라인;을 포함하고,
 상기 수평 공통 전극 라인과 상기 복수의 수직 공통 전극 라인은 상기 액정 패널의 중앙에서 접촉되고,
 상기 데이터 라인과 평행한 상기 복수의 게이트 라인은 상기 수평 게이트 라인과 중첩되는 영역에서 접촉되고,
 상기 수평 공통 전극 라인은 상기 복수의 데이터라인, 상기 복수의 수직 게이트 라인, 상기 복수의 수평 게이트 라인 및 상기 수직 공통 전극 라인보다 두꺼운 선폭을 갖는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 3

제1 항 또는 2항에 있어서,
 복수의 지점에서 상기 수평 공통 전극 라인과 상기 복수의 수직 공통 전극 라인이 접촉된 것을 특징으로 하는 액정 디스플레이 장치.

청구항 4

제1 항 또는 2항에 있어서,
 상기 액정 패널의 외곽에 공통 전압 링크 라인이 형성되고,
 상기 수평 공통 전극 라인과 상기 공통 전압 링크 라인이 접촉된 것을 특징으로 하는 액정 디스플레이 장치.

청구항 5

제1 항 또는 2항에 있어서,
 상기 수평 공통 전극 라인과 상기 복수의 수직 공통 전극 라인은 서로 다른 레이어에 형성된 것을 특징으로 하는 액정 디스플레이 장치.

청구항 6

제1 항 또는 2항에 있어서,

상기 복수의 수직 공통 전극 라인은 상기 액정 패널의 전면에서 균일하게 분포되도록 형성된 것을 특징으로 하는 액정 디스플레이 장치.

청구항 7

제1 항에 있어서,

상기 복수의 수직 게이트 라인과 상기 복수의 수평 게이트 라인은 서로 다른 레이어에 형성되고,

수직 게이트 라인과 수평 게이트 라인이 중첩되는 영역에서 컨택된 것을 특징으로 하는 액정 디스플레이 장치.

청구항 8

제1 항에 있어서,

상기 수평 공통 전극 라인은 상기 복수의 데이터라인, 상기 복수의 수직 게이트 라인, 상기 복수의 수평 게이트 라인 및 상기 수직 공통 전극 라인보다 두꺼운 선폭을 갖는 액정 디스플레이 장치.

발명의 설명

기술 분야

[0001] 본 발명은 평판 디스플레이 장치에 관한 것으로, 공통 전극의 저항을 감소시켜 구동 안정성 및 표시 품질을 높인 액정 디스플레이 장치에 관한 것이다.

배경 기술

[0002] 이동통신 단말기, 노트북 컴퓨터와 같은 각종 휴대용 전자기기가 발전함에 따라 이에 적용할 수 있는 평판 디스플레이 장치(Flat Panel Display Device)에 대한 요구가 증대되고 있다.

[0003] 평판 디스플레이 장치로는 액정 디스플레이 장치(LCD: Liquid Crystal Display device), 플라즈마 디스플레이 패널(PDP: Plasma Display Panel), 전계 방출 디스플레이 장치(Field Emission Display device), 유기발광 다이오드 디스플레이 장치(OLED: Organic Light Emitting Diode Display device) 등이 개발되었다.

[0004] 평판 디스플레이 장치 중에서 액정 디스플레이 장치(LCD)는 양산 기술의 발전, 구동수단의 용이성, 저전력 소비, 고화질 구현 및 대화면 구현의 장점이 있어 휴대용 기기에 적합하며 적용 분야가 지속적으로 확대되고 있다.

[0005] 도 1은 종래 기술에 따른 액정 디스플레이 장치를 개략적으로 나타내는 도면이다.

[0006] 도 1을 참조하면, 액정 디스플레이 장치는 복수의 화소들(Pixels)이 매트릭스 형태로 배열된 액정 패널(10)과, 액정 패널(10)을 구동하기 위한 구동 회로부(20, 30)와, 액정 패널에 빛을 공급하는 백라이트 유닛(미도시)과, 액정 패널(10)을 감싸도록 형성된 베젤(미도시)을 포함한다.

[0007] 액정 패널(10)은 복수의 화소 및 화소를 구동시키기 위한 라인들이 형성된 하부 기판(TFT 어레이 기판)을 포함한다. 또한, 액정 패널은 컬러 필터 및 블랙 매트릭스가 형성된 상부 기판(컬러필터 어레이 기판) 및 상기 두 기판 사이에 개재된 액정층을 포함한다.

[0008] 이러한, 액정 패널(10)은 화상이 표시되는 표시 영역 영역과, 화상이 표시되지 않는 비 표시 영역을 포함한다.

[0009] 액정 패널(10)의 좌측 및 우측 비 표시 영역에는 게이트 드라이버(20)가 게이트 인 패널(GIP: Gate In Panel) 방식으로 형성되어 있다. 그리고, 액정 패널(10)의 상측 비 표시 영역에는 데이터 드라이버(30)가 형성되어 있다. 액정 패널(10)의 하부 기판의 외곽부 비 표시 영역에는 외부로부터 화소의 구동을 위한 신호가 인가되는 복수의 패드로 구성된 패드 영역이 형성되어 있다. 또한, 상기 패드와 TFT 및 전극을 연결시키는 링크 라인이 형성되어 있다.

[0010] 도 2는 종래 기술에 따른 액정 디스플레이 장치의 화소 구조를 나타낸 것으로, 수평 라인마다 공통 전극 라인이 형성된 것을 나타내는 도면이다.

[0011] 도 2를 참조하면, 액정 패널(10)의 하부 기판에는 복수의 게이트 라인(12, gate line)과 복수의 데이터 라인

(14, data line)이 교차하도록 형성되어 있다.

- [0012] 복수의 게이트 라인과 복수의 데이터 라인이 교차된 영역에 화소가 형성된다. 화소들 각각에는 스위칭 소자로써 TFT(Thin Film Transistor)가 형성되어 있다. 또한, 화소들 각각에는 전계를 인가하기 위한 화소 전극 및 공통 전극이 형성되어 있다.
- [0013] 또한, 복수의 공통 전극 라인(16)이 게이트 라인(12)과 동일한 방향으로 형성되어 있다. 공통 전극 라인(16)은 공통 전극에 공통 전압(Vcom)을 공급하기 위한 것으로, 게이트 라인(12)과 동일하게 수평 라인마다 공통 전극 라인(16)이 형성되어 있다.
- [0014] 도 2에 도시된 액정 디스플레이 장치는 수평 라인마다 공통 전극 라인(16)이 형성됨으로 인해, 화소의 개구율이 낮아지고 투과율이 떨어지는 문제점이 있다.
- [0015] 도 3은 종래 기술에 따른 액정 디스플레이 장치의 화소 구조를 나타낸 것으로, 액정 패널 중앙에만 공통 전극 라인이 형성된 것을 나타내는 도면이다.
- [0016] 도 3을 참조하면, 화소의 개구율 및 투과율을 높이기 위한 방안으로, 기존에 수평 라인마다 공통 전극 라인을 형성하던 것을 개선하여 액정 패널의 중앙(center)에만 공통 전극 라인(18)을 형성하는 구조가 제안되었다.
- [0017] 이와 같이, 액정 패널의 중앙에만 하나의 공통 전극 라인(18)을 형성하여 화소의 개구율 및 투과율을 높이는 효과를 얻을 수 있지만, 액정 패널 내의 공통 전극의 저항이 증가하여 여러 가지 문제점이 발생되었다.
- [0018] 도 4 및 도 5는 공통 전극의 저항에 따른 화면 불량을 설명하기 위한 것으로, 액정 패널 중앙에만 공통 전극 라인이 형성됨으로 인해 공통 전극의 저항이 증가하여 화면 불량이 발생하는 것을 설명하는 도면이다.
- [0019] 도 4 및 도 5를 참조하면, 공통 전극 라인(18)이 액정 패널의 중앙에만 형성됨으로 인해, 공통 전극의 저항이 증가되는 문제점이 있다. 액정 패널의 사이즈가 증가할수록 공통 전극의 저항도 함께 증가하여 구동의 안정성이 떨어지는 문제점이 있다.
- [0020] 도 4에 도시된 바와 같이, 공통 전극의 저항이 작을 때에는 공통 전압과 화소 전극이 정상적으로 레드, 그린 및 블루 화소에 공급되어 소스 데이터에 따른 영상을 정상적으로 표시할 수 있다.
- [0021] 반면, 도 5에 도시된 바와 같이, 공통 전극의 저항이 증가하면 공통 전압(Vcom)의 리플(ripple)이 증가하고, 레드 화소와 그린 화소들의 전압 차이가 발생하여 구동 안정성이 떨어진다. 특히, 그린 화소의 전압이
- [0022] 레드 화소와 블루 화소의 전압보다 비 정상적으로 증가하여 그린 화소의 휘도가 증가하는 화면 불량 (greenish 불량)이 발생하는 문제점이 있다.
- [0023] 또한, GIP 방식으로 게이트 드라이버가 형성된 액정 디스플레이 장치는 네로우 베젤의 구현이 어렵고, 나아가 보더리스 패널(borderless panel)의 구현이 불가능한 문제점이 있다.

발명의 내용

해결하려는 과제

- [0024] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 공통 전극의 저항을 감소시켜 구동 안정성을 높일 수 있는 액정 디스플레이 장치를 제공하는 것을 기술적 과제로 한다.
- [0025] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 공통 전극의 저항을 감소시켜 표시 품질을 높일 수 있는 액정 디스플레이 장치를 제공하는 것을 기술적 과제로 한다.
- [0026] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 공통 전극의 저항을 감소시켜 그린 화소의 휘도가 높아지는 불량을 방지할 수 있는 액정 디스플레이 장치를 제공하는 것을 기술적 과제로 한다.
- [0027] 액정 패널의 외곽에 형성되는 베젤의 사이즈가 감소된 액정 디스플레이 장치를 제공하는 것을 기술적 과제로 한다.
- [0028] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 디자인 미감이 높은 액정 디스플레이 장치를 제공하는 것을 기술적 과제로 한다.
- [0029] 위에서 언급된 본 발명의 기술적 과제 외에도, 본 발명의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것

이다.

과제의 해결 수단

- [0030] 본 발명의 실시 예에 따른 액정 디스플레이 장치는, 액정 패널 내에서 수직 방향으로 형성된 복수의 데이터 라인; 상기 복수의 데이터 라인과 동일 방향으로 나란히 형성된 복수의 수직 게이트 라인; 상기 복수의 데이터 라인과 교차하도록 수평 방향으로 형성된 복수의 수평 게이트 라인; 상기 액정 패널의 중앙에서 수평 방향으로 형성된 수평 공통 전극 라인; 및 상기 복수의 데이터 라인과 동일 방향으로 나란히 형성된 복수의 수직 공통 전극 라인을 포함하고, 상기 수평 공통 전극 라인과 상기 복수의 수직 공통 전극 라인은 상기 액정 패널의 중앙에서 콘택된 것을 특징으로 한다.

발명의 효과

- [0031] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 공통 전극의 저항을 감소시켜 구동 안정성을 높일 수 있다.
- [0032] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 공통 전극의 저항을 감소시켜 표시 품질을 높일 수 있다.
- [0033] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 공통 전극의 저항을 감소시켜 그런 화소의 휘도가 높아지는 불량을 방지할 수 있다.
- [0034] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 액정 패널의 대형화에 따른 게이트 구동 신호의 지연을 방지하여 구동 신뢰성 및 표시품질을 향상시킬 수 있다.
- [0035] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 액정 패널의 외곽에 형성되는 베젤의 사이즈를 줄일 수 있다.
- [0036] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 디자인 미감을 향상시킬 수 있다.
- [0037] 이 밖에도, 본 발명의 실시 예들을 통해 본 발명의 또 다른 특징 및 이점들이 새롭게 파악될 수도 있을 것이다.

도면의 간단한 설명

- [0038] 도 1은 종래 기술에 따른 액정 디스플레이 장치를 개략적으로 나타내는 도면이다.
- 도 2는 종래 기술에 따른 액정 디스플레이 장치의 화소 구조를 나타낸 것으로, 수평 라인마다 공통 전극 라인이 형성된 것을 나타내는 도면이다.
- 도 3은 종래 기술에 따른 액정 디스플레이 장치의 화소 구조를 나타낸 것으로, 액정 패널 중앙에만 공통 전극 라인이 형성된 것을 나타내는 도면이다.
- 도 4 및 도 5는 공통 전극의 저항에 따른 화면 불량을 설명하기 위한 것으로, 액정 패널 중앙에만 공통 전극 라인이 형성됨으로 인해 공통 전극의 저항이 증가하여 화면 불량이 발생하는 것을 설명하는 도면이다.
- 도 6은 본 발명의 실시 예에 따른 액정 디스플레이 장치를 개략적으로 나타내는 도면이다.
- 도 7은 본 발명의 실시 예에 따른 액정 디스플레이 장치의 액정 패널에 형성된 라인들의 배치 구조를 나타내는 도면이다.
- 도 8은 본 발명의 실시 예에 따른 액정 디스플레이 장치의 화소 구조를 나타내는 도면이다.
- 도 9는 본 발명의 실시 예에 따른 액정 디스플레이 장치를 개략적으로 나타내는 도면이다.
- 도 10은 본 발명의 다른 실시 예에 따른 액정 디스플레이 장치의 액정 패널에 형성된 라인들의 배치 구조를 나타내는 도면이다.
- 도 11은 수평 공통 전극 라인과 수직 전극 라인을 적용하여 액정 패널의 공통 전극의 저항이 감소된 효과를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0039] 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서, 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 기재하였다.

- [0040] 한편, 본 명세서에서 서술되는 용어의 의미는 다음과 같이 이해되어야 할 것이다. 단수의 표현은 문맥상 명백하게 다르게 정의하지 않는 한 복수의 표현을 포함하는 것으로 이해되어야 하고, "제1", "제2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위한 것으로, 이들 용어들에 의해 권리범위가 한정되지 않는다.
- [0041] "포함하다" 또는 "가지다" 등의 용어는 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0042] "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제1 항목, 제2 항목 및 제3 항목 중에서 적어도 하나"의 의미는 제1 항목, 제2 항목 또는 제3 항목 각각 뿐만 아니라, 제1 항목, 제2 항목 및 제3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미한다.
- [0043] 본 발명의 실시 예를 설명함에 있어서 어떤 구조물(전극, 라인, 배선, 레이어, 컨택)이 다른 구조물 "상부에 또는 상에" 또는 "하부에 또는 아래에" 형성된다고 기재된 경우, 이러한 기재는 이 구조물들이 서로 접촉되어 있는 경우는 물론이고 이들 구조물들 사이에 제3의 구조물이 개재되어 있는 경우까지 포함하는 것으로 해석되어야 한다.
- [0044] 본 발명은 액정 디스플레이 장치의 공통 전극의 저항을 감소시키는 것을 주요 내용으로 한다. 따라서, 공통 전극의 저항을 감소시키기 위한 공통 전극 라인의 배치 구조와 관련이 없는 부분들에 대한 상세한 설명과 도면은 생략될 수 있다.
- [0045] 최근에 들어, FHD(full High Definition) 또는 UHD(Ultra High Definition)의 해상도를 구현하는 초대형 액정 디스플레이 장치의 수요가 점차 증가됨에 따라서, 공통 전극과 공통 전극 라인의 로드 증가로 인한 공통 전극의 저항이 증가하는 문제점을 해결하기 위한 방법들이 주목 받고 있다.
- [0046] 본 발명은 액정 패널의 중앙에 수평 방향으로 하나의 수평 공통 전극 라인을 형성하고, 수직 방향으로 복수의 수직 공통 전극 라인을 형성하였다. 그리고, 수평 공통 전극 라인과 복수의 수직 공통 전극 라인을 액정 패널의 중앙에서 컨택시켜 액정 패널의 전면의 공통 전극의 저항을 낮출 수 있다.
- [0047] 이하, 첨부된 도면을 참조하여 본 발명의 실시 예에 따른 액정 디스플레이 장치에 대하여 설명하기로 한다.
- [0048] 도 6은 본 발명의 실시 예에 따른 액정 디스플레이 장치를 개략적으로 나타내는 도면이다. 도 7은 본 발명의 실시 예에 따른 액정 디스플레이 장치의 액정 패널에 형성된 라인들의 배치 구조를 나타내는 도면이다.
- [0049] 도 6 및 도 7을 참조하면, 본 발명의 실시 예에 따른 액정 디스플레이 장치는 복수의 화소(Pixel)들이 매트릭스 형태로 배열된 액정 패널(100)과, 액정 패널(100)을 구동하기 위한 구동 회로부(200)를 포함한다. 구동 회로부(200)는 액정 패널(100)의 상측 또는 하측에 배치되며, 구동 회로부(200)는 게이트 드라이버, 데이터 드라이버, 타이밍 컨트롤러 및 전원 생성부를 포함한다.
- [0050] 도면에 도시하지 않았지만, 액정 디스플레이 장치는 액정 패널에 빛을 공급하는 백라이트 유닛, 액정 패널과 구동 회로부를 감싸도록 형성된 베젤 및 외부 케이스를 포함한다.
- [0051] 게이트 드라이버와 데이터 드라이버는 하나의 칩(one chip)으로 통합(merged)되어 형성될 수 있다.
- [0052] 구동 회로부(200)는 액정 패널의 화소마다 형성된 TFT를 턴-온 시키기 위한 게이트 신호를 생성한다. 또한, 입력된 소스 영상 데이터에 따른 아날로그 데이터 전압을 생성한다. 그리고, 액정 패널(100)의 공통 전극에 공급하기 위한 공통 전압(Vcom)을 생성한다.
- [0053] 구동 회로부(200)는 복수의 링크 라인과 연결되어 있고, 복수의 링크 라인을 통해 게이트 신호가 액정 패널의 게이트 라인들(120)에 공급되고, 데이터 전압이 액정 패널의 데이터 라인들(110)에 공급된다. 또한, 복수의 링크 라인을 통해 공통 전압(Vcom)이 액정 패널(100)의 수평 공통 전극 라인(140) 및 복수의 수직 공통 전극 라인(150)에 공급된다.
- [0054] 도 8은 본 발명의 실시 예에 따른 액정 디스플레이 장치의 화소 구조를 나타내는 도면이다.
- [0055] 도 7과 함께 도 8을 참조하면, 액정 패널(100)의 하부기판에는 복수의 데이터 라인(110), 복수의 수평 게이트 라인(120), 복수의 수직 게이트 라인(130), 수평 공통 전극 라인(140) 및 복수의 수직 공통 전극 라인(150)이 형성되어 있다.
- [0056] 복수의 데이터 라인(110)과 복수의 수평 게이트 라인(120)이 교차되도록 형성되어 복수의 화소가 정의된다. 복

수의 화소에 각각에는 공통 전압(Vcom)이 인가되는 공통 전극, 데이터 전압(Vdata)이 인가되는 화소 전극, 스토리지 커패시터(Cst) 및 스위칭 소자로써 TFT가 형성되어 있다.

- [0057] 여기서, TFT의 액티브층은 비정질 실리콘(a-Si), 저온 다결정 폴리 실리콘(LTPS: Low Temperature Poly Silicon) 또는 산화물 반도체(IGZO: Indium Gallium Zinc Oxide) 물질로 형성될 수 있다.
- [0058] 상술한 구성을 포함하는 액정 디스플레이 장치는 화소 전극과 공통 전극 사이에 형성된 전계를 이용하여 화소 별로 액정의 배열 상태를 변화시키고, 액정의 배열을 통해 백라이트 유닛으로부터 공급되는 광의 투과율을 조절함으로써 화상을 표시하게 된다.
- [0059] 복수의 수직 게이트 라인(130)과 복수의 데이터 라인(110)은 액정 패널(100) 내에서 수직 방향으로 나란히 형성되어 있다. 즉, 복수의 데이터 라인(110)과 동일 방향으로 나란하게 복수의 수직 게이트 라인(130)이 형성되어 있다.
- [0060] 복수의 수평 게이트 라인(120)은 액정 패널(100) 내에서 수평 방향으로 형성되어 있다. 따라서, 복수의 수평 게이트 라인(120)과 복수의 수직 게이트 라인(130)은 교차하도록 형성되어 있다. 그리고, 복수의 수평 게이트 라인(120)과 복수의 데이터 라인(110)은 교차하도록 형성되어 있다.
- [0061] 다시 설명하면, 복수의 수직 게이트 라인(130) 및 복수의 데이터 라인(110)은 액정 패널(100)의 수직 방향을 가로지르도록 상측에서부터 하측까지(또는 하측에서부터 상측까지) 형성되어 있다. 그리고, 복수의 수평 게이트 라인(120)은 액정 패널(100)의 수평 방향을 가로지르도록 좌측에서부터 우측까지(또는 우측에서부터 좌측까지) 형성되어 있다.
- [0062] 본 발명의 실시 예에 따른 액정 디스플레이 장치에는 복수의 수직 게이트 라인(130)과 복수의 수평 게이트 라인(120)이 동일한 개수로, 1:1 대응되도록 형성되어 있다.
- [0063] 여기서, 복수의 수직 게이트 라인(130)은 제1 레이어(1st layer)에 형성되고, 복수의 수평 게이트 라인(120)은 제2 레이어(2nd layer)에 형성되고, 복수의 데이터 라인(110)은 제3 레이어(3rd layer)에 형성될 수 있다. 복수의 수직 게이트 라인(130)과 복수의 수평 게이트 라인(120)은 제1 절연층을 사이에 두고 서로 다른 레이어 형성되어 있고, 복수의 수평 게이트 라인(120)과 복수의 데이터 라인(110)은 제2 절연층을 사이에 두고 서로 다른 레이어에 형성되어 있다.
- [0064] 다른 예로서, 복수의 수평 게이트 라인(120)은 제1 레이어에 형성되어 있고, 복수의 수직 게이트 라인(130) 및 복수의 데이터 라인(110)은 제2 레이어 형성되어 있다. 그리고, 복수의 수직 게이트 라인(130)과 복수의 데이터 라인(110)은 동일 레이어에 형성될 수 있다.
- [0065] 복수의 수직 게이트 라인(130)과 복수의 수평 게이트 라인(120)은 절연층을 사이에 두고 서로 다른 레이어에 형성되어 있다. 복수의 수직 게이트 라인(130)과 복수의 수평 게이트 라인(120)이 서로 중첩되는 영역에서 컨택(CNT)을 통해 선택적으로 접속된다. 즉, 복수의 수직 게이트 라인(130)과 상기 복수의 수평 게이트 라인(120)은 서로 중첩되는 영역에서, 한 라인씩 쌍을 이루어 컨택(CNT)을 통해 전기적으로 접속된다.
- [0066] 복수의 수평 게이트 라인(120) 복수의 수직 게이트 라인(130)은 서로 중첩되는 영역에서, 한 라인씩 쌍을 이루어 컨택(CNT)을 통해 전기적으로 접속된다.
- [0067] 구체적으로, 제1 수직 게이트 라인과 제1 수평 게이트 라인은 교차하는(또는 중첩되는) 영역에서 제1 컨택을 통해 전기적으로 접속된다. 그리고, 제2 수직 게이트 라인과 제2 수평 게이트 라인은 교차하는 영역에서 제2 컨택을 통해 전기적으로 접속된다. 그리고, 제3 수직 게이트 라인과 제3 수평 게이트 라인은 교차하는 영역에서 제3 컨택을 통해 전기적으로 접속된다. 이와 동일하게, N개의 수직 게이트 라인(130)과 N개의 수평 게이트 라인(120)이 쌍을 이루어 컨택을 통해 1:1로 전기적으로 접속된다.
- [0068] 다른 예로서, 수직 게이트 라인(130)과 수평 게이트 라인(120)은 교차하는 영역에서 직접 접속될 수도 있고, 제 3 레이어를 이용하여 간접적으로 접속될 수도 있다.
- [0069] 위에서는 수직 게이트 라인(130)과 수평 게이트 라인(120)이 동일한 개수로 형성되는 것을 설명하였지만 이는 본 발명의 여러 실시 예들 중에서 하나를 설명한 것이다. 본 발명의 다른 실시 예에서는 N개의 수평 게이트 라인과 M×N개(M은 2이상의 정수)의 수직 게이트 라인이 형성될 수 있다.
- [0070] 이어서, 수평 공통 전극 라인(140)은 액정 패널(100)의 중앙에서 수평 방향으로 형성되어 있다. 수평 공통 전극 라인(140)은 액정 패널 내에서 단 하나만 형성되며, 액정 패널(100)의 수평 방향을 가로지르도록 좌측에서부터

터 우측까지(또는 우측에서부터 좌측까지) 형성되어 있다.

- [0071] 그러나, 이에 한정되지 않고, 액정 패널(100) 내에서 복수의 수평 공통 전극 라인(140)이 형성될 수도 있다. 수평 공통 전극 라인(140)이 복수로 형성되는 경우에는 액정 패널(100)의 중앙뿐만 아니라, 액정 패널(100)의 상측 및 하측에도 형성될 수 있다.
- [0072] 복수의 수직 공통 전극 라인(150)은 액정 패널(100)의 수직 방향을 가로지르도록 상측에서부터 하측까지(또는 하측에서부터 상측까지) 형성되어 있다.
- [0073] 여기서, 복수의 수직 공통 전극 라인(150)은 액정 패널(100)의 전면에 걸쳐 균일하게 분포되도록 형성된다.
- [0074] 일 예로서, 복수의 데이터 라인(110)의 개수보다 복수의 수직 게이트 라인(130)의 개수가 작게 형성되는데, 복수의 수직 공통 전극 라인(150)은 수직 게이트 라인이 형성되어 있지 않은 부분에 형성될 수 있다.
- [0075] 즉, 복수의 데이터 라인(110)과 동일한 개수로 복수의 수직 라인을 형성하고, 복수의 수직 라인 중에서 일부를 화소에 게이트 신호를 공급하기 위한 복수의 수직 게이트 라인(130)으로 사용한다. 복수의 수직 라인 중에서 복수의 수직 게이트 라인(130)으로 사용된 것을 제외한 나머지 수직 라인들을 복수의 수직 공통 전극 라인(150)으로 사용할 수 있다.
- [0076] 그리고, 액정 패널(100)의 외곽부에 공통 전압 링크 라인이 형성되어 있고, 공통 전압 링크 라인과 수평 공통 전극 라인(140)이 전기적으로 연결되어 있다.
- [0077] 수평 공통 전극 라인(140)과 복수의 수직 공통 전극 라인(150)은 절연층을 사이에 두고 서로 다른 레이어에 형성되어 있다. 수평 공통 전극 라인(140)과 복수의 수직 공통 전극 라인(150)이 서로 중첩되는 영역에서 컨택(CNT)을 통해 접속된다.
- [0078] 즉, 액정 패널(100)의 중앙에서 수평 공통 전극 라인(140)과 복수의 수직 공통 전극 라인(150)이 컨택(CNT)을 통해 접속된다. 그리고, 복수의 수직 공통 전극 라인(150)은 컨택을 통해 화소의 공통 전극과 전기적으로 접속되어 공통 전극의 복수의 지점에서 공통 전압(Vcom)이 공급되도록 한다.
- [0079] 복수의 게이트 라인(120)과 수평 공통 전극 라인(140)은 제1 레이어에 형성될 수 있다. 그리고, 복수의 데이터 라인(110), 복수의 수직 게이트 라인(130) 및 복수의 수직 공통 전극 라인(150)은 제2 레이어에 형성될 수 있다.
- [0080] 그러나, 이에 한정되지 않고, 복수의 데이터 라인(110), 복수의 수직 게이트 라인(130) 및 복수의 수직 공통 전극 라인(150)은 제1 레이어에 형성될 수 있다. 그리고, 복수의 게이트 라인(120)과 수평 공통 전극 라인(140)은 제2 레이어에 형성될 수 있다.
- [0081] 또 다른 예로서, 복수의 게이트 라인(120)과 수평 공통 전극 라인(140)은 제1 레이어에 형성될 수 있다. 그리고, 복수의 데이터 라인(110), 복수의 수직 게이트 라인(130)이 제2 레이어에 형성될 수 있다. 그리고, 복수의 수직 공통 전극 라인(150)이 제3 레이어에 형성될 수도 있다.
- [0082] 도 8에서는, 화소가 싱글 도메인(single domain) 및 네모 반듯한 직사각형의 형태인 것을 일 예로 도시하고 있으나, 이에 한정되지 않고 화소는 멀티 도메인(multi domain)으로 형성될 수도 있다. 그리고, 데이터 라인(110), 수직 게이트 라인(130) 및 수직 공통 전극 라인(150)은 사선 방향으로 형성될 수도 있다.
- [0083] 도 9는 본 발명의 실시 예에 따른 액정 디스플레이 장치를 개략적으로 나타내는 도면이고, 도 10은 본 발명의 다른 실시 예에 따른 액정 디스플레이 장치의 액정 패널에 형성된 라인들의 배치 구조를 나타내는 도면이다.
- [0084] 도 9 및 도 10을 참조하면, 본 발명의 다른 실시 예에 따른 액정 디스플레이 장치는 복수의 화소(Pixel)들이 매트릭스 형태로 배열된 액정 패널(300)과, 액정 패널(300)을 구동하기 위한 구동 회로부를 포함한다. 구동 회로부는 액정 패널(300)의 좌측 및 우측 비 표시 영역에 형성된 게이트 드라이버(400) 및 액정 패널(300)의 상측 또는 하측에 배치된 데이터 드라이버(500)를 포함한다. 도면에 도시하지 않았지만, 구동 회로부(200)는 타이밍 컨트롤러 및 전원 생성부를 포함한다.
- [0085] 액정 패널(100)의 하부기판에는 복수의 데이터 라인(310), 복수의 게이트 라인(320), 수평 공통 전극 라인(340) 및 복수의 수직 공통 전극 라인(350)이 형성되어 있다.
- [0086] 복수의 데이터 라인(310)과 복수의 게이트 라인(320)이 교차되도록 형성되어 복수의 화소가 정의된다. 복수의 화소에 각각에는 공통 전압(Vcom)이 인가되는 공통 전극, 데이터 전압(Vdata)이 인가되는 화소 전극, 스토리지

커패시터(Cst) 및 스위칭 소자로써 TFT가 형성되어 있다.

- [0087] 복수의 게이트 라인(320)과 수평 공통 전극 라인(34)은 액정 패널(300) 내에서 수평 방향으로 형성되어 있다.
- [0088] 그리고, 복수의 수직 게이트 라인(330)과 복수의 수직 공통 전극 라인(350)은 액정 패널(300) 내에서 수직 방향으로 나란히 형성되어 있다. 즉, 복수의 데이터 라인(310)과 동일 방향으로 나란하게 복수의 수직 공통 전극 라인(350)이 형성되어 있다.
- [0089] 따라서, 수평 공통 전극 라인(340)과 복수의 데이터 라인(310)은 교차하도록 형성되어 있다. 그리고, 복수의 수직 공통 전극 라인(350)과 복수의 게이트 라인(320)은 교차하도록 형성되어 있다.
- [0090] 다시 설명하면, 복수의 데이터 라인(310) 및 복수의 수직 공통 전극 라인(350)은 액정 패널(100)의 수직 방향을 가로지르도록 상측에서부터 하측까지(또는 하측에서부터 상측까지) 형성되어 있다.
- [0091] 그리고, 복수의 게이트 라인(320)은 수평 공통 전극 라인(340)은 액정 패널(100)의 수평 방향을 가로지르도록 좌측에서부터 우측까지(또는 우측에서부터 좌측까지) 형성되어 있다.
- [0092] 수평 공통 전극 라인(340)은 액정 패널(100)의 중앙에서 수평 방향으로 형성되어 있다. 수평 공통 전극 라인(340)은 액정 패널 내에서 단 하나만 형성되며, 액정 패널(300)의 수평 방향을 가로지르도록 좌측에서부터 우측까지(또는 우측에서부터 좌측까지) 형성되어 있다.
- [0093] 그러나, 이에 한정되지 않고, 액정 패널(300) 내에서 복수의 수평 공통 전극 라인(340)이 형성될 수도 있다. 수평 공통 전극 라인(340)이 복수로 형성되는 경우에는 액정 패널(300)의 중앙뿐만 아니라, 액정 패널(300)의 상측 및 하측에도 형성될 수 있다.
- [0094] 여기서, 복수의 수직 공통 전극 라인(350)은 액정 패널(300)의 전면에 걸쳐 균일하게 분포되도록 형성된다.
- [0095] 그리고, 액정 패널(300)의 외곽부에 공통 전압 링크 라인이 형성되어 있고, 공통 전압 링크 라인과 수평 공통 전극 라인(340)이 전기적으로 연결되어 있다.
- [0096] 수평 공통 전극 라인(340)과 복수의 수직 공통 전극 라인(350)은 절연층을 사이에 두고 서로 다른 레이어에 형성되어 있다. 수평 공통 전극 라인(340)과 복수의 수직 공통 전극 라인(350)이 서로 중첩되는 영역에서 컨택(CNT)을 통해 접속된다.
- [0097] 즉, 액정 패널(100)의 중앙에서 수평 공통 전극 라인(340)과 복수의 수직 공통 전극 라인(350)이 컨택(CNT)을 통해 접속된다. 그리고, 복수의 수직 공통 전극 라인(350)은 컨택을 통해 화소의 공통 전극과 전기적으로 접속되어 공통 전극의 복수의 지점에서 공통 전압(Vcom)이 공급되도록 한다.
- [0098] 복수의 게이트 라인(320)과 수평 공통 전극 라인(340)은 제1 레이어에 형성될 수 있다. 그리고, 복수의 데이터 라인(310)과 복수의 수직 공통 전극 라인(350)은 제2 레이어에 형성될 수 있다.
- [0099] 그러나, 이에 한정되지 않고, 복수의 데이터 라인(310)과 복수의 수직 공통 전극 라인(350)은 제1 레이어에 형성될 수 있다. 그리고, 복수의 게이트 라인(320)과 수평 공통 전극 라인(340)은 제2 레이어에 형성될 수 있다.
- [0100] 도 11은 수평 공통 전극 라인과 수직 전극 라인을 적용하여 액정 패널의 공통 전극의 저항이 감소된 효과를 나타내는 도면이다.
- [0101] 도 11을 참조하면, 액정 패널의 세로 방향을 상단, 중앙, 하단으로 3분할하고, 액정 패널의 가로 방향을 A, B, C, D 영역으로 4분할하여 총 12개 영역으로 액정 패널의 전면을 분할 하였다. 액정 패널의 전면을 12개의 영역으로 분할하여 공통 전극의 저항을 측정한 결과 전면에서 공통 전극의 저항이 감소된 것을 확인할 수 있다.
- [0102] 상술한 바와 같이 액정 패널의 중앙에 하나의 수평 공통 전극 라인을 형성하고, 복수의 수직 공통 전극 라인을 형성하면 종래 기술 대비 액정 패널의 전면에 걸쳐 공통 전극의 저항이 감소된다.
- [0103] 액정 패널의 대형화될수록 공통 전극의 저항이 증가하게 되는데, 본 발명의 액정 디스플레이 장치는 복수의 지점에서 수평 공통 전극 라인과 복수의 수직 공통 전극 라인이 컨택되어, 공통 전극의 전면에서 저항이 감소된 효과를 얻을 수 있다.
- [0104] 본 발명이 속하는 기술분야의 당 업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다.

[0105] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

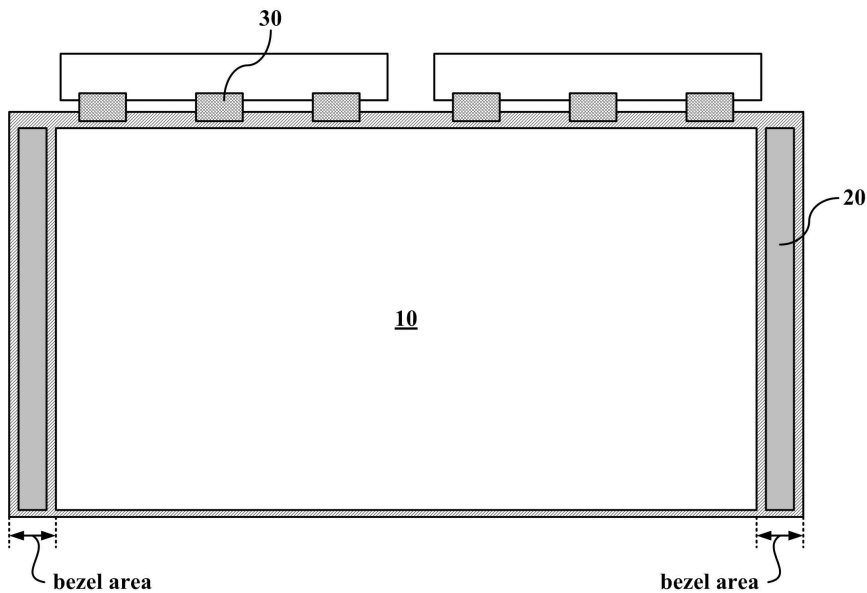
부호의 설명

[0106]

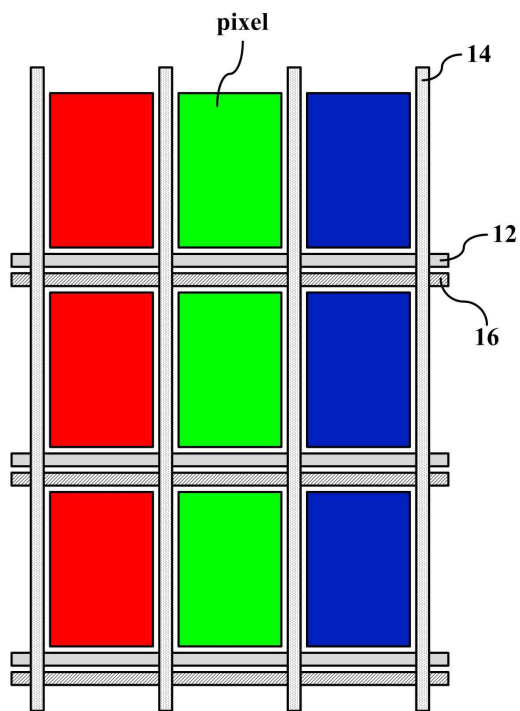
100, 300: 액정 패널	110, 310: 데이터 라인
120: 수평 게이트 라인	130: 수직 게이트 라인
140, 340: 수평 공통 전극 라인	150, 350: 수직 공통 전극 라인
200: 구동 회로부	400: 게이트 드라이버
500: 데이터 드라이버	

도면

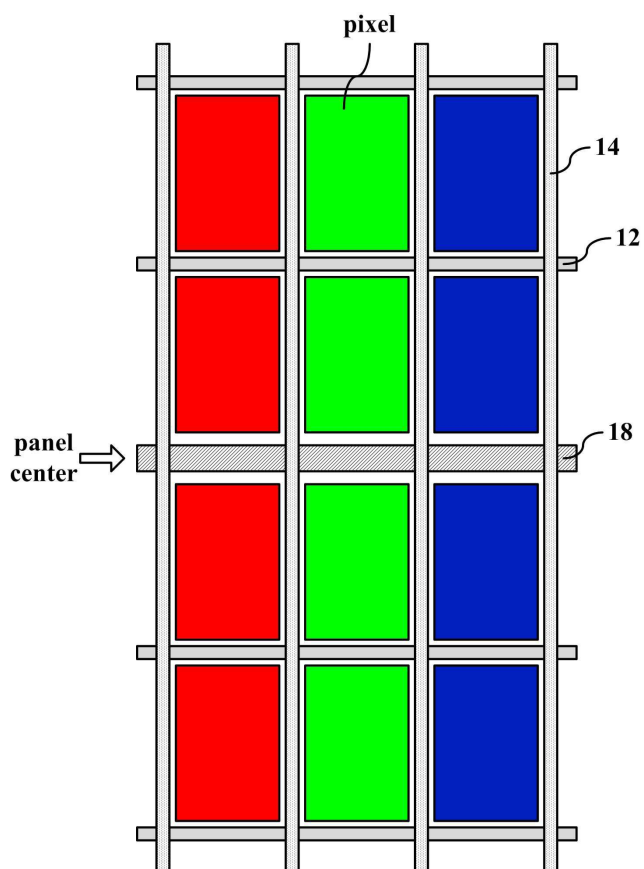
도면1



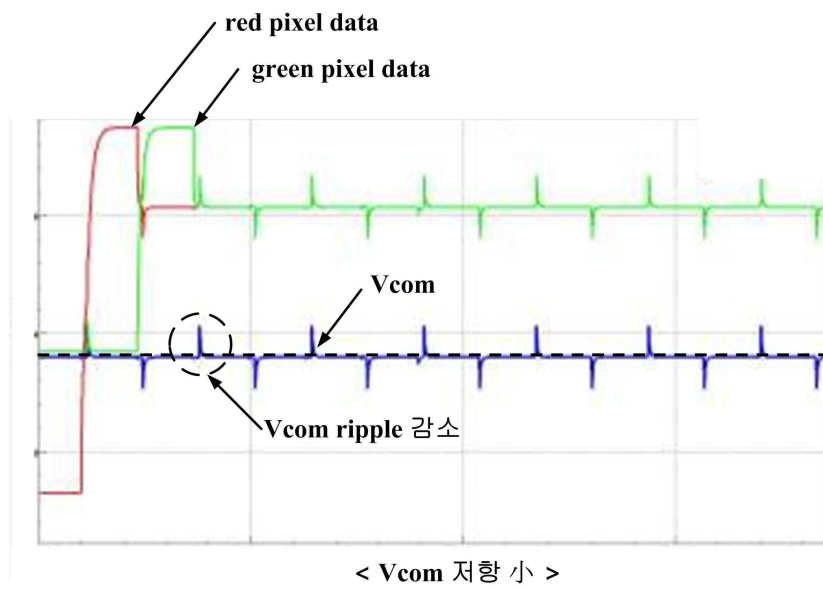
도면2



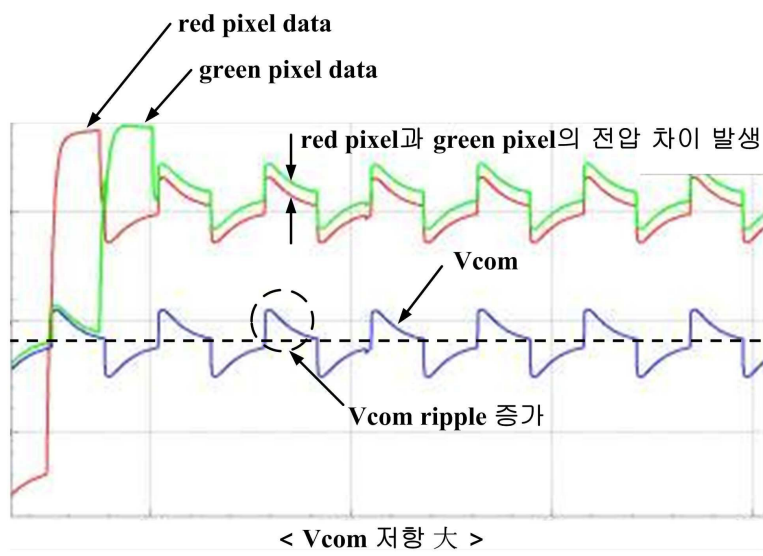
도면3



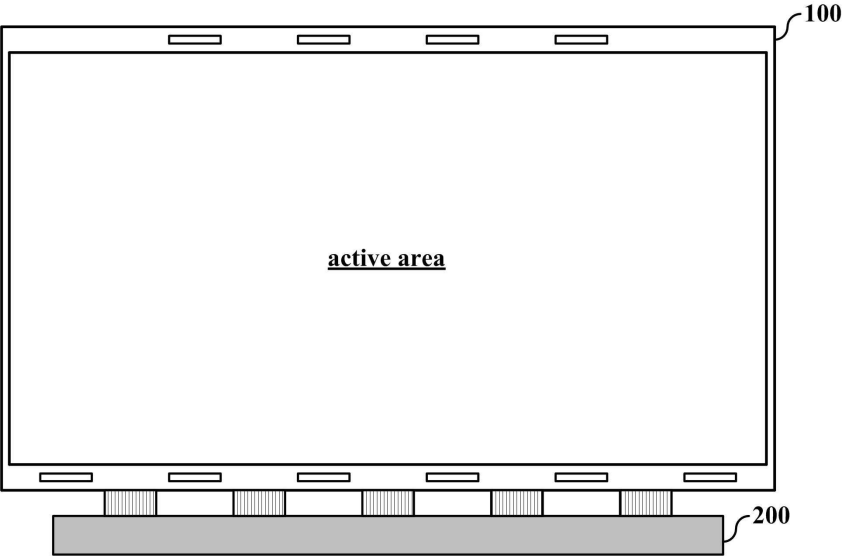
도면4



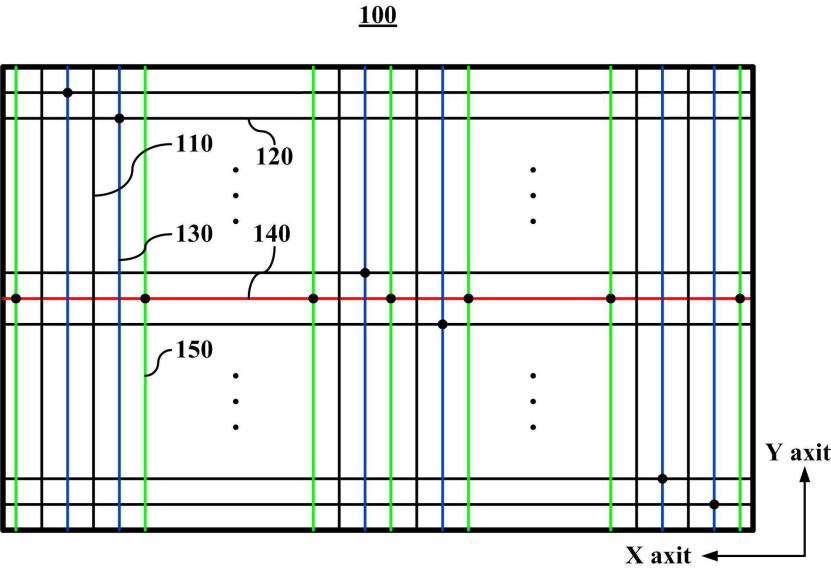
도면5



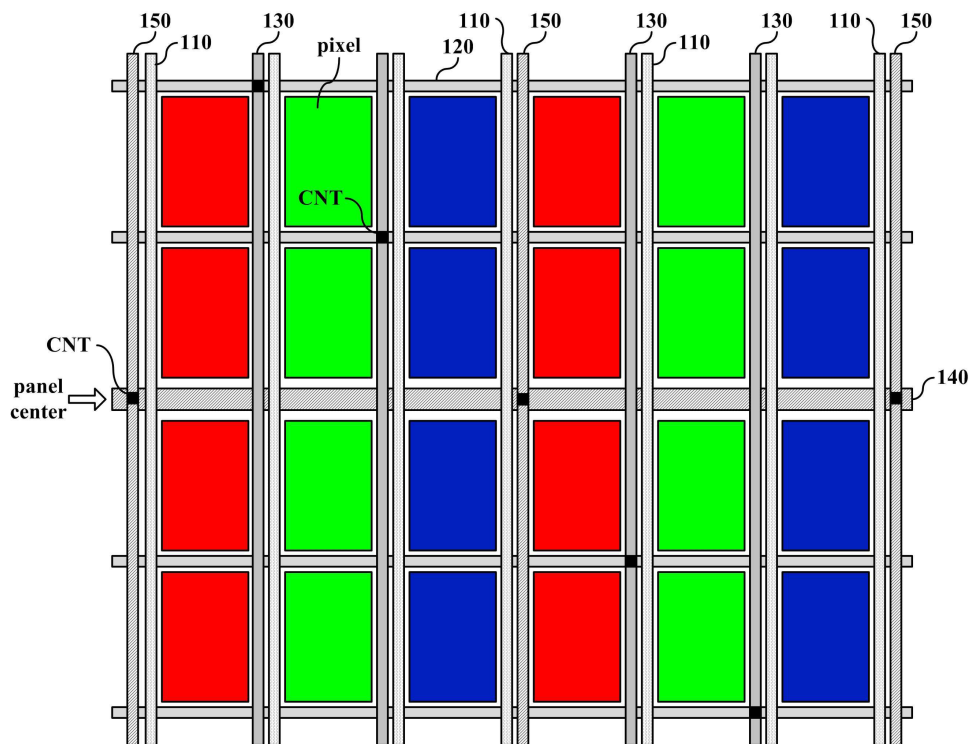
도면6



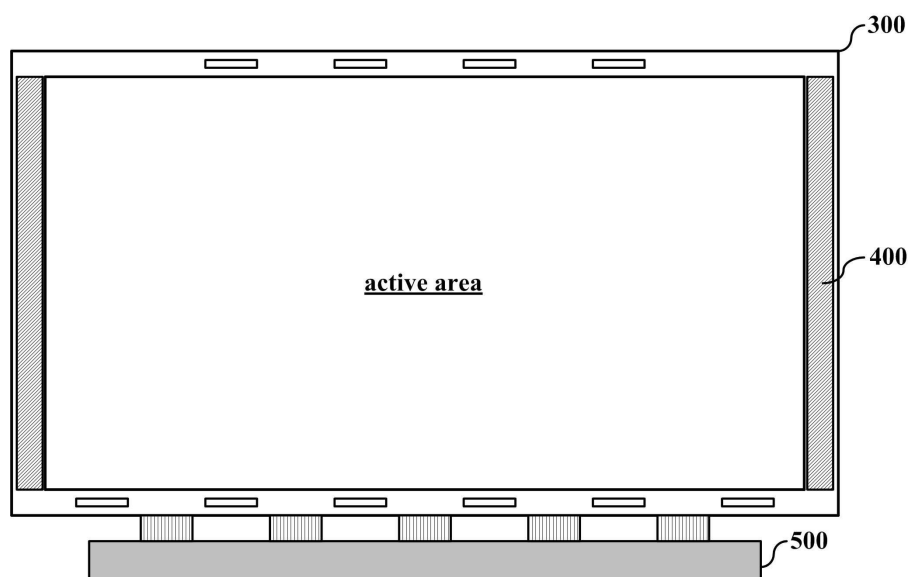
도면7



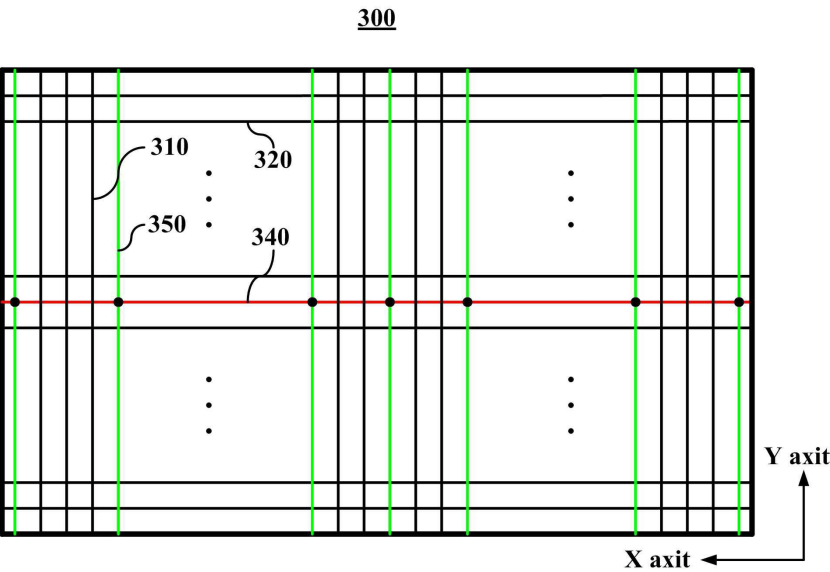
도면8



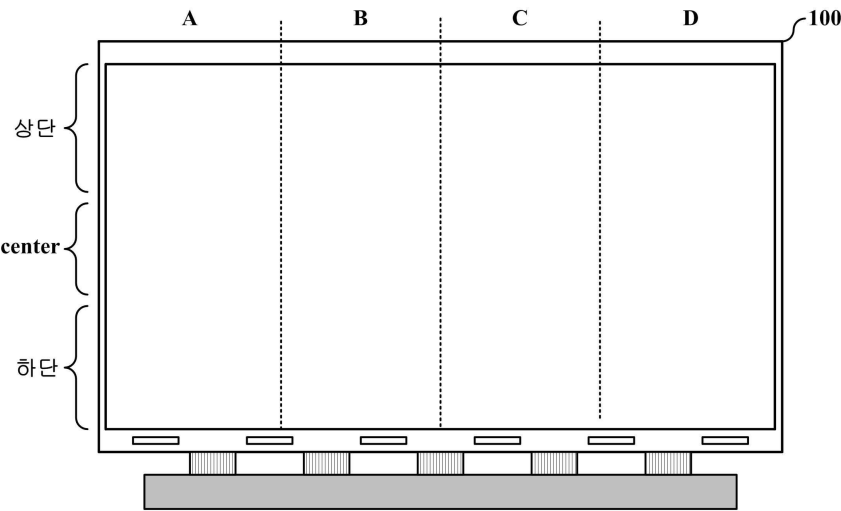
도면9



도면10



도면11



< 종래기술 > [Ω]

	A	B	C	D
상단	89.1	112.3	111.5	89.5
center	73.5	106.9	104.9	72.3
하단	78.5	104.1	102.3	74.6

< 본 발명 > [Ω]

	A	B	C	D
상단	83.3	105.6	106.9	87.7
center	51.6	87.3	91.8	66.6
하단	73.4	97.9	98.2	74.6

专利名称(译)	液晶显示装置		
公开(公告)号	KR102052741B1	公开(公告)日	2019-12-06
申请号	KR1020130112767	申请日	2013-09-23
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	한예슬 이병현		
发明人	한예슬 이병현		
IPC分类号	G02F1/133 G02F1/1343		
CPC分类号	G02F1/13306 G02F1/134309 G02F1/13458		
审查员(译)	金		
其他公开文献	KR1020150033146A		
外部链接	Espacenet		

摘要(译)

平板显示装置以及液晶显示装置技术领域本发明涉及平板显示装置以及公共电极的电阻减小而提高驱动稳定性和显示质量的液晶显示装置。根据本发明实施例的液晶显示装置包括垂直地形成在液晶面板中的多条数据线；和在与多条数据线相同的方向上平行形成的多条栅极线；水平形成多条水平栅极线以与多条数据线交叉；在液晶面板的中央沿水平方向形成的水平公共电极线。沿与多条数据线相同的方向平行形成的多条垂直公共电极线，其中水平公共电极线和多条垂直公共电极线的特征在于在液晶面板的中央接触。

