



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0086713
(43) 공개일자 2014년07월08일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2012-0157536

(22) 출원일자 2012년12월28일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

조창훈

경북 구미시 인동26길 65, 108동 606호 (진평동, 미래주공아파트)

(74) 대리인

특허법인로알

전체 청구항 수 : 총 8 항

(54) 발명의 명칭 데이터 전압의 극성 제어 방법과 이를 이용한 액정표시장치

(57) 요약

본 발명은 데이터 전압의 극성 제어 방법과 이를 이용한 액정표시장치에 관한 것으로, 이 데이터 전압의 극성 제어 방법은 소스 드라이브 IC에서 이웃한 I 개의 채널들을 통해 출력될 데이터들이 속한 그룹 단위로 상기 데이터들의 직류값을 계산하는 단계; 상기 직류값을 누적하는 단계; 제n 그룹의 직류값을 제n-1 그룹까지 누적된 제n-1 그룹의 누적 직류값과 합한 제n 그룹의 누적 직류값의 절대값을 소정의 문턱값과 비교하는 단계; 및 상기 제n 그룹의 누적 직류값의 절대값이 상기 문턱값을 초과할 때 그룹 극성 데이터를 변경하는 단계를 포함한다.

대표도

n(Group 수)		1	2	3	4	5	...	n
Conventional		RGBRGBRGBRGB +*--*+--*+--*	RGBRGBRGBRGB +*--*+--*+--*	RGBRGBRGBRGB +*--*+--*+--*	RGBRGBRGBRGB +*--*+--*+--*	RGBRGBRGBRGB +*--*+--*+--*	...	RGBRGBRGBRGB +*--*+--*+--*
	N(n)		RGBRGBRGBRGB +*--*+--*+--*	RGBRGBRGBRGB +*--*+--*+--*	RGBRGBRGBRGB +*--*+--*+--*	RGBRGBRGBRGB +*--*+--*+--*	...	RGBRGBRGBRGB +*--*+--*+--*
GPOL		0	0	1	1	0	...	0
G(n)	GPOL=0		RGBRGBRGBRGB +*--*+--*+--*	RGBRGBRGBRGB +*--*+--*+--*	RGBRGBRGBRGB +*--*+--*+--*	RGBRGBRGBRGB +*--*+--*+--*	...	RGBRGBRGBRGB +*--*+--*+--*
	GPOL=1		RGBRGBRGBRGB --*+--*+--*+*	RGBRGBRGBRGB --*+--*+--*+*	RGBRGBRGBRGB --*+--*+--*+*	RGBRGBRGBRGB --*+--*+--*+*	...	RGBRGBRGBRGB --*+--*+--*+*
DC(n)		DC(1)	DC(2)	DC(3)	DC(4)	DC(5)	...	DC(n)

특허청구의 범위

청구항 1

소스 드라이브 IC에서 이웃한 I(I는 3~18 사이의 3의 배수 중 어느 하나) 개의 채널들을 통해 출력될 데이터들이 속한 그룹 단위로 상기 데이터들의 직류값을 계산하는 단계;

상기 직류값을 누적하는 단계;

제 n (n 은 양의 정수) 그룹의 직류값을 제 $n-1$ 그룹까지 누적된 제 $n-1$ 그룹의 누적 직류값과 합한 제 n 그룹의 누적 직류값의 절대값을 소정의 문턱값과 비교하는 단계; 및

상기 제 n 그룹의 누적 직류값의 절대값이 상기 문턱값을 초과할 때 그룹 극성 데이터를 변경하는 단계를 포함하고,

상기 직류값은 상기 I 개의 채널들을 통해 출력될 데이터들이 속한 그룹 내에서 고계조 데이터를 합한 값이고,

상기 그룹 극성 데이터는 상기 그룹을 대표하는 제1 극성을 정의하는 것을 특징으로 하는 데이터 전압의 극성 제어 방법.

청구항 2

제 1 항에 있어서,

상기 그룹 극성 데이터는 1 그룹 내에 속하는 데이터들이 포함되는 데이터 스트림에 포함되어 상기 소스 드라이브 IC로 전송되는 것을 특징으로 하는 데이터 전압의 극성 제어 방법.

청구항 3

제 2 항에 있어서,

상기 소스 드라이브 IC는 상기 그룹 극성 데이터에 응답하여 상기 I 개의 채널들을 통해 출력될 데이터 전압들 각각의 극성을 선택하는 것을 특징으로 하는 데이터 전압의 극성 제어 방법.

청구항 4

제 1 항에 있어서,

매 라인마다 최좌측에 위치하는 제1 서브 픽셀의 극성을 정의하는 라인 대표값을 설정하는 단계; 및

이웃한 그룹들의 직류값과 그 직류값의 부호를 비교한 결과에 따라 상기 라인 대표 극성을 유지 또는 반전한 값으로 상기 그룹 극성 데이터를 선택하는 단계를 더 포함하고,

제1 그룹의 직류값을 DC(1), 제2 그룹의 직류값을 DC(2), 제3 그룹의 직류값을 DC(3), 제4 그룹의 직류값을 DC(4)라 할 때,

$|DC(1)|=|DC(2)|$ 이고 상기 DC(1)의 부호와 상기 DC(2)의 부호가 같으면, 상기 제2 그룹의 그룹 극성 데이터는 상기 라인 대표 극성을 반전한 값으로 선택되고 상기 제1 그룹의 그룹 극성 데이터는 상기 라인 대표 극성과 같은 값으로 선택되며,

$|DC(1)| \neq |DC(2)|$ 이고 상기 DC(1)의 부호와 상기 DC(2)의 부호가 다르면, 상기 제2 그룹의 그룹 극성 데이터는 상기 라인 대표 극성과 같은 극성으로 선택되고 상기 제1 그룹의 그룹 극성 데이터도 상기 라인 대표 극성과 같은 값으로 선택되며,

$|DC(1)+DC(2)| = |DC(3)+DC(4)|$ 이고 DC(1)+DC(2)의 부호와 DC(3)+DC(4)의 부호가 같으면 상기 제3 그룹의 그룹 극성 데이터는 상기 라인 대표 극성을 반전한 값으로 선택되고, 상기 제2 그룹의 그룹 극성 데이터는 상기 라인 대표 극성과 같은 값으로 선택되며,

$|DC(1)+DC(2)| \neq |DC(3)+DC(4)|$ 이고 상기 DC(1)+DC(2)의 부호와 상기 DC(3)+DC(4)의 부호가 다르면 상기 제3 그룹의 그룹 극성 데이터는 상기 라인 대표 극성과 같은 값으로 선택되고 상기 제2 그룹의 그룹 극성 데이터도

라인 대표 극성과 같은 값으로 선택되는 것을 특징으로 하는 데이터 전압의 극성 제어 방법.

청구항 5

데이터 라인들과 게이트 라인들이 직교하고 픽셀들이 매트릭스 형태로 배치되는 표시패널;

입력 영상의 데이터와 함께 상기 데이터의 극성을 정의하는 그룹 극성 데이터를 수신하여 상기 그룹 극성 데이터에 따라 데이터 전압들 각각의 극성을 선택하고, 상기 데이터 전압들을 상기 데이터 라인들로 출력하는 소스 드라이브 IC;

상기 소스 드라이브 IC에서 이웃한 I(I는 3~18 사이의 3의 배수 중 어느 하나) 개의 채널들을 통해 출력될 데이터들이 속한 그룹 단위로 상기 데이터들의 직류값을 계산하고 상기 직류값을 누적하며, 제n(n은 양의 정수) 그룹의 직류값을 제n-1 그룹까지 누적된 제n-1 그룹의 누적 직류값과 합한 제n 그룹의 누적 직류값의 절대값을 소정의 문턱값과 비교한 결과를 바탕으로 상기 그룹 극성 데이터를 결정하는 타이밍 컨트롤러를 포함하고,

상기 타이밍 컨트롤러는 상기 제n 그룹의 누적 직류값의 절대값이 상기 문턱값을 초과할 때 그룹 극성 데이터를 변경하고,

상기 직류값은 상기 I 개의 채널들을 통해 출력될 데이터들이 속한 그룹 내에서 고계조 데이터를 합한 값이고,

상기 그룹 극성 데이터는 상기 그룹을 대표하는 제1 극성을 정의하는 것을 특징으로 하는 액정표시장치.

청구항 6

제 5 항에 있어서,

상기 타이밍 컨트롤러는,

1 그룹 내에 속하는 데이터들에 상기 그룹 극성 데이터를 추가한 데이터 스트림을 상기 소스 드라이브 IC로 전송하는 것을 특징으로 하는 액정표시장치.

청구항 7

제 6 항에 있어서,

상기 소스 드라이브 IC는 상기 그룹 극성 데이터에 응답하여 상기 I 개의 채널들을 통해 출력될 데이터 전압들 각각의 극성을 선택하는 것을 특징으로 하는 액정표시장치.

청구항 8

제 5 항에 있어서,

상기 타이밍 컨트롤러는,

매 라인마다 최좌측에 위치하는 제1 서브 픽셀의 극성을 정의하는 라인 대표값을 설정하고,

이웃한 그룹들의 직류값과 그 직류값의 부호를 비교한 결과에 따라 상기 라인 대표 극성을 유지 또는 반전한 값으로 상기 그룹 극성 데이터를 선택하고,

제1 그룹의 직류값을 DC(1), 제2 그룹의 직류값을 DC(2), 제3 그룹의 직류값을 DC(3), 제4 그룹의 직류값을 DC(4)라 할 때,

$|DC(1)|=|DC(2)|$ 이고 상기 DC(1)의 부호와 상기 DC(2)의 부호가 같으면, 상기 제2 그룹의 그룹 극성 데이터는 상기 라인 대표 극성을 반전한 값으로 선택되고 상기 제1 그룹의 그룹 극성 데이터는 상기 라인 대표 극성과 같은 값으로 선택되며,

$|DC(1)|=|DC(2)|$ 이고 상기 DC(1)의 부호와 상기 DC(2)의 부호가 다르면, 상기 제2 그룹의 그룹 극성 데이터는 상기 라인 대표 극성과 같은 극성으로 선택되고 상기 제1 그룹의 그룹 극성 데이터도 상기 라인 대표 극성과 같은 값으로 선택되며,

$|DC(1)+DC(2)| = |DC(3)+DC(4)|$ 이고 DC(1)+DC(2)의 부호와 DC(3)+DC(4)의 부호가 같으면 상기 제3 그룹의 그룹 극성 데이터는 상기 라인 대표 극성을 반전한 값으로 선택되고, 상기 제2 그룹의 그룹 극성 데이터는 상기 라인 대표 극성과 같은 값으로 선택되며,

$|DC(1)+DC(2)| = |DC(3)+DC(4)|$ 이고 상기 $DC(1)+DC(2)$ 의 부호와 상기 $DC(3)+DC(4)$ 의 부호가 다르면 상기 제3 그룹의 그룹 극성 데이터는 상기 라인 대표 극성과 같은 값으로 선택되고 상기 제2 그룹의 그룹 극성 데이터도 라인 대표 극성과 같은 값으로 선택되는 것을 특징으로 하는 액정표시장치.

명세서

기술 분야

[0001] 본 발명은 데이터 전압의 극성 제어 방법과 이를 이용한 액정표시장치에 관한 것이다.

배경 기술

[0002] 액티브 매트릭스(Active Matrix) 구동방식의 액정표시장치는 스위칭 소자로서 박막트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)를 이용하여 동영상상을 표시하고 있다. 이 액정표시장치는 음극선관(Cathode Ray Tube, CRT)에 비하여 소형화가 가능하여 휴대용 정보기기, 사무기기, 컴퓨터 등에서 표시기에 응용됨은 물론, 텔레비전에도 응용되어 음극선관을 빠르게 대체하고 있다.

[0003] 액정표시장치의 액정셀들은 화소전극에 공급되는 데이터 전압과 공통전극에 공급되는 공통전압의 전위차에 따라 투과율을 변화시킴으로써 화상을 표시한다. 액정표시장치는 잔상을 줄이고 액정의 열화를 방지하기 위하여 액정에 인가되는 데이터 전압의 극성을 주기적으로 반전시키는 인버전 방식으로 구동되고 있다.

[0004] 일반적으로 액정표시장치는 1 수평기간 단위로 반전되는 극성제어신호(POL)로 1 라인의 픽셀들에 기입될 데이터의 극성을 제어한다. 액정표시장치에서 데이터 전압의 극성과 입력 영상의 데이터 패턴의 상관 관계에 따라 액정표시장치의 화질이 떨어질 수 있다. 일 예로, 1 라인의 픽셀들에 표시될 데이터들의 정극성과 부극성이 균형을 이루지 못하고 어느 한 극성이 더 강하게 될 수 있다. 이렇게 1 라인의 픽셀들에 기입될 데이터의 극성이 어느 한 극성으로 치우치면 공통전압(Vcom)이 시프트(shift)될 수 있다. 극성의 불균일 정도는 1 라인 데이터에서 고계조 데이터의 극성을 카운트하여 그 결과를 누적한 직류(DC) 값으로 알 수 있다. 공통전압(Vcom)이 시프트되면 액정셀들의 기준 전위가 흔들리기 때문에 관찰자는 액정표시장치에 표시된 화상에서 스메어(smear), 그리니쉬(greenish), 플리커(flicker)와 같은 현상을 느낄 수 있다. 액정표시패널에 터치 센서들이 인셀 타입(in-cell type)으로 내장되는 경우에 공통전압(Vcom)이 시프트되면 터치 센서 신호의 오프셋값을 변동시켜 터치 센서의 인식률을 떨어뜨릴 수 있다.

[0005] 이러한 현상을 줄이기, 본원 출원인은 대한민국 출원 10-2010-0079684(2010. 08. 18)에서 소정 개수의 데이터 단위로 계산된 직류 값과, 현재까지 누적된 직류 값의 합이 최소가 되는 방향으로 데이터 극성 패턴을 변경하는 방법을 제안한 바 있다. 이 방법은 공통전압 리플(ripple)을 최소로 제어할 수 있으나 일부 픽셀이 깜빡이게 보이고 마우스 포인트가 움직일 때 고스트(ghost) 현상이 나타날 수 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 문제 패턴 인식에 필요한 기본 패턴이 필요 없고 어떠한 유형의 문제 패턴에서도 데이터 전압들의 극성 균형 효과를 얻을 수 있는 데이터 전압의 극성 제어 방법과 이를 이용한 액정표시장치를 제공한다.

과제의 해결 수단

[0007] 본 발명의 데이터 전압의 극성 제어 방법은 소스 드라이브 IC에서 이웃한 I(I는 3~18 사이의 3의 배수 중 어느 하나) 개의 채널들을 통해 출력될 데이터들이 속한 그룹 단위로 상기 데이터들의 직류값을 계산하는 단계; 상기 직류값을 누적하는 단계; 제n(n은 양의 정수) 그룹의 직류값을 제n-1 그룹까지 누적된 제n-1 그룹의 누적 직류값과 합한 제n 그룹의 누적 직류값의 절대값을 소정의 문턱값과 비교하는 단계; 및 상기 제n 그룹의 누적 직류값의 절대값이 상기 문턱값을 초과할 때 그룹 극성 데이터를 변경하는 단계를 포함한다.

- [0008] 상기 직류값은 상기 I 개의 채널들을 통해 출력될 데이터들이 속한 그룹 내에서 고계조 데이터를 합한 값이다.
- [0009] 상기 그룹 극성 데이터는 상기 그룹을 대표하는 제1 극성을 정의한다.
- [0010] 본 발명의 액정표시장치는 데이터 라인들과 게이트 라인들이 직교하고 픽셀들이 매트릭스 형태로 배치되는 표시패널; 입력 영상의 데이터와 함께 상기 데이터의 극성을 정의하는 그룹 극성 데이터를 수신하여 상기 그룹 극성 데이터에 따라 데이터 전압들 각각의 극성을 선택하고, 상기 데이터 전압들을 상기 데이터 라인들로 출력하는 소스 드라이브 IC; 상기 소스 드라이브 IC에서 이웃한 I(I는 3~18 사이의 3의 배수 중 어느 하나) 개의 채널들을 통해 출력될 데이터들이 속한 그룹 단위로 상기 데이터들의 직류값을 계산하고 상기 직류값을 누적하며, 제 n(n은 양의 정수) 그룹의 직류값을 제n-1 그룹까지 누적된 제n-1 그룹의 누적 직류값과 합한 제n 그룹의 누적 직류값의 절대값을 소정의 문턱값과 비교한 결과를 바탕으로 상기 그룹 극성 데이터를 결정하는 타이밍 컨트롤러를 포함한다.

발명의 효과

- [0011] 본 발명은 제n 그룹의 직류값을 제n-1 그룹까지 누적된 제n-1 그룹의 누적 직류값과 합한 제n 그룹의 누적 직류값의 절대값을 소정의 문턱값과 비교하고, 그 비교 결과 제n 그룹의 누적 직류값의 절대값이 문턱값을 초과할 때 그룹 극성 데이터를 변경한다. 그 결과, 본 발명은 공통전압 리플을 적정 수준으로 관리하고 일부 픽셀이 깜빡이게 보이고 마우스 포인트가 움직일 때 고스트 현상이 나타나는 문제를 해결할 수 있다.

도면의 간단한 설명

- [0012] 도 1은 본 발명의 실시예에 따른 액정표시장치를 나타내는 블록도이다.
- 도 2 내지 도 4는 표시패널의 다양한 구조를 보여 주는 도면들이다.
- 도 5는 본 발명의 실시예에 따른 데이터 전압의 극성 제어 방법을 보여 주는 도면이다.
- 도 6은 본 발명의 실시예에 따른 데이터 전압의 극성 제어 방법의 일 예를 보여 주는 도면이다.
- 도 7은 종래의 극성제어신호와 본 발명의 그룹 극성 데이터를 비교한 도면이다.
- 도 8은 본 발명의 타이밍 컨트롤러에서 그룹 극성 데이터를 생성하는 부분을 보여 주는 도면이다.
- 도 9는 타이밍 컨트롤러와 소스 드라이브 IC 사이에서 mini LVDS 인터페이스 규격으로 전송되는 데이터 스트림의 일 예를 보여 주는 도면이다.
- 도 10은 소스 드라이브 IC를 상세히 보여 주는 블록도이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [0014] 도 1 내지 도 4를 참조하면, 본 발명의 실시예에 따른 액정표시장치는 표시패널(100), 타이밍 컨트롤러(timing controller, TCON)(101), 데이터 구동회로(102), 및 게이트 구동회로(103)를 포함한다. 데이터 구동회로(102)는 하나 이상의 소스 드라이브 IC(Integrated Circuit)를 포함한다. 게이트 구동회로(103)는 하나 이상의 게이트 드라이브 IC를 포함한다.
- [0015] 표시패널(100)은 두 장의 유리기관 사이에 액정층이 형성된다. 표시패널(100)은 데이터 라인들(DL)과 게이트 라인들(GL)의 교차 구조에 의해 매트릭스 형태로 배치된 픽셀들을 포함한다. 픽셀들은 도 2 내지 도 4와 같이 적색 서브픽셀(R), 녹색 서브픽셀(G), 및 청색 서브픽셀(B)로 나뉘어질 수 있다. 서브픽셀들 각각은 액정셀들(Clc), TFT, 및 스토리지 커패시터(Cst)를 포함한다.
- [0016] 표시패널(100)에서 입력 영상이 표시되는 픽셀 어레이는 TFT 어레이와 컬러 필터 어레이로 나뉘어진다. 표시패

널(100)의 하부 유리기관에는 도 2 내지 도 4와 같은 TFT 어레이가 형성된다. TFT 어레이는 데이터 라인들(DL), 데이터 라인들(DL)과 교차하는 게이트 라인들(GL), 액정셀들(Clc)의 화소전극(1)에 접속된 TFT들, 및 스토리지 커패시터(Cst) 등을 포함한다. 액정셀들(Clc)은 TFT에 접속되어 화소전극들(1)과 공통전극(2) 사이의 전계에 의해 구동된다. 표시패널(100)의 상부 유리기관 상에는 블랙매트릭스, 컬러필터 등을 포함한 컬러 필터 어레이가 형성된다. 표시패널(100)의 상부 유리기관과 하부 유리기관 각각에는 편광판이 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다. 표시패널(100)에는 터치 센서들이 내장될 수 있다.

[0017] 공통전극(2)은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 유리기관 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극(1)과 함께 하부 유리기관 상에 형성된다.

[0018] 본 발명에서 적용 가능한 표시패널(100)은 TN 모드, VA 모드, IPS 모드, FFS 모드뿐 아니라 어떠한 액정모드에도 구현될 수 있다. 본 발명의 액정표시장치는 투과형 액정표시장치, 반투과형 액정표시장치, 반사형 액정표시장치 등 어떠한 형태로도 구현될 수 있다. 투과형 액정표시장치와 반투과형 액정표시장치에서는 백라이트 유닛이 필요하다. 백라이트 유닛은 직하형(direct type) 백라이트 유닛 또는, 에지형(edge type) 백라이트 유닛으로 구현될 수 있다.

[0019] 타이밍 컨트롤러(101)는 호스트 시스템(Host system, SYSTEM)(104)으로부터 입력된 입력 영상의 디지털 비디오 데이터(RGB)를 데이터 구동회로(102)로 전송한다.

[0020] 타이밍 컨트롤러(101)는 호스트 시스템(104)으로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭(CLK) 등의 타이밍신호를 입력받는다. 타이밍 컨트롤러(101)는 호스트 시스템(104)으로부터 입력된 타이밍 신호를 바탕으로 데이터 구동회로(102)와 게이트 구동회로(103)의 동작 타이밍을 제어하기 위한 타이밍 제어신호들을 발생한다. 타이밍 제어신호들은 게이트 구동회로(103)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호와, 데이터 구동회로(102)의 동작 타이밍과 데이터 전압의 수직 극성을 제어하기 위한 데이터 타이밍 제어신호를 포함한다.

[0021] 게이트 타이밍 제어신호는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 시프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다. 게이트 스타트 펄스(GSP)는 첫 번째 게이트펄스를 발생화하는 게이트 드라이브 IC에 인가되어 첫 번째 게이트펄스가 발생되도록 그 게이트 드라이브 IC를 제어한다. 게이트 시프트 클럭(GSC)은 게이트 드라이브 IC들에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스(GSP)를 시프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호(GOE)는 게이트 드라이브 IC들의 출력을 제어한다. 타이밍 컨트롤러(101)는 게이트 타이밍 제어신호를 별도의 제어신호 버스 전송라인을 통해 게이트 드라이브 IC들에 전송한다.

[0022] 데이터 타이밍 제어신호는 그룹 극성 데이터(GPOL), 수평 극성 데이터(GHINV), 채널 선택 옵션 데이터(GMODE1, GMODE2), 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함한다. 그룹 극성 데이터(GPOL)는 소스 드라이브 IC에서 이웃하는 I(I는 3~18 사이의 3의 배수 중 어느 하나) 개의 채널들을 통해 동시에 출력되는 데이터들의 극성 패턴을 대표하는 제1 극성을 정의한다. 수평 극성 데이터(GHINV)는 소스 드라이브 IC의 I 채널들을 통해 동시에 출력되는 데이터들의 수평 극성 반전 주기를 제어한다. 채널 선택 옵션 데이터(GMODE1, GMODE2)는 멀티 채널을 지원하는 소스 드라이브 IC들에 입력되어 그 소스 드라이브 IC들의 채널 개수를 선택하고 비선택된 채널을 디스에이블시킨다. 소스 출력 인에이블신호(SOE)는 소스 드라이브 IC들의 출력 타이밍을 제어한다.

[0023] 타이밍 컨트롤러(101)는 그룹 극성 데이터(GPOL), 수평 극성 데이터(GHINV), 채널 선택 옵션 데이터(GMODE1, GMODE2) 등의 타이밍 데이터를 1 그룹에 속한 입력 영상의 RGB 디지털 비디오 데이터들에 추가한 데이터 스트림(도 9)을 데이터 버스 전송라인들을 통해 소스 드라이브 IC들에 전송한다. 따라서, 소스 드라이브 IC들에는 그룹 극성 데이터(GPOL), 수평 극성 데이터(GHINV), 채널 선택 옵션 데이터(GMODE1, GMODE2)가 수신되는 핀(pin)이 없다. 타이밍 컨트롤러(101)는 소스 출력 인에이블신호(SOE)를 별도의 제어신호 버스 전송라인을 통해 소스 드라이브 IC들에 전송한다.

[0024] 이하의 실시예에서, 편의상 I=6을 예로 들지만, 3, 9, 12, 15, 18일 수 있으므로 I=6으로 한정되지 않는다. 소스 드라이브 IC의 채널들이란 데이터 라인들에 1:1로 연결된 소스 드라이브 IC의 출력 단자들을 의미한다.

[0025] 타이밍 컨트롤러(101)는 소스 드라이브 IC에 데이터를 전송하기에 앞서 소정 길이의 그룹 단위로 직류값을 계산

한다. 그룹은 소스 드라이브 I에서 이웃하는 I 개의 채널들을 통해 동시에 출력되는 데이터들을 포함하는 데이터 그룹이다. 직류값은 1 그룹 내에 데이터들 중에서 고계조 데이터를 합한 값으로서 그 그룹의 극성 불균일 세기를 나타낸다.

[0026] 타이밍 컨트롤러(101)는 제n(n은 양의 정수) 그룹의 직류값을 제n-1 그룹까지 누적된 제n-1 그룹의 누적 직류값과 합한 제n 그룹의 누적 직류값의 절대값을 소정의 문턱값과 비교한다. 그리고 타이밍 컨트롤러(101)는 제n 그룹의 누적 직류값의 절대값이 문턱값을 초과할 때 그룹 극성 데이터(GPOL)를 변경한다.

[0027] 호스트 시스템(104)은 텔레비전 시스템, 홈 시어터 시스템, 셋톱박스, 네비게이션 시스템, DVD 플레이어, 블루레이 플레이어, 개인용 컴퓨터(PC), 폰 시스템(Phone system) 중 어느 하나로 구현될 수 있다. 호스트 시스템(104)은 입력 영상의 디지털 비디오 데이터(RGB)를 액정표시패널(100)의 해상도에 맞게 스케일링한다. 호스트 시스템(104)은 입력 영상의 디지털 비디오 데이터(RGB)와 함께 타이밍 신호들(Vsync, Hsync, DE, MCLK)을 타이밍 컨트롤러(101)로 전송한다.

[0028] 데이터 구동회로(102)는 하나 이상의 소스 드라이브 IC들을 포함한다. 소스 드라이브 IC들 각각은 시프트 레지스터, 래치, 디지털-아날로그 변환기, 출력 버퍼 등을 포함한다. 소스 드라이브 IC들은 타이밍 컨트롤러(101)의 제어 하에 디지털 비디오 데이터(RGB)를 샘플링하여 래치한다. 소스 드라이브 IC들은 디지털 비디오 데이터(RGB)를 아날로그 정극성/부극성 감마보상전압으로 변환하여 데이터 전압을 발생하고, 그룹 극성 패턴신호에 응답하여 데이터 전압의 극성을 반전시킨다. 소스 드라이브 IC들은 소스 출력 인에이블 신호(SOE)에 응답하여 데이터 전압을 데이터 라인들(DL)로 출력한다. 소스 드라이브 IC들은 디지털 비디오 데이터(RGB)와 함께 수신된 데이터 패킷으로부터 그룹 극성 데이터(GPOL), 수평 극성 데이터(GHINV) 및 채널 선택 옵션 데이터(GMODE1, GMODE2)를 검출한다. 소스 드라이브 IC들은 그룹 극성 데이터(GPOL)를 디코딩하여 그룹 극성 패턴 신호를 발생한다.

[0029] 게이트 구동부(103)의 게이트 드라이브 IC들은 시프트 레지스터와 레벨 쉬프터를 포함한다. 게이트 구동부(103)는 게이트 타이밍 제어신호에 응답하여 데이터 전압에 동기되는 게이트펄스를 게이트 라인들(GL)에 순차적으로 공급한다.

[0030] 도 2 내지 도 4는 TFT 어레이의 다양한 예들을 보여 주는 등가 회로들이다. 도 2 내지 도 4에는 TFT 어레이의 일부를 보여 준다. 도 2 내지 도 4에 있어서, D1~D6은 데이터라인, G1~G6은 게이트 라인, LINE#1~LINE#6은 표시패널(100)의 라인 번호를 나타낸다.

[0031] 도 2에 도시된 TFT 어레이는 대부분의 액정표시장치에서 적용되는 TFT 어레이이다. 이 TFT 어레이에서 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(B) 각각은 컬럼 방향을 따라 배치된다. TFT 각각은 게이트라인(G1~G4)으로부터의 게이트펄스에 응답하여 데이터라인(D1~D6)으로부터의 데이터 전압을 데이터라인(D1~D6)의 좌측(또는 우측)에 배치된 액정셀의 화소전극에 공급한다. 도 2에 도시된 TFT 어레이에서 1 픽셀은 컬럼 방향과 직교하는 로우 방향(또는 라인 방향)을 따라 이웃하는 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(G)을 포함한다. 도 2에 도시된 TFT 어레이의 해상도가 $M \times N$ (M 및 N 각각은 2 이상의 양의 정수) 일 때, $M \times 3$ 개의 데이터라인들과 N 개의 게이트라인들이 필요하다. $M \times 3$ 에서, 3은 1 픽셀에 포함된 서브픽셀들의 개수이다.

[0032] 도 3에 도시된 TFT 어레이는 도 2에 도시된 TFT 어레이에 비하여 동일 해상도에서 필요한 데이터라인들의 개수를 1/2로 줄인 구조의 TFT 어레이이다. 이 TFT 어레이의 구동 주파수는 도 2에서 도시된 TFT 어레이에 비하여 2 배 높다. 이 때문에 도 3에 도시된 TFT 어레이를 가지는 액정표시패널을 DRD(Double rate driving) 패널로 칭하기도 한다. 이하에서, DRD 패널은 도 3과 같은 액정표시패널을 지칭한다. DRD 패널은 도 2에 도시된 TFT 어레이에 비하여 소스 드라이브 IC들의 개수를 1/2로 줄일 수 있다. DRD 패널의 TFT 어레이에서 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(B) 각각은 컬럼 방향을 따라 배치된다. DRD 패널의 TFT 어레이에서, 1 픽셀은 컬럼 방향과 직교하는 라인방향을 따라 이웃하는 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(G)을 포함한다. DRD 패널의 TFT 어레이에서 좌우로 이웃하는 액정셀들은 동일한 데이터라인을 공유하여 그 데이터라인을 통해 시분할 방식으로 공급되는 데이터 전압을 연속으로 충전한다. 데이터라인(D1~D4)의 좌측에 배치된 액정셀과 TFT를 각각 제1 액정셀과 제1 TFT(T1)라 하고, 데이터라인(D1~D4)의 우측에 배치된 액정셀과 TFT를 각각 제2 액정셀과 제2 TFT(T2)라 하여 TFT 어레이의 구조를 설명하면 다음과 같다. 제1 TFT(T1)는 기수 게이트라인(G1, G3, G5, G7)으로부터의 게이트펄스에 응답하여 데이터라인(D1~D4)으로부터의 데이터 전압을 제1 액정셀의 화소전극에 공급한다. 제1 TFT(T1)의 게이트전극은 기수 게이트라인(G1, G3, G5, G7)에 접속되고, 드레인전극은 데이터라인(D1~D4)에 접속된다. 제1 TFT(T1)의 소스전극은 제1 액정셀의 화소전극에 접속된다. 제

2 TFT(T2)는 우수 게이트라인(G2, G4, G6, G8)로부터의 게이트펄스에 응답하여 데이터라인(D1~D4)으로부터의 데이터 전압을 제2 액정셀의 화소전극에 공급한다. 제2 TFT(T2)의 게이트전극은 우수 게이트라인(G2, G4, G6, G8)에 접속되고, 드레인전극은 데이터라인(D1~D4)에 접속된다. 제2 TFT(T2)의 소스전극은 제2 액정셀의 화소전극에 접속된다. DRD 패널의 TFT 어레이는 해상도가 $M \times N$ 일 때, $(M \times 3)/2$ 개의 데이터라인들과 $2N$ 개의 게이트라인들이 필요하다.

[0033] 도 4에 도시된 TFT 어레이는 도 2에 도시된 TFT 어레이에 비하여 동일 해상도에서 필요한 데이터라인들의 개수를 1/3로 줄인 구조의 TFT 어레이이다. 이 TFT 어레이의 구동 주파수는 도 2에서 도시된 TFT 어레이에 비하여 3 배 높다. 이 때문에 도 4에 도시된 TFT 어레이를 가지는 액정표시패널을 TRD(Triple rate driving) 패널로 칭하기도 한다. 이하에서, TRD 패널은 도 4와 같은 액정표시패널을 의미한다. TRD 패널의 TFT 어레이에서 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(B) 각각은 라인 방향을 따라 배치된다. TRD 패널의 TFT 어레이에서 1 픽셀은 컬럼 방향을 따라 이웃하는 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(G)을 포함한다. TRD 패널의 TFT 어레이에서, TFT 각각은 게이트라인(G1~G6)으로부터의 게이트펄스에 응답하여 데이터라인(D1~D6)으로부터의 데이터 전압을 데이터라인(D1~D6)의 좌측(또는 우측)에 배치된 액정셀의 화소전극에 공급한다. TRD 패널의 TFT 어레이는 해상도가 $M \times N$ 일 때, $M/3$ 개의 데이터라인들과 $3N$ 개의 게이트라인들이 필요하다.

[0034] 본 발명의 표시패널 구조는 도 2 내지 도 4에 도시된 패널 구조들 중에서 어느 하나에 한정되지 않는다. 이하에서 표시패널 구조를 도 3과 같은 DRD 패널로 설명하지만 이에 한정되지 않는다는 것에 주의하여야 한다.

[0035] 도 5는 본 발명의 실시예에 따른 데이터 전압의 극성 제어 방법을 보여 주는 도면이다.

[0036] 도 5를 참조하면, DRD 패널은 도 3과 같이 하나의 데이터 라인을 통해 그 데이터 라인의 좌우측에 이웃한 두 개의 서브 픽셀들에 데이터 전압을 공급한다. 따라서, $I=6$ 일 때 DRD 패널에서 1 그룹은 12 개의 데이터를 포함한다.

[0037] 도 5에서, 그룹 극성 데이터(GPOL)은 1 그룹 내의 12 개 데이터의 극성을 정의하는 대표 극성 값을 정의한다. 예를 들어, 제1 그룹 극성 데이터(GPOL=0)는 소정의 제1 극성 패턴 '+ + - - + + - - + + - -'에서 제1 극성인 정극성(+)을 정의한다. 제2 그룹 극성 데이터(GPOL=1)는 극성 패턴 '- - + + - - + + - - + +'에서 제1 극성인 부극성(-)을 정의한다. 소스 드라이브 IC들은 제n 그룹의 데이터 패킷을 통해 12 개 데이터와 함께 수신되는 제1 그룹 극성 데이터(GPOL=0)에 응답하여 제n 그룹에 속한 12 개의 데이터의 데이터 전압 극성을 '+ + - - + + - - + + - -' 형태로 반전시킨다. 소스 드라이브 IC들은 제n 그룹의 데이터 패킷을 통해 12 개 데이터와 함께 수신되는 제2 그룹 극성 데이터(GPOL=1)에 응답하여 제n 그룹에 속한 12 개의 데이터의 데이터 전압 극성을 '- - + + - - + + - - + +' 형태로 반전시킨다.

[0038] 타이밍 컨트롤러(101)는 제n 그룹의 직류값(DC(n))을 제n-1 그룹까지의 누적 직류값($\sum DC(n-1)$)과 합한 제n 그룹의 누적 직류값($\sum DC(n)$)의 절대값을 소정의 문턱값과 비교하여, 제n 그룹의 누적 직류값의 절대값이 문턱값($\sum DC(n)$)을 초과할 때 그룹 극성 데이터(GPOL)를 변경한다. 도 5에서, $N(n)$ 은 타이밍 컨트롤러(101)에 의해 선택된 그룹 극성 데이터(GPOL)으로 인하여 정의된 1 그룹의 데이터 극성 패턴을 나타낸다. 한편, 종래의 극성 제어 방법은 도 5의 상단에 표시된 'Conventional'의 극성 패턴에서 알 수 있는 바와 같이 직류값이나 누적 직류값과 관계없이 종래의 극성제어신호(POL)에 의해 정의되는 극성 패턴이 반복된다.

[0039] 도 6은 본 발명의 실시예에 따른 데이터 전압의 극성 제어 방법의 일 예를 보여 주는 도면이다.

[0040] 도 6을 참조하면, 타이밍 컨트롤러(101)는 입력 영상의 데이터를 제1 그룹 극성 데이터(GPOL=0)에 의해 정의된 극성 패턴과 맵핑하고, 고계조 데이터의 극성을 카운트한다. 도 6에서 CNT는 고계조 데이터의 극성 카운트값이다. 고계조는 최상위 비트(Most Significant Bit, MSB)로 판단될 수 있다. 예를 들어, 6 bit 데이터에서 고계조 데이터는 최상위 1 비트가 1인 "1XXXX₂(여기서, X는 0 또는 1)인 데이터일 수 있다.

[0041] 타이밍 컨트롤러(101)는 고계조 데이터의 극성 카운트 누적값을 바탕으로 매 그룹마다 직류값과 누적값을 계산하여 레지스터에 저장한다. 도 6의 예에서, 제1 내지 제5 그룹(GR1~GR5)의 직류값은 매 그룹마다 정극성 카운트값이 부극성 카운트값 보다 2 만큼 높기 때문에 +2이다. 제1 그룹(GR1)의 누적 직류값($\sum DC(1)$)은 $\sum DC(1) = 0 + DC(1) = +2$ 이고, 제2 그룹(GR2)의 누적 직류값($\sum DC(2)$)은 $\sum DC(2) = \sum DC(1) + DC(2) = +4$ 이다. 제3 그룹(GR3)의 누적 직류값($\sum DC(3)$)은 $\sum DC(3) = \sum DC(2) + DC(3) = +6$ 이고, 제4 그룹(GR4)의 누적 직류값($\sum DC(4)$)은 $\sum DC(4) = \sum DC(3) + DC(4) = +8$ 이다. 그리고 제5 그룹(GR5)의 누적 직류값($\sum DC(5)$)은 $\sum DC(5) =$

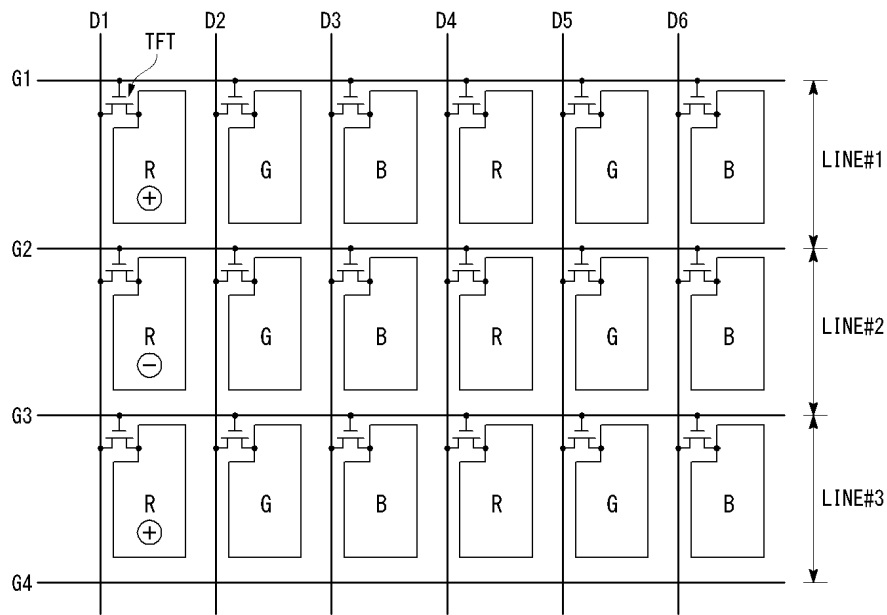
$\Sigma DC(4) + DC(5) = +10$ 이다.

- [0042] 타이밍 콘트롤러(101)는 현재 누적 직류값의 절대값을 소정의 문턱값과 비교하여, 그룹 극성 데이터(GPOL)를 변경 여부를 결정한다. 문턱값은 표시패널의 구조나 그 구동 방법에 따라 달라질 수 있다. 문턱값이 8로 설정된 경우에, 타이밍 콘트롤러(101)는 제4 그룹(GR4)의 누적 직류값($\Sigma DC(4)$)의 절대값이 문턱값 이하이므로 제5 그룹(GR5)의 그룹 극성 데이터(GPOL)를 GPOL=0으로 유지한다. 이어서, 타이밍 콘트롤러(101)는 제5 그룹(GR5)의 누적 직류값($\Sigma DC(4)$)의 절대값을 문턱값과 비교한 결과, 제5 그룹(GR5)의 누적 직류값($\Sigma DC(4)$)의 절대값이 문턱값을 초과하므로 직류값을 줄이기 위하여 제6 그룹(GR6)의 그룹 극성 데이터(GPOL)를 GPOL=1로 변경한다. 그 결과, 도 6의 예에서 제6 그룹(GR6)의 직류값은 -2로 반전되고, 제6 그룹(GR6)의 누적 직류값($\Sigma DC(6)$)은 $\Sigma DC(6) = \Sigma DC(5) + DC(6) = +8$ 로 낮아진다.
- [0043] 대한민국 출원 10-2010-0079684(2010. 08. 18)에서 제안된 극성 제어 방법에 대한 실험 결과, 공통전압 리플(Vcom ripple) 감소 효과가 뛰어나지만 그룹 극성 데이터의 변동 주기가 짧아 직류값 변동이 많지 않은 영상에서 불규칙하게 일부 픽셀들의 휘도가 변동되는 것이 관찰되었다. 본 발명은 현재 누적 직류값의 절대값이 문턱값을 초과하기 전까지 현재의 그룹 극성 데이터를 유지시킴으로써 그룹 극성 데이터의 변경 주기가 너무 짧아지는 것을 억제한다. 그 결과, 본 발명의 효과를 검증하기 위하여 대한민국 출원 10-2010-0079684(2010. 08. 18)에서 제안된 극성 제어 방법의 실험과 같은 조건에서 행해진 실험 결과, 공통전압 리플을 적정 수준으로 관리하고 픽셀 깜빡임 현상을 개선할 수 있었다.
- [0044] 문턱값은 도 6의 예에서 '8'로 예시되었으나 이에 한정되지 않는다. 문턱값은 1 그룹 내의 데이터들에서 발생될 수 있는 최대 직류 값을 N(N은 2 이상의 양의 정수)으로 나눈 값으로 설정될 수 있다. 문턱값이 작을수록 공통전압 리플 감소효과가 높아지지만 일부 영상에서 픽셀 깜빡임 현상이 보일 수 있다. 문턱값은 8 이상 48 사이의 값에서 선택될 수 있다. 문턱값은 공통전압 리플 감소효과와 픽셀 깜빡임 개선 효과를 고려하여 적절히 선택된다. 예를 들어, 입력 영상의 데이터가 6 bit이고 1 그룹에 속한 데이터가 6 개일 때 최대 직류 값은 $64+64+64=192$ 이다. N이 8이면 문턱값은 $192/8 = 24$ 이다. 이 경우에, 타이밍 콘트롤러(101)는 누적 직류값이 최대 직류 발생량의 1/8인 24 이상일 때 그룹 극성 데이터(GPOL)를 변경할 수 있다.
- [0045] 도 7은 종래의 극성제어신호(POL)와 본 발명의 그룹 극성 데이터(GPOL)를 비교한 도면이다.
- [0046] 도 7을 참조하면, 종래의 극성제어신호(POL)는 도트 인버전에서 일반적으로 1 수평 기간(1H) 또는 2 수평 기간(2H) 단위로 반전된다. 따라서, 종래의 극성제어신호(POL)는 표시패널(100)의 1 라인 또는 2 라인 주기로 데이터 전압의 극성을 반전시킨다. 이에 비하여, 본 발명의 그룹 극성 데이터(GPOL)는 1 라인 보다 훨씬 작은 1 그룹의 극성 패턴을 제어하므로 1 수평 기간 내에서 2 회 이상 반전된다. 1 수평 기간 내에서 그룹 극성 데이터(GPOL)의 반전 횟수는 현재까지 누적된 누적 직류값과 문턱값에 따라 달라진다.
- [0047] 도 8은 본 발명의 타이밍 콘트롤러(101)에서 그룹 극성 데이터를 생성하는 부분을 보여 주는 도면이다.
- [0048] 도 8을 참조하면, 타이밍 콘트롤러(101)는 DC 계산부(11), DC 누적부(12), GPOL 선택부(13), 및 데이터 정렬부(14)를 포함한다.
- [0049] DC 계산부(11)는 그룹 단위로 입력 영상 데이터의 직류값을 계산하고 그 직류값을 DC 누적부(12)와 GPOL 선택부(13)에 공급한다. DC 누적부(12)는 DC 계산부(11)로부터 입력된 그룹별 직류값을 합하여 누적 직류값을 계산한다. GPOL 선택부(13)는 DC 계산부(11)로부터 입력된 제n 그룹의 직류값을 DC 누적부(12)로부터 입력된 제n-1 그룹의 누적 직류값과 합한 제n 그룹의 누적 직류값의 절대값을 계산하고 그 절대값을 문턱값과 비교한다. 그리고 GPOL 선택부(13)는 제n 그룹의 누적 직류값의 절대값이 문턱값을 초과할 때 그룹 극성 데이터(GPOL)를 변경한다. GPOL 선택부(13)는 이웃한 그룹들의 그룹 극성 데이터(GPOL)을 비교하여 그 비교 결과에 따라 후술하는 다음 라인의 라인 대표 극성을 변경할 수 있다. 라인 대표 극성은 매 라인마다 제1 서브 픽셀의 극성을 정의한다.
- [0050] 데이터 정렬부(14)는 그룹 극성 데이터(GPOL), 수평 극성 데이터(GHINV), 채널 선택 옵션 데이터(GMODE1, GMODE2)를 입력 영상 데이터와 함께 도 9와 같은 데이터 스트림 형태로 정렬하여 데이터 구동부(102)의 소스 드라이버 IC들로 전송한다.
- [0051] 도 2 내지 도 4에서, 매 라인마다 좌측의 제1 서브 픽셀 극성은 그 라인을 대표하는 라인 대표 극성이다. 라인 대표 극성에 따라 매 라인마다 제1 그룹의 그룹 극성 데이터(GPOL)가 결정된다. 예를 들어, 라인 대표 극성이 정극성이면 그 라인에서 제1 그룹의 그룹 극성 데이터(GPOL)는 GPOL=0이고, 라인 대표 극성이 부극성이면 그 라인에서 제1 그룹의 그룹 극성 데이터(GPOL)는 GPOL=1이다. 그룹 극성 데이터(GPOL)는 이웃한 그룹들의 직류

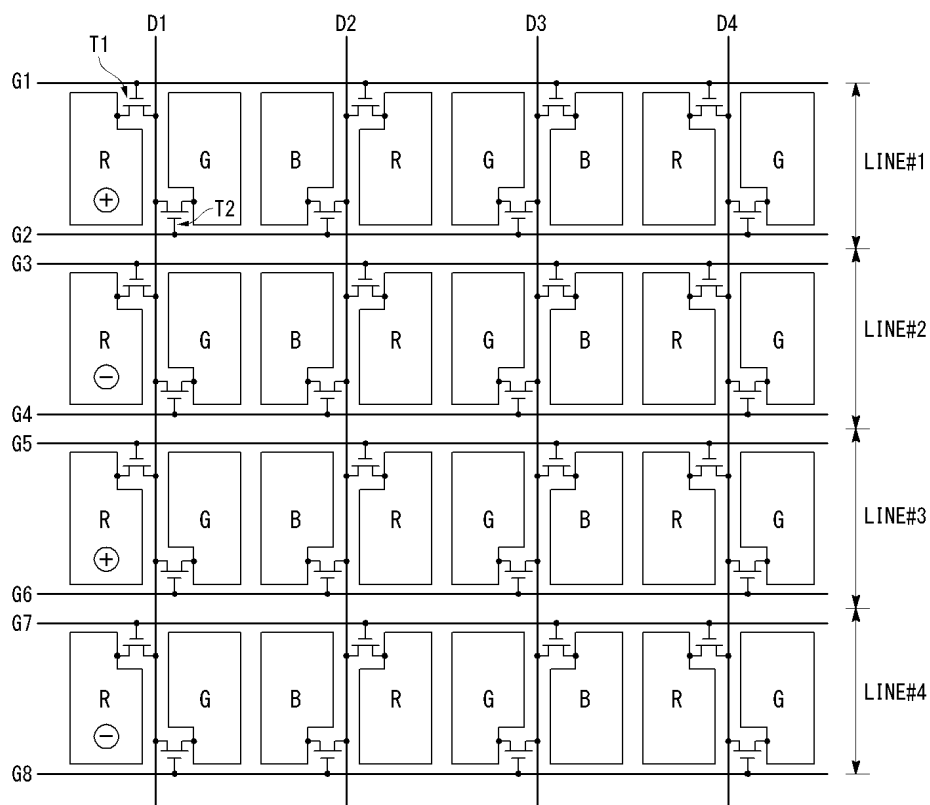
값과 그 직류값의 부호를 비교한 결과에 따라 라인 대표 극성을 유지 또는 반전한 값으로 선택될 수 있다.

- [0052] 예를 들어, 도 6과 같이 제1 그룹의 직류값을 DC(1), 제2 그룹의 직류값을 DC(2), 제3 그룹의 직류값을 DC(3), 제4 그룹의 직류값을 DC(4)라 할 때,
- [0053] $|DC(1)|=|DC(2)|$ 이고 DC(1)의 부호와 DC(2)의 부호가 같으면, 제2 그룹의 그룹 극성 데이터(GPOL)는 라인 대표 극성을 반전한 값으로 선택되고 제1 그룹의 그룹 극성 데이터(GPOL)는 라인 대표 극성과 같은 값으로 선택된다.
- [0054] $|DC(1)|=|DC(2)|$ 이고 DC(1)의 부호와 DC(2)의 부호가 다르면, 제2 그룹의 그룹 극성 데이터(GPOL)는 라인 대표 극성과 같은 극성으로 선택되고 제1 그룹의 그룹 극성 데이터(GPOL)도 라인 대표 극성과 같은 값으로 선택된다.
- [0055] $|DC(1)+DC(2)| = |DC(3)+DC(4)|$ 이고 DC(1)+DC(2)의 부호와 DC(3)+DC(4)의 부호가 같으면 제3 그룹의 그룹 극성 데이터(GPOL)는 라인 대표 극성을 반전한 값으로 선택되고, 제2 그룹의 그룹 극성 데이터(GPOL)는 라인 대표 극성과 같은 값으로 선택된다.
- [0056] $|DC(1)+DC(2)| = |DC(3)+DC(4)|$ 이고 DC(1)+DC(2)의 부호와 DC(3)+DC(4)의 부호가 다르면 제3 그룹의 그룹 극성 데이터(GPOL)는 라인 대표 극성과 같은 값으로 선택되고 제2 그룹의 그룹 극성 데이터(GPOL)도 라인 대표 극성과 같은 값으로 선택된다.
- [0057] 도 9를 참조하면, 타이밍 컨트롤러(101)는 mini LVDS 인터페이스 규격의 차동 신호쌍(differential signal pair)으로 클럭신호(CLK+), 입력 영상의 디지털 비디오 데이터, 그룹 극성 데이터(GPOL), 수평 극성 데이터(GHINV), 및 채널 선택 옵션 데이터(GMODE1, GMODE2)를 데이터 버스 전송라인들을 통해 소스 드라이브 IC들로 전송한다. 도 9는 차동 신호쌍 중에서 정극성 데이터만을 보여 준다. CLK+는 정극성 클럭신호가 전송되는 클럭 버스 전송라인이고, LV1+ ~ LV7+는 정극성 데이터 스트림이 전송되는 데이터 버스 전송라인들이다. 타이밍 컨트롤러(101)에서 입력 영상의 RGB 데이터 각각을 10 bit 데이터로 출력하고 기수 번째 픽셀 데이터와 우수 번째 픽셀 데이터를 동시에 출력할 때, D00~D29는 각각 10 bit의 기수 번째 RGB 디지털 비디오 데이터이고, D30~D59는 각각 10 bit의 우수 번째 RGB 디지털 비디오 데이터이다.
- [0058] 도 10은 소스 드라이브 IC를 상세히 보여 주는 도면들이다.
- [0059] 도 10을참조하면, 소스 드라이브 IC들 각각은 j(j는 $i \times 2$ 이상 데이터 라인들의 개수보다 작은 양의 정수) 개의 채널들을 통해 j 개의 데이터라인들에 데이터 전압들을 공급한다. 소스 드라이브 IC들 각각은 데이터 수신기(201), 제어 로직회로(202), 시프트 레지스터(203), 래치(204), 디지털-아날로그 변환기(이하, "DAC"라 한다)(205), 및 출력회로(206)를 포함한다.
- [0060] 데이터 수신회로(201)는 차동 신호쌍이 공급되는 데이터 버스 전송라인들(LV0+ ~ LV7-, CLK+, CLK-)을 통해 클럭신호, 입력 영상의 디지털 비디오 데이터, 그룹 극성 데이터(GPOL), 수평 극성 데이터(GHINV), 및 채널 선택 옵션 데이터(GMODE1, GMODE2)를 포함한 차동 신호쌍들을 수신한다. 데이터 수신회로(201)는 입력 차동 신호쌍에서 그룹 극성 데이터(GPOL), 수평 극성 데이터(GHINV), 채널 선택 옵션 데이터(GMODE1, GMODE2)를 샘플링하여 분리하고 그 데이터들을 제어 로직회로(202)에 공급한다. 그리고 데이터 수신회로(201)는 입력 차동 신호쌍에서 RGB 디지털 비디오 데이터를 샘플링하여 래치(204)에 전송한다. 데이터 수신회로(201)에 입력되는 SB는 데이터 정렬 순서를 변경하기 위한 옵션 신호이다. 데이터 수신회로(201)에 입력되는 EI01 및 EI02는 시프트 레지스터(203)의 스타트 펄스이다. 데이터 수신회로(201)는 EI01 및 EI02에 응답하여 시프트 레지스터(203)에 동기된다.
- [0061] 제어 로직회로(202)는 그룹 극성 데이터(GPOL)에 응답하여 I 개의 채널들을 통해 출력될 데이터 전압들 각각의 극성을 선택한다. 제어 로직회로(202) 내에는 1 그룹 내의 극성을 결정하는 2 개의 극성 패턴 즉, '+ + - - + + - - + + - -'와 '- - + + - - + + - - + +'이 미리 설정되어 저장되어 있다. 제어 로직회로(202)는 GPOL=0 일 때 I 개의 채널들을 통해 출력될 데이터 전압들 각각의 극성을 '+ + - - + + - - + + - -'으로 선택한다. 반면에, 제어 로직회로(202)는 GPOL=1일 때 I 개의 채널들을 통해 출력될 데이터 전압들 각각의 극성을 '- - + + - - + + - - + +'으로 선택한다.
- [0062] 시프트 레지스터(203)는 EI01 및 EI02를 시프트시커 내부 클럭신호를 발생하고 그 내부 클럭신호를 래치(204)에 공급한다. L/R은 시프트 레지스터(203)의 시프트 방향을 변경하기 위한 옵션신호이다. 래치(204)는 시프트 레지스터(203)로부터 순차적으로 입력되는 내부 클럭신호에 응답하여 데이터 수신회로(201)로부터의 RGB 디지털

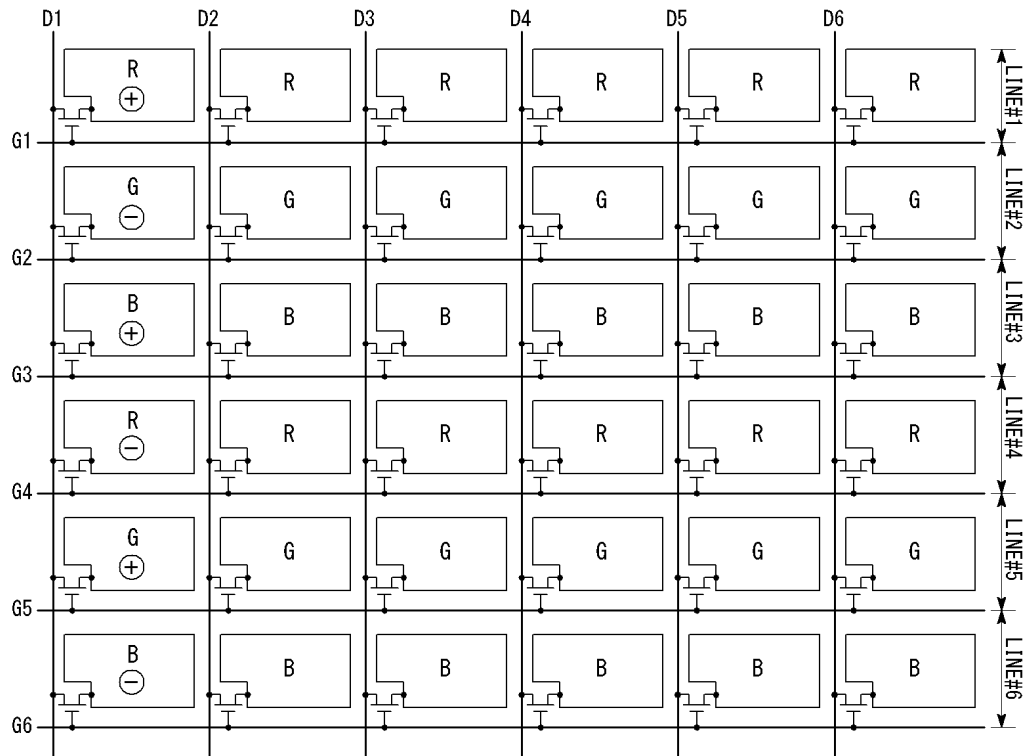
도면2



도면3



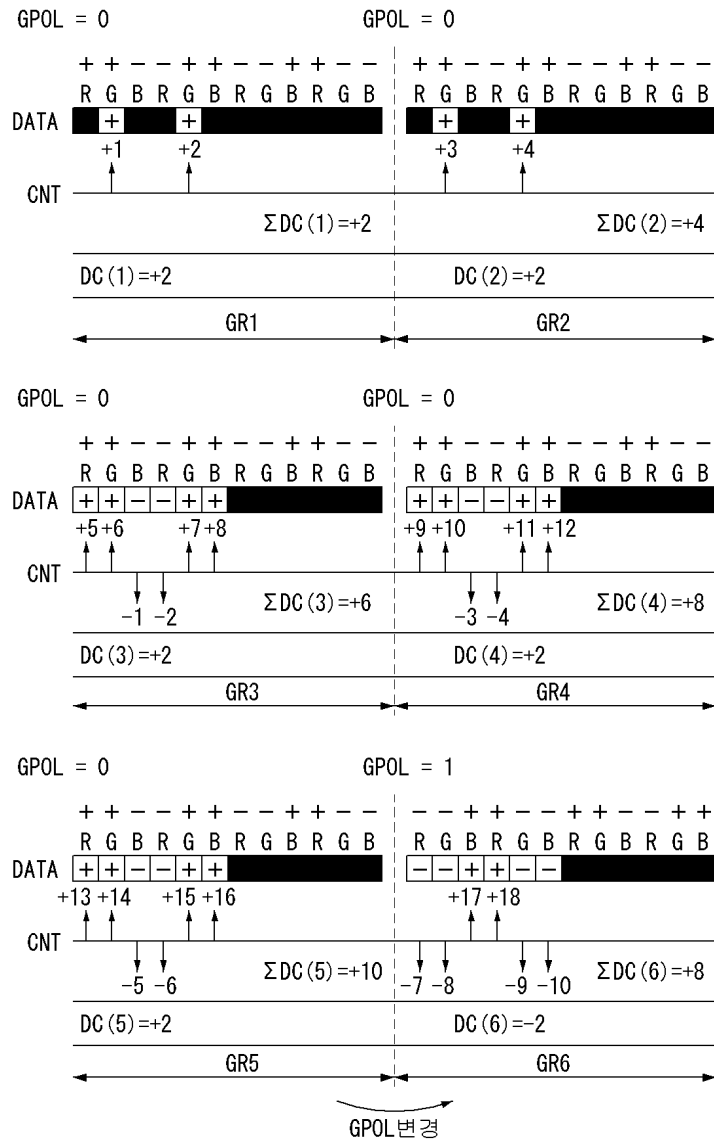
도면4



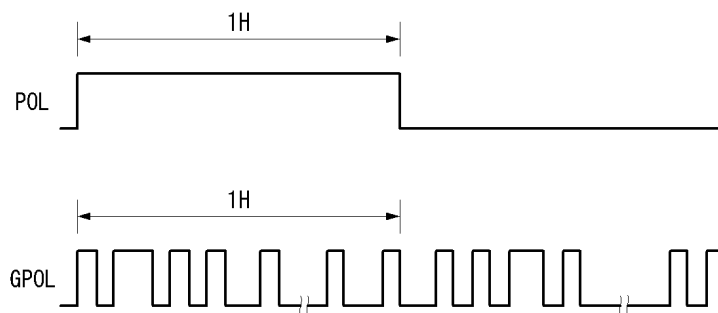
도면5

$n(\text{Group})$	1	2	3	4	5	n
Conventional	RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +	RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +	RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +	RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +	RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +	RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +
$N(n)$		RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +	RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +	RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +	RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +	RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +
GPOL	0	0	1	1	0	0
$G(n)$		RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +	RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +	RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +	RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +	RGBRGBRGBRGB + + - - + + - - - - + + - - + + + + - - + + - - - - + + - - + +
		RGBRGBRGBRGB - - + + - - + + + + - - + + - - - - + + - - + + + + - - + + - -	RGBRGBRGBRGB - - + + - - + + + + - - + + - - - - + + - - + + + + - - + + - -	RGBRGBRGBRGB - - + + - - + + + + - - + + - - - - + + - - + + + + - - + + - -	RGBRGBRGBRGB - - + + - - + + + + - - + + - - - - + + - - + + + + - - + + - -	RGBRGBRGBRGB - - + + - - + + + + - - + + - - - - + + - - + + + + - - + + - -
$DC(n)$	$DC(1)$	$DC(2)$	$DC(3)$	$DC(4)$	$DC(5)$	$DC(n)$
	...	...	...	...	...	...

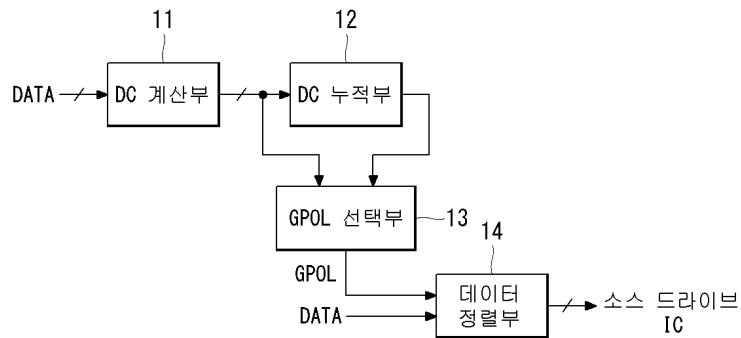
도면6



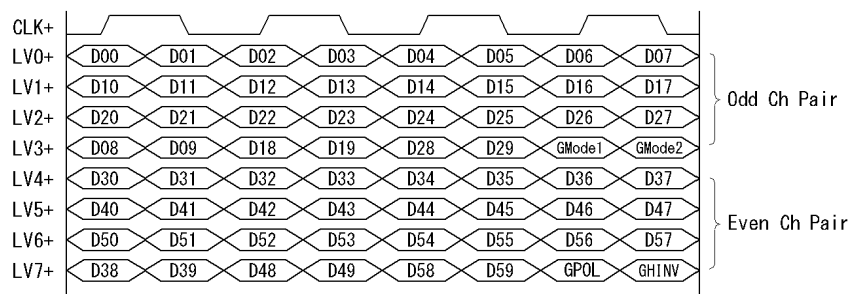
도면7



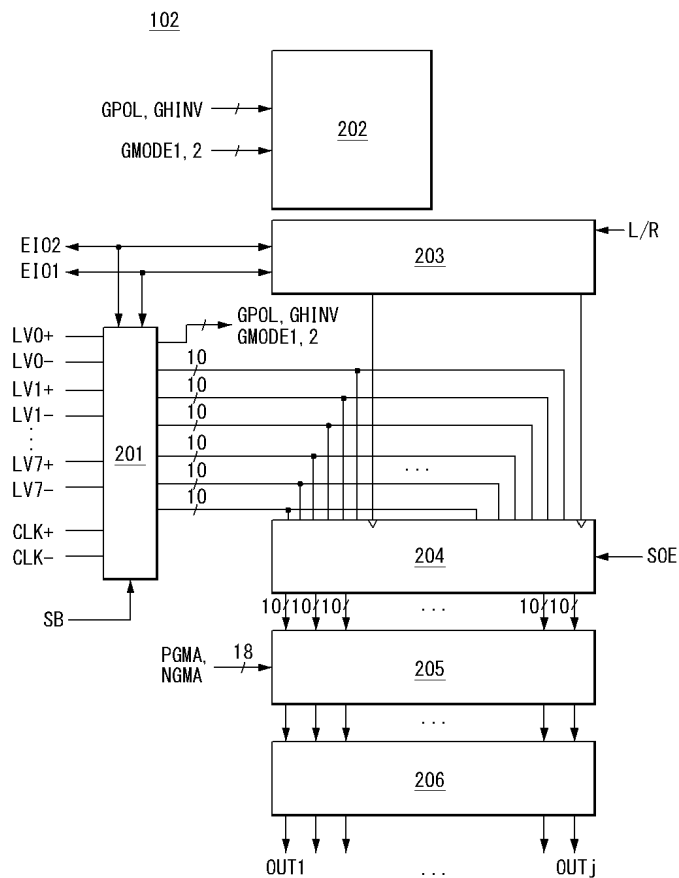
도면8



도면9



도면10



专利名称(译)	数据电压的极性控制方法和使用该方法的液晶显示装置		
公开(公告)号	KR1020140086713A	公开(公告)日	2014-07-08
申请号	KR1020120157536	申请日	2012-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHO CHANG HUN 조창훈		
发明人	조창훈		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3696 G09G3/3614 G09G3/3648 G09G2320/0204		
其他公开文献	KR102004845B1		
外部链接	Espacenet		

摘要(译)

本发明涉及数据电压的极性控制方法和使用该方法的液晶显示装置，数据电压的极性控制方法是属于通过源驱动IC中的相邻I通道输出的数据的组单元中的数据的数据的直流电流。计算一个值;累计DC值;将第n组的累积DC值的绝对值与预定阈值进行比较，将第n组的直流电流值与累计到第n组的第n组的累积直流电流值之和进行比较。并且当第n组的累积直流值的绝对值超过阈值时改变组极性数据。

