



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0043278
 (43) 공개일자 2012년05월04일

(51) 국제특허분류(Int. Cl.)
 G09G 3/36 (2006.01)

(21) 출원번호 10-2010-0104495

(22) 출원일자 2010년10월26일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

임홍열

경상북도 구미시 인동36길 31, 대우푸르지오아파트 110동 1505호 (구평동)

(74) 대리인

특허법인로얄

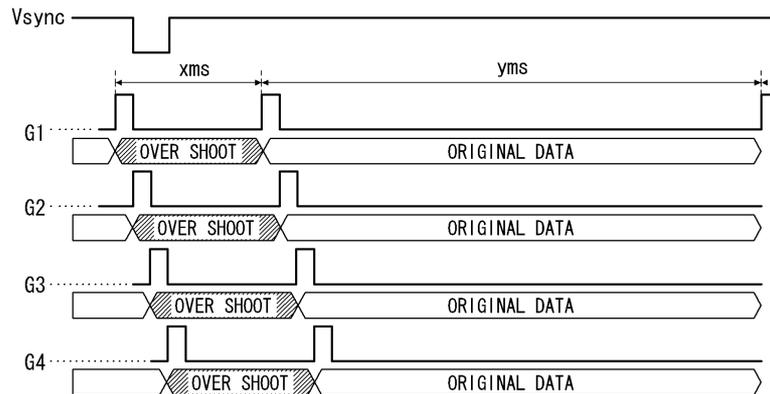
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 **액정표시장치와 그 구동방법**

(57) 요약

본 발명은 액정표시장치와 그 구동방법에 관한 것으로, 현재 데이터가 이전 데이터보다 크면 임펄스 데이터를 화이트 계조 데이터로 선택하고, 상기 현재 데이터가 상기 이전 데이터보다 작으면 상기 임펄스 데이터를 블랙 계조 데이터로 선택한 후에 1 프레임 기간 내에서 할당된 임펄스 구동 기간 동안, 상기 임펄스 데이터의 데이터전압을 액정표시패널의 픽셀에 기입한다.

대표도 - 도11



특허청구의 범위

청구항 1

데이터라인들과 게이트라인들이 교차되고 그 라인들의 교차 구조에 의해 매트릭스 형태의 픽셀들이 배열된 액정 표시패널;

동일한 상기 픽셀에 기입될 이전 데이터와 현재 데이터를 비교하여 상기 현재 데이터가 상기 이전 데이터보다 크면 임펄스 데이터를 화이트 계조 데이터로 선택하고, 상기 현재 데이터가 상기 이전 데이터보다 작으면 상기 임펄스 데이터를 블랙 계조 데이터로 선택하는 응답특성 개선부;

1 프레임 기간을 임펄스 구동 기간과 원본 데이터 구동 기간으로 시분할하고, 상기 임펄스 구동 기간 동안 상기 임펄스 데이터를 출력하고, 상기 원본 데이터 구동 기간 동안 상기 현재 데이터를 출력하는 타이밍 컨트롤러;

상기 임펄스 데이터와 상기 현재 데이터를 포함한 디지털 비디오 데이터를 데이터전압으로 변환하여 상기 데이터라인들에 공급하는 데이터 구동회로; 및

상기 타이밍 컨트롤러의 제어 하에 상기 임펄스 구동 기간 동안 상기 임펄스 데이터의 데이터전압과 동기되는 게이트펄스를 상기 게이트라인들에 순차적으로 공급한 후에 상기 원본 데이터 구동 기간 동안 상기 현재 데이터의 데이터전압과 동기되는 게이트펄스를 상기 게이트라인들에 순차적으로 공급하는 게이트 구동회로를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 응답특성 개선부는,

상기 현재 데이터와 상기 이전 데이터가 같으면 상기 현재 데이터를 상기 임펄스 데이터로서 상기 현재 데이터를 상기 임펄스 데이터로서 선택하는 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 응답특성 개선부는,

입력 데이터를 1 프레임기간 지연시켜 상기 이전 데이터를 출력하는 프레임 메모리;

상기 현재 데이터와 상기 이전 데이터를 비교하여 그 비교 결과를 출력하는 비교기; 및

상기 비교기로부터의 비교 결과에 응답하여 상기 화이트 계조 데이터, 상기 블랙 계조 데이터, 및 상기 현재 데이터 중 어느 하나로 선택하는 데이터 선택부를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 4

제 1 항에 있어서,

상기 타이밍 컨트롤러는,

상기 데이터 구동회로와 상기 게이트 구동회로의 동작 타이밍을 제어하고,

상기 게이트 구동회로의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호는 상기 게이트 구동회로의 시프트 동작 스타트 타이밍을 제어하기 위한 게이트 스타트 펄스를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 타이밍 콘트롤러는,

상기 임펄스 구동 기간의 시작 시점에 제1 게이트 스타트 펄스를 공급한 후에, 상기 원본 데이터 구동 기간의 시작 시점에 제2 게이트 스타트 펄스를 공급하는 것을 특징으로 하는 액정표시장치.

청구항 6

제 1 항에 있어서,

상기 임펄스 구동 기간은 1 msec ~ 3 msec 사이의 시간인 것을 특징으로 하는 액정표시장치.

청구항 7

액정표시패널에서 동일한 상기 픽셀에 기입될 이전 데이터와 현재 데이터를 비교하는 단계;

상기 현재 데이터가 상기 이전 데이터보다 크면 임펄스 데이터를 화이트 계조 데이터로 선택하는 단계;

상기 현재 데이터가 상기 이전 데이터보다 작으면 상기 임펄스 데이터를 블랙 계조 데이터로 선택하는 단계; 및

1 프레임 기간을 임펄스 구동 기간과 원본 데이터 구동 기간으로 시분할하고, 상기 임펄스 구동 기간 동안 상기 임펄스 데이터의 데이터전압을 상기 액정표시패널의 픽셀에 기입하고, 상기 원본 데이터 구동 기간 동안 상기 현재 데이터를 상기 액정표시패널의 픽셀에 기입하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동 방법.

청구항 8

제 7 항에 있어서,

상기 현재 데이터와 상기 이전 데이터가 같으면 상기 현재 데이터를 상기 임펄스 데이터로서 선택하는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 9

제 7 항에 있어서,

상기 임펄스 구동 기간은 1 msec ~ 3 msec 사이의 시간인 것을 특징으로 하는 액정표시장치의 구동방법.

명세서

기술분야

[0001] 본 발명은 액정표시장치와 그 구동방법에 관한 것이다.

배경기술

[0002] 액티브 매트릭스(Active Matrix) 구동방식의 액정표시장치는 스위칭 소자로서 박막트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)를 이용하여 동영상상을 표시하고 있다. 액정표시장치는 음극선관(Cathode Ray Tube, CRT)에 비하여 소형화가 가능하여 휴대용 정보기기, 사무기기, 컴퓨터 등에서 표시기에 응용됨은 물론, 텔레비전에도 응용되어 음극선관을 빠르게 대체하고 있다.

[0003] 액정은 수학적 식 1 및 2와 같이 액정의 고유한 점성과 탄성 등의 특성에 의해 응답속도가 느리다.

수학적 식 1

[0004]
$$\tau_r \propto \frac{\gamma d^2}{\Delta \epsilon |V_a^2 - V_F^2|}$$

[0005] 여기서, τ_r 는 액정에 전압이 인가될 때의 라이징 타임(rising time)을, V_a 는 인가전압을, V_F 는 액정분자가 경사운동을 시작하는 프리드릭 천이 전압(Freederick Transition Voltage)을, d 는 액정셀의 셀갭(cell gap)을, γ (gamma)는 액정분자의 회전점도(rotational viscosity)를 각각 의미한다.

수학적 식 2

[0006]
$$\tau_f \propto \frac{\gamma d^2}{K}$$

[0007] 여기서, τ_f 는 액정에 인가된 전압이 오프된 후 액정이 탄성 복원력에 의해 원위치로 복원될 때의 폴링타임(falling time)을, K 는 액정 고유의 탄성계수를 각각 의미한다.

[0008] 액정표시장치에 가장 일반적으로 사용되어 왔던 액정 모드인 TN 모드(Twisted Nematic mode)의 액정 응답속도는 액정 재료의 물성과 셀갭 등에 의해 달라질 수 있지만 통상, 라이징 타임이 대략 20ms~80ms 정도이고 폴링 타임이 대략 20ms~30ms 정도로 길다. 이러한 액정의 응답속도는 한 프레임기간(NTSC : 16.67ms)보다 길다. 도 1에서, 액정의 느린 응답속도로 인하여 데이터 전압(VD)이 변할 때 그에 대응하는 표시 휘도(BL)가 원하는 휘도에 도달하지 못하게 되어 원하는 색과 휘도를 표현하지 못하게 된다. 그 결과, 액정표시장치는 동영상에서 모션 블러(Motion Blurr)가 나타나므로 화질이 떨어진다.

[0009] 액정의 느린 응답속도를 개선하기 위하여, 데이터의 변화여부에 따라 데이터 전압을 변조하여 응답속도를 빠르게 하는 과구동(Overdriving compensation method, 이하 "ODC"라 함) 보상방법이 제안된 바 있다. ODC 보상방법은 도 2 및 도 3과 같이 입력 데이터 전압(VD)을 그 보다 높은 변조 데이터 전압(MVD)으로 변조하고 그 변조 데이터 전압(MVD)을 액정셀에 인가하여 원하는 시간 내에 액정셀의 휘도가 목표 휘도(MBL)에 도달할 수 있게 한다. 도 3에서 'FRn'은 제n(n은 자연수 프레임기간, 'FRn+1'은 제n+1 프레임기간, 그리고 'FRn+2'는 제n+2 프레임기간을 의미한다. ODC 보상방법은 한 프레임기간 내에 원하는 휘도(MBL)를 얻을 수 있도록 데이터의 변화여부에 기초하여 수학적 식 1에서 $|V_a^2 - V_F^2|$ 을 크게 한다. 따라서, ODC 보상방법이 적용된 액정표시장치는 도 2 및 도 3과 같이 액정의 늦은 응답속도를 데이터전압의 변조로 보상하여 동영상에서 화질을 개선할 수 있다. 이러한 ODC 보상방법은 이전 프레임과 현재 프레임 사이에서 데이터를 비교하고 그 데이터들 사이에 변화를 고려하여 변조 데이터를 설정한다.

[0010] 도 4는 ODC 보상 회로를 개략적으로 나타낸 블록도이다.

[0011] 도 4를 참조하면, ODC 보상회로는 프레임 메모리(41)와 룩업 테이블(42)을 포함한다.

[0012] 프레임 메모리(41)는 현재 프레임 데이터(Fn)를 저장하고 이전 프레임 데이터(Fn-1)를 룩업 테이블(42)에 공급한다. 룩업 테이블(42)은 아래의 표 1과 같이 미리 설정된 변조 데이터(MRGB)를 저장한다. 룩업 테이블(42)은 현재 프레임 데이터(Fn)와 이전 프레임 데이터(Fn-1)를 어드레스로 하여 미리 설정된 변조 데이터(MRGB)를 선택함으로써 데이터를 변조한다. 룩업 테이블(42)은 읽기 전용 메모리(Read Only Memory, ROM)와 메모리 제어회로를 포함한다.

표 1

[0013]

구분	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	0	2	3	4	5	6	7	9	10	12	13	14	15	15	15	15
1	0	1	3	4	5	6	7	8	10	12	13	14	15	15	15	15
2	0	0	2	4	5	6	7	8	10	12	13	14	15	15	15	15
3	0	0	1	3	5	6	7	8	10	11	13	14	15	15	15	15
4	0	0	1	3	4	6	7	8	9	11	12	13	14	15	15	15
5	0	0	1	2	3	5	7	8	9	11	12	13	14	15	15	15
6	0	0	1	2	3	4	6	8	9	10	12	13	14	15	15	15
7	0	0	1	2	3	4	5	7	9	10	11	13	14	15	15	15
8	0	0	1	2	3	4	5	6	8	10	11	12	14	15	15	15
9	0	0	1	2	3	4	5	6	7	9	11	12	13	14	15	15
10	0	0	1	2	3	4	5	6	7	8	10	12	13	14	15	15
11	0	0	1	2	3	4	5	6	7	8	9	11	13	14	15	15
12	0	0	1	2	3	4	5	6	7	8	9	10	12	14	15	15
13	0	0	1	2	3	3	4	5	6	7	8	10	11	13	15	15
14	0	0	1	2	3	3	4	5	6	7	8	9	11	12	14	15
15	0	0	0	1	2	3	3	4	5	6	7	8	9	11	13	15

[0014]

표 1에 있어서, 최좌측열은 이전 프레임(Fn-1)의 데이터이며, 최상측행은 현재 프레임(Fn)의 데이터이다.

[0015]

이와 같은 종래의 ODC 보상방법은 큰 메모리 용량을 필요로 하는 룩업 테이블을 포함하기 때문에 회로 비용이 높고, 계조간 변화(Gray to Gray) 시에 응답속도 개선 효과가 충분하지 못하다.

발명의 내용

해결하려는 과제

[0016]

본 발명은 회로 비용을 줄이고 계조간 변화시에 응답 속도 개선 효과를 향상시키도록 한 액정표시장치와 그 구동방법을 제공한다.

과제의 해결 수단

[0017]

본 발명의 액정표시장치는 데이터라인들과 게이트라인들이 교차되고 그 라인들의 교차 구조에 의해 매트릭스 형태의 픽셀들이 배열된 액정표시패널; 동일한 상기 픽셀에 기입될 이전 데이터와 현재 데이터를 비교하여 상기 현재 데이터가 상기 이전 데이터보다 크면 임펄스 데이터를 화이트 계조 데이터로 선택하고, 상기 현재 데이터가 상기 이전 데이터보다 작으면 상기 임펄스 데이터를 블랙 계조 데이터로 선택하는 응답특성 개선부; 1 프레임 기간을 임펄스 구동 기간과 원본 데이터 구동 기간으로 시분할하고, 상기 임펄스 구동 기간 동안 상기 임펄스 데이터를 출력하고, 상기 원본 데이터 구동 기간 동안 상기 현재 데이터를 출력하는 타이밍 콘트롤러; 상기 임펄스 데이터와 상기 현재 데이터를 포함한 디지털 비디오 데이터를 데이터전압으로 변환하여 상기 데이터라인들에 공급하는 데이터 구동회로; 및 상기 타이밍 콘트롤러의 제어 하에 상기 임펄스 구동 기간 동안 상기 임펄스 데이터의 데이터전압과 동기되는 게이트펄스를 상기 게이트라인들에 순차적으로 공급한 후에 상기 원본 데이터 구동 기간 동안 상기 현재 데이터의 데이터전압과 동기되는 게이트펄스를 상기 게이트라인들에 순차적으로 공급하는 게이트 구동회로를 포함한다.

[0018]

상기 응답특성 개선부는 상기 현재 데이터와 상기 이전 데이터가 같으면 상기 현재 데이터를 상기 임펄스 데이터로서 상기 현재 데이터를 상기 임펄스 데이터로서 선택한다.

[0019]

상기 응답특성 개선부는 입력 데이터를 1 프레임기간 지연시켜 상기 이전 데이터를 출력하는 프레임 메모리; 상기 현재 데이터와 상기 이전 데이터를 비교하여 그 비교 결과를 출력하는 비교기; 및 상기 비교기로부터의 비교

결과에 응답하여 상기 화이트 계조 데이터, 상기 블랙 계조 데이터, 및 상기 현재 데이터 중 어느 하나로 선택하는 데이터 선택부를 포함한다.

- [0020] 상기 타이밍 콘트롤러는 상기 데이터 구동회로와 상기 게이트 구동회로의 동작 타이밍을 제어한다. 상기 게이트 구동회로의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호는 상기 게이트 구동회로의 시프트 동작 스타트 타이밍을 제어하기 위한 게이트 스타트 펄스를 포함한다.
- [0021] 상기 타이밍 콘트롤러는 상기 임펄스 구동 기간의 시작 시점에 제1 게이트 스타트 펄스를 공급한 후에, 상기 원본 데이터 구동 기간의 시작 시점에 제2 게이트 스타트 펄스를 공급한다.
- [0022] 상기 임펄스 구동 기간은 1 msec ~ 3 msec 사이의 시간이다.
- [0023] 상기 액정표시장치의 구동방법은 액정표시패널에서 동일한 상기 픽셀에 기입될 이전 데이터와 현재 데이터를 비교하는 단계; 상기 현재 데이터가 상기 이전 데이터보다 크면 임펄스 데이터를 화이트 계조 데이터로 선택하는 단계; 상기 현재 데이터가 상기 이전 데이터보다 작으면 상기 임펄스 데이터를 블랙 계조 데이터로 선택하는 단계; 및 1 프레임 기간을 임펄스 구동 기간과 원본 데이터 구동 기간으로 시분할하고, 상기 임펄스 구동 기간 동안 상기 임펄스 데이터의 데이터전압을 상기 액정표시패널의 픽셀에 기입하고, 상기 원본 데이터 구동 기간 동안 상기 현재 데이터를 상기 액정표시패널의 픽셀에 기입하는 단계를 포함한다.

발명의 효과

- [0024] 본 발명은 1프레임 기간을 임펄스 구동 기간과 원본 데이터 구동 기간으로 시분할하고, 상기 임펄스 구동 기간 동안 상기 임펄스 데이터의 데이터전압을 상기 액정표시패널의 픽셀에 기입한다. 그 결과, 본 발명은 기존 ODC 보상회로에 필요하였던 록업 테이블을 제거하여 회로 비용을 줄일 수 있음은 물론, 계조간 변화시에 응답 속도 개선 효과를 향상시킬 수 있다.

도면의 간단한 설명

- [0025] 도 1은 통상의 액정표시장치에 있어서 데이터에 따른 휘도 변화를 나타내는 도면이다.
- 도 2는 과구동 보상방법을 보여 주는 도면이다.
- 도 3은 과구동 보상방법으로 변조된 데이터전압의 일예를 보여 주는 파형도이다.
- 도 4는 과구동 보상회로를 나타내는 회로도이다.
- 도 5는 본 발명의 실시예에 따른 액정표시장치를 나타내는 블록도이다.
- 도 6 내지 도 8은 본 발명에서 적용 가능한 TFT 어레이의 다양한 예들을 보여 주는 도면들이다.
- 도 9는 도 5에 도시된 게이트 구동회로를 상세히 보여 주는 도면이다.
- 도 10은 게이트 구동회로를 제어하기 위한 게이트 타이밍 제어신호를 보여 주는 파형도이다.
- 도 11은 데이터 구동회로와 게이트 구동회로의 출력 파형을 보여 주는 파형도이다.
- 도 12는 도 5에 도시된 응답특성 개선부를 상세히 보여 주는 블록도이다.
- 도 13a 및 도 13b는 임펄스 데이터의 데이터 전압을 보여 주는 파형도들이다.
- 도 14는 임펄스 구동 기간이 길 때 발생하는 액정셀 전압의 오버슈트를 보여 주는 파형도이다.

발명을 실시하기 위한 구체적인 내용

- [0026] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

- [0027] 도 5를 참조하면, 본 발명의 실시예에 따른 액정표시장치는 액정표시패널(10), 응답특성 개선부(17), 액정표시

패널(10)의 데이터라인들(D1~Dm)에 접속된 데이터 구동회로(12), 액정표시패널(10)의 게이트라인들(G1~Gn)에 접속된 게이트 구동회로(13), 데이터 구동회로(12)와 게이트 구동회로(13)를 제어하기 위한 타이밍 콘트롤러(11), 및 액정표시패널(10)의 구동 전압을 발생하는 모듈 전원부(15)를 구비한다.

[0028] 액정표시패널(10)은 액정층을 사이에 두고 대향하는 TFT 어레이 기판과 컬러필터 어레이 기판을 포함한다. TFT 어레이 기판에는 데이터라인들(D1~Dm), 데이터라인들(D1~Dm)과 교차되는 게이트라인들(G1~Gn), 데이터라인들(D1~Dm)과 게이트라인들(G1~Gn)의 교차부마다 형성된 TFT들, TFT에 접속된 화소전극(1)을 포함한다. TFT 어레이 기판에 형성된 TFT 어레이는 도 6 내지 도 8과 같이 다양한 형태로 구현될 수 있다. 액정셀들(C1c) 각각은 TFT를 통해 데이터전압을 충전하는 화소전극(1)과 공통전압(Vcom)이 인가되는 공통전극(2)의 전압차에 의해 구동되어 백라이트 유닛(16)으로부터 입사되는 빛의 투과율을 조정하여 비디오 데이터의 화상을 표시한다. 컬러필터 어레이 기판에는 블랙매트릭스, 컬러필터 및 공통전극이 형성된다. 공통전극(2)은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 컬러필터 유리기판 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극(1)과 함께 TFT 어레이 기판 상에 형성된다. 액정표시패널(10)의 TFT 어레이 기판과 컬러필터 어레이 각각에는 편광판이 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다.

[0029] 본 발명에서 적용 가능한 액정표시패널(10)의 액정모드는 TN 모드, VA 모드, IPS 모드, FFS 모드뿐 아니라 어떠한 액정모드로도 구현될 수 있다. 본 발명의 액정표시장치는 투과형 액정표시장치, 반투과형 액정표시장치, 반사형 액정표시장치 등 어떠한 형태로도 구현될 수 있다. 투과형 액정표시장치와 반투과형 액정표시장치에서는 백라이트 유닛(16)이 필요하다. 백라이트 유닛(16)은 직하형 백라이트 유닛 또는, 예지형 백라이트 유닛으로 구현될 수 있다.

[0030] 임펄스 데이터(W/B)는 입력 영상의 디지털 비디오 데이터와 무관하게 응답특성 개선부(17)에 미리 설정된다. 임펄스 데이터(W/B)는 응답특성 개선부(17)에 의해 화이트 계조 데이터와 블랙 계조 데이터 중 어느 하나로 선택된다. 화이트 계조 데이터와 블랙 계조 데이터는 입력 영상의 디지털 비디오 데이터와 무관하게 응답특성 개선부(17)에 미리 설정된다. 화이트 계조 데이터는 데이터 구동회로(12)에 의해 최상위 감마보상전압으로 변환될 수 있는 데이터로 설정된다. 블랙 계조 데이터는 데이터 구동회로(12)에 의해 최하위 감마보상전압으로 변환될 수 있는 데이터로 설정된다. 예를 들어, 화이트 계조 데이터는 1111111₂로 설정될 수 있고, 블랙 계조 데이터는 0000000₂로 설정될 수 있다.

[0031] 응답특성 개선부(17)는 매 프레임기간마다 이전 프레임 데이터와 현재 프레임 데이터를 비교하여 그 비교 결과 아래와 같이 현재 입력되는 데이터(Current data)가 그 이전에 입력된 데이터(Previous data)보다 크면 도 13a와 같이 임펄스 데이터(W/B)를 화이트 계조 데이터(White)로 선택한다. 반면에, 응답특성 개선부(17)는 현재 데이터(Current data)가 이전 데이터(Previous data)보다 작으면 도 13b와 같이 임펄스 데이터(W/B)를 블랙 계조 데이터(Black)로 선택한다. 응답특성 개선부(17)는 현재 데이터(Current data)와 이전 데이터(Previous data)가 같으면 현재 데이터를 그대로 타이밍 콘트롤러(11)에 공급한다. 이 응답특성 개선부(17)는 타이밍 콘트롤러(11)에 내장될 수 있다.

[0032] Previous data < Current data, then Impulse = White

[0033] Previous data > Current data, then Impulse = Black

[0034] Previous data = Current data, then Impulse = Current data

[0035] 데이터 구동회로(12)는 다수의 소스 드라이브 IC들을 포함한다. 소스 드라이브 IC 각각은 타이밍 콘트롤러(11)로부터의 데이터 제어신호(SDC)에 응답하여 타이밍 콘트롤러(11)로부터 입력되는 임펄스 데이터(W/B)와 디지털 비디오 데이터(RGB')를 샘플링한 후에 래치하여 병렬 데이터 체계의 데이터로 변환한다. 소스 드라이브 IC들 각각은 병렬 데이터 전송 체계로 변환된 임펄스 데이터(W/B)와 디지털 비디오 데이터(RGB')를 모듈 전원부(15)로부터의 정극성/부극성 감마기준전압들(V_{GMA01}~V_{GMA010})을 이용하여 아날로그 감마보상전압으로 변환한다. 그리고 소스 드라이브 IC들 각각은 액정셀들에 충전될 정극성/부극성 아날로그 비디오 데이터전압을 데이터라인들(D1~Dm)으로 출력한다. 소스 드라이브 IC 각각은 타이밍 콘트롤러(11)의 제어 하에 정극성/부극성 아날로그 비디오 데이터전압의 극성을 반전시키면서 그 데이터전압을 데이터라인들(D1~Dm)에 공급한다. 소스 드라이브 IC들은 COG(Chip On Glass) 공정에 의해 액정표시패널(10)의 TFT 어레이 기판 상에 접촉될 수 있다. 또한, 소스 드라이브 IC들은 TCP(Tape Carrier Package) 상에 실장되어 TAB(Tape Automated Bonding) 공정으로

PCB(Printed Circuit Board)와 액정표시패널(10)의 TFT 어레이 기판에 접촉될 수 있다.

- [0036] 게이트 구동회로(13)는 다수의 게이트 드라이브 IC를 포함한다. 게이트 드라이브 IC는 타이밍 콘트롤러(11)로부터의 게이트 제어신호(GDC)에 응답하여 게이트 구동전압을 순차적으로 쉬프트하는 쉬프트 레지스터를 포함하여 게이트라인들에 게이트펄스(또는 스캔펄스)를 순차적으로 공급한다. 게이트 드라이브 IC들은 TCP 상에 실장되어 TAB 공정에 의해 액정표시패널(10)의 TFT 어레이 기판 상에 접촉될 수 있다. 게이트 구동회로(13)는 GIP(Gate In Panel) 공정에 의해 TFT 어레이와 함께 TFT 어레이 기판에 직접 형성되는 GIP 회로로 구현될 수 있다.
- [0037] 타이밍 콘트롤러(11)는 도 13a 및 도 13b와 같이 1 프레임기간을 임펄스 구동 기간(Impulse driving period, x)과 원본 데이터 구동 기간(Original data driving period, y)으로 시분할하여 액정표시패널(10)의 구동 타이밍을 제어한다. 타이밍 콘트롤러(11)는 매 프레임기간마다 임펄스 구동 기간(x) 동안, 응답특성 개선부(17)로부터 입력되는 임펄스 데이터(W/B)를 데이터 구동회로(12)에 전송한 후에, 원본 데이터 구동 기간 동안, 응답특성 개선부(17)로부터 입력된 현재 데이터(RGB')를 데이터 구동회로(12)에 전송한다. 전송한 바와 같이, 이전 데이터와 현재 데이터가 같으면, 타이밍 콘트롤러(11)는 임펄스 구동 기간(x) 동안 응답특성 개선부(17)로부터 입력되는 현재 데이터(RGB')를 데이터 구동회로(12)에 전송한다. 임펄스 구동 기간(x)은 입력 데이터와 무관하며 실험적으로 미리 결정될 수 있다. 본원 발명자들에 의해 행해진 실험 결과에 의하면, 임펄스 구동 기간(x)의 최적 시간은 1 msec ~ 3 msec 사이의 시간이다. 임펄스 구동 기간(x)이 1 msec 보다 작으면 액정의 응답 특성 개선 효과가 작고, 3 msec 이상이면 패널 특성에 따라 도 14와 같이 액정셀에 충전된 데이터전압에서 오버슈트(Overshoot)가 발생된다. 원본 데이터 구동 기간(y)은 1 프레임기간에서 임펄스 구동 기간(x)을 뺀 나머지 시간이다.
- [0038] 타이밍 콘트롤러(11)는 임펄스 구동 기간(x) 동안 응답특성 개선부(17)로부터 입력된 임펄스 데이터(W/B)와 디지털 비디오 데이터(RGB')를 mini LVDS(Low Voltage Differential Signaling) 인터페이스 방식으로 데이터 구동회로(12)에 전송한다. 또한, 타이밍 콘트롤러(11)는 원본 데이터 구동 기간(y) 동안 현재 프레임에 입력되는 디지털 비디오 데이터(RGB)를 응답특성 개선부(17)에 공급한다.
- [0039] 타이밍 콘트롤러(11)는 호스트 시스템(14)으로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 도트 클럭(CLK) 등의 타이밍 신호를 입력받는다. 타이밍 콘트롤러(11)는 타이밍 신호(Vsync, Hsync, DE, CLK)를 이용하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(SDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)를 발생한다.
- [0040] 데이터 타이밍 제어신호(SDC)는 소스 스타트 펄스(Source, Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE), 극성제어신호(POL) 등을 포함한다. 소스 스타트 펄스(SSP)는 데이터 구동회로(12)의 데이터 샘플링 시작 시점을 제어한다. 소스 샘플링 클럭(SSC)은 데이터 구동회로(12)의 데이터 샘플링 동작을 제어하는 클럭신호이다. 디지털 비디오 데이터(RGB')가 mini LVDS 인터페이스 규격으로 데이터 구동회로(12)에 전송된다면, 소스 스타트 펄스(SSP)와 소스 샘플링 클럭(SSC)을 입력할 필요가 없다. 극성제어신호(POL)는 데이터 구동회로(12)로부터 출력되는 데이터전압의 극성을 제어한다. 소스 출력 인에이블신호(SOE)는 데이터 구동회로(12)의 차지 쉐어링(Charge sharing) 타이밍과 데이터 출력 타이밍을 제어한다.
- [0041] 게이트 타이밍 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다. 게이트 스타트 펄스(GSP)는 게이트 구동회로(13)의 시프트 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 게이트 스타트 펄스(GSP)를 쉬프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호(GOE)는 게이트 구동회로(13)의 출력 타이밍을 제어한다.
- [0042] 타이밍 콘트롤러(11)는 도 10과 같이 1 프레임기간 내에서 게이트펄스를 2회 발생한다. 따라서, 게이트 구동회로(13)는 임펄스 구동 기간(x)의 초기에 발생하는 제1 게이트 스타트 펄스에 응답하여 임펄스 구동 기간(x) 동안 게이트라인들(G1~Gn)에 게이트펄스를 순차적으로 인가한 후에, 원본 데이터 구동 기간(y)의 초기에 발생하는 제2 게이트펄스에 응답하여 원본 데이터 구동 기간(y) 동안 게이트라인들(G1~Gn)에 게이트펄스를 순차적으로 인가한다.
- [0043] 호스트 시스템(14)은 방송 수신회로나 외부 비디오 소스로부터 입력된 디지털 비디오 데이터를 LVDS(Low

Voltage Differential Signaling) 인터페이스 또는 TMS(Transition Minimized Differential Signaling) 인터페이스 송신회로를 통해 타이밍 콘트롤러(11)에 전송한다. 그리고 호스트 시스템(14)은 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(DE), 도트 클럭(CLK) 등의 타이밍 신호를 타이밍 콘트롤러(11)에 전송한다. 호스트 시스템(14)에는 방송 수신회로나 외부 비디오 소스로부터 입력된 비디오 데이터(RGB)의 해상도를 액정표시패널의 해상도에 맞게 보간하고 신호 보간 처리하는 스케일러 등의 그래픽 처리회로와, 모듈 전원부(15)에 공급될 전압(Vin)을 생성하는 전원회로를 포함한다.

[0044] 모듈 전원부(15)는 호스트 시스템(14)의 전원회로로부터 입력되는 전압(Vin)을 조정하여 액정표시패널(10)의 구동 전압들을 발생한다. 액정표시패널(10)의 구동 전압들은 8V 이하의 고전위 전원전압(Vdd), 약 3.3V의 로직 전원전압(Vcc), 15V 이상의 게이트 하이전압(V_{GH}), -3V 이하의 게이트 로우전압(V_{GL}), 7V~8V의 공통전압(Vcom), 정극성/부극성 감마기준전압(V_{GMA1}?V_{GMA10}) 등을 발생한다. 모듈 전원부(15)는 저항 스트링을 포함한 분압회로를 이용하여 고전위 전원전압(Vdd)을 분압하여 정극성/부극성 감마기준전압들(V_{GMA1}?V_{GMA10})을 발생한다.

[0045] 도 6 내지 도 8은 TFT 어레이의 다양한 예들의 일부를 보여 주는 등가 회로들이다.

[0046] 도 6을 참조하면, TFT 어레이의 제1 실시예에서 TFT 각각은 게이트라인(G1~G4)으로부터의 게이트펄스에 응답하여 데이터라인(D1~D6)으로부터의 데이터전압을 데이터라인(D1~D6)의 좌측(또는 우측)에 배치된 액정셀(C1c)의 화소전극(1)에 공급한다. 이 TFT 어레이에서 1 픽셀은 컬럼 방향과 직교하는 로우 방향(또는 라인 방향)을 따라 이웃하는 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(B)이 배치된다. 해상도가 m × n 일 때, m × 3(여기서, 3은 RGB) 개의 데이터라인들과 n 개의 게이트라인들이 필요하다.

[0047] 도 7을 참조하면, TFT 어레이의 제2 실시예는 도 6에 도시된 TFT 어레이에 비하여 동일 해상도에서 필요한 데이터라인들의 개수를 1/2로 줄일 수 있고, 필요한 소스 드라이브 IC들의 개수도 1/2로 줄일 수 있다. 이 TFT 어레이에서 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(B) 각각은 컬럼 방향을 따라 배치된다. 이 TFT 어레이에서 1 픽셀은 컬럼 방향과 직교하는 라인방향을 따라 이웃하는 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(G)을 포함한다. 하나의 데이터라인을 사이에 두고 좌우로 이웃하는 제1 및 제2 액정셀들(C1c)은 그 데이터라인을 통해 시분할 방식으로 공급되는 데이터전압을 연속으로 충전한다. 제1 TFT(T1)는 기수 게이트라인(G1, G3, G5, G7)으로부터의 게이트펄스에 응답하여 데이터라인(D1~D4)으로부터의 데이터전압을 제1 액정셀의 화소전극에 공급한다. 제1 TFT(T1)의 게이트전극은 기수 게이트라인(G1, G3, G5, G7)에 접속되고, 드레인전극은 데이터라인(D1~D4)에 접속된다. 제1 TFT(T1)의 소스전극은 제1 액정셀의 화소전극에 접속된다. 제2 TFT(T2)는 우수 게이트라인(G2, G4, G6, G8)로부터의 게이트펄스에 응답하여 데이터라인(D1~D4)으로부터의 데이터전압을 제2 액정셀의 화소전극에 공급한다. 제2 TFT(T2)의 게이트전극은 우수 게이트라인(G2, G4, G6, G8)에 접속되고, 드레인전극은 데이터라인(D1~D4)에 접속된다. 제2 TFT(T2)의 소스전극은 제2 액정셀의 화소전극에 접속된다.

[0048] 도 8을 참조하면, TFT 어레이의 제3 실시예는 도 6에 도시된 TFT 어레이에 비하여 동일 해상도에서 필요한 데이터라인들의 개수를 1/3로 줄일 수 있고, 필요한 소스 드라이브 IC들의 개수도 1/3로 줄일 수 있다. 이 TFT 어레이에서 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(B) 각각은 라인 방향을 따라 배치된다. 이 TFT 어레이에서 1 픽셀은 컬럼 방향을 따라 이웃하는 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(G)을 포함한다. TFT 각각은 게이트라인(G1~G6)으로부터의 게이트펄스에 응답하여 데이터라인(D1~D6)으로부터의 데이터전압을 데이터라인(D1~D6)의 좌측(또는 우측)에 배치된 액정셀의 화소전극에 공급한다.

[0049] 전술한 바와 같이, 본 발명의 게이트 구동회로(13)는 임펄스 구동 기간(x) 동안 게이트라인들(G1~Gn)에 게이트펄스를 순차적으로 인가한 후에, 원본 데이터 구동 기간(y) 동안 게이트라인들(G1~Gn)에 게이트펄스를 순차적으로 인가한다. 이러한 게이트 구동회로(13)의 동작을 도 9 및 도 10을 결부하여 상세히 설명하기로 한다.

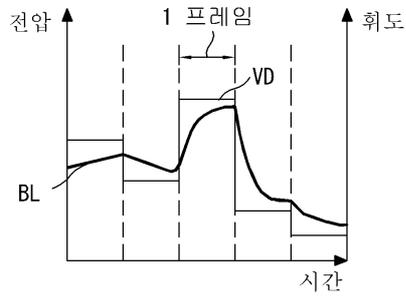
[0050] 도 9는 도 5에 도시된 게이트 구동회로를 상세히 보여 주는 도면이다. 도 10은 게이트 구동회로를 제어하기 위한 게이트 타이밍 제어신호를 보여 주는 파형도이다.

[0051] 도 9 및 도 10을 참조하면, 게이트 구동회로의 게이트 드라이브 IC 각각은 시프트 레지스터(91), 레벨 쉬프터(94), 시프트 레지스터(91)와 레벨 쉬프터(94) 사이에 접속된 다수의 AND 게이트(92) 등을 포함한다.

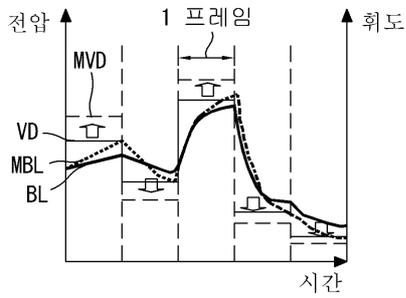
[0052] 시프트 레지스터(91)는 종속적으로 접속된 다수의 D-플립플롭을 이용하여 게이트 스타트 펄스(GSP)를 게이트 시프트 클럭(GSC)의 라이징 에지에 동기하여 순차적으로 시프트킨다. AND 게이트들(92) 각각은 시프트 레지스터(91)의 출력신호와, 인버터(93)에 의해 반전된 게이트 출력 인에이블신호(GOE)의 논리곱 연산 결과를 출력한다.

도면

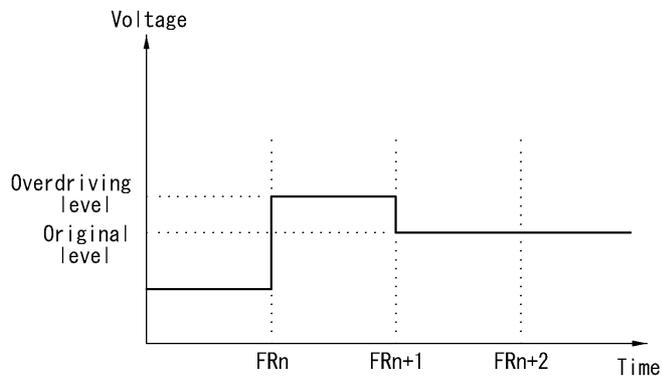
도면1



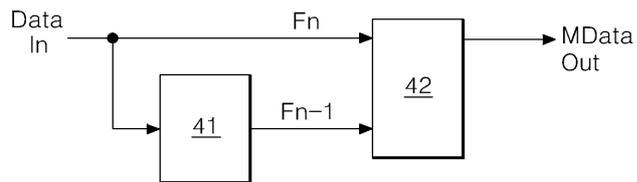
도면2



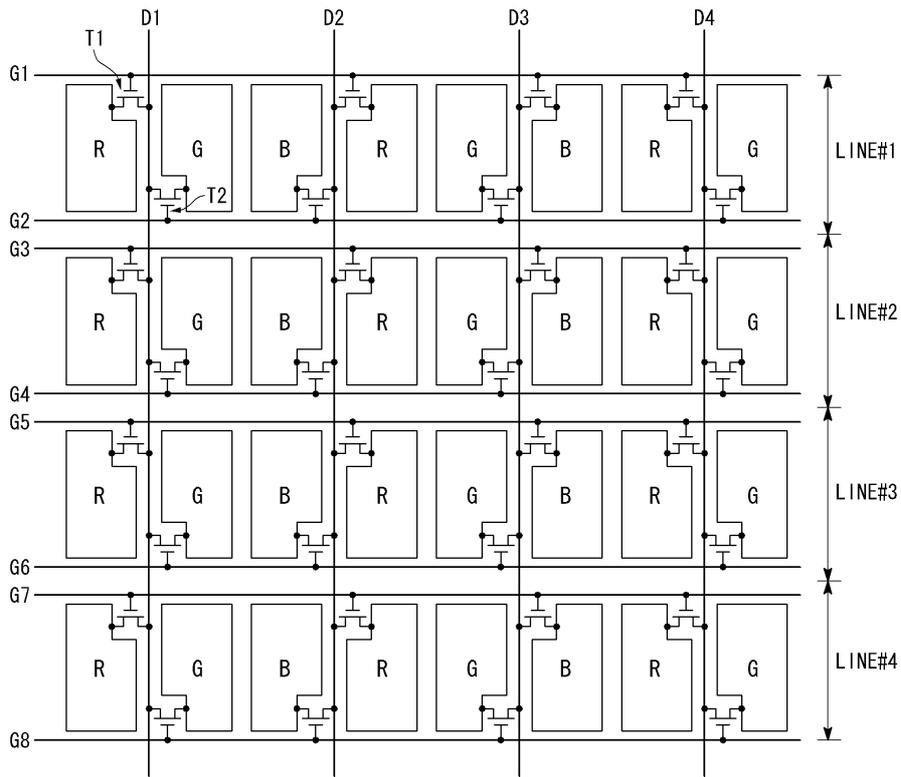
도면3



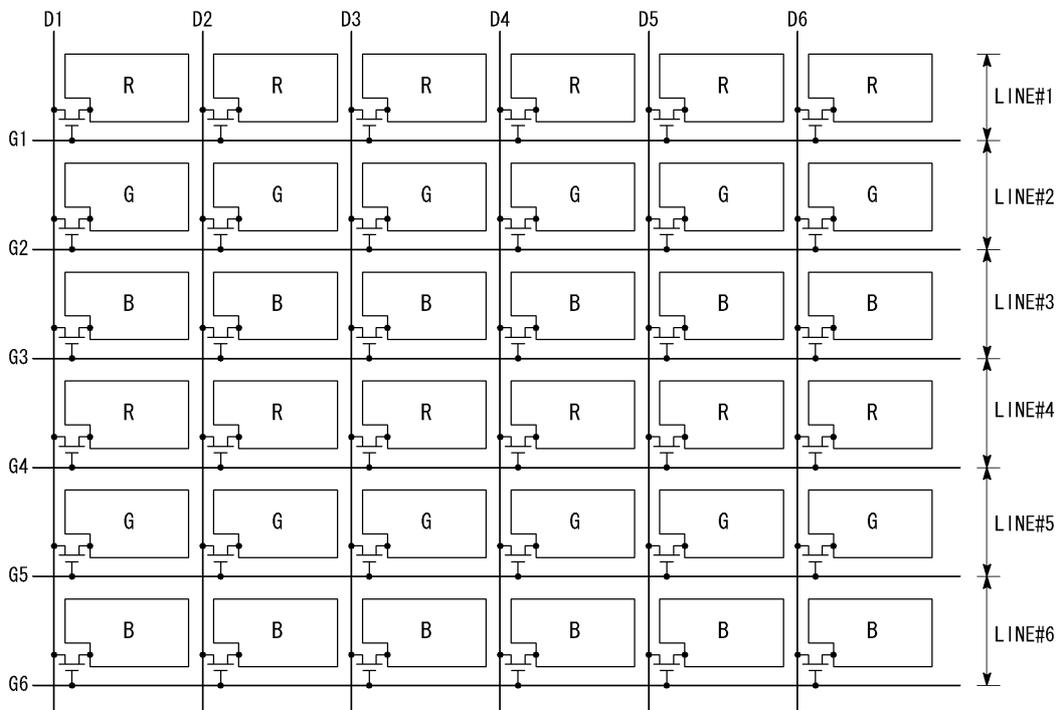
도면4



도면7

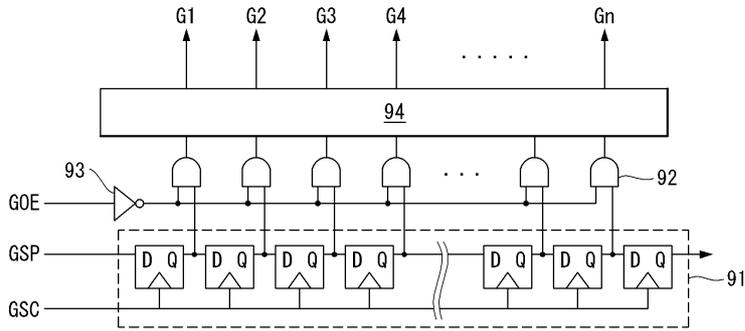


도면8

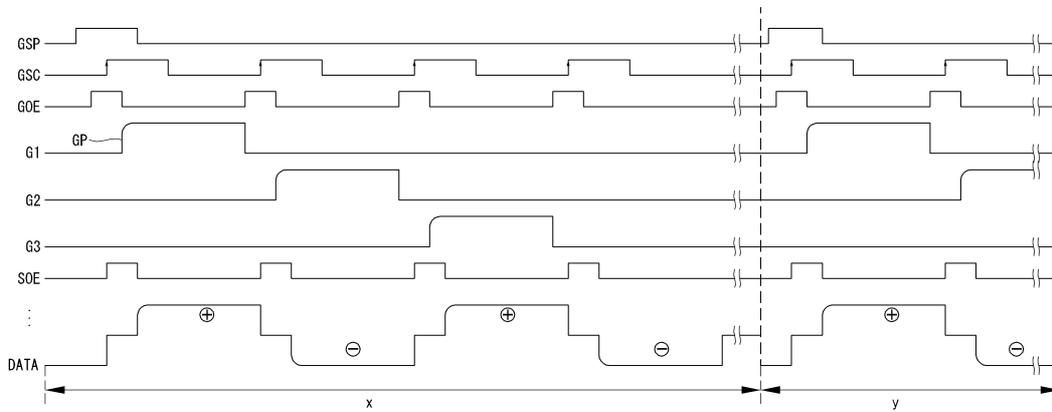


도면9

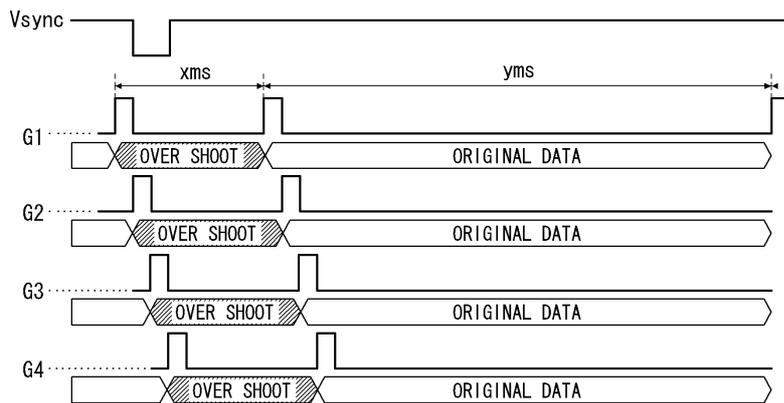
13



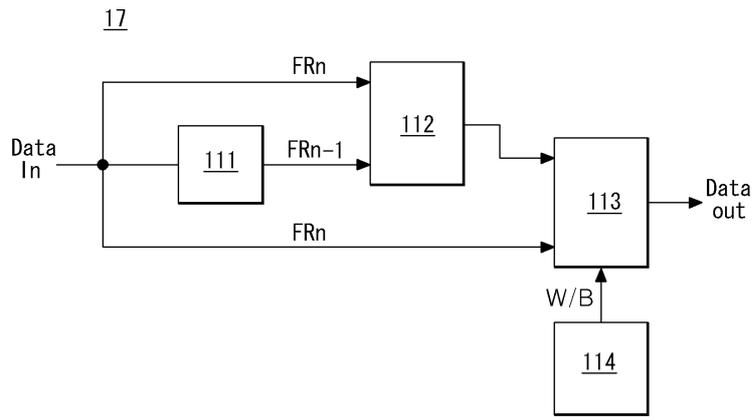
도면10



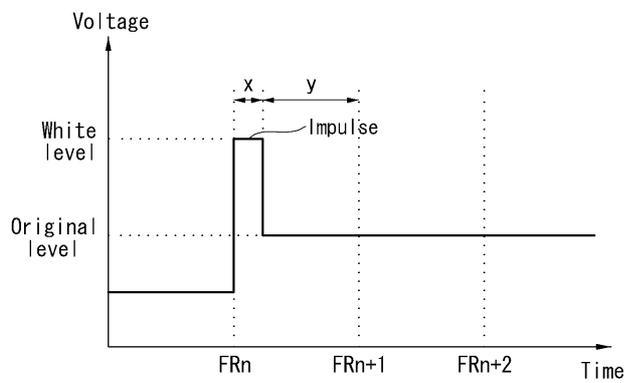
도면11



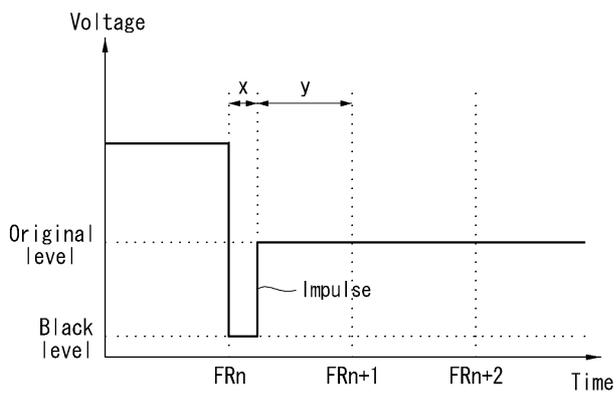
도면12



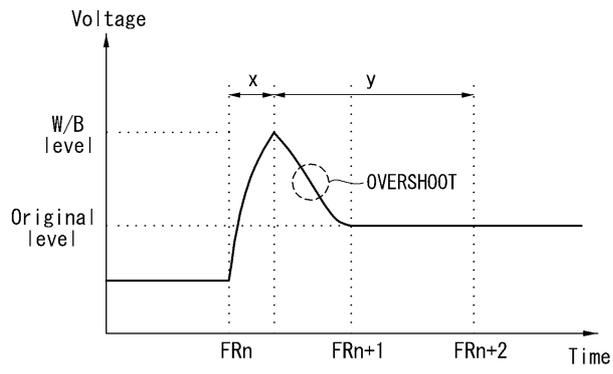
도면13a



도면13b



도면14



专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	KR1020120043278A	公开(公告)日	2012-05-04
申请号	KR1020100104495	申请日	2010-10-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LIM HONG YOUL		
发明人	LIM HONG YOUL		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3688 G09G3/3607 G09G2310/0202 G09G2310/08 G09G2320/0252 G09G2340/16 G09G2360/12		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器及其驱动方法。并且当前数据选择脉冲数据作为白色分级数据，如果它大于先前数据。在当前数据选择脉冲数据作为黑色分级数据之后，如果它小于先前数据，则在该时段期间分配脉冲驱动，并且脉冲数据的数据电压在1帧持续时间内写入LCD面板的像素中。

