



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0021106
(43) 공개일자 2012년03월08일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2010-0085160

(22) 출원일자 2010년08월31일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김세영

경기도 파주시 월롱면 덕은리 1007(4/2)

LG.PHILIPS LCD 정다운마을 103-1220

(74) 대리인

특허법인네이트

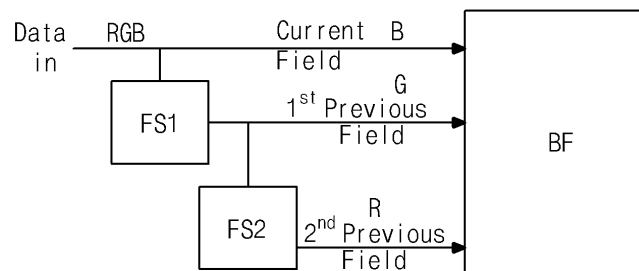
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 액정표시장치 및 그 구동방법

(57) 요약

본발명은, 행라인과 열라인을 따라 매트릭스 형태로 배치되는 R, G, B 부화소를 포함하는 액정패널과; 두개의 이웃하는 상기 열라인에 위치하는 상기 부화소와 상기 행라인 단위로 교대로 연결되는 데이터배선과; 입력 받은 영상데이터신호를 상기 액정패널의 부화소 구조와 다를 경우, 상기 액정패널의 부화소 구조에 맞도록 재정렬하는 타이밍제어부를 포함하고, 상기 두개의 이웃하는 상기 열라인에 위치하는 R, G, B 부화소 각각은 상기데이터배선의 하나에 연결되는 액정표시장치를 제공한다.

대표도 - 도4



특허청구의 범위

청구항 1

행라인과 열라인을 따라 매트릭스 형태로 배치되는 R, G, B 부화소를 포함하는 액정패널과;
 두개의 이웃하는 상기 열라인에 위치하는 상기 부화소와 상기 행라인 단위로 교대로 연결되는 데이터배선과;
 입력 받은 영상데이터신호를 상기 액정패널의 부화소 구조와 다를 경우, 상기 액정패널의 부화소 구조에 맞도록 재정렬하는 타이밍제어부를 포함하고,
 상기 두개의 이웃하는 상기 열라인에 위치하는 R, G, B 부화소 각각은 상기데이터배선의 하나에 연결되는
 액정표시장치.

청구항 2

제 1 항에 있어서,
 상기 타이밍제어부는, 상기 입력 받은 영상데이터신호를 상기 액정패널의 부화소 구조에 맞도록 재정렬하는 데이터정렬부를 포함하고,
 상기 데이터정렬부는, 상기 입력되는 영상데이터신호를 임시적으로 저장하는 제 1 및 2 필드스토와, 버퍼를 포함하고, 이를 재정렬하여 데이터구동부에 출력하는
 액정표시장치.

청구항 3

R, G, B 부화소를 포함하는 액정패널과, 두개의 이웃하는 열라인에 위치하는 상기 부화소와 행라인 단위로 교대로 연결되는 데이터배선과,
 두개의 이웃하는 상기 열라인에 위치하는 R, G, B 부화소 각각은 데이터배선의 하나에 연결되고, 입력 받은 영상데이터를 상기 액정패널의 구조에 맞도록 재정렬하는 액정표시장치의 구동방법에 있어서,
 홀수 번째 게이트배선이 턴온 될 경우에는 입력되는 영상데이터신호를 그대로 출력하는 단계와;
 짝수 번째 게이트배선이 턴온 될 경우에는 입력되는 영상데이터신호를 상기 액정패널의 부화소 배치 순서에 맞도록 재정렬하는 단계를 포함하는
 액정표시장치 구동방법.

청구항 4

제 3 항에 있어서,
 상기 입력 받은 영상데이터신호를 재정렬하는 단계는,
 상기 입력되는 영상데이터신호를 차례로 임시적으로 저장하는 단계와;
 상기 저장된 영상데이터신호를 상기 액정패널의 부화소 구조에 맞도록 재정렬하는 단계를 포함하는
 액정표시장치 구동방법.

청구항 5

행라인과 열라인을 따라 매트릭스 형태로 배치되는 부화소를 포함하는 액정패널과;
 두개의 이웃하는 상기 열라인에 위치하는 상기 부화소와 상기 행라인 단위로 교대로 연결되는 데이터배선과;
 입력 받은 영상데이터신호를 상기 액정패널의 부화소 구조에 맞도록 재정렬하는 데이터구동부를 포함하고,
 상기 부화소는 두개의 이웃하는 상기 열라인에 상기 행라인 단위로 교번하여 배치되는
 액정표시장치.

청구항 6

제 5 항에 있어서,
 상기 데이터구동부는,
 샘플링 신호 및 캐리 신호를 생성하는 쉬프트레지스터를 포함하고,
 상기 캐리신호는 다음 단의 상기 쉬프트레지스터에 따라서 그 순서가 변경되는
 액정표시장치.

명세서

기술분야

[0001] 본발명은 액정표시장치 구동방법에 관한 것으로서, 보다 상세하게는, 제트 인버전 구동시 발생하는 미세가로선이
 을 개선하는 액정표시장치 구동방법에 관한 것이다.

[0002]

배경기술

[0003] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있으며,
 근래에는 액정표시장치(LCD : liquid crystal display), 플라즈마표시장치(PDP : plasma display panel), 유기
 전계발광소자 (OLED : organic light emitting diode)와 같은 여러가지 평판표시장치(flat display device)가
 활용되고 있다.

[0004] 이들 평판표시장치 중에서, 액정표시장치는 소형화, 경량화, 박형화, 저전력 구동의 장점을 가지고 있어 현재
 널리 사용되고 있다. 한편, 다수의 화소가 매트릭스형태로 배치되고, 이들 화소 각각에 스위칭박막트랜지스터가
 형성된 액티브 매트릭스 타입 액정표시장치가 현재 널리 사용되고 있다.

[0005] 그러나, 액정표시장치의 액정에 지속적으로 일정한 전계가 인가될 경우에 액정이 열화되고, 직류전압 성분에 의
 해 잔상이 발생하는 결과를 초래한다. 따라서, 액정의 열화를 방지하고, 직류전압 성분을 제거하기 위해서 공통
 전압을 기준으로 데이터전압을 고전위 전압과 저전위 전압을 반복되도록 인가하는데, 이와 같은 구동방식을 인
 버전(Inversion) 방식이라고 한다.

[0006] 인버전 구동방식은 프레임 인버전 방식과, 라인 인버전 방식과, 도트 인버전 방식이 있다.

[0007] 또한, 인버전 방식에는 스위칭박막트랜지스터를 데이터배선에 지그-재그 형태로 연결하는 제트 인버전(Z-
 Inversion) 방식이 있다.

[0008] 그러나, 제트 인버전 구동시, 각 데이터배선에 데이터전압의 차징(charging) 특성이 달라 미세가로선이 발생하
 는 문제점이 있으며, 이러한 문제점은 단색 표현시 더욱 두드러지게 나타난다. 이에 따라, 액정패널의 화질이
 나빠지는 문제점도 있다.

[0009]

발명의 내용

해결하려는 과제

[0010] 본발명은, 미세가로선 문제점을 개선할 수 있는 액정표시장치 및 그 구동방법을 재현하는데 그 과제가 있다.

[0011]

과제의 해결 수단

[0012] 진술한 바와 같은 과제를 달성하기 위해, 본발명은, 행라인과 열라인을 따라 매트릭스 형태로 배치되는 R, G, B 부화소를 포함하는 액정패널과; 두개의 이웃하는 상기 열라인에 위치하는 상기 부화소와 상기 행라인 단위로 교대로 연결되는 데이터배선과; 입력 받은 영상데이터신호를 상기 액정패널의 부화소 구조와 다를 경우, 상기 액정패널의 부화소 구조에 맞도록 재정렬하는 타이밍제어부를 포함하고, 상기 두개의 이웃하는 상기 열라인에 위치하는 R, G, B 부화소 각각은 상기 데이터배선의 하나에 연결되는 액정표시장치를 제공한다.

[0013] 상기 타이밍제어부는, 상기 입력 받은 영상데이터신호를 상기 액정패널의 부화소 구조에 맞도록 재정렬하는 데이터정렬부를 포함하고, 상기 데이터정렬부는, 상기 입력되는 영상데이터신호를 임시적으로 저장하는 제 1 및 2 필드스토와, 버퍼를 포함하고, 이를 재정렬하여 데이터구동부에 출력한다.

[0014] R, G, B 부화소를 포함하는 액정패널과, 두개의 이웃하는 열라인에 위치하는 상기 부화소와 행라인 단위로 교대로 연결되는 데이터배선과, 두개의 이웃하는 상기 열라인에 위치하는 R, G, B 부화소 각각은 데이터배선의 하나에 연결되고, 입력 받은 영상데이터를 상기 액정패널의 구조에 맞도록 재정렬하는 액정표시장치의 구동방법에 있어서, 홀수 번째 게이트배선이 턴온 될 경우에는 입력되는 영상데이터신호를 그대로 출력하는 단계와; 짝수 번째 게이트배선이 턴온 될 경우에는 입력되는 영상데이터신호를 상기 액정패널의 부화소 배치 순서에 맞도록 재정렬하는 단계를 포함하는 액정표시장치 구동방법을 제공한다.

[0015] 상기 입력 받은 영상데이터신호를 재정렬하는 단계는, 상기 입력되는 영상데이터신호를 차례로 임시적으로 저장하는 단계와; 상기 저장된 영상데이터신호를 상기 액정패널의 부화소 구조에 맞도록 재정렬하는 단계를 포함한다.

[0016] 행라인과 열라인을 따라 매트릭스 형태로 배치되는 부화소를 포함하는 액정패널과; 두개의 이웃하는 상기 열라인에 위치하는 상기 부화소와 상기 행라인 단위로 교대로 연결되는 데이터배선과; 입력 받은 영상데이터신호를 상기 액정패널의 부화소 구조에 맞도록 재정렬하는 데이터구동부를 포함하고, 상기 부화소는 두개의 이웃하는 상기 열라인에 상기 행라인 단위로 교번하여 배치되는 액정표시장치를 제공한다.

[0017] 상기 데이터구동부는, 샘플링 신호 및 캐리 신호를 생성하는 쉬프트레지스터를 포함하고, 상기 캐리신호는 다음단의 상기 쉬프트레지스터에 따라서 그 순서가 변경된다.

[0018]

발명의 효과

[0019] 본발명에 따른 액정표시장치는, 제트 인버전 구동시 발생하는 미세가로선 문제점을 개선하는 효과를 제공한다.

[0020] 이에 따라, 액정표시장치의 보다 선명한 화질을 제공할 수 있는 효과가 있다.

[0021]

도면의 간단한 설명

[0022] 도 1은 본발명의 제 1실시예에 따른 액정표시장치를 나타낸 개략적인 단면도.

도 2는 본발명의 제 1 및 2 실시예에 따른 액정패널을 나타낸 개략적인 단면도.

도 3은 본발명의 제 1 실시예에 따른 타이밍제어부를 개략적으로 나타낸 단면도.

도 4는 본발명의 제 1 실시예에 따른 데이터정렬부를 개략적으로 나타낸 단면도.

도 5는 본발명의 제 2 실시예에 따른 액정표시장치를 나타낸 개략적인 단면도.

도 6은 본발명의 제 2 실시예에 따른 데이터구동부를 나타낸 개략적인 단면도.

도 7은 본발명의 제 2 실시예에 따른 캐리 신호.

도 8은 본발명의 실시예에 다른 효과를 나타낸 시뮬레이션.

발명을 실시하기 위한 구체적인 내용

[0023] 이하, 도면을 참조하여 본발명의 실시예를 설명한다.

[0024]

[0025] <제 1 실시예>

[0026] 도 1은 본발명의 제 1 실시예에 따른 액정표시장치를 개략적으로 도시한 도면이고, 도 2는 본발명의 제 1 실시예에 따른 도 1의 액정패널을 도시한 도면이다.

[0027]

[0028] 도시한 바와 같이, 본발명의 실시예에 따른 액정표시장치(100)는, 액정패널(200)과, 백라이트(700)와, 구동회로부를 포함한다.

[0029]

[0030] 액정패널(200)에는, 행라인(row line)방향을 따라 연장된 다수의 게이트배선(GL)과, 열라인(column line)방향을 따라 연장된 다수의 데이터배선(DL)이 위치한다. 게이트배선(GL)과 데이터배선(DL)이 서로 교차하여, 매트릭스 형태의 부화소(SP)를 정의한다.

[0031] 액정패널(200)에 구성된 부화소(SP)로서, 예를 들면 레드를 방출하는 R부화소, 그린을 방출하는 G부화소, 블루를 방출하는 B부화소를 포함할 수 있다. 이와 같은 R, G, B 부화소(SP) 각각에는, 대응되는 R, G, B 영상데이터가 입력된다. 여기서, 서로 이웃하는 R, G, B 부화소(SP)는, 하나의 화소(P)를 구성하게 된다.

[0032] 각 부화소(SP)는, 스위칭박막트랜지스터(T)와, 화소전극과, 공통전극과, 액정커패시터(Clc)와, 스토리지커패시터(Cst)를 포함한다.

[0033] 스위칭박막트랜지스터(T)는 게이트배선(GL)과 데이터배선(DL)의 교차부에 형성된다. 스위칭박막트랜지스터(T)는 화소 전극과 연결되어 있다. 한편, 화소 전극에 대응하여 공통 전극이 형성된다. 화소 전극에 데이터전압이 인가되고, 공통 전극에 공통전압이 인가되면, 이들 사이에 전계가 형성되어 액정을 구동하게 된다. 화소 전극과 공통 전극 그리고 이들 전극 사이에 위치하는 액정은 액정커패시터(Clc)를 구성하게 된다.

[0034] 한편, 각 부화소(SP)에는, 스토리지 커패시터(Cst)가 더욱 구성되며, 이는 화소 전극에 인가된 데이터전압을 다음 프레임까지 저장하는 역할을 하게 된다.

[0035] 백라이트(700)는, 빛을 액정패널(200)에 공급하는 역할을 하게 된다. 백라이트(700)로서, 냉음극관형광램프(Cold Cathode Fluorescent Lamp : CCFL), 외부전극형광램프(External Electrode Fluorescent Lamp : EEFL), 발광다이오드(Light Emitting Diode : LED) 등이 사용될 수 있다.

[0036]

[0037] 먼저, 도 2를 참조하여, 본발명의 실시예에 따른 액정패널(200)의 구조를 보다 상세하게 설명한다.

[0038] 도 2에 도시된 바와 같이, 데이터배선(DL1 내지 DLn+1)은 두개의 이웃하는 열라인에 위치하는 부화소(SP)들과 행라인 단위로 교대로 연결된다.

[0039] 구체적으로 설명하면, 스위칭박막트랜지스터(T)는, 데이터배선(DL)을 따라 지그재그 형태로 접속된다. 이에 따라, 데이터배선(DL)에 의해 데이터전압이 인가되는 부화소(SP)들은 해당 데이터배선(DL)을 기준으로 지그재그 형태로 위치하게 된다.

[0040] 즉, 동일 열라인을 구성하는 부화소(SP)들은 행라인 단위로 교번하여 서로 다른 데이터배선(DL)에 의해 데이터전압이 인가된다. 이에 따라, 데이터배선(DL1 내지 DLn+1)에 데이터전압이 전달될 때, 인접한 두 열라인에 지그재그 형태로 배치된 부화소(SP)들에게 데이터전압이 충전된다.

[0041] 따라서, 하나의 열라인에 위치하는 부화소(SP)들은 두 개의 데이터배선(DL)에 의해 데이터전압이 충전된다. 이를 위하여, 마지막 열라인에 위치하는 예를 들면, 제n행에 위치하는 부화소(SP)들에 데이터전압을 충전하기 위

하여, 제 n 번째 데이터배선(DLn) 다음에는 제 $n+1$ 번째 데이터배선(DLn+1)이 구성된다.

- [0042] 구체적으로 예를 들면, 제1데이터배선(DL1)에는 제1열의 제1행과, 제3행에 해당되는 부화소(SP)가 연결되고, 제2데이터배선(DL2)에는 제1열의 제2행과, 제4행에 해당되는 부화소(SP)와, 제2열의 제1행과, 제3행에 해당되는 부화소(SP)가 연결된다.
- [0043]
- [0044] 이하, 설명의 편의를 위하여, 홀수 번째 게이트배선(GL)에 연결된 부화소(SP)의 배치 순서는, R, G, B 부화소(SP)의 순서대로 된 것을 예를 들어서 설명한다.
- [0045] R, G, B 부화소(SP) 각각은, 두개의 이웃하는 열라인에 행라인 단위로 교번하여 위치한다.
- [0046] 구체적으로 예를 들면, G 부화소(SP)는 이웃하는 1열과 2열에 행라인 단위로 교번하여 위치한다. 2열의 1행과, 1열의 2행과, 2열의 3행에 위치한다.
- [0047] B 부화소(SP)는 이웃하는 2열과 3열에 행라인 단위로 교번하여 위치한다. 3열의 1행과, 2열의 2행과, 3열의 3행에 위치한다.
- [0048] R 부화소(SP)는 이웃하는 3열과 4열에 행라인 단위로 교번하여 위치한다. 4열의 1행과, 3열의 2행과, 4열의 3행에 위치한다.
- [0049] 이때, 1열의 1행에 위치하는 R 부화소(SP)는, 액정패널(200)의 첫 번째 열라인의 첫 행에 위치하게 되는 바, 1열에 행라인 단위로 교번하여 위치한다. 즉, 1열의 1행과, 3행과, 5행 등에 위치한다.
- [0050] 이에 따라, 홀수 번째 게이트배선(GL)과 짝수 번째 게이트배선(GL)에 연결된 각 화소(P)를 구성하는 부화소(S, P)의 순서는 다르게 된다.
- [0051] 구체적으로 예를 들면, 홀수 번째 게이트배선(GL)에 연결된 화소(P)의 구조는, R, G, B 부화소(SP)의 순서대로 화소(P)를 구성하게 되나, 짝수 번째 게이트배선(GL)에 연결된 화소(P)의 구조는, G, B, R 부화소(SP)의 순서대로 화소(P)를 구성하게 된다. 즉, 홀수 번째 게이트배선(GL)인 예를 들면 제 1 및 3 게이트배선(GL1, GL3)에는, R, G, B, R, G, B, , , 부화소(SP) 순서대로 게이트배선(GL)과 연결되나, 짝수 번째 게이트배선(GL)인 예를 들면 제 2 및 4 게이트배선(GL2, GL4)에는, G, B, R, G, B, R, , , 부화소(SP) 순서대로 게이트배선(GL)과 연결된다.
- [0052] 여기에서, R, G, B 부화소(SP)를 다른 순서로 배열하여 액정패널(200)을 구성할 수 있음은 당업자에게 자명하다.
- [0053]
- [0054] 이하, 본발명의 제 1 실시예에 따른 액정표시장치(100)의 구동회로부에 대해 보다 상세하게 설명한다.
- [0055] 본발명의 제 1 실시예에 따른 구동회로부는, 타이밍제어부(300)와, 게이트구동부(400)와, 데이터구동부(500)와, 감마기준전압발생부(600)를 포함할 수 있다.
- [0056]
- [0057] 여기서, 타이밍제어부(300)는, TV시스템이나 비디오카드와 같은 외부시스템으로부터 영상데이터신호(RGB)와, 수직동기신호와 수평동기신호와 클럭신호와 데이터인에이블 등의 제어신호(TCS)를 입력 받게 된다. 한편, 도시하지는 않았지만, 이와 같은 신호들은, 타이밍제어부(300)에 구성된 인터페이스를 통해 입력될 수 있다.
- [0058] 타이밍제어부(300)는 입력된 제어신호(TCS)를 사용하여, 게이트구동부(400)를 제어하기 위한 게이트제어신호(GCS)와 데이터구동부(500)를 제어하기 위한 데이터제어신호(DCS)를 생성한다.
- [0059] 또한, 타이밍제어부(300)는 외부의 시스템으로부터 영상데이터신호(RGB)를 전달받고, 이를 재정렬하여 데이터구동부(500)에 전달하게 된다. 이하, 재정렬된 영상데이터신호(RGB)를 재정렬데이터신호(GBR)라고 칭한다.
- [0060] 데이터구동부(500)는, 타이밍제어부(300)으로부터 공급되는 데이터제어신호(DCS)와 재정렬데이터신호(GBR)에 응답하여, 데이터전압을 다수의 데이터배선(DL)에 공급하게 된다. 즉, 감마기준전압(Vgamma)을 사용하여, 재정렬데이터신호(GBR)에 대응되는 데이터전압을 생성하고, 생성된 데이터전압을 데이터배선(DL)에 출력하게 된다.
- [0061] 게이트구동부(400)는, 타이밍제어부(300)로부터 공급되는 게이트제어신호(GCS)에 응답하여, 다수의 게이트배선(GL)을 순차적으로 스캔한다. 예를 들면, 매 프레임 동안 다수의 게이트배선(GL)을 순차적으로 선택하고, 선택

된 게이트배선(GL)에 대해 게이트전압을 출력하게 된다. 게이트전압에 의해, 해당 행라인에 위치하는 스위칭박막트랜지스터(T)는 턴온된다.

[0062] 한편, 다음 프레임의 스캔시까지는 게이트배선(GL)에 턴오프전압이 공급되어, 스위칭박막트랜지스터(T)는 턴오프 상태를 유지하게 된다.

[0063]

[0064] 이하, 도 3 및 도 4를 참조하여, 본발명의 제 1 실시예에 따른 타이밍제어부(300)에 대해서 보다 상세하게 설명한다.

[0065] 도 3은, 본발명의 제 1 실시예에 따른 타이밍제어부(300)를 개략적으로 도시한 도면이고, 도 4는 본발명의 제 1 실시예에 따른 타이밍제어부(300)의 데이터정렬부(320)를 개략적으로 도시한 도면이다.

[0066]

[0067] 도 3에 도시된 바와 같이, 본발명의 제 1 실시예에 따른 타이밍제어부(300)는, 제어신호생성부(310)와, 데이터정렬부(320)를 포함할 수 있다.

[0068]

[0069] 제어신호생성부(310)는, 입력된 제어신호(TCS)를 사용하여, 게이트구동부(400)를 제어하기 위한 게이트제어신호(GCS)와 데이터구동부(500)를 제어하기 위한 데이터제어신호(DCS)를 생성한다.

[0070] 게이트제어신호(GCS)는, 게이트스타트펄스(Gate Start Pulse : GSP), 게이트쉬프트클럭(Gate Shift Clock : GSC), 게이트출력인에이블신호(Gate Output Enable : GOE) 등을 포함한다. 데이터제어신호(DCS)는 소스샘플링클럭(Source Sampling Clock : SSC), 소스스타트펄스(Source Start Pulse : SSP), 소스출력인에이블신호(Source Output Enable : SOE), 극성신호(Polarity : POL) 등을 포함할 수 있다.

[0071] 여기서, 게이트스타트펄스는 하나의 수직동기신호 중에서 액정패널(200)의 첫 번째 구동라인을 알려주는 신호이고, 게이트쉬프트클럭은 스위칭박막트랜지스터(T)의 게이트가 온(on)-오프(off) 되는 시간을 결정하는 신호이고, 게이트출력인에이블신호는 게이트구동부(400)의 출력을 제어하는 신호이다.

[0072] 소스샘플링클럭은 데이터구동부(500)에서 데이터를 래치(latch)시키기 위한 샘플링 클럭으로 사용되며, 데이터구동부(500)의 구동주파수를 결정한다. 소스출력인에이블신호는 소스샘플링클럭에 의해 래치된 데이터들을 액정패널(200)로 전달하게 된다. 소스스타트펄스는 하나의 수평동기기간 중에 데이터의 래치 또는 샘플링 시작을 알리는 신호이고, 극성신호는 액정의 인버전 구동을 위해 극성을 알려주는 신호이다.

[0073]

[0074] 데이터정렬부(320)는, 외부의 시스템으로부터 영상데이터신호(RGB)를 전달받고, 이를 재정렬하여 데이터구동부(500)에 전달하게 된다. 즉, 재정렬데이터신호(GBR)를 데이터구동부(500)에 전달하게 된다.

[0075] 진술한 바와 같이, 본발명의 제 1 실시예에 따른 액정패널(200)의 부화소(SP)의 배치 순서는, 홀수 번째 게이트배선(GL)에서와 짝수 번째 게이트배선(GL)에서 서로 다르다(도 2 참조).

[0076] 이에 따라, 홀수 번째 게이트배선(GL1, GL3)에 게이트전압이 인가 되어, 해당 행라인에 위치하는 스위칭박막트랜지스터(T)가 턴온 될 경우, R, G, B 부화소(SP)에는 이에 대응되는 R, G, B 영상데이터가 입력된다. 반면에, 짝수 번째 게이트배선(GL2, GL4)에 게이트전압이 인가되어, 해당 행라인에 위치하는 스위칭박막트랜지스터(T)가 턴온 될 경우, G, B, R 부화소(SP)에는 이에 대응되는 G, B, R 영상데이터가 입력된다.

[0077] 따라서, 짝수 번째 게이트배선(GL)이 턴온 될 경우에 입력되는 영상데이터를 R, G, B 영상데이터 순서에서 G, B, R 영상데이터신호로 재정렬하여야 한다.

[0078] 즉, 데이터정렬부(320)는, 입력되는 영상데이터신호(RGB)를 액정패널(200)의 구조에 맞도록 재정렬하고 이를 데이터구동부(500)에 전달하게 된다.

[0079] 예를 들면, 홀수 번째 게이트배선(GL)이 턴온 될 경우에는, 입력되는 RGB 순서의 영상데이터신호(RGB)를 그대로 R, G, B 영상데이터로 데이터배선(DL)에 출력되도록 정렬 한다.

[0080] 반면에, 짝수 번째 게이트배선(GL)이 턴온 될 경우에는, 입력되는 RGB 순서의 영상데이터신호(RGB)를 액정패널(200)의 구조에 맞도록 G, B, R 영상데이터 순서가 되도록 재정렬하게 된다.

- [0081] 이를 위해서, 타이밍제어부(300)는, 예를 들면 라인 메모리(line memory) 또는 프레임 메모리(frame memory)를 구비 할 수 있다.
- [0082]
- [0083] 이하, 도 4를 참조하여, 본발명의 제 1 실시예에 따른, 데이터정렬부(320)에 대해서 보다 상세하게 설명한다.
- [0084] 도 4는, 본발명의 제 1 실시예에 따른 데이터정렬부(320)의 구성의 일예를 개략적으로 도시한 도면이다.
- [0085] 도 4에 도시된 바와 같이, 데이터정렬부(320)는 2개의 필드스토(field store, FS1, FS2)와 하나의 버퍼(buffer, BF)를 포함할 수 있다.
- [0086] 이와 같은 구성은, R, G, B 영상데이터 순서로 입력되는 영상데이터신호(RGB)를 예를 들면 짝수 번째 게이트배선(GL)이 턴온 될 경우, G, B, R 영상데이터 순서로 재정렬하기 위함이다.
- [0087] 먼저, 데이터정렬부(320)에는 R, G, B 영상데이터 순서로 차례대로 입력된다. 이때, 첫 번째로 입력되는 R 영상데이터는 예를 들면 첫 번째 필드스토(FS1)에 임시적으로 저장된다.
- [0088] 두 번째로 영상데이터인 G 영상데이터가 데이터정렬부(320)에 입력 될 때, 첫 번째 필드스토(FS1)에 임시적으로 저장된 R 영상데이터는 두 번째 필드스토(FS2)으로 전달되어 임시적으로 저장된다.
- [0089] 이때, 두 번째로 입력되는 G 영상데이터는 첫 번째 필드스토(FS1)에 임시적으로 저장되게 된다.
- [0090] 마지막 영상데이터인 B 영상데이터가 데이터정렬부(320)에 입력 될 때, 첫 번째 필드스토(FS1)에 저장된 G 영상데이터와 두 번째 필드스토(FS2)에 저장된 R 영상데이터는 버퍼(BF)로 전달된다. 이때, B 영상데이터도 함께 버퍼(BF)로 전달된다.
- [0091] 이때, 버퍼(BF)는 첫 번째 필드스토(FS1)로부터 전달되는 G 영상데이터와, 두 번째 필드스토(FS2)로부터 전달되는 R 영상데이터와, 현재 입력되고 있는 B 영상데이터를 G, B, R 영상데이터 순서로 입력 받고, 이를 임시적으로 저장한다.
- [0092] 또한, G, B, R 영상데이터 순서로 재정렬된 재정렬데이터신호(GBR)를 데이터구동부(500)에 출력하게 된다.
- [0093] 즉, 데이터정렬부(320)는 임시적으로 R, G, B 영상데이터를 저장할 수 있는 메모리를 구비함으로써, R, G, B 순서로 입력되는 영상데이터신호(RGB)를 예를 들면 G, B, R 순서로 재정렬하여 재정렬데이터신호(GBR)를 생성하고 이를 데이터구동부(500)에 전달하게 된다.
- [0094]
- [0095] 전술한 바와 같이, 본발명의 제 1 실시예는 외부로부터 입력되는 영상데이터신호(RGB)를 타이밍제어부(300)에서 액정패널(200)의 구조에 맞도록 변환하는 것이다.
- [0096]
- [0097] <제 2 실시예>
- [0098] 이하, 본발명의 제 2 실시예에 따른 액정표시장치에 대해서 보다 상세하게 설명한다.
- [0099] 여기에서, 별도의 설명이 없는 부분은 제 1 실시예와 동일하거나 유사함을 전제로 한다.
- [0100]
- [0101] 도 5는 본발명의 제 2 실시예에 따른 액정표시장치를 개략적으로 도시한 도면이다.
- [0102] 여기서, 타이밍제어부(300)는, TV시스템이나 비디오카드와 같은 외부시스템으로부터 영상데이터신호(RGB)와, 수직동기신호와 수평동기신호와 클럭신호와 데이터인에이블 등의 제어신호(TCS)를 입력 받게 된다. 한편, 도시하지는 않았지만, 이와 같은 신호들은, 타이밍제어부(300)에 구성된 인터페이스를 통해 입력될 수 있다.
- [0103] 타이밍제어부(300)는 입력된 제어신호(TCS)를 사용하여, 게이트구동부(400)를 제어하기 위한 게이트제어신호(GCS)와 데이터구동부(500)를 제어하기 위한 데이터제어신호(DCS)를 생성한다.
- [0104] 또한, 타이밍제어부(300)는 외부의 시스템으로부터 영상데이터신호(RGB)를 전달받고, 이를 정렬하여 데이터구동부(500)에 전달하게 된다.

- [0105]
- [0106] 데이터구동부(500)는, 타이밍제어부(300)으로부터 공급되는 데이터제어신호(DCS)와 영상데이터신호(RGB)에 응답하여, 영상데이터신호(RGB)를 재정렬하여 이에 대응되는 데이터전압을 다수의 데이터배선(DL)에 공급하게 된다. 즉, 감마기준전압(Vgamma)을 사용하여, 재정렬데이터신호(GBR)에 대응되는 데이터전압을 생성하고, 생성된 데이터전압을 데이터배선(DL)에 출력하게 된다.
- [0107] 여기서, 재정렬데이터신호(GBR)은 데이터구동부(500)에서 영상데이터신호(RGB)를 재정렬한 데이터신호이다.
- [0108]
- [0109] 이하, 데이터구동부(500)에서 영상데이터신호(RGB)를 재정렬하는 과정에 대해서 상세하게 설명한다.
- [0110] 도 6은, 본발명의 실시예에 따른 데이터구동부(500)의 구성을 개략적으로 도시한 도면이다.
- [0111]
- [0112] 도 6에 도시된 바와 같이 데이터구동부(500)는, 데이터레지스터(data register)(510)와, 쉬프트레지스터(shift register)(520)와, 래치부(530)를 포함할 수 있다.
- [0113] 데이터레지스터(510)는, 타이밍제어부(300)로부터 입력 받은 영상데이터신호(RGB)를 일시 저장한 후에, 이를 래치부(530)에 공급한다.
- [0114] 쉬프트레지스터(520)는, 타이밍제어부(300)로부터 입력 받은 소스스타트펄스를 소스샘플링클럭에 따라서 쉬프트 시켜 샘플링신호를 발생하게 된다.
- [0115] 또한, 쉬프트레지스터(520)는, 소스스타트펄스를 쉬프트 시켜 다음 단의 쉬프트레지스터(520)에 캐리신호(CAR)를 전달하게 된다.
- [0116] 이때, 본발명의 실시예에 따른 캐리신호(CAR)는 다음 단의 쉬프트레지스터(520)에 따라서 그 순서가 변경된다.
- [0117] 도 7을 참조하여 보다 구체적으로 예를 들면, 다음 단의 쉬프트레지스터(520)가 홀수 번째 게이트배선(GL)인 경우, 캐리신호(CAR)는 1, 2, 3, 4, 5, 6 이 된다.
- [0118] 반면에, 다음 단의 쉬프트레지스터(520)가 짝수 번째 게이트배선(GL)인 경우, 캐리신호(CAR)는 2, 3, 1, 5, 6, 4 가 된다.
- [0119] 이에 따라, 짝수 번째 게이트배선(GL)의 G, B, R 부화소(SP)에, 이에 대응되는 영상데이터신호를 전달할 수 있게 된다.
- [0120] 래치부(530)는, 쉬프트레지스터(520)로부터 순차적으로 입력되는 샘플링 신호에 응답하여 데이터레지스터(510)로부터 영상데이터신호(RGB)를 샘플링한 후 래치한다.
- [0121] 또한, 래치된 영상데이터신호(RGB)를 타이밍제어부(300)의 소스출력인에이블신호에 응답하여 동시에 출력하게 된다.
- [0122] 즉, 본발명의 제 2 실시예에서는, 데이터구동부(500)의 캐리신호(CAR)의 순서를 변경함으로써, 예를 들면 짝수 번째 게이트배선(GL)에 연결된 G, R, B 부화소(SP) 구조에 맞도록 영상데이터신호(RGB)를 변환하게 된다.
- [0123]
- [0124] 본발명의 제 1 실시예 및 제 2 실시예에서는, 홀수 번째 게이트배선(GL)에 연결된 부화소(SP)의 배치 순서는 R, G, B 부화소(SP)이고, 짝수 번째 게이트배선(GL)에 연결된 부화소(SP)는 G, R, B 부화소(SP)를 예를 들어 설명하였다.
- [0125] 이 외에도, 홀수 번째 게이트배선(GL)에 연결된 부화소(SP)와 짝수 번째 게이트배선(GL)에 연결된 부화소(SP)의 순서는 아래와 같을 수 있다.
- [0126] 홀수 번째 게이트배선 : 짝수 번째 게이트배선
- [0127] 1. GBR BRG
- [0128] 2. BRG RGB

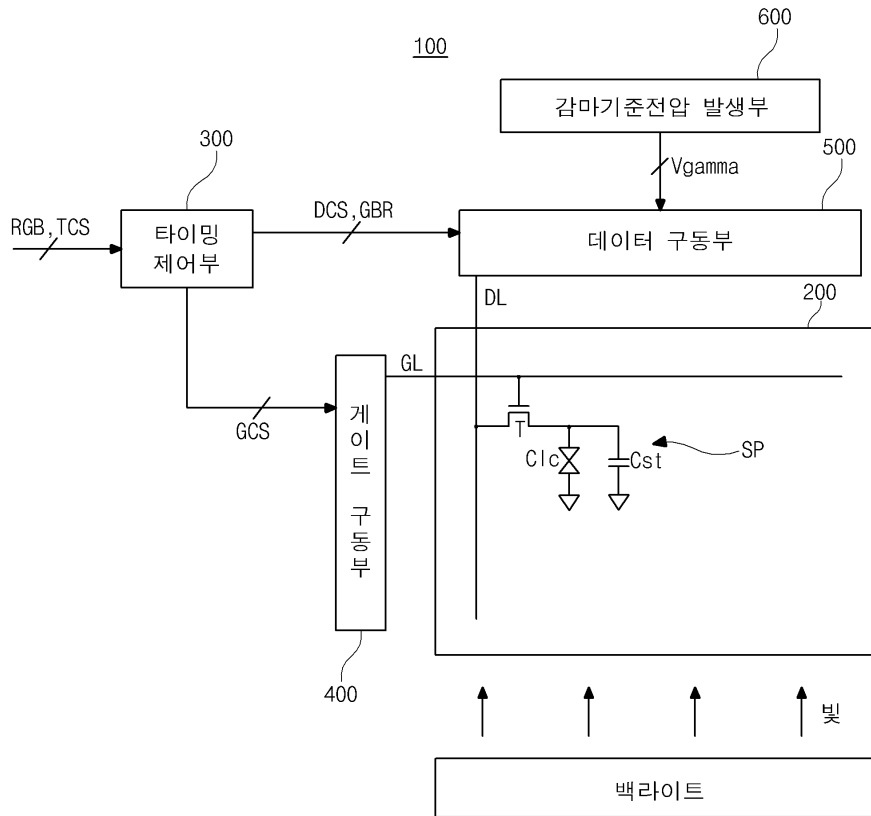
- [0129] 3. RBG BGR
- [0130] 4. GRB RBG
- [0131] 5. BGR GRB
- [0132] 그 외에도, 본발명의 실시예의 정신에 포함되는 부화소(SP) 배치 구조를 포함할 수 있음은 당업자에게 자명하다.
- [0133]
- [0134] 본발명의 제 1 실시예 및 제 2 실시예는 아래와 같은 효과가 있다.
- [0135] 도 8에서 보는 바와 같이, 홀수 번째 게이트배선(GL)과 짝수 번째 게이트배선(GL)에 연결된 부화소(SP)의 데이터전압의 특성에 따라 야기되는 미세가로선 문제를 개선할 수 있다.
- [0136] 또한, 액정표시장치(100)의 대형화, 고속화에 따라 부족한 데이터전압의 차징 타임(charging time)을 확보 할 수 있다.
- [0137]
- [0138] 전술한 본발명의 실시예는 본발명의 일예로서, 본발명의 정신에 포함되는 범위 내에서 자유로운 변형이 가능하다. 따라서, 본발명은, 첨부된 특허청구범위 및 이와 등가되는 범위 내에서의 본발명의 변형을 포함한다.

부호의 설명

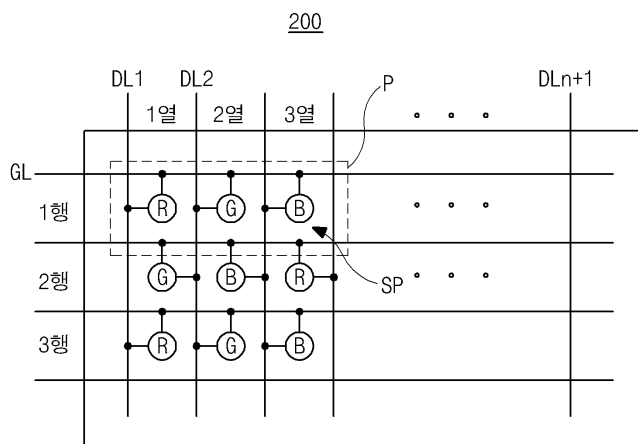
- [0139] 100 : 액정표시장치 200 : 액정패널
- GBR : 재정렬데이터신호 500 : 데이터구동부
- 300 : 타이밍제어부 320 : 데이터정렬부

도면

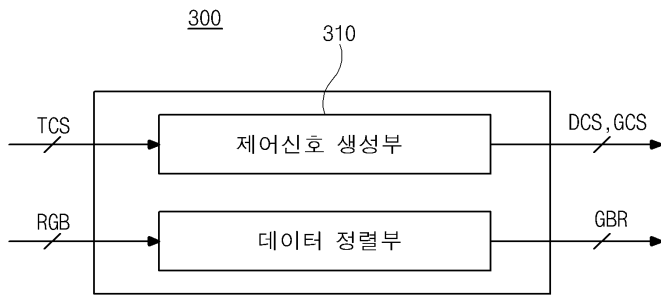
도면1



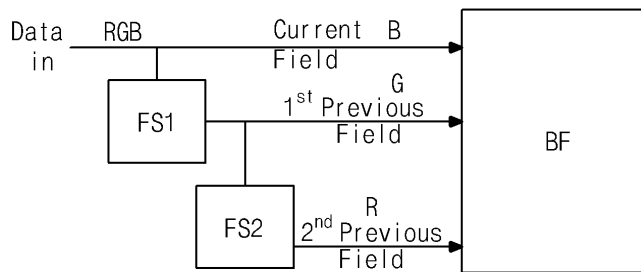
도면2



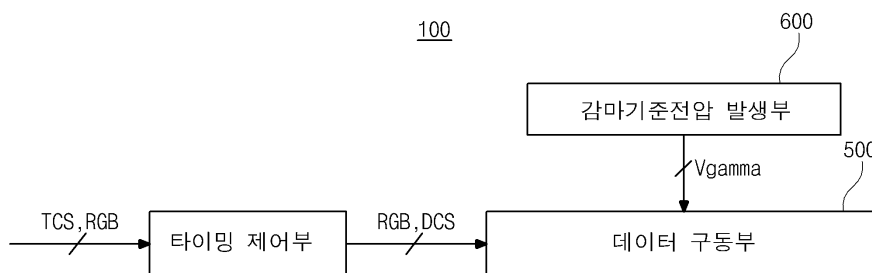
도면3



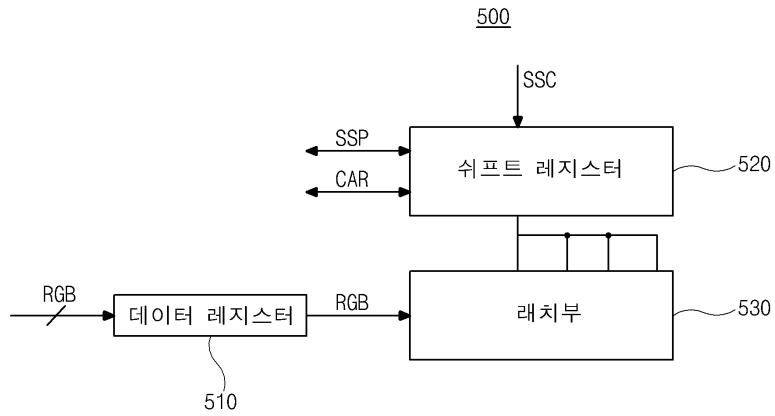
도면4



도면5



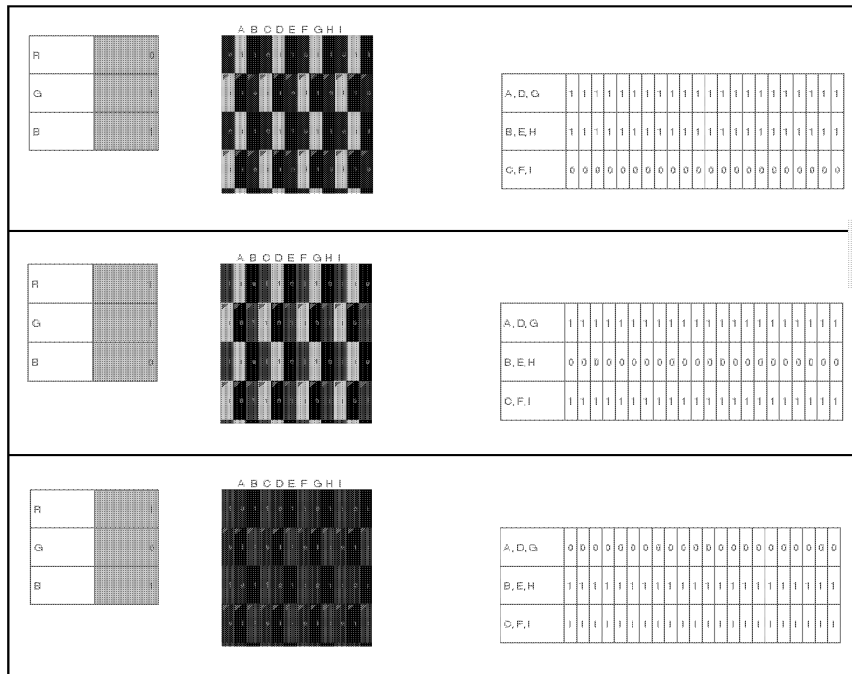
도면6



도면7

1	2	3	4	5	6
R	G	B	R	G	B

도면8



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020120021106A	公开(公告)日	2012-03-08
申请号	KR1020100085160	申请日	2010-08-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM SE YOUNG 김세영		
发明人	김세영		
IPC分类号	G09G3/36		
CPC分类号	G09G3/36 G09G3/3648 G09G3/3696 G09G3/3685 G09G2310/0297		
其他公开文献	KR101703877B1		
外部链接	Espacenet		

摘要(译)

目的：提供一种液晶显示装置及其驱动方法，通过包括定时控制部分来解决微小的水平线问题。结构：数据分类部分包括单个缓冲器（BF）和第一和第二场存储器（FS1，FS2）。数据分类部分连续接收R（红色），G（绿色），B（蓝色）图像数据。R图像数据临时存储在第一个字段存储中。G图像数据临时存储在第一个字段存储中。R图像数据被传送到第二场存储器。G图像数据和R图像数据通过缓冲器传送。

