



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0101894
(43) 공개일자 2011년09월16일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2010-0021244

(22) 출원일자 2010년03월10일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

김동규

경기 용인시 수지구 풍덕천2동 삼성7차아파트 705동 903호

(74) 대리인

팬코리아특허법인

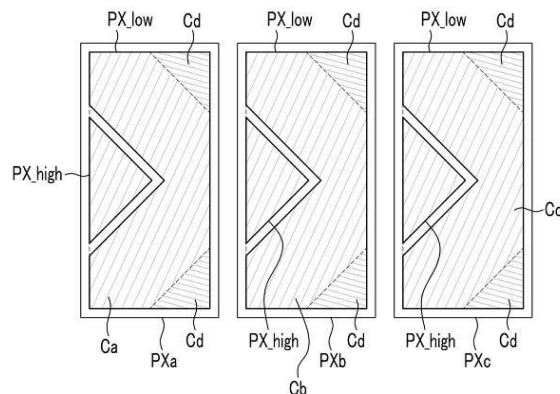
전체 청구항 수 : 총 31 항

(54) 액정 표시 장치

(57) 요약

본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 제1 기판 및 제2 기판, 상기 제1 기판 위에 배치되어 있는 복수의 신호선, 그리고 상기 복수의 신호선에 연결되어 있으며, 서로 분리되어 있는 제1 화소 전극과 제2 화소 전극, 그리고 상기 제1 기판과 상기 제2 기판 사이에 개재되어 있으며 액정 분자를 포함하는 액정층을 포함하고, 상기 제1 부화소 전극이 차지하는 영역에 배치되어 있는 액정층에 충전되는 전압은 상기 제2 부화소 전극이 차지하는 영역에 배치되어 있는 액정층에 충전되는 전압보다 낮고, 그리고 상기 제1 부화소 전극의 일부와 상기 제2 부화소 전극이 차지하는 영역은 제1 색을 표시하고, 상기 제1 부화소 전극의 나머지 일부가 차지하는 영역은 제2 색을 표시한다.

대표도 - 도1a



특허청구의 범위

청구항 1

서로 마주하는 제1 기관 및 제2 기관,

상기 제1 기관 위에 배치되어 있는 복수의 신호선, 그리고

상기 복수의 신호선에 연결되어 있으며, 서로 분리되어 있는 제1 화소 전극과 제2 화소 전극을 포함하고,

상기 제1 화소 전극 및 상기 제2 화소 전극은 복수의 가지 전극을 포함하며, 상기 제1 화소 전극의 가지 전극과 상기 제2 화소 전극의 가지 전극은 교대로 배치되어 있고,

상기 제1 화소 전극 및 상기 제2 화소 전극은 이웃하는 상기 제1 화소 전극의 가지 전극과 상기 제2 화소 전극의 가지 전극 사이의 간격이 제1 거리인 제1 영역, 이웃하는 상기 제1 화소 전극의 가지 전극과 상기 제2 화소 전극의 가지 전극 사이의 간격이 상기 제1 거리보다 작은 제2 거리인 제2 영역을 포함하고, 그리고

상기 제1 영역의 일부와 상기 제2 영역은 제1 색을 표시하고, 상기 제1 영역의 나머지 일부는 제2 색을 표시하는 액정 표시 장치.

청구항 2

제1항에서,

상기 제1 색은 기본색 중 어느 하나이고, 상기 제2 색은 백색 또는 황색인 액정 표시 장치.

청구항 3

제2항에서,

상기 제1 색을 표시하는 영역에는 색필터가 배치되어 있고, 상기 제2 색을 표시하는 영역에는 색필터가 제거되어 있는 액정 표시 장치.

청구항 4

제3항에서,

상기 색필터는 상기 제1 기관 위에 배치되어 있는 액정 표시 장치.

청구항 5

제4항에서,

상기 색필터는 상기 신호선과 상기 화소 전극 사이에 배치되어 있으며,

상기 제2 색을 표시하는 영역에는 투명한 유기 절연막이 배치되어 있는 액정 표시 장치.

청구항 6

제3항에서,

상기 색필터는 상기 제2 기관 위에 배치되어 있는 액정 표시 장치.

청구항 7

제3항에서,

상기 제2 색을 표시하는 면적은 상기 제1 화소 전극 및 상기 제2 화소 전극이 차지하는 전체 면적의 20% 이내인 액정 표시 장치.

청구항 8

제3항에서,

상기 제1 영역 중 상기 제2 색을 표시하는 영역의 면적은 상기 제1 영역 중 상기 제1 색을 표시하는 영역의 면적의 1/2이하인 액정 표시 장치.

청구항 9

제1항에서,

상기 제2 색을 표시하는 면적은 상기 제1 화소 전극 및 상기 제2 화소 전극이 차지하는 전체 면적의 20% 이내인 액정 표시 장치.

청구항 10

제1항에서,

상기 제1 영역 중 상기 제2 색을 표시하는 영역의 면적은 상기 제1 영역 중 상기 제1 색을 표시하는 영역의 면적의 1/2이하인 액정 표시 장치.

청구항 11

제1항에서,

상기 제1 기판과 상기 제2 기판 사이에 배치되어 있는 액정층을 더 포함하고,

상기 액정층의 액정 분자는 전기장이 없는 상태에서 그 장축이 상기 제1 기판과 상기 제2 기판의 표면에 대하여 수직을 이루는 액정 표시 장치.

청구항 12

제1항에서,

상기 제1 영역은 서로 이웃하는 상기 제1 화소 전극의 가지 전극과 상기 제2 화소 전극의 가지 전극 사이의 간격이 상기 제1 거리보다 큰 제3 거리인 제3 영역을 더 포함하고,

상기 제1 영역 중 상기 제2 색을 표시하는 영역은 상기 제3 영역인 액정 표시 장치.

청구항 13

제12항에서,

상기 제3 영역의 면적은 상기 제2 영역의 면적과 같거나 작고,

상기 제1 영역 중 서로 이웃하는 상기 제1 화소 전극의 가지 전극과 상기 제2 화소 전극의 가지 전극 사이의 간격이 상기 제1 거리인 영역의 면적은 상기 제3 영역의 면적의 3배 이상인 액정 표시 장치.

청구항 14

제13항에서,

상기 제1 색은 기본색 중 어느 하나이고, 상기 제2 색은 백색 또는 황색인 액정 표시 장치.

청구항 15

제14항에서,

상기 제1 색을 표시하는 영역에는 색필터가 배치되어 있고, 상기 제2 색을 표시하는 영역에는 색필터가 제거되어 있는 액정 표시 장치.

청구항 16

제15항에서,

상기 색필터는 상기 제1 기판 위에 배치되어 있는 액정 표시 장치.

청구항 17

제16항에서,

상기 색필터는 상기 신호선과 상기 화소 전극 사이에 배치되어 있으며,

상기 제2 색을 표시하는 영역에는 투명한 유기 절연막이 배치되어 있는 액정 표시 장치.

청구항 18

제15항에서,

상기 색필터는 상기 제2 기판 위에 배치되어 있는 액정 표시 장치.

청구항 19

제12항에서,

상기 제3 영역의 면적은 상기 제1 화소 전극 및 상기 제2 화소 전극이 차지하는 전체 면적의 20% 이내인 액정 표시 장치.

청구항 20

제12항에서,

상기 제1 기판과 상기 제2 기판 사이에 배치되어 있는 액정층을 더 포함하고,

상기 액정층의 액정 분자는 전기장이 없는 상태에서 그 장축이 상기 제1 기판과 상기 제2 기판의 표면에 대하여 수직을 이루는 액정 표시 장치.

청구항 21

서로 마주보는 제1 기판과 제2 기판

상기 제1 기판 위에 배치되어 있는 복수의 신호선,

상기 복수의 신호선에 연결되어 있으며, 서로 분리되어 있는 제1 부화소 전극과 제2 부화소 전극을 포함하는 화소 전극, 그리고

상기 제1 기판과 상기 제2 기판 사이에 개재되어 있으며 액정 분자를 포함하는 액정층을 포함하고,

상기 제1 부화소 전극이 차지하는 영역에 배치되어 있는 액정층에 충전되는 전압은 상기 제2 부화소 전극이 차지하는 영역에 배치되어 있는 액정층에 충전되는 전압보다 낮고,

상기 제1 부화소 전극의 일부와 상기 제2 부화소 전극이 차지하는 영역은 제1 색을 표시하고, 상기 제1 부화소 전극의 나머지 일부가 차지하는 영역은 제2 색을 표시하는 액정 표시 장치.

청구항 22

제21항에서,

상기 제1 색은 기본색 중 어느 하나이고, 상기 제2 색은 백색 또는 황색인 액정 표시 장치.

청구항 23

제22항에서,

상기 제1 색을 표시하는 영역에는 색필터가 배치되어 있고, 상기 제2 색을 표시하는 영역에는 색필터가 제거되어 있는 액정 표시 장치.

청구항 24

제23항에서,

상기 색필터는 상기 제1 기관 위에 배치되어 있는 액정 표시 장치.

청구항 25

제24항에서,

상기 색필터는 상기 신호선과 상기 화소 전극 사이에 배치되어 있으며,

상기 제2 색을 표시하는 영역에는 투명한 유기 절연막이 배치되어 있는 액정 표시 장치.

청구항 26

제23항에서,

상기 색필터는 상기 제2 기관 위에 배치되어 있는 액정 표시 장치.

청구항 27

제23항에서,

상기 제2 색을 표시하는 면적은 상기 제1 화소 전극 및 상기 제2 화소 전극이 차지하는 전체 면적의 20% 이내인 액정 표시 장치.

청구항 28

제23항에서,

상기 제1 화소 전극이 차지하는 영역 중 상기 제2 색을 표시하는 영역의 면적은 상기 제1 화소 전극이 차지하는 영역 중 상기 제1 색을 표시하는 영역의 면적의 1/2이하인 액정 표시 장치.

청구항 29

제21항에서,

상기 제2 색을 표시하는 면적은 상기 제1 화소 전극 및 상기 제2 화소 전극이 차지하는 전체 면적의 20% 이내인 액정 표시 장치.

청구항 30

제21항에서,

상기 제1 화소 전극이 차지하는 영역 중 상기 제2 색을 표시하는 영역의 면적은 상기 제1 화소 전극이 차지하는 영역 중 상기 제1 색을 표시하는 영역의 면적의 1/2이하인 액정 표시 장치.

청구항 31

제21항에서,

상기 액정층의 액정 분자는 전기장이 없는 상태에서 그 장축이 상기 제1 기관과 상기 제2 기관의 표면에 대하여 수직을 이루는 액정 표시 장치.

명세서

기술분야

본 발명은 액정 표시 장치에 관한 것이다.

배경기술

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치 표시 품질을 높이기 위하여, 높은 대비비(contrast ratio)와 우수한 광시야각, 빠른 응답 속도를 가질 수 있는 액정 표시 장치를 구현하는 것이 필요하다.

[0004] 또한, 빛의 투과율이 높은 액정 표시 장치를 구현하는 것이 필요하다. 액정 표시 장치의 빛의 투과율을 높이기 위하여, 각 화소를 적색, 녹색, 청색 등의 삼원색과 백색 등의 네 개의 화소로 구현하는 방법이 개발되었다. 그러나, 하나의 화소 영역에서 각기 삼원색 중 하나 또는 백색을 표시하도록 하는 경우, 저계조에서의 색재현성이 낮아질 수 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명이 이루고자 하는 기술적 과제는 저계조에서의 색재현성을 높이고 고계조에서의 휘도를 높일 수 있는 액정 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0006] 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 제1 기판 및 제2 기판, 상기 제1 기판 위에 배치되어 있는 복수의 신호선, 그리고 상기 복수의 신호선에 연결되어 있으며, 서로 분리되어 있는 제1 화소 전극과 제2 화소 전극을 포함하고, 상기 제1 화소 전극 및 상기 제2 화소 전극은 복수의 가지 전극을 포함하며, 상기 제1 화소 전극의 가지 전극과 상기 제2 화소 전극의 가지 전극은 교대로 배치되어 있고, 상기 제1 화소 전극 및 상기 제2 화소 전극은 이웃하는 상기 제1 화소 전극의 가지 전극과 상기 제2 화소 전극의 가지 전극 사이의 간격이 제1 거리인 제1 영역, 이웃하는 상기 제1 화소 전극의 가지 전극과 상기 제2 화소 전극의 가지 전극 사이의 간격이 상기 제1 거리보다 작은 제2 거리인 제2 영역을 포함하고, 그리고 상기 제1 영역의 일부와 상기 제2 영역은 제1 색을 표시하고, 상기 제1 영역의 나머지 일부는 제2 색을 표시한다.

[0007] 상기 제1 색은 기본색 중 어느 하나이고, 상기 제2 색은 백색 또는 황색일 수 있다.

[0008] 상기 제1 색을 표시하는 영역에는 색필터가 배치되어 있고, 상기 제2 색을 표시하는 영역에는 색필터가 제거될 수 있다.

[0009] 상기 색필터는 상기 제1 기판 위에 배치될 수 있다.

[0010] 상기 색필터는 상기 신호선과 상기 화소 전극 사이에 배치되어 있으며, 상기 제2 색을 표시하는 영역에는 투명한 유기 절연막이 배치될 수 있다.

[0011] 상기 색필터는 상기 제2 기판 위에 배치될 수 있다.

[0012] 상기 제2 색을 표시하는 면적은 상기 제1 화소 전극 및 상기 제2 화소 전극이 차지하는 전체 면적의 20% 이내일 수 있다.

[0013] 상기 제1 영역 중 상기 제2 색을 표시하는 영역의 면적은 상기 제1 영역 중 상기 제1 색을 표시하는 영역의 면적의 1/2 이하일 수 있다.

[0014] 상기 액정 표시 장치는 상기 제1 기판과 상기 제2 기판 사이에 배치되어 있는 액정층을 더 포함하고, 상기 액정층의 액정 분자는 전기장이 없는 상태에서 그 장축이 상기 제1 기판과 상기 제2 기판의 표면에 대하여 수직을 이룰 수 있다.

[0015] 상기 제1 영역은 서로 이웃하는 상기 제1 화소 전극의 가지 전극과 상기 제2 화소 전극의 가지 전극 사이의 간격이 상기 제1 거리보다 큰 제3 거리인 제3 영역을 더 포함하고, 상기 제1 영역 중 상기 제2 색을 표시하는 영역은 상기 제3 영역일 수 있다.

[0016] 상기 제3 영역의 면적은 상기 제2 영역의 면적과 같거나 작고, 상기 제1 영역 중 서로 이웃하는 상기 제1 화소 전극의 가지 전극과 상기 제2 화소 전극의 가지 전극 사이의 간격이 상기 제1 거리인 영역의 면적은 상기 제3 영역의 면적의 3배 이상일 수 있다.

[0017] 본 발명의 다른 한 실시예에 따른 액정 표시 장치는 서로 마주보는 제1 기판과 제2 기판, 상기 제1 기판 위에 배치되어 있는 복수의 신호선, 상기 복수의 신호선에 연결되어 있으며, 서로 분리되어 있는 제1 부화소 전극과 제2 부화소 전극을 포함하는 화소 전극, 그리고 상기 제1 기판과 상기 제2 기판 사이에 개재되어 있으며 액정

분자를 포함하는 액정층을 포함하고, 상기 제1 부화소 전극이 차지하는 영역에 배치되어 있는 액정층에 충전되는 전압은 상기 제2 부화소 전극이 차지하는 영역에 배치되어 있는 액정층에 충전되는 전압보다 낮고, 상기 제1 부화소 전극의 일부와 상기 제2 부화소 전극이 차지하는 영역은 제1 색을 표시하고, 상기 제1 부화소 전극의 나머지 일부가 차지하는 영역은 제2 색을 표시한다.

[0018] 상기 제2 색을 표시하는 면적은 상기 제1 화소 전극 및 상기 제2 화소 전극이 차지하는 전체 면적의 20% 이내일 수 있다.

[0019] 상기 제1 화소 전극이 차지하는 영역 중 상기 제2 색을 표시하는 영역의 면적은 상기 제1 화소 전극이 차지하는 영역 중 상기 제1 색을 표시하는 영역의 면적의 1/2이하일 수 있다.

발명의 효과

[0020] 본 발명의 한 실시예에 따르면 액정 표시 장치의 투과율이 낮아지거나 해상도가 저하되지 않으면서도 색재현성을 높게 유지할 수 있으며, 특히 저계조에서의 색재현성을 높이고 고계조에서의 휘도를 높일 수 있다.

도면의 간단한 설명

[0021] 도 1a 및 도 1b, 그리고 도 2 및 도 3은 본 발명의 실시예에 따른 액정 표시 장치의 구조를 개략적으로 도시한 배치도이다.

도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 구조와 함께 한 화소를 도시하는 등가 회로도이다.

도 5는 본 발명의 한 실시예에 따른 액정 표시 장치의 간략한 단면도이다.

도 6은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 7은 도 6의 액정 표시 장치를 VII-VII 선을 따라 잘라 도시한 단면도이다.

도 8은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 구조와 함께 한 화소를 도시하는 등가 회로도이다.

도 9는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 10은 도 9의 액정 표시 장치를 IX-IX 선을 따라 잘라 도시한 단면도이다.

도 11은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 12는 도 11에 도시한 액정 표시 장치를 XII-XII 선을 따라 잘라 도시한 단면도이다.

도 13은 본 발명의 한 실험예에 따른 전압-투과율 곡선을 나타내는 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0022] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0023] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0024] 이제 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 도면을 참고하여 간략하게 설명한다.

[0025] 도 1a 및 도 1b, 그리고 도 2 및 도 3은 본 발명의 실시예에 따른 액정 표시 장치의 구조를 개략적으로 도시한 배치도이다.

[0026] 도 1a를 참고하면, 본 발명의 실시예에 따른 액정 표시 장치는 제1 화소(PXa), 제2 화소(PXb) 및 제3 화소(PXc)를 포함한다. 제1 화소(PXa), 제2 화소(PXb) 및 제3 화소(PXc)는 각기 하이 화소 영역(PX_high) 및 로우 화소 영역(PX_low)을 포함한다. 동일한 조건에서 하이 화소 영역(PX_high)에 배치되어 있는 액정층에 가해지는 전기장의 세기는 로우 화소 영역(PX_low)에 배치되어 있는 액정층에 가해지는 전기장의 세기보다 크다.

[0027] 제1 화소(PXa)의 하이 화소 영역(PX_high)과 로우 화소 영역(PX_low)의 일부는 제1 색(Ca)을 표시하고, 제2 화

소(PXb)의 하이 화소 영역(PX_high)과 로우 화소 영역(PX_low)의 일부는 제2 색(Cb)을 표시하고, 제3 화소(PXc)의 하이 화소 영역(PX_high)과 로우 화소 영역(PX_low)의 일부는 제3 색(Cc)을 표시한다. 제1 화소(PXa)의 로우 화소 영역(PX_low)의 나머지 일부, 제2 화소(PXb)의 로우 화소 영역(PX_low)의 나머지 일부, 제3 화소(PXc)의 로우 화소 영역(PX_low)의 나머지 일부는 제4 색(Cd)을 표시한다. 여기서, 제1 색(Ca), 제2 색(Cb)과 제3 색(Cc)은 적색, 청색 및 녹색 중 어느 하나일 수 있고, 제4 색(Cd)은 백색 또는 황색일 수 있다. 제1 색(Ca), 제2 색(Cb)과 제3 색(Cc)을 표시하는 영역에는 색필터가 배치될 수 있다. 또한, 제4 색(Cd)을 표시하는 영역에는 색필터가 제거되어 있을 수 있고, 백색 색필터 또는 황색 색필터가 배치되어 있을 수 있다. 제4 색(Cd)을 표시하는 영역은 제1 색(Ca), 제2 색(Cb) 및 제3 색(Cc)을 표시하는 로우 화소 영역(PX_low)의 가장자리에 배치되어 있다. 이때, 제4 색(Cd)을 표시하는 영역의 면적은 각 화소 영역(PXa, PXb, PXc)의 면적의 20% 이내인 것이 바람직하다.

[0028] 도 1b를 참고하면, 본 실시예에 따른 액정 표시 장치는 도 1a에 도시한 실시예에 따른 액정 표시 장치와 유사하다.

[0029] 도 1b를 참고하면, 본 발명의 실시예에 따른 액정 표시 장치는 제1 화소(PXa), 제2 화소(PXb) 및 제3 화소(PXc)를 포함한다. 제1 화소(PXa), 제2 화소(PXb) 및 제3 화소(PXc)는 각기 하이 화소 영역(PX_high) 및 중간 화소 영역(PX_middle) 및 로우 화소 영역(PX_low)을 포함한다. 동일한 조건에서 하이 화소 영역(PX_high)에 배치되어 있는 액정층에 가해지는 전기장의 세기는 상대적으로 가장 크고, 로우 화소 영역(PX_low)에 배치되어 있는 액정층에 가해지는 전기장의 세기는 상대적으로 가장 작고, 중간 화소 영역(PX_middle)에 배치되어 있는 액정층에 가해지는 전기장의 세기는 로우 화소 영역(PX_low)의 액정층에 가해지는 전기장의 세기보다 크고 하이 화소 영역(PX_high)의 액정층에 가해지는 전기장의 세기보다 작다.

[0030] 제1 화소(PXa)의 하이 화소 영역(PX_high)과 중간 화소 영역(PX_middle)은 제1 색(Ca)을 표시하고, 제2 화소(PXb)의 하이 화소 영역(PX_high)과 중간 화소 영역(PX_middle)은 제2 색(Cb)을 표시하고, 제3 화소(PXc)의 하이 화소 영역(PX_high)과 중간 화소 영역(PX_middle)은 제3 색(Cc)을 표시한다. 제1 화소(PXa)의 로우 화소 영역(PX_low), 제2 화소(PXb)의 로우 화소 영역(PX_low), 제3 화소(PXc)의 로우 화소 영역(PX_low)은 각기 제4 색(Cd)을 표시한다. 여기서, 제1 색(Ca), 제2 색(Cb)과 제3 색(Cc)은 적색, 청색 및 녹색 중 어느 하나일 수 있고, 제4 색(Cd)은 백색 또는 황색일 수 있다. 제1 색(Ca), 제2 색(Cb)과 제3 색(Cc)을 표시하는 영역에는 색필터가 배치될 수 있다. 또한, 제4 색(Cd)을 표시하는 영역에는 색필터가 제거되어 있을 수 있고, 백색 색필터 또는 황색 색필터가 배치되어 있을 수 있다. 이때, 제4 색(Cd)을 표시하는 영역의 면적은 각 화소 영역(PXa, PXb, PXc)의 면적의 20% 이내인 것이 바람직하다.

[0031] 도 2를 참고하면, 본 실시예에 따른 액정 표시 장치는 도 1에 도시한 실시예에 따른 액정 표시 장치와 유사하다.

[0032] 본 실시예에 따른 액정 표시 장치는 제1 화소(PXa), 제2 화소(PXb) 및 제3 화소(PXc)를 포함하고, 제1 화소(PXa), 제2 화소(PXb) 및 제3 화소(PXc)는 각기 하이 화소 영역(PX_high) 및 로우 화소 영역(PX_low)을 포함한다.

[0033] 제1 화소(PXa)의 하이 화소 영역(PX_high)과 로우 화소 영역(PX_low)의 일부는 제1 색(Ca)을 표시하고, 제2 화소(PXb)의 하이 화소 영역(PX_high)과 로우 화소 영역(PX_low)의 일부는 제2 색(Cb)을 표시하고, 제3 화소(PXc)의 하이 화소 영역(PX_high)과 로우 화소 영역(PX_low)의 일부는 제3 색(Cc)을 표시한다. 제1 화소(PXa)의 로우 화소 영역(PX_low)의 나머지 일부, 제2 화소(PXb)의 로우 화소 영역(PX_low)의 나머지 일부, 제3 화소(PXc)의 로우 화소 영역(PX_low)의 나머지 일부는 제4 색(Cd)을 표시한다. 이때, 제4 색(Cd)을 표시하는 영역의 면적은 각 화소 영역(PXa, PXb, PXc)의 면적의 20% 이내인 것이 바람직하다.

[0034] 그러나, 각 화소(PXa, PXb, PXc)의 하이 화소 영역(PX_high) 및 로우 화소 영역(PX_low)의 배치는 도 1에 도시한 실시예에 따른 액정 표시 장치와 다르다. 본 실시예에 따른 액정 표시 장치의 하이 화소 영역(PX_high) 및 로우 화소 영역(PX_low)은 화소 영역의 위 아래에 배치되어 있으며, 제4 색(Cd)을 표시하는 영역의 주변에 제1 색(Ca), 제2 색(Cb) 및 제3 색(Cc)을 표시하는 영역이 배치되어 있다.

[0035] 다음으로, 도 3을 참고하면, 본 실시예에 따른 액정 표시 장치는 도 1에 도시한 실시예에 따른 액정 표시 장치와 유사하다.

[0036] 본 실시예에 따른 액정 표시 장치는 제1 화소(PXa), 제2 화소(PXb) 및 제3 화소(PXc)를 포함하고, 제1 화소(PXa), 제2 화소(PXb) 및 제3 화소(PXc)는 각기 하이 화소 영역(PX_high) 및 로우 화소 영역(PX_low)을 포함한다.

다.

- [0037] 제1 화소(PXa)의 하이 화소 영역(PX_high)과 로우 화소 영역(PX_low)의 일부는 제1 색(Ca)을 표시하고, 제2 화소(PXb)의 하이 화소 영역(PX_high)과 로우 화소 영역(PX_low)의 일부는 제2 색(Cb)을 표시하고, 제3 화소(PXc)의 하이 화소 영역(PX_high)과 로우 화소 영역(PX_low)의 일부는 제3 색(Cc)을 표시한다. 제1 화소(PXa)의 로우 화소 영역(PX_low)의 나머지 일부, 제2 화소(PXb)의 로우 화소 영역(PX_low)의 나머지 일부, 제3 화소(PXc)의 로우 화소 영역(PX_low)의 나머지 일부는 제4 색(Cd)을 표시한다. 이때, 제4 색(Cd)을 표시하는 영역의 면적은 각 화소 영역(PXa, PXb, PXc)의 면적의 20% 이내인 것이 바람직하다.
- [0038] 그러나, 각 화소(PXa, PXb, PXc)의 하이 화소 영역(PX_high) 및 로우 화소 영역(PX_low)의 배치는 도 1에 도시한 실시예에 따른 액정 표시 장치와 다르다. 본 실시예에 따른 액정 표시 장치의 하이 화소 영역(PX_high)은 로우 화소 영역(PX_low)으로 둘러싸여 있다. 제4 색(Cd)을 표시하는 영역은 제1 색(Ca), 제2 색(Cb) 및 제3 색(Cc)을 표시하는 로우 화소 영역(PX_low)의 가장자리에 배치되어 있다.
- [0039] 그러면, 도 4 내지 도 7을 참고하여, 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다. 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 구조와 함께 한 화소를 도시하는 등가 회로도이고, 도 5는 본 발명의 한 실시예에 따른 액정 표시 장치의 간략한 단면도이고, 도 6은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 7은 도 6의 액정 표시 장치를 VII-VII 선을 따라 잘라 도시한 단면도이다.
- [0040] 도 4를 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100) 및 상부 표시판(200)과 두 표시판(100, 200) 사이에 배치되어 있는 액정층(3)을 포함한다. 각 화소(PX)는 신호선(도시하지 않음)에 연결된 스위칭 소자(도시하지 않음)와 이에 연결된 액정 축전기(liquid crystal capacitor)(Clc) 및 제1 및 제2 유지 축전기(storage capacitor)(Csta, Cstb)를 포함한다. 제1 및 제2 유지 축전기(Csta, Cstb)는 필요에 따라 생략할 수 있다.
- [0041] 액정 축전기(Clc)는 하부 표시판(100)의 제1 화소 전극(PEa)과 제2 화소 전극(PEb)을 두 단자로 하며 제1 및 제2 화소 전극(PEa, PEb) 사이의 액정층(3)은 유전체로서 기능한다.
- [0042] 액정층(3)은 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.
- [0043] 액정 축전기(Clc)의 보조적인 역할을 하는 제1 및 제2 유지 축전기(Csta, Cstb)는 하부 표시판(100)에 구비된 별도의 전극(도시하지 않음)이 제1 및 제2 화소 전극(PEa, PEb) 각각과 절연체를 사이에 두고 중첩하여 형성될 수 있다.
- [0044] 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나 또는 그 이상을 고유하게 표시하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색과 백색 또는 황색을 들 수 있다.
- [0045] 도 5를 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치의 구동 방법의 한 예에 대하여 설명한다.
- [0046] 도 4 및 도 5를 참고하면, 제1 화소 전극(PEa)과 제2 화소 전극(PEb)에 서로 다른 전압이 인가되면, 제1 화소 전극(PEa)과 제2 화소 전극(PEb)에 인가된 서로 다른 두 전압의 차이는 액정 축전기(Clc)의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 축전기(Clc)의 양단에 전위차가 생기면 도 5에 도시한 바와 같이 표시판(100, 200)의 표면에 평행한 전기장이 제1 화소 전극(PEa)과 제2 화소 전극(PEb) 사이의 액정층(3)에 생성된다. 액정 분자(31)들이 양의 유전율 이방성을 가진 경우, 액정 분자(31)들은 그 장축이 전기장의 방향에 평행하도록 기울어지며 그 기울어진 정도는 화소 전압의 크기에 따라 다르다. 또한 액정 분자(31)들의 기울어진 정도에 따라 액정층(3)을 통과하는 빛의 편광의 변화 정도가 달라진다. 이러한 편광의 변화는 편광자에 의하여 빛의 투과율 변화로 나타나며, 이를 통해 화소(PX)는 원하는 소정의 휘도를 표시한다.
- [0047] 이제, 도 6 및 도 7을 참고하여, 도 4 및 도 5를 참고로 설명한 액정 표시 장치의 한 예에 대하여 상세하게 설명한다.
- [0048] 도 6 및 도 7을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.
- [0049] 먼저, 하부 표시판(100)에 대하여 설명한다.
- [0050] 절연 기판(110) 위에 복수의 게이트선(gate line)(121), 복수의 유지 전극선(storage electrode line)(131a),

복수의 전원선(power supplying line)(131b)을 포함하는 복수의 게이트 도전체가 형성되어 있다.

- [0051] 게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있으며, 각 게이트선(121)은 상부로 돌출한 복수 쌍의 제1 및 제2 게이트 전극(gate electrode)(124a, 124b)을 포함한다.
- [0052] 유지 전극선(131)은 소정의 전압을 인가 받으며, 주로 가로 방향으로 뻗어 있다. 각 유지 전극선(131)은 이웃하는 두 게이트선(121) 사이에 위치하고 아래쪽에 위치하는 게이트선(121)에 더 근접해 있다.
- [0053] 게이트 도전체(121, 131a, 131b)는 단일막 또는 다중막 구조를 가질 수 있다.
- [0054] 게이트 도전체(121, 131a, 131b) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0055] 게이트 절연막(140) 위에는 수소화 비정질 또는 다결정 규소 등으로 만들어진 복수 쌍의 제1 및 제2 섬형 반도체(154a, 154b)가 형성되어 있다. 제1 및 제2 반도체(154a, 154b)는 각각 제1 및 제2 게이트 전극(124a, 124b) 위에 위치한다.
- [0056] 각각의 제1 반도체(154a) 위에는 한 쌍의 섬형 저항성 접촉 부재(ohmic contact)(163a, 165a)가 형성되어 있고, 각각의 제2 반도체(154b) 위에도 한 쌍의 섬형 저항성 접촉 부재(도시하지 않음)가 형성되어 있다. 저항성 접촉 부재(163a, 165a)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다.
- [0057] 저항성 접촉 부재(163a, 165a) 및 게이트 절연막(140) 위에는 제1 소스 전극(source electrode)(173a)을 포함하는 데이터선(data line)(171)과 제1 및 제2 드레인 전극(drain electrode)(175a, 175b), 제2 소스 전극(173b)을 포함하는 데이터 도전체가 형성되어 있다.
- [0058] 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121), 유지 전극선(131a) 및 전원선(131b)과 교차한다.
- [0059] 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)은 각기 막대형인 한 쪽 끝 부분과 면적이 넓은 제1 확장부(177a) 및 제2 확장부(177b)를 포함한다.
- [0060] 제1 드레인 전극(175a) 및 제2 드레인 전극(175a/175b)의 막대형인 한 쪽 끝 부분은 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)을 중심으로 제1 소스 전극(173a) 및 제2 소스 전극(173b)과 마주하며 구부러진 제1 소스 전극(173a) 및 제2 소스 전극(173b)으로 일부 둘러싸여 있다.
- [0061] 제2 소스 전극(173b)의 한쪽 끝 부분(176)은 게이트선(140)에 형성되어 있는 접촉 구멍(141)을 통해 전원선(131b)과 물리적 전기적으로 연결되어, 일정한 크기의 전압을 인가받는다.
- [0062] 데이터 도전체(171, 173b, 175a, 175b)는 단일막 또는 다중막 구조를 가질 수 있다.
- [0063] 저항성 접촉 부재(163a, 165a)는 그 아래의 반도체(154a, 154b)와 그 위의 데이터 도전체(171a, 171b, 175a, 175b) 사이에만 존재하며 이들 사이의 접촉 저항을 낮추어 준다. 반도체(154a, 154b)에는 소스 전극(173a, 173b)과 드레인 전극(175a, 175b) 사이를 비롯하여 데이터 도전체(171a, 171b, 175a, 175b)로 가리지 않고 노출된 부분이 있다.
- [0064] 데이터 도전체(171a, 171b, 175a, 175b) 및 노출된 반도체(154a, 154b) 부분 위에는 하부 보호막(180p)이 형성되어 있다.
- [0065] 하부 보호막(180p)은 질화규소나 산화규소 따위의 무기 절연물로 만들어지고, 위에 형성되는 색필터(230)의 성분이 아래 놓인 박막 트랜지스터로 확산되는 것을 방지할 수 있다.
- [0066] 하부 보호막(180p) 위에는 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있고, 삼원색 중 하나를 표시하는 안료를 포함하는 유기물로 이루어질 수 있다.
- [0067] 색필터(230)는 화소 영역의 일부에서 제거되어 있다. 색필터(230)가 제거되어 있는 영역은 백색 또는 황색을 표시한다.
- [0068] 도시한 실시예에서는 하부 표시판(100)에 색필터(230)가 형성되어 있지만, 다른 실시예에서는 상부 표시판(200)에 색필터(230)가 형성되어 있을 수도 있다.

- [0069] 하부 보호막(180p) 및 복수의 색필터(230) 위에는 상부 보호막(180q)이 형성되어 있다. 상부 보호막(180q)은 유기 절연막으로 이루어지고, 감광성을 가지는 유기 물질로 형성할 수 있다. 또한, 상부 보호막(180q)은 화소 전극(191)과 데이터선(171)과의 커플링 현상을 감소시키고 기판을 평탄화하기 위해서 1.0 μm 이상 형성하는 것이 바람직하다. 상부 보호막(180q)은 색필터(230)가 들뜨는 것을 방지하고 색필터(230)로부터 유입되는 용제(solvent)와 같은 유기물에 의한 액정층(3)의 오염을 억제하여 화면 구동 시 초래할 수 있는 잔상과 같은 불량을 방지한다.
- [0070] 상부 보호막(180q) 및 하부 보호막(180p)에는 제1 드레인 전극(175a)의 제1 확장부(177a) 및 제2 드레인 전극(175b)의 제2 확장부(177b)를 드러내는 복수의 접촉 구멍(185a, 185b)이 형성되어 있다.
- [0071] 상부 보호막(180q) 위에는 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어진 복수 쌍의 제1 및 제2 화소 전극(pixel electrode)(191a, 191b)을 포함하는 복수의 화소 전극(191)이 형성되어 있다.
- [0072] 한 화소 전극(191)의 전체적인 외곽 모양은 사각형이며 제1 및 제2 화소 전극(191a, 191b)은 복수의 가지부를 포함한다. 제1 및 제2 화소 전극(191a, 191b)의 가지부는 일정한 간격을 두고 서로 맞물려서 교대로 배치되어 빗살 무늬를 이룬다. 가지부가 게이트선(121) 또는 가상적인 가로 중앙선(도시하지 않음)과 이루는 각은 대략 45도일 수 있다.
- [0073] 화소 영역은 가상적인 가로 중앙선을 경계로 상하의 두 부영역으로 나뉘어진다. 각 부영역은 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이의 간격(d1)이 상대적으로 가장 좁은 제1 영역(HA), 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이의 간격(d2)이 제1 영역(HA)보다 넓은 제2 영역(MA), 그리고 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이의 간격(d3)이 가장 넓은 제3 영역(LA)을 포함한다. 즉, 제2 영역(MA)에서 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이의 간격(d2)은 제1 영역(HA)에서의 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이의 간격(d1)보다 넓고, 제3 영역(LA)에서의 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이의 간격(d3)보다 좁다. 예를 들어, 제1 영역(HA)의 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이의 간격(d1)은 약 8.5 μm 내지 9.5 μm , 더 구체적으로 약 9 μm 정도 일 수 있고, 제2 영역(MA)의 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이의 간격(d2)은 약 14.5 μm 내지 15.5 μm , 더 구체적으로 약 15 μm 일 수 있고, 제3 영역(LA)의 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이의 간격(d3)은 약 18.5 μm 내지 19.5 μm , 더 구체적으로 약 19 μm 일 수 있다.
- [0074] 앞서 설명한 색필터(230)는 제1 영역(HA) 및 제2 영역(MA)에 배치되어 있고, 제3 영역(LA)에서는 제거되어 있다. 이때, 색필터(230)이 제거되어 있는 제3 영역(LA)의 면적은 화소 영역의 20% 이내인 것이 바람직하다. 또한, 색필터(230)이 제거되어 있는 제3 영역(LA)의 면적은 제1 영역(HA)의 면적과 같거나, 작은 것이 바람직하고, 제2 영역(MA)의 면적의 1/3 이하인 것이 바람직하다.
- [0075] 제1/제2 화소 전극(191a/191b)은 접촉 구멍(185a/185b)을 통하여 제1/제2 드레인 전극(175a/175b)과 물리적, 전기적으로 연결되어 있으며, 제1/제2 드레인 전극(175a/175b)으로부터 전압을 인가 받는다. 제1 및 제2 부화소 전극(191a, 191b)은 그 사이의 액정층(3) 부분과 함께 액정 축전기(C1c)를 이룬다.
- [0076] 제1 화소 전극(191a)은 제1 드레인 전극(175a)으로부터 데이터 전압을 인가받고, 제2 화소 전극(191b)은 제2 드레인 전극(175b)으로부터 전원선(131b)에 흐르는 일정한 크기의 전압을 인가 받는다. 이때, 제1 화소 전극(191a)과 제2 화소 전극(191b)에 인가되는 전압의 차이는 화소(PX)가 표시하고자 하는 휘도에 대응되는 전압이며 기준 전압에 대하여 각각 극성이 서로 반대일 수 있다.
- [0077] 제1 화소 전극(191a)과 제2 화소 전극(191b)에 각기 전압이 인가되면, 제1 화소 전극(191a)과 제2 화소 전극(191b)에 인가되는 전압의 차이에 의해 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이의 액정 분자(31)에 전기장이 인가된다. 이때, 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이의 간격이 가장 좁은 제1 영역(HA)에 배치되어 있는 액정 분자(31)에 가해지는 전기장의 세기가 가장 크고, 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이의 간격이 가장 좁은 제3 영역(LA)에 배치되어 있는 액정 분자(31)에 가해지는 전기장의 세기가 가장 작고, 제2 영역(MA)에 배치되어 있는 액정 분자(31)에 가해지는 전기장의 세기는 제1 영역(HA)과 제3 영역(LA)에 배치되어 있는 액정 분자(31)에 가해지는 전기장의 세기 사이의 값을 가지게 된다.
- [0078] 이처럼, 하나의 화소(PX) 영역을 액정층(3)에 가해지는 전기장이 세기가 다른 세 영역(HA, MA, LA)으로 나뉘므로써, 액정 분자의 정렬 방향을 다르게 하여 좌우 시야각 방향에서의 시인성을 개선할 수 있다.

- [0079] 다음 상부 표시판(200)에 대하여 설명한다.
- [0080] 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기관(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(191) 사이의 빔샘을 막고 화소 전극(191)과 마주하는 개구 영역을 정의한다. 차광 부재(220)는 하부 표시판(100)에 배치될 수도 있다.
- [0081] 기관(210) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 (유기) 절연물로 만들어질 수 있으며, 차광 부재(220)의 안료 성분이 액정층(3)으로 노출되는 것을 방지하고 평탄면을 제공한다. 덮개막(250)은 생략할 수 있다.
- [0082] 하부 표시판(100)과 상부 표시판(200) 안쪽 면에는 배향막(도시하지 않음)이 도포되어 있으며, 수직 배향막일 수 있다.
- [0083] 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있을 수 있다.
- [0084] 하부 표시판(100)과 상부 표시판(200) 사이에 들어 있는 액정층(3)은 양의 유전율 이방성을 가지는 액정 분자(31)를 포함하며 액정 분자(31)는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.
- [0085] 제1 및 제2 화소 전극(191a, 191b)에 극성이 서로 다른 두 전압을 인가하면 표시판(100, 200)의 표면에 거의 수평인 전기장(electric field)이 생성된다. 그러면 초기에 표시판(100, 200)의 표면에 대해 수직으로 배향되어 있던 액정층(3)의 액정 분자들이 전기장에 응답하여 그 장축이 전기장의 방향에 수평한 방향으로 기울어지며, 액정 분자가 기울어진 정도에 따라 액정층(3)에 입사광의 편광의 변화 정도가 달라진다. 이러한 편광의 변화는 편광자에 의하여 투과율 변화로 나타나며 이를 통하여 액정 표시 장치는 영상을 표시한다.
- [0086] 이와 같이 수직 배향된 액정 분자(31)를 사용하면 액정 표시 장치의 대비비(contrast ratio)를 크게 할 수 있고 광시야각을 구현할 수 있다. 또한 한 화소(PX)에 기준 전압에 대한 극성이 서로 다른 두 전압을 인가함으로써 구동 전압을 높이고 응답 속도를 빠르게 할 수 있다. 또한 킥백 전압의 영향이 없어져 플리커 현상 등을 방지할 수 있다.
- [0087] 나아가 표시판(100, 200)에 대해 수직 배향된 액정 분자(31)를 사용하는 경우, 액정 표시 장치의 대비비(contrast ratio)를 크게 할 수 있고 광시야각을 구현할 수 있다. 또한 양의 유전율 이방성을 갖는 액정 분자(31)는 음의 유전율 이방성을 갖는 액정 분자에 비해 유전율 이방성이 크고 회전 점도가 낮아 빠른 응답 속도를 얻을 수 있다.
- [0088] 또한, 앞서 설명하였듯이, 본 발명의 실시예에 따른 액정 표시 장치의 하나의 화소(PX)를 액정층(3)에 가해지는 전기장이 세기가 다른 적어도 두영역, 보다 구체적으로 세 영역(HA, MA, LA)으로 나눔으로써, 액정 분자의 정렬 방향을 다르게 하여 좌우 시야각 방향에서의 시인성을 개선할 수 있다.
- [0089] 도시한 실시예에서는 액정 표시 장치의 하나의 화소(PX)를 액정층(3)에 가해지는 전기장이 세기가 다른 세 영역(HA, MA, LA)으로 나누었지만, 액정층(3)에 가해지는 전기장의 세기가 큰 영역과 작은 영역의 두 영역으로 나눌 수도 있다. 이 경우, 색필터(230)는 액정층(3)에 가해지는 전기장의 세기가 큰 영역에 배치되고, 또한, 액정층(3)에 가해지는 전기장의 세기가 작은 영역 중 일부에만 배치되고, 나머지 일부에서는 제거될 수 있다. 이 경우, 한 화소 영역 내에서 전기장의 세기가 작은 영역 중 색필터가 배치되지 않는 영역의 면적은 화소 영역의 전체 면적의 20%이내이고, 전기장의 세기가 작은 영역 중 색필터가 배치되는 영역의 1/2이하인 것이 바람직하다.
- [0090] 또한, 색필터(230)는 액정층(3)에 가해지는 전기장이 세기가 상대적으로 큰 제1 영역(HA) 및 제2 영역(MA)에만 배치되어 있고, 액정층(3)에 가해지는 전기장이 세기가 상대적으로 작은 제3 영역(LA)에서는 제거되어 있다. 액정층(3)에 가해지는 전기장의 세기가 가장 작은 제3 영역(LA)의 경우, 저계조에서는 빛이 투과되지 않고, 고계조에서만 빛이 투과되게 된다. 따라서, 본 실시예에 따른 액정 표시 장치의 경우, 저계조에서는, 제1 영역(HA)과 제2 영역(MA)에서만 빛이 투과하게 됨으로써 색필터(230)를 통과한 빛이 표시되어, 색재현성이 높아지고, 중간 계조 이상의 고계조에서는 제1 영역(HA), 제2 영역(MA) 및 제3 영역(LA)에서 모두 빛이 투과하게 됨으로써, 색필터(230)를 통과한 빛과 색필터(230)가 제거된 제3 영역(LA)의 빛이 표시되어, 휘도가 높아지게 된다. 따라서, 저계조에서의 색재현성을 높이면서도 고계조에서의 휘도를 높일 수 있다.
- [0091] 그러면, 도 8 내지 도 10을 참고하여, 본 발명의 다른 한 실시예에 따른 액정 표시 장치에 대하여 설명한다. 도 8은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 구조와 함께 한 화소를 도시하는 등가 회로도이고, 도 9는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 10은 도 9의 액정 표시 장치를 IX-IX

선을 따라 잘라 도시한 단면도이다.

- [0092] 도 8에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 그 사이에 들어 있는 액정층(3)을 포함한다.
- [0093] 액정 축전기(C1ca, C1cb)는 하부 표시판(100)의 부화소 전극(PEa/PEb)과 상부 표시판(200)의 공통 전극(CE)을 두 단자로 하며 부화소 전극(PEa/PEb)과 공통 전극(270) 사이의 액정층(3)은 유전체로서 기능한다. 한 쌍의 부화소 전극(PEa/PEb)은 서로 분리되어 있으며 하나의 화소 전극(PE)을 이룬다. 공통 전극(CE)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압을 인가 받는다. 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.
- [0094] 한편, 색 표시를 구현하기 위해서는 각 화소가 적색, 녹색, 청색 등 삼원색과 같은 기본색과 백색 또는 황색 중 적어도 두 개를 고유하게 표시하는데, 제1 화소 전극(PEa)이 차지하는 영역과 제2 화소 전극(PEb)이 차지하는 영역 중 일부는 기본색 중 하나를 표시하고, 제2 화소 전극(PEb)이 차지하는 나머지 영역은 백색 또는 황색을 표시할 수 있다.
- [0095] 표시판(100, 200)의 바깥 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 편광축은 직교할 수 있다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자 중 하나가 생략될 수 있다. 직교 편광자인 경우 전기장이 없는 액정층(3)에 들어온 입사광을 차단한다.
- [0096] 이제, 도 9 및 도 10을 참고하여, 도 8에 도시한 액정 표시 장치의 구체적인 예에 대하여 상세하게 설명한다.
- [0097] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0098] 절연 기판(110) 위에 복수의 게이트선(121a, 121b) 및 용량 전압선(131)을 포함하는 복수의 게이트 도전체가 형성되어 있다. 제1 게이트선(121a)은 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)을 포함하고, 제2 게이트선(121b)은 제3 게이트 전극(124c)을 포함한다.
- [0099] 용량 전압선(131)은 일정한 용량 전압을 전달하며, 화소의 윗부분에 배치되어, 게이트선(121a, 121b)과 실질적으로 나란하게 뻗은 줄기선(stem)과 이로부터 뻗어 나온 복수의 지선(branch)을 포함한다. 각 지선은 세로부(134), 가로부(135), 용량 전극(137)을 포함하고, 줄기선은 위 아래로 면적이 넓은 유지 전극(133)을 포함한다. 세로부(134)는 줄기선으로부터 아래로 곧게 뻗어 있고, 가로부(135)는 세로부(134)와 수직으로 만난다. 용량 전극(137)은 가로부(135)의 중심부에서 오른쪽 세로부(134) 이르기까지 가로부(135)로부터 아래로 돌출되어 있다. 용량 전압선(131)의 모양 및 배치는 여러 형태로 변형될 수 있다.
- [0100] 게이트 도전체(121a, 121b, 131) 위에는 게이트 절연막(140)이 형성되어 있다.
- [0101] 게이트 절연막(140) 위에는 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있는 줄기부와 제1 게이트 전극(124a), 제2 게이트 전극(124b) 및 제3 게이트 전극(124c)을 향하여 뻗어 나온 복수의 제1 가지부(154a), 제2 가지부(154b) 및 제3 가지부(154c)를 포함한다. 복수의 제1 가지부(154a), 제2 가지부(154b) 및 제3 가지부(154c)는 각각 제1 게이트 전극(124a), 제2 게이트 전극(124b) 및 제3 게이트 전극(124c) 위에 배치되어 있는 제1 내지 제3 소자부(도시하지 않음)를 포함한다. 제3 가지부(154c)는 연장되어 제4 가지부(157)를 이룬다.
- [0102] 반도체(154a, 154b, 154c, 157) 위에는 돌출부(164b)를 포함하는 선형 저항성 접촉 부재(161), 제1 섬형 저항성 접촉 부재(도시하지 않음), 제2 섬형 저항성 접촉 부재(도시하지 않음) 및 제3 섬형 저항성 접촉 부재(도시하지 않음) 및 제4 섬형 저항성 접촉 부재(167)가 형성되어 있다. 선형 저항성 접촉 부재는 제1 섬형 저항성 접촉 부재와 쌍을 이루어 반도체의 제1 돌출부 위에 배치되어 있는 제1 돌출부(도시하지 않음), 제2 섬형 저항성 접촉 부재와 쌍을 이루어 반도체의 제2 돌출부 위에 배치되어 있는 제2 돌출부(도시하지 않음) 및 제3 섬형 저항성 접촉 부재와 쌍을 이루어 반도체의 제3 돌출부 위에 배치되어 있는 제3 돌출부(도시하지 않음)를 포함한다.
- [0103] 저항성 접촉 부재(161, 167) 및 게이트 절연막(140) 위에는 복수의 데이터선(171)과 복수의 제1 드레인 전극(175a), 제2 드레인 전극(175b)과 제3 소스 전극(173c), 그리고 제3 드레인 전극(175c)을 포함하는 데이터 도전체가 형성되어 있다.
- [0104] 데이터선(171)은 복수의 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함한다.

- [0105] 제1 내지 제3 드레인 전극(175a, 175b, 175c)은 넓은 한 쪽 끝 부분인 제1 내지 제3 확장부(177a, 177b, 177c)와 막대형인 다른 쪽 끝 부분을 포함한다. 제1 드레인 전극(175a), 제2 드레인 전극(175b) 및 제3 드레인 전극(175c)의 막대형 끝 부분은 제1 소스 전극(173a), 제2 소스 전극(173b), 그리고 제3 소스 전극(173c)으로 일부 둘러싸여 있다. 제3 소스 전극(173c)은 제2 드레인 전극(175b)의 제2 확장부(177b)에 연결되어 있다.
- [0106] 반도체(154a, 154b, 154c, 157)는 데이터선(171), 제1 내지 제3 전극 부재(175a, 175b, 175c) 및 그 아래의 저항성 접촉 부재(163a, 165a, 167c)와 실질적으로 동일한 평면 모양이다. 그러나 선형 반도체는 소스 전극(173a, 173b, 173c)과 드레인 전극(175a, 175b, 175c) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175a, 175b, 175c)으로 가리지 않고 노출된 부분이 있다.
- [0107] 데이터 도전체(171, 175a, 175b, 175c) 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 하부 보호막(180p)이 형성되어 있다.
- [0108] 하부 보호막(180p)은 질화규소나 산화규소 따위의 무기 절연물로 만들어지고, 위에 형성되는 색필터(230)의 성분이 아래 놓인 박막 트랜지스터로 확산되는 것을 방지할 수 있다.
- [0109] 하부 보호막(180p) 위에는 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다. 도시한 실시예에서는 하부 표시판(100)에 차광 부재(220)가 형성되어 있지만, 다른 실시예에서는 상부 표시판(200)에 차광 부재(220)가 형성될 수도 있다.
- [0110] 하부 보호막(180p) 및 차광 부재(220) 위에는 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있고, 삼원색 중 하나를 표시하는 안료를 포함하는 유기물로 이루어질 수 있다.
- [0111] 색필터(230)는 두 게이트선(121a, 121b)이 위치하는 영역에서부터 위 아래로 확장되어 있으며, 화소의 하부 영역 중 일부에서는 제거되어 있다.
- [0112] 도시한 실시예에서는 하부 표시판(100)에 색필터(230)가 형성되어 있지만, 다른 실시예에서는 상부 표시판(200)에 색필터(230)가 형성되어 있을 수도 있다.
- [0113] 하부 보호막(180p) 및 복수의 색필터(230) 위에는 상부 보호막(180q)이 형성되어 있다. 상부 보호막(180q)은 유기 절연막으로 이루어지고, 감광성을 가지는 유기 물질로 형성할 수 있다. 상부 보호막(180q)은 색필터(230)가 들뜨는 것을 방지하고 색필터(230)로부터 유입되는 용제(solvent)와 같은 유기물에 의한 액정층(3)의 오염을 억제하여 화면 구동 시 초래할 수 있는 잔상과 같은 불량을 방지한다.
- [0114] 상부 보호막(180q) 및 하부 보호막(180p)에는 제1 드레인 전극(175a)의 제1 확장부(177a) 및 제2 드레인 전극(175b)의 제2 확장부(177b)를 드러내는 복수의 접촉 구멍(185a, 185b)이 형성되어 있고, 상부 보호막(180q) 및 하부 보호막(180p), 그리고 게이트 절연막(140)에는 용량 전극(137)의 일부분을 드러내는 복수의 접촉 구멍(185c)이 형성되어 있다.
- [0115] 상부 보호막(180q) 위에는 복수의 화소 전극(pixel electrode)(191)이 형성되어 있다. 각 화소 전극(191)은 두 게이트선(121a, 121b)을 사이에 두고 서로 분리되어 게이트선(121a, 121b)을 중심으로 화소 영역의 위와 아래에 배치되어 열 방향으로 이웃하는 제1 화소 전극(191a)과 제2 화소 전극(191b)을 포함한다. 각 부화소 전극(191a, 191b)의 전체적인 모양은 사각형이며 가로 줄기부 및 이와 직교하는 세로 줄기부로 이루어진 십자형 줄기부를 포함한다. 각 부화소 전극(191a, 191b)은 줄기부에 의해 네 개의 부 영역으로 나누어지면, 각 부영역은 미세 가지부를 포함한다. 미세 가지부는 줄기부와 대략 45도 또는 135도의 각을 이루고, 이웃하는 두 부영역의 미세 가지부는 서로 직교할 수 있다.
- [0116] 제1 화소 전극(191a) 및 제2 화소 전극(191b)은 제1 접촉 구멍(185a) 및 제2 접촉 구멍(185b)을 통하여 각기 제1 드레인 전극(175a) 또는 제2 드레인 전극(175b)과 연결되어 있으며 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)으로부터 데이터 전압을 인가 받는다. 데이터 전압이 인가된 제1 화소 전극(191a) 및 제2 화소 전극(191b)은 공통 전극 표시판(200)의 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자의 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층(3)을 통과하는 빛의 휘도가 달라진다. 이때 미세 가지부의 변은 전기장을 왜곡하여 액정 분자들(31)의 경사 방향을 결정하는 수평 성분을 만들어낸다. 전기장의 수평 성분은 미세 가지부의 변에 거의 수평하다. 따라서, 액정 분자(31)가 기울어지는 방향은 대략 네 방향이 되며 액정 분자(31)의 배향 방향이 다른 네 개의 도메인이 액정층(3)에 형성된다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.

- [0117] 한편, 제2 화소 전극(191b)은 접촉 구멍(185b)을 통하여 제3 소스 전극(173c)과 물리적, 전기적으로 연결되어 있다.
- [0118] 용량 전극(137)과 제3 드레인 전극(175c)의 확장부(177c)는 게이트 절연막(140)과 반도체층(157, 167)을 사이에 두고 서로 중첩하여 감압 축전기를 이룬다.
- [0119] 화소 전극(191) 및 노출된 상부 보호막(180q) 위에는 하부 배향막(도시하지 않음)이 형성되어 있다. 하부 배향막은 수직 배향막일 수 있다.
- [0120] 이제 상부 표시판(200)에 대하여 설명한다.
- [0121] 절연 기판(210) 위에 공통 전극(270)이 형성되어 있다. 공통 전극(270) 위에는 상부 배향막(도시하지 않음)이 형성되어 있다. 상부 배향막은 수직 배향막일 수 있다.
- [0122] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다.
- [0123] 제1 게이트선(121a)에 게이트 온 전압이 인가되면, 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)을 통해 제1 화소 전극(191a) 및 제2 화소 전극(191b)에 데이터선(171)에 인가된 데이터 전압이 인가된다. 이때, 제1 화소 전극(191a) 및 제2 화소 전극(191b)에 인가된 데이터 전압은 서로 동일하다. 제1 및 제2 액정 축전기(C1ca, C1cb)는 공통 전압과 데이터 전압의 차이만큼 동일한 값으로 충전된다.
- [0124] 그런 후, 제1 게이트 신호선(121a)에 인가되는 전압은 게이트 온 전압에서 게이트 오프 전압으로 바뀌고, 동시에 제2 게이트선(121b)에 인가되는 전압은 게이트 오프 전압에서 게이트 온 전압으로 바뀌면, 제2 화소 전극(191b)으로부터 제3 소스 전극(173c)을 통해, 제3 드레인 전극(175c)으로 전하가 이동한다. 이에 의해, 제2 액정 축전기의 충전 전압은 낮아지고, 감압 축전기가 충전된다. 제2 액정 축전기(C1cb)의 충전 전압은 감압 축전기의 정전 용량만큼 낮아지므로 제2 액정 축전기(C1cb)의 충전 전압은 제1 액정 축전기(C1ca)의 충전 전압보다 낮아진다.
- [0125] 이 때, 두 액정 축전기(C1ca, C1ca)의 충전 전압은 서로 다른 감마 곡선을 나타내며 한 화소 전압의 감마 곡선은 이들을 합성한 곡선이 된다. 정면에서의 합성 감마 곡선은 가장 적합하도록 정해진 정면에서의 기준 감마 곡선과 일치하도록 하고 측면에서의 합성 감마 곡선은 정면에서의 기준 감마 곡선과 가장 가깝게 되도록 한다. 이와 같이 영상 데이터를 변환함으로써 측면 시인성이 향상된다.
- [0126] 또한, 본 실시예에 따른 액정 표시 장치의 하나의 화소(PX)를 액정층(3)에 가해지는 전기장이 세기가 다른 두 영역, 구체적으로 액정층(3)에 가해지는 전기장이 세기가 상대적으로 큰 제1 화소 전극(191a)이 차지하는 영역과 액정층(3)에 가해지는 전기장이 세기가 상대적으로 작은 제2 화소 전극(191b)이 차지하는 영역으로 나누고, 색필터(230)는 액정층(3)에 가해지는 전기장의 세기가 큰 영역, 제1 화소 전극(191a)이 차지하는 영역과 액정층(3)에 가해지는 전기장의 세기가 작은 영역, 제2 화소 전극(191b)이 차지하는 영역 중 일부에만 배치되고, 제2 화소 전극(191b)이 차지하는 영역 중 나머지는 제거될 수 있다. 이 때, 제2 화소 전극(191b)이 차지하는 영역 중 색필터가 배치되지 않는 영역의 면적은 제2 화소 전극(191b)이 차지하는 영역 중 색필터가 배치되는 영역의 1/2이하인 것이 바람직하다. 또한, 제2 화소 전극(191b)이 차지하는 영역 중 색필터(230)가 제거되어 있는 영역의 면적은 화소 영역의 면적의 20%이내인 것이 바람직하다.
- [0127] 이처럼, 한 화소 영역을 액정층(3)에 가해지는 전기장의 세기가 다른 두 영역으로 나누고, 액정층(3)에 가해지는 전기장의 세기가 작은 영역의 일부에서는 색필터(230)를 제거함으로써, 저계조에서는 색재현성이 높아지고, 중간 계조 이상의 고계조에서는 휘도가 높아지게 된다. 따라서, 저계조에서의 색재현성을 높이면서도 고계조에서의 휘도를 높일 수 있다.
- [0128] 앞서 설명한 실시예에 따른 액정 표시 장치의 많은 특징들은 본 실시예에 따른 액정 표시 장치에도 적용 가능하다.
- [0129] 그러면, 도8에 도시한 액정 표시 장치의 다른 한 예에 대하여, 도 8과 함께 도 11 및 도 12를 참고로 설명한다. 도 11은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 12는 도 11에 도시한 액정 표시 장치를 XII-XII 선을 따라 잘라 도시한 단면도이다.
- [0130] 도 11 및 도 12를 참고하면, 본 발명의 다른 한 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 그 사이에 들어 있는 액정층(3)을 포함한다.

- [0131] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0132] 기관(110) 위에 복수 쌍의 제1 및 제2 게이트선(121a, 121b)과 유지 전극선(131)이 형성되어 있다. 제1 및 제2 게이트선(121a, 121b) 각각은 복수의 제1 및 제2 게이트 전극(124a, 124b)을 포함한다.
- [0133] 게이트선(121a, 121b) 및 유지 전극선(131) 위에는 게이트 절연막(140)이 형성되어 있고, 게이트 절연막(140) 위에는 복수의 섬형 반도체(154a, 154b)가 형성되어 있고, 반도체(154a, 154b) 위에는 복수의 섬형 저항성 접촉 부재(163a, 165a)가 형성되어 있다.
- [0134] 게이트 절연막(140) 및 저항성 접촉 부재(163a, 165a) 위에는 복수 쌍의 데이터선(171, 172), 복수 쌍의 제1 및 제2 드레인 전극(175a, 175b)이 형성되어 있다. 데이터선(171, 172)은 전체에 걸쳐 일직선 상에 있지 않으며 한 화소 당 적어도 두 번 꺾여 있다. 구체적으로 데이터선(171, 172)은 도 4에서 보는 바와 같이 세로 방향으로 뻗은 제1 세로부(171a, 172a), 제1 세로부(171a, 172a)에서 오른쪽으로 꺾인 후 가로 방향으로 뻗은 제1 가로부(171c, 172c), 제1 가로부(171c, 172c)에서 아래쪽으로 꺾인 후 세로 방향으로 뻗은 제2 세로부(171b, 172b), 그리고 제2 세로부(171b, 172b)에서 왼쪽으로 꺾인 후 가로 방향으로 뻗은 제2 가로부(171d, 172d)를 포함한다. 두 데이터선(171, 172)의 제1 세로부(171a, 172a)와 제2 세로부(171b, 172b) 각각은 서로 평행하고 서로 이격되어 있는 가상의 직선 위에 놓인다. 데이터선(171)은 게이트 전극(124a, 124b)을 향하여 뻗은 복수의 제1 및 제2 소스 전극(173a, 173b)을 포함한다.
- [0135] 데이터선(171, 172) 및 드레인 전극(175a, 175b)과 노출된 반도체(154a, 154b) 부분의 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 질화규소나 산화규소 따위의 무기 절연물로 만들어진 하부막(180p)과 유기 절연물로 만들어진 상부막(180q)을 포함한다. 유기 절연물은 4.0 이하의 유전 상수를 가지는 것이 바람직하고, 감광성(photosensitivity)을 가질 수도 있으며, 평탄면을 제공할 수도 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어진 단일막 구조를 가질 수도 있다. 보호막(180)의 상부막(180q)은 화소 전극(191)과 데이터선(171, 172)과의 커플링 현상을 감소시키고 기관을 평탄화하기 위해서 1.0 μ m 이상의 두께로 형성하는 것이 바람직하다.
- [0136] 보호막(180)에는 제1 및 제2 드레인 전극(175a, 175b)을 각각 드러내는 복수의 접촉 구멍(185a, 185b)이 형성되어 있다.
- [0137] 보호막(180) 위에는 제1 및 제2 부화소 전극(191a, 191b)을 포함하는 복수의 화소 전극(191)이 형성되어 있다.
- [0138] 제1/제2 부화소 전극(191a/191b)은 접촉 구멍(185a/185b)을 통하여 제1/제2 드레인 전극(175a/175b)과 물리적, 전기적으로 연결되어 제1/제2 드레인 전극(175a/175b)으로부터 데이터 전압을 인가 받는다. 한 쌍의 부화소 전극(191a, 191b)에는 하나의 입력 영상 신호에 대하여 미리 설정되어 있는 서로 다른 데이터 전압이 인가되는데, 그 크기는 부화소 전극(191a, 191b)의 크기 및 모양에 따라 설정될 수 있다. 부화소 전극(191a, 191b)의 면적은 서로 다를 수 있다. 한 예로 제1 화소 전극(191a)은 제2 화소 전극(191b)에 비하여 높은 전압을 인가 받으며, 제2 화소 전극(191b)보다 면적이 작다.
- [0139] 한편, 제1 화소 전극(191a)의 가로 양 경계는 각각 화소 전극(191)을 기준으로 밖으로 꺾여 있는 데이터선(171)의 제1 세로부(171a)와 이웃하는 데이터선(172)의 제2 세로부(172b)에 이웃하여 형성되어 있으며 소정의 간격으로 이격되어 있다. 즉, 제1 부화소 전극은 제1 데이터선 및 상기 제2 데이터선과 같은 평면 위로 투영하였을 때, 이들의 투영 패턴은 서로 이격되어 있다. 따라서, 제1 화소 전극(191a)은 데이터선(171, 172)과 중첩하지 않고, 데이터선(171, 172)과 이격되어 있으므로, 제1 화소 전극(191a)과 데이터선(171, 172)과의 커플링 현상을 감소시켜, 제1 화소 전극(191a)과 데이터선(171, 172)의 커플링에 의해 발생하는 크로스 토크불량이 방지된다.
- [0140] 제2 화소 전극(191b)은 데이터선(171)의 일부(171b)와 중첩하고, 데이터선(171)과 이웃하는 데이터선(172)의 일부(172a)와 중첩한다. 이처럼, 제2 화소 전극(191b)은 데이터선(171)의 일부(171b) 및 이웃하는 데이터선(172)의 일부(172a)와 중첩하도록 넓게 형성되어, 액정 표시 장치의 개구율을 높일 수 있다. 이때, 제2 화소 전극(191b)이 데이터선(171) 및 드레인 전극(175b)과 중첩하는 면적과 제2 화소 전극(191b)이 이웃하는 데이터선(172)의 일부(172a)와 중첩하는 면적은 약 0.8:1 내지 약 1.2:1인 것이 바람직하다. 이처럼, 제2 화소 전극(191b)이 각각 좌 우측에 이웃하는 데이터선(171, 172)과 중첩하는 면적 비율을 조절함으로써, 제2 화소 전극(191b)이 각각 좌 우측에 이웃하는 데이터선(171, 172)과 형성하는 기생 용량 크기 차이를 작게하여, 제2 화소 전극(191b)과 이웃하는 데이터선(171, 172) 간의 기생 용량 편차에 의해 발생하는 크로스 토크 불량을 방지할 수 있다.

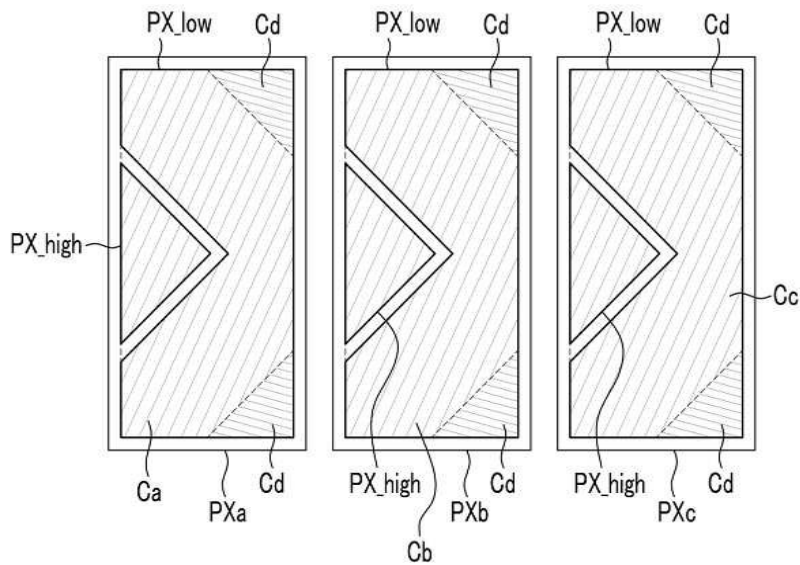
- [0141] 다음으로, 상부 표시판(200)에 대하여 설명한다.
- [0142] 절연 기판(210) 위에 차광 부재(220), 색필터(230), 덮개막(250) 및 공통 전극(270)이 차례로 형성되어 있다.
- [0143] 도시한 실시예에서는 상부 표시판(200)에 차광 부재(220) 및 색필터(230)가 형성되어 있지만, 다른 실시예에서는 하부 표시판(100)에 차광 부재(220) 및 색필터(230)가 형성될 수도 있다.
- [0144] 색필터(230)는 제1 화소 전극(191a)이 차지하는 영역과 제2 화소 전극(191b)이 차지하는 영역 중 일부에 배치되어 있고, 제2 화소 전극(191b)이 차지하는 영역 중 나머지 영역에서는 제거되어 있다. 이 때, 제2 화소 전극(191b)이 차지하는 영역 중 색필터가 배치되지 않는 영역의 면적은 제2 화소 전극(191b)이 차지하는 영역 중 색필터가 배치되는 영역의 1/2이하인 것이 바람직하다. 또한, 제2 화소 전극(191b)이 차지하는 영역 중 색필터(230)가 제거되어 있는 영역의 면적은 화소 영역의 면적의 20%이내인 것이 바람직하다.
- [0145] 이처럼, 한 화소 영역을 액정층(3)에 가해지는 전기장의 세기가 다른 두 영역으로 나누고, 액정층(3)에 가해지는 전기장의 세기가 작은 영역의 일부에서는 색필터(230)를 제거함으로써, 저계조에서는 색재현성이 높아지고, 중간 계조 이상의 고계조에서는 휘도가 높아지게 된다. 따라서, 저계조에서의 색재현성을 높이면서도 고계조에서의 휘도를 높일 수 있다.
- [0146] 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(도시하지 않음)이 도포되어 있으며 수직 배향막일 수 있다.
- [0147] 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란한 것이 바람직하다.
- [0148] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 입사광은 직교 편광자를 통과하지 못하고 차단된다.
- [0149] 화소 전극의 절개부(92a, 92b, 93a, 93b) 및 공통전극의 절개부(71~74b)와 이들과 평행한 화소 전극(191)의 빗변은 화소 전극(191)과 공통 전극(270) 사이에 가해지는 전기장을 왜곡하여 액정 분자들의 경사 방향을 결정하는 수평 성분을 만들어낸다. 전기장의 수평 성분은 절개부(92a~93b, 92b, 71~74b)의 빗변과 화소 전극(191)의 빗변에 수직이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.
- [0150] 적어도 하나의 절개부(92a~93b, 71~74b)는 돌기나 함몰부로 대체할 수 있으며, 절개부(92a~93b, 71~74b)의 모양 및 배치는 변형될 수 있다.
- [0151] 앞서 설명한 실시예에 따른 액정 표시 장치의 많은 특징들은 본 실시예에 따른 액정 표시 장치에도 적용 가능하다.
- [0152] 그러면, 도 13을 참고하여, 본 발명의 한 실험예에 따른 액정 표시 장치의 투과율에 대하여 설명한다. 도 13은 본 발명의 한 실험예에 따른 전압-투과율 곡선을 나타내는 그래프이다.
- [0153] 본 실험예에서, 한 화소 영역을 도 6에 도시한 실시예와 같이, 하나의 화소(PX) 영역을 액정층(3)에 가해지는 전기장이 세기가 다른 세 영역(HA, MA, LA)으로 나누고, 제1 영역(HA)의 면적, 제2 영역(MA)의 면적, 제3 영역(LA)의 면적의 비를 약 1:3:1로 형성하고, 각 영역에서의 전압-투과율 곡선과 전체 화소에서의 전압-투과율 곡선을 도 12에 나타내었다.
- [0154] 도 13을 참고하면, 제3 영역(LA)의 전압-투과율 곡선(c)을 참고하면, 저전압에서는 투과율이 매우 작다가 중간 전압 이상부터 투과율이 크게 증가함을 알 수 있다. 또한, 제1 영역(HA)의 전압-투과율 곡선(a) 및 제2 영역(MA)의 전압-투과율 곡선(b)을 참고하면, 저전압에서도 투과율이 높게 나타남을 알 수 있다. 따라서, 전체 화소 영역의 전압-투과율 곡선(s)에 도시한 바와 같이, 저계조에서의 색재현성을 높이면서도 고계조에서의 휘도를 높일 수 있음을 알 수 있었다.
- [0155] 구체적으로, 본 발명의 실시예와 같이 액정층(3)에 가해지는 전기장이 세기가 상대적으로 큰 제1 영역(HA) 및 제2 영역(MA)에만 색필터를 형성하고, 액정층(3)에 가해지는 전기장이 세기가 상대적으로 작은 제3 영역(LA)에서는 색필터를 제거함으로써, 저계조에서는, 제1 영역(HA)과 제2 영역(MA)의 영향으로 색필터를 통과한 빛의 투과율이 높아 색재현성이 높아지고, 중간 계조 이상의 고계조에서는 제1 영역(HA), 제2 영역(MA) 및 제3 영역(LA)에서 투과율이 높아지고, 특히 색필터가 제거되어 있는 제3 영역(LA)의 투과율이 높아지기 때문에, 전체 휘

도가 높아지게 된다. 따라서, 저계조에서의 색재현성을 높이면서도 고계조에서의 휘도를 높일 수 있었다.

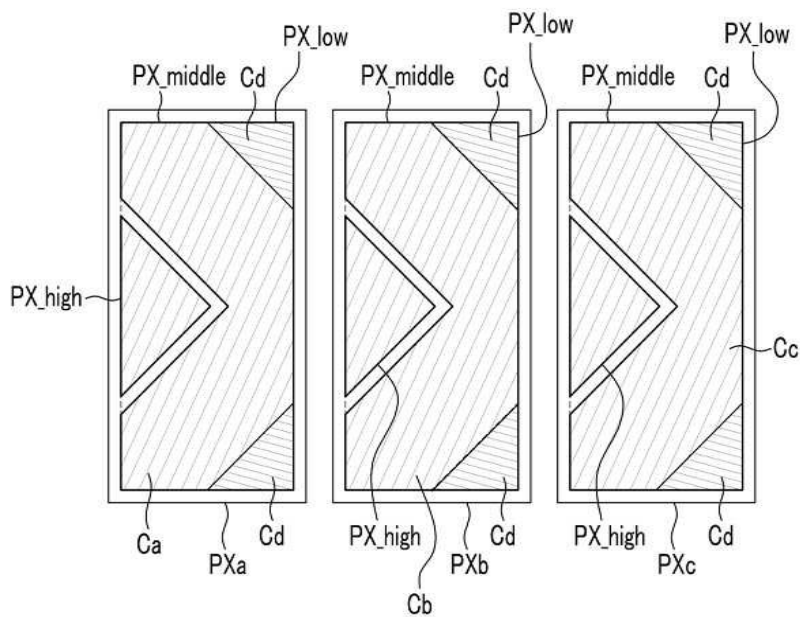
[0156] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면

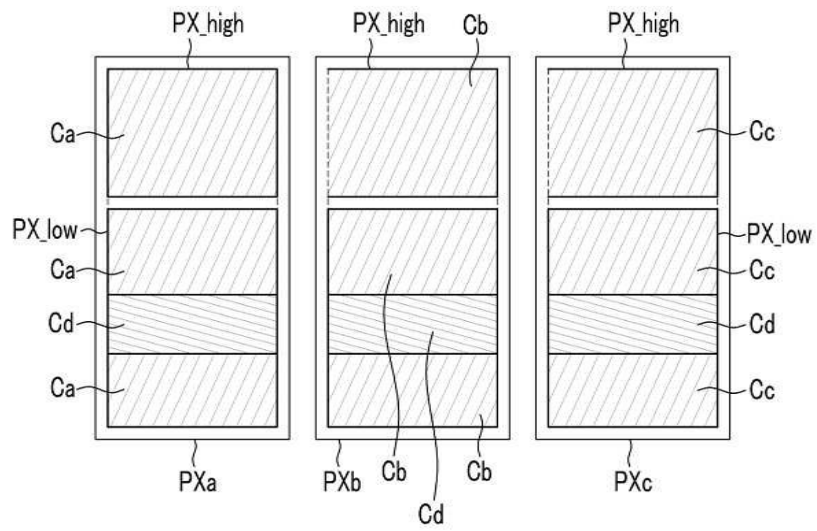
도면1a



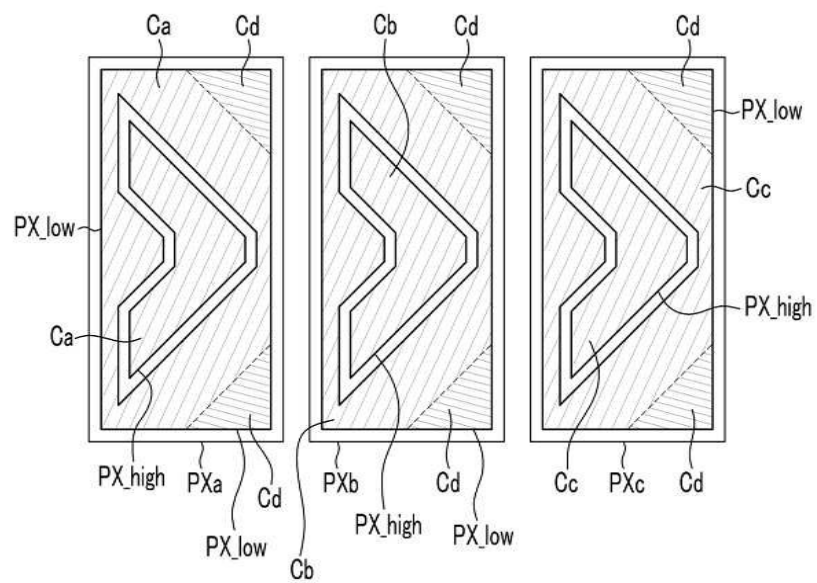
도면1b



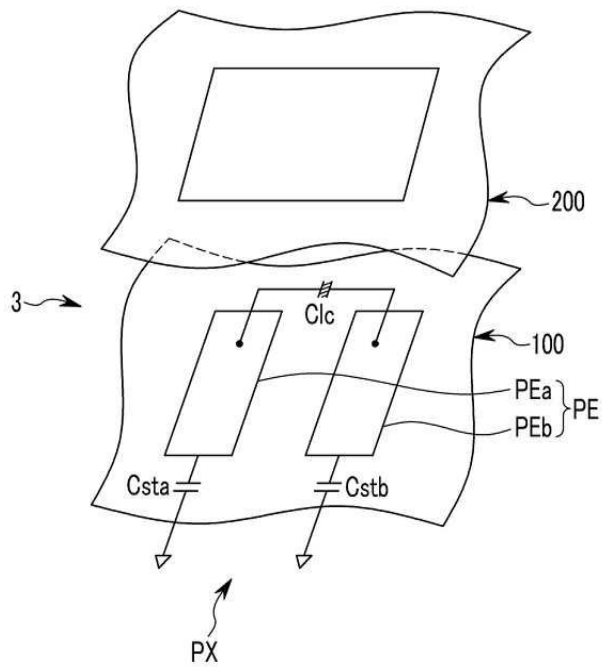
도면2



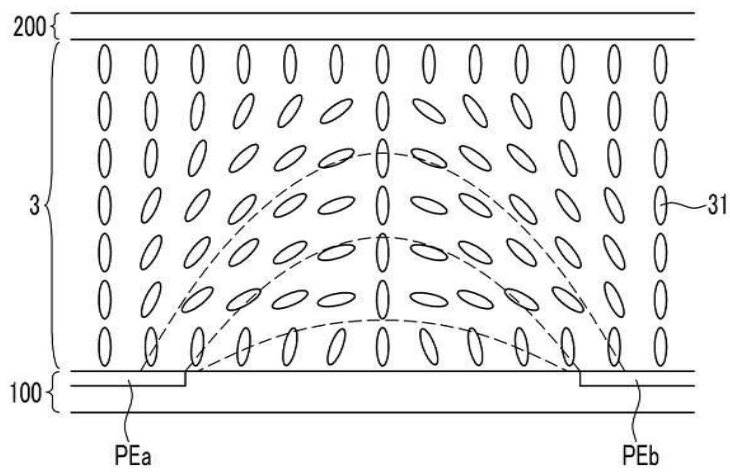
도면3



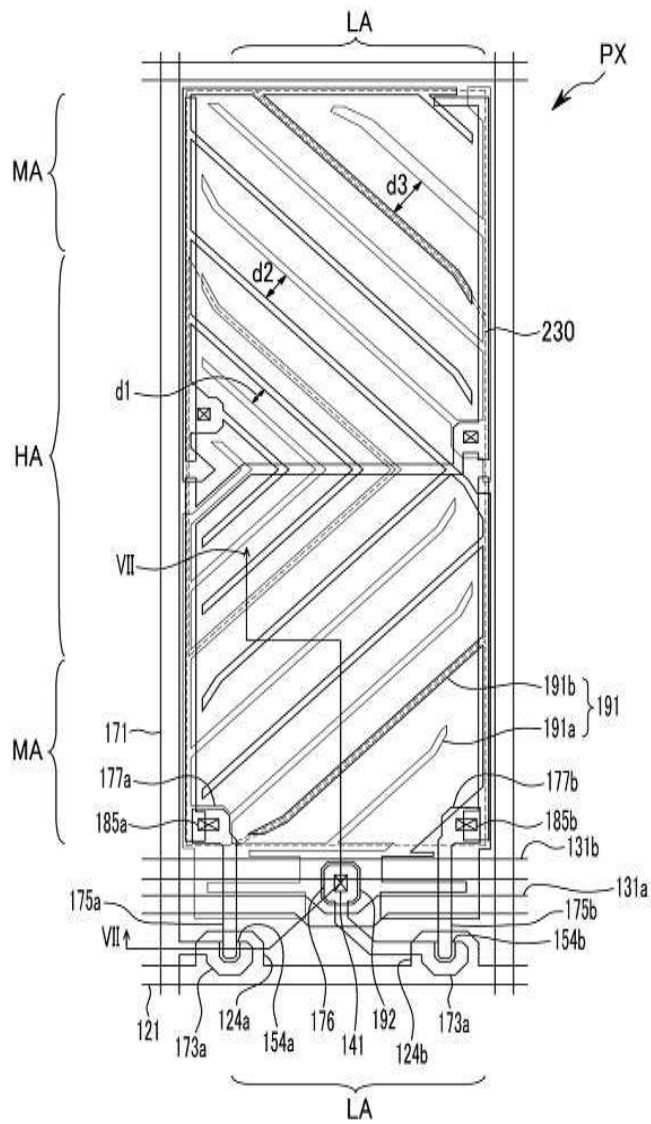
도면4



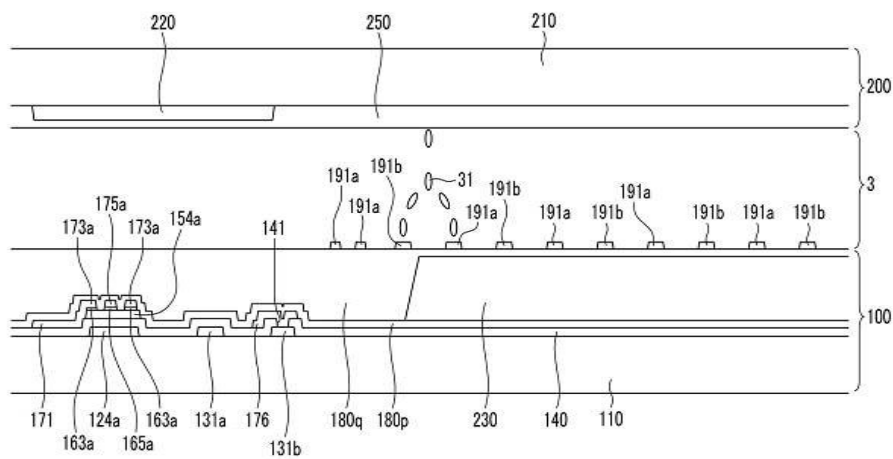
도면5



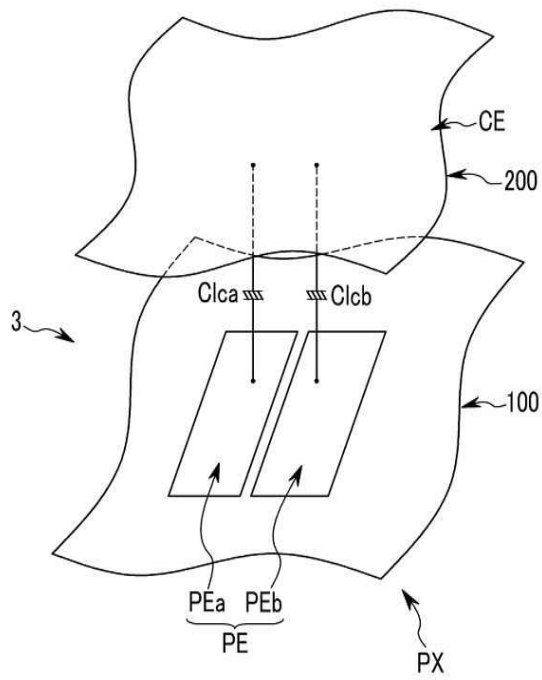
도면6



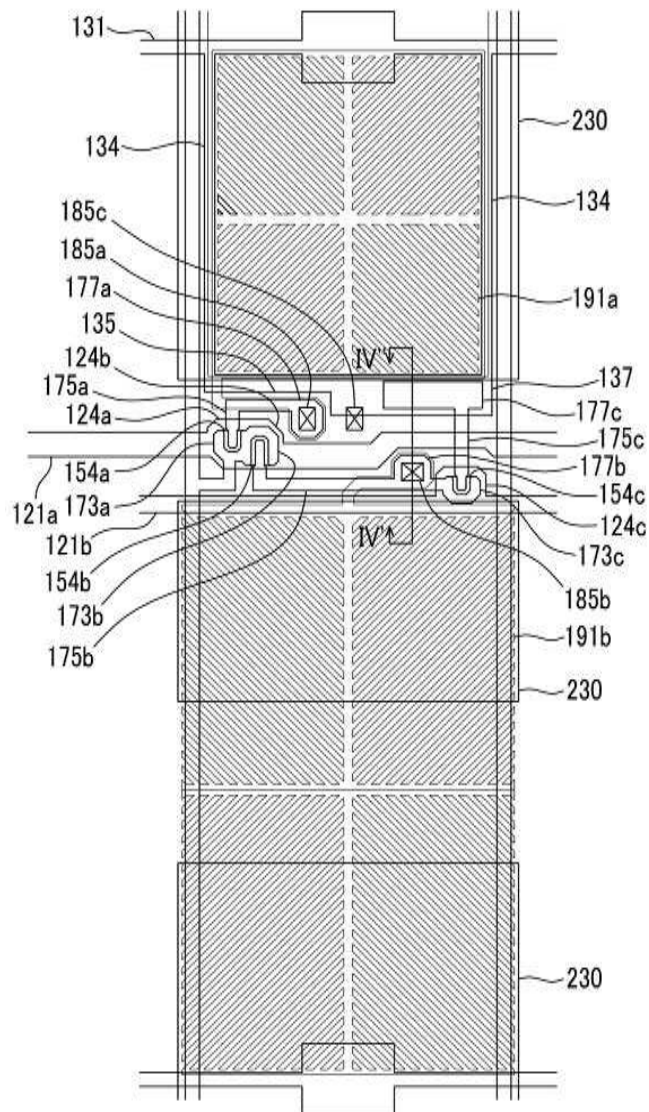
도면7



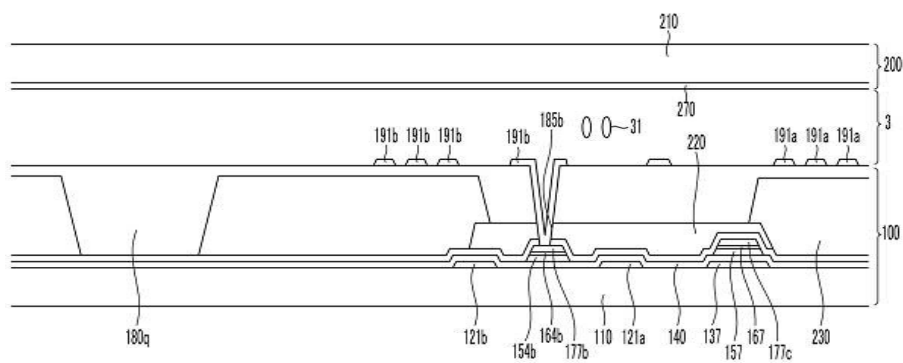
도면8



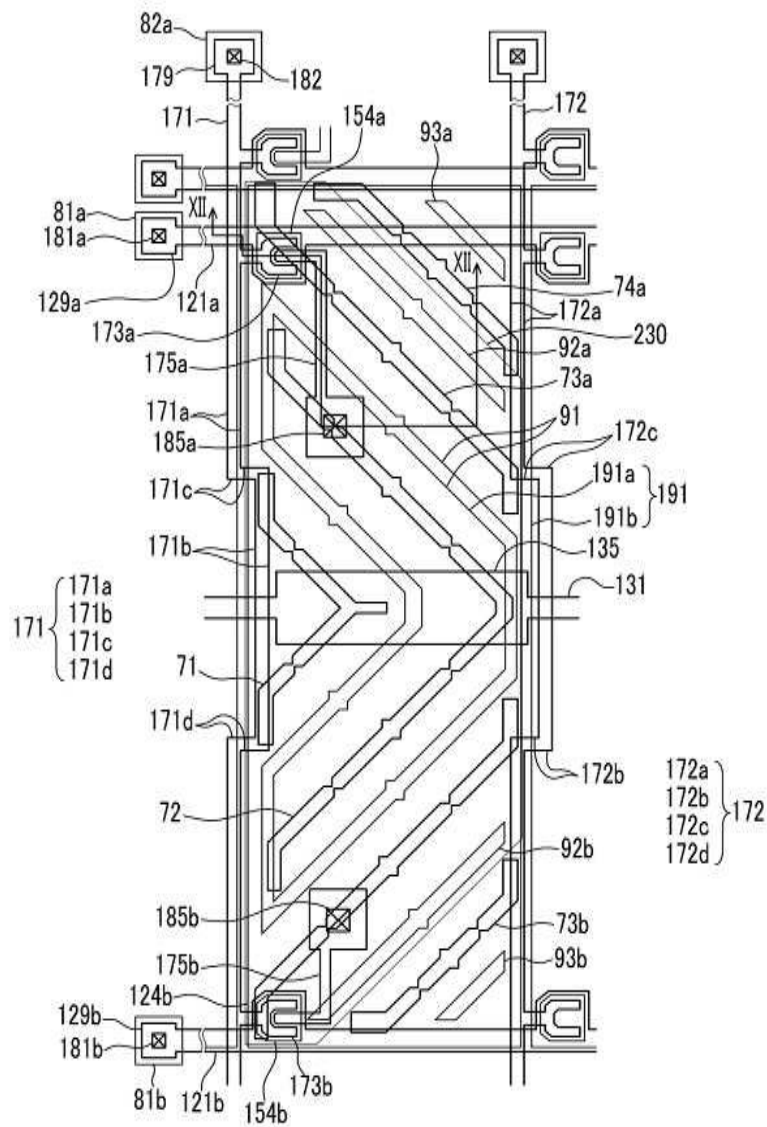
도면9



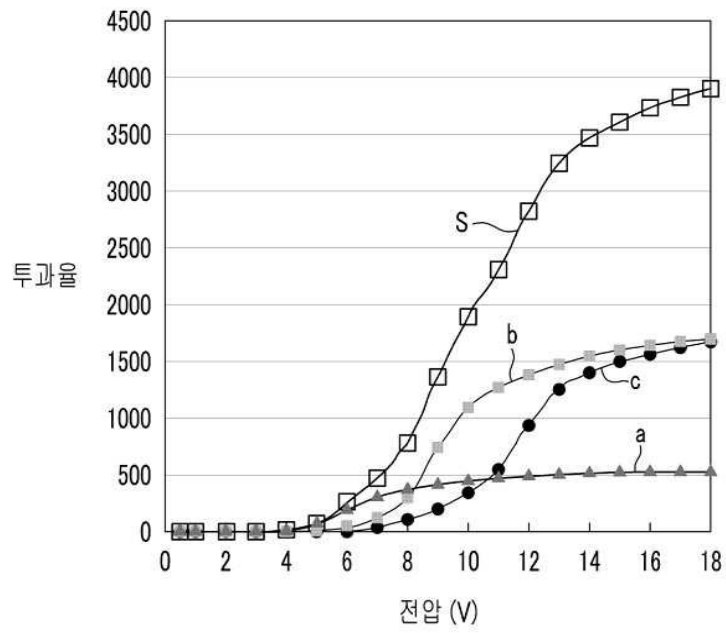
도면10



도면11



도면13



专利名称(译)	液晶显示器		
公开(公告)号	KR1020110101894A	公开(公告)日	2011-09-16
申请号	KR1020100021244	申请日	2010-03-10
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM DONG GYU		
发明人	KIM, DONG GYU		
IPC分类号	G02F1/1343		
CPC分类号	G02F2001/134345 G09G2300/0439 G09G2320/066 G09G2320/068 G09G3/36 G02F1/134309 G09G2300/0447 G09G2300/0426 G02F1/1393 G02F1/133345 G02F1/133514 G09G3/3659		
外部链接	Espacenet		

摘要(译)

根据本发明的一个实施例的液晶显示器连接到多条信号线和布置在彼此面对的第一基板和第二基板上的多条寄生信号线，以及第一基板。并且，包括在允许第一像素电极，第二像素电极，第一基板和第二基板彼此分离的同时包括液晶分子的液晶层。在第一子像素电极占据的区域中布置的液晶层中的电压低于在第二子像素电极占据的区域中布置的液晶层中的电压。Lee固体基底1子像素电极的一部分和第二子像素电极占据的区域表示第一颜色。第一子像素电极的其余部分占据的区域表示第二颜色。

