



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0024596
(43) 공개일자 2011년03월09일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2009-0082662

(22) 출원일자 2009년09월02일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 용산구 한강로3가 65-228

(72) 발명자

권재창

경상북도 칠곡군 석적면 중리 부영아파트 114동 504호

김정기

대구광역시 서구 평리4동 1343-11

유기현

경상북도 구미시 구평동 부영6단지 606동 1503호

(74) 대리인

박장원

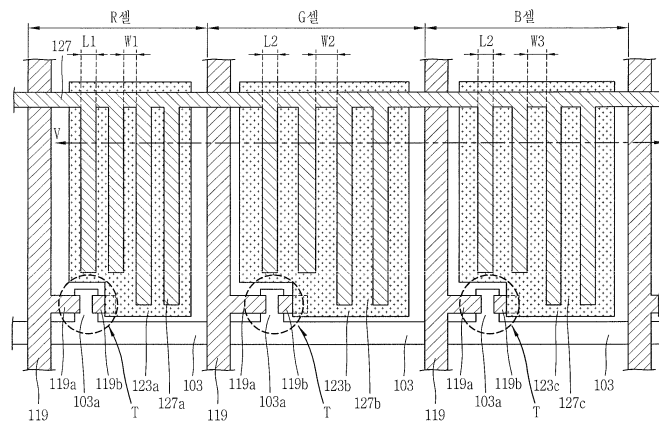
전체 청구항 수 : 총 5 항

(54) 횡전계 모드 액정표시장치

(57) 요약

본 발명은 횡전계 모드의 액정표시장치에 관한 것으로, 본 발명에 따른 횡전계 모드의 액정표시장치는 기판; 상기 기판상에 교차 배열되어 복수 개의 단위 화소영역(R, G, B)을 정의하는 복수 개의 게이트배선과 복수 개의 데이터배선; 상기 복수 개의 게이트배선과 복수 개의 데이터배선이 일대일로 교차하여 배열되는 복수개의 단위 화소영역 각각에 배치되는 스위칭 소자; 상기 단위 화소영역(R, G, B) 각각에 배치되며, 상기 스위칭 소자와 전기적으로 접속하는 화소전극; 상기 단위 화소영역(R, G, B) 각각에 배치되며, 상기 화소전극과 절연되는 공통배선; 상기 단위 화소영역(R, G, B) 각각에 배치되며, 상기 공통배선으로부터 분기되면서 상기 각 단위 화소영역 별로 서로 다른 사이즈를 갖는 복수 개의 공통전극;을 포함하여 구성되는 것을 특징으로 한다.

대표도 - 도4



특허청구의 범위

청구항 1

기관;

상기 기관상에 교차 배열되어 복수 개의 적색, 녹색, 청색 단위 화소영역(R, G, B)을 정의하는 복수 개의 게이트배선과 복수 개의 데이터배선;

상기 복수 개의 게이트배선과 복수 개의 데이터배선이 일대일로 교차하여 배열되는 복수개의 단위 화소영역 각각에 배치되는 스위칭 소자;

상기 단위 화소영역(R, G, B) 각각에 배치되며, 상기 스위칭 소자와 전기적으로 접속하는 화소전극;

상기 단위 화소영역(R, G, B) 각각에 배치되며, 상기 화소전극과 절연되는 공통배선;

상기 단위 화소영역(R, G, B) 각각에 배치되며, 상기 공통배선으로부터 분기되면서, 상기 각 적색, 녹색, 청색 단위 화소영역 별로 전극 사이즈 또는 배치 간격이 서로 다른 복수 개의 공통전극;을 포함하여 구성되는 것을 특징으로 하는 횡전계 모드 액정표시장치.

청구항 2

제1 항에 있어서, 상기 녹색 단위 화소영역(G)내의 공통전극들 간 배치 간격(W2)은 상기 적색 및 청색 단위 화소영역(R, B)내의 공통전극 간 배치 간격(W1, W3)보다 넓게 형성되며, 상기 청색 단위 화소영역(B)내의 공통전극 간 배치 간격(W3)은 상기 적색 단위 화소영역(R)내의 공통전극 간 배치 간격(W1)보다 넓게 형성된 것을 특징으로 하는 횡전계 모드 액정표시장치.

청구항 3

제2 항에 있어서, 상기 적색, 녹색, 청색 단위 화소영역(R, G, B)에 배치되는 복수 개의 공통전극들의 전극 사이즈(L1, L2, L3)는 서로 동일한 것을 특징으로 하는 횡전계 모드 액정표시장치.

청구항 4

제1 항에 있어서, 상기 녹색 단위 화소영역(G)내의 공통전극들의 전극 사이즈(L2)는 상기 적색 및 청색 단위 화소영역(R, B)내의 공통전극들의 전극 사이즈(L1, L3)보다 크게 형성되며, 상기 청색 단위 화소영역(B)내의 공통전극들의 전극 사이즈(L3)는 상기 적색 단위 화소영역(R)내의 공통전극들의 전극 사이즈(L1)보다 크게 형성된 것을 특징으로 하는 횡전계 모드 액정표시장치.

청구항 5

제4 항에 있어서, 상기 적색, 녹색, 청색 단위 화소영역(R, G, B)에 배치되는 복수 개의 공통전극들의 배치 간격(W1, W2, W3)은 서로 동일한 것을 특징으로 하는 횡전계 모드 액정표시장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 보다 상세하게는 R, G, B 화소영역내의 복수개의 공통전극의 슬릿 사이를 다르게 하여 투과 효율을 향상시킬 수 있는 횡전계 모드 액정표시장치에 관한 것이다.

배경 기술

[0002] 일반적으로 현대사회가 정보 사회화로 변해 감에 따라 정보표시장치의 하나인 액정표시장치 모듈의 중요성이 점차로 증가되어 가고 있다. 지금까지 가장 널리 사용되고 있는 CRT(cathode ray tube)는 성능이나 가격적인 측면에서 많은 장점을 갖고 있지만, 소형화 또는 휴대성 측면에서 많은 단점을 갖고 있다.

[0003] 이와 같이 CRT의 단점을 보완하기 위하여 경박단소, 고휘도, 대화면, 저소비전력 및 저가격화를 실현할 수 있는

액정표시장치가 개발되었다.

- [0004] 상기 액정표시장치(LCD; Liquid Crystal Display)는 표시 해상도가 다른 평판표시장치보다 뛰어나고, 동화상을 구현할 때 그 품질이 브라운관에 비할 만큼 응답 속도가 빠른 특성을 나타내고 있다.
- [0005] 일반적으로 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극 성질을 이용한다.
- [0006] 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.
- [0007] 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의하여 편광된 빛이 임의로 변조되어 화상정보를 표현할 수 있다.
- [0008] 현재에는 박막트랜지스터와 상기 박막트랜지스터에 연결된 화소전극이 행렬방식으로 배열된 능동행렬 액정표시장치(AM-LCD; Active Matrix LCD, 이하 액정표시장치로 약칭함)가 해상도 및 동영상 구현 능력이 우수하여 가장 주목받고 있다.
- [0009] 상기 액정표시장치는 공통전극이 형성된 컬러필터 기판과 화소전극이 형성된 어레이 기판과, 두 기판 사이에 충전된 액정으로 이루어지는데, 현재 주로 사용되고 있는 능동행렬 액정표시장치중 하나로 트위스트 네마틱(TN; twisted nematic) 방식의 액정표시장치를 들 수 있다. 상기 트위스트 네마틱 방식은 두 기판에 각각 전극을 설치하고 액정 방향자가 90° 트위스트 되도록 배열한 다음 전극에 전압을 가하여 액정 방향자를 구동하는 방식이다.
- [0010] 그러나, 이러한 TN 방식(twisted nematic mode) 액정표시장치는 시야각이 좁다는 큰 단점이 있다.
- [0011] 그래서, 최근에 상기 협소한 시야각 문제를 해결하기 위하여 여러 가지 새로운 방식을 채용한 액정표시장치에 대한 연구가 활발하게 진행되고 있는데, 상기 방식으로 횡전계 방식(IPS; in-plane switching mode) 또는 OCB방식(optically compensated birefringence mode) 등이 있다.
- [0012] 이 중에서, 상기 횡전계 방식의 액정표시장치는 액정분자를 기판에 대해서 수평을 유지한 상태로 구동시키기 위하여 2개의 전극을 동일한 기판 상에 형성하고, 상기 2개의 전극 사이에 전압을 인가하여 기판에 대해서 수평방향으로 전계를 발생시킨다. 즉, 액정분자의 장축이 기판에 대하여 일어서지 않게 된다.
- [0013] 이 때문에, 시각방향에 대한 액정의 복굴절율의 변화가 작아 종래의 TN방식의 액정표시장치에 비해 시야각 특성이 월등하게 우수하다.
- [0014] 이러한 종래 기술에 따른 횡전계 방식의 액정표시장치의 전극 배치 구조에 대해 도 1 내지 도 3을 참조하여 설명하면 다음과 같다.
- [0015] 도 1은 종래기술에 따른 횡전계 방식의 액정표시장치의 전극 구조의 개략적인 평면도이다.
- [0016] 도 2는 도 1의 II-II선에 따른 횡전계 방식의 액정표시장치의 개략적인 단면도이다.
- [0017] 도 3은 종래기술에 따른 횡전계 방식의 액정표시장치의 R, G, B 화소의 전압에 따른 투과율을 나타낸 그래프이다.
- [0018] 도 3을 참조하면, 종래기술에 따른 횡전계 방식의 액정표시장치는, 구동신호를 인가하는 게이트배선(13)과 데이터 신호를 인가하는 데이터 배선(19)이 수직으로 교차 배열되어 단위 화소영역을 정의하고 있다.
- [0019] 상기 단위 화소영역(R, G, B) 상에는 화소전극(23)이 배치되어 있으며, 상기 화소전극(23) 상에는 공통신호를 인가하는 공통배선(27)으로부터 슬릿(slit) 형태로 분기된 복수개의 공통전극(27a)과, 상기 공통배선(27)과 함께 스토리지 캐패시턴스를 형성하는 스토리지전극(미도시)이 배치되어 있다.
- [0020] 또한, 상기 게이트배선(13)과 데이터배선(19)이 수직으로 교차하는 영역에는 스위칭 소자인 박막 트랜지스터(T)가 배치되어 있다.
- [0021] 이때, 상기 박막 트랜지스터(T)는 상기 게이트배선(13)으로부터 분기된 게이트전극(13a)과, 상기 게이트전극(13a) 상부에 위치하면서, 상기 데이터배선(19)으로부터 분기된 소스전극(19a)과, 상기 소스전극(19a)에 대향하면서 상기 화소전극(23)과 전기적으로 콘택되는 드레인전극(19b)으로 구성되어 있다.
- [0022] 이때, 도 5를 참조하면, 상기 게이트전극(13a) 상에는 게이트절연막(15)이 형성되어 있으며, 상기 데이터배선(19), 소스전극(19a) 및 드레인전극(19b)상에는 보호막(21)이 형성되어 있다. 또한, 상기 보호막(21)을 포함한

화소전극(23) 상에는 층간절연막(25)이 형성되어 있다.

[0023] 한편, 상기 제1, 2, 3 화소영역(R, G, B)에 각각 배치되는 복수 개의 공통전극 (27a)의 전극 사이즈(L)와 전극 배치 간격(W)은 서로 동일하게 형성한다.

[0024] 상기와 같은 구조를 갖는 기존의 IPS 모드 액정표시장치는, 상기 슬릿 구조를 갖는 공통전극(27a)과 화소전극 (23)이 하부기판(11) 상에 배치되어, 횡전계를 형성하고, 상기 화소전극(23)과 공통전극(27a) 사이에 형성된 횡 전계 방향에 따라 액정분자가 배열되어 시야각이 우수한 화상을 디스플레이한다.

[0025] 그러나, 종래기술에 따른 횡전계 모드의 액정표시장치에 의하면 다음과 같은 문제점이 있다.

[0026] 종래기술은 R, G, B 화소별로 복수개의 공통전극의 사이즈 및 배치 간격이 동일하여 각 화소에서의 투과율이 도 3에서와 같이 서로 다르게 나타난다. 이로 인해, R, G, B 화소별로 투과율의 차이가 발생하며, 최대 전압 지점 이 달라서 감마 (Gamma) 특성이 달라지게 되므로 칼라 시프트(color shift) 발생이 커진다. 즉, R, G, B 화소별 로 전극 간격이 동일하기 때문에 파장별 투과율의 차이가 발생한다. 이는 R, G, B 에 따라 파장(예를들어, B=450nm, G=550nm, R=650nm)이 차이 남에 따라 투과율의 차이가 나타나기 때문이다.

발명의 내용

해결 하고자하는 과제

[0027] 이에 본 발명은 상기 종래기술의 제반 문제점을 해결하기 위하여 안출한 것으로서, 본 발명의 목적은 R, G, B 화소영역내의 복수 개의 공통전극의 사이즈 또는 배치 간격을 서로 다르게 하여 R, G, B 화소별 투과율을 최적 화시킬 수 있는 횡전계 모드 액정표시장치를 제공함에 있다.

과제 해결수단

[0028] 상기 목적을 달성하기 위한 본 발명에 따른 횡전계 모드 액정표시장치는, 기판; 상기 기판상에 교차 배열되어 복수 개의 단위 화소영역(R, G, B)을 정의하는 복수 개의 게이트배선과 복수 개의 데이터배선; 상기 복수 개의 게이트배선과 복수 개의 데이터배선이 일대일로 교차하여 배열되는 복수개의 단위 화소영역 각각에 배치되는 스 위칭 소자; 상기 단위 화소영역(R, G, B) 각각에 배치되며, 상기 스위칭 소자와 전기적으로 접속하는 화소전극; 상기 단위 화소영역(R, G, B) 각각에 배치되며, 상기 화소전극과 절연되는 공통배선; 상기 단위 화소영역(R, G, B) 각각에 배치되며, 상기 공통배선으로부터 분기되면서, 상기 각 단위 화소영역 별로 서로 다른 사이즈를 갖는 복수 개의 공통전극;을 포함하여 구성되는 것을 특징으로 한다.

효 과

[0029] 본 발명에 따른 횡전계 모드 액정표시장치에 의하면 다음과 같은 효과가 있다.

[0030] 본 발명에 따른 횡전계 모드 액정표시장치는, 제1, 2, 3 화소영역(R, G, B) 별로 공통전극들의 전극 사이즈 또 는 배치 간격을 서로 다르게 형성함으로써, 제1, 2, 3 화소영역(R, G, B) 별 칼라 안료의 투과율 차이를 보상하 여 모든 칼라에서 거의 동일한 투과율 특성을 얻을 수 있고, 이로 인해 칼라 시프트(color shift)를 최소화할 수 있으며, 칼라 별로 투과율을 조절함으로써 칼라 특성을 조절할 수 있다.

발명의 실시를 위한 구체적인 내용

[0031] 이하 본 발명의 바람직한 실시예에 따른 횡전계 방식의 액정표시장치의 전극 배치 구조에 대해 첨부된 도면을 참조하여 상세히 설명한다.

[0032] 도 4는 본 발명의 일 실시예에 따른 횡전계 방식의 액정표시장치의 개략적인 평면도이다.

[0033] 도 5a 내지 도 5c는 도 4의 V-V선에 따른 횡전계 방식의 액정표시장치의 개략적인 단면도들로서, 도 5a는 제1 화소영역(R)내의 화소전극과 공통전극간 배치 구조의 단면도이며, 도 5b는 제2 화소영역(G)내의 화소전극과 공 통전극간 배치 구조의 단면도이며, 도 5c는 제3 화소영역(B)내의 화소전극과 공통전극간 배치 구조의 단면도이 다.

[0034] 도 4를 참조하면, 본 발명의 일 실시예에 따른 횡전계 방식의 액정표시장치는, 하부기판(미도시; 도 5a의 부호 "101" 참조)상에 구동신호를 인가하는 복수 개의 게이트배선(103)과 데이터 신호를 인가하는 복수 개의 데이터 배선(119)이 수직으로 일대일로 교차 배열되어 복수 개의 제1, 2, 3 화소영역(R, G, B)을 정의하고 있다.

- [0035] 여기서, 상기 복수개의 제1, 2, 3 화소영역(R, G, B)는 하부기관(101)상에 반복 교대로 배치되어 있다. 이때, 상기 제1 화소영역(R)은 적색(Red color; R) 화소영역을 나타내며, 제2 화소영역(G)은 녹색(Green color; G) 화소영역을 나타내며, 제3 화소영역(B)은 청색(Blue color; B) 화소영역을 나타낸다.
- [0036] 또한, 상기 복수 개의 제1, 2, 3 화소영역(R, G, B) 상에는 화소전극(123a, 123b, 123c)과 함께, 상기 화소전극(123a, 123b, 123c)과 절연되어 공통 신호를 인가하는 공통배선(127)이 배치되어 있다. 이때, 상기 공통배선(127)은 슬릿(slit) 형태로 분기된 복수 개의 공통전극(127a, 127b, 127c)을 구비하고 있다. 여기서, 상기 슬릿(slit) 형태로 분기된 복수 개의 제1 공통전극(127a)은 제1 화소영역(R)에 배치된 공통배선(127)에 연결되어 있으며, 상기 복수 개의 제2 공통전극(127b)는 제2 화소영역(G)에 배치되어 있으며, 상기 복수 개의 제3 공통전극(127c)은 제3 화소영역(B)에 배치된 공통배선(127)에 연결되어 있다. 여기서, 상기 제1, 2, 3 화소영역(R, G, B)상에 배치된 공통배선(127)은 하나의 배선으로 연결되도록 형성하였으나, 경우에 따라서는 각 화소영역마다 각각의 배선으로 형성할 수도 있다.
- [0037] 상기 제1, 2, 3 화소영역(R, G, B)에 배치된 복수 개의 제1, 2, 3 공통전극(127)들은 전기적으로 연결되어 있다. 이때, 상기 제1 화소영역(R)에는 공통배선(127)에서 분기된 복수 개의 제1 공통전극(127a)과 제1 화소전극(123a)이 상하로 배치되어 있으며, 상기 제2 화소영역(G)에는 공통배선(127)에서 분기된 복수 개의 제2 공통전극(127b)과 제2 화소전극(123b)이 상하로 배치되어 있으며, 상기 제3 화소영역(B)에는 공통배선(127)에서 분기된 복수 개의 제3 공통전극(127c)과 제3 화소전극(123c)이 상하로 배치되어 있다.
- [0038] 또한, 상기 게이트배선(103)과 데이터배선(119)이 수직으로 교차하는 영역에는 스위칭 소자인 박막 트랜지스터(T)가 배치되어 있다.
- [0039] 상기 박막 트랜지스터(T)는 상기 게이트배선(103)으로부터 분기된 게이트전극(103a)과, 상기 게이트전극(103a) 상부에 위치하면서 상기 데이터배선(119)으로부터 분기된 소스전극(119a)과, 상기 소스전극(119a)에 대향하면서 상기 화소전극(123a, 123b, 123c)과 전기적으로 콘택되는 드레인전극(119b)으로 구성되어 있다.
- [0040] 이때, 도 5a 내지 도 5c를 참조하면, 상기 게이트전극(103a) 상에는 게이트절연막(105)이 형성되어 있으며, 상기 데이터배선(119), 소스전극(119a) 및 드레인전극(119b)상에는 보호막(121)이 형성되어 있다. 또한, 상기 보호막(121)을 포함한 화소전극(123a, 123b, 123c) 상에는 층간절연막(125)이 형성되어 있다.
- [0041] 상기와 같은 구조를 갖는 본 발명에 따른 IPS 모드 액정표시장치는 상기 슬릿 구조를 갖는 공통전극(127a, 127b, 127c)과 화소전극(123)이 하부기관(101) 상에 배치되어 횡전계를 형성하고, 상기 화소전극(123a, 123b, 123c)과 공통전극(127a, 127b, 127c) 사이에 형성된 횡전계 방향에 따라 액정분자가 배열되어 시야각이 우수한 화상을 디스플레이한다.
- [0042] 도 5a 내지 도 5c에 도시된 바와 같이, 본 발명의 제1, 2, 3 화소영역(R, G, B)에 배치되는 복수 개의 공통전극(127a, 127b, 127c)의 배치 간격(W1, W2, W3)을 다르게 설계하여 최적의 1 도트를 형성한다.
- [0043] 1 도메인 화소를 R, G, B 별 공통전극(127a, 127b, 127c)의 배치 간격(W1, W2, W3)을 다르게 하여 칼라 안료의 투과율 차이를 보상하고, 예를 들어 칼라 필터에서 R, G, B 별로 투과율은 녹색(Green) > 적색(Red) > 청색(Blue) 순이다. 하지만, 기존의 전극의 동일 배치 간격에서의 R, G, B 파장별 투과율은 청색(Blue) > 녹색(Green) > 적색(Red) 순이다(즉, 330 nm 리타레이션 기준). 이로 인해, R, G, B 별 투과율의 차이가 더욱 커지게 된다.
- [0044] 따라서, 본 발명은 이러한 R, G, B 별 투과율 차이를 보상하기 위해 공통전극(127a, 127b, 127c)의 배치 간격(W1, W2, W3)을 다르게 설계한다.
- [0045] 상기한 바와 같이, 본 발명에 따른 제1, 2, 3 화소영역(R, G, B) 내의 공통전극들(127a, 127b, 127c) 간 배치 간격 차이에 대해 도 5a 내지 도 5c를 참조하여 설명하면 다음과 같다.
- [0046] 도 5b에 도시된 바와 같이, 제2 화소영역(G) 내의 공통전극들(127b)간 배치 간격(W2)은, 도 5a 및 5b에 도시된 제1, 3 화소영역(R, B) 내의 공통전극들(127a, 127c) 간 배치 간격(W1, W3)보다 길게 형성된다. 이때, 상기 제3 화소영역(B) 내의 공통전극들(127c) 간 배치 간격(W3)은 제1 화소영역(R) 내의 공통전극들(127a) 간 배치 간격(W1)보다 길게 형성된다.
- [0047] 이를 다시 정리하면, 상기 제1, 2, 3 화소영역(R, G, B)내의 공통전극들(127a, 127b, 127c) 간 배치 간격(W1, W2, W3)은 $W2 > W3 > W1$ 순으로 형성된다.

- [0048] 이때, 상기 제1, 2, 3 화소영역(G, B, G)내의 공통전극들(127a, 127b, 127c)의 전극 사이즈(L1, L2, L3)는 서로 동일하게 형성된다.
- [0049] 이렇게, 도 5a 내지 도 5c에서와 같이, 제1, 2, 3 화소영역(R, G, B)별로 공통전극들(127a, 127b, 127c)간 배치 간격(W1, W2, W3)을 서로 다르게 형성함으로써, 도 8에서와 같이, 제1, 2, 3 화소영역(R, G, B)별 칼라 안료의 투과율 차이를 보상하여 최소화시킬 수 있다.
- [0050] 한편, 본 발명의 다른 실시예에 따른 횡전계 방식의 액정표시장치의 전극 배치 구조에 대해 첨부된 도면을 참조하여 상세히 설명한다.
- [0051] 도 6은 본 발명의 다른 실시예에 따른 횡전계 방식의 액정표시장치의 개략적인 단면도이다.
- [0052] 도 7은 도 6의 VII-VII선에 따른 횡전계 방식의 액정표시장치의 개략적인 단면도로서, 도 7a는 제1 화소영역(R)내의 화소전극과 공통전극간 배치 구조의 단면도이며, 도 7b는 제2 화소영역(G)내의 화소전극과 공통전극간 배치 구조의 단면도이며, 도 7c는 제3 화소영역(B)내의 화소전극과 공통전극간 배치 구조의 단면도이다.
- [0053] 도 8은 본 발명에 따른 횡전계 방식의 액정표시장치의 R, G, B화소의 전압에 따른 투과율을 나타낸 그래프이다.
- [0054] 도 6을 참조하면, 본 발명의 다른 실시예에 따른 횡전계 방식의 액정표시장치는, 하부기관(미도시; 도 7a의 부호 "201" 참조)상에 구동신호를 인가하는 복수 개의 게이트배선(203)과 데이터 신호를 인가하는 복수 개의 데이터 배선(219)이 수직으로 일대일로 교차 배열되어 복수 개의 제1, 2, 3 화소영역(R, G, B)을 정의하고 있다.
- [0055] 여기서, 상기 복수 개의 제1, 2, 3 화소영역(R, G, B)는 하부기관(201)상에 반복 교대로 배치되어 있다. 이때, 상기 제1 화소영역(R)은 적색(Red color; R) 화소영역을 나타내며, 제2 화소영역(G)는 녹색(Green color; G) 화소영역을 나타내며, 제3 화소영역(B)은 청색(Blue color; B) 화소영역을 나타낸다.
- [0056] 또한, 상기 복수 개의 제1, 2, 3 화소영역(R, G, B) 상에는 화소전극(223a, 223b, 223c)이 각각 배치되어 있으며, 상기 화소전극(223a, 223b, 223c) 상에는 공통 신호를 인가하는 공통배선(227)이 배치되어 있다. 이때, 상기 공통배선(227)은 슬릿(slit) 형태로 분기된 복수 개의 공통전극(227a, 227b, 227c)을 구비하고 있다. 여기서, 상기 슬릿(slit) 형태로 분기된 복수 개의 제1 공통전극(227a)은 제1 화소영역(R)에 배치된 공통배선(227)에 연결되어 있으며, 상기 복수 개의 제2 공통전극(227b)는 제2 화소영역(G)에 배치되어 있으며, 상기 복수 개의 제3 공통전극(227c)은 제3 화소영역(B)에 배치된 공통배선(227)에 연결되어 있다. 여기서, 상기 제1, 2, 3 화소영역(R, G, B)상에 배치된 공통배선(227)은 하나의 배선으로 연결되도록 형성하였으나, 경우에 따라서는 각 화소영역마다 각각의 배선으로 형성할 수도 있다.
- [0057] 상기 제1, 2, 3 화소영역(R, G, B)에 배치된 복수 개의 제1, 2, 3 공통전극(227a, 227b, 227c)들은 전기적으로 연결되어 있다. 이때, 상기 제1 화소영역(R)에는 공통배선(227)에서 분기된 복수 개의 제1 공통전극(227a)과 제1 화소전극(223a)이 상하로 배치되어 있으며, 상기 제2 화소영역(G)에는 공통배선(227)에서 분기된 복수 개의 제2 공통전극(227b)과 제2 화소전극(223b)이 상하로 배치되어 있으며, 상기 제3 화소영역(B)에는 공통배선(227)에서 분기된 복수 개의 제3 공통전극(227c)과 제3 화소전극(223c)이 상하로 배치되어 있다.
- [0058] 또한, 상기 게이트배선(203)과 데이터배선(219)이 수직으로 교차하는 영역에는 스위칭 소자인 박막 트랜지스터(T)가 배치되어 있다.
- [0059] 상기 박막 트랜지스터(T)는 상기 게이트배선(203)으로부터 분기된 게이트전극(203a)과, 상기 게이트전극(203a)상부에 위치하면서, 상기 데이터배선(219)으로부터 분기된 소스전극(219a)과, 상기 소스전극(219a)에 대향하면서 상기 화소전극(223a, 223b, 223c)과 각각 전기적으로 콘택되는 드레인전극(219b)으로 구성되어 있다.
- [0060] 이때, 상기 게이트전극(103a) 상에는, 도 7a 내지 도 7c에 도시된 바와 같이, 게이트절연막(205)이 형성되어 있으며, 상기 데이터배선(219), 소스전극(219a) 및 드레인전극(219b)상에는 보호막(221)이 형성되어 있다. 또한, 상기 보호막(221)을 포함한 화소전극(223a, 223b, 223c) 상에는 층간절연막(225)이 형성되어 있다.
- [0061] 상기와 같은 구조를 갖는 IPS 모드 액정표시장치는 상기 슬릿 구조를 갖는 공통전극(227a, 227b, 227c)과 화소전극(223a, 223b, 223c)이 하부기관(201) 상에 배치되어 횡전계를 형성하고, 상기 화소전극(223a, 223b, 223c)과 공통전극(227a, 227b, 227c) 사이에 형성된 횡전계 방향에 따라 액정분자가 배열되어 시야각이 우수한 화상을 디스플레이한다.
- [0062] 기존 전극의 동일한 사이즈에서의 R, G, B 파장별 투과율은 청색(Blue) > 녹색(Green) > 적색(Red)

순이다(즉, 330 nm 리타레이션 기준). 이로 인해, R, G, B 별 투과율의 차이가 더욱 커지게 된다.

- [0063] 따라서, 본 발명은 기존의 이러한 R, G, B 별 투과율 차이를 보상하기 위해 공통전극(227a, 227b, 227c)의 전극 사이즈(L1, L2, L3)를, 도 7a 내지 7c에서와 같이, 서로 다르게 설계한다.
- [0064] 상기한 바와 같이, 본 발명에 따른 제1, 2, 3 화소영역(R, G, B) 내의 공통전극들(227a, 227b, 227c) 사이즈 차이에 대해 도 7a 내지 도 7c를 참조하여 설명하면 다음과 같다.
- [0065] 도 7a 내지 도 7c에 도시된 바와 같이, 본 발명의 다른 실시예에 따른 제1, 2, 3 화소영역(R, G, B)에 배치되는 복수 개의 공통전극(227a, 227b, 227c)의 각 크기(L1, L2, L3)를 다르게 설계하여 최적의 1 도트를 형성한다.
- [0066] 도 7b에 도시된 바와 같이, 제2 화소영역(G) 내의 공통전극들(227b) 사이즈 (L2)는, 도 7a 및 7b에 도시된 제1, 3 화소영역(R, B) 내의 공통전극들(227a, 227c)의 사이즈(L1, L3)보다 크게 형성된다. 이때, 상기 제3 화소영역(B) 내의 공통전극들(227c)의 크기(L3)는 제1 화소영역(R)내의 공통전극들(227a) 크기(L1)보다 크게 형성된다.
- [0067] 이를 다시 정리하면, 상기 제1, 2, 3 화소영역(R, G, B)내의 공통전극들 (227a, 227b, 227c)의 각 사이즈(L1, L2, L3)은 $L2 > L3 > L1$ 순으로 형성된다.
- [0068] 이때, 상기 제1, 2, 3 화소영역(R, G, B)내의 공통전극들 (227a, 227b, 227c)간 배치 간격(W1, W2, W3)은 서로 동일하게 유지된다.
- [0069] 이렇게 도 7a 내지 도 7c에서와 같이, 제1, 2, 3 화소영역(R, G, B) 별로 공통전극들(227a, 227b, 227c)의 사이즈(L1, L2, L3)를 서로 다르게 형성함으로써, 도 8에서와 같이, 제1, 2, 3 화소영역(R, G, B) 별 칼라 안료의 투과율 차이를 보상하여 모든 칼라에서 거의 동일한 투과율 특성을 얻을 수 있다.
- [0070] 상기한 바와 같이, 본 발명은 제1, 2, 3 화소영역(R, G, B) 별로 공통전극들 (227a, 227b, 227c)의 사이즈(L1, L2, L3) 또는 배치 간격(W1, W2, W3)을 서로 다르게 형성함으로써, 제1, 2, 3 화소영역(R, G, B) 별 칼라 안료의 투과율 차이를 보상하여 모든 칼라에서 동일한 투과율 특성을 얻을 수 있고, 이로 인해 칼라 시프트(color shift)를 최소화할 수 있으며, 칼라 별로 투과율을 조절함으로써 칼라 특성을 조절할 수 있다.
- [0071] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만, 당해 기술 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다.
- [0072] 따라서, 본 발명의 권리범위는 이에 한정되는 것이 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

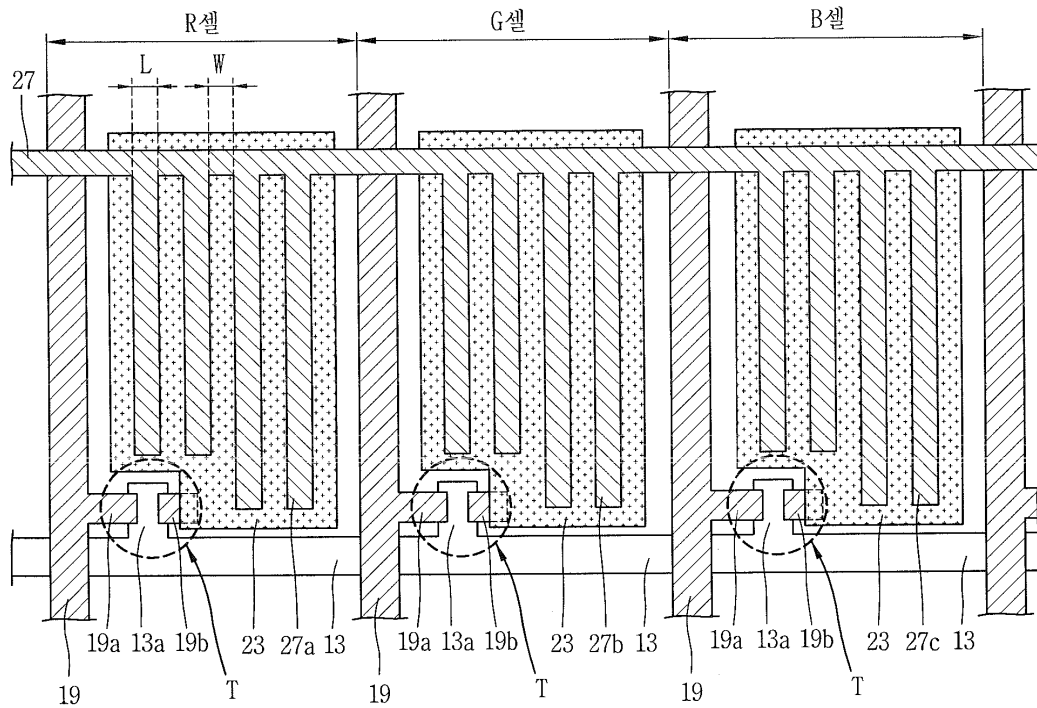
도면의 간단한 설명

- [0073] 도 1은 종래기술에 따른 횡전계 방식의 액정표시장치의 전극 구조의 개략적인 평면도이다.
- [0074] 도 2는 도 1의 II-II선에 따른 횡전계 방식의 액정표시장치의 개략적인 단면도이다.
- [0075] 도 3은 종래기술에 따른 횡전계 방식의 액정표시장치의 R, G, B 화소의 전압에 따른 투과율을 나타낸 그래프이다.
- [0076] 도 4는 본 발명의 일 실시예에 따른 횡전계 방식의 액정표시장치의 개략적인 평면도이다.
- [0077] 도 5a 내지 도 5c는 도 4의 V-V선에 따른 횡전계 방식의 액정표시장치의 개략적인 단면도들로서, 도 5a는 제1 화소영역(R)내의 화소전극과 공통전극간 배치 구조의 단면도이며, 도 5b는 제2 화소영역(G)내의 화소전극과 공통전극간 배치 구조의 단면도이며, 도 5c는 제3 화소영역(B)내의 화소전극과 공통전극간 배치 구조의 단면도이다.
- [0078] 도 6은 본 발명의 다른 실시예에 따른 횡전계 방식의 액정표시장치의 개략적인 단면도이다.
- [0079] 도 7은 도 6의 VII-VII선에 따른 횡전계 방식의 액정표시장치의 개략적인 단면도로서, 도 7a는 제1 화소영역(R)내의 화소전극과 공통전극간 배치 구조의 단면도이며, 도 7b는 제2 화소영역(G)내의 화소전극과 공통전극간 배치 구조의 단면도이며, 도 7c는 제3 화소영역(B)내의 화소전극과 공통전극간 배치 구조의 단면도이다.
- [0080] 도 8은 본 발명에 따른 횡전계 방식의 액정표시장치의 R, G, B 화소의 전압에 따른 투과율을 나타낸 그래프이다.
- [0081] *** 도면의 주요부분에 대한 부호설명 ***

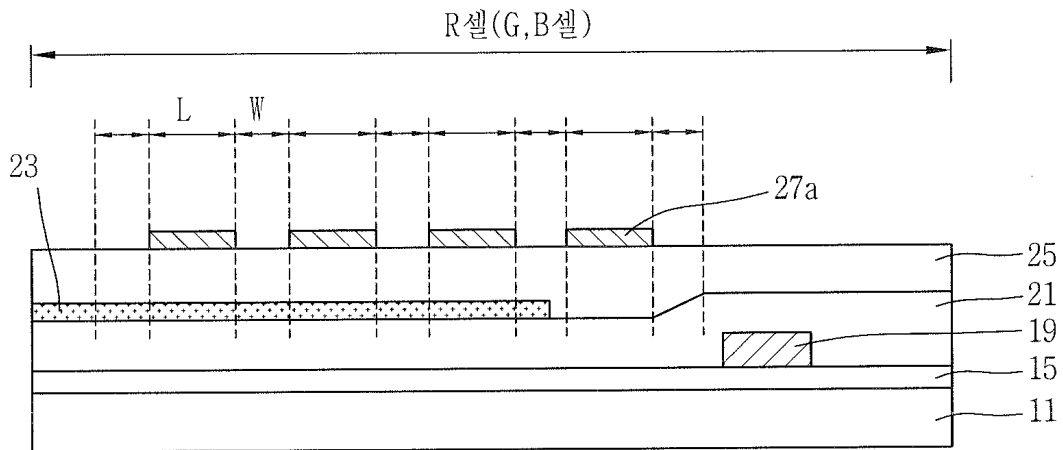
[0082]	101 : 하부기판	103 : 게이트배선
[0083]	103a : 게이트전극	105 : 게이트절연막
[0084]	119 : 데이터배선	119a : 소스전극
[0085]	119b : 드레인전극	121 : 보호막
[0086]	123a, 123b, 123c : 화소전극	125 : 층간절연막
[0087]	127 : 공통배선	127a, 127b, 127c : 공통전극
[0088]	T : 박막트랜지스터	R, G, B : 단위 화소영역
[0089]	L1, L2, L3 : 공통전극 크기	W1, W2, W3 : 공통전극간 배치 간격

도면

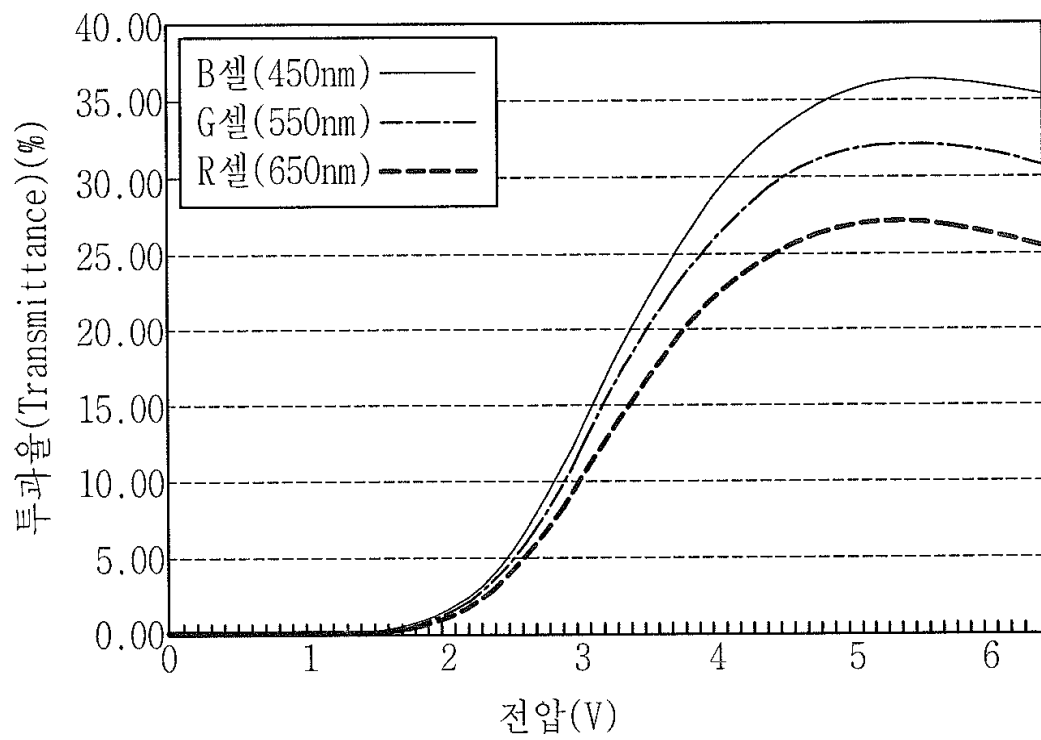
도면1



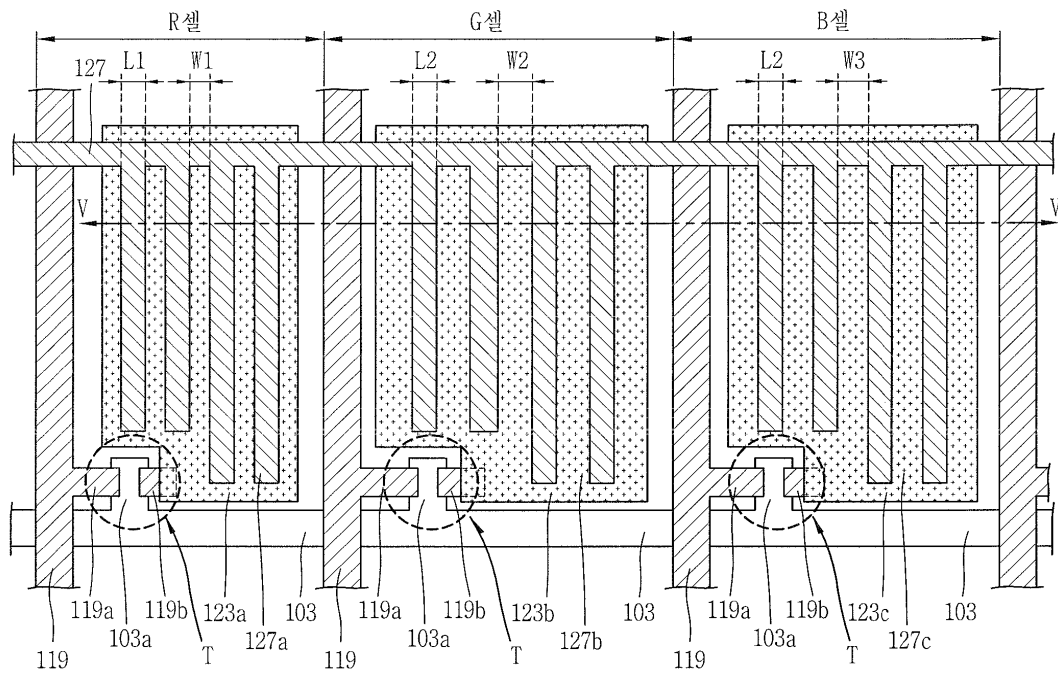
도면2



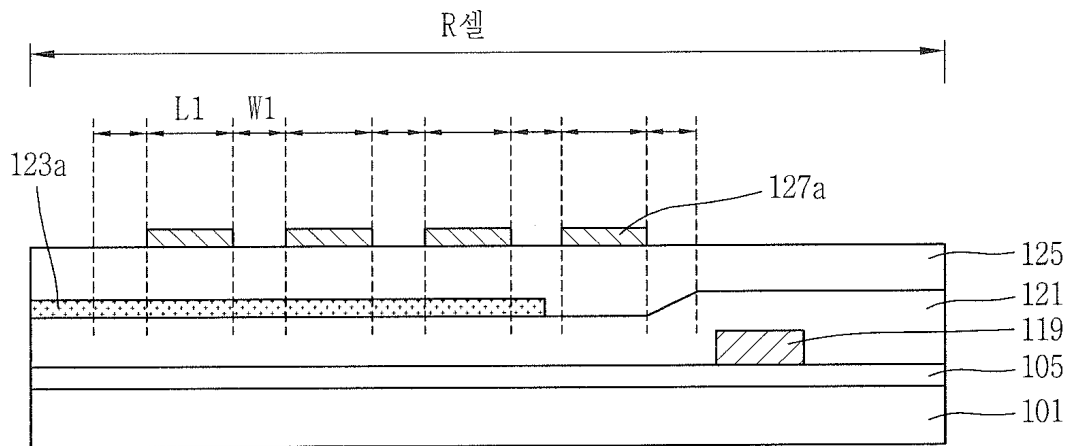
도면3



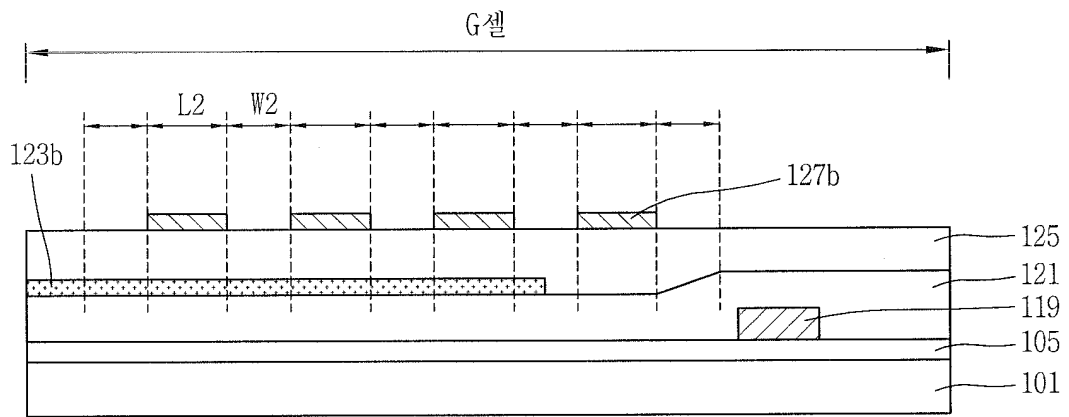
도면4



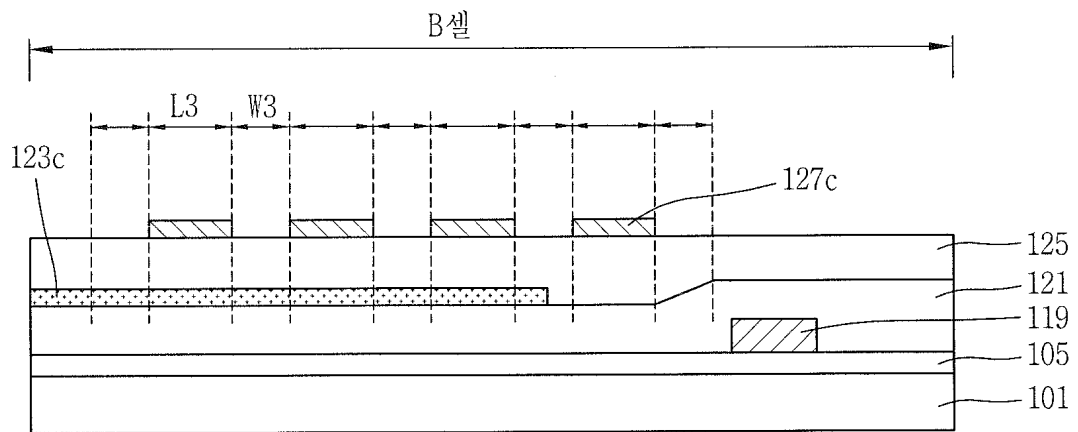
도면5a



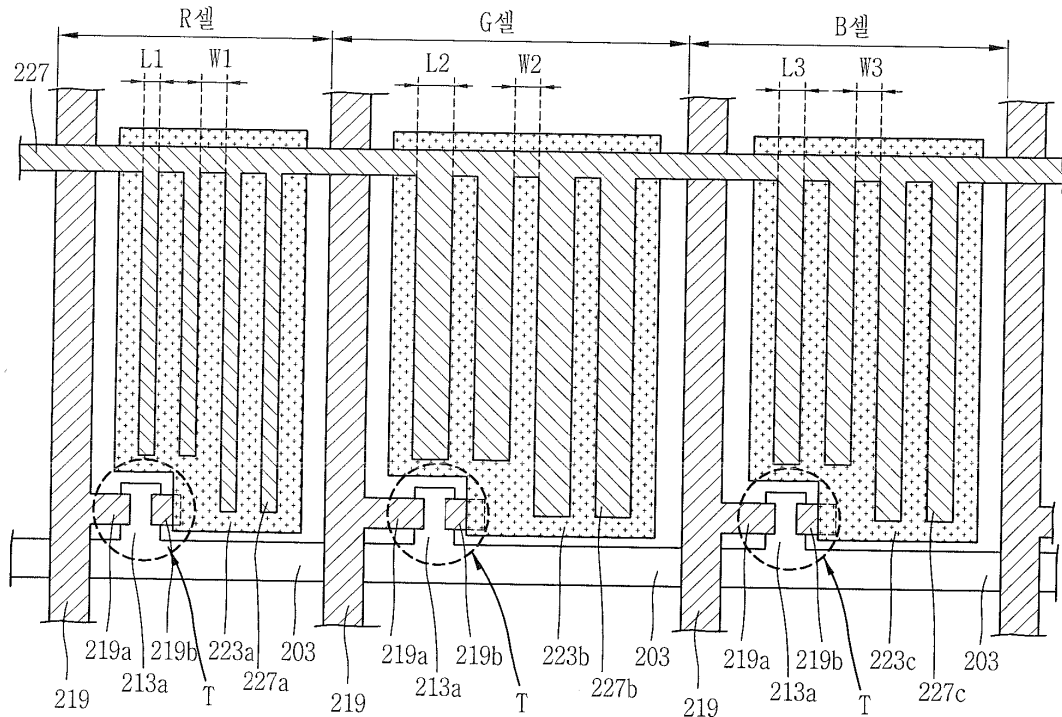
도면5b



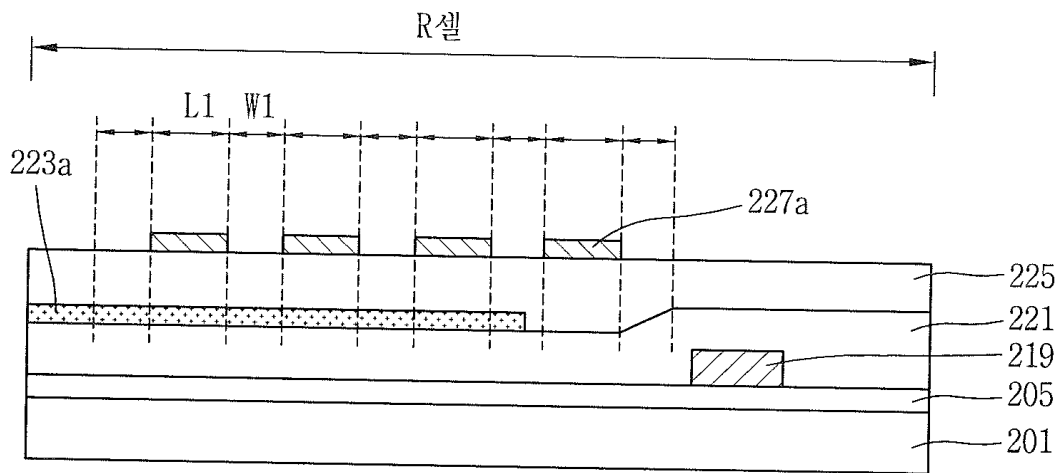
도면5c



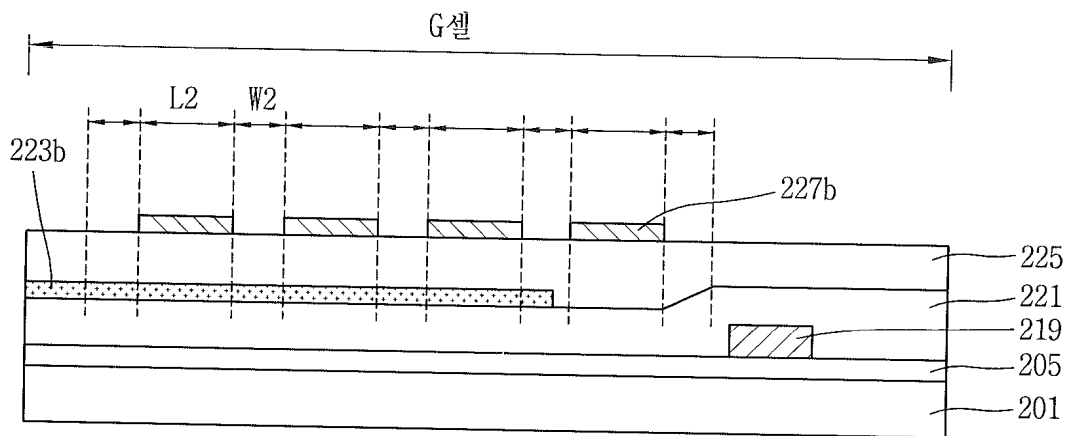
도면6



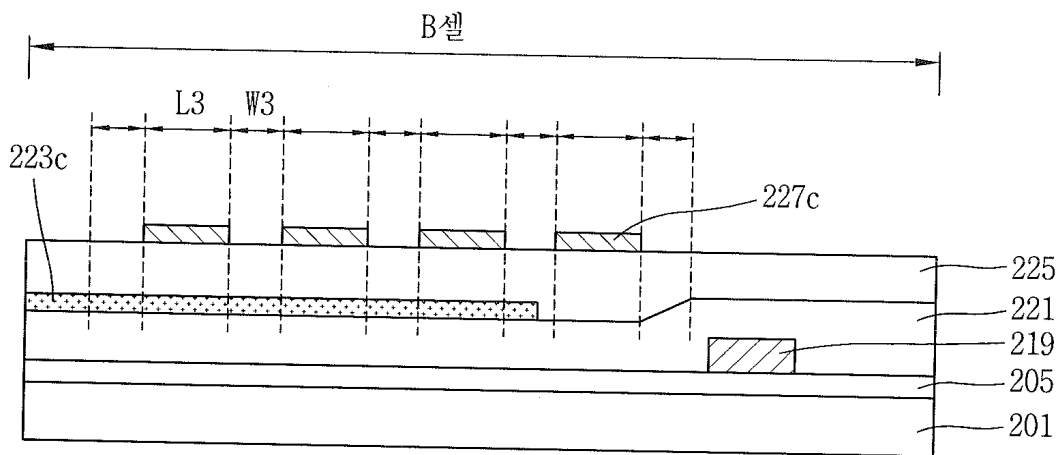
도면7a



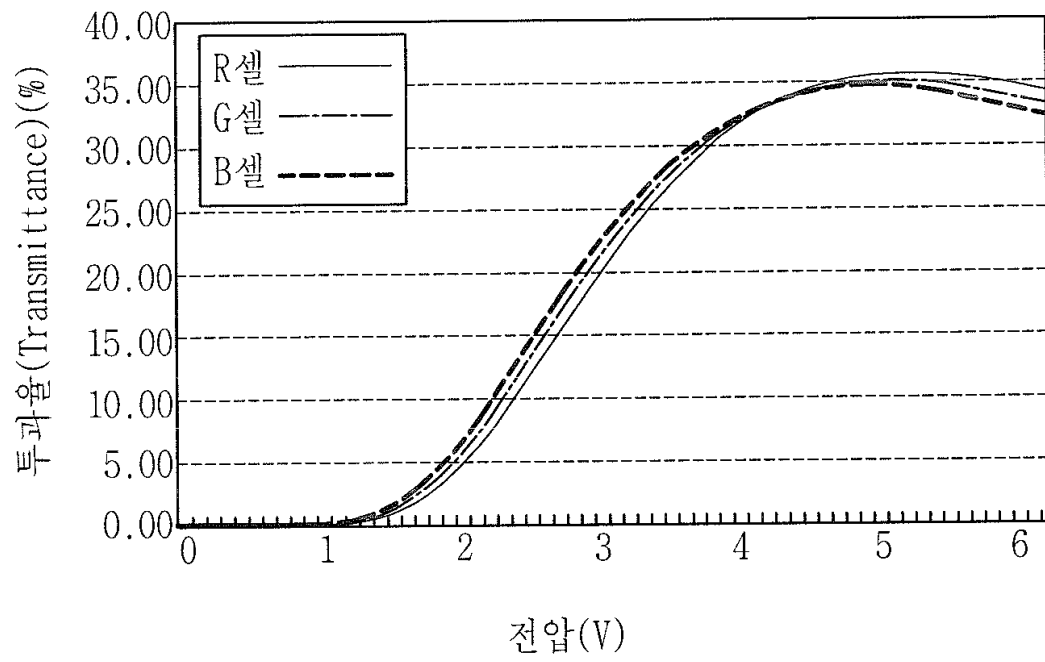
도면7b



도면7c



도면8



专利名称(译)	横向电场模式液晶显示器		
公开(公告)号	KR1020110024596A	公开(公告)日	2011-03-09
申请号	KR1020090082662	申请日	2009-09-02
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KWON JAE CHANG 권재창 KIM JEONG KI 김정기 LYU KI HYUN 유기현		
发明人	권재창 김정기 유기현		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/1343 G02F1/134363 G02F1/134309 G02F2001/134372		
代理人(译)	박장원		
其他公开文献	KR101649694B1		
外部链接	Espacenet		

摘要(译)

横向电场模式的液晶显示装置技术领域[0001]本发明涉及横向电场模式的液晶显示装置，多条栅极线和多条数据线以交叉的方式排列在基板上，以限定多个单位像素区域（R，G，B）；设置在多个单位像素区域中的每一个中的开关元件布置成与多个栅极布线 and 多个数据布线一对一地交叉；像素电极设置在每个单位像素区域（R，G，B）中并且电连接到开关元件；多个单位像素区域R，G和B分别设置在单位像素区域R，G和B中，并且，对于每个像素区域，具有不同尺寸 of 多个公共电极。

