



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년12월05일
(11) 등록번호 10-1337142
(24) 등록일자 2013년11월28일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G09G 3/20 (2006.01)
G02F 1/133 (2006.01)
(21) 출원번호 10-2008-0089278
(22) 출원일자 2008년09월10일
심사청구일자 2011년11월04일
(65) 공개번호 10-2010-0030361
(43) 공개일자 2010년03월18일
(56) 선행기술조사문헌
JP2005258403 A
KR1020060058796 A
KR1020070070915 A

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김지경
서울특별시 은평구 가좌로 344, 현대2차아파트
112동 1602호 (신사동)
이태욱
경기 파주시 금촌동 서원마을아파트 703동 601호
(74) 대리인
서교준

전체 청구항 수 : 총 14 항

심사관 : 김태연

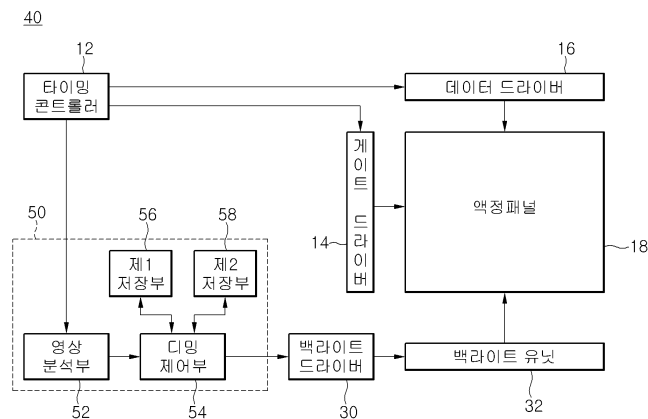
(54) 발명의 명칭 액정표시장치 및 그 구동 방법

(57) 요약

액정표시장치 및 그 구동 방법이 개시된다.

본 발명의 액정표시장치는, 한 프레임으로부터 분할된 서로 상이한 화소 수들을 갖는 분할 영역들마다 서로 상이하게 설정된 디밍 커브를 이용함으로써, 분할 영역들의 밝기에 적합한 휘도를 제공할 수 있고, 휘도 불일치(luminance mismatching)나 휘도 무(無, luminance nullity) 현상을 방지할 수 있다.

대표도 - 도9



특허청구의 범위

청구항 1

다수의 화소들이 매트릭스로 배열된 액정 패널;

상기 액정 패널에 표시할 한 프레임의 영상으로부터 분할된 적어도 하나 이상의 분할 영역들에 서로 상이한 휘도의 광들을 발광하기 위한 적어도 하나 이상의 PWM 신호들을 생성하는 백라이트 제어부;

상기 분할 영역들에 대응하도록 구획된 적어도 하나 이상의 블록들을 포함하는 백라이트 유닛; 및

상기 PWM 신호들에 상응하는 적어도 하나 이상의 구동 신호들을 상기 백라이트 유닛의 상기 블록들에 공급하는 백라이트 드라이버를 포함하고,

상기 백라이트 제어부는,

상기 한 프레임의 영상을 상기 백라이트 유닛에 구획된 블록들의 개수에 대응하는 분할 영역들로 분할하여 상기 각 분할 영역의 평균 휘도값에 따른 디밍 어드레스를 생성하는 영상 분석부;

상기 영상 분석부에서 생성된 디밍 어드레스에 대응하는 디밍 신호를 생성하고 상기 디밍 신호에 상응하는 PWM 신호를 생성하는 디밍 제어부; 및

상기 적어도 하나 이상의 분할 영역들 각각에 대해 디밍 어드레스들과 이에 대응하는 디밍 신호들로 구성된 적어도 하나 이상의 디밍 커브들을 각각 저장하는 적어도 하나 이상의 저장부들을 포함하고,

상기 디밍 어드레스들의 개수는 상기 적어도 하나 이상의 분할 영역들에 대해 서로 상이한 것을 특징으로 하는 액정표시장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

제1항에 있어서, 상기 분할 영역에 포함된 총 화소 수들이 많을수록 상기 디밍 어드레스들의 개수는 증가하는 것을 특징으로 하는 액정표시장치.

청구항 5

제1항에 있어서, 상기 디밍 신호는 0 내지 255 계조 중 하나를 나타내는 휘도 신호인 것을 특징으로 하는 액정표시장치.

청구항 6

제1항에 있어서, 상기 디밍 커브들의 개수는 상기 분할 영역의 개수만큼 설정되는 것을 특징으로 하는 액정표시장치.

청구항 7

제1항에 있어서, 상기 분할 영역들은 상기 액정 패널의 가로 방향으로 서로 상이한 화소 수들을 가짐에 의해 분할된 적어도 2개 이상의 영역들을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 8

제1항에 있어서, 상기 분할 영역들은 상기 액정 패널의 세로 방향으로 서로 상이한 화소 수들을 가짐에 의해 분할된 적어도 2개 이상의 영역들을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 9

제1항에 있어서, 상기 분할 영역들은 상기 액정 패널의 가로 방향과 세로 방향으로 서로 상이한 화소 수들을 가짐에 의해 분할된 적어도 4개 이상의 영역들을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 10

제1항에 있어서, 상기 각 블록은 다수의 발광 다이오드들을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 11

제1항에 있어서, 상기 각 블록은 도광판과 도광판의 측면에 배치된 다수의 발광다이오드들을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 12

제1항에 있어서, 상기 분할 영역들의 개수는 상기 백라이트 유닛에 구획된 블록들의 개수에 의해 결정되는 것을 특징으로 하는 액정표시장치.

청구항 13

다수의 화소들이 매트릭스로 배열된 액정 패널과 적어도 하나 이상의 블록들을 포함하는 백라이트 유닛을 포함하는 액정표시장치에 있어서,

상기 액정 패널에 표시할 한 프레임의 영상을 상기 블록들에 대응하는 적어도 하나 이상의 분할 영역들로 분할하는 단계;

상기 각 분할 영역의 평균 휘도값에 따른 디밍 어드레스를 생성하는 단계;

상기 분할 영역별로 설정된 디밍 커브들을 바탕으로 상기 각 분할 영역에 대해 생성된 디밍 어드레스들에 대응하는 디밍 신호를 생성하는 단계; 및

상기 각 분할 영역에 대해 생성된 디밍 신호에 상응하는 PWM 신호를 생성하여 상기 백라이트 유닛의 블록들에 공급하는 단계를 포함하고,

상기 디밍 어드레스들의 개수는 상기 적어도 하나 이상의 분할 영역들에 대해 서로 상이한 것을 특징으로 하는 액정표시장치의 구동 방법.

청구항 14

제13항에 있어서, 상기 분할 영역들은 상기 백라이트 유닛에 구획된 블록들에 대응하도록 분할되는 것을 특징으로 하는 액정표시장치의 구동 방법.

청구항 15

제13항에 있어서, 상기 각 디밍 커브는 디밍 어드레스들을 입력 값으로 하고 디밍 신호들을 출력 값으로 하여 구성되는 것을 특징으로 하는 액정표시장치의 구동 방법.

청구항 16

제13항에 있어서, 상기 각 분할 영역에 대응하는 상기 백라이트의 블록들로부터 서로 상이한 휘도의 광들이 발광되는 것을 특징으로 하는 액정표시장치의 구동 방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 특히 영상의 국부적인 영역들 밝기에 따라 백라이트 장치의 휘도를 조절할 수 있는 액정표시장치 및 그 구동 방법에 관한 것이다.

배경 기술

- [0002] 정보화 사회의 발달로 인해, 정보를 표시할 수 있는 표시 장치가 활발히 개발되고 있다. 표시 장치는 액정표시장치(liquid crystal display device), 유기전계발광 표시장치(organic electro-luminescence display device), 플라즈마 표시장치(plasma display panel) 및 전계 방출 표시장치(field emission display device)를 포함한다.
- [0003] 이 중에서, 액정표시장치는 경박 단소, 저 소비 전력 및 풀 컬러 동영상 구현과 같은 장점이 있어, 모바일 폰, 네비게이션, 모니터, 텔레비전에 널리 적용되고 있다.
- [0004] 도 1은 일반적인 액정표시장치를 개략적으로 도시한 블록도이다.
- [0005] 도 1을 참조하면, 타이밍 컨트롤러(1), 게이트 드라이버(2), 데이터 드라이버(3), 액정 패널(4), 백라이트 제어부(5), 백라이트 드라이버(6) 및 백라이트 유닛(7)을 포함한다.
- [0006] 액정 패널(4)은 두 기관 상이에 액정이 개재되어 액정의 굴절률에 따라 영상을 표시한다.
- [0007] 타이밍 컨트롤러(1)는 외부로부터 제어 신호, 즉 수직 동기신호, 수평 동기신호 및 데이터 이네이블 신호 등 및 데이터 신호를 공급받아, 수직 동기신호, 수평 동기신호 및 데이터 이네이블 신호를 이용하여 게이트 드라이버(2)를 구동하기 위한 제1 제어 신호와 데이터 드라이버(3)를 구동하기 위한 제2 제어 신호를 생성한다.
- [0008] 아울러, 타이밍 컨트롤러(1)는 백라이트 유닛(7)을 구동하기 위한 백라이트 제어 신호를 생성한다.
- [0009] 게이트 드라이버(2)는 제1 제어 신호에 응답하여 스캔신호를 액정 패널(4)로 공급한다.
- [0010] 데이터 드라이버(3)는 제2 제어 신호에 따라 데이터 신호를 아날로그 데이터 전압으로 변환하여 액정 패널(4)로 공급한다.
- [0011] 한편, 백라이트 제어부(5)는 백라이트 제어 신호에 따른 백라이트 구동 신호를 백라이트 드라이버(6)로 공급한다.
- [0012] 백라이트 드라이버(6)는 백라이트 구동 신호에 따른 구동 전압을 백라이트 유닛(7)에 공급한다.
- [0013] 백라이트 유닛(7)은 구동 전압에 따른 광을 생성하여 액정 패널(4)로 공급한다.
- [0014] 따라서, 액정 패널(4)은 아날로그 데이터 전압에 의해 액정의 굴절률이 가변되고, 백라이트 유닛(7)에서 공급된 광이 액정의 굴절률에 따라 액정 패널을 투과하는 투과율이 가변되어 영상이 표시된다.
- [0015] 한편, 액정 패널에 표시된 영상에는 더 밝게 표시되어야 하는 영역과 더 어둡게 표시되어야 하는 영역이 공존하게 된다.
- [0016] 하지만, 일반적인 액정표시장치는 동일한 휘도를 갖는 광이 액정 패널 전체에 조사됨에 따라, 더 밝게 표시되어야 하는 영역과 더 어둡게 표시되어야 하는 영역이 강조되지 않게 되어, 콘트라스트 비가 저하되어 결국 시인성이 떨어지는 문제가 있다.

발명의 내용

해결 하고자하는 과제

- [0017] 따라서, 본 발명은 영상의 국부적인 영역들의 밝기에 부합하는 최적의 휘도를 제공할 수 있는 액정표시장치 및 그 구동 방법을 제공함에 그 목적이 있다.

과제 해결수단

- [0018] 본 발명의 제1 실시예에 따르면, 액정표시장치는, 다수의 화소들이 매트릭스로 배열된 액정 패널; 상기 액정 패널에 표시할 한 프레임의 영상으로부터 분할된 적어도 하나 이상의 분할 영역들에 서로 상이한 휘도의 광들을 발광하기 위한 적어도 하나 이상의 PWM 신호들을 생성하는 백라이트 제어부; 상기 분할 영역들에 대응하도록 구획된 적어도 하나 이상의 블록들을 포함하는 백라이트 유닛; 및 상기 PWM 신호들에 상응하는 적어도 하나 이상의 구동 신호들을 상기 백라이트 유닛의 상기 블록들에 공급하는 백라이트 드라이버를 포함한다.
- [0019] 본 발명의 제2 실시예에 따르면, 다수의 화소들이 매트릭스로 배열된 액정 패널과 적어도 하나 이상의 블록들을

포함하는 백라이트 유닛을 포함하는 액정표시장치의 구동 방법은, 상기 액정 패널에 표시할 한 프레임의 영상을 상기 블록들에 대응하는 적어도 하나 이상의 분할 영역들로 분할하는 단계; 상기 각 분할 영역의 평균 휘도 값에 따른 디밍 어드레스를 생성하는 단계; 상기 분할 영역별로 설정된 디밍 커브들을 바탕으로 상기 각 분할 영역에 대해 생성된 디밍 어드레스 대응하는 디밍 신호를 생성하는 단계; 및 상기 각 분할 영역에 대해 생성된 디밍 신호에 상응하는 PWM 신호를 생성하여 상기 백라이트 유닛의 블록들에 공급하는 단계를 포함한다.

효 과

[0020] 본 발명은 한 프레임으로부터 분할된 분할 영역들에 서로 상이한 휘도의 광을 제공하여, 각 분할 영역의 밝기에 부합하는 최적의 휘도를 제공할 수 있다.

[0021] 본 발명은 서로 상이한 화소들을 갖는 각 분할 영역들에 적합한 별도의 디밍 커브들을 저장하고, 각 분할 영역별로 해당 디밍 커브를 이용함으로써, 휘도 불일치나 휘도 무 현상을 방지할 수 있다.

발명의 실시를 위한 구체적인 내용

[0022] 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 설명한다.

[0023] 도 2는 본 발명의 제1 실시예에 따른 액정표시장치를 개략적으로 도시한 블록도이고, 도 3은 도 2의 영상 분석부를 상세히 도시한 블록도이다.

[0024] 도 2를 참조하면, 액정표시장치(10)는 타이밍 콘트롤러(12), 게이트 드라이버(14), 데이터 드라이버(16), 액정 패널(18), 백라이트 제어부(20), 백라이트 드라이버(30) 및 백라이트 유닛(32)을 포함한다.

[0025] 액정 패널(18)은 하부 기판과 상부 기판 그리고 이들 기판들 사이에 개재된 액정을 포함한다.

[0026] 하부 기판은 다수의 게이트 라인들과 다수의 데이터 라인들이 교차하여 배치된다. 게이트 라인과 데이터 라인의 교차 영역에는 박막트랜지스터가 배치된다. 박막트랜지스터는 화소 전극에 연결된다.

[0027] 게이트 라인과 데이터 라인의 교차에 의해 단위 화소가 정의된다. 단위 화소에는 박막트랜지스터와 화소 전극이 배치될 수 있다. 따라서, 액정 패널은 다수의 화소들이 매트릭스로 배열될 수 있다. 액정 패널(18)의 다수의 화소에 적색, 녹색 및 청색 데이터가 제공되어 한 프레임의 영상이 표시될 수 있다.

[0028] 상부 기판에는 각 화소에 대응된 적색, 녹색 및 청색 컬러 필터들이 배치되고, 각 컬러 필터들 사이에 블랙 매트릭스가 배치되며, 컬러필터들과 블랙 매트릭스 상에 공통 전극이 배치된다.

[0029] 이와 같이, 액정 패널(18)이 TN 모드(twisted nematic mode)인 경우, 공통 전극이 상부 기판에 배치된다.

[0030] 이와 달리, 공통 전극은 액정 패널(18)이 IPS 모드(in plane switching mode)인 경우 하부 기판에 배치될 수 있다.

[0031] 타이밍 콘트롤러(12)는 외부, 예컨대 비디오 카드로부터 프레임 단위로 영상을 공급받는다. 또한, 타이밍 콘트롤러(12)는 비디오 카드로부터 영상의 표시를 제어하기 위한 수직 동기 신호, 수평 동기 신호 및 데이터 이네이블 신호 등을 공급받는다.

[0032] 타이밍 콘트롤러(12)는 수직 동기 신호, 수평 동기 신호 및 데이터 이네이블 신호를 이용하여 게이트 드라이버(14)를 구동하기 위한 제1 제어 신호와 데이터 드라이버(16)를 구동하기 위한 제2 제어 신호를 생성한다. 제1 제어 신호는 GSP(gate start pulse), GSC(gate shift clock), GOE(gate output enable)일 수 있다. 제2 제어 신호는 SSP(source start pulse), SSC(source shift clock), SOE(source output enable)일 수 있다.

[0033] 게이트 드라이버(14)는 제1 제어 신호에 응답하여 스캔 신호를 액정 패널(18)의 각 게이트 라인으로 공급한다. 이에 따라, 해당 게이트 라인 상의 각 화소의 박막트랜지스터가 턴온된다.

[0034] 데이터 드라이버(16)는 제2 제어 신호에 따라 영상에 상응하는 아날로그 데이터 전압으로 변환하여, 변환된 아날로그 데이터 전압을 해당 게이트 라인 상의 각 화소에 공급한다.

[0035] 각 화소에 공급된 아날로그 데이터 전압과 공통 전극에 인가된 공통 전압에 의해 액정의 굴절률이 가변될 수 있다.

[0036] 한편, 타이밍 콘트롤러(12)는 프레임 단위의 영상, 수직 동기 신호, 수평 동기 신호 및 데이터 이네이블 신호를 백라이트 제어부(20)로 공급한다.

- [0037] 백라이트 제어부(20)는 영상 분석부(22), 디밍 제어부(24) 및 저장부(26)를 포함한다.
- [0038] 영상 분석부(22)는 도 3에 도시한 바와 같이, 영상 분할부(34)와 평균 계산부(36)를 포함할 수 있다.
- [0039] 영상 분할부(34)는 수직 동기 신호, 수평 동기 신호 및 데이터 이네이블 신호를 이용하여 한 프레임의 영상을 다수의 영역으로 분할한다. 여기서, 분할된 영역들은 백라이트 유닛(32)의 다수의 블록들에 대응될 수 있다. 따라서, 분할된 영역들은 백라이트 유닛(32)에 설계된 다수의 블록들의 수에 따라 결정될 수 있다.
- [0040] 백라이트 유닛(32)에는 도 4에 도시한 바와 같이, 가로 개수×세로 개수($m \times n$)의 블록들이 구획되어 있다.
- [0041] 이러한 경우, 마찬가지로 한 프레임에서 분할된 분할 영역들 또한 가로 개수×세로 개수($m \times n$)의 블록들과 동일한 개수를 가질 수 있다.
- [0042] 예를 들어, 한 프레임이 1920×1080 의 화소들로 구성되고, 세로 방향으로 9개의 영역들로 분할되고, 세로 방향으로 10개의 영역들로 분할된다고 가정한다. 또한, 가로 방향의 화소 개수들, 즉 1980개의 화소들은 2 포트 로 액정 패널에 제공된다고 가정한다.
- [0043] 이러한 경우, 세로 방향의 하나의 영역에는 $1080/9=120$ 개의 화소들이 포함되고, 가로 방향의 하나의 영역에는 $(1920/2)/10=96$ 개의 화소들이 포함된다.
- [0044] 따라서, 이들을 조합하면, 하나의 영역에는 $96 \times 120=11520$ 개의 화소들이 포함될 수 있다. 결국, 90개의 영역들 각각에 11520개의 화소들이 포함될 수 있다.
- [0045] 본 발명의 제1 실시예에서는 각 영역에 동일한 화소 수들을 가지는 것에 한정하여 설명한다.
- [0046] 백라이트 유닛(32)에 포함된 다수의 블록들은 도 5와 도 6에 도시된 바와 같이 구성될 수 있다.
- [0047] 도 5에 도시한 바와 같이, 백라이트 유닛(32)은 다수의 블록들을 포함하고, 각 블록은 다수의 발광 다이오드들(27)을 포함한다. 이때, 각 블록의 발광 다이오드들(27)에는 동일한 구동 전압이 공급되어 동일한 휘도의 광들을 발광한다. 각 블록 간에서는 서로 상이한 구동 전압이 공급되어 서로 상이한 휘도의 광들을 발광한다.
- [0048] 따라서, 각 블록마다 최적화된 휘도의 광들이 발광될 수 있다.
- [0049] 각 블록에 포함된 발광 다이오드들(27)은 도시하지 않은 패키지에 실장될 수 있다. 즉, 각 블록마다 패키지가 구비되어, 각 블록의 패키지에 각 블록을 위한 다수의 발광 다이오드들(27)이 실장될 수 있다.
- [0050] 이와 달리, 도 6에 도시한 바와 같이, 백라이트 유닛(32)은 다수의 블록들을 포함하고, 각 블록은 광을 전방으로 제공하는 도광판(28)과, 도광판(28)의 일측에 도광판(28)에 평행하게 배치된 패키지(미도시) 상에 실장된 다수의 발광 다이오드들(29)을 포함한다.
- [0051] 여기서, 발광 다이오드들(29)은 측면 발광 타입일 수 있다. 즉, 발광 다이오드들(29)은 측면 방향으로 광을 제공할 수 있다.
- [0052] 따라서, 패키지 상에 배치된 발광 다이오드들(29)로부터 발광된 광이 도광판(28)으로 입사되어 도광판(28)에 의해 전방으로 제공될 수 있다.
- [0053] 한편, 도 2를 참조하면, 영상 분할부(34)는 한 프레임의 영상을 백라이트 유닛(32)에 구획된 다수의 블록들에 일대일로 대응하도록 다수의 영역들로 분할한다. 이러한 영역들의 분할에는 수직 동기 신호, 수평 동기 신호 및 데이터 이네이블 신호가 이용될 수 있다.
- [0054] 각 분할 영역에는 앞서 설명한 바와 같은 11520개의 화소들이 포함될 수 있다.
- [0055] 평균 계산부(36)는 각 분할 영역에 포함된 화소들의 평균 휘도값을 계산한다. 각 화소의 휘도값은 디지털 신호로 이루어질 수 있다.
- [0056] 따라서, 각 분할 영역의 평균 휘도값은 상당히 많은 비트수들로 이루어질 수 있기 때문에, 계산의 편의를 위해 하위 소정 비트수 이하를 제거한다.
- [0057] 본 발명에서는 하위 소정 비트수는 하위 13비트로 한정하여 설명한다.
- [0058] 예를 들어, 하나의 분할 영역에 포함된 화소 수들이 96×120 인 경우, $255\text{gray} \times 96 \times 120=2937600$ 이고, 이를 이진수로 나타내면 01 0111 0010 0111 0100 0000(22비트)이다.

- [0059] 이 이진수에서 하위 13 비트를 제거하면, 010111001=185가 된다.
- [0060] 이때, 185는 각 분할 영역의 평균 휘도값이 0 내지 185개의 단계를 가짐을 의미한다. 여기서, 0 내지 185개의 단계를 '디밍 어드레스'로 명명한다.
- [0061] 따라서, 평균 계산부(36)는 각 분할 영역의 평균 휘도값을 계산하여 평균 휘도값에서 하위 소정 비트를 제거하여 디밍 어드레스를 출력한다.
- [0062] 저장부(26)는 디밍 어드레스의 입력 값과 디밍 신호의 출력 값을 갖는 디밍 곡선이 테이블로 저장되어 있다. 예를 들어, 0 내지 185 단계의 각 디밍 어드레스에 대응하는 185개의 디밍 신호가 테이블로 저장될 수 있다. 디밍 신호는 각 분할 영역의 평균 휘도값에 최적인 계조 값을 갖는 휘도 신호이다. 디밍 신호는 디지털 신호로 이루어질 수 있다.
- [0063] 디밍 제어부(24)는 영상 분석부(22)에서 공급된 디밍 어드레스에 대응하는 디밍 신호를 저장부에서 읽어와서, 이 디밍 신호에 상응하는 듀티비를 갖는 PWM 신호를 생성하여 백라이트 드라이버(30)로 공급한다.
- [0064] 백라이트 드라이버(30)는 디밍 제어부(24)에서 공급된 PWM 신호에 상응하는 구동 신호를 생성하여 백라이트 유닛(32)의 해당 블록으로 공급한다. 구동 신호는 구동 전압이나 구동 전류일 수 있다.
- [0065] 백라이트 유닛(32)의 해당 블록에 포함된 발광다이오드들(27 또는 29)은 백라이트 드라이버(30)에서 제공된 구동 신호에 상응하는 휘도를 갖는 광들을 발광한다.
- [0066] 이와 같이, 평균 계산부(36)에서 각 분할 영역의 디밍 어드레스가 출력되고, 디밍 제어부(24)에서 각 디밍 어드레스에 상응하는 디밍 신호에 따른 PWM 신호가 출력되고, 백라이트 드라이버(30)에서 각 PWM 신호에 상응하는 구동 신호가 출력되며, 백라이트 유닛(32)의 각 블록에서 각 구동 신호에 상응하는 휘도를 갖는 광들이 발광된다.
- [0067] 이에 따라, 본 발명의 제1 실시예는 백라이트 유닛(32)의 각 블록에 서로 상이한 휘도를 갖는 광을 발광시켜 줄 수 있으므로, 액정 패널(18)의 국부적인 영역들에 최적의 휘도를 표시하여 주어, 더 밝게 표시할 영역은 더 밝게 표시하여 주고, 더 어둡게 표시할 영역은 더 어둡게 표시하여 줌으로써, 콘트라스트 비를 향상시켜 시인성이 증가시킬 수 있다.
- [0068] 이상의 본 발명의 제1 실시예는 한 프레임에서 분할된 분할 영역들이 동일한 화소들을 갖는다는 가정 하에서 기술되었다.
- [0069] 하지만, 액정 패널의 사이즈를 고려할 때, 한 프레임에서 분할된 분할 영역들이 모두 동일한 화소들을 가질 수 없는 경우가 종종 있다.
- [0070] 특히, 분할 영역들의 개수를 고려할 때, 동일하지 않은 분할 영역들이 발생할 가능성이 매우 높다.
- [0071] 예를 들어, 한 프레임이 1920×1080의 화소들로 구성되고, 세로 방향으로 9개의 영역들로 분할되고, 또한 세로 방향으로 9개의 영역들로 분할된다고 가정한다. 즉, 한 프레임으로부터 총 81개의 영역들(9×9)이 분할된다고 가정한다. 또한, 가로 방향의 화소 개수들, 즉 1980개의 화소들은 2 포트로 액정 패널에 제공된다고 가정한다.
- [0072] 이러한 경우, 세로 방향의 하나의 영역에는 1080/9=120개의 화소들이 포함되고, 가로 방향의 하나의 영역에는 (1920/2)/9=106.666개의 화소들이 포함된다. 다시 말해, 가로 방향으로 9개의 영역들 각각에 동일한 화소들이 포함되지 않게 된다. 결국, 가로 방향으로 107개의 화소들을 갖는 6개의 영역들과 106개의 화소들을 갖는 3개의 영역들로 분할될 수 있다.
- [0073] 이와 같이 분할된 81개의 영역들(9×9)에 도 7에 도시되었다.
- [0074] 한 프레임은 107×120의 화소 수들을 갖는 제1 영역들(A)과 106×120의 화소 수들을 갖는 제2 영역들(B)로 분할될 수 있다.
- [0075] 따라서, 제1 영역들(A) 각각에는 12840개의 화소들이 포함되고, 제2 영역들(B) 각각에는 12720개의 화소들이 포함될 수 있다.
- [0076] 이러한 경우, 제1 영역들(A) 각각의 평균 휘도값을 산출하여 하위 13비트를 버리게 되면, 0 내지 399 단계의 디밍 어드레스들이 발생하고, 제2 영역들(B) 각각의 평균 휘도값을 산출하여 하위 13비트를 버리게 되면, 0 내지 395 단계의 디밍 어드레스들이 발생될 수 있다.

- [0077] 제1 영역들(A)의 디밍 처리를 위한 제1 디밍 커브와 제2 영역들(B)의 디밍 처리를 위한 제2 디밍 커브는 도 8a 및 도 8b에 도시하였다.
- [0078] 도 8a에 도시한 바와 같이, 제1 영역들(A)을 위한 제1 디밍 커브는 0 내지 399 단계의 디밍 어드레스에 대응하는 0 내지 255 계조의 디밍 신호로 구성될 수 있다.
- [0079] 도 8b에 도시한 바와 같이, 제2 영역들(B)을 위한 제2 디밍 커브는 0 내지 395 단계의 디밍 어드레스에 대응하는 0 내지 255 계조의 디밍 신호로 구성될 수 있다.
- [0080] 도 8a 및 도 8b에서 알 수 있듯이, 제2 영역들(B)을 위한 제2 디밍 커브에는 396 내지 399 단계의 디밍 어드레스가 정의되어 있지 않다.
- [0081] 이에 따라, 제1 디밍 커브와 제2 디밍 커브에서 각 단계에 대응하는 계조 값도 서로 상이하게 설정되어 있다.
- [0082] 따라서, 서로 동일하지 않은 제1 및 제2 영역들(A, B)에 관계없이, 제1 및 제2 영역들(A, B) 모두에 제1 디밍 커브를 적용하는 경우, 제1 영역들(A)에 대해서는 최적의 디밍 신호가 찾아질 수 있지만, 제2 영역들에 대해서는 제1 디밍 커브가 제2 디밍 커브와 서로 상이한 계조 값을 갖는 관계로 부정확한 계조 값이 디밍 신호로 찾아지게 되어, 결국 휘도 불일치(luminance mismatching) 현상이 발생하는 문제가 있다.
- [0083] 이와 달리, 제1 및 제2 영역들(A, B) 모두에 제2 디밍 커브를 적용하는 경우, 제2 영역들(A)에 대해서는 최적의 디밍 신호가 찾아질 수 있지만, 제2 영역들에 대해서는 396 내지 399 단계에 대응하는 계조 값이 정의되지 않게 되므로, 396 내지 299 단계에 대한 어떠한 디밍 신호도 출력되지 않게 되어, 결국 백라이트 유닛이 구동되지 않게 되는 휘도 무(無, luminance nullity) 현상이 발생하는 문제가 있다.
- [0084] 이상의 문제를 해결하기 위해 본 발명의 제2 실시예가 제안되었다.
- [0085] 도 9는 본 발명의 제2 실시예에 따른 액정표시장치를 개략적으로 도시한 블록도이다.
- [0086] 본 발명의 제2 실시예에서, 타이밍 콘트롤러(12), 게이트 드라이버(14), 데이터 드라이버(16), 액정 패널(18), 백라이트 드라이버(30) 및 백라이트 유닛(32)은 본 발명의 제1 실시예와 동일한 기능을 가지므로, 동일 도면 번호를 부여하고, 상세한 설명은 생략한다.
- [0087] 미설명 도면 번호 40은 액정표시장치이다.
- [0088] 본 발명의 제2 실시예에서는, 한 프레임에서 분할된 서로 상이한 화소 수들을 갖는 제1 영역들(A)과 제2 영역들(B)에 대한 디밍 처리를 제안한다. 예를 들어, 가로 방향으로 107개의 화소들을 갖는 6개의 영역들과 106개의 화소들을 갖는 3개의 영역들로 분할되는 것을 한정하고 있지만, 본 발명은 이에 한정하지 않고 세로 방향으로 서로 상이한 화소 수들을 갖는 제1 영역들과 제2 영역들에 대해서도 동일하게 적용될 수 있다.
- [0089] 본 발명의 제2 실시예에서, 설명의 편의를 위해 제1 및 제2 영역들(A, B)로 분할되고 있지만, 영역들의 개수가 고려될 때, 제1 및 제2 영역들 이외에 제3 영역들이 더 추가될 수 있다.
- [0090] 백라이트 제어부(50)는 영상 분석부(52), 디밍 제어부(54) 및 제1 및 제2 저장부들(56, 58)을 포함한다.
- [0091] 영상 분석부(52)는 도시하지 않았지만, 영역 분할부와 평균 계산부를 포함한다. 영역 분할부와 평균 계산부는 본 발명의 제1 실시예에서 설명한 영역 분할부(34)와 평균 계산부(36)와 동일한 기능을 가지므로, 더 이상의 상세한 설명은 생략한다.
- [0092] 영상 분석부(52)는 한 프레임에 포함된 화소들을 이용하여 제1 영역들(A)과 제2 영역들(B)로 분할한다. 제1 영역들(A)은 107×120의 화소 수들을 가지고, 제2 영역들(B)과 106×120의 화소 수들을 가질 수 있다.
- [0093] 영상 분석부(52)는 제1 영역들(A) 각각의 평균 휘도값을 산출하고, 산출된 평균 휘도값으로부터 하위 소정 비트, 즉 예컨대 13비트를 제거한 제1 디밍 어드레스를 생성한다. 또한, 영상 분석부(52)는 제2 영역들(B) 각각의 평균 휘도값을 산출하고, 산출된 평균 휘도값으로부터 하위 소정 비트, 즉 예컨대 13비트를 제거한 제2 디밍 어드레스를 생성한다.
- [0094] 한편, 제1 저장부(56)에는 제1 영역들(A)의 제1 디밍 신호들을 갖는 제1 디밍 커브가 테이블로 저장되어 있다. 제2 저장부(58)에는 제2 영역들(B)의 제2 디밍 신호들을 갖는 제2 디밍 커브가 테이블로 저장되어 있다.
- [0095] 제1 디밍 커브는 0 내지 399 단계의 제1 디밍 어드레스들을 입력 값으로 하고 이들 제1 디밍 어드레스들에 대응하는 0 내지 255 계조의 제1 디밍 신호들을 출력 값으로 갖도록 구성될 수 있다.

- [0096] 제2 디밍 커브는 0 내지 395 단계의 제2 디밍 어드레스들을 입력 값을 하고 이들 제2 디밍 어드레스들에 대응하는 0 내지 255 계조의 제2 디밍 신호들을 출력 값으로 갖도록 구성될 수 있다.
- [0097] 디밍 제어부(54)는 영상 분석부(52)로부터 공급된 제1 영역들(A) 각각의 제1 디밍 어드레스를 바탕으로 이에 해당하는 제1 디밍 신호를 제1 저장부(56)로부터 읽어와서, 이 제1 디밍 신호에 상응하는 제1 PWM 신호를 생성한다.
- [0098] 또한, 디밍 제어부(54)는 영상 분석부(52)로부터 공급된 제2 영역들(B) 각각의 제2 디밍 어드레스를 바탕으로 이에 해당하는 제2 디밍 신호를 제2 저장부(58)로부터 읽어와서, 이 제2 디밍 신호에 상응하는 제2 PWM 신호를 생성한다.
- [0099] 따라서, 백라이트 드라이버(30)는 디밍 제어부(54)에서 공급된 제1 PWM 신호에 상응하는 제1 구동 신호를 백라이트 유닛(32)의 제1 블록들에 공급하고, 디밍 제어부(54)에서 공급된 제2 PWM 신호에 상응하는 제2 구동 신호를 백라이트 유닛(32)의 제2 블록들에 공급한다. 제1 블록들은 영상 분석부(52)에서 분할된 제1 영역들(A)에 대응될 수 있다. 제2 블록들은 영상 분석부(52)에서 분할된 제2 영역들(B)에 대응될 수 있다.
- [0100] 백라이트 유닛(32)의 제1 블록들은 제1 구동 신호에 상응하는 제1 휘도를 갖는 제1 광을 발광하고, 제2 블록들은 제2 구동 신호에 상응하는 제2 휘도를 갖는 제2 광을 발광한다.
- [0101] 제1 및 제2 휘도들은 서로 상이할 수 있다. 또한, 백라이트 유닛(32)의 제1 블록들 사이에도 서로 상이한 휘도를 가질 수 있고, 제2 블록들 사이에도 서로 상이한 휘도를 가질 수 있다.
- [0102] 이와 같이, 본 발명의 제2 실시예에는 서로 상이한 화소들을 갖는 제1 및 제2 영역들(A, B)에 적합한 별도의 제1 및 제2 디밍 커브를 저장하고, 제1 영역들(A)의 디밍 처리는 제1 디밍 커브를 이용하고 제2 영역들(B)의 디밍 처리는 제2 디밍 커브를 이용함으로써, 휘도 불일치나 휘도 무 현상을 방지할 수 있다.
- [0103] 이상의 본 발명의 제2 실시예는 세로 방향으로는 동일한 화소 수들을 갖는 영역들이 분할되고 가로 방향으로는 서로 상이한 화소 수들을 갖는 영역들이 분할되는 경우나 가로 방향으로는 동일한 화소 수들을 갖는 영역들이 분할되고 세로 방향으로는 서로 상이한 화소 수들을 갖는 영역들이 분할되는 경우에 한정될 수 있다.
- [0104] 이와 달리, 가로 방향이나 세로 방향 모두에서 서로 상이한 화소 수들을 갖는 영역들이 분할될 수도 있다.
- [0105] 예를 들면, 도 10에 도시한 바와 같이, 하나의 프레임이 서로 다른 화소 수들을 갖는 4개의 영역들, 즉 제1내지 제4 영역들(A, B, C, D)로 분할될 수 있다.
- [0106] 제1 영역들(A)은 107×154의 화소 수들을 포함하고, 제2 영역들(B)은 106×154의 화소 수들을 포함하고, 제3 영역들(C)은 107×155의 화소 수들을 포함하며, 제4 영역들(D)은 106×155의 화소 수들을 포함할 수 있다.
- [0107] 도 11은 본 발명의 제3 실시예에 따른 액정표시장치를 개략적으로 도시한 도면이다.
- [0108] 본 발명의 제3 실시예에서, 타이밍 콘트롤러(12), 게이트 드라이버(14), 데이터 드라이버(16), 액정 패널(18), 백라이트 드라이버(30) 및 백라이트 유닛(32)은 본 발명의 제1 실시예와 동일한 기능을 가지므로, 동일 도면 번호를 부여하고, 상세한 설명은 생략한다.
- [0109] 미설명 도면 번호 60은 액정표시장치이다.
- [0110] 본 발명의 제3 실시예에서는, 한 프레임에서 분할되되 가로 방향이나 세로 방향 모두에서 서로 상이한 화소 수들을 갖는 제1 내지 제4 영역들(A, B, C, D)에 대한 디밍 처리를 제안하다.
- [0111] 본 발명의 제3 실시예에서, 설명의 편의를 위해 제1 내지 제4 영역들(A, B, C, D)로 분할되고 있지만, 영역들의 개수가 고려될 때, 제1 내지 제4 영역들(A, B, C, D) 이외에 제5 및 제6 영역들이 더 추가될 수 있다.
- [0112] 백라이트 제어부(70)는 영상 분석부(72), 디밍 제어부(74) 및 제1 내지 제4 저장부들(82, 84, 86, 88)을 포함한다.
- [0113] 영상 분석부(72)는 도시하지 않았지만, 영역 분할부와 평균 계산부를 포함한다. 영역 분할부와 평균 계산부는 본 발명의 제1 실시예에서 설명한 영역 분할부(34)와 평균 계산부(36)와 동일한 기능을 가지므로, 더 이상의 상세한 설명은 생략한다.
- [0114] 영상 분석부(72)는 한 프레임에 포함된 화소들을 이용하여 제1 내지 제4 영역들(A, B, C, D)로 분할한다. 제1 영역들(A)은 107×154의 화소 수들을 포함하고, 제2 영역들(B)은 106×154의 화소 수들을 포함하고, 제3 영역들

(C)은 107×155 의 화소 수들을 포함하며, 제4 영역들(D)은 106×155 의 화소 수들을 포함할 수 있다.

- [0115] 영상 분석부(72)는 제1 영역들(A) 각각의 평균 휘도값을 산출하고, 산출된 평균 휘도값으로부터 하위 소정 비트, 즉 예컨대 13비트를 제거한 제1 디밍 어드레스를 생성한다. 또한, 영상 분석부(72)는 제2 영역들(B) 각각의 평균 휘도값을 산출하고, 산출된 평균 휘도값으로부터 하위 소정 비트, 즉 예컨대 13비트를 제거한 제2 디밍 어드레스를 생성한다. 또한, 영상 분석부(72)는 제3 영역들(C) 각각의 평균 휘도값을 산출하고, 산출된 평균 휘도값으로부터 하위 소정 비트, 예컨대 13비트를 제거한 제3 디밍 어드레스를 생성한다. 게다가, 영상 분석부(72)는 제4 영역들(D) 각각의 평균 휘도값을 산출하고, 산출된 평균 휘도값으로부터 하위 소정 비트, 예컨대 13비트를 제거한 제4 디밍 어드레스를 생성한다.
- [0116] 한편, 제1 저장부(82)에는 제1 영역들(A)의 제1 디밍 신호들을 갖는 제1 디밍 커브가 테이블로 저장되어 있다. 제2 저장부(84)에는 제2 영역들(B)의 제2 디밍 신호들을 갖는 제2 디밍 커브가 테이블로 저장되어 있다. 제3 저장부(86)에는 제3 영역들(C)의 제3 디밍 신호들을 갖는 제3 디밍 커브가 테이블로 저장되어 있다. 제4 저장부(88)에는 제4 영역들(D)의 제4 디밍 신호들을 갖는 제4 디밍 커브가 테이블로 저장되어 있다.
- [0117] 이때, 제1 내지 제4 디밍 커브들의 디밍 어드레스들의 개수는 서로 상이할 수 있다. 예를 들어, 제1 디밍 커브의 입력 값인 제1 디밍 어드레스들은 300개의 단계들을 가질 수 있고, 제2 디밍 커브의 입력 값인 제2 디밍 어드레스들은 250개의 단계들을 가질 수 있고, 제3 디밍 커브의 입력 값인 제3 디밍 어드레스들은 330개의 단계들을 가질 수 있으며, 제4 디밍 커브의 입력 값인 제4 디밍 어드레스들은 270개의 단계들을 가질 수 있다.
- [0118] 이와 달리, 제1 내지 제4 디밍 커브들의 디밍 신호들은 0 내지 255계조의 동일한 개수를 가질 수 있다.
- [0119] 제1 디밍 커브는 0 내지 300 단계의 제1 디밍 어드레스들을 입력 값으로 하고 이들 제1 디밍 어드레스들에 대응하는 0 내지 255 계조의 제1 디밍 신호들을 출력 값으로 갖도록 구성될 수 있다.
- [0120] 제2 디밍 커브는 0 내지 250 단계의 제2 디밍 어드레스들을 입력 값으로 하고 이들 제2 디밍 어드레스들에 대응하는 0 내지 255 계조의 제2 디밍 신호들을 출력 값으로 갖도록 구성될 수 있다.
- [0121] 제3 디밍 커브는 0 내지 330 단계의 제3 디밍 어드레스들을 입력 값으로 하고 이들 제3 디밍 어드레스들에 대응하는 0 내지 255 계조의 제3 디밍 신호들을 출력 값으로 갖도록 구성될 수 있다.
- [0122] 제4 디밍 커브는 0 내지 270 단계의 제4 디밍 어드레스들을 입력 값으로 하고 이들 제4 디밍 어드레스들에 대응하는 0 내지 255 계조의 제4 디밍 신호들을 출력 값으로 갖도록 구성될 수 있다.
- [0123] 디밍 제어부(74)는 영상 분석부(72)로부터 공급된 제1 영역들(A) 각각의 제1 디밍 어드레스를 바탕으로 이에 해당하는 제1 디밍 신호를 제1 저장부(82)로부터 읽어와서, 이 제1 디밍 신호에 상응하는 제1 PWM 신호를 생성한다.
- [0124] 또한, 디밍 제어부(74)는 영상 분석부(72)로부터 공급된 제2 영역들(B) 각각의 제2 디밍 어드레스를 바탕으로 이에 해당하는 제2 디밍 신호를 제2 저장부(84)로부터 읽어와서, 이 제2 디밍 신호에 상응하는 제2 PWM 신호를 생성한다.
- [0125] 또한, 디밍 제어부(74)는 영상 분석부(72)로부터 공급된 제3 영역들(C) 각각의 제3 디밍 어드레스를 바탕으로 이에 해당하는 제3 디밍 신호를 제3 저장부(86)로부터 읽어와서, 이 제3 디밍 신호에 상응하는 제3 PWM 신호를 생성한다.
- [0126] 게다가, 디밍 제어부(74)는 영상 분석부(72)로부터 공급된 제4 영역들(D) 각각의 제4 디밍 어드레스를 바탕으로 이에 해당하는 제4 디밍 신호를 제4 저장부(88)로부터 읽어와서, 이 제4 디밍 신호에 상응하는 제4 PWM 신호를 생성한다.
- [0127] 따라서, 백라이트 드라이버(30)는 디밍 제어부(74)에서 공급된 제1 PWM 신호에 상응하는 제1 구동 신호를 백라이트 유닛(32)의 제1 블록들에 공급하고, 디밍 제어부(74)에서 공급된 제2 PWM 신호에 상응하는 제2 구동 신호를 백라이트 유닛(32)의 제2 블록들에 공급하고, 디밍 제어부(74)에서 공급된 제3 PWM 신호에 상응하는 제3 구동 신호를 백라이트 유닛(32)의 제3 블록들에 공급하며, 디밍 제어부(74)에서 공급된 제4 PWM 신호에 상응하는 제4 구동 신호를 백라이트 유닛(32)의 제4 블록들에 공급한다. 제1 블록들은 영상 분석부(72)에서 분할된 제1 영역들(A)에 대응될 수 있고, 제2 블록들은 영상 분석부(72)에서 분할된 제2 영역들(B)에 대응될 수 있고, 제3 블록들은 영상 분석부(72)에서 분할된 제3 영역들(C)에 대응될 수 있으며, 제4 블록들은 영상 분석부(72)에서 분할된 제4 영역들(D)에 대응될 수 있다. 이들 백라이트 유닛(32)의 블록들의 배열 구조는 도 4 내지 도 6으로

부터 용이하게 이해될 수 있을 것이다.

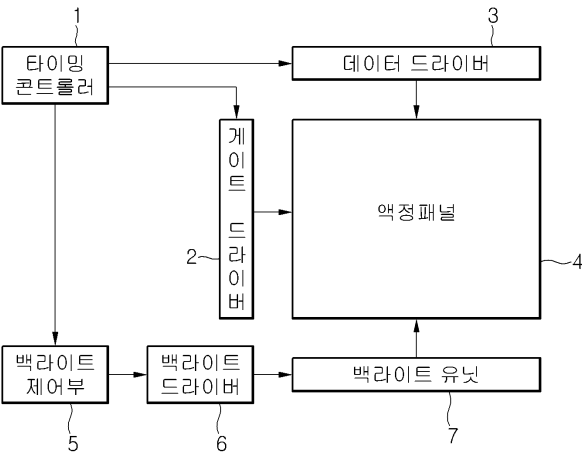
- [0128] 백라이트 유닛(32)의 제1 블록들은 제1 구동 신호에 상응하는 제1 휘도를 갖는 제1 광을 발광하고, 제2 블록들은 제2 구동 신호에 상응하는 제2 휘도를 갖는 제2 광을 발광하고, 제3 블록들은 제3 구동 신호에 상응하는 제3 휘도를 갖는 제3 광을 발광하며, 제4 블록들은 제4 구동 신호에 상응하는 제4 휘도를 갖는 제4 광을 발광한다.
- [0129] 제1 내지 제4 휘도들은 서로 상이할 수 있다. 또한, 백라이트 유닛(32)의 제1 블록들 사이에도 서로 상이한 휘도를 가질 수 있고, 제2 블록들 사이에도 서로 상이한 휘도를 가질 수 있고, 제3 블록들 사이에도 서로 상이한 휘도를 가질 수 있으며, 제4 블록들 사이에도 서로 상이한 휘도를 가질 수 있다.
- [0130] 이와 같이, 본 발명의 제3 실시예는 서로 상이한 화소들을 갖는 제1 내지 제4 영역들(A, B, C, D)에 적합한 별도의 제1 내지 제4 디밍 커브들을 저장하고, 제1 영역들(A)의 디밍 처리는 제1 디밍 커브를 이용하고 제2 영역들(B)의 디밍 처리는 제2 디밍 커브를 이용하고 제3 영역들(C)의 디밍 처리는 제3 디밍 커브를 이용하며 제4 영역들(D)의 디밍 처리는 제4 디밍 커브를 이용함으로써, 휘도 불일치나 휘도 무 현상을 방지할 수 있다.

도면의 간단한 설명

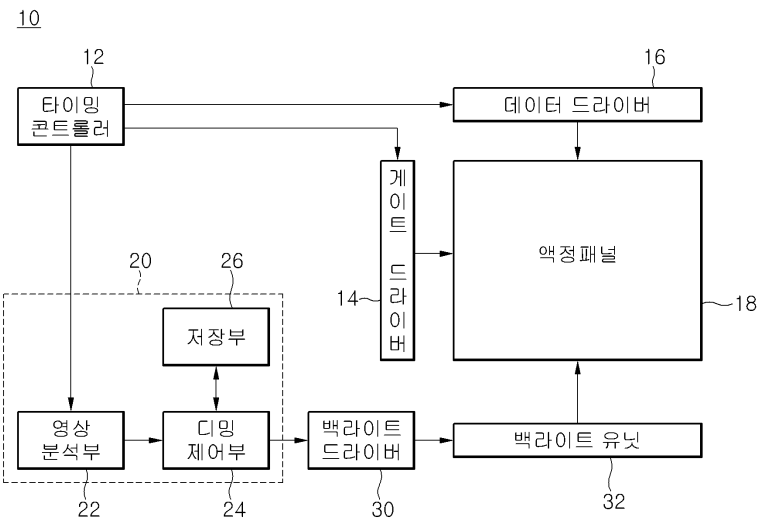
- [0131] 도 1은 일반적인 액정표시장치를 개략적으로 도시한 블록도이다.
- [0132] 도 2는 본 발명의 제1 실시예에 따른 액정표시장치를 개략적으로 도시한 블록도이다.
- [0133] 도 3은 도 2의 영상 분석부를 상세히 도시한 블록도이다.
- [0134] 도 4는 도 2의 백라이트 유닛에 구획된 블록들의 배열 구조를 도시한 도면이다.
- [0135] 도 5는 도 4의 블록들의 일 예시도이다.
- [0136] 도 6은 도 4의 블록들의 다른 예시도이다.
- [0137] 도 7은 도 2의 영상 분석부에서 분할된 분할 영역들의 배열 구조를 도시한 도면이다.
- [0138] 도 8a는 도 7의 제1 분할 영역을 위한 제1 디밍 커브를 도시한 도면이다.
- [0139] 도 8b는 도 7의 제2 분할 영역을 위한 제2 디밍 커브를 도시한 도면이다.
- [0140] 도 9는 본 발명의 제2 실시예에 따른 액정표시장치를 개략적으로 도시한 블록도이다.
- [0141] 도 10은 가로 방향과 세로 방향 모두에서 서로 다른 화소 수들을 갖도록 분할된 분할 영역들의 배열 구조를 도시한 도면이다.
- [0142] 도 11은 본 발명의 제3 실시예에 따른 액정표시장치를 개략적으로 도시한 도면이다.
- [0143] <도면의 주요 부분에 대한 부호의 설명>
- | | |
|--|----------------------|
| [0144] 10, 40, 60: 액정표시장치 | 12: 타이밍 컨트롤러 |
| [0145] 14: 게이트 드라이버 | 16: 데이터 드라이버 |
| [0146] 18: 액정 패널 | 20, 50, 70: 백라이트 제어부 |
| [0147] 22, 52, 72: 영상 분석부 | 24, 54, 74: 디밍 제어부 |
| [0148] 26, 56, 58, 82, 84, 86, 88: 저장부 | |
| [0149] 30: 백라이트 드라이버 | 32: 백라이트 유닛 |
| [0150] 34: 영역 분할부 | 36: 평균 계산부 |

도면

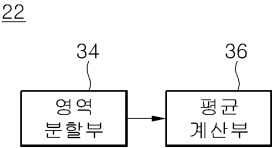
도면1



도면2



도면3



도면4

BLK [1,1]	BLK [1,2]	BLK [1,3]	BLK [1,4]	...	BLK [1,m]
BLK [2,1]					
BLK [3,1]					
⋮		⋮		...	
BLK [n,1]					BLK [n,m]

도면5

27 ○○○○ ○○○○ ○○○○	○○○○ ○○○○ ○○○○	○○○○ ○○○○ ○○○○	○○○○ ○○○○ ○○○○	...	○○○○ ○○○○ ○○○○
○○○○ ○○○○ ○○○○	○○○○ ○○○○ ○○○○	○○○○ ○○○○ ○○○○	○○○○ ○○○○ ○○○○		○○○○ ○○○○ ○○○○
○○○○ ○○○○ ○○○○	○○○○ ○○○○ ○○○○	○○○○ ○○○○ ○○○○	○○○○ ○○○○ ○○○○		○○○○ ○○○○ ○○○○
⋮				⋮	
○○○○ ○○○○ ○○○○	○○○○ ○○○○ ○○○○	○○○○ ○○○○ ○○○○	○○○○ ○○○○ ○○○○		○○○○ ○○○○ ○○○○

도면6

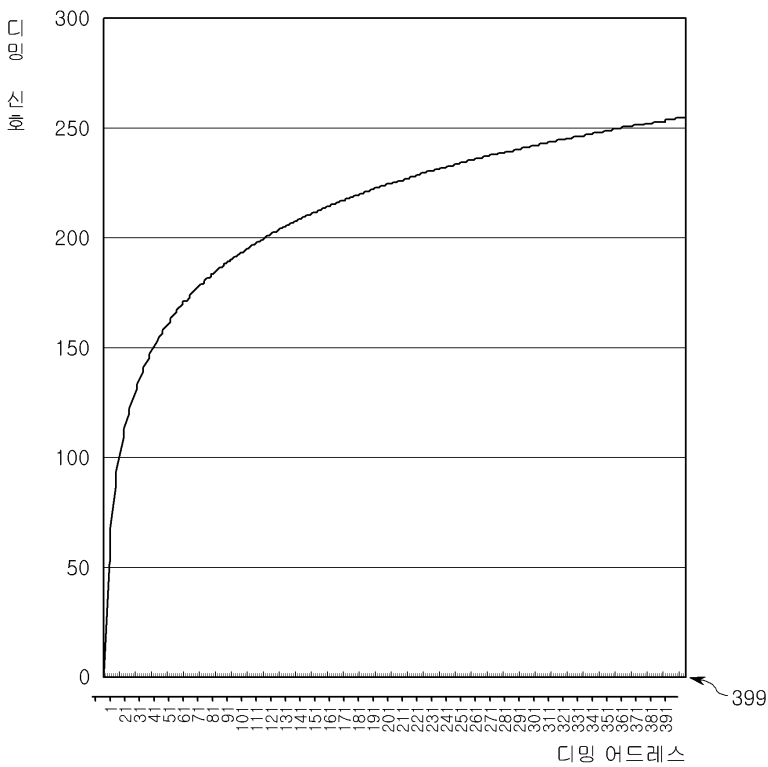
28 ↓				...	
29 ○○○○○	○○○○○	○○○○○	○○○○○		○○○○○
○○○○○	○○○○○	○○○○○	○○○○○		○○○○○
○○○○○	○○○○○	○○○○○	○○○○○		○○○○○
⋮				⋮	
○○○○○	○○○○○	○○○○○	○○○○○		○○○○○

도면7

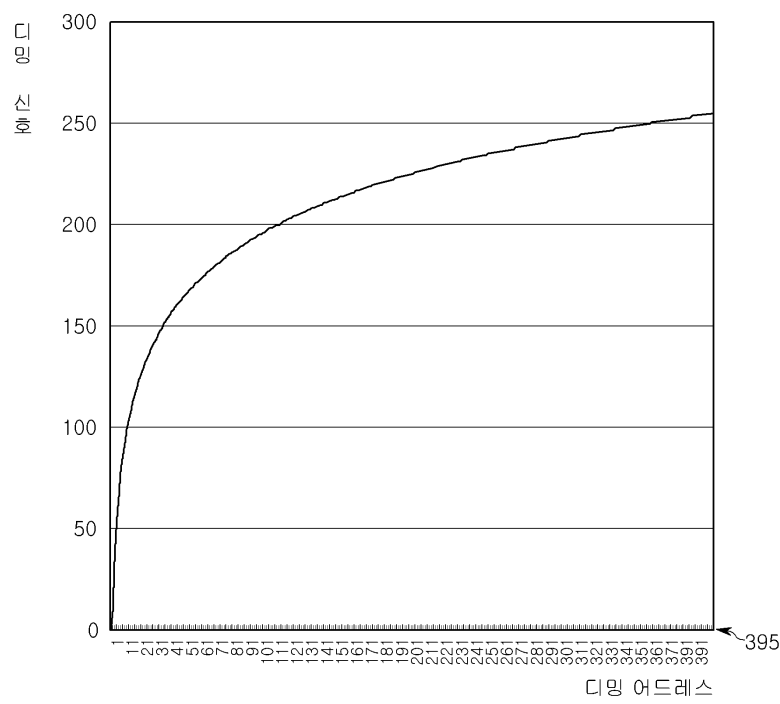
A	A	B	A	B	A	B	A	A
A	A	B	A	B	A	B	A	A
A	A	B	A	B	A	B	A	A
A	A	B	A	B	A	B	A	A
A	A	B	A	B	A	B	A	A
A	A	B	A	B	A	B	A	A
A	A	B	A	B	A	B	A	A
A	A	B	A	B	A	B	A	A
A	A	B	A	B	A	B	A	A
A	A	B	A	B	A	B	A	A

A : 107X120 = 12840
B : 106X120 = 12720

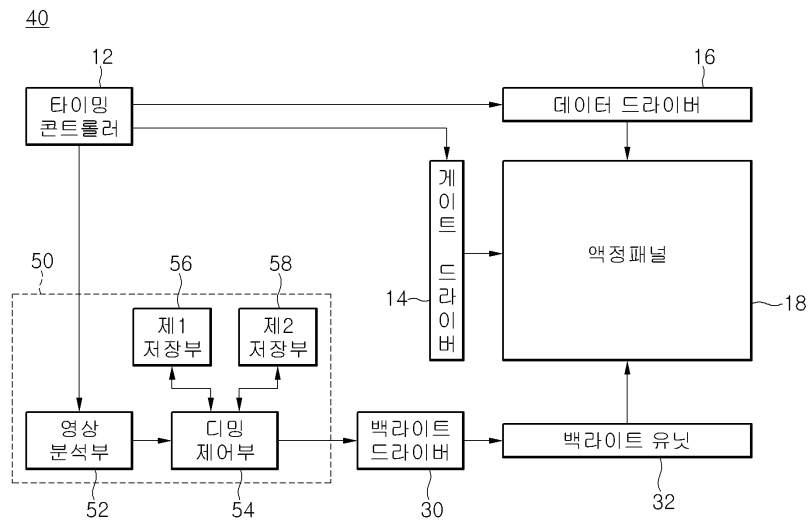
도면8a



도면8b



도면9

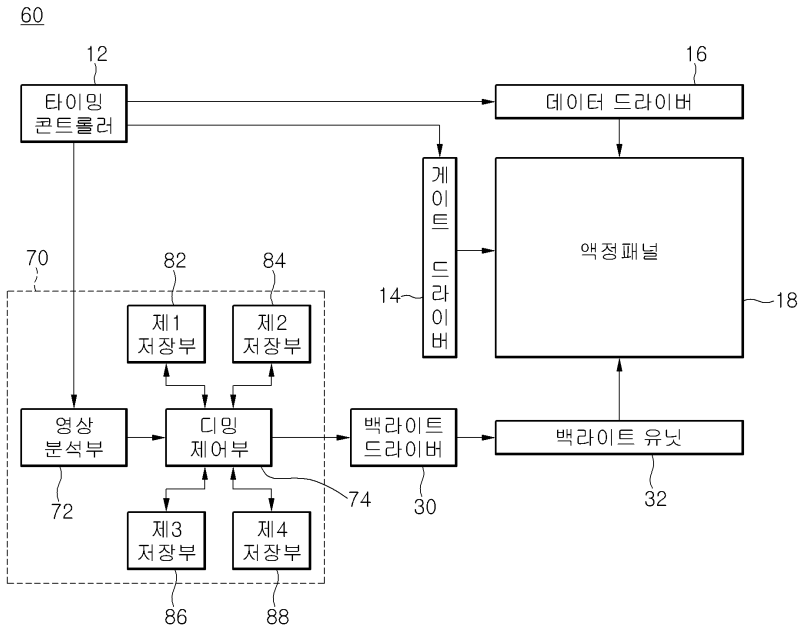


도면10

A	A	B	A	B	A	B	A	A
A	A	B	A	B	A	B	A	A
C	C	D	C	D	C	D	C	C
A	A	B	A	B	A	B	A	A
C	C	D	C	D	C	D	C	C
A	A	B	A	B	A	B	A	A
A	A	B	A	B	A	B	A	A

A : 107X154
B : 106X154
C : 107X155
D : 106X155

도면11



专利名称(译)	第二驱动信号是第二驱动信号。		
公开(公告)号	KR101337142B1	公开(公告)日	2013-12-05
申请号	KR1020080089278	申请日	2008-09-10
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JI KYOUNG 김지경 LEE TAE WOOK 이태욱		
发明人	김지경 이태욱		
IPC分类号	G09G3/20 G09G G02F1/133 G02F G09G3/36		
CPC分类号	G09G3/3648 G09G2360/16 G09G3/3426 G09G2320/0238 G09G2320/064 G09G2320/0646		
其他公开文献	KR1020100030361A		
外部链接	Espacenet		

摘要(译)

公开了一种LCD装置，其适于对应于图像的每个分区的亮度应用优化的亮度。对于从一帧分割并具有不同像素数的分区，LCD装置使用彼此不同的调光曲线。因此，LCD装置可以将亮度优化为图像的每个分区的亮度，从而防止亮度失配现象和亮度无效现象。

