



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0085390
(43) 공개일자 2016년07월18일

(51) 국제특허분류(Int. Cl.)

G02F 1/1339 (2006.01) *G02F 1/1343* (2006.01)

(52) CPC특허분류

G02F 1/1339 (2013.01)

G02F 1/1343 (2013.01)

(21) 출원번호 10-2015-0001985

(22) 출원일자 2015년01월07일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

이회근

경기도 수원시 영통구 덕영대로1484번길 21, 109
동 1001호 (매향동, 그대가프리미어)

김명희

경기도 용인시 기흥구 삼성2로 95 (농서동)

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

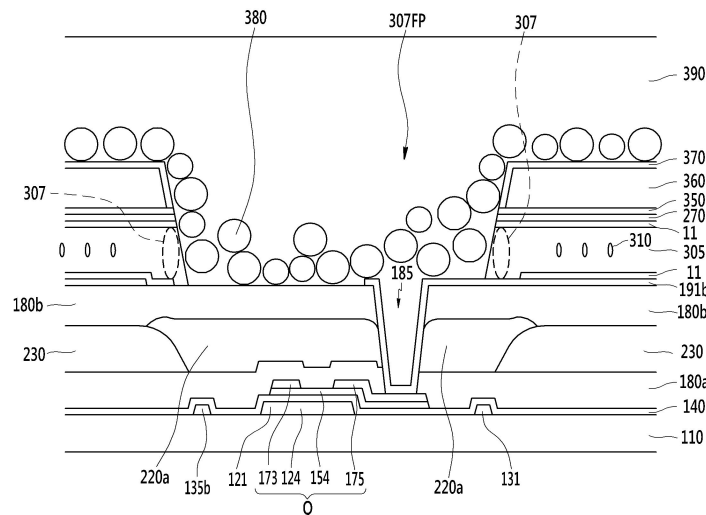
전체 청구항 수 : 총 19 항

(54) 발명의 명칭 표시 장치 및 그 제조 방법

(57) 요약

본 발명의 일 실시예에 따른 액정 표시 장치는, 박막 트랜지스터가 위치하는 기판; 상기 박막 트랜지스터 위에 위치하며 상기 박막 트랜지스터에 연결되어 있는 화소 전극; 상기 화소 전극 위에 위치하고 주입구를 가진 미세 공간 내에 위치하는 액정층; 상기 미세 공간 위에 위치하는 지붕층; 및 상기 지붕층 위와 상기 주입구 주변에 위치하며, 미립자를 포함하는 캐핑층;을 포함한다.

대표도 - 도2



(72) 발명자

유한준

서울특별시 은평구 은평로20길 6-8, 301호 (응암동)

이대호

서울특별시 은평구 연서로5길 30, 동남빌라 101호 (역촌동)

명세서

청구범위

청구항 1

박막 트랜지스터가 위치하는 기판;

상기 박막 트랜지스터 위에 위치하며 상기 박막 트랜지스터에 연결되어 있는 화소 전극;

상기 화소 전극 위에 위치하고 주입구를 가진 미세 공간 내에 위치하는 액정층;

상기 미세 공간 위에 위치하는 지붕층; 및

상기 지붕층 위와 상기 주입구 주변에 위치하며, 미립자를 포함하는 캐핑층;

을 포함하는 액정 표시 장치.

청구항 2

제1항에서,

상기 캐핑층과 상기 캐핑층에 포함된 상기 미립자의 굴절률이 동일한 액정 표시 장치.

청구항 3

제2항에서,

상기 캐핑층과 상기 미립자가 동일한 물질로 형성되어 있는 액정 표시 장치.

청구항 4

제2항에서,

상기 미립자는 상기 주입구 주변 및 상기 지붕층 위에 위치하는 액정 표시 장치.

청구항 5

제2항에서,

상기 미립자는 상기 캐핑층의 하부에 위치하는 액정 표시 장치.

청구항 6

제1항에서,

상기 미립자는 약 3 마이크로미터 내지 약 5 마이크로미터의 크기를 갖는 액정 표시 장치.

청구항 7

제1항에서,

상기 미립자는 동일한 크기 또는 두 가지 이상의 크기를 갖는 액정 표시 장치.

청구항 8

제1항에서,

상기 미립자는 원형 또는 타원형인 액정 표시 장치.

청구항 9

제1항에서,

상기 미립자는 상기 주입구 주변에 위치하고 상기 지봉층 위에는 위치하지 않으며,
상기 미립자는 블랙 미립자인 액정 표시 장치.

청구항 10

제1항에서,
상기 화소 전극과 전기장을 형성하는 공통 전극을 더 포함하는 액정 표시 장치.

청구항 11

기관 위에 박막 트랜지스터를 형성하는 단계;
상기 박막 트랜지스터와 연결되는 화소 전극을 형성하는 단계;
상기 화소 전극 위에 희생층을 형성하는 단계;
상기 희생층 위에 주입구 형성 영역의 희생층을 노출시키는 지봉층을 형성하는 단계;
상기 희생층을 제거하여 주입구를 갖는 미세 공간을 형성하는 단계;
상기 주입구를 통해 액정을 주입하여 상기 미세 공간 내에 액정층을 형성하는 단계;
상기 주입구 형성 영역 및 상기 지봉층 위에 미립자를 산포하는 단계; 및
캐핑층 형성 물질을 도포 및 경화시켜 상기 주입구 형성 영역 및 상기 지봉층을 덮는 캐핑층을 형성하는 단계;
를 포함하는 액정 표시 장치의 제조 방법.

청구항 12

제11항에서,
상기 미립자는 상기 캐핑층과 굴절률이 동일한 액정 표시 장치의 제조 방법.

청구항 13

제12항에서,
상기 미립자는 상기 캐핑층 형성 물질과 동일한 물질로 형성되어 있는 액정 표시 장치의 제조 방법.

청구항 14

제11항에서,
상기 미립자는 약 3 마이크로미터 내지 약 5 마이크로미터의 크기를 갖는 액정 표시 장치의 제조 방법.

청구항 15

제11항에서,
상기 미립자는 동일한 크기 또는 두 가지 이상의 크기를 갖는 액정 표시 장치의 제조 방법.

청구항 16

제11항에서,
상기 미립자는 원형 또는 타원형인 액정 표시 장치의 제조 방법.

청구항 17

제11항에서,
상기 캐핑층 형성 물질을 도포하기 전에, 상기 지봉층 위에 산포된 미립자를 제거하는 단계를 더 포함하는 액정 표시 장치의 제조 방법.

청구항 18

제17항에서,

상기 미립자는 블랙 미립자인 액정 표시 장치의 제조 방법.

청구항 19

제11항에서,

상기 회생층 위에 공통 전극을 형성하는 단계를 더 포함하는 액정 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 액정 표시 장치(LCD)는 현재 가장 널리 사용되고 있는 표시 장치 중 하나이다. 액정 표시 장치는 하부 패널(lower panel)과 상부 패널(upper panel) 사이에 액정층이 형성되어 있는 액정 표시 패널(liquid crystal display panel)을 포함한다. 액정 표시 패널의 화소 전극과 공통 전극에 전압을 인가하여 전기장(electric field)을 생성하고, 이를 통해 액정층의 액정 분자들의 배열을 변경시켜 입사광의 편광을 조절함으로써 영상을 표시한다.

[0003] 액정 표시 장치의 액정 표시 패널을 구성하는 두 패널은 박막 트랜지스터가 배열되어 있는 하부 패널과 이에 대향하는 상부 패널로 이루어질 수 있다. 하부 패널에는 게이트 신호를 전달하는 게이트선, 데이터 신호를 전달하는 데이터선, 게이트선 및 데이터선과 연결되어 있는 박막 트랜지스터, 박막 트랜지스터와 연결되어 있는 화소 전극 등이 형성되어 있다. 상부 기판에는 차광 부재, 색필터(color filter), 공통 전극 등이 형성되어 있고, 이들 중 적어도 하나는 하부 패널에 형성되어 있을 수 있다.

[0004] 통상적인 액정 표시 장치에서는 하부 패널과 상부 패널을 위해 두 장의 기판(substrate)이 사용되고, 각각의 기판에 전술한 구성 요소를 형성하고 합착하는 공정이 필요하다. 그 결과 액정 표시 패널이 무겁고, 두꺼우며, 비용과 공정 시간 등에서 문제가 인식된다. 최근에는 하나의 기판 위에 터널 형태의 구조물인 다수의 미세 공간(micro cavity)을 형성하고 그 구조물 내부에 액정을 주입하여 액정 표시 장치를 제작하는 기술이 개발되고 있다. 이러한 액정 표시 장치의 제작 시, 액정을 주입한 후 액정이 미세 공간으로부터 빠져 나오지 않도록 미세 공간의 주입구를 막는 것이 필요하다. 이때 주입구를 막는 물질이 경화되기 전에 액정과 접촉하여 액정을 오염시켜, 빛샘 현상, 텍스처 발생 등의 화질 불량을 일으킬 수 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 목적은 미세 공간에 주입된 액정의 오염을 방지하거나 최소화할 수 있는 액정 표시 장치 및 그 제조 방법을 제공하는 것이다.

과제의 해결 수단

[0006] 본 발명의 일 실시예에 따른 액정 표시 장치는, 박막 트랜지스터가 위치하는 기판; 상기 박막 트랜지스터 위에 위치하며 상기 박막 트랜지스터에 연결되어 있는 화소 전극; 상기 화소 전극 위에 위치하고 주입구를 가진 미세 공간 내에 위치하는 액정층; 상기 미세 공간 위에 위치하는 지붕층; 및 상기 지붕층 위와 상기 주입구 주변에 위치하며, 미립자를 포함하는 캐핑층;을 포함한다.

[0007] 상기 캐핑층과 상기 캐핑층에 포함된 상기 미립자의 굴절률이 동일할 수 있다.

[0008] 상기 캐핑층과 상기 미립자가 동일한 물질로 형성되어 있을 수 있다.

[0009] 상기 미립자는 상기 주입구 주변 및 상기 지붕층 위에 위치할 수 있다.

- [0010] 상기 미립자는 상기 캐핑층의 하부에 위치할 수 있다.
- [0011] 상기 미립자는 약 3 마이크로미터 내지 약 5 마이크로미터의 크기를 가질 수 있다.
- [0012] 상기 미립자는 동일한 크기 또는 두 가지 이상의 크기를 가질 수 있다.
- [0013] 상기 미립자는 원형 또는 타원형일 수 있다.
- [0014] 상기 미립자는 상기 주입구 주변에 위치하고, 상기 지봉층 위에는 위치하지 않을 수 있고, 상기 미립자는 블랙 미립자일 수 있다.
- [0015] 상기 액정 표시 장치는 상기 화소 전극과 전기장을 형성하는 공통 전극을 더 포함할 수 있다.
- [0016] 본 발명의 일 실시예에 따른 액정 표시 장치를 제조하는 방법은, 기판 위에 박막 트랜지스터를 형성하는 단계; 상기 박막 트랜지스터와 연결되는 화소 전극을 형성하는 단계; 상기 화소 전극 위에 희생층을 형성하는 단계; 상기 희생층 위에 주입구 형성 영역의 희생층을 노출시키는 지봉층을 형성하는 단계; 상기 희생층을 제거하여 주입구를 갖는 미세 공간을 형성하는 단계; 상기 주입구를 통해 액정을 주입하여 상기 미세 공간 내에 액정층을 형성하는 단계; 상기 주입구 형성 영역 및 상기 지봉층 위에 미립자를 산포하는 단계; 및 캐핑층 형성 물질을 도포 및 경화시켜 상기 주입구 형성 영역 및 상기 지봉층을 덮는 캐핑층을 형성하는 단계;를 포함한다.
- [0017] 상기 미립자는 상기 캐핑층과 굴절률이 동일할 수 있다.
- [0018] 상기 미립자는 상기 캐핑층 형성 물질과 동일한 물질로 형성되어 있을 수 있다.
- [0019] 상기 미립자는 약 3 마이크로미터 내지 약 5 마이크로미터의 크기를 가질 수 있다.
- [0020] 상기 미립자는 동일한 크기 또는 두 가지 이상의 크기를 가질 수 있다.
- [0021] 상기 미립자는 원형 또는 타원형일 수 있다.
- [0022] 상기 방법은, 상기 캐핑층 형성 물질을 도포하기 전에, 상기 지봉층 위에 산포된 미립자를 제거하는 단계를 더 포함할 수 있다.
- [0023] 상기 미립자는 블랙 미립자일 수 있다.
- [0024] 상기 방법은 상기 희생층 위에 공통 전극을 형성하는 단계를 더 포함할 수 있다.

발명의 효과

- [0025] 본 발명에 따라서, 캐핑층의 형성 전 산포된 미립자로 인해 캐핑층 형성 물질과 액정의 접촉 면적이 감소하므로, 캐핑층 형성 물질에 의한 액정 오염이 줄어들 수 있다. 또한, 캐핑층과 미립자의 굴절률이 동일하므로, 미립자로 인해 광 특성이 저하되지 않는다.

도면의 간단한 설명

- [0026] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타내는 평면도이다.
- 도 2는 도 1의 II-II 선을 따라 절단한 단면의 일 예를 나타낸다.
- 도 3은 도 1의 III-III 선을 따라 절단한 단면의 일 예를 나타낸다.
- 도 4 내지 도 16은 본 발명의 일 실시예에 따른 표시 장치의 제조 방법을 나타내는 공정 단면도이다.
- 도 17은 본 발명의 일 실시예에 따른 효과를 보여주기 위한 간접 실험 결과를 나타내는 도면이다.
- 도 18은 각각 본 발명의 다른 일 실시예에 따른 액정 표시 장치를 나타내며, 도 1의 II-II 선을 따라 절단한 단면에 대응한다.

발명을 실시하기 위한 구체적인 내용

- [0027] 첨부한 도면을 참고로 하여, 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0028] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하거나 과장되게 나타내었다. 층, 막,

영역, 관 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

- [0029] 이하, 도면을 참고하여 본 발명의 일 실시예에 따른 액정 표시 장치에 대하여 설명한다.
- [0030] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치를 나타내는 평면도이고, 도 2는 도 1의 II-II 선을 따라 절단한 단면의 일 예를 나타내고, 도 3은 도 1의 III-III 선을 따라 절단한 단면의 일 예를 나타낸다.
- [0031] 도 1은 매트릭스 형태로 배치되어 있는 복수의 화소 중 인접하는 네 개의 화소를 도시하고 있다.
- [0032] 도 1 내지 도 3을 참고하면, 유리 또는 플라스틱 등과 같은 투명한 절연체로 만들어진 기관(110) 위에 게이트선(121) 및 유지 전극선(131)을 포함하는 게이트 도전체가 형성되어 있다.
- [0033] 게이트선(121)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달한다. 게이트선(121)은 자신으로부터 돌출하는 게이트 전극(124)을 포함한다. 게이트 전극(124)의 돌출 형태는 변경이 가능하다.
- [0034] 유지 전극선(131)은 주로 가로 방향으로 뻗어 있으며 공통 전압(Vcom) 등의 정해진 전압을 전달한다. 유지 전극선(131)은 게이트선(121)과 대략 수직으로 뻗어 있는 한 쌍의 세로부(135a) 및 한 쌍의 세로부(135a)의 끝을 서로 연결하는 가로부(135b)를 포함할 수 있다. 유지 전극선(131)의 세로부 및 가로부(135a, 135b)는 화소 전극(191)을 실질적으로 둘러쌀 수 있다.
- [0035] 게이트선(121) 및 유지 전극선(131) 위에 게이트 절연층(140)이 형성되어 있다. 게이트 절연층(140)은 질화규소(SiNx), 산화규소(SiOx) 등의 무기 물질로 이루어질 수 있다. 또한, 게이트 절연층(140)은 단일막 또는 다층막으로 이루어질 수 있다.
- [0036] 게이트 절연층(140) 위에는 데이터선(171)의 아래에 위치하는 반도체(151)와, 소스/드레인 전극의 아래 및 박막 트랜지스터(Q)의 채널 부분에 위치하는 반도체(154)가 형성되어 있다. 반도체(151, 154)는 비정질 실리콘(amorphous silicon), 다결정 실리콘(polycrystalline silicon), 금속 산화물(metal oxide) 등으로 이루어질 수 있다.
- [0037] 반도체(151, 154)와 데이터선(171) 및 소스/드레인 전극의 사이에는 저항성 접촉 부재(ohmic contact)(도시되지 않음)가 형성될 수 있다. 저항성 접촉 부재는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어질 수 있다.
- [0038] 반도체(151, 154) 및 게이트 절연층(140) 위에는 소스 전극(173), 드레인 전극(175), 그리고 소스 전극(173)과 연결되는 데이터선(171)을 포함하는 데이터 도전체가 형성되어 있다.
- [0039] 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 소스 전극(173) 및 드레인 전극(175)은 게이트 전극(124) 및 반도체(154)와 함께 박막 트랜지스터(Q)를 형성하며, 박막 트랜지스터(Q)의 채널은 소스 전극(173)과 드레인 전극(175) 사이의 반도체(154) 부분에 형성된다.
- [0040] 데이터 도전체(171, 173, 175) 및 노출된 반도체(154) 부분 위에는 제1 층간 절연막(180a)이 형성되어 있다. 제1 층간 절연막(180a)은 질화규소(SiNx)와 산화규소(SiOx) 따위의 무기 물질, 또는 유기 물질을 포함할 수 있다.
- [0041] 제1 층간 절연막(180a) 위에는 색 필터(230)와 차광 부재(220)가 형성되어 있다.
- [0042] 색 필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다. 하지만, 적색, 녹색, 및 청색의 삼원색에 제한되지 않고, 청록색(cyan), 자홍색(magenta), 노란색(yellow), 백색 계열의 색 중 하나를 표시할 수도 있다. 색 필터(230)는 인접하는 화소마다 서로 다른 색을 표시하는 물질로 형성되어 있을 수 있다.
- [0043] 차광 부재(220)는 영상을 표시하기 위한 빛이 나오는 영역(즉, 화소 영역)에 대응하는 개구부를 가지는 격자 구조로 이루어져 있으며, 빛이 투과하지 못하는 물질로 형성되어 있다. 차광 부재(220)는 게이트선(121)과 평행한 방향을 따라 형성된 가로 차광 부재(220a)와, 데이터선(171)과 평행한 방향을 따라 형성된 세로 차광 부재(220b)를 포함한다. 차광 부재(220)는 후술하는 상부 절연층(370) 위에 형성될 수도 있다.
- [0044] 색 필터(230) 및 차광 부재(220)의 위에는 이를 덮는 제2 층간 절연막(180b)이 형성되어 있다. 제2 층간 절연막(180b)은 질화규소(SiNx), 산화규소(SiOx) 따위의 무기 물질, 또는 유기 물질을 포함할 수 있다. 색 필터

(230)와 차광 부재(220)의 두께 차이로 인하여 단차가 발생하는 경우에는 제2 층간 절연막(180b)을 유기 절연물을 포함하도록 하여 단차를 줄이거나 제거할 수 있다.

- [0045] 차광 부재(220) 및 층간 절연막(180a, 180b)에는 드레인 전극(175)을 노출하는 접촉 구멍(185)이 형성되어 있다.
- [0046] 제2 층간 절연막(180b) 위에는 화소 전극(191)이 형성되어 있다. 화소 전극(191)은 인듐 주석 산화물(ITO), 인듐 아연 산화물(IZO) 등의 투명한 도전 물질로 만들어질 수 있다.
- [0047] 화소 전극(191)은 전체적인 모양이 대략 사각형일 수 있다. 화소 전극(191)은 가로 줄기부(191a) 및 이와 교차하는 세로 줄기부(191b)로 이루어진 십자형 줄기부를 포함할 수 있다. 가로 줄기부(191a)와 세로 줄기부(191b)에 의해 네 개의 부영역으로 나뉘어지며 각 부영역은 복수의 미세 가지부(191c)를 포함할 수 있다. 화소 전극(191)은 외곽을 둘러싸는 외곽 줄기부를 더 포함할 수 있다.
- [0048] 화소 전극(191)의 미세 가지부(191c)는 게이트선(121) 또는 가로 줄기부와 대략 40도 내지 45도의 각을 이룰 수 있다. 이웃하는 두 부영역의 미세 가지부는 서로 직교할 수 있다. 미세 가지부의 폭은 점진적으로 넓어지거나 미세 가지부(191c)간의 간격이 다를 수 있다.
- [0049] 화소 전극(191)은 세로 줄기부(191b)의 하단에서 연결되고 세로 줄기부(191b)보다 넓은 면적을 갖는 연장부(197)를 포함한다. 화소 전극(191)은 연장부(197)에서 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적, 전기적으로 연결되어 있으며, 드레인 전극(175)으로부터 데이터 전압을 인가 받는다.
- [0050] 전술한 박막 트랜지스터(Q) 및 화소 전극(191)에 관한 설명은 단지 하나의 예시이고, 예컨대 측면 시인성을 향상시키기 위해 박막 트랜지스터 구조 및 화소 전극 디자인을 변형할 수 있다.
- [0051] 화소 전극(191) 위와 공통 전극(270) 아래에는 배향막(11)이 형성되어 있다. 배향막(11)은 수직 배향막일 수 있다. 배향막(11)은 액정 배향막으로서 일반적으로 사용되는 물질 중 적어도 하나를 포함할 수 있으며, 예컨대 폴리아미산(polyamic acid), 폴리실록산(polysiloxane) 및/또는 폴리이미드(polyimide)를 포함한다. 배향막(11)은 광 배향막일 수 있다.
- [0052] 화소 전극(191)과 공통 전극(270) 사이에는 미세 공간(305)이 형성되어 있다. 미세 공간(305)은 후술하는 희생층이 형성되었다가 제거되면서 생기는 공간이다. 미세 공간(305)은 하나의 화소 영역에 형성될 수 있고, 인접하는 두 개의 화소 영역에 걸쳐 형성될 수도 있다. 미세 공간(305)은 액정 분자(310)를 포함하는 액정을 주입하기 위한 주입구(307)를 갖는다. 미세 공간(305) 내부에는 액정으로 이루어진 액정층이 형성되어 있다. 액정은 모세관력(capillary force)을 이용하여 주입구(307)를 통해 미세 공간(305)에 주입될 수 있다. 배향막(11)을 형성하는 배향 물질도, 액정의 주입 전에, 주입구(307)를 통해 미세 공간(305)에 주입될 수 있다.
- [0053] 도면에서는 세로 방향으로 인접하는 미세 공간(305)의 마주보는 가장자리에 주입구(307)가 각각 형성되어 있는 것으로 도시되어 있지만, 마주보는 두 가장자리 중 어느 하나에만 주입구가 형성되어 있을 수 있다.
- [0054] 미세 공간(305)은 행렬 방향으로 복수 개 형성되어 있다. 이들 미세 공간(305)은 가로 방향(x축 방향)으로는 격벽부(PWP)에 의해 나뉘어질 수 있고, 세로 방향(y축 방향)으로는 주입구 형성 영역(트렌치(trench)로도 불림)(307FP)에 의해 나뉘어질 수 있다. 다시 말해, 인접하는 격벽부(PWP)와 인접하는 주입구 형성 영역(307FP)에 의해 한정되는 영역에 하나의 미세 공간(305)이 형성되어 있을 수 있다. 각각의 미세 공간(305)은 하나 또는 둘 이상의 화소 영역에 대응할 수 있다. 주입구 형성 영역(307FP)은 미세 공간(305) 외부에 해당하는 주입구(307) 부근을 포함한다.
- [0055] 배향막(11) 위에는 공통 전극(270)과 하부 절연층(350)이 차례로 위치한다. 공통 전극(270)은 공통 전압을 인가 받고, 데이터 전압이 인가된 화소 전극(191)과 전기장을 생성하여 두 전극 사이의 미세 공간(305)에 위치하는 액정 분자(310)가 기울어지는 방향을 결정한다. 공통 전극(270)은 화소 전극(191)과 축전기를 이루며, 박막 트랜지스터가 턴 오프(turn-off)된 후에도 인가된 전압을 유지한다. 하부 절연층(350)은 질화규소(SiNx), 산화규소(SiOx) 등의 무기 물질로 형성될 수 있다.
- [0056] 본 실시예에서는 공통 전극(270)이 미세 공간(305) 위에 형성되는 것으로 설명하였으나, 공통 전극(270)은 미세 공간(305) 하부에 형성되어 수평 전계 모드에 따른 액정 구동도 가능하다.
- [0057] 하부 절연층(350) 위에 지붕층(roof layer)(360)이 위치한다. 지붕층(360)은 화소 전극(191)과 공통 전극(270)의 사이 공간인 미세 공간(305)이 형성될 수 있도록 지지하는 역할을 한다. 지붕층(360)은 포토레지스트

(photoresist) 또는 그 밖의 유기 물질을 포함할 수 있다. 지봉층(360)은 선택터에 의해 형성될 수도 있다.

- [0058] 지봉층(360) 위에 상부 절연층(370)이 위치한다. 상부 절연층(370)은 지봉층(360)의 상부면과 접촉할 수 있다. 상부 절연층(370)은 질화규소(SiN_x), 산화규소(SiO_x) 등과 같은 무기 물질로 형성될 수 있다. 상부 절연층(370)은 유기 물질로 이루어진 지봉층(360)을 보호하는 역할을 하며, 생략될 수도 있다.
- [0059] 상부 절연층(370) 위에 캐핑층(390)이 위치한다. 캐핑층(390)은 세로 방향으로 인접하는 두 미세 공간(305) 사이의 공간에 해당하는 주입구 형성 영역(307FP)에도 위치하고, 주입구 형성 영역(307FP)에 의해 노출된 미세 공간(305)의 주입구(307)를 덮는다. 캐핑층(390)은 액상의 캐핑층 형성 물질을 코팅한 후 경화시켜 형성될 수 있다. 캐핑층(390)은 유기 물질을 포함하고, 무기 물질을 포함할 수도 있다. 상부 절연층(370)이 존재하지 않는 경우, 캐핑층(390)은 지봉층(360) 위에 위치한다.
- [0060] 캐핑층(390)은 이중막, 삼중막 등과 같이 다중막으로 이루어질 수도 있다. 이중막은 서로 다른 물질로 이루어진 두 개의 층으로 이루어져 있다. 삼중막은 세 개의 층으로 이루어지고, 서로 인접하는 층의 물질이 서로 다르다. 예를 들면, 캐핑층(390)은 유기 물질로 이루어진 층과 무기 물질로 이루어진 층을 포함할 수 있다.
- [0061] 캐핑층(390)은 미립자(380)를 포함한다. 다시 말해, 캐핑층(390) 내에 미립자(380)가 포함되어 있다. 미립자(380)는 구형 또는 타원형일 수 있지만, 그 밖의 입체적인 형상일 수도 있다. 미립자(380)는 수 십 마이크로미터 이하의 크기(직경)를 가질 수 있으며, 예컨대 수 마이크로미터의 크기일 수 있고, 비제한적인 예로서, 약 3 마이크로미터 내지 약 5 마이크로미터일 수 있다. 캐핑층(390)에 포함된 미립자(380)는 동일한 크기를 가질 수도 있고, 두 가지 이상이 크기를 가질 수도 있다.
- [0062] 미립자(380)는 캐핑층(390)의 하부에 주로 존재할 수 있다. 캐핑층(390)이 다중막인 경우, 미립자(380)는 캐핑층(390)의 가장 하부막에만 존재할 수도 있다. 미립자(380)는 주입구(307) 주변을 포함하는 주입구 형성 영역(307FP)은 물론 상부 절연층(370) 위에도 존재한다. 실시예에 따라서, 미립자(380)는 주입구 형성 영역(307FP)에는 존재하지만, 상부 절연층(370) 위에는 존재하지 않을 수도 있다.
- [0063] 미립자(380)는 캐핑층과 동일한 굴절률을 가진 투명한 물질일 수 있다. 물질이 동일하면 굴절률이 동일하므로, 미립자(380)는 캐핑층 형성 물질과 동일한 물질로 형성될 수 있다. 굴절률이 동일하면, 캐핑층(390) 내에 미립자(380)가 존재하더라도, 미립자(380)로 인해 빛이 굴절되거나 투과율이 저하되지 않는다. 다시 말해, 캐핑층(390)을 통과하는 빛의 특성이 미립자(380)로 인해 변경되지 않는다.
- [0064] 미립자(380)는 미세 공간(305)에 액정을 주입한 후 캐핑층(390)의 형성 전에 표면에 산포될 수 있고, 캐핑층(390)의 형성을 위해 캐핑층 형성 물질의 코팅 시 미립자(380) 사이의 간극으로 캐핑층 형성 물질이 채워진다. 그 결과, 형성된 캐핑층(390) 내로 미립자(380)가 포함될 수 있다. 미립자(380)는 캐핑층 형성 물질이 액정과 접촉하는 것을 막아주는 역할을 하고, 이로 인해 캐핑층 형성 물질에 의해 액정이 오염되는 것이 방지되거나 최소화될 수 있다.
- [0065] 액정 표시 장치의 상하부 면에는 편광자(도시되지 않음)가 위치할 수 있다. 편광자는 기관(110)의 하부 면에 부착되는 제1 편광자와 캐핑층(390) 위에 부착되는 제2 편광자를 포함할 수 있고, 이들 두 편광자의 편광축은 서로 직교할 수 있다.
- [0066] 도 3을 참고하면, 가로 방향으로 이웃하는 미세 공간(305) 사이에 격벽부(PWP)가 형성되어 있다. 격벽부(PWP)는 데이터선(171)이 뻗어 있는 방향을 따라 형성될 수 있고, 지봉층(360)에 의해 덮일 수 있다. 격벽부(PWP)에는 하부 절연층(350), 공통 전극(270), 상부 절연층(370) 및 지봉층(360)이 채워져 있는데, 이러한 구조물이 격벽(partition wall)을 형성함으로써 미세 공간(305)을 구획 또는 정의할 수 있다. 격벽부(PWP)와 같은 격벽 구조가 있으면, 기관(110)이 휘더라도 발생하는 스트레스가 적고, 셀 갭(cell gap)이 변화하는 정도가 훨씬 감소할 수 있다.
- [0067] 이하에서는 도 4 내지 도 16을 참고하여 앞에서 설명한 표시 장치를 제조하는 일 실시예에 대해 설명하기로 한다.
- [0068] 도 4 내지 도 16은 본 발명의 일 실시예에 따른 액정 표시 장치의 제조 방법을 나타내는 공정 단면도이다. 도 4, 6, 8, 10, 11, 13, 15 및 16은 도 1의 절단선 II-II를 따라 자른 단면을 공정 단계에 따라 순서대로 도시하고, 도 5, 7, 9, 12 및 14는 도 1의 절단선 III-III를 따라 자른 단면을 공정 단계에 따라 순서대로 도시한다.
- [0069] 도 1, 도 4 및 도 5를 참고하면, 기관(110) 위에 일반적으로 알려진 스위칭 소자를 형성하기 위해 가로 방향으로 뻗어 있는 게이트선(121), 게이트선(121) 위에 게이트 절연층(140)을 형성하고, 게이트 절연층(140) 위에 반

도체(151, 154)를 형성하고, 소스 전극(173) 및 드레인 전극(175)을 형성한다. 이때, 소스 전극(173)과 연결된 데이터선(171)은 게이트선(121)과 교차하면서 세로 방향으로 뻗도록 형성할 수 있다. 게이트선(121)을 형성할 때 유지 전극선(131)을 함께 형성할 수 있다.

- [0070] 소스 전극(173), 드레인 전극(175) 및 데이터선(171)을 포함하는 데이터 도전체(171, 173, 175) 및 노출된 반도체(154) 부분 위에는 제1 층간 절연막(180a)을 형성한다.
- [0071] 제1 층간 절연막(180a) 위에 화소 영역에 대응하는 위치에 색 필터(230)를 형성하고, 색 필터(230) 사이에 차광 부재(220)를 형성한다. 차광 부재(220)는 게이트선(121)과 평행한 방향을 따라 형성된 가로 차광 부재(220a)와 데이터선(171)과 평행한 방향을 따라 형성된 세로 차광 부재(220b)를 포함한다.
- [0072] 색 필터(230) 및 차광 부재(220)의 위에 이들을 덮는 제2 층간 절연막(180b)을 형성한다. 가로 차광 부재(220a)와 제2 층간 절연막(180b)에는 화소 전극(191)과 드레인 전극(175)을 전기적, 물리적으로 연결하는 접촉 구멍(185)을 형성한다.
- [0073] 이후, 제2 층간 절연막(180b) 위에 화소 전극(191)을 형성하고, 화소 전극(191) 위에 희생층(300)을 형성한다. 화소 전극(191)은 인듐 주석 산화물(ITO), 인듐 아연 산화물(IZO) 등과 같은 투명한 도전 물질을 증착한 후 패터닝하여 형성될 수 있다. 희생층(300)은 화소 전극(191) 위에 감광성 유기 물질을 도포하고, 포토리소그래피(photolithography) 공정을 통해 형성될 수 있다. 희생층(300)에는 도 5에 도시한 바와 같이 데이터선(171)과 평행한 방향을 따라 오픈부(OPN)가 형성되어 있다. 오픈부(OPN)에는 이후 공정에서 공통 전극(270), 하부 절연층(350), 지붕층(360) 및 상부 절연층(370)이 채워져 격벽부(PWP)를 형성할 수 있다.
- [0074] 도 6 및 도 7을 참고하면, 희생층(300) 위에 공통 전극(270), 하부 절연층(350) 및 지붕층(360)을 차례로 형성한다. 지붕층(360)은 노광 및 현상 공정에 의해 세로 방향으로 이웃하는 화소 영역 사이에 위치하는 차광 부재(220)와 대응하는 영역에서 제거될 수 있다. 지붕층(360)은 차광 부재(220)와 대응하는 영역에서 하부 절연층(350)을 외부로 노출시킨다. 공통 전극(270), 하부 절연층(350) 및 지붕층(360)은 세로 차광 부재(220b)의 오픈부(OPN)를 채우면서 격벽부(PWP)를 형성한다.
- [0075] 도 8 및 도 9를 참고하면, 지붕층(360)과 노출된 하부 절연층(350) 위를 덮도록 상부 절연층(370)을 형성한다.
- [0076] 도 10을 참고하면, 상부 절연층(370), 하부 절연층(350) 및 공통 전극(270)을 건식 식각하여 상부 절연층(370), 하부 절연층(350) 및 공통 전극(270)이 부분적으로 제거됨으로써 주입구 형성 영역(307FP)을 형성한다. 이 때, 도시된 바와 같이 상부 절연층(370)이 지붕층(360)의 측면을 덮고 있을 수 있다. 한편, 지붕층(360)의 측면을 덮고 있던 상부 절연층(370)이 제거되어 지붕층(360)의 측면이 노출될 수도 있다.
- [0077] 도 11 및 도 12를 참고하면, 주입구 형성 영역(307FP)에 있는 희생층(300)을 산소(O_2) 애싱(ashing) 처리 또는 습식 식각법 등으로 제거한다. 이 때, 주입구(307)를 갖는 미세 공간(305)이 형성된다. 미세 공간(305)은 희생층(300)이 제거된 자리에 형성되는 빈 공간이다. 미세 공간(305)의 형상이 유지되도록 하기 위해, 가열에 의해 지붕층(360)을 경화시키는 공정이 수행될 수 있다.
- [0078] 미세 공간(305)에는 주입구(307)를 통해 배향 물질을 주입하여 화소 전극(191)과 공통 전극(270) 위에 배향막(11)을 형성한다. 구체적으로, 배향 물질이 포함되어 있는 배향액을 스핀 코팅 방식 또는 잉크젯 방식으로 기판(110) 위에 떨어뜨리면, 배향액이 모세관력에 의해 주입구(307)를 통해 미세 공간(305) 내부로 주입된다. 그 후, 경화 공정을 진행하면 용액 성분은 증발하고, 배향 물질이 미세 공간(305)을 한정하는 벽면 내부에 남아서 배향막(11)을 형성하게 된다.
- [0079] 그 다음, 도 13 및 도 14를 참고하면, 액정 주입구(307)를 통해 미세 공간(305)에 액정 분자(310)를 포함하는 액정을 주입한다. 잉크젯 방법 등에 의해 액정을 기판(110) 위에 떨어뜨리면, 액정이 모세관력에 의해 주입구(307)를 통해 미세 공간(305) 내부로 주입된다. 이 때, 미세 공간(305)에 주입되지 않은 액정이 주입구 형성 영역(307FP)에 남아 있을 수 있는데, 이러한 잔류 액정은 예컨대 수세(washing) 공정을 통해 제거된다. 한편, 잔류 액정이 제거되지 않고 후속 공정이 진행될 수도 있다.
- [0080] 도 15를 참고하면, 액정 주입 후, 미립자(380)를 산포하는 단계가 수행된다. 미립자(380)는 고체 상태이며, 수 마이크로미터의 크기를 가질 수 있다. 동일한 크기의 미립자(380)가 산포될 수도 있고, 두 가지 이상의 크기를 갖는 미립자(380)가 산포될 수도 있다. 미립자(380)는 후속 공정에서 형성되는 캐핑층(390)과 동일한 굴절률을 가질 수 있다. 예컨대, 미립자(380)는 캐핑층 형성 물질(390a)과 동일한 물질로 형성될 수 있으며, 캐핑층 형성 물질을 수 마이크로미터의 크기의 입자로 경화시킨 것일 수 있다.

- [0081] 미립자(380)는 기관(110) 위에 산포되므로, 미립자는 전면(全面)에 산포되어 도시된 바와 같이 주입구 형성 영역(307FP)과 지붕층(360) 위에 위치할 수 있다. 지붕층(360) 위에 있는 미립자(380)는 예컨대 와이핑(wiping) 공정을 통해 선택적으로 제거되어, 주입구 형성 영역(307FP)에만 미립자(380)가 남아 있도록 할 수도 있다. 하지만, 본 실시예에 따른 미립자(380)는 캐핑층(390)과 굴절률이 같으므로, 지붕층(360) 위에 있는 미립자(380)을 제거하지 않더라도, 이로 인해 화소 영역을 통해 나오는 광의 손실이나 굴절 등이 일어나지 않으며, 광학적 특성이 저하되지 않는다. 다만, 지붕층(360) 위에 있는 미립자(380)를 제거하는 것을 본 발명에서 배제하는 것은 아니다.
- [0082] 도 16을 참고하면, 미립자(380)가 산포된 기관(110) 위로 캐핑층(390)을 형성하기 위한 캐핑층 형성 물질(390a)이 도포된다. 캐핑층 형성 물질(390a)은 액상이고, 예컨대 슬릿 코터(slitter coater)를 사용하여 도포될 수 있다. 도포된 캐핑층 형성 물질(390a)은 미립자(380) 사이의 간극을 채우면서 주입구(307) 및 주입구 형성 영역(307FP)을 덮게 된다. 이 상태에서 자외선 및 열 경화 공정을 진행하면, 도포된 캐핑층 형성 물질(390a)이 경화되어, 미립자(380)를 포함하는 상태로 캐핑층(390)이 형성된다. 산포된 미립자(380) 위로 캐핑층 형성 물질(390a)이 도포되므로, 미립자(380)는 주로 캐핑층(390)의 하부에 포함된다.
- [0083] 캐핑층 형성 물질(390a)의 도포 전에 미립자(380)가 산포되어 있고, 산포된 미립자(380)는 주입구(307) 부근에도 위치할 것이므로, 본 발명의 실시예에 의할 경우, 캐핑층 형성 물질(390a)은 미립자(380)로 인해 주입구(307) 부근에서 액정과 접촉하는 면적이 줄어든다. 다시 말해, 미립자(380)가 액정과 접촉하는 만큼 캐핑층 형성 물질(390a)과 액정의 접촉이 줄어든다. 이로 인해 캐핑층 형성 물질(390a)과 액정이 접촉에 의해 발생하는 액정의 오염이 줄어들 수 있다.
- [0084] 캐핑층 형성 물질(390a)로는 통상 고점도(예컨대 약 5,000 cP 이상)의 물질이 사용되므로, 캐핑층 형성 물질(390a)이 도포된 후 미립자(380) 사이로 침투하는데 시간이 소요된다. 이것은 캐핑층 형성 물질(390a)이 도포된 후 액정과 접촉하기까지 어느 정도 시간을 벌 수 있음을 의미한다. 따라서 캐핑층 형성 물질(390a)이 주입구(307) 부근에서 액정과 접촉하여 반응하기 전이나 그러한 반응이 실질적으로 진행되기 전에, 캐핑층 형성 물질(390a)을 경화시키는 단계가 완료될 수 있다. 액상의 캐핑층 형성 물질(390a)이 경화되어 고상의 캐핑층(390)이 되면, 액정과 접촉하더라도 반응이 일어나지 않으므로, 캐핑층 형성 물질(390a)이 경화되기 전에 액정과 접촉하는 시간을 최소화시킴으로써 액정의 오염을 최소화할 수 있다.
- [0085] 한편, 본 발명의 실시예와 달리, 액정을 주입한 후 미립자(380)를 산포하지 않고 캐핑층 형성 물질을 도포하면, 주입구(307) 부근에서 캐핑층 형성 물질이 미세 공간(305) 내의 액정과 접촉하게 된다. 그러면, 캐핑층 형성 물질이 경화되어 캐핑층을 형성하기 전까지의 기간 동안, 캐핑층 형성 물질과 액정의 계면에서 이들이 섞이거나 반응하게 되고, 이로 인해 주입구(307) 부근에 있는 액정이 액정상을 잃게 되어 빛샘 현상이 발생하고, 잔상이 발생할 수 있다. 또한, 캐핑층 형성 물질에서 유입된 이온으로 인해 전압 보전율(voltage holding ratio)이 떨어진다. 하지만, 본 발명의 실시예에 의할 경우, 캐핑층 형성 물질(390a)과 액정 사이를 미립자(380)가 적어도 부분적으로 가로막고 있으므로, 캐핑층 형성 물질과 액정의 접촉 면적이 줄어들음으로써 액정 오염이 줄어들 수 있다.
- [0086] 캐핑층(390)을 형성한 후, 기관(110)의 하부 면과 캐핑층(390) 위에 각각 편광자를 부착시키는 단계가 수행될 수 있다.
- [0087] 도 17은 본 발명의 일 실시예에 따른 효과를 보여주기 위한 간접 실험 결과를 나타내는 도면이다.
- [0088] 실험은 유리 기관 위에 캐핑층 형성 재료를 적하 및 완전히 경화시켜 전술한 미립자에 대응하는 반구체를 다수 개 형성하고, 그 중 일부 위에 캐핑층 형성 물질로 전술한 캐핑층에 대응하는 코팅층을 형성하고 경화시켰다. 결과는 코팅층 내의 반구체가 관찰되지 않았으며, 이것은 캐핑층 내의 미립자로 인해 투과율이 문제되지 않음을 의미한다. 또한, 제조품을 문서 위에 올려 놓고 관찰한 결과, 코팅층을 형성한 부분(도 17에서 A 영역)에서 글자가 왜곡되는 현상이 발생하지 않았다. 이 미립자와 캐핑층의 굴절률이 같으면, 캐핑층 내에 미립자가 존재하더라도 광 굴절이나 손실이 발생하지 않음을 의미한다.
- [0089] 이제 도 17을 참고하여, 본 발명의 다른 실시예를 설명한다.
- [0090] 도 17은 각각 본 발명의 다른 일 실시예에 따른 액정 표시 장치를 나타내며, 도 1의 II-II 선을 따라 절단한 단면에 대응한다.
- [0091] 캐핑층(390)이 이와 굴절률이 동일한 투명한 미립자를 포함하는 전술한 실시예와 달리, 본 실시예에 따른 캐핑

층(390)은 주입구 형성 영역(307FP)에 위치하는 블랙 미립자(382)를 포함한다. 블랙 미립자(382)는 지붕층(260) 높이까지 쌓여 있을 수 있지만, 그 높이가 이에 제한되는 것은 아니다.

[0092] 전술한 실시예와 유사하게, 블랙 미립자(382)는 액정 주입 후 캐핑층 형성 전에 개구부 형성 영역(307FP)에 산포되어, 캐핑층 형성 물질과 액정의 접촉 면적을 줄임으로써 액정이 캐핑층 형성 물질에 의해 오염되는 것을 줄여주는 역할을 한다. 다만, 블랙 미립자(382)가 주입구 형성 영역(307FP)이 아닌 지붕층(360) 위에 있을 경우 개구율이나 투과율을 떨어뜨리므로, 지붕층(360) 위에 산포된 블랙 미립자는 와이핑 공정 등을 통해 제거되어 있다. 블랙 미립자(382) 자체에 의한 액정 오염을 방지하기 위해서, 블랙 미립자(382)는 액정과 반응성이 없는 재료로 형성되거나 고분자 코팅 처리되어 있을 수 있다.

[0093] 블랙 미립자(382)를 사용할 경우, 블랙 미립자(382)에 의해 빛샘이나 빛 반사를 차단할 수 있으므로, 예컨대 도 2에 도시된 바와 같은 차광 부재(220a)를 형성하지 않아도 되는 이점이 있다.

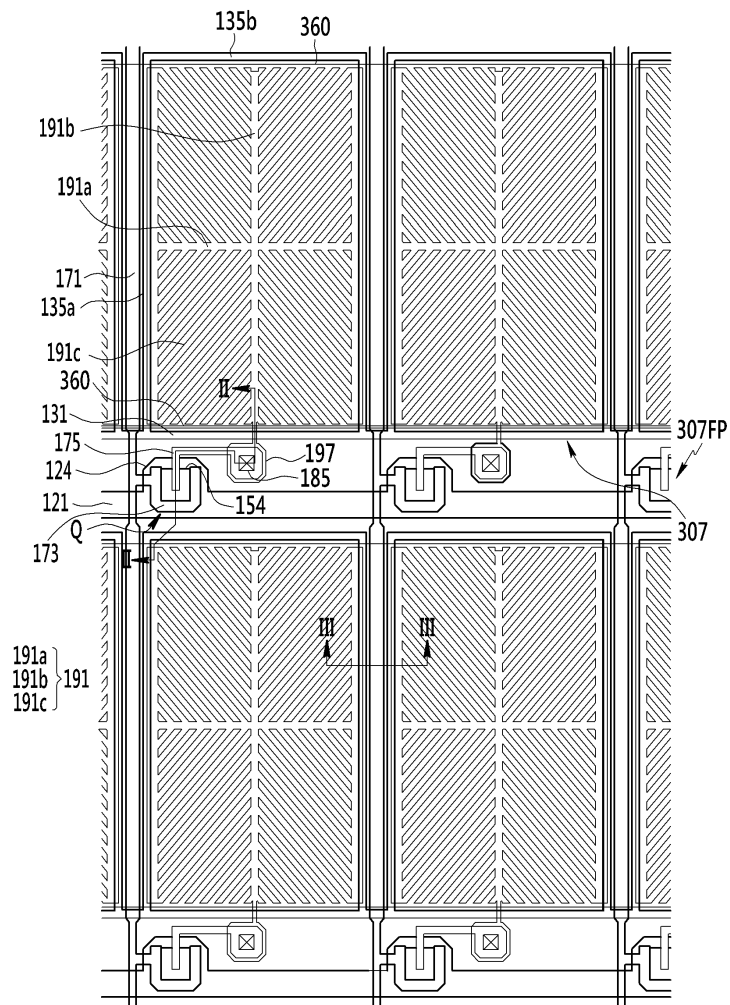
[0094] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고, 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 통상의 기술자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것으로 이해되어야 한다.

부호의 설명

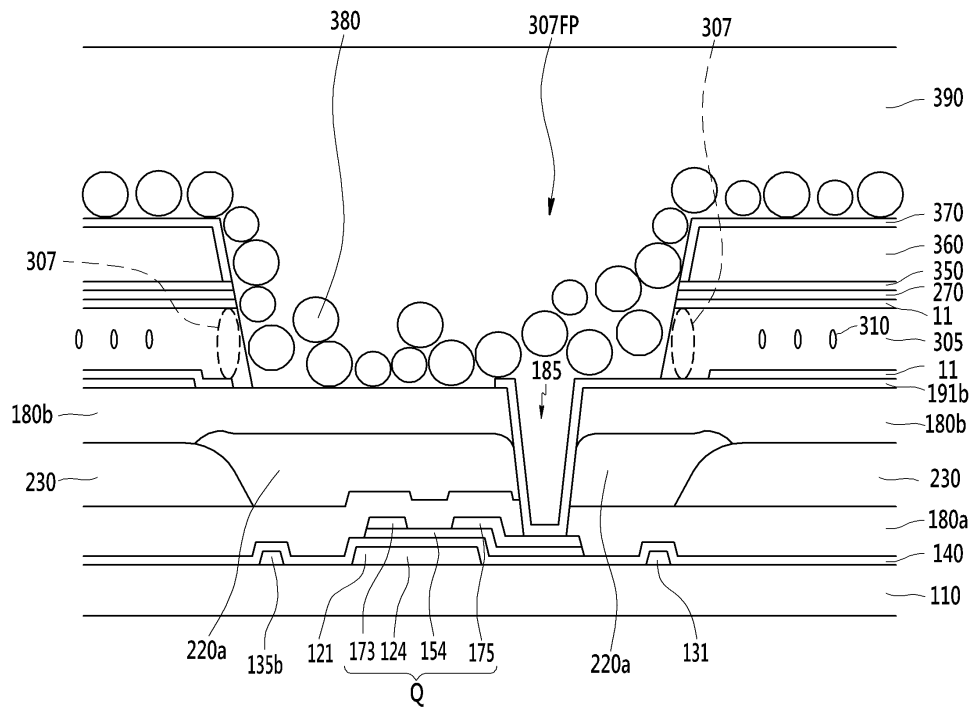
[0095] 11: 배향막 110: 기판
121: 게이트선 124: 게이트 전극
131: 유지 전극선 140: 게이트 절연층
151: 반도체 171: 데이터선
173: 소스 전극 175: 드레인 전극
180a, 180b: 층간 절연막 185: 접촉 구멍
191: 화소 전극 220: 차광 부재
230: 색 필터 270: 공통 전극
300: 희생층 305: 미세 공간
307: 주입구 310: 액정 분자
350: 하부 절연층 360: 지붕층
370: 상부 절연층 390: 캐핑층
390a: 캐핑층 형성 물질 380: 미립자
382: 블랙 미립자

도면

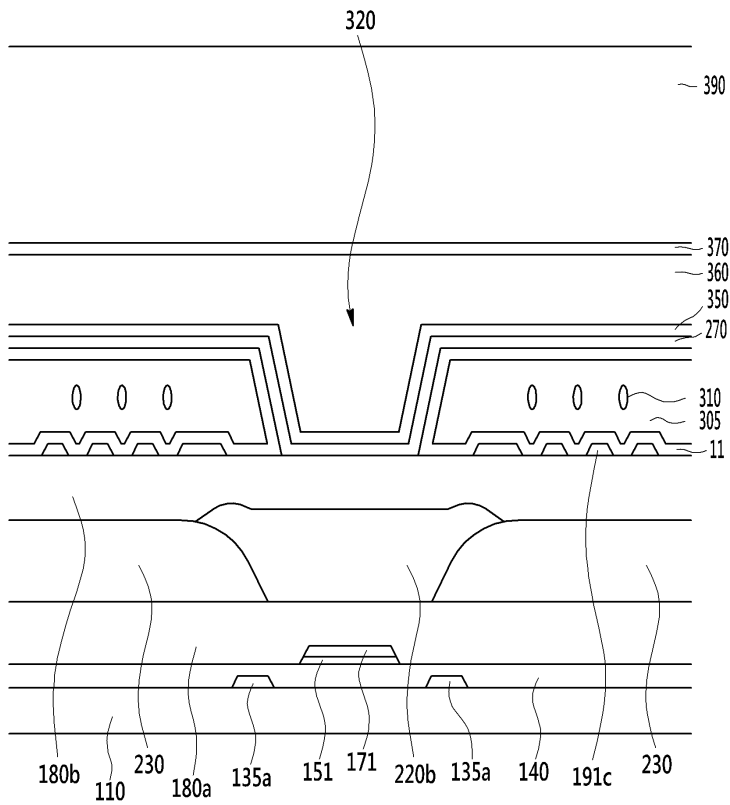
도면1



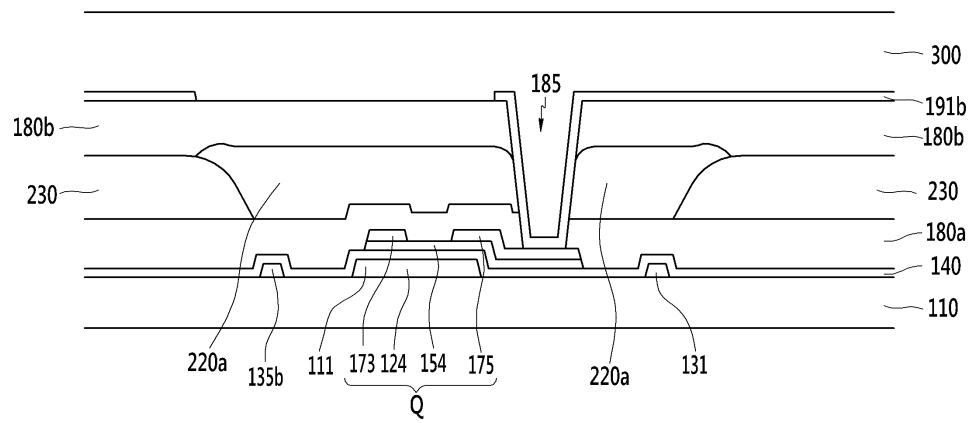
도면2



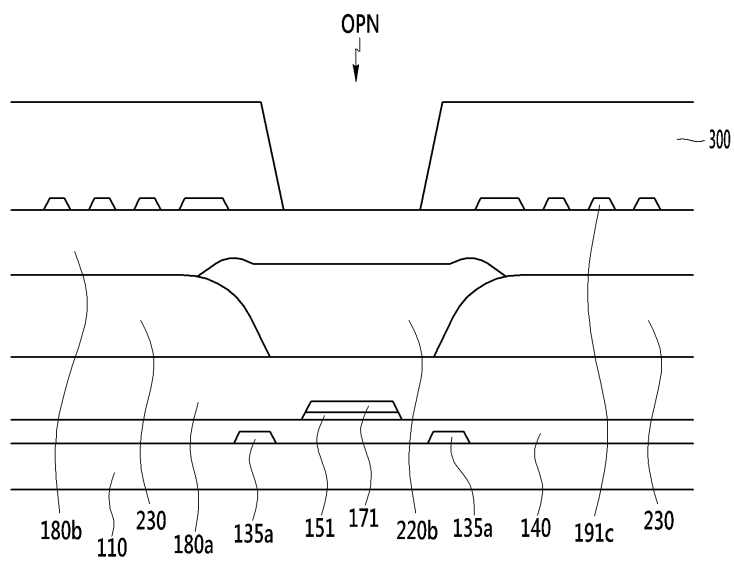
도면3



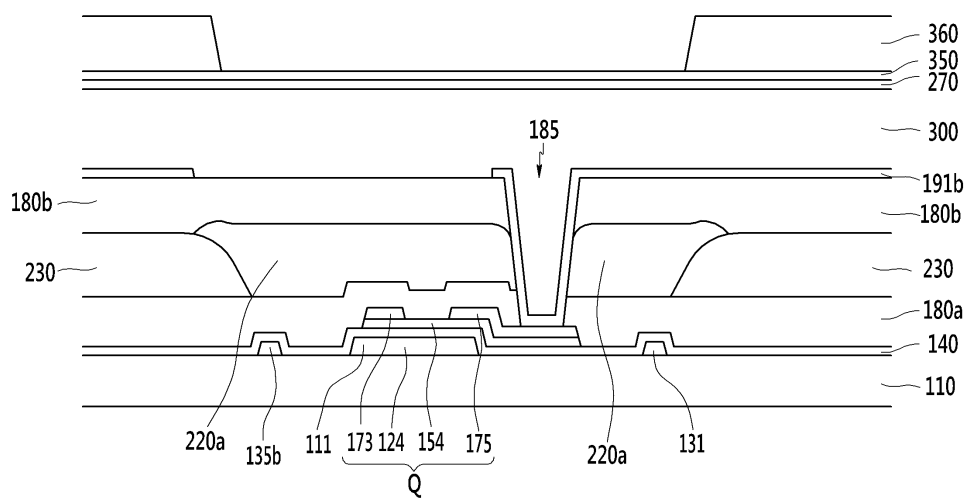
도면4



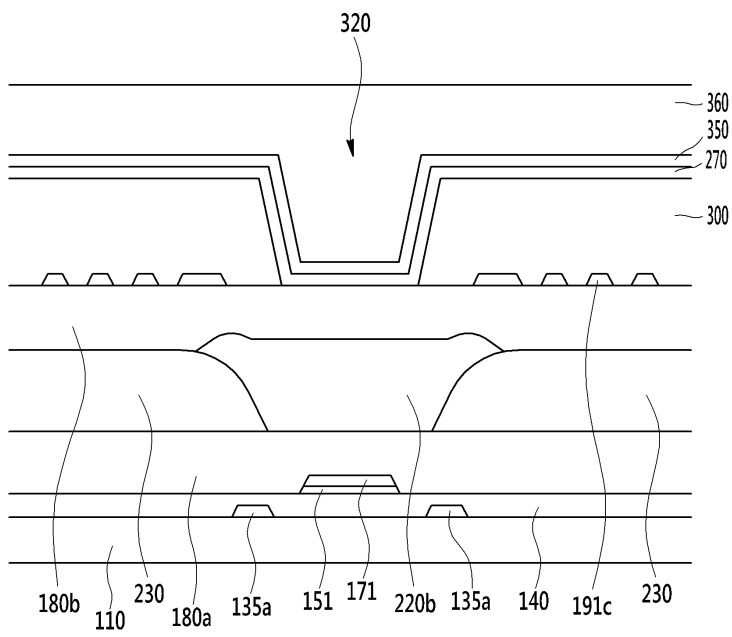
도면5



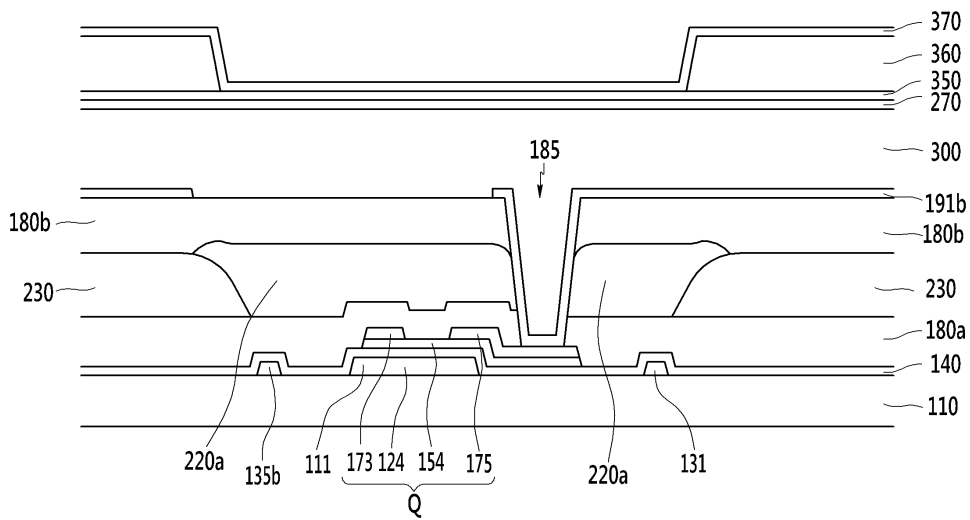
도면6



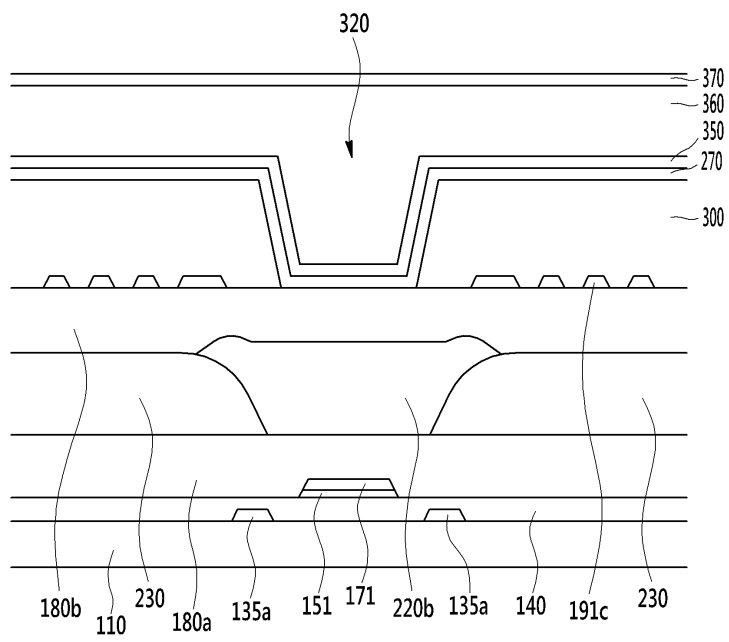
도면7



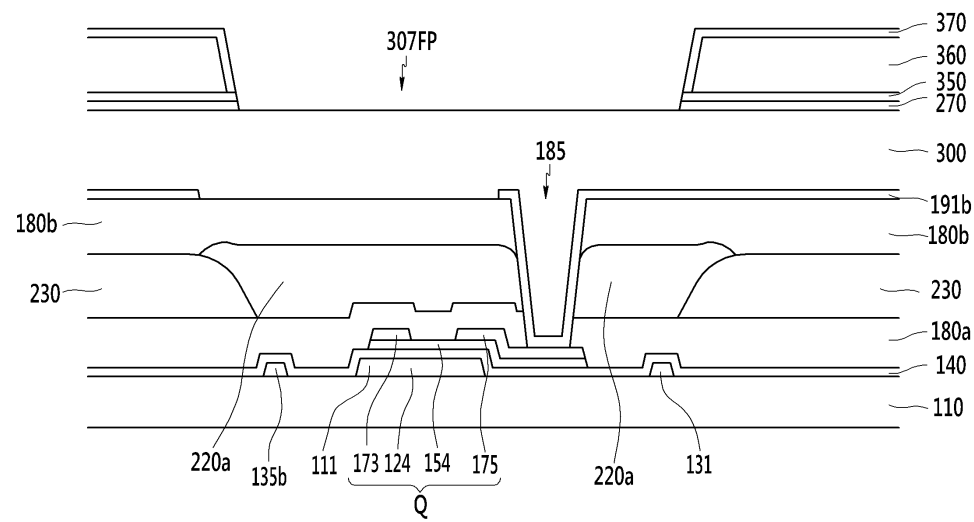
도면8



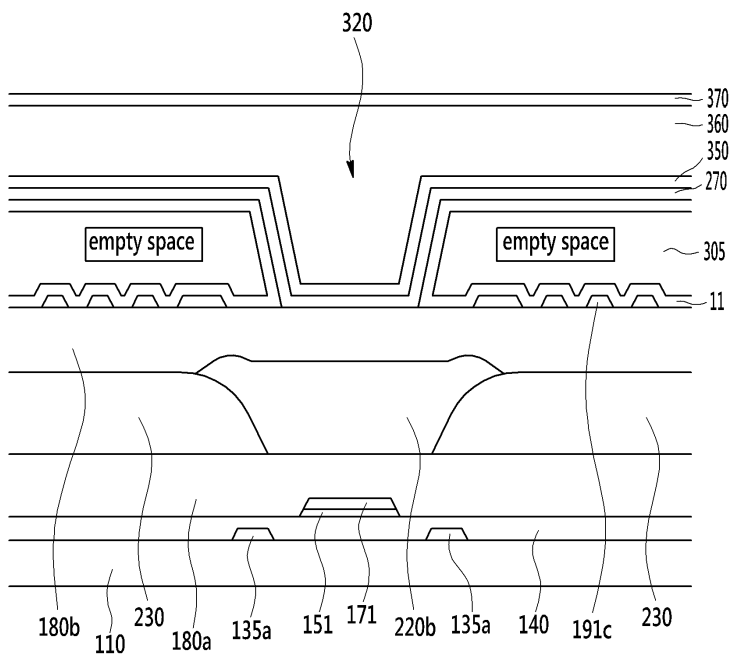
도면9



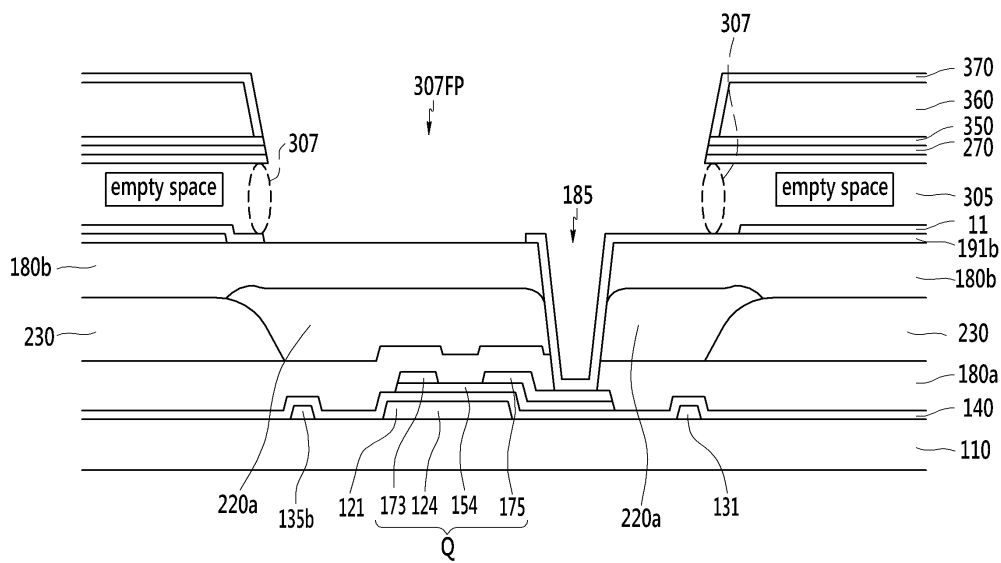
도면10



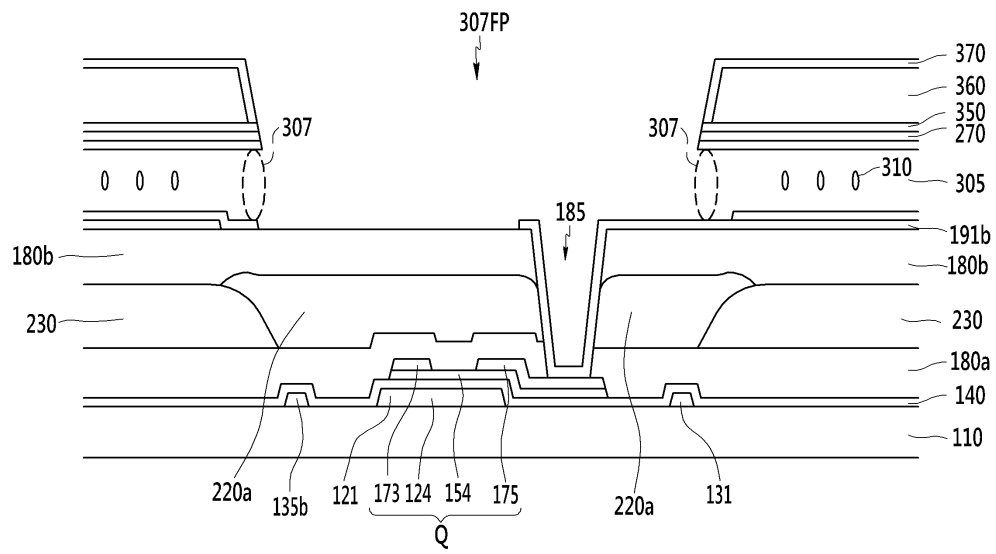
도면11



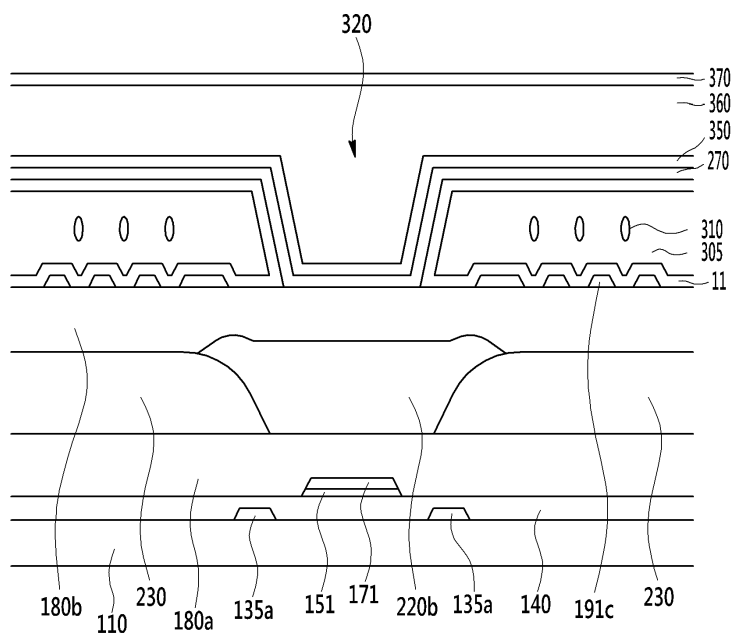
도면12



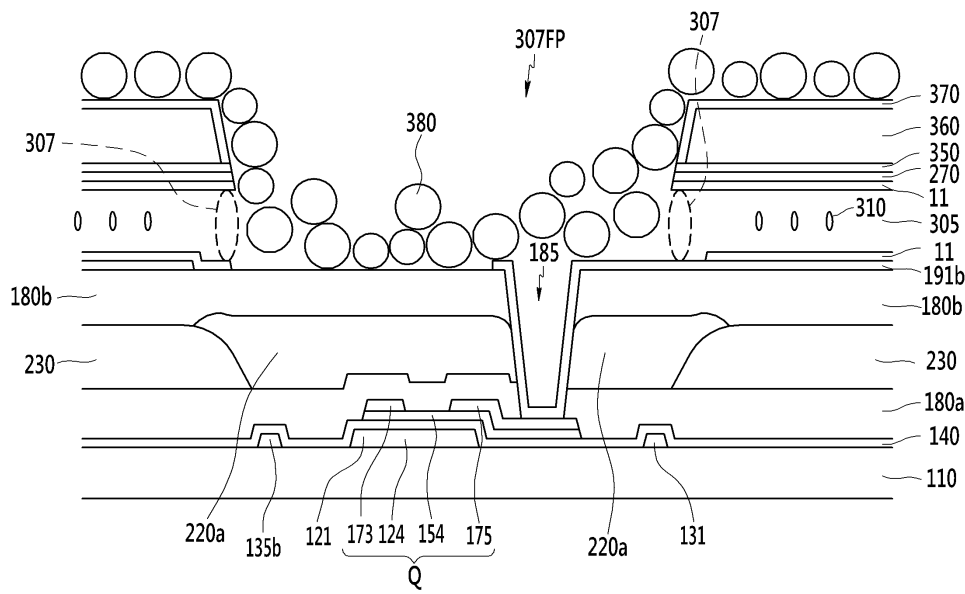
도면13



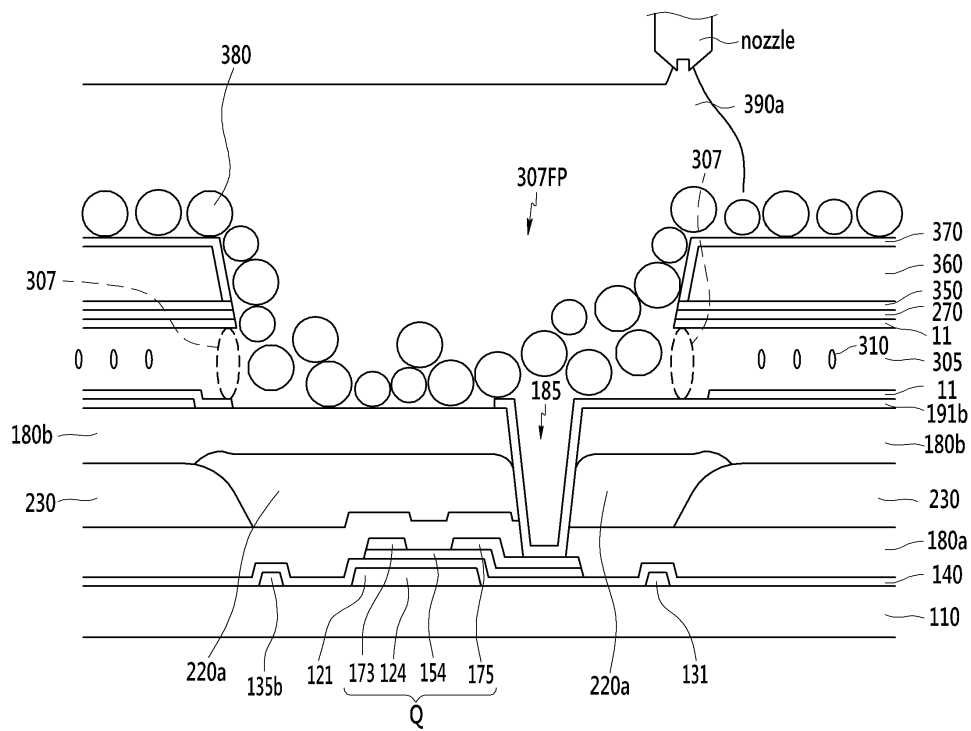
도면14



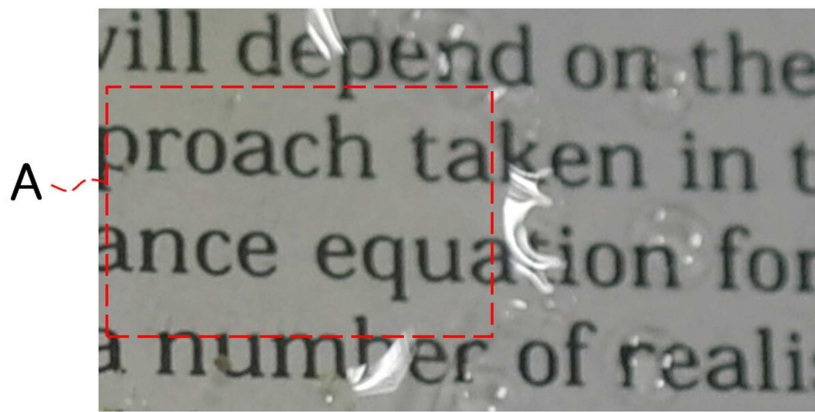
도면15



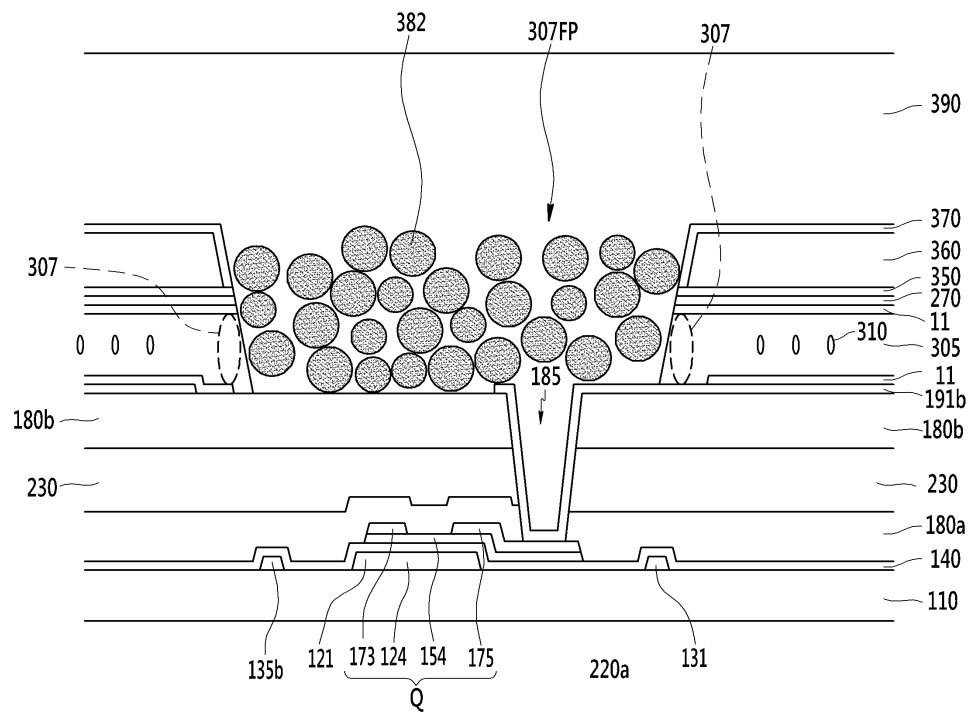
도면16



도면17



도면18



专利名称(译)	显示装置和制造该装置的方法		
公开(公告)号	KR1020160085390A	公开(公告)日	2016-07-18
申请号	KR1020150001985	申请日	2015-01-07
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE HEE KEUN 이희근 KIM MYEONG HEE 김명희 YOO HAN JOON 유한준 LEE DAE HO 이대호		
发明人	이희근 김명희 유한준 이대호		
IPC分类号	G02F1/1339 G02F1/1343		
CPC分类号	G02F1/1339 G02F1/136 G02F1/134336 G02F1/1341 G02F1/133377 G02F1/1337 G02F1/1368 H01L27/1214 H01L27/124 H01L27/1248 H01L27/1255 H01L27/1259 H01L27/1262 H01L29/78633		
外部链接	Espacenet		

摘要(译)

根据本发明优选实施例的液晶显示器包括其中放置薄膜晶体管的基板;像素电极,位于薄膜晶体管上,与薄膜晶体管连接;液晶层:位于微孔上的微孔的位置,位于微孔中,其具有位于像素电极上的入口;盖层位于入口周围的阁楼故障管上,包括细颗粒。

