



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0078567  
(43) 공개일자 2015년07월08일

(51) 국제특허분류(Int. Cl.)  
G09G 3/36 (2006.01) G02F 1/133 (2006.01)  
(21) 출원번호 10-2013-0168043  
(22) 출원일자 2013년12월31일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
유옥상  
대전 서구 월평새뜸로8번길 15-12, (월평동)  
상우규  
경기 파주시 가운로 245, 1011동 903호 (와동동,  
가람마을10단지동양엔파트월드메르디앙)  
(74) 대리인  
특허법인로알

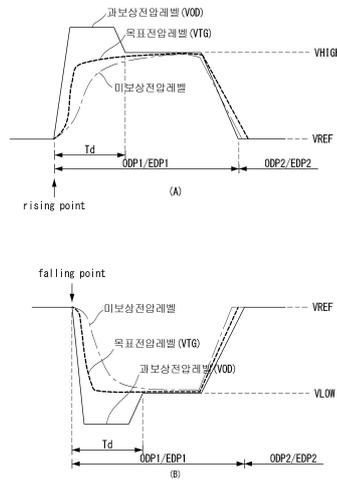
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 액정표시장치

(57) 요약

본 발명은 액정패널; 다수의 게이트 스테이지들을 포함하여 상기 액정패널의 게이트라인들에 스캔펄스를 순차적으로 공급하는 게이트 구동부; 상기 액정패널의 기수번째 공통전압 공급라인들에 오드 공통전압과 기준 공통전압 사이에서 스윙되는 제1 공통전압 펄스를 순차적으로 공급하고, 상기 액정패널의 우수번째 공통전압 공급라인들에 이븐 공통전압과 상기 기준 공통전압 사이에서 스윙되는 제2 공통전압 펄스를 순차적으로 공급하는 공통전압 출력부; 및 상기 기준 공통전압을 기준 전압레벨로, 상기 오드 공통전압을 제1 목표 전압레벨로, 그리고 상기 이븐 공통전압을 제2 목표 전압레벨로 각각 생성하되, 감지된 온도에 따라 미리 정해진 시간 동안, 상기 오드 공통전압을 상기 제1 목표 전압레벨보다 높거나 낮은 제1 과보상 전압레벨로 생성함과 아울러 상기 이븐 공통전압을 상기 제2 목표 전압레벨보다 높거나 낮은 제2 과보상 전압레벨로 생성하는 공통전압 생성부를 구비한다.

대표도 - 도12



(72) 발명자

**이명노**

경기 고양시 일산서구 강선로 33, 1407동 1004호  
(주엽동, 강선마을14단지아파트)

**김규진**

경기 파주시 월롱면 엘씨디로 201, 정다운마을 F동  
1208호

---

## 명세서

### 청구범위

#### 청구항 1

액정패널;

다수의 게이트 스테이지들을 포함하여 상기 액정패널의 게이트라인들에 스캔펄스를 순차적으로 공급하는 게이트 구동부;

상기 게이트 스테이지들의 동작 상태에 따라 기준 공통전압, 오드 공통전압 및 이븐 공통전압을 선택적으로 출력하여, 상기 액정패널의 기수번째 공통전압 공급라인들에 상기 오드 공통전압과 상기 기준 공통전압 사이에서 스윙되는 제1 공통전압 펄스를 순차적으로 공급하고, 상기 액정패널의 우수번째 공통전압 공급라인들에 상기 이븐 공통전압과 상기 기준 공통전압 사이에서 스윙되는 제2 공통전압 펄스를 순차적으로 공급하는 공통전압 출력부;

상기 액정패널의 온도를 감지하는 온도 감지부; 및

상기 기준 공통전압을 기준 전압레벨로, 상기 오드 공통전압을 상기 제1 공통전압 펄스를 구현하기 위한 제1 목표 전압레벨로, 그리고 상기 이븐 공통전압을 상기 제2 공통전압 펄스를 구현하기 위한 제2 목표 전압레벨로 각각 생성하되, 감지된 온도에 따라 미리 정해진 시간 동안, 상기 오드 공통전압을 상기 제1 목표 전압레벨보다 높거나 낮은 제1 과보상 전압레벨로 생성함과 아울러 상기 이븐 공통전압을 상기 제2 목표 전압레벨보다 높거나 낮은 제2 과보상 전압레벨로 생성하는 공통전압 생성부를 구비하는 것을 특징으로 하는 액정표시장치.

#### 청구항 2

제 1 항에 있어서,

상기 제1 공통전압 펄스는 상기 액정패널의 기수번째 게이트라인들에 인가되는 기수번째 스캔펄스에 중첩되고, 상기 제2 공통전압 펄스는 상기 액정패널의 우수번째 게이트라인들에 인가되는 우수번째 스캔펄스에 중첩되는 것을 특징으로 하는 액정표시장치.

#### 청구항 3

제 2 항에 있어서,

상기 제1 공통전압 펄스는, 1 프레임 중에서 상기 기수번째 스캔펄스에 중첩되는 제1 펄스 유지 기간들에서 상기 오드 공통전압으로 유지되고 상기 제1 펄스 유지 기간들을 제외한 나머지 기간 동안 상기 기준 공통전압으로 유지되며;

상기 제2 공통전압 펄스는, 1 프레임 중에서 상기 우수번째 스캔펄스에 중첩되는 제2 펄스 유지 기간들에서 상기 이븐 공통전압으로 유지되고 상기 제2 펄스 유지 기간들을 제외한 나머지 기간 동안 상기 기준 공통전압으로 유지되는 것을 특징으로 하는 액정표시장치.

#### 청구항 4

제 3 항에 있어서,

상기 감지된 온도가 미리 설정된 임계값 이하인 경우 상기 오드 공통전압은, 상기 제1 펄스 유지 기간들 각각의 전단 소정 기간에 대응하여 충전 특성 개선을 위한 상기 제1 과보상 전압레벨로 생성되고, 상기 전단 소정 기간을 제외한 상기 제1 펄스 유지 기간들 각각의 나머지 기간 동안 상기 제1 목표 전압레벨로 생성되며;

상기 제1 목표 전압레벨이 상기 기준 전압레벨보다 높은 하이 전압레벨인 경우 상기 제1 과보상 전압레벨은 상기 하이 전압레벨보다 더 높은 전압 레벨로 선택되고;

상기 제1 목표 전압레벨이 상기 기준 전압레벨보다 낮은 로우 전압레벨인 경우 상기 제1 과보상 전압레벨은 상기 로우 전압레벨보다 더 낮은 전압 레벨로 선택되는 것을 특징으로 하는 액정표시장치.

**청구항 5**

제 3 항에 있어서,

상기 감지된 온도가 미리 설정된 임계값 이하인 경우 상기 이븐 공통전압은, 상기 제2 펄스 유지 기간들 각각의 전단 소정 기간에 대응하여 충전 특성 개선을 위한 상기 제2 과보상 전압레벨로 생성되고, 상기 전단 소정 기간을 제외한 상기 제2 펄스 유지 기간들 각각의 나머지 기간 동안 상기 제2 목표 전압레벨로 생성되며;

상기 제2 목표 전압레벨이 상기 기준 전압레벨보다 높은 하이 전압레벨인 경우 상기 제2 과보상 전압레벨은 상기 하이 전압레벨보다 더 높은 전압 레벨로 선택되고;

상기 제2 목표 전압레벨이 상기 기준 전압레벨보다 낮은 로우 전압레벨인 경우 상기 제2 과보상 전압레벨은 상기 로우 전압레벨보다 더 낮은 전압 레벨로 선택되는 것을 특징으로 하는 액정표시장치.

**청구항 6**

제 4 항 또는 제 5 항에 있어서,

상기 제1 및 제2 과보상 전압레벨 각각은 온도 변화에 비례하여 가변되도록 설정되는 것을 특징으로 하는 액정표시장치.

**청구항 7**

제 4 항 또는 제 5 항에 있어서,

상기 공통전압 생성부는,

상기 감지된 온도에 따라 스위칭 제어신호를 생성하는 컨트롤러; 및

상기 스위칭 제어신호에 따라 과보상 전압 레벨의 출력단과 목표 전압레벨의 출력단에 선택적으로 접속되어 상기 미리 정해진 시간에서 충전 특성을 개선할 수 있는 상기 오드 공통전압과 상기 이븐 공통전압을 생성하는 스위칭부를 포함하는 것을 특징으로 하는 액정표시장치.

**청구항 8**

제 4 항 또는 제 5 항에 있어서,

상기 공통전압 생성부는,

상기 감지된 온도에 따라 보상 인에이블신호를 생성하는 컨트롤러;

상기 보상 인에이블신호에 따라 충전특성 보상값을 생성하는 보상값 생성부; 및

상기 충전특성 보상값을 목표 전압레벨에 가산하여 상기 미리 정해진 시간에서 충전 특성을 개선할 수 있는 상기 오드 공통전압과 상기 이븐 공통전압을 생성하는 연산부를 구비하는 것을 특징으로 하는 액정표시장치.

**청구항 9**

제 4 항 또는 제 5 항에 있어서,

상기 공통전압 생성부는,

상기 감지된 온도에 따라 충전 특성을 보상하기 위한 디지털 보상 데이터를 생성하는 컨트롤러; 및

상기 디지털 보상 데이터를 디지털-아날로그 변환하여 상기 미리 정해진 시간에서 충전 특성을 개선할 수 있는 상기 오드 공통전압과 상기 이븐 공통전압을 생성하는 디지털-아날로그 컨버터를 구비하는 것을 특징으로 하는 액정표시장치.

**청구항 10**

제 1 항에 있어서,

상기 게이트 스테이지들 각각은 스캔펄스를 출력하기 위해 활성화되는 Q 노드와, 상기 Q 노드가 활성화될 때 비 활성화되며 상기 Q 노드가 비 활성화될 때 활성화되는 QB 노드를 포함하고;

상기 공통전압 출력부는 상기 게이트 스테이지들 각각에 연결된 다수의 트랜지스터 쌍들을 포함하고;  
 상기 트랜지스터 쌍들 각각은 제1 트랜지스터와 제2 트랜지스터로 이루어진 것을 특징으로 하는 액정표시장치.

**청구항 11**

제 10 항에 있어서,

h(h는 양의 홀수)번째 게이트 스테이지에 연결된 h번째 공통전압 출력부에서, 상기 제1 트랜지스터는 h번째 게이트 스테이지의 Q 노드 전위에 따라 스위칭되어 상기 h번째 게이트 스테이지의 Q 노드가 활성화되는 기간 동안 상기 오드 공통전압을 h번째 공통전압 공급라인에 공급하고, 상기 제2 트랜지스터는 상기 h번째 게이트 스테이지의 QB 노드 전위에 따라 스위칭되어 상기 h번째 게이트 스테이지의 QB 노드가 활성화되는 기간 동안 상기 기준 공통전압을 상기 h번째 공통전압 공급라인에 공급하며;

i(i는 양의 짝수)번째 게이트 스테이지에 연결된 i번째 공통전압 출력부에서, 상기 제1 트랜지스터는 i번째 게이트 스테이지의 Q 노드 전위에 따라 스위칭되어 상기 i번째 게이트 스테이지의 Q 노드가 활성화되는 기간 동안 상기 이븐 공통전압을 i번째 공통전압 공급라인에 공급하고, 상기 제2 트랜지스터는 상기 i번째 게이트 스테이지의 QB 노드 전위에 따라 스위칭되어 상기 i번째 게이트 스테이지의 QB 노드가 활성화되는 기간 동안 상기 기준 공통전압을 상기 i번째 공통전압 공급라인에 공급하는 것을 특징으로 하는 액정표시장치.

**청구항 12**

제 1 항에 있어서,

상기 공통전압 출력부는,

상기 게이트 구동부와 함께 GIP(Gate In Panel) 방식으로 상기 액정패널의 비 표시영역 상에 직접 형성된 것을 특징으로 하는 액정표시장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 액정표시장치에 관한 것으로, 특히 시퀀셜 공통전압 스윙 기술이 적용된 액정표시장치에 관한 것이다.

**배경 기술**

[0002] 통상의 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시한다. 이러한 액정표시장치는 액정셀들이 매트릭스 형태로 배열된 액정패널과 이 액정패널을 구동하기 위한 구동회로를 구비한다.

[0003] 액정표시장치는 액정의 열화를 방지하고 표시 품질을 향상시키기 위해 액정셀의 극성을 일정 단위로 반전시키는 인버전 방식으로 구동된다. 인버전 방식으로는 게이트라인에 평행한 라인 단위로 액정셀의 극성을 반전시키는 라인 인버전 방식, 데이터라인에 평행한 컬럼 단위로 액정셀의 극성을 반전시키는 컬럼 인버전 방식, 도트 단위로 액정셀의 극성을 반전시키는 도트 인버전 방식이 있다.

[0004] 이 중 라인 인버전 방식은, 데이터 구동회로의 출력 스윙폭을 줄이기 위해 도 1과 같이 프레임 단위로 공통전압(Vcom)을 데이터전압(Vdata)과 반대로 스위칭시키고 있다. 라인 인버전 방식에서, 기수번째 표시라인들과 우수번째 표시라인들은 프레임 단위로 교번하여 서로 반대 극성의 공통전압(Vcom)을 공급받는다. 표시라인들에 인가되는 공통전압(Vcom)의 극성은 수직 블랭크 기간에서 동시에 바뀐다. 한편, 액정패널의 액정셀들(C1c) 각각에는 도 2와 같이 TFT(Thin Film Transistor), TFT에 연결되며 게이트펄스가 인가되는 게이트라인, 및 TFT에 연결되며 데이터전압(Vdata)이 인가되는 데이터라인, 스토리지 커패시터(Cst) 이외에, 다양한 기생 커패시터들(Cgs,Cgd,Cgc,Cdp,Cdc)이 형성되어 있다.

[0005] 그런데, 종래의 라인 인버전 방식에 따라 공통전압(Vcom)을 스위칭시키는 경우, 게이트펄스에 의한 스캔 타임이 상대적으로 빠른 액정패널의 상단부와 상기 스캔 타임이 상대적으로 늦은 액정패널의 하단부에서 휘도가 달라진다. 도 3에서, 액정패널의 상단부 픽셀은 정상 휘도'PL1'으로 유지되는 기간이 저 휘도'PL2'(PL2<PL1)로 유지

되는 기간에 비해 긴 반면에, 액정패널의 하단부 픽셀은 오히려 정상 휘도'PL1'으로 유지되는 기간이 저 휘도'PL2'(PL2<PL1)로 유지되는 기간에 비해 짧다. 'PL1'이 'PL2'으로 낮아지는 이유는, 액정패널에 형성된 기생 커패시터(특히, Cgs)의 영향이 크다. 공통전압(Vcom)이 높은 레벨에서 낮은 레벨로 스위칭되는 순간에, 액정셀(Clc)에 충전된 데이터전압(Vdata)도 변동되는 것이다.

[0006] 또한, 종래의 라인 인버전 방식에 따라 공통전압(Vcom)을 스위칭시키는 경우, 이웃한 표시라인들의 상하 픽셀 경계면들에서 공통전압의 전위차가 크므로 빛샘이 발생하는 문제도 있다.

[0007] 종래 라인 인버전 방식에 따른 위치별 휘도 편차와 빛샘을 억제하기 위해, 시퀀셜 공통전압 스윙 방식이 제안된 바 있다. 시퀀셜 공통전압 스윙 방식은 화상 데이터의 순차 스캔 타이밍에 맞춰 각 표시라인에 순차적으로 공통전압을 인가함으로써, 위치별 휘도 편차를 억제한다. 그리고, 시퀀셜 공통전압 스윙 방식은 공통전압의 전위를 기준레벨, 기준레벨보다 높은 제1 레벨, 기준레벨보다 낮은 제2 레벨로 나누고, 공통전압이 인가되는 타이밍에서 공통전압을 상기 제1 및 제2 레벨 중 어느 하나로 인가하고, 그외의 타이밍에서 공통전압을 기준레벨로 유지시킴으로써, 이웃한 표시라인들 간에 공통전압의 전위차를 최소화하여 상하 픽셀 경계면들에서 빛샘을 억제한다.

[0008] 이러한 시퀀셜 공통전압 스윙 방식에서는, 화상 데이터의 순차 스캔 타이밍에 맞춰 각 표시라인에 순차적으로 공통전압이 인가되도록, 공통전압의 출력을 게이트 구동부의 출력에 연동시킨다. 이를 위해, 공통전압을 출력하는 장치는 게이트 구동부를 구성하는 각 게이트 스테이지의 동작 상태에 따라 스위칭되는 다수의 트랜지스터들을 포함하여 이루어질 수 있다.

[0009] 그런데, 트랜지스터의 동작 특성은 온도에 민감하게 변하기 때문에, 트랜지스터들을 통해 공통전압을 액정패널에 출력하는 경우, 공통전압의 충전 특성이 온도에 따라 달라지는 문제가 생긴다. 예컨대, 온도가 낮아질수록 트랜지스터의 전류 능력이 저하되므로, 상온보다 매우 낮은 온도에서는 정해진 시간 내에 공통전압을 원하는 전압 레벨로 액정패널의 공통전극에 충전하기 어렵다. 공통전압은 각 화소에서 계조를 결정하는 기준점이 되므로, 공통전압이 틀어지면 원하는 계조 구현이 불가능해진다.

## 발명의 내용

### 해결하려는 과제

[0010] 따라서, 본 발명의 목적은 시퀀셜 공통전압 스윙 방식에 따라 공통전압을 액정패널에 인가되, 온도에 따라 공통전압의 충전 특성이 열화되는 것을 보상할 수 있도록 한 액정표시장치를 제공하는 데 있다.

### 과제의 해결 수단

[0011] 상술한 과제 해결 수단으로 본 발명은 액정패널; 다수의 게이트 스테이지들을 포함하여 상기 액정패널의 게이트 라인들에 스캔펄스를 순차적으로 공급하는 게이트 구동부; 상기 게이트 스테이지들의 동작 상태에 따라 기준 공통전압, 오드 공통전압 및 이븐 공통전압을 선택적으로 출력하여, 상기 액정패널의 기수번째 공통전압 공급라인들에 상기 오드 공통전압과 상기 기준 공통전압 사이에서 스위칭되는 제1 공통전압 펄스를 순차적으로 공급하고, 상기 액정패널의 우수번째 공통전압 공급라인들에 상기 이븐 공통전압과 상기 기준 공통전압 사이에서 스위칭되는 제2 공통전압 펄스를 순차적으로 공급하는 공통전압 출력부; 상기 액정패널의 온도를 감지하는 온도 감지부; 및 상기 기준 공통전압을 기준 전압레벨로, 상기 오드 공통전압을 상기 제1 공통전압 펄스를 구현하기 위한 제1 목표 전압레벨로, 그리고 상기 이븐 공통전압을 상기 제2 공통전압 펄스를 구현하기 위한 제2 목표 전압레벨로 각각 생성하되, 감지된 온도에 따라 미리 정해진 시간 동안, 상기 오드 공통전압을 상기 제1 목표 전압레벨보다 높거나 낮은 제1 과보상 전압레벨로 생성함과 아울러 상기 이븐 공통전압을 상기 제2 목표 전압레벨보다 높거나 낮은 제2 과보상 전압레벨로 생성하는 공통전압 생성부를 구비한다.

[0012] 상기 제1 공통전압 펄스는 상기 액정패널의 기수번째 게이트라인들에 인가되는 기수번째 스캔펄스에 중첩되고, 상기 제2 공통전압 펄스는 상기 액정패널의 우수번째 게이트라인들에 인가되는 우수번째 스캔펄스에 중첩된다.

[0013] 상기 제1 공통전압 펄스는, 1 프레임 중에서 상기 기수번째 스캔펄스에 중첩되는 제1 펄스 유지 기간들에서 상기 오드 공통전압으로 유지되고 상기 제1 펄스 유지 기간들을 제외한 나머지 기간 동안 상기 기준 공통전압으로

유지되며; 상기 제2 공통전압 펄스는, 1 프레임 중에서 상기 우수번째 스캔펄스에 중첩되는 제2 펄스 유지 기간들에서 상기 이븐 공통전압으로 유지되고 상기 제2 펄스 유지 기간들을 제외한 나머지 기간 동안 상기 기준 공통전압으로 유지된다.

[0014] 상기 감지된 온도가 미리 설정된 임계값 이하인 경우 상기 오드 공통전압은, 상기 제1 펄스 유지 기간들 각각의 전단 소정 기간에 대응하여 충전 특성 개선을 위한 상기 제1 과보상 전압레벨로 생성되고, 상기 전단 소정 기간을 제외한 상기 제1 펄스 유지 기간들 각각의 나머지 기간 동안 상기 제1 목표 전압레벨로 생성되며; 상기 제1 목표 전압레벨이 상기 기준 전압레벨보다 높은 하이 전압레벨인 경우 상기 제1 과보상 전압레벨은 상기 하이 전압레벨보다 더 높은 전압 레벨로 선택되고; 상기 제1 목표 전압레벨이 상기 기준 전압레벨보다 낮은 로우 전압레벨인 경우 상기 제1 과보상 전압레벨은 상기 로우 전압레벨보다 더 낮은 전압 레벨로 선택된다.

[0015] 상기 감지된 온도가 미리 설정된 임계값 이하인 경우 상기 이븐 공통전압은, 상기 제2 펄스 유지 기간들 각각의 전단 소정 기간에 대응하여 충전 특성 개선을 위한 상기 제2 과보상 전압레벨로 생성되고, 상기 전단 소정 기간을 제외한 상기 제2 펄스 유지 기간들 각각의 나머지 기간 동안 상기 제2 목표 전압레벨로 생성되며; 상기 제2 목표 전압레벨이 상기 기준 전압레벨보다 높은 하이 전압레벨인 경우 상기 제2 과보상 전압레벨은 상기 하이 전압레벨보다 더 높은 전압 레벨로 선택되고; 상기 제2 목표 전압레벨이 상기 기준 전압레벨보다 낮은 로우 전압레벨인 경우 상기 제2 과보상 전압레벨은 상기 로우 전압레벨보다 더 낮은 전압 레벨로 선택된다.

[0016] 상기 제1 및 제2 과보상 전압레벨 각각은 온도 변화에 비례하여 가변되도록 설정된다.

[0017] 상기 공통전압 생성부는, 상기 감지된 온도에 따라 스위칭 제어신호를 생성하는 컨트롤러; 및 상기 스위칭 제어신호에 따라 과보상 전압 레벨의 출력단과 목표 전압레벨의 출력단에 선택적으로 접속되어 상기 미리 정해진 시간에서 충전 특성을 개선할 수 있는 상기 오드 공통전압과 상기 이븐 공통전압을 생성하는 스위칭부를 포함한다.

[0018] 상기 공통전압 생성부는, 상기 감지된 온도에 따라 보상 인에이블신호를 생성하는 컨트롤러; 상기 보상 인에이블신호에 따라 충전특성 보상값을 생성하는 보상값 생성부; 및 상기 충전특성 보상값을 목표 전압레벨에 가산하여 상기 미리 정해진 시간에서 충전 특성을 개선할 수 있는 상기 오드 공통전압과 상기 이븐 공통전압을 생성하는 연산부를 구비한다. 하는 것을 특징으로 하는 액정표시장치.

[0019] 상기 공통전압 생성부는, 상기 감지된 온도에 따라 충전 특성을 보상하기 위한 디지털 보상 데이터를 생성하는 컨트롤러; 및 상기 디지털 보상 데이터를 디지털-아날로그 변환하여 상기 미리 정해진 시간에서 충전 특성을 개선할 수 있는 상기 오드 공통전압과 상기 이븐 공통전압을 생성하는 디지털-아날로그 컨버터를 구비한다.

[0020] 상기 게이트 스테이지들 각각은 스캔펄스를 출력하기 위해 활성화되는 Q 노드와, 상기 Q 노드가 활성화될 때 비 활성화되며 상기 Q 노드가 비 활성화될 때 활성화되는 QB 노드를 포함하고; 상기 공통전압 출력부는 상기 게이트 스테이지들 각각에 연결된 다수의 트랜지스터 쌍들을 포함하고; 상기 트랜지스터 쌍들 각각은 제1 트랜지스터와 제2 트랜지스터로 이루어진다.

[0021]  $h$ ( $h$ 는 양의 홀수)번째 게이트 스테이지에 연결된  $h$ 번째 공통전압 출력부에서, 상기 제1 트랜지스터는  $h$ 번째 게이트 스테이지의 Q 노드 전위에 따라 스위칭되어 상기  $h$ 번째 게이트 스테이지의 Q 노드가 활성화되는 기간 동안 상기 오드 공통전압을  $h$ 번째 공통전압 공급라인에 공급하고, 상기 제2 트랜지스터는 상기  $h$ 번째 게이트 스테이지의 QB 노드 전위에 따라 스위칭되어 상기  $h$ 번째 게이트 스테이지의 QB 노드가 활성화되는 기간 동안 상기 기준 공통전압을 상기  $h$ 번째 공통전압 공급라인에 공급하며;  $i$ ( $i$ 는 양의 짝수)번째 게이트 스테이지에 연결된  $i$ 번째 공통전압 출력부에서, 상기 제1 트랜지스터는  $i$ 번째 게이트 스테이지의 Q 노드 전위에 따라 스위칭되어 상기  $i$ 번째 게이트 스테이지의 Q 노드가 활성화되는 기간 동안 상기 이븐 공통전압을  $i$ 번째 공통전압 공급라인에 공급하고, 상기 제2 트랜지스터는 상기  $i$ 번째 게이트 스테이지의 QB 노드 전위에 따라 스위칭되어 상기  $i$ 번째 게이트 스테이지의 QB 노드가 활성화되는 기간 동안 상기 기준 공통전압을 상기  $i$ 번째 공통전압 공급라인에 공급한다.

[0022] 상기 공통전압 출력부는, 상기 게이트 구동부와 함께 GIP(Gate In Panel) 방식으로 상기 액정패널의 비 표시영역 상에 직접 형성된다.

**발명의 효과**

[0023] 본 발명은 시퀀셜 공통전압 스윙 방식에 따라 공통전압을 펄스 형태로 액정패널에 순차 공급할 때, 온도에 따라 공통전압의 충전 특성이 열화되는 것을, 과보상 전압레벨을 이용하여 공통전압을 일시적으로 오버 드라이빙하는 방식으로 보상한다. 이를 통해 본 발명은 공통전압의 충전 딜레이로 인한 게조 왜곡 등과 같은 문제를 미연에 방지할 수 있다.

**도면의 간단한 설명**

[0024] 도 1은 라인 인버전 기술에서 데이터전압과 공통전압을 반대로 스윙시키는 것을 보여주는 도면.  
 도 2는 액정셀의 등가회로를 보여주는 도면.  
 도 3은 공통전압을 스윙시킬 때 발생하는 액정패널의 상단 및 하단 간 휘도차를 보여주는 도면.  
 도 4는 본 발명의 일 실시예에 따른 액정표시장치의 블록도.  
 도 5는 시퀀셜 공통전압 스윙 방식을 구현하기 위한 액정표시장치의 일부 구성을 보여주는 도면.  
 도 6은 도 5에 도시된 i번째 게이트 스테이지와 i번째 공통전압 출력부를 나타낸 회로도.  
 도 7은 도 6에 도시된 i번째 게이트 스테이지와 i번째 공통전압 출력부 동작 설명을 위한 파형도.  
 도 8은 시퀀셜 공통전압 스윙 방식에 따라 공통전압이 펄스 형태로 순차 출력되는 것을 보여주는 도면.  
 도 9는 종래 라인 인버전 방식과 본 발명의 시퀀셜 공통전압 스윙 방식 간의 공통전압 출력 특성을 비교 설명하기 위한 파형도.  
 도 10은 패널 온도에 따라 공통전압 충전 특성이 달라지는 것을 보여주는 시뮬레이션 결과도.  
 도 11은 패널 온도에 따라 공통전압 충전 특성이 달라지는 것을 보상하기 위한 개략적 구성을 보여주는 도면.  
 도 12는 공통전압 충전 특성을 개선하기 위해 소정 시간 동안 공급되는 과보상 전압레벨을 보여주는 파형도.  
 도 13은 충전 특성 개선을 위한 오드 공통전압과 이븐 공통전압을 생성하기 위한 공통전압 생성부의 일 구성을 보여주는 도면.  
 도 14a 및 도 14b는 도 13에 도시된 공통전압 생성부의 동작 설명을 위한 도면.  
 도 15는 충전 특성 개선을 위한 오드 공통전압과 이븐 공통전압을 생성하기 위한 공통전압 생성부의 다른 구성을 보여주는 도면.  
 도 16a 및 도 16b는 도 15에 도시된 공통전압 생성부의 동작 설명을 위한 도면.  
 도 17은 충전 특성 개선을 위한 오드 공통전압과 이븐 공통전압을 생성하기 위한 공통전압 생성부의 또 다른 구성을 보여주는 도면.  
 도 18은 도 17에 도시된 공통전압 생성부의 동작 설명을 위한 도면.

**발명을 실시하기 위한 구체적인 내용**

[0025] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.  
 [0026] 도 4는 본 발명의 일 실시예에 따른 액정표시장치의 블록도 이다.  
 [0027] 도 4에 도시된 바와 같이, 본 발명에 따른 액정표시장치는 타이밍 제어부(110), 액정패널(160), 게이트 구동부(130), 데이터 구동부(120), 백라이트 유닛(170), 공통전압 생성부(140), 온도 감지부(100) 및 공통전압 출력부(150)를 포함한다.  
 [0028] 타이밍 제어부(110)는 호스트 시스템(미도시)으로부터 수직 동기신호, 수평 동기신호, 데이터 인에이블 신호, 클럭신호 등의 타이밍신호를 공급받는다. 타이밍 제어부(110)는 데이터 인에이블 신호를 카운트하여 프레임기간을 판단할 수 있으므로 상기 타이밍 신호에서 수직 동기신호와 수평 동기신호는 생략될 수 있다. 타이밍 제어부(110)는 상기 타이밍 신호를 기반으로 게이트 구동부(130)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동부(120)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)를 발생한다.

- [0029] 타이밍 제어부(110)는 호스트 시스템으로부터 공급되는 디지털 비디오 데이터를 액정패널(160)의 해상도에 맞게 배열한 후 데이터 구동부(120)에 공급한다.
- [0030] 액정패널(160)은 박막트랜지스터기판(이하 TFT기판으로 약칭)과 컬러필터기판 사이에 위치하는 액정층을 포함하며 매트릭스형태로 배치된 화소들(SP)을 포함한다. TFT기판에는 다수의 데이터라인들(D1~Dm), 다수의 게이트라인들(G1~Gn), 다수의 공통전압 공급라인들(C1~Cn), TFT들, 스토리지 커패시터들 등이 형성되고, 컬러필터기판에는 블랙매트릭스와 컬러필터 패턴들 등이 형성된다.
- [0031] 각 화소(SP)은 상호 교차하는 데이터라인과 게이트라인에 의해 정의된다. 화소(SP)에는 게이트라인을 통해 공급된 스캔펄스에 의해 구동하는 TFT, TFT를 통해 데이터라인으로부터 공급된 데이터전압을 충전하는 액정셀(C1c)의 화소전극(1), 공통전압이 충전되는 액정셀(C1c)의 공통전극(2), 액정셀(C1c)의 전위를 일정 기간 동안 유지하는 스토리지 커패시터(Cst)가 포함된다.
- [0032] 액정셀(C1c)은 화소전극(1)에 충전된 데이터전압과 공통전극(2)에 충전된 공통전압 간의 전위차에 의해 구동된다. 공통전극(2)은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 컬러필터 기판 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극(1)과 함께 TFT기판 상에 형성된다. 공통전극(2)은 공통전압 공급라인으로부터 공통전압을 공급받는다.
- [0033] 게이트 구동부(130)는 다수의 게이트 스테이지들을 포함하며, 게이트 타이밍 제어신호(GDC)에 응답하여 스캔펄스를 순차적으로 발생하여 게이트라인들(G1~Gn)에 공급한다. 스캔펄스는 화소들(SP)의 TFT들을 동작시킬 수 있는 전압 스윙폭을 갖는다.
- [0034] 데이터 구동부(120)는 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍 제어부(110)로부터 공급되는 디지털 비디오 데이터신호(DATA)를 샘플링하고 래치하여 병렬 데이터 체계의 데이터로 변환한다. 데이터 구동부(120)는 감마 기준전압을 참조하여 디지털 비디오 데이터신호(DATA)를 아날로그 데이터전압으로 변환한 후, 데이터라인들(D1~Dm)에 공급한다.
- [0035] 백라이트 유닛(170)은 다수의 광원들을 포함하여 액정패널(160)에 빛을 조사한다. 백라이트 유닛(170)은 직하형(Direct type)과 에지형(Edge type) 중 어느 하나로 구현될 수 있다. 직하형 백라이트 유닛(170)은 액정패널(160)의 아래에 다수의 광학시트들과 확산판이 적층되고 확산판 아래에 다수의 광원들이 배치되는 구조를 갖는다. 에지형 백라이트 유닛(170)은 액정패널(160)의 아래에 다수의 광학시트들과 도광판이 적층되고 도광판의 측면에 다수의 광원들이 배치되는 구조를 갖는다.
- [0036] 공통전압 출력부(150)는 게이트 스테이지들의 동작 상태에 따라 기준 공통전압(VCOMR), 오드 공통전압(VCOMO), 및 이븐 공통전압(VCOME)을 선택적으로 출력함으로써, 시퀀셜 공통전압 스윙 방식에 맞게 공통전압을 펄스 형태로 출력한다. 공통전압 출력부(150)는 오드 공통전압(VCOMO)과 기준 공통전압(VCOMR) 사이에서 스윙되는 제1 공통전압 펄스를 공통전압 공급라인들(C1~Cn) 중 기수번째 공통전압 공급라인들에 순차적으로 공급하고, 이븐 공통전압(VCOME)과 기준 공통전압(VCOMR) 사이에서 스윙되는 제2 공통전압 펄스를 공통전압 공급라인들(C1~Cn) 중 우수번째 공통전압 공급라인들에 순차적으로 공급한다. 여기서, 제1 공통전압 펄스는 액정패널(160)의 기수번째 게이트라인들에 인가되는 기수번째 스캔펄스에 중첩되고, 제2 공통전압 펄스는 액정패널(160)의 우수번째 게이트라인들에 인가되는 우수번째 스캔펄스에 중첩된다.
- [0037] 공통전압 생성부(140)는 외부로부터 공급된 입력전원을 기초로 서로 다른 전압레벨을 갖는 기준 공통전압(VCOMR), 오드 공통전압(VCOMO), 및 이븐 공통전압(VCOME)을 생성한다. 기준 공통전압(VCOMR)은 기준 전압레벨로 생성되고, 오드 공통전압(VCOMO)과 이븐 공통전압(VCOME)은 기준 전압레벨을 기준으로 1 프레임마다 서로 반대 전압 레벨로 교번된다.
- [0038] 공통전압 생성부(140)는 기준 공통전압(VCOMR)을 기준 전압레벨로 생성하고, 오드 공통전압(VCOMO)을 제1 공통전압 펄스를 구현하기 위한 제1 목표 전압레벨로 생성하며, 이븐 공통전압(VCOME)을 제2 공통전압 펄스를 구현하기 위한 제2 목표 전압레벨로 생성한다. 제1 목표 전압레벨은 일정 주기(이하, 1 프레임 기간)마다 기준 전압레벨보다 높은 하이 전압레벨과, 기준 전압레벨보다 낮은 로우 전압레벨을 교번한다. 그리고, 제2 목표 전압레벨도 1 프레임 기간마다 하이 전압레벨과 로우 전압레벨을 교번한다. 다만, 제1 및 제2 목표 전압레벨은 상기 기준 전압레벨을 기준으로 서로 반대 전압 레벨로 구성되며, 1 프레임 기간마다 반전된다. 예컨대, 일 프레임에서 제1 목표 전압레벨이 하이 전압레벨로 선택되고 제2 목표 전압레벨이 로우 전압레벨로 선택되는 경우, 그 다음 프레임에서 제1 목표 전압레벨은 로우 전압레벨로 반전되고 제2 목표 전압레벨은 하이 전압레벨로 반전

된다.

- [0039] 공통전압 생성부(140)는 패널 온도에 따라 공통전압의 충전 특성이 열화되는 것을 개선하기 위해, 감지된 온도에 따라 미리 정해진 시간 동안, 오드 공통전압(VCOMO)을 제1 목표 전압레벨보다 높거나 낮은 제1 과보상 전압레벨로 생성함과 아울러, 이븐 공통전압(VCOME)을 제2 목표 전압레벨보다 높거나 낮은 제2 과보상 전압레벨로 생성한다. 이에 대해서는 도 11 내지 도 18을 통해 후술한다.
- [0040] 온도 감지부(100)는 액정 패널(160)의 온도를 감지한다. 온도 감지부(100)는 기 공지된 기술에 따라 다양하게 구현될 수 있다.
- [0041] 도 5 내지 도 11에서는 본 발명의 전제가 되는 시퀀셜 공통전압 스위칭 방식을 위한 구성과, 그에 따른 작용 효과 및, 문제점을 알아본다.
- [0042] 도 5 내지 도 7에 도시된 바와 같이, 화상을 표시하기 위한 액정패널(160)의 표시영역(AA)에는 화소들(SP)이 형성되고, 화상 표시가 이뤄지지 않는 액정패널(160)의 비 표시영역(NA)에는 게이트 구동부(130) 및 공통전압 출력부(150)가 형성된다.
- [0043] 게이트 구동부(130)는 게이트라인마다 하나씩 연결된 다수의 게이트 스테이지들(GIP)을 이용하여 액정패널(160)의 게이트라인들에 순차적으로 스캔펄스를 공급한다. 예컨대, 제h 게이트 스테이지(GIP\_h) 내지 제k 게이트 스테이지(GIP\_k)는 각각 제i 게이트라인(Gh) 내지 제k 게이트라인(Gk)에 스캔펄스를 공급한다.
- [0044] 제i 게이트 스테이지(GIP\_i)를 일 예로 하여 게이트 스테이지의 구성 및 동작을 개략적으로 살펴보면 다음과 같다. 제i 게이트 스테이지(GIP\_i)에는 Q 노드의 전위에 따라 스위칭되는 풀업 트랜지스터(Tpu)와, QB 노드의 전위에 따라 스위칭되는 풀다운 트랜지스터(Tpd)가 포함된다. 풀업 트랜지스터(Tpu)의 일측에는 게이트 쉬프트 클럭(CLK)이 입력되고, 풀업 트랜지스터(Tpu)의 타측은 스캔펄스(SCAN\_i)가 출력되는 출력 노드(Out)에 연결되어 있다. 풀다운 트랜지스터(Tpd)의 일측에는 저전위 전원(VSS)이 입력되고, 풀다운 트랜지스터(Tpd)의 타측은 출력 노드(Out)에 연결되어 있다. 제i 게이트 스테이지(GIP\_i)에서 Q 노드와 QB 노드는 서로 반대로 동작되는데, 즉 Q 노드가 활성화될 때 QB 노드는 비 활성화되고 Q 노드가 비 활성화될 때 QB 노드는 활성화된다. Q 노드가 활성화되는 기간 내에서 스캔펄스(SCAN\_i)가 출력된다.
- [0045] 공통전압 출력부(150)는 게이트 구동부(130)와 함께 GIP(Gate In Panel) 방식으로 액정패널(160)의 비 표시영역(NAA) 상에 직접 형성될 수 있다. 공통전압 출력부(150)는 공통전압을 펄스 형태로 공급하기 위해 게이트 스테이지들 각각에 연결된 다수의 트랜지스터 쌍들을 포함한다. 여기서, 트랜지스터 쌍들 각각은 대응 게이트 스테이지의 Q 노드 전위에 따라 스위칭되는 제1 트랜지스터(M1)와 대응 게이트 스테이지의 QB 노드 전위에 따라 스위칭되는 제2 트랜지스터(M2)로 이루어진다.
- [0046] 기수번째 공통전압 출력부(150)는 기수번째 게이트 스테이지들의 동작 상태에 따라 기수번째 트랜지스터 쌍들을 스위칭시켜 기준 공통전압(VCOMR)과 오드 공통전압(VCOMO)을 선택적으로 출력함으로써, 액정패널(160)의 기수번째 공통전압 공급라인들에 순차적으로 제1 공통전압펄스를 공급한다. 각각의 기수번째 트랜지스터 쌍을 구성하는 제1 트랜지스터(M1)는, 게이트 전극이 대응 기수번째 게이트 스테이지의 Q 노드에 연결되고, 드레인전극이 오드 공통전압(VCOMO)의 입력단에 연결되며, 소스전극이 해당 기수번째 공통전압 공급라인에 연결된다. 그리고, 각각의 기수번째 트랜지스터 쌍을 구성하는 제2 트랜지스터(M2)는, 게이트 전극이 대응 기수번째 게이트 스테이지의 QB 노드에 연결되고, 드레인전극이 기준 공통전압(VCOMR)의 입력단에 연결되며, 소스전극이 해당 기수번째 공통전압 공급라인에 연결된다.
- [0047] 우수번째 공통전압 출력부(150)는 우수번째 게이트 스테이지들의 동작 상태에 따라 트랜지스터 쌍들을 스위칭시켜 기준 공통전압(VCOMR)과 이븐 공통전압(VCOME)을 선택적으로 출력함으로써, 액정패널(160)의 우수번째 공통전압 공급라인들에 순차적으로 제2 공통전압펄스를 공급한다. 각각의 우수번째 트랜지스터 쌍을 구성하는 제1 트랜지스터(M1)는, 게이트 전극이 대응 우수번째 게이트 스테이지의 Q 노드에 연결되고, 드레인전극이 이븐 공통전압(VCOME)의 입력단에 연결되며, 소스전극이 해당 우수번째 공통전압 공급라인에 연결된다. 그리고, 각각의 우수번째 트랜지스터 쌍을 구성하는 제2 트랜지스터(M2)는, 게이트 전극이 대응 우수번째 게이트 스테이지의 QB 노드에 연결되고, 드레인전극이 기준 공통전압(VCOMR)의 입력단에 연결되며, 소스전극이 해당 우수번째 공통전압 공급라인에 연결된다.
- [0048] 예컨대, h(h는 양의 홀수)번째 게이트 스테이지(GIP\_h)에 연결된 h번째 공통전압 출력부(150\_h)에서, 제1 트랜

지스터(M1)는 h번째 게이트 스테이지(GIP\_h)의 Q 노드 전위에 따라 스위칭되어 h번째 게이트 스테이지(GIP\_h)의 Q 노드가 활성화되는 기간 동안 오드 공통전압(VCOMO)을 h번째 공통전압 공급라인(Ch)에 공급하고, 제2 트랜지스터(M2)는 h번째 게이트 스테이지(GIP\_h)의 QB 노드 전위에 따라 스위칭되어 h번째 게이트 스테이지(GIP\_h)의 QB 노드가 활성화되는 기간 동안 기준 공통전압(VCOMR)을 h번째 공통전압 공급라인(Ch)에 공급한다.

[0049] 그리고, i(i는 양의 짝수)번째 게이트 스테이지(GIP\_i)에 연결된 i번째 공통전압 출력부(150\_i)에서, 제1 트랜지스터(M1)는 i번째 게이트 스테이지(GIP\_i)의 Q 노드 전위에 따라 스위칭되어 i번째 게이트 스테이지(GIP\_i)의 Q 노드가 활성화되는 기간(도 7의 DP1) 동안 이븐 공통전압(VCOME)을 i번째 공통전압 공급라인(Ci)에 공급하고, 제2 트랜지스터(M2)는 i번째 게이트 스테이지(GIP\_i)의 QB 노드 전위에 따라 스위칭되어 i번째 게이트 스테이지(GIP\_i)의 QB 노드가 활성화되는 기간(도 7의 DP2) 동안 기준 공통전압(VCOMR)을 i번째 공통전압 공급라인(Ci)에 공급한다.

[0050] 이러한 시퀀셜 공통전압 스윙 방식에 따라 공통전압은 도 8과 같이 펄스 형태로 순차 출력된다.

[0051] 제n 프레임에서, 기수번째 공통전압 공급라인들(C1,C3,...Cn-1)에는 하이 전압레벨(VHIGH)의 오드 공통전압(VCOMO)과 기준 전압레벨(VREF)의 기준 공통전압(VCOMR) 사이에서 스윙하는 제1 공통전압펄스가 순차적으로 공급되고, 우수번째 공통전압 공급라인들(C2,C4,...Cn)에는 로우 전압레벨(VLOW)의 이븐 공통전압(VCOME)과 기준 전압레벨(VREF)의 기준 공통전압(VCOMR) 사이에서 스윙하는 제2 공통전압펄스가 순차적으로 공급되고 있다.

[0052] 그리고, 제n+1 프레임에서, 기수번째 공통전압 공급라인들(C1,C3,...Cn-1)에는 로우 전압레벨(VLOW)의 오드 공통전압(VCOMO)과 기준 전압레벨(VREF)의 기준 공통전압(VCOMR) 사이에서 스윙하는 제1 공통전압펄스가 순차적으로 공급되고, 우수번째 공통전압 공급라인들(C2,C4,...Cn)에는 하이 전압레벨(VHIGH)의 이븐 공통전압(VCOME)과 기준 전압레벨(VREF)의 기준 공통전압(VCOMR) 사이에서 스윙하는 제2 공통전압펄스가 순차적으로 공급되고 있다.

[0053] 시퀀셜 공통전압 스윙 방식은 전술했듯이, 화상 데이터의 순차 스캔 타이밍에 맞춰 공통전압을 펄스 형태로 공급하기 때문에, 기존 라인 인버전 방식에 비해 위치별 휘도 편차를 억제하는 데 용이하다. 그리고, 1 프레임 중 펄스 형태로 유지되는 기간에 한하여 공통전압이 하이 또는 로우 전압레벨로 공급되고 나머지 기간 동안에는 기준 전압레벨로 공급되기 때문에, 이웃한 표시라인들 간에 공통전압의 전위차가 최소화되고, 그 결과 상하 픽셀 경계면들에서 빛샘일 줄어드는 효과가 있다.

[0054] 이러한 공통전압 출력 특성에 의해 본 발명의 시퀀셜 공통전압 스윙 방식은 도 9의 (b)에서와 같이 데이터 구동 회로의 출력 스윙폭을 1/4가량의 구동전압(1/4 VDD) 만큼 저감할 수 있다. 시퀀셜 공통전압 스윙 방식은 도 9의 (a)와 같이 1/2 가량의 구동전압(1/2 VDD) 저감 효과를 발휘하는 라인 인버전 방식에 비해 데이터 구동회로의 소비전력을 줄이는 데 훨씬 유리하다.

[0055] 다만, 시퀀셜 공통전압 스윙 방식에서는 공통전압 출력부의 제1 및 제2 트랜지스터를 통해 공통전압을 출력하기 때문에, 온도에 민감한 트랜지스터의 동작 특성으로 인해 공통전압의 충전 특성이 저하될 있다. 트랜지스터의 전류 능력은 온도에 반비례하므로, 도 10과 같이 패널 온도가 낮아질수록 공통전압펄스의 라이징 타임과 폴링 타임이 증가된다. 0도에서의 라이징 타임과 폴링 타임은 각각 상온(21도)에서의 그것들 대비 대략 30% 정도 증가한다.

[0056] 공통전압의 충전 특성이 저하되면, 공통전압이 정해진 시간내에 원하는 전압 레벨로 충전되지 못하게 된다. 공통전압은 각 화소에서 계조를 결정하는 기준점이 되므로, 공통전압이 틀어지면 원하는 계조 구현이 불가능해진다.

[0057] 도 11 내지 도 18에서는 시퀀셜 공통전압 스윙 방식에서, 온도에 따라 공통전압의 충전 특성이 열화되는 것을 보상하기 위한 다양한 실시예들과 그에 따른 작용 효과를 설명한다.

[0058] 도 11을 참조하면, 공통전압의 충전 특성을 개선하기 위해, 본 발명의 공통전압 생성부(140)는 온도 감지부(100)에서 감지된 패널 온도에 따라 미리 정해진 시간 동안 공통전압을 목표 전압레벨보다 높거나 낮은 과보상 전압레벨로 생성한다.

[0059] 도 8에서 살펴봤듯이, 기수번째 공통전압 공급라인들에 공급되는 제1 공통전압 펄스는, 1 프레임 중에서 기수번째 스캔펄스에 중첩되는 제1 펄스 유지 기간들(ODP1들)에서 오드 공통전압(VCOMO)으로 유지되고 제1 펄스 유지 기간들(ODP1들)을 제외한 나머지 기간(ODP2들) 동안 기준 공통전압(VCOMR)으로 유지된다. 그리고, 우수번째 공

통전압 공급라인들에 공급되는 제2 공통전압 펄스는, 1 프레임 중에서 우수번째 스캔펄스에 중첩되는 제2 펄스 유지 기간들(EDP1들)에서 이븐 공통전압(VCOME)으로 유지되고 제2 펄스 유지 기간들을 제외한 나머지 기간(EDP2들) 동안 기준 공통전압(VCOMR)으로 유지된다.

[0060] 공통전압 생성부(140)는 패널 온도가 미리 정해진 임계값 이하로 떨어지는 경우에만 보상 동작을 수행하고, 그렇지 않은 경우에는 보상 동작을 스킵한다.

[0061] 패널 온도가 임계값 이하인 경우 공통전압 생성부(140)는, 오드 공통전압(VCOMO)을, 도 12와 같이 제1 펄스 유지 기간들(ODP1) 각각의 전단 소정 기간(Td)에 대응하여 충전 특성 개선을 위한 제1 과보상 전압레벨(VOD)로 생성하고, 전단 소정 기간(Td)을 제외한 제1 펄스 유지 기간들(ODP1) 각각의 나머지 기간(ODP2) 동안 제1 목표 전압레벨(VTG)로 생성한다.

[0062] 여기서, 도 12의 (A)와 같이 제1 목표 전압레벨(VTG)이 기준 전압레벨(VREF)보다 높은 하이 전압레벨(VHIGH)인 경우 제1 과보상 전압레벨(VOD)은 하이 전압레벨(VHIGH)보다 더 높은 전압 레벨로 선택된다. 그리고, 도 12의 (B)와 같이 제1 목표 전압레벨(VTG)이 기준 전압레벨(VREF)보다 낮은 로우 전압레벨(VLOW)인 경우 제1 과보상 전압레벨(VOD)은 로우 전압레벨(VLOW)보다 더 낮은 전압 레벨로 선택된다.

[0063] 또한, 패널 온도가 임계값 이하인 경우 공통전압 생성부(140)는, 이븐 공통전압(VCOME)을, 도 12와 같이 제2 펄스 유지 기간들(EDP1) 각각의 전단 소정 기간(Td)에 대응하여 충전 특성 개선을 위한 제2 과보상 전압레벨(VOD)로 생성하고, 전단 소정 기간(Td)을 제외한 제2 펄스 유지 기간들(EDP1) 각각의 나머지 기간(EDP2) 동안 제2 목표 전압레벨(VTG)로 생성한다.

[0064] 여기서, 도 12의 (A)와 같이 제2 목표 전압레벨(VTG)이 기준 전압레벨(VREF)보다 높은 하이 전압레벨(VHIGH)인 경우 제2 과보상 전압레벨(VOD)은 하이 전압레벨(VHIGH)보다 더 높은 전압 레벨로 선택된다. 그리고, 도 12의 (B)와 같이 제2 목표 전압레벨(VTG)이 기준 전압레벨(VREF)보다 낮은 로우 전압레벨(VLOW)인 경우 제2 과보상 전압레벨(VOD)은 로우 전압레벨(VLOW)보다 더 낮은 전압 레벨로 선택된다.

[0065] 한편, 공통전압 생성부(140)는 제1 및 제2 과보상 전압레벨(VOD) 각각을 패널 온도 변화에 비례하여 가변되도록 설정할 수 있다. 예컨대, 제1 및 제2 과보상 전압레벨(VOD)은 패널 온도가 임계값 이하에서 점점 낮아질수록, 도 12의 (A)의 경우 하이 전압레벨(VHIGH)보다 점점 높게 설정될 수 있고, 또한 도 12의 (B)의 경우 로우 전압레벨(VLOW)보다 점점 낮게 설정될 수 있다.

[0066] 도 13 내지 도 14b는 공통전압의 충전 특성을 개선할 수 있는 공통전압 생성부(140)의 일 구성과 그 동작을 보여준다.

[0067] 도 13을 참조하면, 공통전압 생성부(140)는 콘트롤러(142)와 스위칭부(144)를 포함한다. 콘트롤러(142)는 온도 감지부(100)에서 감지된 패널 온도에 따라 스위칭 제어신호를 생성한다. 온도 감지부(100)는 도시된 바와 같이 써미스터 저항(TH)을 포함하여 이뤄질 수 있으나, 이에 한정되지 않는다.

[0068] 스위칭부(144)는 스위칭 제어신호에 따라 과보상 전압 레벨(VOD)의 출력단과 목표 전압레벨(VTG)의 출력단에 선택적으로 접속되어 미리 정해진 시간(Td)에서 충전 특성을 개선할 수 있는 오드 공통전압(VCOMO)과 이븐 공통전압(VCOME)을 생성할 수 있다. 즉, 스위칭부(144)는 도 14a 및 도 14b와 같이 펄스 유지 기간의 전단 소정 기간(Td)에서 오드 공통전압(VCOMO)과 이븐 공통전압(VCOME)을 과보상 전압 레벨(VOD)로 생성하여 제1 및 제2 공통전압펄스의 라이징 타임 또는 폴링 타임을 줄임으로써, 공통전압의 충전 특성을 개선한다. 스위칭부(144)는 도 14a 및 도 14b와 같이 펄스 유지 기간의 나머지 기간에서는 오드 공통전압(VCOMO)과 이븐 공통전압(VCOME)을 목표 전압레벨(VTG)로 생성한다.

[0069] 도 15 내지 도 16b는 공통전압의 충전 특성을 개선할 수 있는 공통전압 생성부(140)의 다른 구성과 그 동작을 보여준다.

[0070] 도 15을 참조하면, 공통전압 생성부(140)는 콘트롤러(242), 보상값 생성부(244), 및 연산부(246)를 포함한다. 콘트롤러(142)는 온도 감지부(100)에서 감지된 패널 온도에 따라 보상 인에이블신호를 생성한다.

[0071] 보상값 생성부(244)는 보상 인에이블신호에 따라 충전특성 보상값을 생성한다.

[0072] 연산부(246)는 충전특성 보상값을 목표 전압레벨(VTG)에 가산하여 미리 정해진 시간(Td)에서 충전 특성을 개선할 수 있는 오드 공통전압(VCOMO)과 이븐 공통전압(VCOME)을 생성할 수 있다. 즉, 연산부(246)는 도 16a 및 도 16b와 같이 펄스 유지 기간의 전단 소정 기간(Td)에서 오드 공통전압(VCOMO)과 이븐 공통전압(VCOME)을 과보상

전압 레벨(VOD)로 생성하여 제1 및 제2 공통전압펄스의 라이징 타임 또는 폴링 타임을 줄임으로써, 공통전압의 충전 특성을 개선한다. 연산부(246)는 도 16a 및 도 16b와 같이 펄스 유지 기간의 나머지 기간에서는 오드 공통전압(VCOM)과 이븐 공통전압(VCOME)을 목표 전압레벨(VTG)로 생성한다.

[0073] 도 17 및 도 18은 공통전압의 충전 특성을 개선할 수 있는 공통전압 생성부(140)의 또 다른 구성과 그 동작을 보여준다.

[0074] 도 17을 참조하면, 공통전압 생성부(140)는 컨트롤러(342), 디지털-아날로그 컨버터(344)를 포함한다. 컨트롤러(142)는 온도 감지부(100)에서 감지된 패널 온도에 따라 충전 특성을 보상할 수 있는 디지털 보상 데이터를 생성한다.

[0075] 디지털-아날로그 컨버터(344)는 디지털 보상 데이터를 디지털-아날로그 변환하여 미리 정해진 시간(Td)에서 충전 특성을 개선할 수 있는 오드 공통전압(VCOM)과 이븐 공통전압(VCOME)을 생성할 수 있다. 즉, 디지털-아날로그 컨버터(344)는 도 18과 같이 펄스 유지 기간의 전단 소정 기간(Td)에서 오드 공통전압(VCOM)과 이븐 공통전압(VCOME)을 과보상 전압 레벨(VOD)로 생성하여 제1 및 제2 공통전압펄스의 라이징 타임 또는 폴링 타임을 줄임으로써, 공통전압의 충전 특성을 개선한다. 디지털-아날로그 컨버터(344)는 도 18과 같이 펄스 유지 기간의 나머지 기간에서는 오드 공통전압(VCOM)과 이븐 공통전압(VCOME)을 목표 전압레벨(VTG)로 생성한다.

[0076] 이와 같이, 본 발명과 같이 과보상 전압레벨을 이용하여 공통전압을 일시적으로 오버 드라이빙하는 경우, 0도에서 공통전압펄스의 라이징 타임과 폴링 타임은 각각 오버 드라이빙 하기 전에 비해 크게 감소한다. 이는 공통전압의 충전 특성이 향상됨을 의미한다. 공통전압의 충전 특성이 개선되면, 공통전압을 정해진 시간내에 원하는 전압 레벨로 충전하기가 용이해진다. 그 결과 공통전압을 펄스 형태로 액정패널에 순차 공급할 때, 공통전압의 충전 딜레이로 인한 계조 왜곡 등과 같은 문제가 미연에 방지된다.

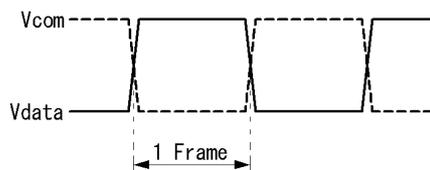
[0077] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

**부호의 설명**

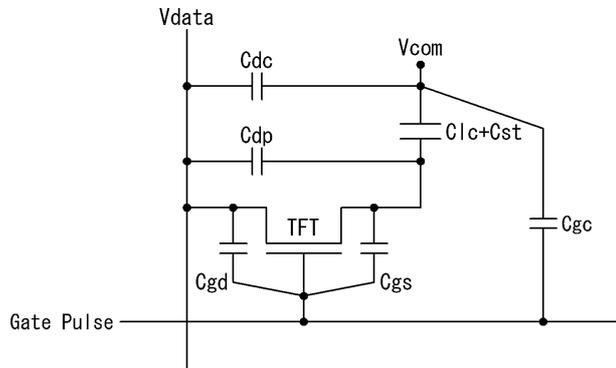
- [0078] 160: 액정패널 130: 게이트 구동부  
 120: 데이터 구동부 170: 백라이트 유닛  
 140: 공통전압 생성부 150: 공통전압 출력부

**도면**

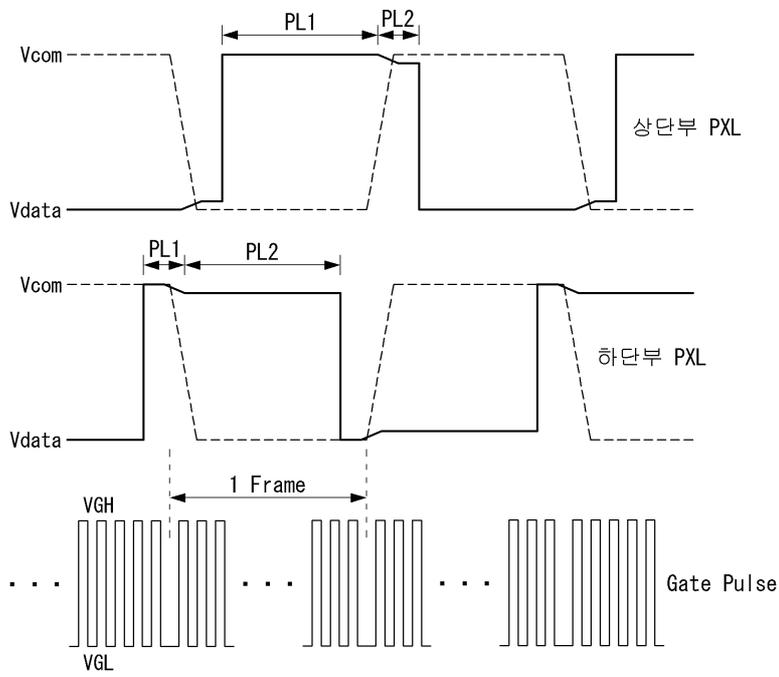
**도면1**



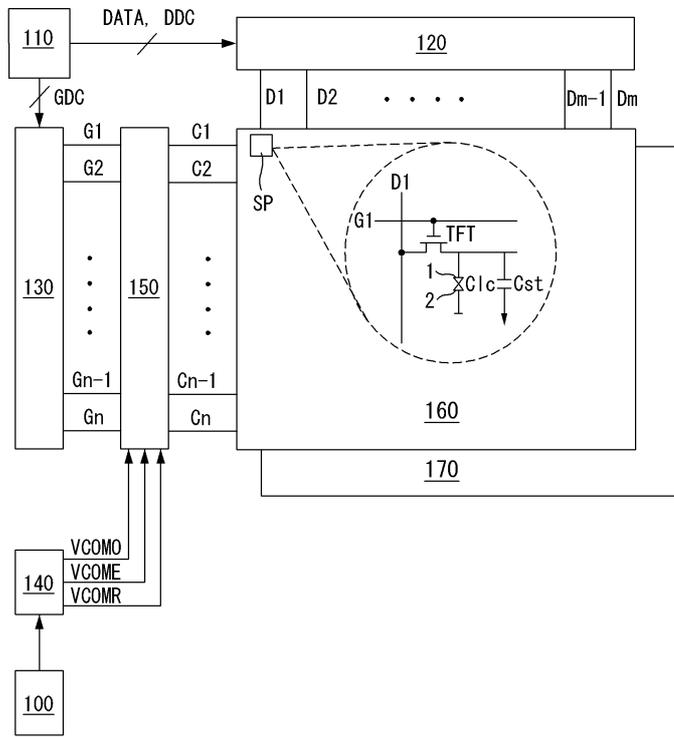
도면2



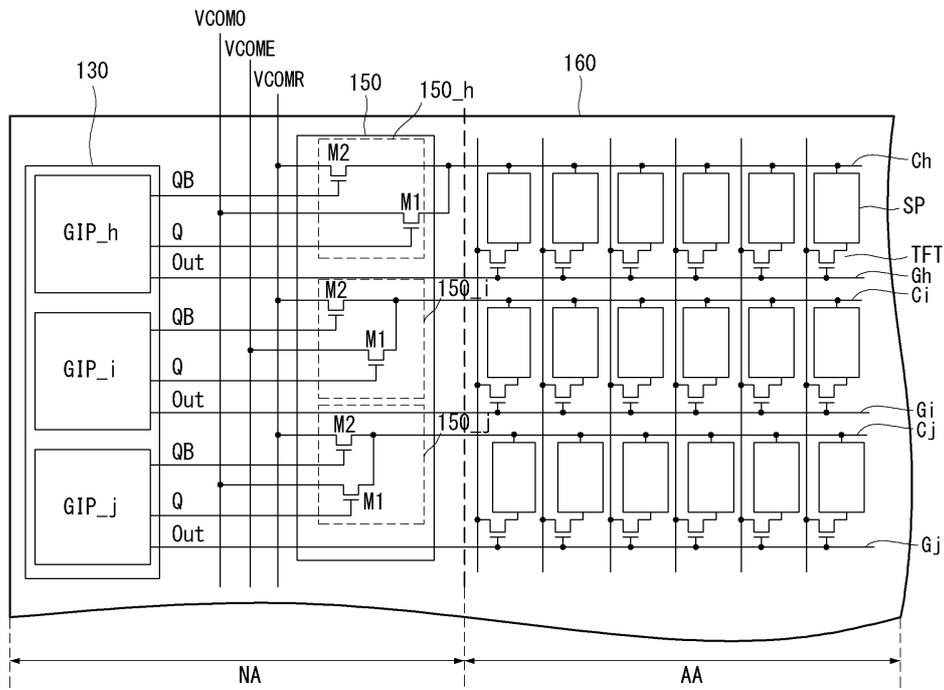
도면3



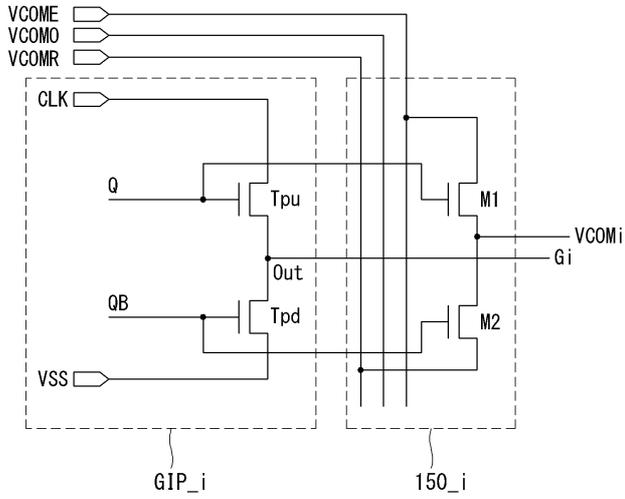
도면4



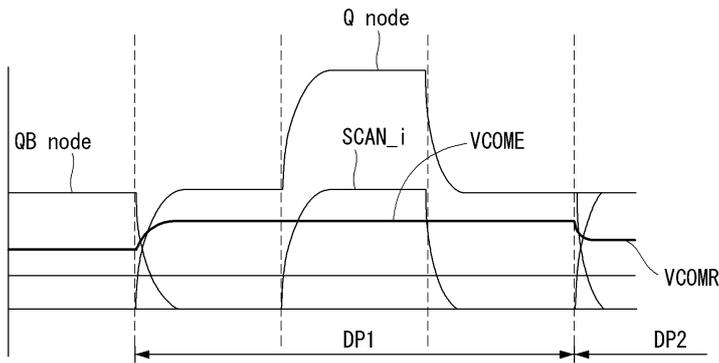
도면5



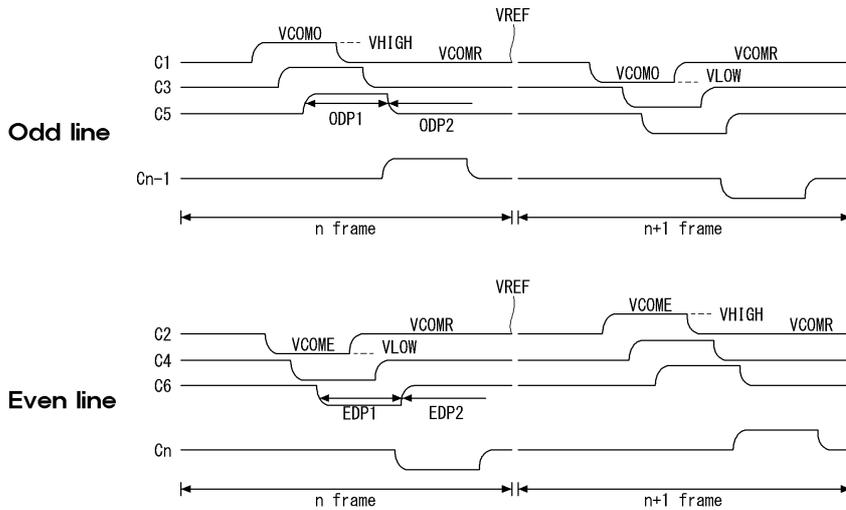
도면6



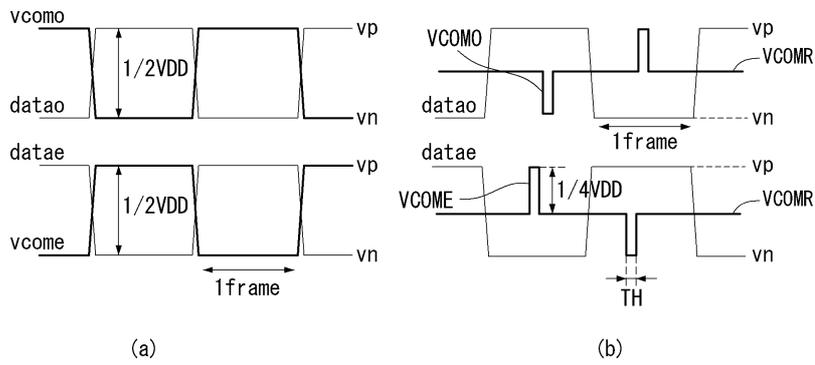
도면7



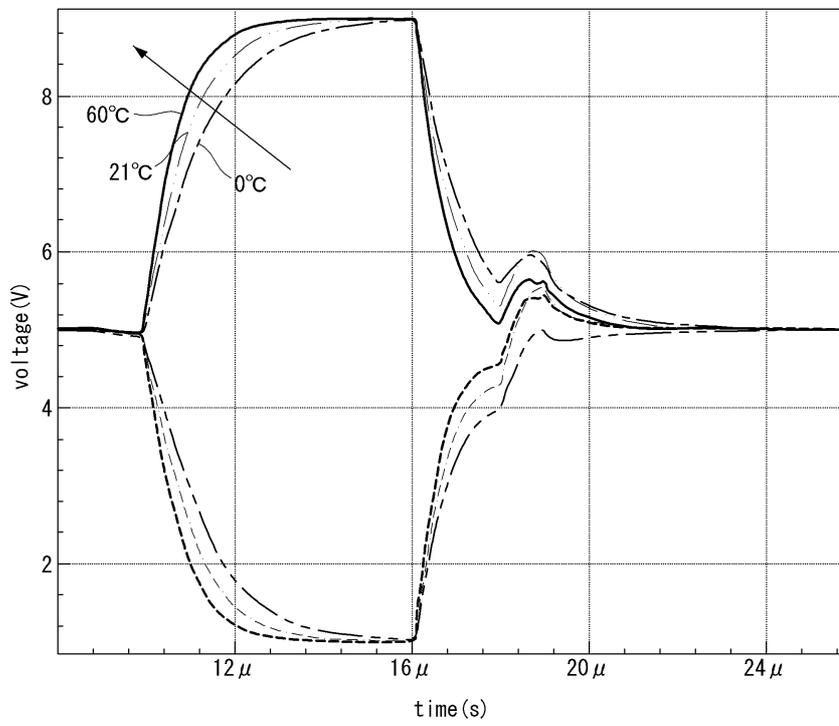
도면8



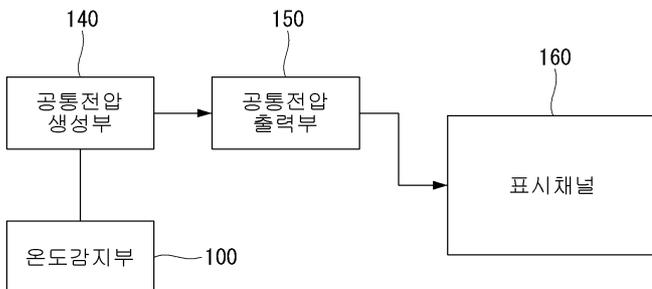
도면9



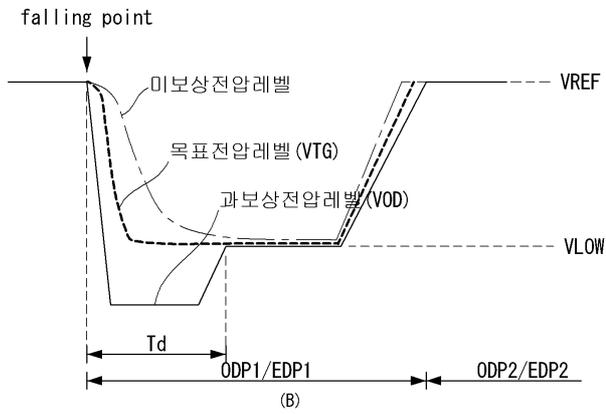
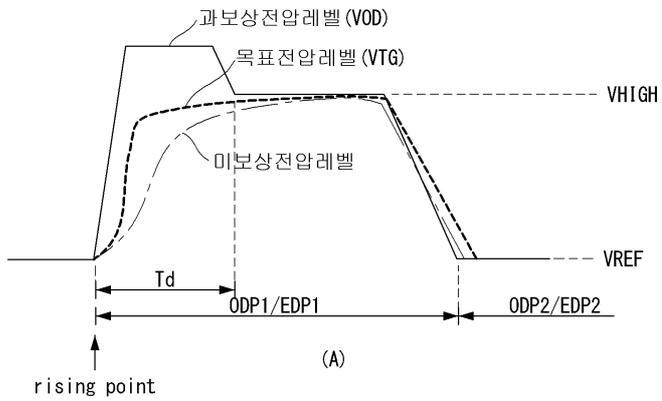
도면10



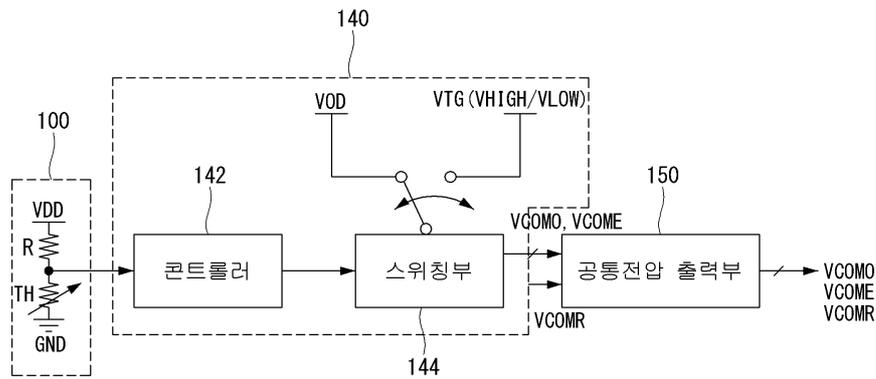
도면11



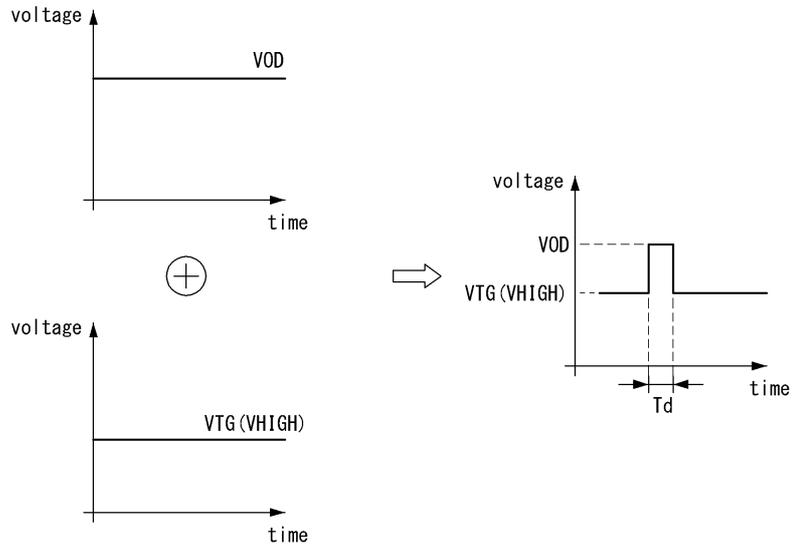
도면12



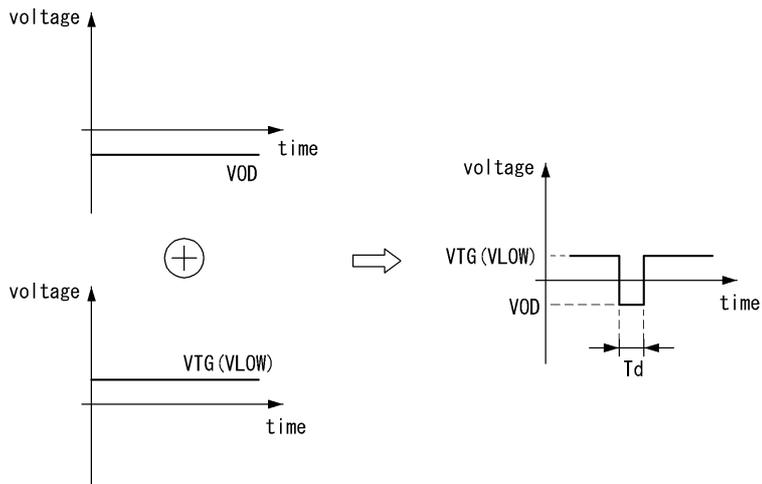
도면13



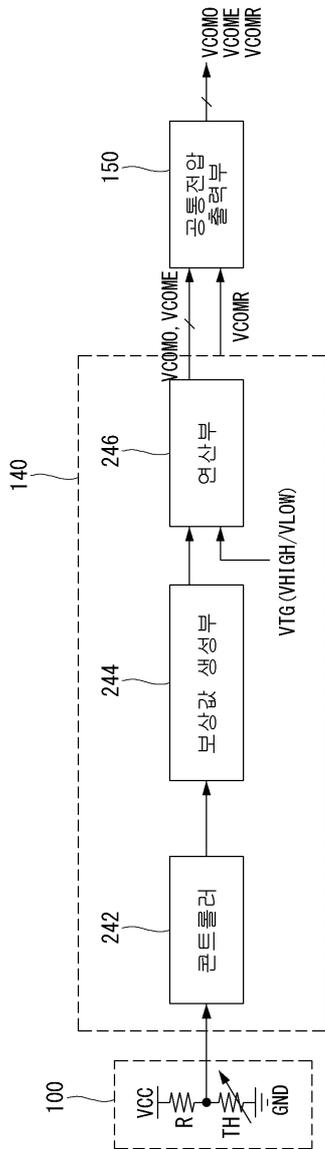
도면14a



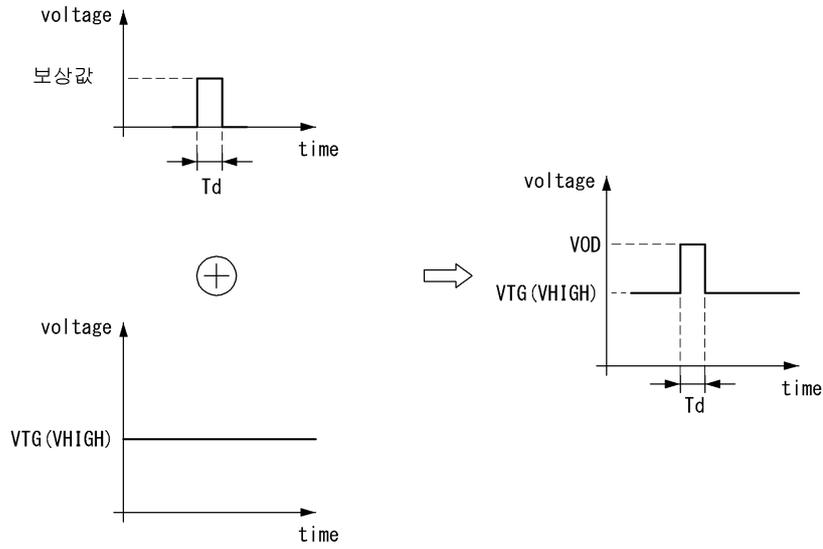
도면14b



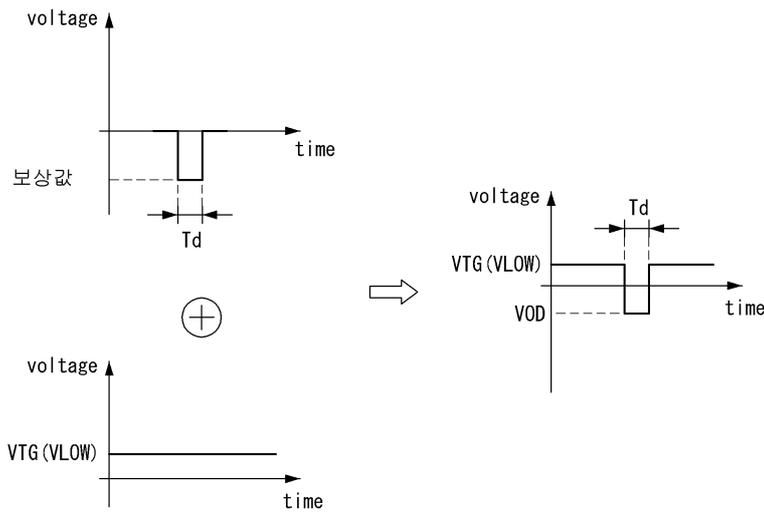
도면15



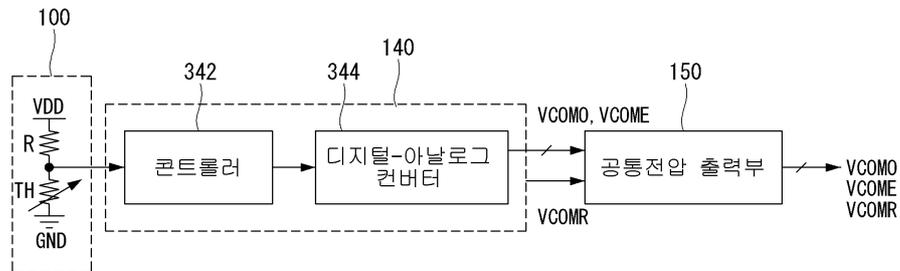
도면16a



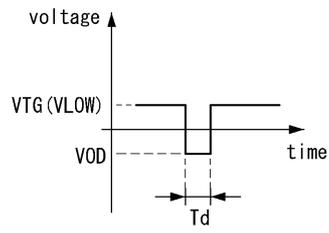
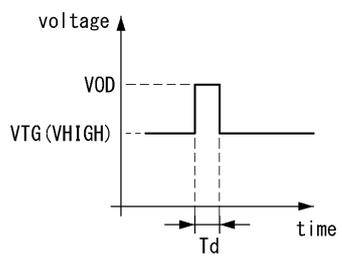
도면16b



도면17



도면18



专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR1020150078567A</a>	公开(公告)日	2015-07-08
申请号	KR1020130168043	申请日	2013-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YOO OOK SANG 유옥상 SANG WOO KYU 상우규 LEE MYONG NO 이명노 KIM KYU JIN 김규진		
发明人	유옥상 상우규 이명노 김규진		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/3648 G02F1/13306 G09G2320/041		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明包括：液晶面板；栅极驱动单元，包括多个栅极级，并且顺序地向液晶面板的栅极线提供扫描脉冲；公共电压输出单元，顺序地提供在奇数公共电压和参考电压之间摆动的第一公共电压脉冲到液晶面板的奇数公共电压供应线，并且顺序地提供在偶数公共电压之间摆动的第二公共电压脉冲以及液晶面板的偶数公共电压供给线的参考电压；公共电压产生单元产生参考公共电压到参考电压电平，奇数公共电压到第一目标电压电平，偶数公共电压到第二目标电压电平，产生第一过补偿电压的奇数公共电压根据检测到的温度，在给定时间段内，高于或低于第一目标电压电平的电平，以及高于或低于第二目标电压电平的的第二过补偿电压电平的偶数公共电压。COPYRIGHT KIPO 2015

