



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0073812
(43) 공개일자 2012년07월05일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2010-0135690

(22) 출원일자 2010년12월27일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

류성빈

경기 파주시 월롱면 덕은리 1007번지 정다운마을
103동 1514호

이철권

경기 파주시 월롱면 덕은리 1007번지 정다운마을
103동 1404호

(74) 대리인

특허법인로알

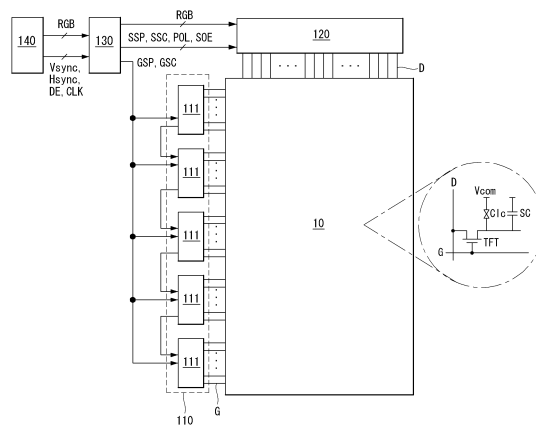
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 액정표시장치와 그 구동방법

(57) 요약

본 발명은 액정표시장치와 그 구동방법에 관한 것이다. 본 발명의 액정표시장치는 데이터 라인들과 게이트 라인들이 교차에 의해 정의되는 화소마다 형성되어 화소 전극에 공급되는 데이터 전압을 스위칭하는 트랜지스터를 포함한 액정표시패널; 상기 데이터 라인들에 데이터 전압을 공급하는 데이터 구동부; 상기 게이트 라인들에 상기 데이터 전압과 동기되는 게이트 펄스를 순차적으로 공급하는 다수의 게이트 드라이브 IC들을 포함하는 게이트 구동부; 및 상기 게이트 구동부와 상기 데이터 구동부의 동작 타이밍을 제어하기 위한 타이밍 콘트롤러를 포함하고, 상기 게이트 드라이브 IC들 각각은, 상기 타이밍 콘트롤러로부터 게이트 스타트 펄스와 게이트 쉬프트 클럭을 입력받고, 상기 게이트 스타트 펄스를 상기 게이트 쉬프트 클럭에 따라 순차적으로 쉬프트시키는 쉬프트 레지스터; 상기 쉬프트 레지스터의 출력 신호와 상기 게이트 쉬프트 클럭을 논리곱 연산하여 출력하는 논리곱 게이트들; 및 상기 논리곱 게이트들의 출력 전압의 스윙 폭을 상기 트랜지스터의 동작이 가능한 스윙 폭으로 쉬프트시키는 레벨 쉬프터를 포함하는 것을 특징으로 한다.

대 표 도 - 도2



특허청구의 범위

청구항 1

데이터 라인들과 게이트 라인들이 교차에 의해 정의되는 화소마다 형성되어 화소 전극에 공급되는 데이터 전압을 스위칭하는 트랜지스터를 포함한 액정표시패널;

상기 데이터 라인들에 데이터 전압을 공급하는 데이터 구동부;

상기 게이트 라인들에 상기 데이터 전압과 동기되는 게이트 펄스를 순차적으로 공급하는 다수의 게이트 드라이브 IC들을 포함하는 게이트 구동부; 및

상기 게이트 구동부와 상기 데이터 구동부의 동작 타이밍을 제어하기 위한 타이밍 콘트롤러를 포함하고,

상기 게이트 드라이브 IC들 각각은,

상기 타이밍 콘트롤러로부터 게이트 스타트 펄스와 게이트 쉬프트 클럭을 입력받고, 상기 게이트 스타트 펄스를 상기 게이트 쉬프트 클럭에 따라 순차적으로 쉬프트시키는 쉬프트 레지스터;

상기 쉬프트 레지스터의 출력 신호와 상기 게이트 쉬프트 클럭을 논리곱 연산하여 출력하는 논리곱 게이트들; 및

상기 논리곱 게이트들의 출력 전압의 스윙 폭을 상기 트랜지스터의 동작이 가능한 스윙 폭으로 쉬프트 시키는 레벨 쉬프터를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 쉬프트 레지스터의 출력 신호의 1 주기는 상기 게이트 쉬프트 클럭의 1 주기와 동기되는 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 게이트 쉬프트 클럭의 제1 클럭은 상기 게이트 스타트 펄스와 중첩되는 것을 특징으로 하는 액정표시장치.

청구항 4

제 3 항에 있어서,

제 n (n 은 자연수) 쉬프트 레지스터의 출력 신호는 상기 게이트 쉬프트 클럭의 제 n 클럭의 라이징 시점에 라이징되고, 상기 게이트 쉬프트 클럭의 제 $n+1$ 클럭의 라이징 시점에 폴링되는 것을 특징으로 하는 액정표시장치.

청구항 5

제 3 항에 있어서,

제 n 게이트 펄스는 상기 게이트 쉬프트 클럭의 제 n 클럭과 동기되는 것을 특징으로 하는 액정표시장치.

청구항 6

데이터 라인들과 게이트 라인들이 교차에 의해 정의되는 화소마다 형성되어 화소 전극에 공급되는 데이터 전압을 스위칭하는 트랜지스터를 포함한 액정표시패널; 상기 데이터 라인들에 데이터 전압을 공급하는 데이터 구동부; 상기 게이트 라인들에 상기 데이터 전압과 동기되는 게이트 펄스를 순차적으로 공급하는 다수의 게이트 드라이브 IC들을 포함하는 게이트 구동부; 및 상기 게이트 구동부와 상기 데이터 구동부의 동작 타이밍을 제어하기 위한 타이밍 콘트롤러를 포함하는 액정표시장치에 있어서,

상기 타이밍 콘트롤러로부터 게이트 스타트 펄스와 게이트 쉬프트 클럭을 입력받고, 상기 게이트 스타트 펄스

를 상기 게이트 쉬프트 클럭에 따라 순차적으로 쉬프트시키는 제1 단계;

상기 제1 단계의 출력 신호와 상기 게이트 쉬프트 클럭을 논리곱 연산하여 출력하는 제2 단계; 및

상기 제2 단계의 출력 전압의 스윙 폭을 상기 트랜지스터의 동작이 가능한 스윙 폭으로 쉬프트시키는 제3 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

명세서

기술 분야

[0001] 본 발명은 액정표시장치와 그 구동방법에 관한 것이다.

배경 기술

[0002] 액정표시장치는 경량, 박형, 저소비 전력구동 등의 특징으로 인해 그 응용범위가 점차 넓어지고 있는 추세에 있다. 액정표시장치는 노트북 PC와 같은 휴대용 컴퓨터, 사무 자동화 기기, 오디오/비디오 기기, 옥내외 광고 표시장치 등으로 이용되고 있다. 액정표시장치는 액정셀들에 인가되는 전계를 제어하여 백라이트 유닛으로부터 입사되는 빛을 변조함으로써 화상을 표시한다.

[0003] 액티브 매트릭스 타입의 액정표시장치는 화소마다 형성되어 화소 전극에 공급되는 데이터 전압을 스위칭하는 TFT(Thin Film Transistor)를 포함한 액정표시패널, 액정표시패널의 데이터 라인(D)들에 데이터 전압을 공급하기 위한 데이터 구동회로, 액정표시패널의 게이트 라인(G)들에 게이트 펄스(또는 스캔 펄스)를 순차적으로 공급하기 위한 게이트 구동회로, 및 상기 구동회로들의 동작 타이밍을 제어하기 위한 타이밍 콘트롤러 등을 구비한다.

[0004] 게이트 구동회로는 액정표시패널의 게이트 라인(G)들에 게이트 펄스를 순차적으로 공급하기 위해, 타이밍 콘트롤러로부터 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블 신호(Gate Output Enable, GOE) 등을 입력받는다. 게이트 스타트 펄스(GSP)는 첫 번째 게이트 펄스의 타이밍을 제어하는 신호이고, 게이트 쉬프트 클럭(GSC)은 게이트 스타트 펄스(GSP)를 쉬프트시키기 위한 클럭 신호이며, 게이트 출력 인에이블신호(GOE)는 게이트 구동회로의 출력 타이밍을 제어하는 신호이다.

[0005] 도 1은 종래 기술에서 타이밍 콘트롤러로부터 게이트 드라이브 IC로의 신호 배선들을 보여주는 도면들이다. 도 1을 참조하면, 게이트 구동회로는 다수의 게이트 드라이브 IC들을 포함한다. 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭(GSC), 및 게이트 출력 인에이블 신호(GOE) 등은 게이트 스타트 펄스(GSP)의 배선(GSP_Line), 게이트 쉬프트 클럭(GSC)의 배선들(GSC_Lines), 및 게이트 출력 인에이블 신호(GOE)의 배선(GOE_Line)을 통해 타이밍 콘트롤러(3)로부터 게이트 드라이브 IC(1)로 공급된다. 또한, 게이트 드라이브 IC(1)에는 전원부(도시하지 않음)의 전압 배선들이 연결된다. 인쇄회로기판(Printed Circuit Board)(2)에 실장된 타이밍 콘트롤러(3) 및 전원부(도시하지 않음) 등으로부터 많은 배선들이 액정표시패널의 베젤(bezel) 영역(B)을 통해 게이트 드라이브 IC(1)로 연결된다. 표시장치의 슬림화에 따라 액정표시패널의 베젤 영역(B)은 점점 좁아지고 있으나, 액정표시패널의 베젤(bezel) 영역(B)을 줄이기 어렵다는 문제가 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 게이트 출력 인에이블 신호(GOE) 배선을 삭제하여 액정표시패널의 베젤(bezel) 영역을 줄일 수 있는 액정표시장치와 그 구동방법을 제공한다.

과제의 해결 수단

[0007] 본 발명의 액정표시장치는 데이터 라인들과 게이트 라인들이 교차에 의해 정의되는 화소마다 형성되어 화소

전극에 공급되는 데이터 전압을 스위칭하는 트랜지스터를 포함한 액정표시패널; 상기 데이터 라인들에 데이터 전압을 공급하는 데이터 구동부; 상기 게이트 라인들에 상기 데이터 전압과 동기되는 게이트 펄스를 순차적으로 공급하는 다수의 게이트 드라이브 IC들을 포함하는 게이트 구동부; 및 상기 게이트 구동부와 상기 데이터 구동부의 동작 타이밍을 제어하기 위한 타이밍 컨트롤러를 포함하고, 상기 게이트 드라이브 IC들 각각은, 상기 타이밍 컨트롤러로부터 게이트 스타트 펄스와 게이트 쉬프트 클럭을 입력받고, 상기 게이트 스타트 펄스를 상기 게이트 쉬프트 클럭에 따라 순차적으로 쉬프트시키는 쉬프트 레지스터; 상기 쉬프트 레지스터의 출력 신호와 상기 게이트 쉬프트 클럭을 논리곱 연산하여 출력하는 논리곱 게이트들; 및 상기 논리곱 게이트들의 출력 전압의 스윙 폭을 상기 트랜지스터의 동작이 가능한 스윙 폭으로 쉬프트 시키는 레벨 쉬프터를 포함하는 것을 특징으로 한다.

[0008] 본 발명의 액정표시장치의 구동방법은 데이터 라인들과 게이트 라인들이 교차에 의해 정의되는 화소마다 형성되어 화소 전극에 공급되는 데이터 전압을 스위칭하는 트랜지스터를 포함한 액정표시패널; 상기 데이터 라인들에 데이터 전압을 공급하는 데이터 구동부; 상기 게이트 라인들에 상기 데이터 전압과 동기되는 게이트 펄스를 순차적으로 공급하는 다수의 게이트 드라이브 IC들을 포함하는 게이트 구동부; 및 상기 게이트 구동부와 상기 데이터 구동부의 동작 타이밍을 제어하기 위한 타이밍 컨트롤러를 포함하는 액정표시장치에 있어서, 상기 타이밍 컨트롤러로부터 게이트 스타트 펄스와 게이트 쉬프트 클럭을 입력받고, 상기 게이트 스타트 펄스를 상기 게이트 쉬프트 클럭에 따라 순차적으로 쉬프트시키는 제1 단계; 상기 제1 단계의 출력 신호와 상기 게이트 쉬프트 클럭을 논리곱 연산하여 출력하는 제2 단계; 및 상기 제2 단계의 출력 전압의 스윙 폭을 상기 트랜지스터의 동작이 가능한 스윙 폭으로 쉬프트 시키는 제3 단계를 포함하는 것을 특징으로 한다.

발명의 효과

[0009] 본 발명은 게이트 출력 인에이블 신호 없이 액정표시패널의 게이트 라인들에 게이트 펄스를 순차적으로 공급한다. 그 결과, 본 발명은 액정표시패널의 베젤 영역의 GOE 배선을 삭제할 수 있어 액정표시패널의 베젤(bezel) 영역을 줄일 수 있다.

도면의 간단한 설명

[0010] 도 1은 종래 기술에서 타이밍 컨트롤러로부터 게이트 드라이브 IC로의 신호 배선들을 보여주는 도면들이다.
 도 2는 본 발명의 실시예에 따른 액정표시장치를 개략적으로 나타내는 블록도이다.
 도 3은 도 2의 게이트 드라이브 IC를 상세히 나타내는 회로도이다.
 도 4는 게이트 드라이브 IC의 입출력 파형을 나타내는 파형도이다.
 도 5는 본 발명에서 타이밍 컨트롤러로부터 게이트 드라이브 IC로의 신호 배선들을 보여주는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0011] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

[0012] 이하의 설명에서 사용되는 구성요소 명칭은 명세서 작성의 용이함을 고려하여 선택된 것일 수 있는 것으로서, 실제 제품의 부품 명칭과는 상이할 수 있다.

[0013] 도 2는 본 발명의 실시예에 따른 액정표시장치를 개략적으로 나타내는 블록도이다. 도 2를 참조하면, 본 발명의 실시예에 따른 액정표시장치는 액정표시패널(10), 게이트 구동부(110), 데이터 구동부(120), 타이밍 컨트롤러(130), 및 호스트 시스템(140) 등을 포함한다.

[0014] 액정표시패널(10)은 타이밍 컨트롤러(130)의 제어 하에 영상을 표시한다. 액정표시패널(10)은 박막트랜지스터(Thin Film Transistor: 이하, "TFT"라 함) 기판과 컬러필터 기판을 포함한다. TFT 기판과 컬러필터 기판

사이에는 액정층이 형성된다. TFT 기판 상에는 하부 유리기판 상에 데이터 라인(D)들과 게이트 라인(G)들(또는 스캔 라인들)이 상호 교차되도록 형성되고, 데이터 라인(D)들과 게이트 라인(G)들에 의해 정의된 셀영역들에 액정셀들이 매트릭스 형태로 배치된다. 데이터 라인(D)들과 게이트 라인(G)들의 교차부에 형성된 TFT는 게이트 라인(G)으로부터의 게이트 펄스에 응답하여 데이터 라인(D)들을 경유하여 공급되는 데이터전압을 액정셀의 화소 전극에 전달하게 된다. 이를 위하여, TFT의 게이트 전극은 게이트 라인(G)에 접속되며, 소스 전극은 데이터 라인(D)에 접속된다. TFT의 드레인 전극은 액정셀의 화소 전극 및 스토리지 캐패시터(Storage Capacitor)에 접속된다. 스토리지 캐패시터는 화소 전극에 전달된 데이터 전압을 다음 데이터 전압이 들어올 때까지 일정시간 동안 유지해주는 기능을 한다. 화소 전극과 대향하는 공통 전극에는 공통전압이 공급된다.

[0015] 컬러필터 기판은 상부 유리기판 상에 형성된 블랙매트릭스, 컬러필터를 포함한다. 공통전극은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 유리기판 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극과 함께 하부 유리기판 상에 형성된다.

[0016] 액정표시패널(10)의 상부 유리기판에는 상부 편광판이 부착되고, 하부 유리기판에는 하부 편광판이 부착된다. 상부 편광판의 광투과축과 하부 편광판의 광투과축은 직교된다. 또한, 상부 유리기판과 하부 유리기판에는 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다. 액정표시패널(10)의 상부 유리기판과 하부 유리기판 사이에는 액정층의 셀갭(cell gap)을 유지하기 위한 스페이서가 형성된다. 액정표시패널(10)의 액정모드는 전술한 TN 모드, VA 모드, IPS 모드, FFS 모드뿐 아니라 어떠한 액정모드로도 구현될 수 있다.

[0017] 백라이트 유닛은 백라이트 유닛 구동부로부터 공급되는 구동전류에 따라 점등하는 광원, 도광판(또는 확산판), 다수의 광학시트 등을 포함한다. 백라이트 유닛은 직하형(direct type) 백라이트 유닛, 또는 에지형(edge type) 백라이트 유닛으로 구현될 수 있다. 백라이트 유닛의 광원들은 HCFL(Hot Cathode Fluorescent Lamp), CCFL(Cold Cathode Fluorescent Lamp), EEFL(External Electrode Fluorescent Lamp), LED(Light Emitting Diode) 중 어느 하나의 광원 또는 두 종류 이상의 광원들을 포함할 수 있다.

[0018] 백라이트 유닛 구동부는 백라이트 유닛의 광원들을 점등시키기 위한 구동전류를 발생한다. 백라이트 유닛 구동부는 타이밍 콘트롤러(130)의 제어 하에 광원들에 공급되는 구동전류를 온/오프(ON/OFF)한다. 타이밍 콘트롤러(130)는 호스트 시스템(140)으로부터 입력되는 글로벌/로컬 디밍신호(DIM)에 따라 백라이트 휘도와 점등 타이밍을 조정한다. 백라이트 제어 데이터를 SPI 데이터 포맷으로 백라이트 유닛 구동부에 출력한다.

[0019] 데이터 구동부(120)는 다수의 소스 드라이브 집적회로(Integrated Circuit, IC)들을 포함한다. 소스 드라이브 IC들은 타이밍 콘트롤러(130)로부터 입력되는 영상 데이터(RGB)를 정극성/부극성 감마보상전압으로 변환하여 정극성/부극성 아날로그 데이터전압들을 발생한다. 소스 드라이브 IC들로부터 출력되는 정극성/부극성 아날로그 데이터전압들은 액정표시패널(10)의 데이터 라인들에 공급된다.

[0020] 게이트 구동부(110)는 쉬프트 레지스터, 쉬프트 레지스터의 출력신호를 액정셀의 TFT 구동에 적합한 스윙폭으로 변환하기 위한 레벨 쉬프터, 및 출력 버퍼 등을 각각 포함하는 다수의 게이트 드라이브 IC(111)들로 구성된다. 게이트 구동부(110)는 타이밍 콘트롤러의 제어 하에 데이터 전압에 동기되는 게이트 펄스를 표시패널(10)의 게이트라인(G)들에 순차적으로 공급한다.

[0021] 타이밍 콘트롤러(130)는 호스트 시스템(140)으로부터 출력된 영상 데이터(RGB)와 수직동기신호(Vsync), 수평동기신호(Hsync), 데이터 인에이블 신호(DE), 클럭 신호(CLK) 등의 타이밍 신호들에 기초하여 게이트 구동부 제어신호를 게이트 구동부(110)로 출력하고, 데이터 구동부 제어신호를 데이터 구동부(120)로 출력한다. 게이트 구동부 제어신호는 게이트 스타트 펄스(Gate Start Pulse, GSP), 및 게이트 쉬프트 클럭(Gate Shift Clock, GSC) 등을 포함한다. 게이트 스타트 펄스(GSP)는 첫 번째 게이트 펄스의 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 게이트 스타트 펄스(GSP)를 쉬프트시키기 위한 클럭신호이다.

[0022] 데이터 구동부 제어신호는 소스 스타트 펄스(Source Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE), 극성제어신호(POL) 등을 포함한다. 소스 스타트 펄스(SSP)는 데이터 구동부(120)의 데이터 샘플링 시작 시점을 제어한다. 소스 샘플링 클럭은 라이징 또는 폴링 에지에 기준하여 데이터 구동부(120)의 샘플링 동작을 제어하는 클럭신호이다. 데이터 구동부(120)에 입력될 디지털 비디오 데이터가 mini LVDS(Low Voltage Differential Signaling) 인터페이스 규격으로 전송된다면, 소스 스타트 펄스(SSP)와 소스 샘플링 클럭(SSC)은 생략될 수 있다. 극성제어신호(POL)는 데이터 구동부(120)로부터 출력되는 데이터전압의 극성을 L(L은 자연수) 수평기간 주기로 반전시킨다. 소스 출

력 인에이블신호(SOE)는 데이터 구동부(120)의 출력 타이밍을 제어한다.

- [0023] 호스트 시스템(140)은 LVDS(Low Voltage Differential Signaling) 인터페이스, TMDS(Transition Minimized Differential Signaling) 인터페이스 등의 인터페이스를 통해 영상 데이터(RGB)를 타이밍 콘트롤러(130)에 공급한다. 또한, 호스트 시스템(140)은 타이밍 신호들(Vsync, Hsync, DE, CLK)을 타이밍 콘트롤러(130)에 공급한다.
- [0024] 도 3은 도 2의 게이트 드라이브 IC를 상세히 나타내는 회로도이다. 도 3을 참조하면, 게이트 드라이브 IC(111)들 각각은 쉬프트 레지스터(301), 레벨 쉬프터(303), 및 쉬프트 레지스터(301)와 레벨 쉬프터(303) 사이에 접속된 다수의 논리곱 게이트(이하, "AND 게이트"라 함)(302)들을 포함한다.
- [0025] 쉬프트 레지스터(301)는 종속적으로 접속된 다수의 D-플립플롭을 이용하여 게이트 스타트 펄스(GSP)를 게이트 쉬프트 클럭(GSC)에 따라 순차적으로 쉬프트시킨다. AND 게이트(302)들 각각은 쉬프트 레지스터(301)의 출력 신호와 게이트 쉬프트 클럭(GSC)을 논리곱하여 출력을 발생한다.
- [0026] 레벨 쉬프터(303)는 AND 게이트(302)의 출력전압 스윙폭을 액정표시패널의 TFT 어레이에 형성된 TFT의 동작이 가능한 스윙폭으로 쉬프트시킨다. 레벨 쉬프터(303)의 출력신호는 게이트 라인(G)들에 순차적으로 공급된다.
- [0027] 쉬프트 레지스터(301)는 GIP(Gate In Panel) 공정에서 TFT 어레이와 함께 액정표시패널(10)의 하부 유리기판에 직접 형성될 수 있다. 이 경우에, 레벨 쉬프터(303)는 타이밍 콘트롤러(130)와 함께 콘트롤 보드 또는 인쇄회로보드(PCB) 상에 형성되어 스윙폭을 TFT의 구동 전압만큼 크게 조정한 게이트 쉬프트 클럭(GSC)을 쉬프트 레지스터(301)에 공급한다.
- [0028] 도 4는 게이트 드라이브 IC의 입출력 파형을 나타내는 파형도이다. 도 3 및 도 4를 참조하여 게이트 드라이브 IC(111)의 동작을 설명한다.
- [0029] 도 3 및 도 4를 참조하면, 게이트 드라이브 IC(111)의 쉬프트 레지스터(301)에는 게이트 스타트 펄스(GSP)와 게이트 쉬프트 클럭(GSC)이 입력된다. 게이트 스타트 펄스(GSP)는 첫 번째 게이트 펄스의 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)의 제1 클럭만이 도 4와 같이 게이트 스타트 펄스(GSP)와 중첩된다. 제 n (n 은 자연수) 쉬프트 레지스터의 출력(SR_out(n))은 게이트 쉬프트 클럭(GSC)의 제 n 클럭의 라이징 시점에 라이징되고, 제 $n+1$ 클럭의 라이징 시점에 폴링된다. 예를 들어, 도 4와 같이 제1 쉬프트 레지스터의 출력(SR_out(1))은 게이트 쉬프트 클럭(GSC)의 제1 클럭의 라이징 시점에 라이징되고, 제2 클럭의 라이징 시점에 폴링된다. 제 n 쉬프트 레지스터의 출력(SR_out(n))의 1 주기는 게이트 쉬프트 클럭(GSC)의 1 주기와 동기된다.
- [0030] 게이트 드라이브 IC(111)는 AND 게이트(302)들을 포함한다. AND 게이트(302)들 각각에는 쉬프트 레지스터의 출력이 입력된다. 또한, AND 게이트(302)들 각각에는 게이트 쉬프트 클럭(GSC)이 입력된다. 제 n AND 게이트(302)는 제 n 쉬프트 레지스터의 출력(SR_out(n))과 게이트 쉬프트 클럭(GSC)을 논리곱 연산하여 출력한다. 예를 들어, 제1 AND 게이트(302)에는 제1 쉬프트 레지스터의 출력(SR_out(1))과 게이트 쉬프트 클럭(GSC)을 논리곱 연산하여 출력한다. 도 4와 같이, 제 n AND 게이트(302)의 출력은 게이트 쉬프트 클럭(GSC)의 제 n 클럭과 동기되므로, 게이트 드라이브 IC(111)로부터 출력된 제 n 게이트 펄스(GP n)는 게이트 쉬프트 클럭(GSC)의 제 n 클럭과 동기된다.
- [0031] AND 게이트(302)들 각각의 출력은 레벨 쉬프터(303)에 입력되어 출력전압 스윙폭을 액정표시패널의 TFT 어레이에 형성된 TFT의 동작이 가능한 스윙폭으로 쉬프트시킨다. 레벨 쉬프터(303)로부터 출력되는 제1 내지 제 k (k 는 자연수) 게이트 펄스(GP1~GP k)는 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL)의 스윙폭을 가진다. 게이트 하이 전압(VGH)은 20V 내지 30V 사이에서 설정될 수 있고, 게이트 로우 전압(VGL)은 -5V 내지 0V 사이에서 설정될 수 있다.
- [0032] 도 5는 본 발명에서 타이밍 콘트롤러로부터 게이트 드라이브 IC로의 신호 배선들을 보여주는 도면이다. 도 5를 참조하면, 인쇄회로보드(PCB)(200) 상에는 타이밍 콘트롤러(130)와 전원부(도시하지 않음) 등이 실장된다. 게이트 드라이브 IC(111) 및 소스 드라이브 IC(121) 각각은 테이프 캐리어 패키지(Tape Carrier Package, TCP)(210) 상에 실장될 수 있다. 테이프 캐리어 패키지(TCP)(210)는 TAB(Tape Automated Bonding) 방식으로

액정표시패널(10)과 인쇄회로보드(PCB)(200)와 연결된다. 또한, 게이트 드라이브 IC(111) 및 소스 드라이브 IC(121) 각각은 COF(Chip On Film) 방식으로 액정표시패널(10)과 인쇄회로보드(PCB)(200)와 연결된 베이스 필름 상에 실장될 수 있다.

[0033] 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭(GSC), 및 게이트 출력 인에이블 신호(GOE) 등은 게이트 스타트 펄스(GSP)의 배선(GSP_Line), 및 게이트 쉬프트 클럭(GSC)의 배선들(GSC_Lines)을 통해 타이밍 콘트롤러(130)로부터 게이트 드라이브 IC(111)로 공급된다. 게이트 스타트 펄스(GSP)의 배선(GSP_Line), 및 게이트 쉬프트 클럭(GSC)의 배선들(GSC_Lines)은 타이밍 콘트롤러(130)로부터 인쇄회로보드(PCB)(200), 테이프 캐리어 패키지(TCP)(210)(또는 COF(Chip On Film)), 및 액정표시패널(10)의 베젤(bezel) 영역(B)을 통해 게이트 드라이브 IC(111)로 연결된다. 또한, 인쇄회로보드(PCB)(200)의 전원부(도시하지 않음)의 전원 배선들은 인쇄회로보드(PCB)(200), 테이프 캐리어 패키지(TCP)(210)(또는 COF(Chip On Film)), 및 액정표시패널(10)의 베젤(bezel) 영역(B)을 통해 게이트 드라이브 IC(111)로 연결된다.

[0034] 본 발명의 액정표시장치는 게이트 출력 인에이블 신호(GOE) 없이 액정표시패널의 게이트 라인(G)들에 게이트 펄스를 순차적으로 공급하므로, 게이트 출력 인에이블 신호(GOE)의 배선(GOE_Line)은 필요 없다. 따라서, 본 발명의 액정표시장치는 도 5와 같이 타이밍 콘트롤러(130)로부터 게이트 스타트 펄스(GSP)의 배선(GSP_Line), 및 게이트 쉬프트 클럭(GSC)의 배선들(GSC_Lines)만이 게이트 드라이브 IC(111)로 연결된다. 결국, 본 발명의 액정표시장치는 도 1에 도시된 게이트 출력 인에이블 신호(GOE)의 배선(GOE_Line)을 삭제할 수 있어 베젤(bezel) 영역(B)을 줄일 수 있다. 베젤(bezel) 영역(B)은 액티브 영역(Active Area)가 아닌 액정표시패널(10)의 테두리 부분을 의미한다.

[0035] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

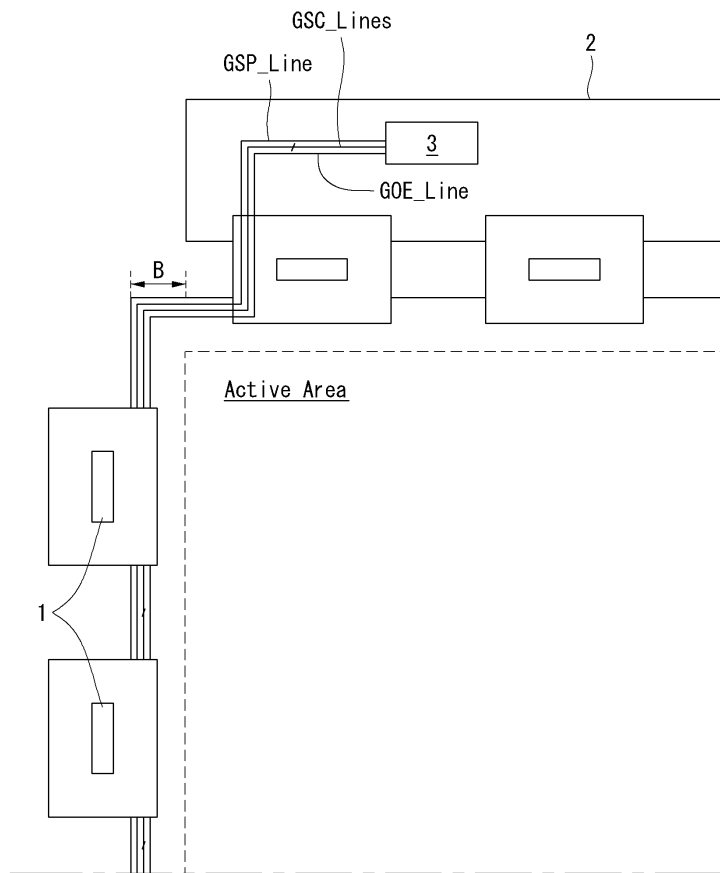
부호의 설명

[0036]

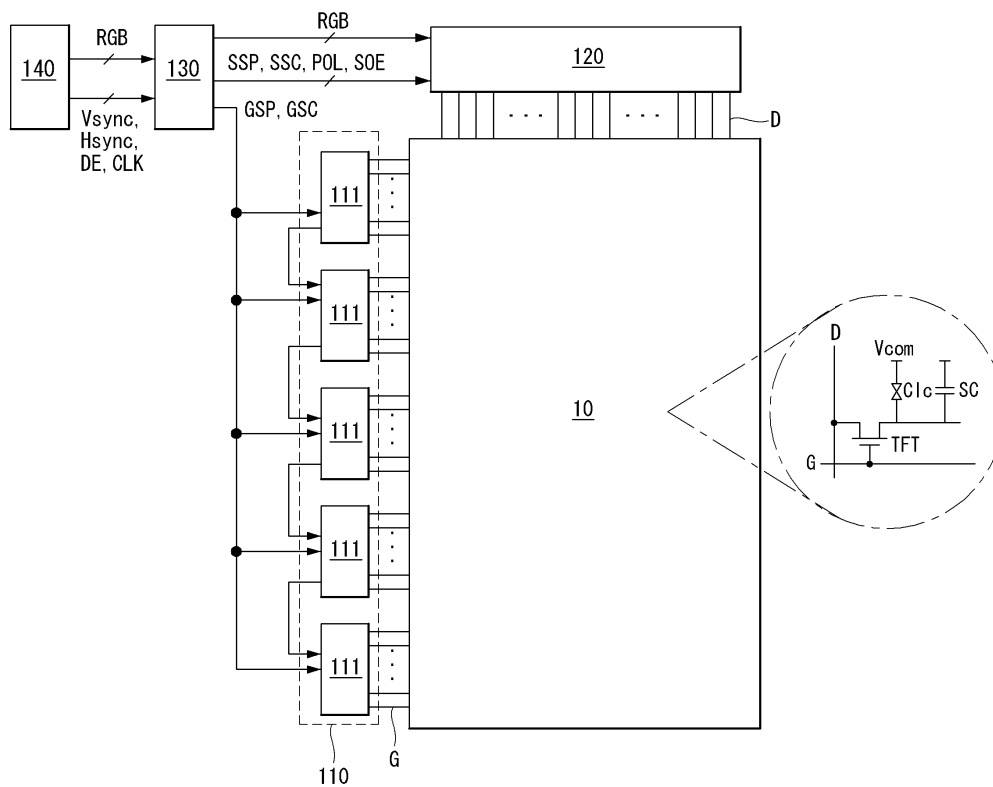
10: 표시패널	110: 게이트 구동부
111: 게이트 드라이브 IC	120: 데이터 구동부
130: 타이밍 콘트롤러	140: 호스트 시스템
200: 인쇄회로보드	210: 테이프 캐리어 패키지
301: 쉬프트 레지스터	302: AND 게이트
303: 레벨 쉬프터	

도면

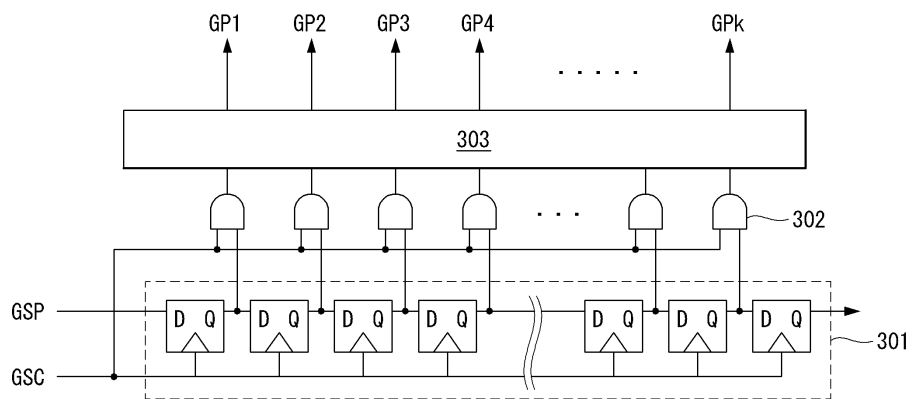
도면1



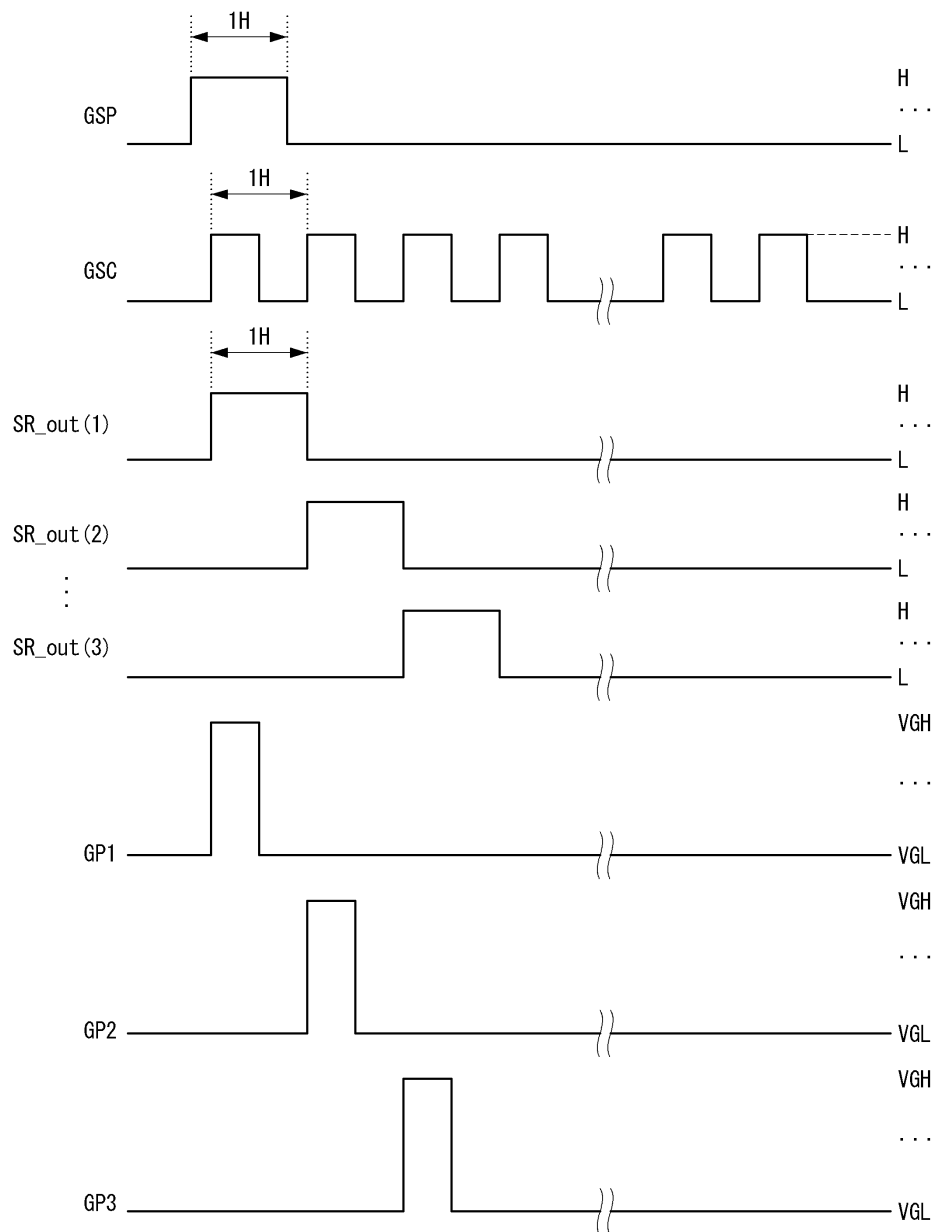
도면2



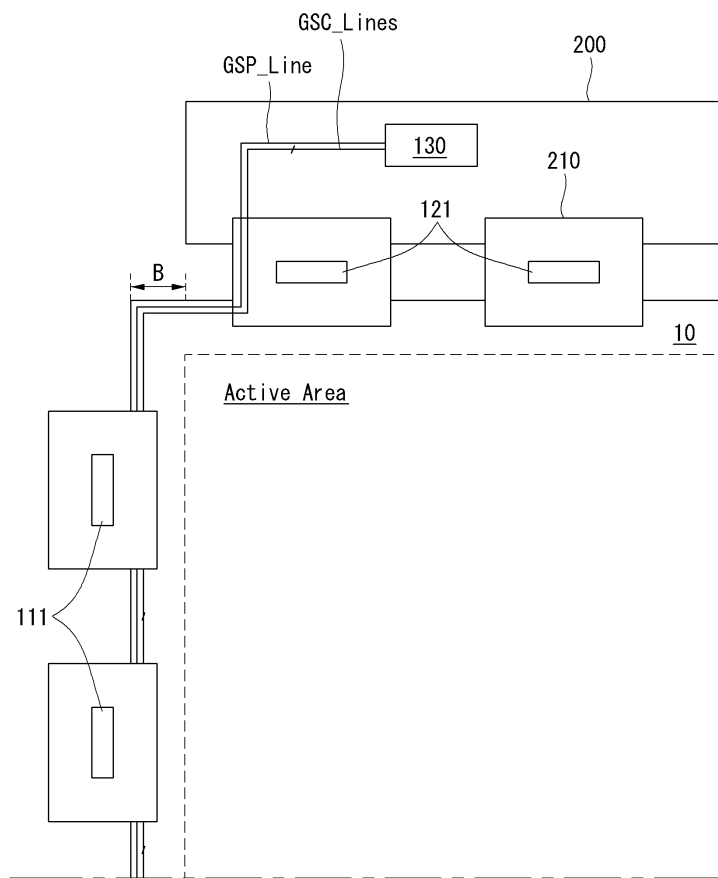
도면3



도면4



도면5



专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	KR1020120073812A	公开(公告)日	2012-07-05
申请号	KR1020100135690	申请日	2010-12-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	RYU SUNG BIN 류성빈 LEE CHUL KWON 이철권		
发明人	류성빈 이철권		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3677 G09G2310/08 G09G2310/0286 G09G2230/00		
其他公开文献	KR101777869B1		
外部链接	Espacenet		

摘要(译)

目的：提供一种液晶显示装置及其驱动方法，通过在没有栅极输出使能信号的情况下连续向液晶显示面板的栅极线提供栅极脉冲，去除边框区域中的栅极输出使能信号。结构：液晶显示面板（10）包括切换提供给像素电极的数据电压的晶体管。数据驱动单元（110）将数据电压提供给数据线。栅极驱动单元（120）包括多个栅极驱动IC，其依次向栅极线提供栅极脉冲。时序控制器（130）控制栅极驱动单元和数据驱动单元的操作时序。主机系统（140）向定时控制器提供定时信号。COPYRIGHT KIPO 2012

