



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2018년09월21일

(11) 등록번호 10-1901363

(24) 등록일자 2018년09월17일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2011-0106786

(22) 출원일자 2011년10월19일

심사청구일자 2016년10월13일

(65) 공개번호 10-2013-0042733

(43) 공개일자 2013년04월29일

(56) 선행기술조사문헌

KR1020080007005 A*

(뒷면에 계속)

전체 청구항 수 : 총 12 항

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김영진

경상북도 칠곡군 석적읍 동중리9길 13, B동 213호
(LG디스플레이나래원기숙사)

(74) 대리인

특히 법인으로알

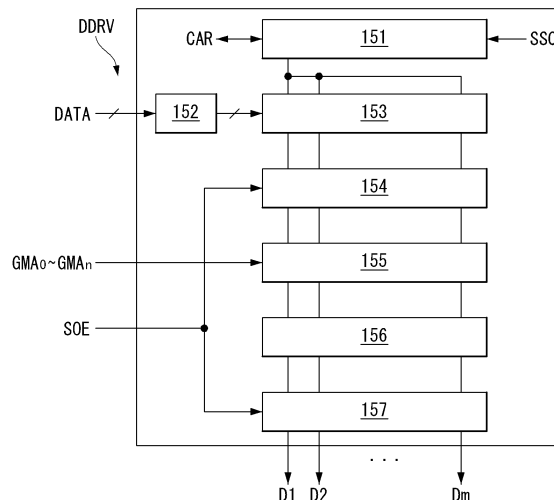
심사관 : 이옥우

(54) 발명의 명칭 액정표시장치 및 이의 구동방법

(57) 요약

본 발명의 실시예는, 서브 픽셀을 포함하는 액정패널; 서브 픽셀에 연결된 게이트라인을 통해 게이트신호를 공급하는 게이트구동부; 및 서브 픽셀에 연결된 데이터라인을 통해 출력이 예정된 제1양의데이터전압과 제2음의데이터전압을 각각 반전하여 제1음의데이터전압과 제2양의데이터전압을 포함하는 데이터전압을 추가로 생성하고, 제1양의데이터전압, 제1음의데이터전압, 제2양의데이터전압 및 제2음의데이터전압의 출력 순서를 달리하여 출력하는 데이터구동부를 포함하는 액정표시장치를 제공한다.

대표도 - 도4



(56) 선행기술조사문헌

KR1020100005978A

KR1020120037658A

JP2008170994 A

KR1020070118509 A

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

서브 픽셀을 포함하는 액정패널;

상기 서브 픽셀에 연결된 게이트라인을 통해 게이트신호를 공급하는 게이트구동부; 및

상기 서브 픽셀에 연결된 데이터라인을 통해 출력이 예정된 제1양의데이터전압과 제2음의데이터전압을 각각 반전하여 제1음의데이터전압과 제2양의데이터전압을 포함하는 데이터전압을 생성하고,

상기 제1양의데이터전압, 상기 제1음의데이터전압, 상기 제2양의데이터전압 및 상기 제2음의데이터전압의 출력 순서를 프레임별로 달리하여 출력하는 데이터구동부를 포함하고,

상기 제1양의데이터전압, 상기 제1음의데이터전압, 상기 제2양의데이터전압 및 상기 제2음의데이터전압은 전체적으로 대칭을 이루거나 시간차를 두고 대칭을 이루도록 출력되는 액정표시장치.

청구항 2

제1항에 있어서,

상기 데이터구동부는

상기 제1음의데이터전압과 상기 제2양의데이터전압을 포함하는 상기 데이터전압을 추가로 생성하는 데이터반전부와,

상기 데이터반전부로부터 출력되는 상기 제1양의데이터전압, 상기 제1음의데이터전압, 상기 제2양의데이터전압 및 상기 제2음의데이터전압의 출력 순서를 프레임별로 달리하는 데이터선택부를 포함하는 액정표시장치.

청구항 3

제1항에 있어서,

상기 데이터구동부는

상기 제1양의데이터전압, 상기 제1음의데이터전압, 상기 제2양의데이터전압 및 상기 제2음의데이터전압의 출력 순서를 $N(N \geq 1 \text{ 정수})$ 프레임별로 랜덤하게 달리하여 출력하는 것을 특징으로 하는 액정표시장치.

청구항 4

제1항에 있어서,

상기 제1양의데이터전압은 상기 제2양의데이터전압 대비 고레벨을 갖고,

상기 제2음의데이터전압은 상기 제1음의데이터전압 대비 저레벨을 갖는 것을 특징으로 하는 액정표시장치.

청구항 5

제1항에 있어서,

상기 데이터구동부는

제1기간에 상기 제1양의데이터전압을 출력하고 제2기간에 상기 제1음의데이터전압으로 출력하고 제3기간에 상기 제1양의데이터전압보다 저레벨을 갖는 상기 제2양의데이터전압을 출력하고 제4기간에 상기 제1음의데이터전압보다 저레벨을 갖는 상기 제2음의데이터전압을 출력하는 것을 특징으로 하는 액정표시장치.

청구항 6

제1항에 있어서,

상기 데이터구동부는

제1기간에 상기 제1양의데이터전압을 출력하고 제2기간에 상기 제2음의데이터전압을 출력하고 제3기간에 상기 제1양의데이터전압보다 저레벨을 갖는 상기 제2양의데이터전압으로 출력하고 제4기간에 상기 제2음의데이터전압보다 고레벨을 갖는 상기 제1음의데이터전압을 출력하는 것을 특징으로 하는 액정표시장치.

청구항 7

서브 픽셀에 연결된 게이트라인을 통해 게이트신호를 공급하는 단계;

상기 서브 픽셀에 연결된 데이터라인을 통해 출력이 예정된 제1양의데이터전압과 제2음의데이터전압을 각각 반전하여 제1음의데이터전압과 제2양의데이터전압을 추가로 생성하는 단계; 및

상기 제1양의데이터전압, 상기 제1음의데이터전압, 상기 제2양의데이터전압 및 상기 제2음의데이터전압의 출력 순서를 프레임별로 달리하여 상기 서브 픽셀에 연결된 데이터라인을 통해 데이터전압을 공급하는 단계를 포함하고,

상기 제1양의데이터전압, 상기 제1음의데이터전압, 상기 제2양의데이터전압 및 상기 제2음의데이터전압은 전체적으로 대칭을 이루거나 시간차를 두고 대칭을 이루도록 출력되는 액정표시장치의 구동방법.

청구항 8

제7항에 있어서,

상기 데이터전압 공급 단계는

상기 제1양의데이터전압, 상기 제1음의데이터전압, 상기 제2양의데이터전압 및 상기 제2음의데이터전압의 출력 순서를 N(N은 1 이상 정수) 프레임별로 랜덤하게 달리하여 출력하고,

상기 제1양의데이터전압은 상기 제2양의데이터전압 대비 고레벨을 갖고 상기 제2음의데이터전압은 상기 제1음의데이터전압 대비 저레벨을 갖는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 9

제7항에 있어서,

상기 데이터전압 공급 단계는

제1기간에 상기 제1양의데이터전압을 출력하고 제2기간에 상기 제1음의데이터전압으로 출력하고 제3기간에 상기 제1양의데이터전압보다 낮은 전압레벨을 갖는 상기 제2양의데이터전압을 출력하고 제4기간에 상기 제1음의데이터전압보다 낮은 전압레벨을 갖는 상기 제2음의데이터전압으로 출력하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 10

제7항에 있어서,

상기 데이터전압 공급 단계는

제1기간에 상기 제1양의데이터전압을 출력하고 제2기간에 상기 제2음의데이터전압을 출력하고 제3기간에 상기 제1양의데이터전압보다 저레벨을 갖는 상기 제2양의데이터전압으로 출력하고 제4기간에 상기 제2음의데이터전압보다 고레벨을 갖는 상기 제1음의데이터전압을 출력하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 11

제1항에 있어서,

상기 데이터구동부는

상기 액정패널에 공급되는 공통전압을 기준으로 데이터전압의 극성이 어느 한쪽으로 치우치지 않도록 상기 제1양의데이터전압, 상기 제1음의데이터전압, 상기 제2양의데이터전압 및 상기 제2음의데이터전압의 출력 순서를 프레임별로 달리하는 액정표시장치.

청구항 12

제1항에 있어서,

상기 제1양의데이터전압, 상기 제1음의데이터전압, 상기 제2양의데이터전압 및 상기 제2음의데이터전압의 휘도와 상기 출력이 예정된 제1양의데이터전압과 제2음의데이터전압의 휘도는 동일한 액정표시장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예는 액정표시장치 및 이의 구동방법에 관한 것이다.

배경 기술

[0002] 정보화 기술이 발달함에 따라 사용자와 정보간의 연결 매체인 표시장치의 시장이 커지고 있다. 이에 따라, 액정표시장치(Liquid Crystal Display: LCD), 유기전계발광소자(Organic Light Emitting Diodes: OLED) 및 플라즈마 디스플레이 패널(Plasma Display Panel: PDP) 등과 같은 평판표시장치(Flat Panel Display: FPD)의 사용이 증가하고 있다. 그 중 고해상도를 구현할 수 있고 소형화뿐만 아니라 대형화가 가능한 액정표시장치가 널리 사용되고 있다.

[0003] 액정표시장치는 트랜지스터, 스토리지 커패시터 및 픽셀전극 등이 형성된 트랜지스터기판과 컬러필터 및 블랙매트릭스 등이 형성된 컬러필터기판 사이에 위치하는 액정층을 갖는 액정패널을 포함한다. 액정패널은 화소전극과 공통전극에 형성되는 전계로 액정층의 배열 방향을 조절하여 백라이트유닛으로부터 입사된 광을 출사하는 방식으로 영상을 표시한다.

[0004] 액정은 기본적으로 유전 이방성(Dielectric Anisotropy) 특성을 지니고 있기 때문에 액정의 직류(DC) 성분의 유기를 방지하기 위해 교류 구동을 한다. 이를 위해, 데이터구동부는 공통전압을 기준으로 양의데이터전압과 음의데이터전압을 교번하는 방식으로 데이터전압을 출력한다.

[0005] 그런데, 종래 데이터구동부의 경우 목표 감마에 휘도를 설정하다 보면 구동 능력 특성상 양의데이터전압과 음의데이터전압이 불균일하게 생성 및 출력된다. 이때, 불균일하게 출력된 데이터전압으로 액정패널이 화면을 장시간 유지할 경우 액정에 직류전압이 유기되어 잔상이 발생하게 되므로 이의 개선이 요구된다.

발명의 내용

해결하려는 과제

[0006] 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 실시예는, 데이터전압이 어느 한쪽으로 포지티브 상태나 네거티브 상태로 치우치는 현상을 방지하여 액정패널이 특정 화면을 장시간 유지하더라도 액정의 직류전압 유기에 따른 잔상 발생 문제를 개선할 수 있는 액정표시장치와 이의 구동방법을 제공하는 것이다.

과제의 해결 수단

[0007] 상술한 과제 해결 수단으로 본 발명의 실시예는, 서브 픽셀을 포함하는 액정패널; 서브 픽셀에 연결된 게이트라인을 통해 게이트신호를 공급하는 게이트구동부; 및 서브 픽셀에 연결된 데이터라인을 통해 출력이 예정된 제1양의데이터전압과 제2음의데이터전압을 각각 반전하여 제1음의데이터전압과 제2양의데이터전압을 포함하는 데이터전압을 추가로 생성하고, 제1양의데이터전압, 제1음의데이터전압, 제2양의데이터전압 및 제2음의데이터전압의 출력 순서를 달리하여 출력하는 데이터구동부를 포함하는 액정표시장치를 제공한다.

[0008] 데이터구동부는 데이터라인을 통해 출력이 예정된 제1양의데이터전압과 제2음의데이터전압을 각각 반전하여 제1음의데이터전압과 제2양의데이터전압을 포함하는 데이터전압을 생성하는 데이터반전부와, 데이터반전부로부터 출력되는 제1양의데이터전압, 제1음의데이터전압, 제2양의데이터전압 및 제2음의데이터전압의 출력 순서를 N(N은 1 이상 정수) 프레임별로 달리하는 데이터선택부를 포함할 수 있다.

[0009] 데이터구동부는 제1양의데이터전압, 제1음의데이터전압, 제2양의데이터전압 및 제2음의데이터전압의 출력 순서

를 프레임별로 랜덤하게 달리하여 출력할 수 있다.

- [0010] 제1양의데이터전압은 제2양의데이터전압 대비 고레벨을 갖고, 제2음의데이터전압은 제1음의데이터전압 대비 저레벨을 가질 수 있다.
- [0011] 데이터구동부는 제1기간에 제1양의데이터전압을 출력하고 제2기간에 제1음의데이터전압으로 출력하고 제3기간에 제1양의데이터전압보다 저레벨을 갖는 제2양의데이터전압을 출력하고 제4기간에 제1음의데이터전압보다 저레벨을 갖는 제2음의데이터전압을 출력할 수 있다.
- [0012] 데이터구동부는 제1기간에 제1양의데이터전압을 출력하고 제2기간에 제2음의데이터전압을 출력하고 제3기간에 제1양의데이터전압보다 저레벨을 갖는 제2양의데이터전압으로 출력하고 제4기간에 제2음의데이터전압보다 고레벨을 갖는 제1음의데이터전압을 출력할 수 있다.
- [0013] 다른 측면에서 본 발명의 실시예는, 서브 픽셀에 연결된 게이트라인을 통해 게이트신호를 공급하는 단계; 서브 픽셀에 연결된 데이터라인을 통해 출력이 예정된 제1양의데이터전압과 제2음의데이터전압을 각각 반전하여 제1음의데이터전압과 제2양의데이터전압을 추가로 생성하는 단계; 및 제1양의데이터전압, 제1음의데이터전압, 제2양의데이터전압 및 제2음의데이터전압의 출력 순서를 달리하여 서브 픽셀에 연결된 데이터라인을 통해 데이터전압을 공급하는 단계를 포함하는 액정표시장치의 구동방법을 제공한다.
- [0014] 데이터전압 공급 단계는 제1양의데이터전압, 제1음의데이터전압, 제2양의데이터전압 및 제2음의데이터전압의 출력 순서를 $N(N \text{은 } 1 \text{ 이상 정수})$ 프레임별로 랜덤하게 달리하여 출력하고, 제1양의데이터전압은 제2양의데이터전압 대비 고레벨을 갖고 제2음의데이터전압은 제1음의데이터전압 대비 저레벨을 가질 수 있다.
- [0015] 데이터전압 공급 단계는 제1기간에 제1양의데이터전압을 출력하고 제2기간에 제1음의데이터전압으로 출력하고 제3기간에 제1양의데이터전압보다 저레벨을 갖는 제2양의데이터전압을 출력하고 제4기간에 제1음의데이터전압보다 저레벨을 갖는 제2음의데이터전압을 출력할 수 있다.
- [0016] 데이터전압 공급 단계는 제1기간에 제1양의데이터전압을 출력하고 제2기간에 제2음의데이터전압을 출력하고 제3기간에 제1양의데이터전압보다 저레벨을 갖는 제2양의데이터전압으로 출력하고 제4기간에 제2음의데이터전압보다 고레벨을 갖는 제1음의데이터전압을 출력할 수 있다.

발명의 효과

- [0017] 본 발명의 실시예는, 데이터전압이 어느 한쪽으로 포지티브 상태나 네거티브 상태로 치우치는 현상을 방지하여 액정패널이 특정 화면을 장시간 유지하더라도 액정의 직류전압 유기에 따른 잔상 발생 문제를 개선할 수 있는 액정표시장치와 이의 구동방법을 제공하는 효과가 있다.

도면의 간단한 설명

- [0018] 도 1은 본 발명의 일 실시예에 따른 액정표시장치의 개략적인 블록도.
 도 2는 서브 픽셀의 회로 구성예시도.
 도 3은 게이트 구동부의 블록도.
 도 4는 본 발명의 일 실시예에 따른 데이터구동부의 개략적인 구성도.
 도 5는 데이터구동부로부터 출력된 데이터전압의 일 예를 나타낸 파형도.
 도 6은 데이터구동부로부터 출력된 데이터전압의 다른 예를 나타낸 파형도.
 도 7은 프레임 인버전 방식으로 구동하는 액정표시장치를 나타낸 도면.
 도 8은 도트 인버전 방식으로 구동하는 액정표시장치를 나타낸 도면.
 도 9는 라인 인버전 방식으로 구동하는 액정표시장치를 나타낸 도면.
 도 10은 본 발명의 일 실시예에 따른 액정표시장치의 구동방법을 설명하기 위한 흐름도.

발명을 실시하기 위한 구체적인 내용

- [0019] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

- [0020] 도 1은 본 발명의 일 실시예에 따른 액정표시장치의 개략적인 블록도 이고, 도 2는 서브 픽셀의 회로 구성예시도 이며, 도 3은 게이트 구동부의 블록도 이다.
- [0021] 도 1 내지 도 3에 도시된 바와 같이, 본 발명의 일 실시예에 따른 액정표시장치에는 타이밍제어부(TCN), 전원부(PWR), 공통전압구동부(VcomG), 데이터구동부(DDRV), 게이트구동부(SDRV), 액정패널(PNL) 및 백라이트유닛(BLU)이 포함된다.
- [0022] 타이밍제어부(TCN)는 외부로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE) 및 데이터신호(DATA)를 공급받는다. 타이밍제어부(TCN)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE) 등의 타이밍신호를 이용하여 데이터구동부(DDRV)와 게이트구동부(SDRV)의 동작 타이밍을 제어한다.
- [0023] 타이밍제어부(TCN)는 1 수평기간의 데이터 인에이블 신호(DE)를 카운트하여 프레임기간을 판단할 수 있으므로 외부로부터 공급되는 수직 동기신호(Vsync)와 수평 동기신호(Hsync)는 생략될 수 있다. 타이밍제어부(TCN)에서 생성되는 대표적인 제어신호들에는 게이트구동부(SDRV)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터구동부(DDRV)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)가 포함된다.
- [0024] 게이트 타이밍 제어신호(GDC)에는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 시프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등이 포함된다. 게이트 스타트 펄스(GSP)는 첫 번째 게이트신호가 발생하는 게이트 드라이브 IC(Integrated Circuit)에 공급된다. 게이트 시프트 클럭(GSC)은 게이트 드라이브 IC들에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스(GSP)를 시프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호(GOE)는 게이트 드라이브 IC들의 출력을 제어한다.
- [0025] 데이터 타이밍 제어신호(DDC)에는 소스 스타트 펄스(Source, Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE) 등이 포함된다. 소스 스타트 펄스(SSP)는 데이터구동부(DDRV)의 데이터 샘플링 시작 시점을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 데이터구동부(DDRV) 내에서 데이터의 샘플링 동작을 제어하는 클럭신호이다. 소스 출력 인에이블신호(SOE)는 데이터구동부(DDRV)의 출력을 제어한다. 한편, 데이터구동부(DDRV)에 공급되는 소스 스타트 펄스(SSP)는 데이터전송 방식에 따라 생략될 수도 있다.
- [0026] 전원부(PWR)는 시스템보드로부터 공급되는 전압(Vin)을 달리하여 구동전압으로 생성하고 생성된 구동전압을 타이밍제어부(TCN), 데이터구동부(DDRV), 게이트 구동부(SDRV), 공통전압구동부(VcomG) 및 액정패널(PNL) 중 어느 하나 이상에 공급한다. 또한, 전원부(PWR)는 감마전압(GMA0~GMA_n)을 생성하고 이를 데이터구동부(DDRV)와 액정패널(PNL)에 공급한다.
- [0027] 공통전압구동부(VcomG)는 전원부(PWR)로부터 공급된 전압을 이용하여 공통전압을 생성하고 이를 공통전압라인들(Vcom)에 공급한다. 공통전압구동부(VcomG)는 액정패널(PNL) 상에 형성되거나 액정패널(PNL)의 외부에 형성된다.
- [0028] 액정패널(PNL)은 영상을 표시한다. 액정패널(PNL)에는 박막트랜지스터기판(이하 TFT기판으로 약칭)과 컬러필터기판 사이에 위치하는 액정층이 포함된다. TFT기판에는 데이터라인들, 게이트라인들, 공통전압라인들, TFT들, 스토리지 커패시터들 등이 형성되고, 컬러필터기판에는 블랙매트릭스들, 컬러필터들 등이 형성된다. 액정패널(PNL)의 TFT기판과 컬러필터기판에는 편광판이 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다. 액정패널(PNL)에는 상호 교차하는 데이터라인들과 게이트라인들에 의해 정의된 서브 픽셀들(SP)이 포함된다.
- [0029] 액정패널(PNL)에 형성된 서브 픽셀(SP)은 다음의 도 2와 같은 회로 구성을 가질 수 있다. 스위칭 트랜지스터(TFT)는 게이트신호가 공급되는 게이트라인(G1)에 게이트가 연결되고 데이터신호가 공급되는 데이터라인(D1)에 일단이 연결되며 제1노드(n1)에 타단이 연결된다. 액정셀(C1c)의 일측에 위치하는 화소전극(1)은 스위칭 트랜지스터(TFT)의 타단에 연결된 제1노드(n1)에 일단이 연결되며 액정셀(C1c)의 타측에 위치하는 공통전극(2)은 공통전압배선(Vcom)에 연결된다. 스토리지커패시터(Cst)는 제1노드(n1)에 일단이 연결되며 공통전압배선(Vcom)에 타단이 연결된다. 이와 같은 서브 픽셀(SP) 구조를 갖는 액정패널(PNL)은 게이트라인(G1)을 통해 공급되는 게이트신호와 데이터라인(D1)을 통해 공급되는 데이터신호에 따라 백라이트유닛(BLU)으로부터 제공된 광에 대한 투과량의 변화를 일으켜 화상을 표시할 수 있다.
- [0030] 위와 같이 동작하는 액정패널(PNL)은 IPS(In Plane Switching) 모드, FFS(Fringe Field Switching) 모드,

TN(Twisted Nematic) 모드, VA(Vertical Alignment) 모드뿐 아니라 어떠한 액정 모드로도 구현될 수 있다.

- [0031] 백라이트유닛(BLU)은 액정패널(PNL)에 광을 제공한다. 백라이트유닛(BLU)은 직류전원부, 발광부들, 트랜지스터들 및 구동제어부 등을 포함하는 광원회로부와 커버버텀, 도광판 및 광학시트 등을 포함하는 광학기구부를 포함한다.
- [0032] 백라이트유닛(BLU)은 엣지형(edge type), 듀얼형(dual type), 직하형(direct type) 등으로 다양하게 구성될 수 있다. 여기서, 엣지형은 액정패널(PNL)의 일측면에 발광다이오드들이 줄(또는 스트링) 형태로 배치된 것이다. 듀얼형은 액정패널(PNL)의 양측면에 발광다이오드들이 줄(또는 스트링) 형태로 배치된 것이다. 직하형은 액정패널(PNL)의 하부에 발광다이오드들이 블록 또는 매트릭스 형태로 배치된 것이다.
- [0033] 게이트구동부(SDRV)는 타이밍제어부(TCN)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 액정패널(PNL)에 포함된 서브 픽셀들(SP)의 TFT들이 동작 가능한 게이트 구동전압의 스윙폭으로 신호의 레벨을 시프트시키면서 게이트신호를 순차적으로 생성한다. 게이트구동부(SDRV)는 게이트라인들(GL)을 통해 생성된 게이트신호를 액정패널(PNL)에 포함된 서브 픽셀들(SP)에 공급한다.
- [0034] 도 3에 도시된 바와 같이, 게이트구동부(SDRV)는 게이트 드라이브 IC들로 구성된다. 게이트구동부(SDRV)에는 쉬프트레지스터(61), 레벨슈프터(63), 쉬프트레지스터(61), 다수의 논리곱 앤드게이트(62) 및 인버터(64) 등이 포함된다. 쉬프트레지스터(61)는 종속적으로 접속된 다수의 D-플립플롭을 이용하여 게이트 스타트 펄스(GSP)를 게이트 쉬프트 클럭(GSC)에 따라 순차적으로 시프트시킨다. 앤드게이트들(62)은 각각 쉬프트레지스터(61)의 출력신호와 게이트 출력 인에이블신호(GOE)의 반전신호를 논리곱하여 출력을 발생한다. 인버터(64)는 게이트 출력 인에이블신호(GOE)를 반전시켜 앤드게이트들(62)에 공급한다. 레벨슈프터(63)는 앤드게이트(62)의 출력전압 스윙폭을 표시패널(PNL)에 포함된 트랜지스터들이 동작 가능한 게이트전압의 스윙폭으로 시프트시킨다. 레벨슈프터(63)로부터 출력되는 게이트신호는 게이트라인들(GL)에 순차적으로 공급된다.
- [0035] 한편, 도 3을 참조하여 설명한 게이트구동부(SDRV)는 집적회로(IC) 방식으로 구성된 경우를 일례로 한 것이다. 그러므로, 게이트구동부(SDRV)가 박막트랜지스터 공정시 기판에 형성되는 게이트인패널(Gate-In Panel) 방식으로 구성될 경우 이와 다른 형태를 갖게 된다.
- [0036] 데이터구동부(DDRV)는 타이밍제어부(TCN)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍제어부(TCN)로부터 공급되는 데이터신호(DATA)를 샘플링하고 래치하여 병렬 데이터 체계의 데이터로 변환한다. 데이터구동부(DDRV)는 병렬 데이터 체계의 데이터로 변환할 때, 데이터신호(DATA)를 감마 기준전압으로 변환한다. 데이터구동부(DDRV)는 데이터라인들(DL)을 통해 변환된 데이터전압(DATA)을 액정패널(PNL)에 포함된 서브 픽셀들(SP)에 공급한다.
- [0037] 데이터구동부(DDRV)는 서브 픽셀들(SP)에 연결된 데이터라인들(DL)을 통해 출력이 예정된 제1양의데이터전압과 제2양의데이터전압을 각각 반전하여 제1음의데이터전압과 제2양의데이터전압을 포함하는 데이터전압을 추가로 생성한다. 그리고, 데이터구동부(DDRV)는 제1양의데이터전압, 제1음의데이터전압, 제2양의데이터전압 및 제2음의데이터전압의 출력 순서가 달라지도록 데이터전압의 출력 순서를 보정하여 출력할 수 있는데 이에 대한 설명은 이하에서 다룬다.
- [0038] 이하, 본 발명의 일 실시예에 따른 데이터구동부에 대해 더욱 자세히 설명한다.
- [0039] 도 4는 본 발명의 일 실시예에 따른 데이터구동부의 개략적인 구성도이고, 도 5는 데이터구동부로부터 출력된 데이터전압의 일 예를 나타낸 파형도 이며, 도 6은 데이터구동부로부터 출력된 데이터전압의 다른 예를 나타낸 파형도 이다.
- [0040] 도 4에 도시된 바와 같이, 데이터구동부(DDRV)는 데이터 드라이브 IC들로 구성된다. 데이터구동부(DDRV)에는 쉬프트 레지스터(151), 데이터 레지스터(152), 제1래치(153), 제2래치(154), 변환부(155), 데이터반전부(156) 및 데이터선택부(157)이 포함된다.
- [0041] 쉬프트레지스터(151)는 타이밍 구동부(TCN)로부터 공급된 소스 샘플링 클럭(SSC)을 시프트시킨다. 쉬프트레지스터(151)는 이웃하는 다음 단의 소스 드라이브 IC의 쉬프트레지스터에 캐리신호(CAR)를 전달한다. 데이터 레지스터(152)는 타이밍 구동부(TCN)로부터 공급된 데이터신호(DATA)를 일시 저장하고 이를 제1래치(153)에 공급한다. 제1래치(153)는 쉬프트레지스터(151)로부터 순차적으로 공급되는 클럭에 따라 직렬로 입력되는 데이터신호(DATA)를 샘플링하여 래치한 다음 래치한 데이터들을 동시에 출력한다. 제2래치(154)는 제1래치(153)로부터 공급되는 데이터들을 래치한 다음 소스 출력 인에이블신호(SOE)에 응답하여 다른 소스 드라이브 IC들의 제2래치

(154)와 동기 하여 래치한 데이터들을 동시에 출력한다. 변환부(155)는 제2래치(154)로부터 입력되는 데이터 신호(DATA)를 감마 기준전압(GMA1~GMA_n)으로 변환한다. 데이터반전부(156)는 데이터라인들(D1~D_m)을 통해 출력이 예정된 제1양의데이터전압과 제2음의데이터전압을 각각 반전하여 제1음의데이터전압과 제2양의데이터전압을 추가로 생성한다. 데이터선택부(157)는 데이터반전부(156)부터 출력되는 제1양의데이터전압, 제1음의데이터전압, 제2양의데이터전압 및 제2음의데이터전압의 출력 순서를 N(N은 1 이상 정수) 프레임별로 달리하고 소스 출력 인 에이블신호(SOE)에 응답하여 데이터라인들(D1~D_m)에 공급한다.

[0042] 위의 설명에서, 데이터반전부(156)는 차지펌프 또는 감마 설정값을 역으로 변환하는 변환부를 이용할 수 있다. 그리고 데이터선택부(157)는 데이터라인들(D1~D_m)을 통해 출력되는 데이터전압을 제어하는 출력회로부를 포함하는 구성으로 도시하였다. 그러나, 데이터선택부(157)와 출력회로부는 별도로 구성될 수 있다.

[0043] 데이터구동부(DDRV)는 제1양의데이터전압, 제1음의데이터전압, 제2양의데이터전압 및 제2음의데이터전압의 출력 순서를 적어도 하나의 프레임별로 랜덤하게 달리하여 출력한다. 여기서, 제1양의데이터전압은 제2양의데이터전압 대비 고레벨을 갖고, 제2음의데이터전압은 제1음의데이터전압 대비 저레벨을 갖는다.

[0044] 도 5에는 데이터구동부(DDRV)로부터 출력되는 데이터전압의 일 예가 도시된다. 데이터구동부(DDRV)는 도 5(I)와 같이 제1프레임(Frame1) 동안 출력이 예정된 제1양의데이터전압(a)을 이용하여, 도 5(II)와 같이 제1양의데이터전압(①)과 더불어 이를 반전한 제1음의데이터전압(②)을 추가로 생성한다. 그리고, 도 5(II)와 같이 제1양의데이터전압(①)과 제1음의데이터전압(②)이 제1기간(P1)과 제2기간(P2)으로 나누어 출력되도록 데이터전압의 출력 순서를 달리한다. 여기서, 제1양의데이터전압(①)은 공통전압(Vcom)을 기준으로 고레벨의 양의전압을 갖고, 제1음의데이터전압(②)은 공통전압(Vcom)을 기준으로 고레벨의 음의전압을 갖는다.

[0045] 이와 마찬가지로, 데이터구동부(DDRV)는 도 5(I)와 같이 제2프레임(Frame2) 동안 출력이 예정된 제2음의데이터전압(b)을 이용하여, 도 5(II)와 같이 제2음의데이터전압(④)과 더불어 이를 반전한 제2양의데이터전압(③)을 추가로 생성한다. 그리고, 도 5(II)와 같이 제2양의데이터전압(③)과 제2음의데이터전압(④)이 제3기간(P3)과 제4기간(P4)으로 나누어 출력되도록 데이터전압의 출력 순서를 달리한다. 여기서, 제2양의데이터전압(③)은 공통전압(Vcom)을 기준으로 제1양의데이터전압(①) 대비 저레벨의 양의전압을 갖고, 제2음의데이터전압(④)은 공통전압(Vcom)을 기준으로 제1음의데이터전압(②) 대비 저레벨의 음의전압을 갖는다.

[0046] 즉, 데이터구동부(DDRV)의 데이터반전부(156) 및 데이터선택부(157)는 출력이 예정된 제1양의데이터전압(a)과 제2음의데이터전압(b)이 제1양의데이터전압(①), 제1음의데이터전압(②), 제2양의데이터전압(③) 및 제2음의데이터전압(④) 순으로 출력되도록 추가 생성된 전압을 기입함과 더불어 출력 순서가 조절되도록 데이터전압을 보정한다.

[0047] 도 6에는 데이터구동부(DDRV)로부터 출력되는 데이터전압의 다른 예가 도시된다. 데이터구동부(DDRV)는 도 6(I)와 같이 제1프레임(Frame1) 동안 출력이 예정된 제1양의데이터전압(a)을 이용하여, 도 6(II)와 같이 제1양의데이터전압(①)과 더불어 이를 반전한 제1음의데이터전압(②)을 추가로 생성한다. 그리고, 도 6(II)와 같이 제1양의데이터전압(①)과 제1음의데이터전압(②)이 제1기간(P1)과 제4기간(P4)으로 나누어 출력되도록 데이터전압의 출력 순서를 달리한다. 여기서, 제1양의데이터전압(①)은 공통전압(Vcom)을 기준으로 고레벨의 양의전압을 갖고, 제1음의데이터전압(②)은 공통전압(Vcom)을 기준으로 고레벨의 음의전압을 갖는다.

[0048] 이와 마찬가지로, 데이터구동부(DDRV)는 도 6(I)와 같이 제2프레임(Frame2) 동안 출력이 예정된 제2음의데이터전압(b)을 이용하여, 도 6(II)와 같이 제2음의데이터전압(④)과 더불어 이를 반전한 제2양의데이터전압(③)을 추가로 생성한다. 그리고, 도 6(II)와 같이 제2음의데이터전압(④)과 제2양의데이터전압(③)이 제2기간(P2)과 제3기간(P3)으로 나누어 출력되도록 데이터전압의 출력 순서를 달리한다. 여기서, 제2양의데이터전압(③)은 공통전압(Vcom)을 기준으로 제1양의데이터전압(①) 대비 저레벨의 양의전압을 갖고, 제2음의데이터전압(④)은 공통전압(Vcom)을 기준으로 제1음의데이터전압(②) 대비 저레벨의 음의전압을 갖는다.

[0049] 즉, 데이터구동부(DDRV)의 데이터반전부(156) 및 데이터선택부(157)는 출력이 예정된 제1양의데이터전압(a)과 제2음의데이터전압(b)이 제1양의데이터전압(①), 제2음의데이터전압(④), 제2양의데이터전압(③) 및 제1음의데이터전압(②) 순으로 출력되도록 추가 생성된 전압을 기입함과 더불어 출력 순서가 조절되도록 데이터전압을 보정한다.

[0050] 도 7은 프레임 인버전 방식으로 구동하는 액정표시장치를 나타낸 도면이고, 도 8은 도트 인버전 방식으로 구동하는 액정표시장치를 나타낸 도면이며, 도 9는 라인 인버전 방식으로 구동하는 액정표시장치를 나타낸 도면이다.

- [0051] 도 7 내지 도 9와 같이, 액정표시장치는 직류(DC) 성분의 유기에 따른 문제로부터 벗어나기 위해 다양한 인버전 방식으로 구동을 한다. 본 발명의 실시예는 데이터전압의 출력을 랜덤하게 달리하여, 도 7 내지 도 9와 같은 프레임 인버전 방식, 도트 인버전 방식 및 라인 인버전 방식뿐만 아니라 컬럼 인버전 방식 등 다양한 방식에 적용될 수 있다.
- [0052] 이하, 본 발명의 일 실시예에 따른 액정표시장치의 구동방법에 대해 설명한다.
- [0053] 도 10은 본 발명의 일 실시예에 따른 액정표시장치의 구동방법을 설명하기 위한 흐름도이다. 본 발명의 일 실시예에 따른 액정표시장치의 구동방법은 설명의 이해를 돕기 위해 도 1 내지 도 10을 함께 참조하여 설명한다.
- [0054] 먼저, 서브 픽셀에 연결된 게이트라인을 통해 게이트신호를 공급한다(S110).
- [0055] 다음, 서브 픽셀에 연결된 데이터라인을 통해 출력이 예정된 제1양의데이터전압(㉠)과 제2음의데이터전압(㉡)을 각각 반전하여 제1음의데이터전압(㉢)과 제2양의데이터전압(㉣)을 추가로 생성한다(S120).
- [0056] 다음, 제1양의데이터전압(㉠), 제1음의데이터전압(㉡), 제2양의데이터전압(㉢) 및 제2음의데이터전압(㉣)의 출력 순서를 달리하여 서브 픽셀에 연결된 데이터라인을 통해 데이터전압을 공급한다(S130).
- [0057] 다음, 게이트신호 및 데이터전압을 기반으로 영상을 표시한다(S140).
- [0058] 한편, 데이터전압 공급 단계(S130)에서는 제1양의데이터전압(㉠), 제1음의데이터전압(㉡), 제2양의데이터전압(㉢) 및 제2음의데이터전압(㉣)의 출력 순서를 적어도 하나의 프레임별로 랜덤하게 달리하여 출력한다. 이때, 제1양의데이터전압(㉠)은 제2양의데이터전압(㉢) 대비 고레벨을 갖고 제2음의데이터전압(㉣)은 제1음의데이터전압(㉡) 대비 저레벨을 갖는다.
- [0059] 데이터전압 공급 단계(S130)에서는 제1기간(P1)에 제1양의데이터전압(㉠)을 출력하고 제2기간(P2)에 제1음의데이터전압(㉡)을 출력하고 제3기간(P3)에 제2양의데이터전압(㉢)을 출력하고 제4기간(P4)에 제2음의데이터전압(㉣)을 출력할 수 있다.
- [0060] 또한, 데이터전압 공급 단계(S130)에서는 제1기간(P1)에 제1양의데이터전압(㉠)을 출력하고 제2기간(P2)에 제2음의데이터전압(㉣)을 출력하고 제3기간(P3)에 제2양의데이터전압(㉢)을 출력하고 제4기간에 제1음의데이터전압(㉡)을 출력할 수 있다.
- [0061] 위의 설명에서는 공통전압(Vcom)을 기준으로 데이터전압이 어느 한쪽으로 치우치는 것을 방지하기 위해 데이터전압이 ㉠ → ㉡ → ㉢ → ㉣ 또는 ㉠ → ㉣ → ㉢ → ㉡의 순으로 출력되는 두 가지의 예를 설명하였다. 그러나, 출력이 예정된 데이터전압이 ㉠ 및 ㉡로 동일한 조건일 경우 데이터전압은 ㉣ → ㉢ → ㉡ → ㉠ 또는 ㉡ → ㉢ → ㉣ → ㉠의 순으로 출력될 수 있다.
- [0062] 한편, 출력이 예정되도록 설정된 전압에서 휘도는 (㉠구간에서의 휘도 + ㉡구간에서의 휘도) / 2로 정해진다. 그러므로, ㉠ = ㉠ = ㉡, ㉢ = ㉢ = ㉣ 전압레벨의 관계를 갖는다면 (㉠ ~ ㉣구간에서 휘도의 합) / 4 = (㉠ ~ ㉢구간에서의 휘도 합) / 2가 되므로 출력이 예정되도록 설정된 출력의 전압의 휘도와 보정된 전압 출력의 휘도는 동일하게 된다. 도 5 및 도 6에서, ㉠, ㉢, ㉠, ㉡, ㉢, ㉣ 각각은 하나의 프레임구간에서 하나의 서브 픽셀의 전압 변화를 나타낸 것이다.
- [0063] 위와 같이 데이터구동부(DDRV)는 데이터전압을 출력할 때, 포지티브 상태와 네거티브 상태의 레벨이 어느 한쪽으로 치우치지 않도록 적어도 하나의 프레임별로 데이터전압의 출력을 랜덤하게 달리하되 데이터전압이 전체적으로 대칭을 이루거나 시간차를 두고 대칭을 이루도록 한다.
- [0064] 위와 같은 형태로, 데이터전압의 출력 순서 및 전압레벨이 변경되면 데이터전압이 어느 한쪽으로 포지티브 상태나 네거티브 상태로 치우치는 현상을 방지할 수 있게 된다. 이로 인하여, 액정은 직류(DC) 성분의 유기에 따른 문제로부터 벗어날 수 있게 되고, 액정패널은 특정 화면을 장시간 유지하더라도 액정의 직류전압 유기에 따른 잔상 발생 문제가 개선될 수 있게 된다.
- [0065] 이상 본 발명의 실시예는 데이터전압이 어느 한쪽으로 포지티브 상태나 네거티브 상태로 치우치는 현상을 방지하여 액정패널이 특정 화면을 장시간 유지하더라도 액정의 직류전압 유기에 따른 잔상 발생 문제를 개선할 수 있는 액정표시장치와 이의 구동방법을 제공하는 효과가 있다. 또한, 본 발명의 실시예는 데이터전압이 어느 한쪽으로 포지티브 상태나 네거티브 상태로 치우치는 현상을 방지하여 모든 계조 레벨에서의 잔상 개선 효과가 있다. 또한, 본 발명의 실시예는 목표 감마에 대응하여 설정된 값을 반전하여 잔상을 개선할 수 있는 전압을 생성

하므로 설정 마진을 확보할 수 있다.

[0066]

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

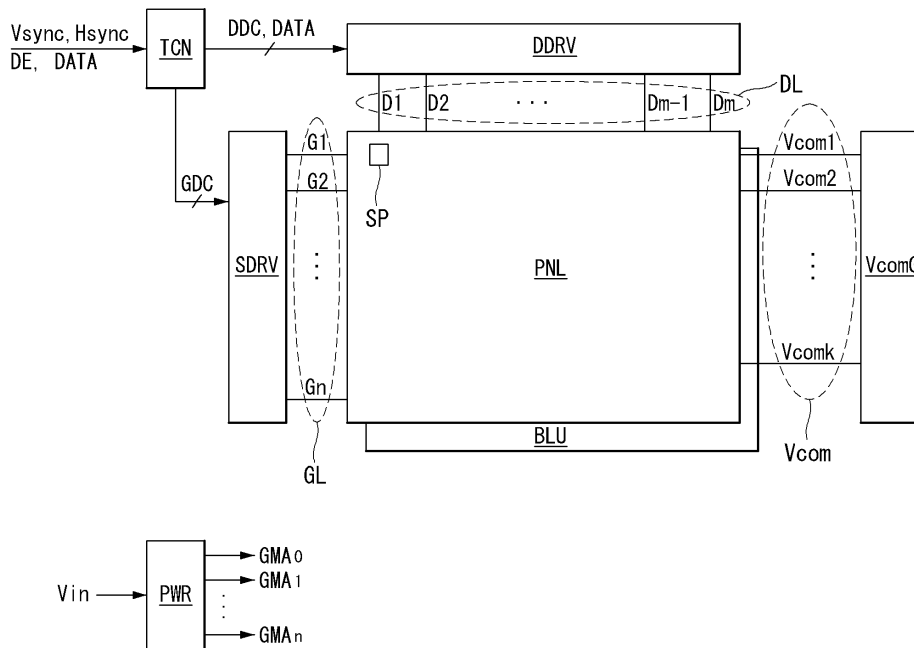
부호의 설명

[0067]

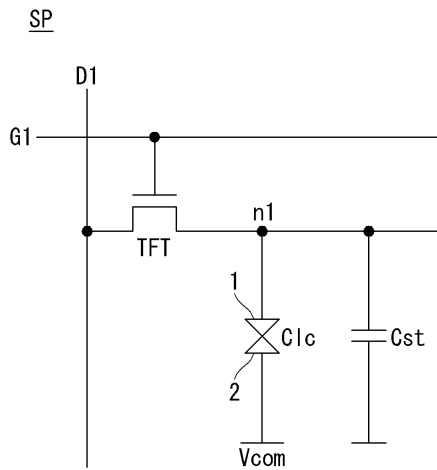
TCN: 타이밍제어부 PWR: 전원부
VcomG: 공통전압구동부 DDRV: 데이터구동부
SDRV: 게이트구동부 PNL: 액정패널
BLU: 백라이트유닛 151: 쉬프트 레지스터
152: 데이터 레지스터 153: 제1래치
154: 제2래치 155: 변환부
156: 데이터반전부 157: 데이터선택부

도면

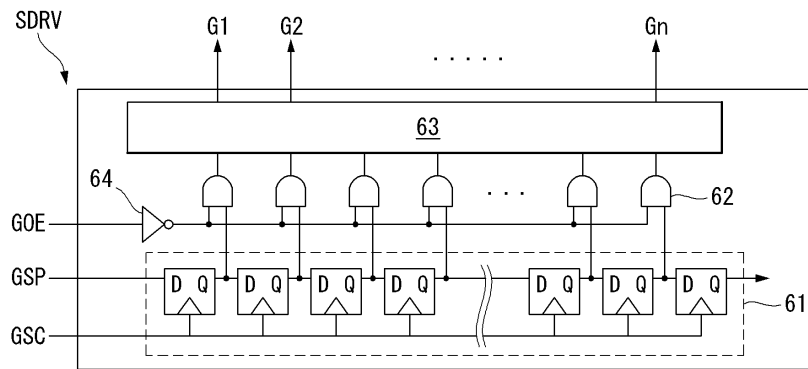
도면1



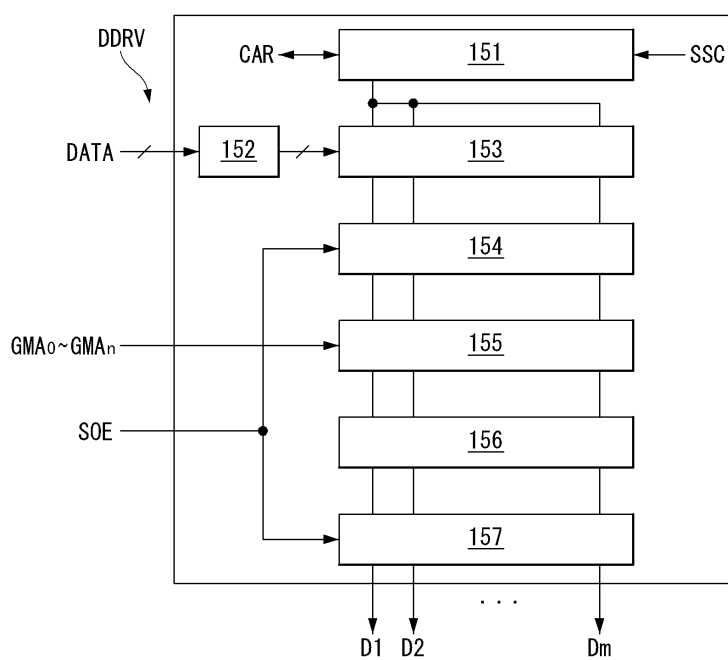
도면2



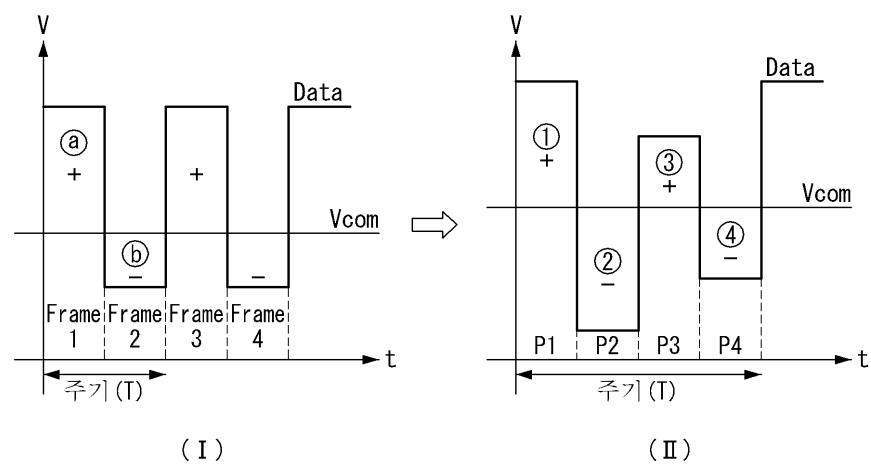
도면3



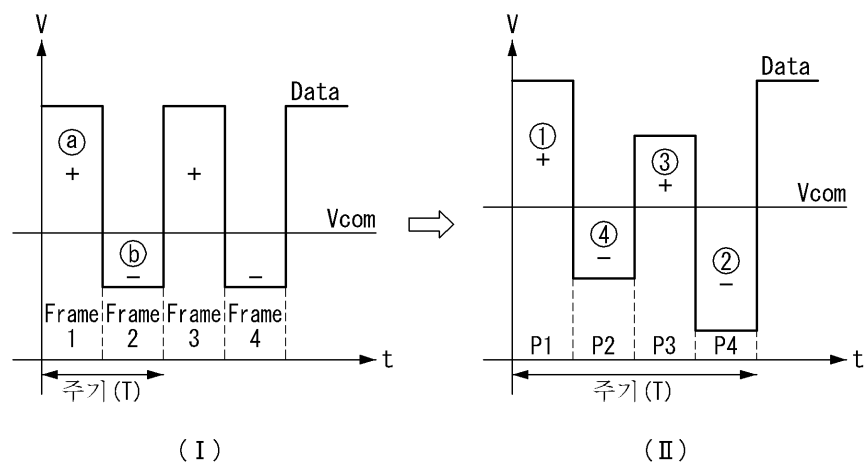
도면4



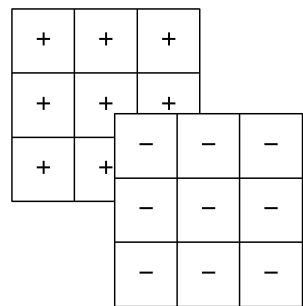
도면5



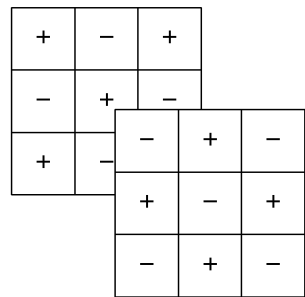
도면6



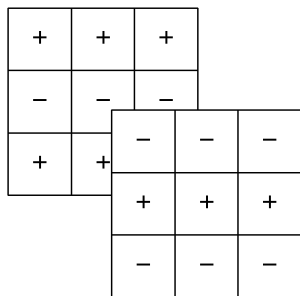
도면7



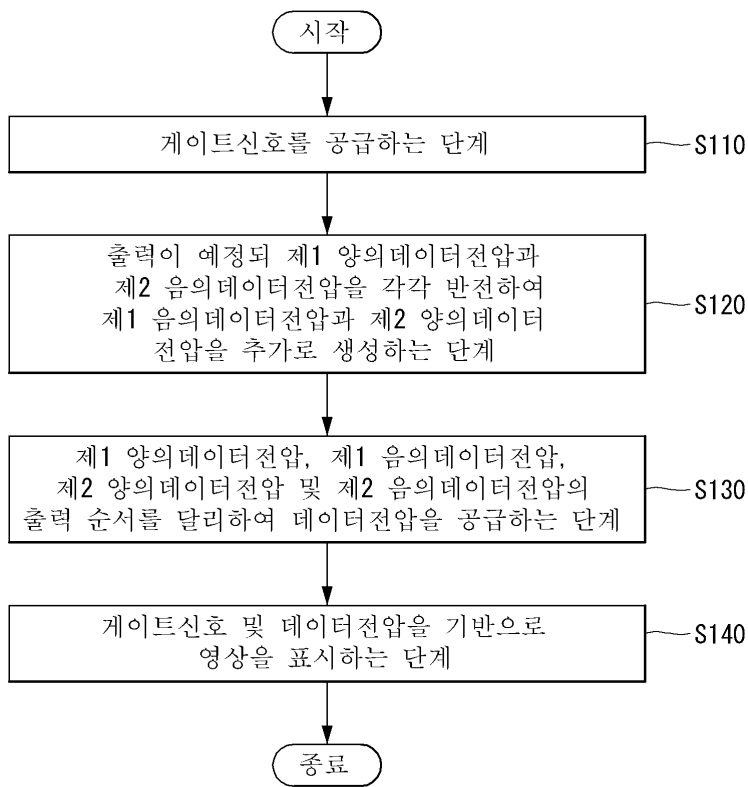
도면8



도면9



도면10



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR101901363B1	公开(公告)日	2018-09-21
申请号	KR1020110106786	申请日	2011-10-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM YOUNG JIN 김영진		
发明人	김영진		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3655 G09G3/3674 G09G3/3685 G09G3/3614 G09G2310/0286 G09G2320/0257		
其他公开文献	KR1020130042733A		
外部链接	Espacenet		

摘要(译)

本发明的一个实施方式是一种液晶显示装置，包括：包括子像素的液晶面板;栅极驱动器，用于通过连接到子像素的栅极线提供栅极信号;并且，通过分别反转第一正数据电压和第二负数据电压，包括第一负数据电压和第二正数据电压的数据电压，通过连接到子像素的数据线输出，并且数据驱动器用于以不同的输出顺序输出第一正数据电压，第一负数据电压，第二正数据电压和第二负数据电压。 专利号10-1901363

