



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2018년08월21일  
(11) 등록번호 10-1889908  
(24) 등록일자 2018년08월13일

(51) 국제특허분류(Int. Cl.)  
G09G 3/36 (2006.01)  
(21) 출원번호 10-2011-0128595  
(22) 출원일자 2011년12월02일  
심사청구일자 2016년11월23일  
(65) 공개번호 10-2013-0062154  
(43) 공개일자 2013년06월12일  
(56) 선행기술조사문헌  
KR100489633 B1\*  
KR1020060067651 A\*  
KR1020080057501A  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
명대진  
경기도 파주시 쇠재로 30 706동 1503호 (금촌동,  
서원마을아파트)  
한광희  
인천광역시 남동구 석정로552번길 9-2 (간석동)  
(74) 대리인  
특허법인천문

전체 청구항 수 : 총 10 항

심사관 : 추장희

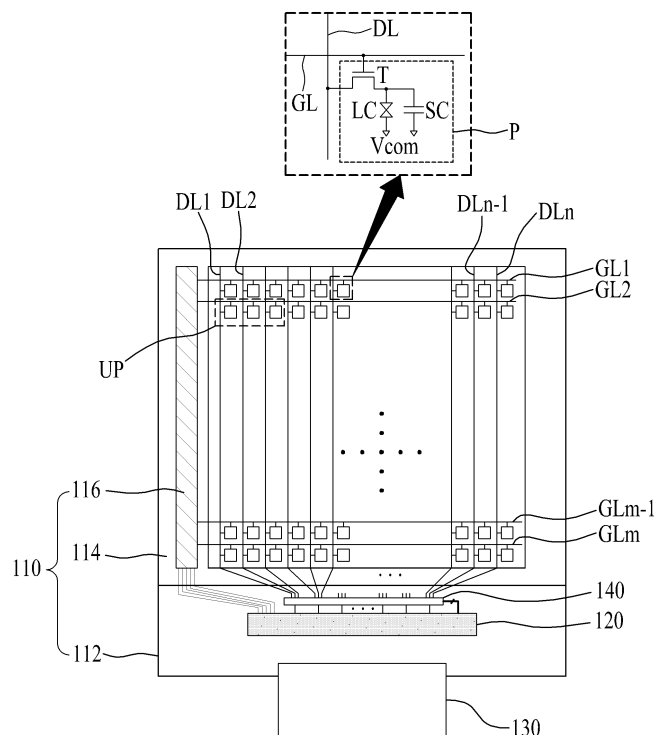
(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명은 데이터 전압을 분배하는 데이터 분배부를 이용하여 데이터 전압을 출력하는 집적 회로의 데이터 출력 채널 수를 감소시키고, 소비전력을 감소시킬 수 있도록 한 액정 표시 장치에 관한 것으로, 본 발명에 따른 액정 표시 장치는 액정 표시 장치는 m개의 게이트 라인과 n개의 데이터 라인의 교차에 의해 정의되는 영역마다 형성된

(뒷면에 계속)

대표도 - 도2



복수의 화소를 가지는 액정 표시 패널; 입력되는 디지털 데이터 신호를 데이터 전압으로 변환하여 1 수평 구간 동안 복수의 서브 수평 구간으로 나누어 순차적으로 출력하는 구동 집적 회로; 상기 구동 집적 회로의 각 데이터 출력 채널로부터 상기 서브 수평 구간마다 순차적으로 입력되는 데이터 전압을, 상기 서브 수평 구간의 개수에 대응되는 복수의 데이터 라인들에 순차적으로 분배하는 복수의 분배 회로를 가지는 데이터 분배부를 포함하여 구성되며, 상기 복수의 분배 회로는 상기 복수의 데이터 라인에 병렬 접속되어 상기 복수의 서브 수평 구간 각각에 중첩되도록 순차적으로 스위칭되는 복수의 스위칭 소자를 가지며, 상기 복수의 스위칭 소자 중 일부 스위칭 소자는 제 1 스위치 온 전압에 의해 턴-온되고, 복수의 스위칭 소자 중 나머지 스위칭 소자는 상기 제 1 스위치 온 전압과 다른 제 2 스위치 온 전압에 따라 턴-온될 수 있다.

---

## 명세서

### 청구범위

#### 청구항 1

m개의 게이트 라인과 n개의 데이터 라인의 교차에 의해 정의되는 영역마다 형성된 복수의 화소를 가지는 액정 표시 패널;

입력되는 디지털 데이터 신호를 데이터 전압으로 변환하여 1 수평 구간 동안 복수의 서브 수평 구간으로 나누어 순차적으로 출력하는 구동 집적 회로; 및

상기 구동 집적 회로의 각 데이터 출력 채널로부터 상기 서브 수평 구간마다 순차적으로 입력되는 데이터 전압을, 상기 서브 수평 구간의 개수에 대응되는 복수의 데이터 라인들에 순차적으로 분배하는 복수의 분배 회로를 가지는 데이터 분배부를 포함하며,

상기 복수의 분배 회로 각각은 상기 복수의 데이터 라인에 병렬 접속되어 상기 복수의 서브 수평 구간 각각에 중첩되도록 순차적으로 스위칭되는 복수의 스위칭 소자를 가지며,

상기 복수의 스위칭 소자 중 일부 스위칭 소자는 제 1 스위치 온 전압에 의해 턴-온되고, 복수의 스위칭 소자 중 나머지 스위칭 소자는 상기 제 1 스위치 온 전압과 다른 전압 값을 갖는 제 2 스위치 온 전압에 따라 턴-온되는, 액정 표시 장치.

#### 청구항 2

제 1 항에 있어서,

상기 복수의 스위칭 소자 중 일부 스위칭 소자는 제 1 스위치 오프 전압에 의해 턴-오프되고, 상기 복수의 스위칭 소자 중 나머지 스위칭 소자는 상기 제 1 스위치 오프 전압과 다른 전압 값을 갖는 제 2 스위치 오프 전압에 따라 턴-오프되고,

상기 제 1 스위치 오프 전압은 상기 제 1 스위치 온 전압보다 낮고 상기 제 2 스위치 오프 전압보다 높은 전압 값을 갖는, 액정 표시 장치.

#### 청구항 3

제 1 항에 있어서,

상기 구동 집적 회로는,

상기 제 1 스위치 온 전압을 포함하는 제 1 데이터 분배 신호를 생성하여 상기 복수의 서브 수평 구간 중 적어도 하나의 서브 수평 구간에 중첩되도록 상기 복수의 분배 회로 각각에 공급하고,

상기 제 2 스위치 온 전압을 포함하는 제 2 데이터 분배 신호를 생성하여 상기 복수의 서브 수평 구간 중 나머지 서브 수평 구간에 중첩되도록 상기 복수의 분배 회로 각각에 공급하는, 액정 표시 장치.

#### 청구항 4

m개의 게이트 라인과 n개의 데이터 라인의 교차에 의해 정의되는 영역마다 형성된 복수의 화소를 가지는 액정 표시 패널;

입력되는 디지털 데이터 신호를 데이터 전압으로 변환하여 1 수평 구간 동안 복수의 서브 수평 구간으로 나누어 순차적으로 출력하는 구동 집적 회로;

상기 구동 집적 회로의 각 데이터 출력 채널로부터 상기 서브 수평 구간마다 순차적으로 입력되는 데이터 전압을, 상기 서브 수평 구간의 개수에 대응되는 복수의 데이터 라인들에 순차적으로 분배하는 복수의 분배 회로를 가지는 데이터 분배부를 포함하여 구성되며,

상기 복수의 분배 회로는 상기 복수의 데이터 라인에 병렬 접속되어 상기 복수의 서브 수평 구간에 중첩되도록

순차적으로 스위칭되는 복수의 스위칭 소자를 가지며,

상기 복수의 스위칭 소자 중 일부 스위칭 소자는 제 1 전압 스윙 범위를 가지는 제 1 데이터 분배 신호에 의해 스위칭되고, 상기 복수의 스위칭 소자 중 나머지 스위칭 소자는 상기 제 1 전압 스윙 범위와 다른 제 2 전압 스윙 범위를 가지는 제 2 데이터 분배 신호에 의해 스위칭되는, 액정 표시 장치.

#### 청구항 5

제 4 항에 있어서,

상기 제 1 데이터 분배 신호는 제 1 스위치 온 전압과 제 1 스위치 오프 전압에 의해 상기 제 1 전압 스윙 범위를 가지고,

상기 제 2 데이터 분배 신호는 제 2 스위치 온 전압과 제 2 스위치 오프 전압에 의해 상기 제 2 전압 스윙 범위를 갖는, 액정 표시 장치.

#### 청구항 6

제 1 항, 제 2 항, 제 3 항, 및 제 5 항 중 어느 한 항에 있어서,

상기 제 1 스위치 온 전압은 상기 제 2 스위치 온 전압보다 높은 전압 값을 갖는, 액정 표시 장치.

#### 청구항 7

제 6 항에 있어서,

상기 구동 집적 회로의 각 데이터 출력 채널로부터 출력되는 데이터 전압은 정극성 데이터 전압 또는 부극성 데이터 전압이고,

상기 복수의 스위칭 소자 중 일부 스위칭 소자는 상기 제 1 스위치 온 전압에 의해 턴-온되어 상기 정극성 데이터 전압을 분배하고,

상기 복수의 스위칭 소자 중 나머지 스위칭 소자는 상기 제 2 스위치 온 전압에 의해 턴-온되어 상기 부극성 데이터 전압을 분배하는, 액정 표시 장치.

#### 청구항 8

제 1 항, 제 2 항, 제 3 항, 및 제 5 항 중 어느 한 항에 있어서,

상기 복수의 분배 회로는,

상기 구동 집적 회로의 기수번째 데이터 출력 채널 각각으로부터 상기 서브 수평 구간마다 순차적으로 입력되는 데이터 전압을, 적색, 녹색 및 청색의 화소로 이루어진 복수의 단위 화소 중 기수번째 단위 화소의 제 1 내지 제 3 데이터 라인에 순차적으로 분배하는 제 1 내지 제 3 스위칭 소자를 가지는 복수의 기수 분배 회로; 및

상기 구동 집적 회로의 우수번째 데이터 출력 채널 각각으로부터 상기 서브 수평 구간마다 순차적으로 입력되는 데이터 전압을, 복수의 단위 화소 중 우수번째 단위 화소의 제 1 내지 제 3 데이터 라인에 순차적으로 분배하는 제 4 내지 제 6 스위칭 소자를 가지는 복수의 우수 분배 회로를 포함하는, 액정 표시 장치.

#### 청구항 9

제 8 항에 있어서,

제 1 프레임 동안 제 1, 제 3, 및 제 5 스위칭 소자 각각은 제 1 스위치 온 전압에 의해 턴-온되고, 제 2, 제 4, 및 제 6 스위칭 소자 각각은 제 2 스위치 온 전압에 의해 턴-온되며,

제 2 프레임 동안 제 1, 제 3, 및 제 5 스위칭 소자 각각은 제 2 스위치 온 전압에 의해 턴-온되고, 제 2, 제 4, 및 제 6 스위칭 소자 각각은 제 1 스위치 온 전압에 의해 턴-온되는 것을 특징으로 하는 액정 표시 장치.

#### 청구항 10

제 1 항 또는 제 4 항에 있어서,

상기 복수의 스위칭 소자 각각은 폴리 실리콘으로 이루어진 반도체층을 포함하도록 형성되어 상기 액정 표시 패

널에 형성된, 액정 표시 장치.

## 발명의 설명

### 기술 분야

[0001] 본 발명은 액정 표시 장치에 관한 것으로, 보다 구체적으로는, 데이터 전압을 분배하는 데이터 분배부를 이용하여 데이터 전압을 출력하는 집적 회로의 데이터 출력 채널 수를 감소시키고, 소비전력을 감소시킬 수 있도록 한 액정 표시 장치에 관한 것이다.

### 배경 기술

[0002] 최근, 이동통신 단말기, 스마트폰, 태블릿 컴퓨터, 노트북 컴퓨터 등과 같은 각종 휴대용 전자기기가 발전함에 따라 이에 적용할 수 있는 평판 표시 장치(Flat Panel Display Device)에 대한 요구가 점차 증대되고 있다. 이러한 평판 표시 장치로는 액정 표시 장치(Liquid Crystal Display Device), 플라스마 디스플레이 패널(Plasma Display Panel), 전계 방출 표시 장치(Field Emission Display Device), 유기 발광 표시 장치(Organic Light Emitting Display Device) 등이 활발히 연구되고 있다.

[0003] 평판 표시 장치 중에서, 액정 표시 장치는 양산화 기술, 구동 수단의 용이성, 고화질의 구현이라는 장점으로 인하여 현재 가장 널리 상용화되고 있다.

[0004] 액정 표시 장치의 저가격, 경량화, 저전력화 및 고신뢰성을 확보하기 위하여, 게이트 드라이버 집적 회로 및 데이터 드라이버 집적 회로를 표시 패널에 본딩하는 칩 온 글라스(Chip On Glass) 타입의 액정 표시 장치가 개발 및 양산되고 있다.

[0005] 도 1은 일반적인 칩 온 글라스 타입의 액정 표시 장치를 개략적으로 나타내는 평면도이다.

[0006] 도 1을 참조하면, 일반적인 칩 온 글라스 타입의 액정 표시 장치는 액정 표시 패널(10), 및 구동 집적 회로(20)를 구비한다.

[0007] 액정 표시 패널(10)은 액정층(미도시)을 사이에 두고 함착된 하부 기관(12)과 상부 기관(14)을 구비한다.

[0008] 하부 기관(12)은  $n$ 개의 데이터 라인(DL1 내지 DLn)과  $m$ 개의 게이트 라인(GL1 내지 GLm)의 교차에 의해 마련되는 화소(P), 및  $m$ 개의 게이트 라인(GL1 내지 GLm)을 순차적으로 구동하는 게이트 구동 회로(16)를 구비한다.

[0009] 복수의 화소(P) 각각은 인접한 하나의 게이트 라인과 인접한 하나의 데이터 라인에 접속된 박막 트랜지스터(T), 박막 트랜지스터(T)에 접속된 복수의 화소 전극(미도시), 및 복수의 화소 전극 사이사이에 형성되어 공통 전압이 공급되는 복수의 공통 전극(미도시)을 구비한다. 이때, 액정층을 사이에 두고 대향되는 화소 전극과 공통 전극 사이에는 액정셀(LC)이 형성되고, 화소 전극과 공통 전극이 중첩되는 영역에는 스토리지 커패시터(SC)가 형성된다. 상기 액정셀(LC)은 박막 트랜지스터(T)를 통해 공급되는 데이터 전압과 공통 전극에 공급되는 공통 전압 간의 차전압에 따라 액정을 구동하여 광 투과율을 조절한다. 상기 스토리지 커패시터(SC)는 액정셀(LC)에 충전된 전압을 소정 기간 동안 유지시킨다.

[0010] 게이트 구동 회로(16)는  $m$ 개의 게이트 라인(GL1 내지 GLm) 각각에 접속되도록 하부 기관(12)의 일측 가장자리 부분에 형성된다. 이때, 게이트 구동 회로(16)는 각 화소(P)의 박막 트랜지스터(T)의 제조 공정과 함께 형성된다. 이러한 게이트 구동 회로(16)는 구동 집적 회로(30)로부터 제공되는 게이트 제어 신호에 따라 스캐닝 펄스를 생성하여  $m$ 개의 게이트 라인(GL1 내지 GLm) 각각에 순차적으로 공급한다.

[0011] 상부 기관(14)은 하부 기관(12)의 각 화소(P)에 대응되는 개구 영역(미도시)을 정의하는 블랙 매트릭스층(미도시)과 각 개구 영역에 형성된 컬러필터층(미도시)을 구비한다. 한편, 상부 기관(14)은 액정층의 액정 구동 모드에 따라 공통 전극이 통자로 형성될 수 있으며, 이 경우, 하부 기관(12)에 형성된 화소 전극 역시 공통 전극에 대향되도록 통자로 형성되며, 복수의 공통 전극이 생략된다.

[0012] 구동 집적 회로(20)는 하부 기관(12)의 하측에 실장되어 게이트 구동 회로(16)의 구동을 제어하고, 하부 기관(12)에 마련된 패드부(미도시)와 가요성 인쇄 회로(30)를 통해 외부로부터 1 수평 라인 단위로 공급되는 디지털 데이터 신호를 아날로그 형태의 데이터 전압으로 변환하여  $n$ 개의 데이터 라인(DL1 내지 DLn) 각각에 동시에 공급한다. 즉, 구동 집적 회로(20)는 패드부를 통해 공급되는 타이밍 동기신호에 따라 게이트 제어 신호를 생성하고, 복수의 게이트 데이터 출력 채널을 통해 게이트 구동 회로(16)에 제공한다. 또한, 구동 집적 회로(20)는

패드부를 통해 공급되는 타이밍 동기신호에 따라 데이터 제어 신호를 생성하고, 패드부를 통해 공급되는 디지털 제어 신호를 데이터 제어 신호에 따라 아날로그 형태의 데이터 전압으로 변환하여 복수의 데이터 출력 채널을 통해 데이터 라인들(DL) 각각에 공급한다. 이때, 복수의 데이터 출력 채널 각각은 데이터 라인들(DL) 각각에 일대일로 접속됨으로써 구동 집적 회로(20)는 데이터 라인들(DL)의 전체 개수와 동일한 데이터 출력 채널을 갖는다.

[0013] 개요성 인쇄 회로(30)는 하부 기판(12)에 마련된 패드부(미도시)에 접속됨과 아울러 외부의 구동 시스템(미도시)에 접속되어 구동 시스템으로부터 제공되는 타이밍 동기신호 및 디지털 데이터 신호를 패드부(미도시)에 공급하여 구동 집적 회로(20)로 공급되도록 한다.

[0014] 이와 같은, 일반적인 칩 온 글라스 타입의 액정 표시 장치는 구동 집적 회로(20)와 액정 표시 패널(10)에 형성된 게이트 구동 회로(16)의 구동에 따라 액정 표시 패널(10)의 각 화소(P)에 데이터 전압을 공급하여 각 화소(P)의 액정셀(LC)을 구동함으로써 액정셀(LC)의 구동에 따른 광 투과율에 따라 화상을 구현한다.

[0015] 그러나, 상술한 일반적인 칩 온 글라스 타입의 액정 표시 장치는 액정 표시 패널(10)의 대면적화에 따라 데이터 라인들(DL)의 개수가 증가되는 경우, 구동 집적 회로(120)의 데이터 출력 채널 수 및 크기도 증가하게 된다. 따라서, 구동 집적 회로(120)의 데이터 출력 채널 개수를 줄일 수 있는 액정 표시 장치의 구동 장치 및 구동 방법이 요구된다.

## 발명의 내용

### 해결하려는 과제

[0016] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 데이터 전압을 분배하는 데이터 분배부를 이용하여 데이터 전압을 출력하는 집적 회로의 데이터 출력 채널 수를 감소시키고, 소비전력을 감소시킬 수 있도록 한 액정 표시 장치를 제공하는 것을 기술적 과제로 한다.

### 과제의 해결 수단

[0017] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 액정 표시 장치는 m개의 게이트 라인과 n개의 데이터 라인의 교차에 의해 정의되는 영역마다 형성된 복수의 화소를 가지는 액정 표시 패널; 입력되는 디지털 데이터 신호를 데이터 전압으로 변환하여 1 수평 구간 동안 복수의 서브 수평 구간으로 나누어 순차적으로 출력하는 구동 집적 회로; 상기 구동 집적 회로의 각 데이터 출력 채널로부터 상기 서브 수평 구간마다 순차적으로 입력되는 데이터 전압을, 상기 서브 수평 구간의 개수에 대응되는 복수의 데이터 라인들에 순차적으로 분배하는 복수의 분배 회로를 가지는 데이터 분배부를 포함하여 구성되며, 상기 복수의 분배 회로는 상기 복수의 데이터 라인에 병렬 접속되어 상기 복수의 서브 수평 구간 각각에 중첩되도록 순차적으로 스위칭되는 복수의 스위칭 소자를 가지며, 상기 복수의 스위칭 소자 중 일부 스위칭 소자는 제 1 스위치 온 전압에 의해 턴-온되고, 복수의 스위칭 소자 중 나머지 스위칭 소자는 상기 제 1 스위치 온 전압과 다른 제 2 스위치 온 전압에 따라 턴-온될 수 있다.

[0018] 복수의 스위칭 소자 중 일부 스위칭 소자는 제 1 스위치 오프 전압에 의해 턴-오프되고, 복수의 스위칭 소자 중 나머지 스위칭 소자는 상기 제 1 스위치 오프 전압과 다른 제 2 스위치 오프 전압에 따라 턴-오프되고, 상기 제 1 스위치 오프 전압은 상기 제 1 스위치 온 전압보다 낮고 상기 제 2 스위치 오프 전압보다 높은 전압 값을 가질 수 있다.

[0019] 상기 구동 집적 회로는 상기 제 1 스위치 온 전압을 포함하는 제 1 데이터 분배 신호를 생성하여 상기 복수의 서브 수평 구간 중 적어도 하나의 서브 수평 구간에 중첩되도록 상기 복수의 분배 회로 각각에 공급하고, 상기 제 2 스위치 온 전압을 포함하는 제 2 데이터 분배 신호를 생성하여 상기 복수의 서브 수평 구간 중 나머지 서브 수평 구간에 중첩되도록 복수의 분배 회로 각각에 공급할 수 있다.

[0020] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 액정 표시 장치는 m개의 게이트 라인과 n개의 데이터 라인의 교차에 의해 정의되는 영역마다 형성된 복수의 화소를 가지는 액정 표시 패널; 입력되는 디지털 데이터 신호를 데이터 전압으로 변환하여 1 수평 구간 동안 복수의 서브 수평 구간으로 나누어 순차적으로 출력하는 구동 집적 회로; 상기 구동 집적 회로의 각 데이터 출력 채널로부터 상기 서브 수평 구간마다 순차적으로 입력되는 데이터 전압을, 상기 서브 수평 구간의 개수에 대응되는 복수의 데이터 라인들에 순차적으로 분배하는 복수의 분배 회로를 가지는 데이터 분배부를 포함하여 구성되며, 상기 복수의 분배 회로는 상기 복수의 데이터 라인에 병렬 접속되어 상기 복수의 서브 수평 구간에 중첩되도록 순차적으로 스위칭되는 복수의 스위칭 소자를 가지며,

복수의 스위칭 소자 중 일부 스위칭 소자는 제 1 전압 스윙 범위를 가지는 제 1 데이터 분배 신호에 의해 스위칭되고, 복수의 스위칭 소자 중 나머지 스위칭 소자는 상기 제 1 전압 스윙 범위와 다른 제 2 전압 스윙 범위를 가지는 제 2 데이터 분배 신호에 의해 스위칭될 수 있다.

[0021] 상기 제 1 데이터 분배 신호는 제 1 스위치 온 전압과 제 1 스위치 오프 전압에 의해 상기 제 1 전압 스윙 범위를 가지고, 상기 제 2 데이터 분배 신호는 제 2 스위치 온 전압과 제 2 스위치 오프 전압에 의해 상기 제 2 전압 스윙 범위를 가질 수 있다.

[0022] 상기 구동 집적 회로의 각 데이터 출력 채널로부터 출력되는 데이터 전압은 정극성 데이터 전압 또는 부극성 데이터 전압이고, 상기 복수의 스위칭 소자 중 일부 스위칭 소자는 상기 제 1 스위치 온 전압에 의해 턴-온되어 상기 정극성 데이터 전압을 분배하고, 상기 복수의 스위칭 소자 중 나머지 스위칭 소자는 상기 제 2 스위치 온 전압에 의해 턴-온되어 상기 부극성 데이터 전압을 분배할 수 있다.

[0023] 상기 복수의 분배 회로는 상기 구동 집적 회로의 기수번째 데이터 출력 채널 각각으로부터 상기 서브 수평 구간마다 순차적으로 입력되는 데이터 전압을, 적색, 녹색 및 청색의 화소로 이루어진 복수의 단위 화소 중 기수번째 단위 화소의 제 1 내지 제 3 데이터 라인에 순차적으로 분배하는 제 1 내지 제 3 스위칭 소자를 가지는 복수의 기수 분배 회로; 및 상기 구동 집적 회로의 우수번째 데이터 출력 채널 각각으로부터 상기 서브 수평 구간마다 순차적으로 입력되는 데이터 전압을, 복수의 단위 화소 중 우수번째 단위 화소의 제 1 내지 제 3 데이터 라인에 순차적으로 분배하는 제 4 내지 제 6 스위칭 소자를 가지는 복수의 우수 분배 회로를 포함하여 구성될 수 있다.

### 발명의 효과

[0024] 상기 과제에 해결 수단에 의하면, 본 발명에 따른 액정 표시 장치는 액정 표시 패널의 각 화소에 형성되는 박막 트랜지스터의 반도체층을 폴리 실리콘으로 형성하고, 데이터 분배부를 이용하여 데이터 전압을 그룹화된 복수의 데이터 라인으로 순차적으로 분배함으로써 데이터 전압을 출력하는 구동 집적 회로의 데이터 출력 채널 수를 감소시킬 수 있으며, 구동 집적 회로의 크기도 감소시킬 수 있다.

[0025] 또한, 본 발명의 액정 표시 장치는 데이터 분배부의 각 스위칭 소자의 스위칭을 제어하는 데이터 분배 신호 각각의 전압 스윙 범위(또는 스위치 온/오프 전압)를 데이터 전압의 극성 패턴에 대응되도록 설정함으로써 데이터 분배부의 각 스위칭 소자의 스위칭에 따른 소비전력을 감소시킬 수 있다.

### 도면의 간단한 설명

[0026] 도 1은 일반적인 칩 온 글라스 타입의 액정 표시 장치를 개략적으로 나타내는 평면도이다.

도 2는 본 발명의 제 1 실시 예에 따른 액정 표시 장치를 개략적으로 나타내는 도면이다.

도 3은 도 2에 도시된 구동 집적 회로를 개략적으로 나타내는 블록도이다.

도 4는 도 3에 도시된 데이터 분배 제어부를 개략적으로 나타내는 블록도이다.

도 5a 및 도 5b는 도 4에 도시된 데이터 분배 제어부에서 생성되는 데이터 분배 신호를 나타내는 파형도이다.

도 6은 도 2에 도시된 일 실시 예에 따른 데이터 분배부를 개략적으로 나타내는 도면이다.

도 7은 도 2에 도시된 다른 실시 예에 따른 데이터 분배부를 개략적으로 나타내는 도면이다.

도 8은 도 7에 도시된 데이터 분배부의 구동 파형을 나타내는 파형도이다.

도 9는 도 2에 도시된 또 다른 실시 예에 따른 데이터 분배부를 개략적으로 나타내는 도면이다.

도 10은 도 9에 도시된 데이터 분배부의 구동 파형을 나타내는 파형도이다.

도 11은 본 발명의 제 2 실시 예에 따른 액정 표시 장치를 개략적으로 나타내는 도면이다.

도 12는 본 발명의 제 1 및 제 2 실시 예에 따른 액정 표시 장치에 있어서, 데이터 분배부의 구동 파형을 나타내는 시뮬레이션 파형도이다.

### 발명을 실시하기 위한 구체적인 내용

[0027] 이하, 도면을 참조로 본 발명에 따른 바람직한 실시 예에 대해서 상세히 설명하기로 한다.

- [0028] 도 2는 본 발명의 제 1 실시 예에 따른 액정 표시 장치를 개략적으로 나타내는 도면이다.
- [0029] 도 2를 참조하면, 본 발명의 제 1 실시 예에 따른 액정 표시 장치는 액정 표시 패널(110), 구동 집적 회로(120), 및 데이터 분배부(140)를 포함하여 구성된다.
- [0030] 액정 표시 패널(110)은 액정층(미도시)을 사이에 두고 합착된 하부 기판(112)과 상부 기판(114)을 포함하여 구성된다.
- [0031] 하부 기판(112)은  $n$ 개의 데이터 라인(DL1 내지 DL $n$ )과  $m$ 개의 게이트 라인(GL1 내지 GL $m$ )의 교차에 의해 마련되는 복수의 화소(P), 및  $m$ 개의 게이트 라인(GL1 내지 GL $m$ )을 순차적으로 구동하는 게이트 구동 회로(116)를 포함하여 구성된다.
- [0032] 하나의 화소(P)는 적색의 서브 화소, 녹색의 서브 화소, 또는 청색의 서브 화소를 구성하고, 인접한 적색의 서브 화소와 녹색의 서브 화소 및 청색의 서브 화소는 하나의 단위 화소(UP)를 구성한다.
- [0033] 복수의 화소(P) 각각은 인접한 하나의 게이트 라인과 인접한 하나의 데이터 라인에 접속된 박막 트랜지스터(T), 박막 트랜지스터(T)에 접속된 복수의 화소 전극(미도시), 및 복수의 화소 전극 사이사이에 형성되어 공통 전압이 공급되는 복수의 공통 전극(미도시)을 포함하여 구성된다.
- [0034] 박막 트랜지스터(T)의 반도체층은 저온 폴리 실리콘(Low Temperature Poly-Si) 공정에 의해 전자 이동도가 높은 ( $\sim 10\text{cm}^2/\text{Vsec}$  이상) 폴리 실리콘으로 형성된다. 한편, 박막 트랜지스터(T)의 반도체층이 아몰퍼스 실리콘(a-Si)으로 형성되는 경우, 박막 트랜지스터(T)의 반도체층은 국부적인 레이저 또는 열처리를 이용한 결정화 공정에 의해 폴리 실리콘으로 형성될 수 있다.
- [0035] 화소 전극과 공통 전극은 액정층을 사이에 두고 나란하게 형성됨으로써 화소 전극과 공통 전극 사이에는 액정셀(LC)이 형성된다. 상기 액정셀(LC)은 박막 트랜지스터(T)를 통해 공급되는 데이터 전압과 공통 전극에 공급되는 공통 전압 간의 차전압에 따라 액정을 구동하여 광 투과율을 조절한다.
- [0036] 화소 전극과 공통 전극이 중첩되는 영역에는 스토리지 커패시터(SC)가 형성된다. 상기 스토리지 커패시터(SC)는 액정셀(LC)에 충전된 전압을 소정 기간 동안 유지시킨다.
- [0037] 게이트 구동 회로(116)는  $m$ 개의 게이트 라인(GL1 내지 GL $m$ ) 각각에 접속되도록 하부 기판(112)의 일측 가장자리 부분에 형성된다. 이때, 게이트 구동 회로(116)는 각 화소(P)의 박막 트랜지스터(T)의 제조 공정과 함께 형성된다. 이러한 게이트 구동 회로(116)는 구동 집적 회로(120)로부터 제공되는 게이트 제어 신호에 따라 스캐닝 펄스(SP; 도 5a 및 도 5b 참조)를 생성하여  $m$ 개의 게이트 라인(GL1 내지 GL $m$ ) 각각에 순차적으로 공급한다. 이를 위해, 게이트 구동 회로(116)는  $m$ 개의 게이트 라인(GL1 내지 GL $m$ ) 각각에 접속된  $m$ 개의 스테이지(미도시)를 포함하여 구성된다.
- [0038]  $m$ 개의 스테이지(미도시) 각각은 구동 집적 회로(120)로부터 제공되는 게이트 스타트 펄스, 복수의 게이트 클럭 신호를 포함하는 게이트 제어 신호에 응답하여 1 수평 구간에 대응되는 펄스 폭을 가지는 스캐닝 펄스를 순차적으로 생성하여 해당하는 게이트 라인(GL)에 순차적으로 공급한다. 이때, 제 2 내지 제  $m-1$  스테이지 각각의 스캐닝 펄스는 다음 단 스테이지의 게이트 스타트 펄스로 공급된다.
- [0039] 상부 기판(114)은 하부 기판(112)의 각 화소(P)에 대응되는 개구 영역(미도시)을 정의하는 블랙 매트릭스층(미도시)과 각 개구 영역에 형성된 컬러필터층(미도시)을 구비한다. 한편, 상부 기판(114)은 액정층의 액정 구동 모드에 따라 공통 전극이 통자로 형성될 수 있으며, 이 경우, 하부 기판(112)에 형성된 화소 전극 역시 공통 전극에 대향되도록 통자로 형성되며, 복수의 공통 전극이 생략된다.
- [0040] 구동 집적 회로(120)는 하부 기판(112)의 하측에 실장되어 게이트 구동 회로(116)의 구동을 제어한다. 또한, 구동 집적 회로(120)는 하부 기판(112)에 마련된 패드부(미도시)와 가요성 인쇄 회로(130)를 통해 외부로부터 1 수평 라인 단위로 공급되는 디지털 데이터 신호를 소정의 극성 반전 패턴에 대응되는 정극성 데이터 전압과 부극성 데이터 전압으로 변환하여, 1 수평 구간 동안 복수의 서브 수평 구간으로 나누어 순차적으로 출력한다. 그리고, 구동 집적 회로(120)는 데이터 전압의 극성 패턴에 따라 데이터 분배부(140)의 데이터 분배를 그룹별로 제어하기 위한 데이터 분배 신호(DDS)를 생성하여 데이터 분배부(140)에 공급한다. 이를 위해, 구동 집적 회로(120)는, 도 3에 도시된 바와 같이, 제어부(121), 구동 전원 생성부(123), 제어 신호 생성부(125), 데이터 구동부(127), 및 데이터 분배 제어부(129)를 포함하여 구성된다.
- [0041] 제어부(121)는 외부의 구동 시스템(미도시)으로부터 공급되는 타이밍 동기 신호(TSS)에 응답해 구동 시스템으로

부터 공급되는 디지털 데이터 신호를 액정 표시 패널(110)의 구동에 알맞도록 정렬하고, 정렬된 디지털 정렬 데이터를 1 수평 구간 단위로 데이터 구동부(127)에 공급한다. 여기서, 타이밍 동기 신호(TSS)는 수직 동기 신호, 수평 동기 신호, 데이터 인에이블 신호, 및 기준 클럭 신호를 포함하여 이루어질 수 있다.

[0042] 구동 전원 생성부(123)는 제어부(121)의 제어에 따라 외부로부터 공급되는 입력 전원(Vin)을 이용하여 액정 표시 패널(110)의 구동에 필요한 구동 전압들을 생성한다. 또한, 구동 전원 생성부(123)는 입력 전원(Vin)을 이용하여 서로 다른 제 1 및 제 2 기준 전압(Verf1, Vref2)을 생성하여 데이터 분배 제어부(129)에 공급한다.

[0043] 제어 신호 생성부(125)는 구동 전원 생성부(123)로부터 공급되는 구동 전압들을 이용하여 제어부(121)의 제어에 따라 게이트 제어 신호(GCS), 및 데이터 제어 신호를 생성한다. 게이트 제어 신호(GCS)는 게이트 스타트 펄스 및 복수의 게이트 클럭 신호를 포함하도록 생성되어 게이트 구동 회로(116)에 공급된다. 데이터 제어 신호는 소스 스타트 펄스, 소스 쉬프트 클럭, 소스 출력 신호, 및 극성 제어 신호를 포함하도록 생성되어 데이터 구동부(127)에 공급된다.

[0044] 데이터 구동부(127)는 제어 신호 생성부(125)로부터 공급되는 데이터 제어 신호에 따라 제어부(121)로부터 공급되는 디지털 정렬 데이터(R, G, B)를 소정의 극성 반전 패턴에 대응되는 정극성 데이터 전압과 부극성 데이터 전압으로 변환하여 1 수평 구간 동안 복수의 서브 수평 구간으로 나누어 순차적으로 데이터 분배부(140)에 공급한다. 이를 위해, 데이터 구동부(127)는 쉬프트 레지스터, 래치부, 감마 전압부, 및 디지털-아날로그 변환부를 포함하여 구성될 수 있다.

[0045] 쉬프트 레지스터는 제어 신호 생성부(125)로부터 입력되는 소스 스타트 펄스를 소스 쉬프트 클럭에 따라 쉬프트시켜 순차적으로 쉬프트되는 샘플링 신호를 생성한다.

[0046] 래치부는 쉬프트 레지스터로부터 순차적으로 입력되는 샘플링 신호에 따라 입력되는 1 수평 라인 분의 디지털 정렬 데이터(R, G, B)를 샘플링하여 적색(R), 녹색(G), 및 청색(B) 순으로 래치하고, 래치된 적색(R), 녹색(G), 및 청색(B)의 디지털 데이터를 소스 출력 신호에 따라 1 수평 구간의 각 서브 수평 구간에 대응되도록 순차적으로 디지털-아날로그 변환부에 공급한다. 예를 들어, 1 수평 구간이 제 1 내지 제 3 서브 수평 구간으로 나누어질 경우, 상기 래치부는 1 수평 구간의 제 1 서브 수평 구간 동안 적색(R)의 디지털 데이터를 디지털-아날로그 변환부에 공급하고, 1 수평 구간의 제 2 서브 수평 구간 동안 녹색(G)의 디지털 데이터를 디지털-아날로그 변환부에 공급하며, 1 수평 구간의 제 3 서브 수평 구간 동안 청색(B)의 디지털 데이터를 디지털-아날로그 변환부에 공급한다.

[0047] 감마 전압부는 외부로부터 입력되는 복수의 감마 기준 전압을 디지털 데이터의 계조 수에 대응되도록 세분화하여 복수의 정극성 계조 전압과 복수의 부극성 계조 전압을 생성하고, 생성된 복수의 정극성 계조 전압과 복수의 부극성 계조 전압을 디지털-아날로그 변환부에 공급한다.

[0048] 디지털-아날로그 변환부는 복수의 정극성 계조 전압과 복수의 부극성 계조 전압 중에서 래치부로부터 입력되는 디지털 데이터에 대응되는 하나의 정극성 계조 전압과 하나의 부극성 계조 전압을 선택하고, 극성 제어 신호에 따라 정극성 계조 전압과 부극성 계조 전압 중 어느 하나를 데이터 전압으로 선택하여 데이터 분배부(140)에 공급한다. 이때, 디지털-아날로그 변환부는  $i$ (단,  $i$ 는  $n/3$ )개의 데이터 출력 채널(ch1 내지 Chi)을 가지며, 각 서브 수평 구간마다  $i$ 개의 데이터 출력 채널(ch1 내지 Chi) 각각으로부터 출력되는 데이터 전압의 극성은 상기 데이터 출력 채널마다 반전됨과 아울러 적어도 한 프레임 단위로 반전되는 컬럼 인버전(Column Inversion) 방식의 극성 패턴을 가질 수 있으나, 이에 한정되지 않고 다양한 인버전 방식의 극성 패턴을 가질 수 있다.

[0049] 데이터 분배 제어부(129)는 데이터 전압의 극성 패턴에 따라 데이터 분배부(140)의 데이터 분배를 그룹별로 제어하기 위한 데이터 분배 신호(DDS)를 생성하여 데이터 분배부(140)에 공급한다. 이를 위해, 데이터 분배 제어부(129)는, 도 4에 도시된 바와 같이, 파라미터 설정부(129a), 스위치 온 전압 생성부(129b), 스위치 오프 전압 생성부(129c), 및 데이터 분배 신호 생성부(129d)를 포함하여 구성된다.

[0050] 파라미터 설정부(129a)는 제어부(121)의 제어 또는 타이밍 동기 신호(TSS)에 기초하여 데이터 전압의 극성 패턴에 따라 데이터 분배 신호(DDS)의 스위치 온 전압과 스위치 오프 전압 각각의 레벨을 설정하기 위한 제 1 및 제 2 전압 레벨 파라미터(VLP1, VLP2) 각각을 생성하여 스위치 온 전압 생성부(129b)와 스위치 오프 전압 생성부(129c) 각각에 공급한다.

[0051] 스위치 온 전압 생성부(129b)는 구동 전원 생성부(123)로부터 공급되는 제 1 기준 전압(Verf1)을 이용하여 파라미터 설정부(129a)로부터 공급되는 제 1 전압 레벨 파라미터(VLP1)에 따라 서로 다른 제 1 및 제 2 스위치 온 전압(Von1, Von2) 각각을 생성하여 데이터 분배 신호 생성부(129d)에 공급한다. 이때, 제 1 스위치 온 전압

(Von1)은 제 2 스위치 온 전압(Von2)보다 높은 전압 값을 갖는다.

- [0052] 스위치 오프 전압 생성부(129c)는 구동 전원 생성부(123)로부터 공급되는 제 2 기준 전압(Verf2)을 이용하여 파라미터 설정부(129a)로부터 공급되는 제 2 전압 레벨 파라미터(VLP2)에 따라 서로 다른 제 1 및 제 2 스위치 오프 전압(Voff1, Voff2) 각각을 생성하여 데이터 분배 신호 생성부(129d)에 공급한다. 이때, 제 1 스위치 오프 전압(Voff1)은 제 2 스위치 온 전압(Von1)보다 낮고 제 2 스위치 오프 전압(Voff2)보다 높은 전압 값을 갖는다.
- [0053] 데이터 분배 신호 생성부(129d)는, 도 5a 및 도 5b에 도시된 바와 같이, 스위치 온 전압 생성부(129b)로부터 공급되는 제 1 및 제 2 스위치 온 전압(Von1, Von2)과 스위치 오프 전압 생성부(129c)로부터 공급되는 제 1 및 제 2 스위치 오프 전압(Voff1, Voff2)을 이용하여, 타이밍 동기 신호(TSS) 또는 데이터 제어 신호에 따라 1 수평 구간의 각 서브 수평 구간에 대응되도록 순차적으로 쉬프트되는 제 1 내지 제 3 기수 그룹 데이터 분배 신호(ODS1, ODS2, ODS3)와 제 1 내지 제 3 우수 그룹 데이터 분배 신호(EDS1, EDS2, EDS3)를 포함하는 데이터 분배 신호(DDS)를 생성한다.
- [0054] 제 1 기수 그룹 데이터 분배 신호(ODS1)는 상기 제 1 서브 수평 구간(SH1)의 전반부 동안 제 1 스위치 온 전압(Von1)을 유지하는 스위치 온 구간(ON)과 제 1 서브 수평 구간(SH1)의 전반부를 제외한 나머지 1 수평 구간(1H) 동안 제 1 스위치 오프 전압(Voff1)을 유지하는 스위치 오프 구간(OFF)을 포함하여 이루어진다. 이때, 제 1 기수 그룹 데이터 분배 신호(ODS1)의 스위치 온 구간(ON)은 제 1 서브 수평 구간(SH1)에 중첩되어 제 1 서브 수평 구간(SH1) 동안 유지될 수 있다.
- [0055] 제 2 기수 그룹 데이터 분배 신호(ODS2)는 상기 제 2 서브 수평 구간(SH2)의 전반부 동안 제 2 스위치 온 전압(Von2)을 유지하는 스위치 온 구간(ON)과 제 2 서브 수평 구간(SH2)의 전반부를 제외한 나머지 1 수평 구간(1H) 동안 제 2 스위치 오프 전압(Voff2)을 유지하는 스위치 오프 구간(OFF)을 포함하여 이루어진다. 이때, 제 2 기수 그룹 데이터 분배 신호(ODS2)의 스위치 온 구간(ON)은 제 2 서브 수평 구간(SH2)에 중첩되어 제 2 서브 수평 구간(SH2) 동안 유지될 수 있다.
- [0056] 제 3 기수 그룹 데이터 분배 신호(ODS3)는 상기 제 3 서브 수평 구간(SH3)의 전반부 동안 제 1 스위치 온 전압(Von1)을 유지하는 스위치 온 구간(ON)과 제 3 서브 수평 구간(SH3)의 전반부를 제외한 나머지 1 수평 구간(1H) 동안 제 1 스위치 오프 전압(Voff1)을 유지하는 스위치 오프 구간(OFF)을 포함하여 이루어진다. 이때, 제 3 기수 그룹 데이터 분배 신호(ODS3)의 스위치 온 구간(ON)은 제 3 서브 수평 구간(SH3)에 중첩되어 제 3 서브 수평 구간(SH3) 동안 유지될 수 있다.
- [0057] 제 1 우수 그룹 데이터 분배 신호(EDS1)는 상기 제 1 서브 수평 구간(SH1)의 전반부 동안 상기 제 2 스위치 온 전압(Von2)을 유지하는 스위치 온 구간(ON)과 제 1 서브 수평 구간(SH1)의 전반부를 제외한 나머지 1 수평 구간(1H) 동안 상기 제 2 스위치 오프 전압(Voff2)을 유지하는 스위치 오프 구간(OFF)을 포함하여 이루어진다. 이때, 제 1 우수 그룹 데이터 분배 신호(EDS1)의 스위치 온 구간(ON)은 제 1 서브 수평 구간(SH1)에 중첩되어 제 1 서브 수평 구간(SH1) 동안 유지될 수 있다.
- [0058] 제 2 우수 그룹 데이터 분배 신호(EDS2)는 상기 제 2 서브 수평 구간(SH2)의 전반부 동안 상기 제 1 스위치 온 전압(Von1)을 유지하는 스위치 온 구간(ON)과 제 2 서브 수평 구간(SH2)의 전반부를 제외한 나머지 1 수평 구간(1H) 동안 제 1 스위치 오프 전압(Voff1)을 유지하는 스위치 오프 구간(OFF)을 포함하여 이루어진다. 이때, 제 2 우수 그룹 데이터 분배 신호(EDS2)의 스위치 온 구간(ON)은 제 2 서브 수평 구간(SH2)에 중첩되어 제 2 서브 수평 구간(SH2) 동안 유지될 수 있다.
- [0059] 제 3 우수 그룹 데이터 분배 신호(EDS3)는 상기 제 3 서브 수평 구간(SH3)의 전반부 동안 제 2 스위치 온 전압(Von2)을 유지하는 스위치 온 구간(ON)과 제 3 서브 수평 구간(SH3)의 전반부를 제외한 나머지 1 수평 구간(1H) 동안 제 2 스위치 오프 전압(Voff2)을 유지하는 스위치 오프 구간(OFF)을 포함하여 이루어진다. 이때, 제 3 우수 그룹 데이터 분배 신호(EDS3)의 스위치 온 구간(ON)은 제 3 서브 수평 구간(SH3)에 중첩되어 제 3 서브 수평 구간(SH3) 동안 유지될 수 있다.
- [0060] 한편, 전술한 제 1 내지 제 3 기수 그룹 데이터 분배 신호(ODS1, ODS2, ODS3)와 제 1 내지 제 3 우수 그룹 데이터 분배 신호(EDS1, EDS2, EDS3) 각각은 데이터 전압의 극성 반전 패턴 또는 프레임 단위로 변경될 수 있다. 예를 들어, 제 1 프레임 동안, 제 1 및 제 3 기수 그룹 데이터 분배 신호(ODS1, ODS3)와 제 2 우수 그룹 데이터 분배 신호(EDS2) 각각은 제 1 스위치 온 전압(Von1)과 제 1 스위치 오프 전압(Off1)을 포함하도록 생성되고, 제 2 기수 그룹 데이터 분배 신호(ODS2)와 제 1 및 제 3 우수 그룹 데이터 분배 신호(EDS1, EDS3) 각각은 제 2 스위치 온 전압(Von2)과 제 2 스위치 오프 전압(Off2)을 포함하도록 생성될 수 있다. 반면에, 제 2 프레임 동안,

제 1 및 제 3 기수 그룹 데이터 분배 신호(ODS1, ODS3)와 제 2 우수 그룹 데이터 분배 신호(EDS2) 각각은 제 2 스위치 온 전압(Von2)과 제 2 스위치 오프 전압(Off2)을 포함하도록 생성되고, 제 2 기수 그룹 데이터 분배 신호(ODS2)와 제 1 및 제 3 우수 그룹 데이터 분배 신호(EDS1, EDS3) 각각은 제 1 스위치 온 전압(Von1)과 제 1 스위치 오프 전압(Off1)을 포함하도록 생성될 수 있다.

[0061] 전술한 상기 제 1 및 제 2 스위치 온 전압(Von1, Von2)과 제 1 및 제 2 스위치 오프 전압(Voff1, Voff2) 각각은 후술될 데이터 분배부(140)를 구성하는 스위칭 소자의 문턱전압(Vth)과 데이터 전압의 극성에 따라 설정되는 것으로, 상기 스위칭 소자는 게이트-소스 간의 전압(Vgs)이 상기 스위칭 소자의 문턱전압(Vth)보다 큰 전압 레벨을 가질 경우 포화(Saturation)되고, 게이트-소스 간의 전압(Vgs)이 상기 스위칭 소자의 문턱전압(Vth)과 같거나 낮을 경우 컷 오프(Cut off)된다.

[0062] 만약, 상기 제 1 및 제 2 스위치 온 전압(Von1, Von2)이 모두 동일한 전압 값으로 설정되고, 제 1 및 제 2 스위치 오프 전압(Voff1, Voff2) 역시 모두 동일한 전압 값으로 설정될 수 있다. 그러나, 이 경우 데이터 분배 신호(DDS)의 전압 스윙 범위(Voltage Swing Range)가 크기 때문에 소비전력이 증가될 수 있다. 이에 따라, 데이터 분배 제어부(129)는 데이터 전압의 극성 패턴에 따라 서로 다른 전압 스윙 범위를 가지는 데이터 분배 신호(DDS)를 생성함으로써 액정 표시 장치의 소비 전력을 감소시킨다.

[0063] 구체적으로, 데이터 전압이 정극성일 경우, 상기 제 1 스위치 온 전압(Von1)은 정극성 데이터 전압(PV)의 최대 전압(PVmax)과 스위칭 소자의 문턱전압(Vth)의 합 전압(PVmax+Vth) 이상의 전압 값(Von1>PVmax+Vth)으로 설정되고, 상기 제 1 스위치 오프 전압(Voff1)은 정극성 데이터 전압(PV)의 최소 전압(PVmin)과 스위칭 소자의 문턱전압(Vth)의 합 전압(PVmin+Vth) 이하의 전압 값(Voff1<PVmin+Vth)으로 설정될 수 있다.

[0064] 반면에, 데이터 전압이 부극성일 경우, 상기 제 2 스위치 온 전압(Von2)은 부극성 데이터 전압(NV)의 최대 전압(NVmax)과 스위칭 소자의 문턱전압(Vth)의 합 전압(NVmax+Vth) 이상의 전압 값(Von2>NVmax+Vth)으로 설정되고, 상기 제 2 스위치 오프 전압(Voff2)은 부극성 데이터 전압(NV)의 최소 전압(NVmin)과 스위칭 소자의 문턱전압(Vth)의 합 전압(NVmin+Vth) 이하의 전압 값(Voff2<NVmin+Vth)으로 설정될 수 있다.

[0065] 예를 들어, 후술될 데이터 분배부(140)를 구성하는 스위칭 소자의 문턱전압(Vth)이 2V, 정극성 데이터 전압의 최대 전압이 5V, 정극성 데이터 전압의 최소 전압이 0V, 부극성 데이터 전압의 최대 전압이 0V, 부극성 데이터 전압의 최소 전압이 -5V라고 가정하면, 상기 스위칭 소자는 게이트-소스 간의 전압(Vgs)이 2V 이상일 때 온(On)되고, 게이트-소스 간의 전압(Vgs)이 2V 이하일 때 오프(Off)된다. 이에 따라, 데이터 전압이 정극성일 경우, 상기 제 1 스위치 온 전압(Von1)은 7V 이상의 전압 값으로 설정되고, 상기 제 1 스위치 오프 전압(Voff1)은 2V 이하의 전압 값으로 설정될 수 있다. 반면에, 데이터 전압이 부극성일 경우, 상기 제 2 스위치 온 전압(Von2)은 2V 이상의 전압 값으로 설정되고, 상기 제 2 스위치 오프 전압(Voff2)은 -3V 이하의 전압 값으로 설정될 수 있다.

[0066] 한편, 상술한 데이터 분배 제어부(129)는 전술한 데이터 구동부(127)에 내장될 수 있다.

[0067] 다시 도 2에서, 데이터 분배부(140)는 구동 집적 회로(120)의 각 데이터 출력 채널(ch1 내지 chi) 각각에 접속됨과 아울러 하부 기판(112)에 형성된 n개의 데이터 라인(DL1 내지 DLn) 각각에 전기적으로 접속되도록 하부 기판(112)의 일측에 형성된다. 이러한 데이터 분배부(140)는 구동 집적 회로(120)로부터 1 수평 구간의 서브 수평 구간마다 입력되는 데이터 전압을, 데이터 분배 제어부(129)로부터 공급되는 데이터 분배 신호(DDS)에 따라 1 수평 구간 동안 복수의 서브 수평 구간의 개수에 대응되는 복수의 데이터 라인에 순차적으로 분배한다.

[0068] 데이터 분배부(140)는, 도 6에 도시된 바와 같이, 복수의 기수 그룹 분배 회로(142o)와 복수의 우수 그룹 분배 회로(142e)를 포함하여 구성된다.

[0069] 복수의 기수 그룹 분배 회로(142o) 각각은 구동 집적 회로(120)의 기수번째 데이터 출력 채널(ch1 내지 chi-1) 각각에 접속됨과 아울러 기수번째 단위 화소(UP)의 제 1 내지 제 3 데이터 라인(DL6j-5, DL6j-4, DL6j-3; 단, j는 자연수) 각각에 병렬 접속되어 제 1 내지 제 3 기수 그룹 데이터 분배 신호(ODS1, ODS2, ODS3)에 따라 순차적으로 스위칭되는 제 1 내지 제 3 스위칭 소자(S1, S2, S3)를 포함하여 구성된다.

[0070] 제 1 내지 제 3 스위칭 소자(S1, S2, S3) 중 일부 스위칭 소자(S1, S3)는 제 1 스위치 온 전압(Von1)에 의해 턴-온되거나 제 1 스위치 오프 전압(Off1)에 의해 턴-오프되고, 제 1 내지 제 3 스위칭 소자(S1, S2, S3) 중 나머지 스위칭 소자(S2)는 제 2 스위치 온 전압(Von2)에 의해 턴-온되거나 제 2 스위치 오프 전압(Off2)에 의해 턴-오프된다. 이러한, 제 1 내지 제 3 스위칭 소자(S1, S2, S3) 각각의 스위치 온 전압은 데이터 전압의 극성 반전 패턴에 따라 변경될 수 있다. 이에 따라, 제 1 내지 제 3 스위칭 소자(S1, S2, S3) 중 일부 스위칭 소자

(S1, S3)는 제 1 스위치 온 전압(Von1)과 제 1 스위치 오프 전압(Off1)에 따른 제 1 전압 스윙 범위를 가지는 제 1 및 제 3 기수 그룹 데이터 분배 신호(ODS1, ODS3)에 따라 스위칭되고, 제 1 내지 제 3 스위칭 소자(S1, S2, S3) 중 나머지 스위칭 소자(S2)는 제 2 스위치 온 전압(Von2)과 제 2 스위치 오프 전압(Off2)에 따른 제 2 전압 스윙 범위를 가지는 제 2 기수 그룹 데이터 분배 신호(ODS2)에 따라 스위칭된다.

[0071] 제 1 내지 제 3 스위칭 소자(S1, S2, S3) 각각은, 도 5a 및 도 6에 도시된 바와 같이, 제 1 내지 제 3 기수 그룹 데이터 분배 신호(ODS1, ODS2, ODS3) 각각에 따라 1 수평 구간 동안 순차적으로 턴-온되어 데이터 구동부(127)의 기수번째 데이터 출력 채널(ch1 내지 chi-1)로부터 입력되는 적색(R), 녹색(G), 및 청색(B)의 데이터 전압(Vdata) 각각을 기수번째 단위 화소(UP)의 제 1 내지 제 3 데이터 라인(DL6j-5, DL6j-4, DL6j-3) 각각으로 분배한다. 이에 따라, 데이터 구동부(127)의 기수번째 데이터 출력 채널(ch1 내지 chi-1)로부터 입력되는 적색(R), 녹색(G), 및 청색(B)의 데이터 전압(Vdata) 각각은 제 1 내지 제 3 스위칭 소자(S1, S2, S3) 각각의 순차적인 스위칭에 따라 1 수평 구간의 제 1 내지 제 3 서브 수평 구간마다 분배되어 기수번째 단위 화소(P)의 적색 서브 화소(R), 녹색 서브 화소(G), 및 청색 서브 화소(B)에 순차적으로 공급된다.

[0072] 구체적으로, 제 1 스위칭 소자(S1)는 제 1 기수 그룹 데이터 분배 신호(ODS1)의 제 1 스위치 온 전압(Von1)에 따라 1 수평 구간(1H)의 제 1 서브 수평 구간(SH1)에 턴-온됨으로써 기수번째 데이터 출력 채널(ch1 내지 chi-1)로부터 입력되는 적색의 정극성(+) 데이터 전압(Vdata)을 기수번째 단위 화소(P)의 적색 서브 화소에 접속된 제 1 데이터 라인(DL6j-5; 단, j는 자연수)에 공급한다.

[0073] 제 2 스위칭 소자(S2)는 제 2 기수 그룹 데이터 분배 신호(ODS2)의 제 2 스위치 온 전압(Von2)에 따라 1 수평 구간(1H)의 제 2 서브 수평 구간(SH2)에 턴-온됨으로써 기수번째 데이터 출력 채널(ch1 내지 chi-1)로부터 입력되는 녹색의 부극성(-) 데이터 전압(Vdata)을 기수번째 단위 화소(P)의 녹색 서브 화소에 접속된 제 2 데이터 라인(DL6j-4)에 공급한다.

[0074] 제 3 스위칭 소자(S3)는 제 3 기수 그룹 데이터 분배 신호(ODS3)의 제 1 스위치 온 전압(Von1)에 따라 1 수평 구간(1H)의 제 3 서브 수평 구간(SH3)에 턴-온됨으로써 기수번째 데이터 출력 채널(ch1 내지 chi-1)로부터 입력되는 청색의 정극성(+) 데이터 전압(Vdata)을 기수번째 단위 화소(P)의 청색 서브 화소에 접속된 제 3 데이터 라인(DL6j-3)에 공급한다.

[0075] 복수의 우수 그룹 분배 회로(142e) 각각은 구동 집적 회로(120)의 우수번째 데이터 출력 채널(ch2 내지 chi) 각각에 접속됨과 아울러 우수번째 단위 화소(UP)의 제 1 내지 제 3 데이터 라인(DL6j-2, DL6j-1, DL6j) 각각에 병렬 접속되어 제 1 내지 제 3 우수 그룹 데이터 분배 신호(EDS1, EDS2, EDS3)에 따라 순차적으로 스위칭되는 제 4 내지 제 6 스위칭 소자(S4, S5, S6)를 포함하여 구성된다.

[0076] 제 4 내지 제 6 스위칭 소자(S4, S5, S6) 중 일부 스위칭 소자(S4, S6)는 제 2 스위치 온 전압(Von2)에 의해 턴-온되거나 제 2 스위치 오프 전압(Off2)에 의해 턴-오프되고, 제 4 내지 제 6 스위칭 소자(S4, S5, S6) 중 나머지 스위칭 소자(S5)는 제 1 스위치 온 전압(Von1)에 의해 턴-온되거나 제 1 스위치 오프 전압(Off1)에 의해 턴-오프될 수 있다. 이러한, 제 4 내지 제 6 스위칭 소자(S4, S5, S6) 각각의 스위치 온 전압은 데이터 전압의 극성 반전 패턴에 따라 변경될 수 있다. 이에 따라, 제 4 내지 제 6 스위칭 소자(S4, S5, S6) 중 일부 스위칭 소자는 제 2 스위치 온 전압(Von2)과 제 2 스위치 오프 전압(Off2)에 따른 제 2 전압 스윙 범위를 가지는 우수 그룹 데이터 분배 신호에 따라 스위칭되고, 제 4 내지 제 6 스위칭 소자(S4, S5, S6) 중 나머지 스위칭 소자는 제 1 스위치 온 전압(Von1)과 제 1 스위치 오프 전압(Off1)에 따른 제 1 전압 스윙 범위를 가지는 우수 그룹 데이터 분배 신호에 따라 스위칭된다.

[0077] 제 4 내지 제 6 스위칭 소자(S4, S5, S6) 각각은, 도 5b 및 도 6에 도시된 바와 같이, 제 1 내지 제 3 우수 그룹 데이터 분배 신호(EDS1, EDS2, EDS3) 각각에 따라 1 수평 구간 동안 순차적으로 턴-온되어 데이터 구동부(127)의 우수번째 데이터 출력 채널(ch2 내지 chi)로부터 입력되는 적색(R), 녹색(G), 및 청색(B)의 데이터 전압(Vdata) 각각을 우수번째 단위 화소(UP)의 제 1 내지 제 3 데이터 라인(DL6j-2, DL6j-1, DL6j) 각각으로 분배한다. 이에 따라, 데이터 구동부(127)의 우수번째 데이터 출력 채널(ch2 내지 chi)로부터 입력되는 적색(R), 녹색(G), 및 청색(B)의 데이터 전압(Vdata) 각각은 1 수평 구간의 제 1 내지 제 3 서브 수평 구간마다 분배되어 우수번째 단위 화소(P)의 적색 서브 화소(R), 녹색 서브 화소(G), 및 청색 서브 화소(B)에 순차적으로 공급된다.

[0078] 구체적으로, 제 4 스위칭 소자(S4)는 제 1 우수 그룹 데이터 분배 신호(EDS1)의 제 2 스위치 온 전압(Von2)에 따라 1 수평 구간(1H)의 제 1 서브 수평 구간(SH1)에 턴-온됨으로써 우수번째 데이터 출력 채널(ch2 내지 chi)

로부터 입력되는 적색의 부극성(-) 데이터 전압(Vdata)을 우수번째 단위 화소(P)의 적색 서브 화소에 접속된 제 1 데이터 라인(DL6j-2)에 공급한다.

[0079] 제 5 스위칭 소자(S5)는 제 2 우수 그룹 데이터 분배 신호(EDS2)의 제 1 스위치 온 전압(Von1)에 따라 1 수평 구간(1H)의 제 2 서브 수평 구간(SH2)에 턴-온됨으로써 우수번째 데이터 출력 채널(ch2 내지 chi)로부터 입력되는 녹색의 정극성(+) 데이터 전압(Vdata)을 우수번째 단위 화소(P)의 녹색 서브 화소에 접속된 제 2 데이터 라인(DL6j-1)에 공급한다.

[0080] 제 6 스위칭 소자(S6)는 제 3 우수 그룹 데이터 분배 신호(EDS3)의 제 2 스위치 온 전압(Von2)에 따라 1 수평 구간(1H)의 제 3 서브 수평 구간(SH3)에 턴-온됨으로써 우수번째 데이터 출력 채널(ch2 내지 chi)로부터 입력되는 청색의 부극성(-) 데이터 전압(Vdata)을 우수번째 단위 화소(P)의 청색 서브 화소에 접속된 제 3 데이터 라인(DL6j)에 공급한다.

[0081] 한편, 전술한 제 1 내지 제 6 스위칭 소자(S1 내지 S6)의 반도체층은 각 화소(P)의 박막 트랜지스터(T)와 함께 형성되는 것으로, 저온 폴리 실리콘(Low Temperature Poly-Si) 공정에 의해 전자 이동도가 높은( $\sim 10\text{cm}^2/\text{Vsec}$  이상) 폴리 실리콘으로 형성된다. 한편, 전술한 제 1 내지 제 6 스위칭 소자(S1 내지 S6)의 반도체층은 아몰퍼스 실리콘(a-Si)으로 형성된 후, 국부적인 레이저 또는 열처리를 이용한 결정화 공정에 의해 폴리 실리콘으로 형성될 수 있다.

[0082] 이와 같은 본 발명의 제 1 실시 예에 따른 액정 표시 장치는 액정 표시 패널(110)의 각 화소(P)에 형성되는 박막 트랜지스터(T)의 반도체층을 폴리 실리콘으로 형성하고, 데이터 분배부(140)를 이용하여 구동 집적 회로(120)로부터 출력되는 데이터 전압을 1 수평 구간 동안 복수의 서브 수평 구간으로 나누어 복수의 데이터 라인으로 분배함으로써 구동 집적 회로(120)의 데이터 출력 채널 수를 액정 표시 패널(110)의 데이터 라인들의 총 개수의 1/3로 감소시킬 수 있어 구동 집적 회로(120)의 크기를 줄일 수 있으며, 반대로, 구동 집적 회로(120)의 데이터 출력 채널 수를 1/3로 감소시키지 않을 경우 하나의 구동 집적 회로(120)에 의해 구동되는 데이터 라인들의 개수를 3배로 증가시킬 수 있다.

[0083] 또한, 본 발명의 제 1 실시 예에 따른 액정 표시 장치는 데이터 분배부(140)의 각 스위칭 소자(S1 내지 S6)의 스위칭을 제어하는 기수 및 우수 그룹 데이터 분배 신호(ODS, EDS) 각각의 전압 스윙 범위를 데이터 전압의 극성 패턴에 대응되도록 설정함으로써 데이터 분배부(140)의 각 스위칭 소자(S1 내지 S6)의 스위칭에 따른 소비전력을 감소시킬 수 있다. 즉, 본 발명의 제 1 실시 예에 따른 액정 표시 장치는 정극성 데이터 전압을 출력하는 스위칭 소자에 공급되는 데이터 분배 신호의 전압 스윙 범위(또는 스위치 온/오프 전압)와 부극성 데이터 전압을 출력하는 스위칭 소자에 공급되는 데이터 분배 신호의 전압 스윙 범위(또는 스위치 온/오프 전압)를 다르게 설정함으로써 데이터 분배 신호의 전압 스윙 범위를 감소시켜 소비전력을 감소시킬 수 있다.

[0084] 한편, 전술한 본 발명의 제 1 실시 예에 따른 액정 표시 장치에서는 데이터 분배부(140)의 복수의 기수 그룹 분배 회로(142a)와 복수의 우수 그룹 분배 회로(142e) 각각은 데이터 전압을 3개의 데이터 라인으로 분배하는 것으로 설명하였으나, 이에 한정되지 않고, 액정의 응답 속도에 따른 1 수평 구간의 서브 수평 구간의 개수에 따라 화질에 영향을 미치지 않는 범위 내에서 데이터 전압을 2 이상의 데이터 라인으로 분배하도록 설계할 수 있다.

[0085] 일 예로써, 도 7 및 도 8에 도시된 바와 같이, 데이터 분배부(140)는 2개의 데이터 라인 단위로 병렬 접속된 제 1 및 제 2 스위칭 소자(S1, S2)를 가지는 복수의 분배 회로(144)를 포함하여 구성됨으로써 구동 집적 회로(120)의 데이터 출력 채널 수를 데이터 라인들의 총 개수를 절반으로 감소시킬 수 있다.

[0086] 먼저, 전술한 구동 집적 회로(120)의 데이터 분배 제어부(129)는 도 8에 도시된 바와 같이, 1 수평 구간 동안 제 1 및 제 2 서브 수평 구간 각각에 중첩되도록 하나의 서브 수평 구간 단위로 쉬프트되는 제 1 및 제 2 데이터 분배 신호(DDS1, DDS2)를 생성하여 데이터 분배부(140)에 공급한다. 이때, 제 1 데이터 분배 신호(DDS1)는 전술한 제 1 스위치 온 전압(Von1)을 유지하는 스위치 온 구간(ON)과 제 1 스위치 오프 전압(Voff1)을 유지하는 스위치 오프 구간(OFF)을 포함하여 이루어지고, 제 2 데이터 분배 신호(DDS2)는 전술한 제 2 스위치 온 전압(Von2)을 유지하는 스위치 온 구간(ON)과 제 2 스위치 오프 전압(Voff2)을 유지하는 스위치 오프 구간(OFF)을 포함하여 이루어진다.

[0087] 제 1 스위칭 소자(S1)는 구동 집적 회로(120)의 각 데이터 출력 채널(ch1, ch2,...)과 기수번째 데이터 라인(DL1, DL3,...)에 접속되어 제 1 데이터 분배 신호(DDS1)에 따라 1 수평 구간(1H)의 제 1 서브 수평 구간(SH1)에 스위칭된다. 이러한 제 1 스위칭 소자(S1)는 제 1 데이터 분배 신호(DDS1)의 제 1 스위치 온 전압(Von1)에

따라 1 수평 구간(1H)의 제 1 서브 수평 구간(SH1)에 턴-온됨으로써 구동 집적 회로(120)의 각 데이터 출력 채널(ch1, ch2,...)로부터 입력되는 정극성(+) 데이터 전압(Vdata)을 기수번째 데이터 라인(DL1, DL3,...)에 공급한다.

[0088] 제 2 스위칭 소자(S2)는 구동 집적 회로(120)의 각 데이터 출력 채널(ch1, ch2,...)과 우수번째 데이터 라인(DL2, DL4,...)에 접속되어 제 2 데이터 분배 신호(DDS2)에 따라 1 수평 구간(1H)의 제 2 서브 수평 구간(SH2)에 스위칭된다. 이러한 제 2 스위칭 소자(S2)는 제 2 데이터 분배 신호(DDS2)의 제 2 스위치 온 전압(Von2)에 따라 1 수평 구간(1H)의 제 2 서브 수평 구간(SH2)에 턴-온됨으로써 구동 집적 회로(120)의 각 데이터 출력 채널(ch1, ch2,...)로부터 입력되는 부극성(-) 데이터 전압(Vdata)을 우수번째 데이터 라인(DL2, DL4,...)에 공급한다.

[0089] 다른 예로써, 도 9 및 도 10에 도시된 바와 같이, 데이터 분배부(140)는 6개의 데이터 라인 단위로 병렬 접속된 제 1 내지 제 6 스위칭 소자(S1 내지 S6)를 가지는 복수의 분배 회로(146)를 포함하여 구성됨으로써 구동 집적 회로(120)의 데이터 출력 채널 수를 데이터 라인들의 총 개수의 1/6로 감소시킬 수 있다.

[0090] 먼저, 전술한 구동 집적 회로(120)의 데이터 분배 제어부(129)는 도 8에 도시된 바와 같이, 1 수평 구간 동안 제 1 내지 제 6 서브 수평 구간 각각에 중첩되도록 하나의 서브 수평 구간 단위로 쉬프트되는 제 1 내지 제 6 데이터 분배 신호(DDS1 내지 DDS6)를 생성하여 데이터 분배부(140)에 공급한다. 이때, 제 1, 제 3, 및 제 5 데이터 분배 신호(DDS1, DDS3, DDS5) 각각은 전술한 제 1 스위치 온 전압(Von1)을 유지하는 스위치 온 구간(ON)과 제 1 스위치 오프 전압(Voff1)을 유지하는 스위치 오프 구간(OFF)을 포함하도록 생성되고, 제 2, 제 4, 및 제 6 데이터 분배 신호(DDS2, DDS4, DDS6) 각각은 전술한 제 2 스위치 온 전압(Von2)을 유지하는 스위치 온 구간(ON)과 제 2 스위치 오프 전압(Voff2)을 유지하는 스위치 오프 구간(OFF)을 포함하도록 생성된다.

[0091] 제 1 스위칭 소자(S1)는 구동 집적 회로(120)의 각 데이터 출력 채널(ch1 내지 chi/2)과 제 6j-5 데이터 라인(DL6j-5)에 접속되어 제 1 데이터 분배 신호(DDS1)에 따라 1 수평 구간(1H)의 제 1 서브 수평 구간(SH1)에 스위칭된다. 이러한 제 1 스위칭 소자(S1)는 제 1 데이터 분배 신호(DDS1)의 제 1 스위치 온 전압(Von1)에 따라 1 수평 구간(1H)의 제 1 서브 수평 구간(SH1)에 턴-온됨으로써 구동 집적 회로(120)의 각 데이터 출력 채널(ch1 내지 chi/2)로부터 입력되는 적색의 정극성(+) 데이터 전압(Vdata)을 제 6j-5 데이터 라인(DL6j-5)에 공급한다.

[0092] 제 2 스위칭 소자(S2)는 구동 집적 회로(120)의 각 데이터 출력 채널(ch1 내지 chi/2)과 제 6j-4 데이터 라인(DL6j-4)에 접속되어 제 2 데이터 분배 신호(DDS2)에 따라 1 수평 구간(1H)의 제 2 서브 수평 구간(SH2)에 스위칭된다. 이러한 제 2 스위칭 소자(S2)는 제 2 데이터 분배 신호(DDS2)의 제 2 스위치 온 전압(Von2)에 따라 1 수평 구간(1H)의 제 2 서브 수평 구간(SH2)에 턴-온됨으로써 구동 집적 회로(120)의 각 데이터 출력 채널(ch1 내지 chi/2)로부터 입력되는 녹색의 부극성(-) 데이터 전압(Vdata)을 제 6j-4 데이터 라인(DL6j-4)에 공급한다.

[0093] 제 3 스위칭 소자(S3)는 구동 집적 회로(120)의 각 데이터 출력 채널(ch1 내지 chi/2)과 제 6j-3 데이터 라인(DL6j-3)에 접속되어 제 3 데이터 분배 신호(DDS3)에 따라 1 수평 구간(1H)의 제 3 서브 수평 구간(SH3)에 스위칭된다. 이러한 제 3 스위칭 소자(S3)는 제 3 데이터 분배 신호(DDS3)의 제 1 스위치 온 전압(Von1)에 따라 1 수평 구간(1H)의 제 3 서브 수평 구간(SH3)에 턴-온됨으로써 구동 집적 회로(120)의 각 데이터 출력 채널(ch1 내지 chi/2)로부터 입력되는 청색의 정극성(+) 데이터 전압(Vdata)을 제 6j-3 데이터 라인(DL6j-3)에 공급한다.

[0094] 제 4 스위칭 소자(S4)는 구동 집적 회로(120)의 각 데이터 출력 채널(ch1 내지 chi/2)과 제 6j-2 데이터 라인(DL6j-2)에 접속되어 제 4 데이터 분배 신호(DDS4)에 따라 1 수평 구간(1H)의 제 4 서브 수평 구간(SH4)에 스위칭된다. 이러한 제 4 스위칭 소자(S4)는 제 4 데이터 분배 신호(DDS4)의 제 2 스위치 온 전압(Von2)에 따라 1 수평 구간(1H)의 제 4 서브 수평 구간(SH4)에 턴-온됨으로써 구동 집적 회로(120)의 각 데이터 출력 채널(ch1 내지 chi/2)로부터 입력되는 적색의부극성(-) 데이터 전압(Vdata)을 제 6j-2 데이터 라인(DL6j-2)에 공급한다.

[0095] 제 5 스위칭 소자(S5)는 구동 집적 회로(120)의 각 데이터 출력 채널(ch1 내지 chi/2)과 제 6j-1 데이터 라인(DL6j-1)에 접속되어 제 5 데이터 분배 신호(DDS5)에 따라 1 수평 구간(1H)의 제 5 서브 수평 구간(SH5)에 스위칭된다. 이러한 제 5 스위칭 소자(S5)는 제 5 데이터 분배 신호(DDS5)의 제 1 스위치 온 전압(Von1)에 따라 1 수평 구간(1H)의 제 5 서브 수평 구간(SH5)에 턴-온됨으로써 구동 집적 회로(120)의 각 데이터 출력 채널(ch1 내지 chi/2)로부터 입력되는 녹색의 정극성(+) 데이터 전압(Vdata)을 제 6j-1 데이터 라인(DL6j-1)에 공급한다.

[0096] 제 6 스위칭 소자(S6)는 구동 집적 회로(120)의 각 데이터 출력 채널(ch1 내지 chi/2)과 제 6j 데이터 라인(DL6j)에 접속되어 제 6 데이터 분배 신호(DDS6)에 따라 1 수평 구간(1H)의 제 6 서브 수평 구간(SH6)에 스위칭된다. 이러한 제 6 스위칭 소자(S6)는 제 6 데이터 분배 신호(DDS6)의 제 2 스위치 온 전압(Von2)에 따라 1 수

평 구간(1H)의 제 6 서브 수평 구간(SH6)에 턴-온됨으로써 구동 집적 회로(120)의 각 데이터 출력 채널(ch1 내지 chi/2)로부터 입력되는 청색의 부극성(-) 데이터 전압(Vdata)을 제 6j 데이터 라인(DL6j)에 공급한다.

- [0097] 도 11은 본 발명의 제 2 실시 예에 따른 액정 표시 장치를 개략적으로 나타내는 도면이다.
- [0098] 도 11을 참조하면, 본 발명의 제 2 실시 예에 따른 액정 표시 장치는 액정 표시 패널(210), 게이트 구동 집적 회로(312)가 실장된 적어도 하나의 게이트 회로 필름(310), 데이터 구동 집적 회로(322)가 실장된 복수의 데이터 회로 필름(320), 인쇄회로기판(410), 타이밍 제어부(510), 및 복수의 데이터 분배부(610)를 포함하여 구성된다.
- [0099] 액정 표시 패널(210)은 액정층(미도시)을 사이에 두고 합착된 하부 기관(212)과 상부 기관(214)을 포함하여 구성되는 것으로, 전술한 본 발명의 제 1 실시 예에 따른 액정 표시 장치의 액정 표시 패널(110)보다 크기가 큰 것을 제외하고는 동일하므로 이에 대한 중복 설명은 생략하기로 한다.
- [0100] 게이트 구동 집적 회로(312)는 적어도 하나의 게이트 회로 필름(310) 상에 실장되어 타이밍 제어부(510)의 제어에 따라 스캐닝 펄스를 생성하여 m개의 게이트 라인(GL) 각각에 순차적으로 공급한다.
- [0101] 적어도 하나의 게이트 회로 필름(310)은 게이트 라인(GL)의 일측에 대응되는 액정 표시 패널(210)의 일측에 마련된 게이트 패드부에 본딩되어 게이트 구동 집적 회로(312)로부터 출력되는 스캐닝 펄스를 게이트 라인(GL)에 공급한다. 여기서, 게이트 회로 필름(310)은 TCP(Tape Carrier Package) 또는 COF(Chip On Film)이 될 수 있다.
- [0102] 한편, 전술한 게이트 구동 집적 회로(312)는 전술한 본 발명의 제 1 실시 예에 따른 액정 표시 장치의 게이트 구동 회로(116)와 같이 액정 표시 패널(210)에 형성될 수 있으며, 이 경우 적어도 하나의 게이트 회로 필름(310)은 생략된다.
- [0103] 데이터 구동 집적 회로(322)는 데이터 회로 필름(320) 상에 실장되어 타이밍 제어부(510)의 제어에 따라 타이밍 제어부(510)로부터 공급되는 디지털 데이터를 소정의 극성 반전 패턴에 대응되는 정극성 데이터 전압과 부극성 데이터 전압으로 변환하여 1 수평 구간 동안 복수의 서브 수평 구간으로 나누어 순차적으로 데이터 분배부(610)에 공급한다. 또한, 데이터 구동 집적 회로(322)는 데이터 전압의 극성 패턴에 따라 데이터 분배부(610)의 데이터 분배를 그룹별로 제어하기 위한 데이터 분배 신호를 생성하여 데이터 분배부(610)에 공급한다. 이를 위해, 데이터 구동 집적 회로(322)는 쉬프트 레지스터, 래치부, 감마 전압부, 디지털-아날로그 변환부, 및 데이터 분배 제어부를 포함하여 구성된다. 이러한 구성을 가지는 데이터 구동 집적 회로(322)는 도 3 및 도 4를 참조하여 전술한 본 발명의 제 1 실시 예에 따른 액정 표시 장치에서 구동 집적 회로(120)의 데이터 구동부(127)와 데이터 분배 제어부(129)를 포함하여 구성되므로 이들에 대한 중복 설명은 생략하기로 한다.
- [0104] 복수의 데이터 회로 필름(320) 각각은 데이터 라인(DL)의 일측에 대응되는 액정 표시 패널(210)의 상측에 마련된 데이터 패드부에 본딩되어 데이터 구동 집적 회로(322)로부터 출력되는 데이터 전압을 데이터 분배부(610)로 공급한다. 여기서, 데이터 회로 필름(320)은 TCP 또는 COF가 될 수 있다.
- [0105] 인쇄회로기판(410)은 복수의 데이터 회로 필름(320)에 전기적으로 접속된다.
- [0106] 타이밍 제어부(510)는 인쇄회로기판(410)에 실장되어 외부의 구동 시스템(미도시)으로부터 공급되는 타이밍 동기 신호(TSS)에 응답해 구동 시스템으로부터 공급되는 디지털 데이터 신호를 액정 표시 패널(210)의 구동에 알맞도록 정렬하고, 정렬된 디지털 정렬 데이터를 1 수평 구간 단위로 데이터 구동 집적 회로(322)에 공급한다. 여기서, 타이밍 동기 신호(TSS)는 수직 동기 신호, 수평 동기 신호, 데이터 인에이블 신호, 및 기준 클럭 신호를 포함하여 이루어질 수 있다.
- [0107] 복수의 데이터 분배부(610) 각각은 복수의 데이터 구동 집적 회로(322) 각각의 데이터 출력 채널 각각에 접속됨과 아울러 액정 표시 패널(210)에 형성된 데이터 라인들(DL) 각각에 전기적으로 접속되도록 하부 기관(212)의 일측에 형성된다. 이러한 복수의 데이터 분배부(610) 각각은 복수의 데이터 구동 집적 회로(322) 각각으로부터 1 수평 구간의 서브 수평 구간마다 입력되는 데이터 전압을, 복수의 데이터 구동 집적 회로(322) 각각의 데이터 분배 제어부로부터 공급되는 데이터 분배 신호(DDS)에 따라 1 수평 구간 동안 복수의 서브 수평 구간의 개수에 대응되는 복수의 데이터 라인에 순차적으로 분배한다. 이러한 복수의 데이터 분배부(610) 각각은, 도 6 내지 도 10을 참조하여 전술한 데이터 분배부(140)와 동일하게 구성되므로 이에 대한 중복 설명은 생략하기로 한다.
- [0108] 도 12는 본 발명의 제 1 및 제 2 실시 예에 따른 액정 표시 장치에 있어서, 데이터 분배부의 구동 파형을 나타

내는 시뮬레이션 파형도이다.

[0109] 먼저, 도 12의 (a) 및 (b)에서, 파형 A는 정극성 데이터 전압 및 부극성 데이터 전압에 상관없이 하이 전압(VH)과 로우 전압(VL) 간에 스윙(Swing)되는 비교 예의 데이터 분배 신호를 나타낸다. 또한, 도 12의 (a)에서, 파형 B는 정극성 데이터 전압을 분배하기 위한 제 1 스위치 온 전압(Von1)과 제 1 스위치 오프 전압(Voff1) 간에 스윙되는 본 발명의 데이터 분배 신호를 나타낸다. 그리고, 도 12의 (b)에서, 파형 C는 부극성 데이터 전압을 분배하기 위한 제 2 스위치 온 전압(Von2)과 제 2 스위치 오프 전압(Voff2) 간에 스윙되는 본 발명의 데이터 분배 신호를 나타낸다.

[0110] 도 12의 (a)에서 알 수 있듯이, 정극성 데이터 전압의 분배시, 파형 (B)의 데이터 분배 신호에 따라 스위칭 소자를 스위칭시키더라도 각 화소의 충전에 충전되는 전압 파형(CV)은 동일함을 알 수 있다. 이와 마찬가지로, 도 12의 (b)에서 알 수 있듯이, 부극성 데이터 전압의 분배시, 파형 (C)의 데이터 분배 신호에 따라 스위칭 소자를 스위칭시키더라도 각 화소의 충전에 충전되는 전압 파형(CV)은 동일함을 알 수 있다. 따라서, 전술한 본 발명의 제 1 및 제 2 실시 예에 따른 액정 표시 장치는 데이터 분배 신호의 전압이 감소하여 소비전력이 감소하게 된다.

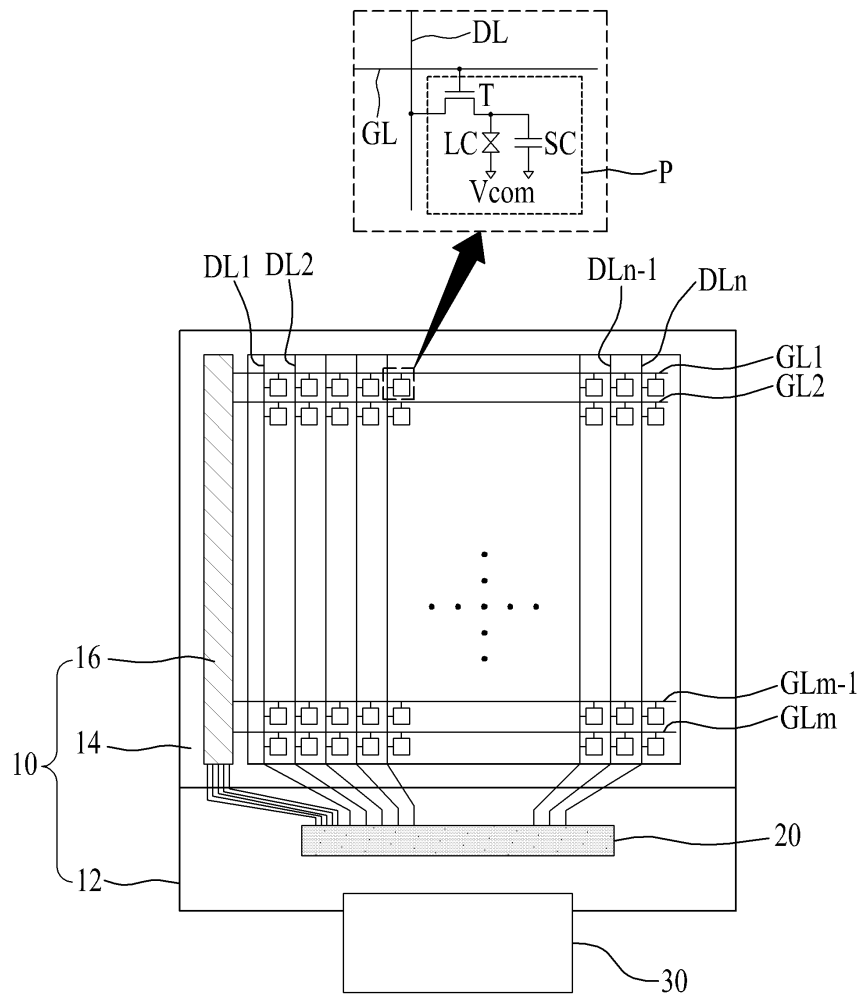
[0111] 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

### 부호의 설명

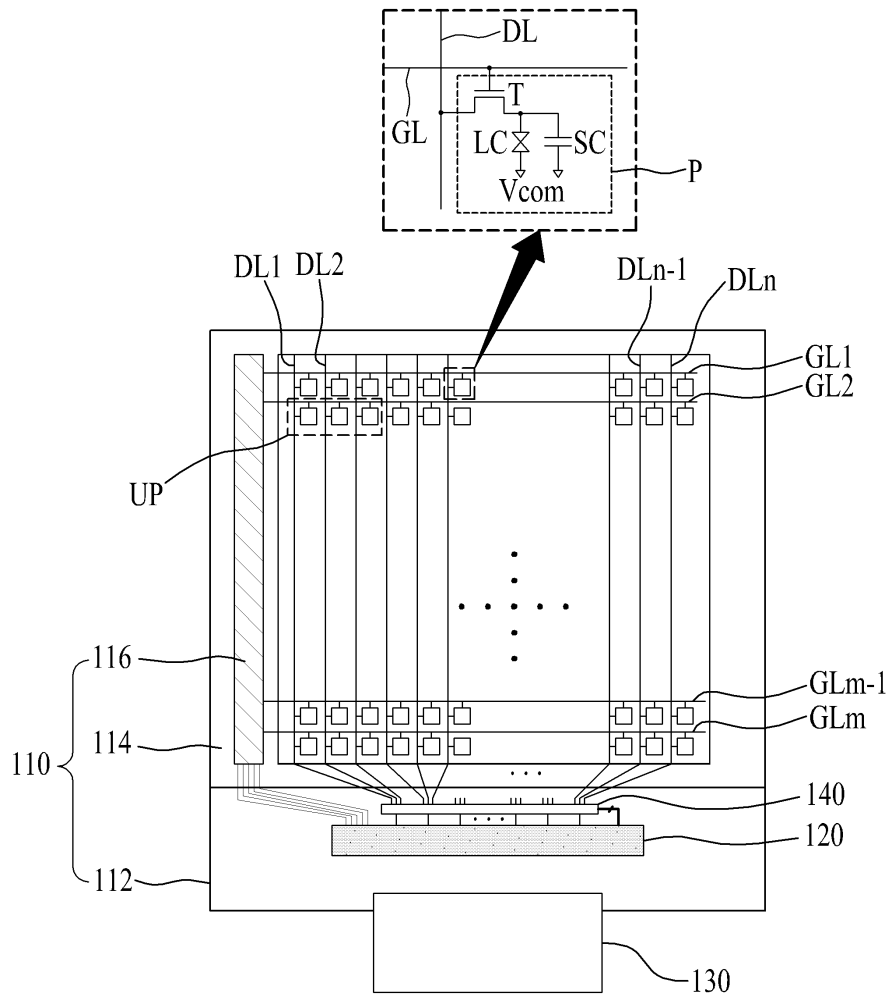
|        |                   |                   |
|--------|-------------------|-------------------|
| [0112] | 110: 액정 표시 패널     | 120: 구동 집적 회로     |
|        | 121: 제어부          | 125: 제어 신호 생성부    |
|        | 127: 데이터 구동부      | 129: 데이터 분배 제어부   |
|        | 130: 가요성 인쇄 회로    | 140: 데이터 분배부      |
|        | 142o: 기수 그룹 분배 회로 | 142e: 우수 그룹 분배 회로 |
|        | 144: 분배 회로        |                   |

도면

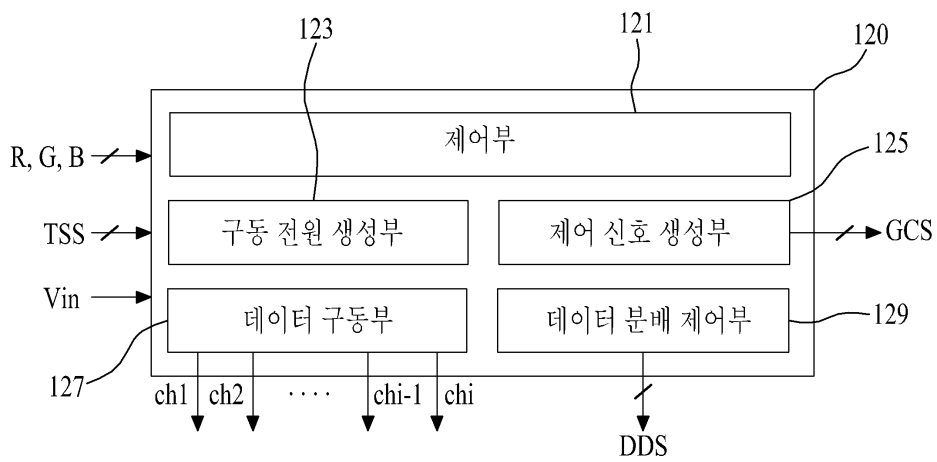
도면1



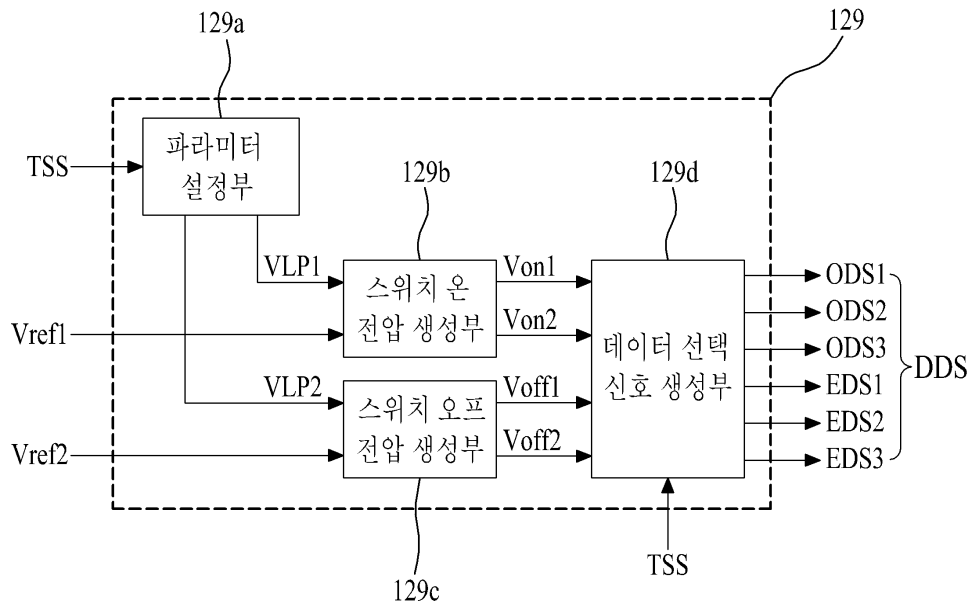
도면2



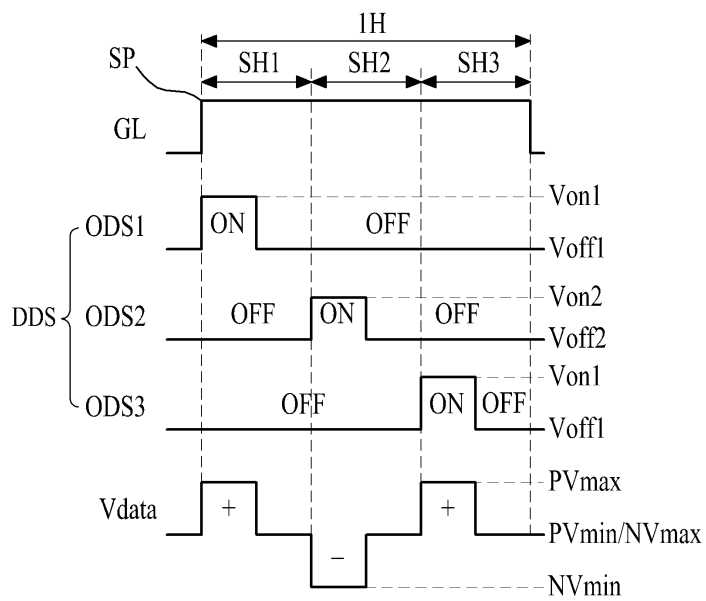
도면3



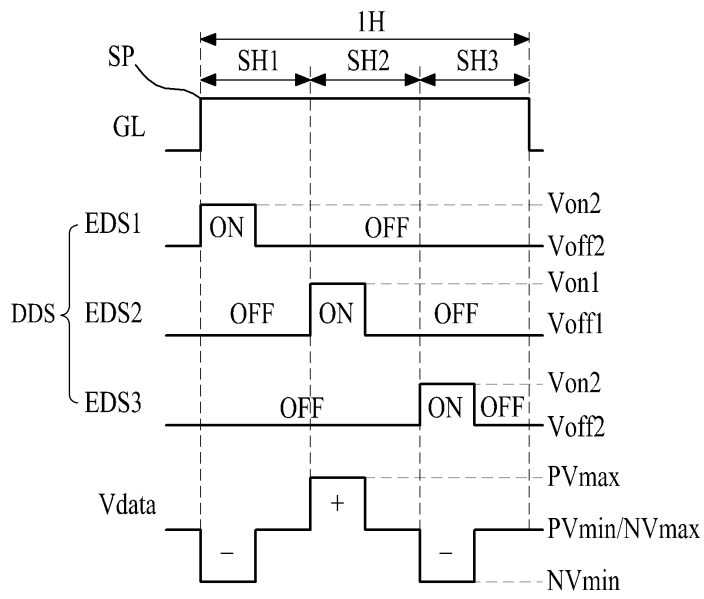
도면4



도면5a

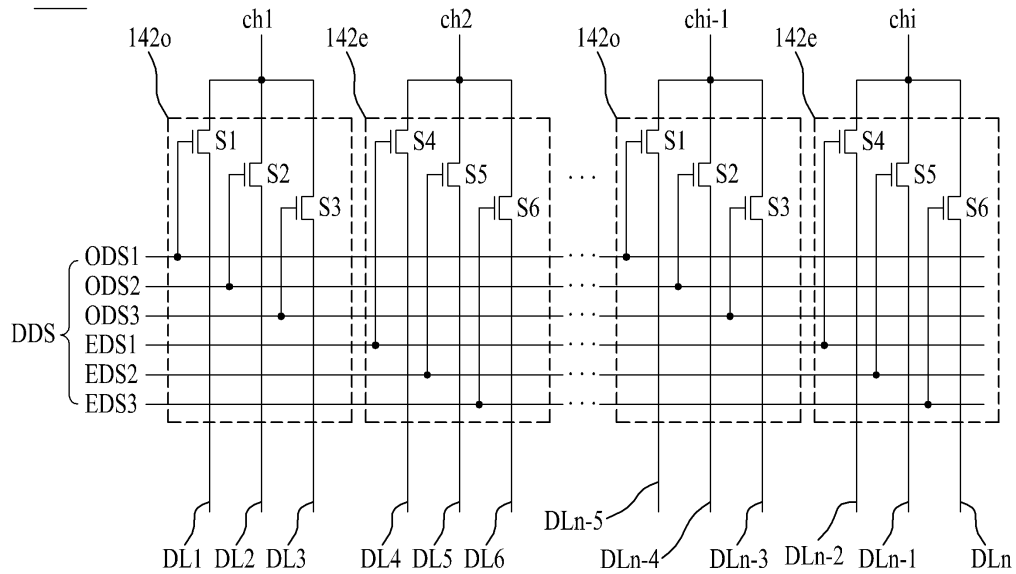


도면5b

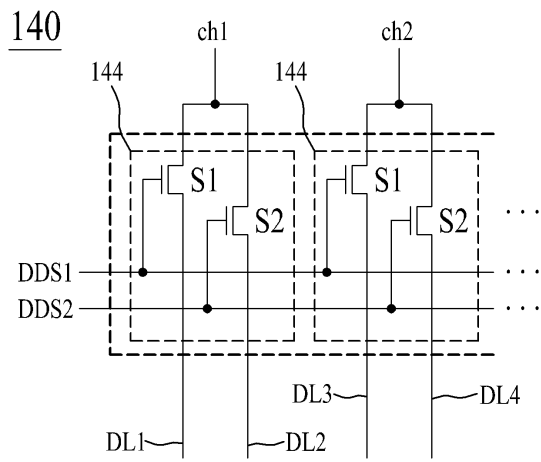


도면6

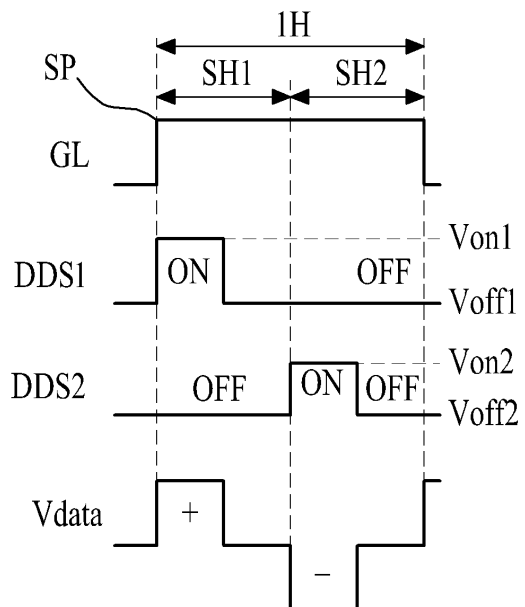
140



도면7

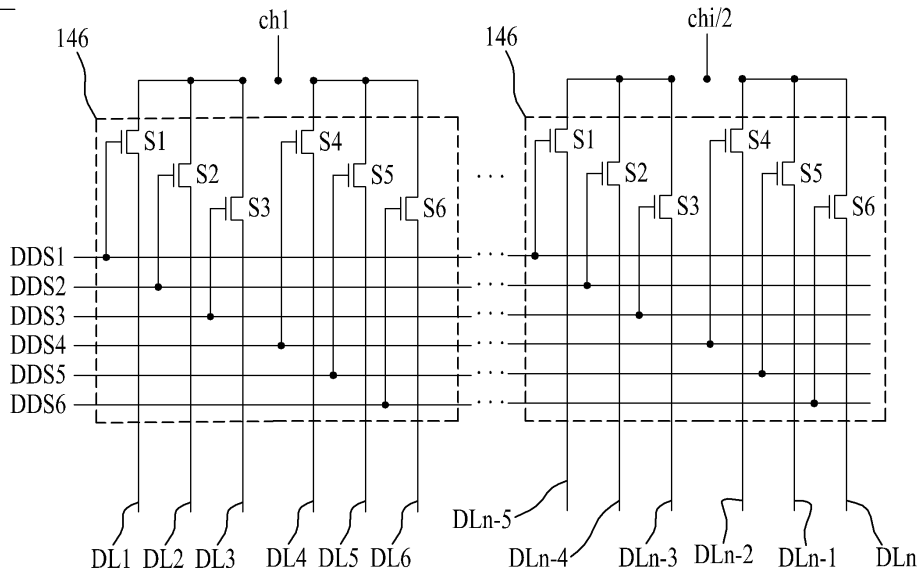


도면8

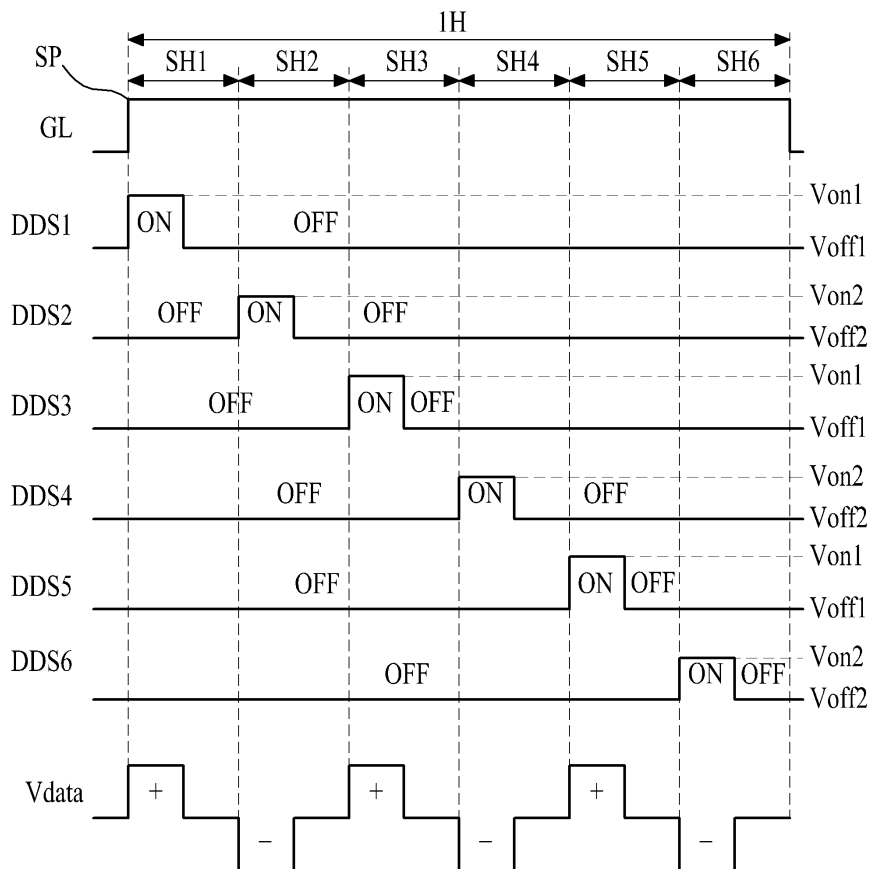


도면9

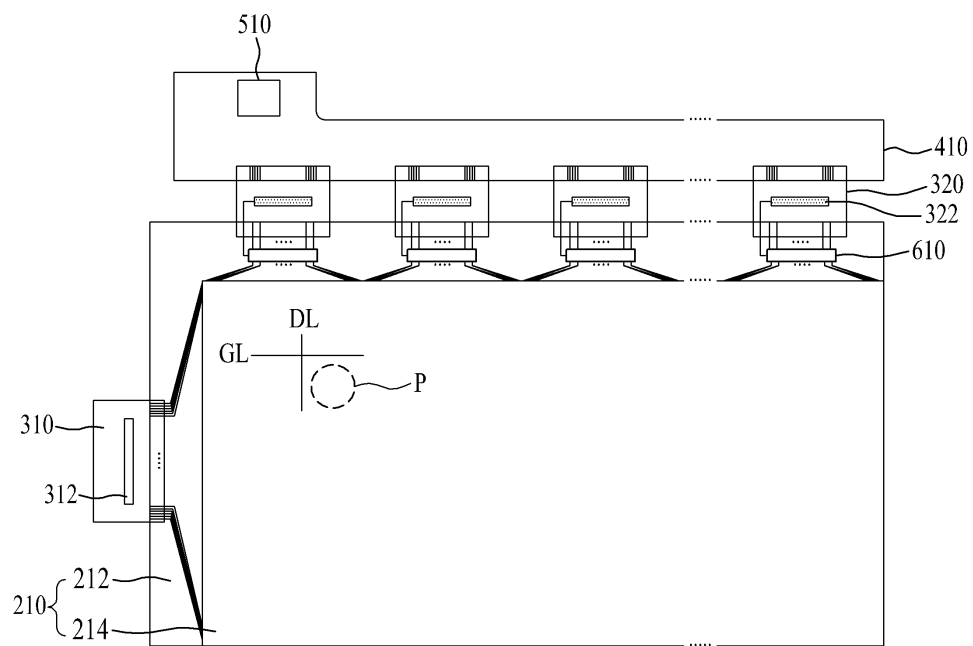
140



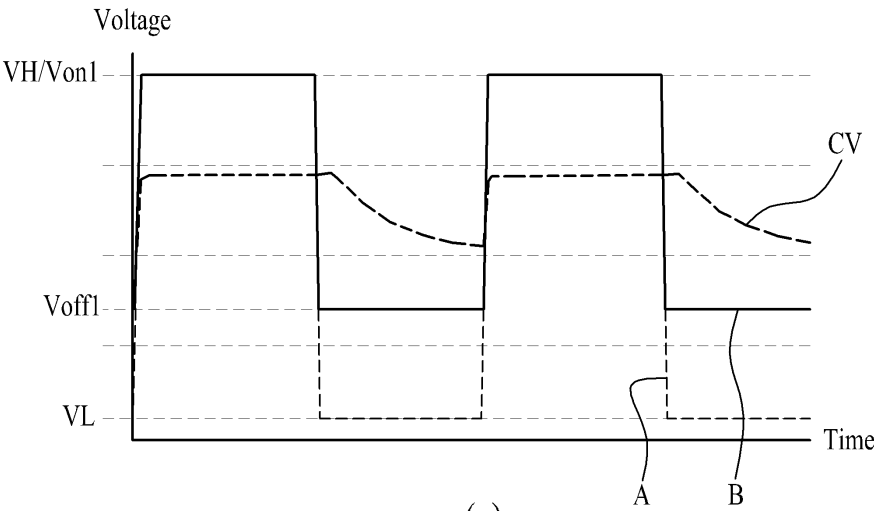
도면10



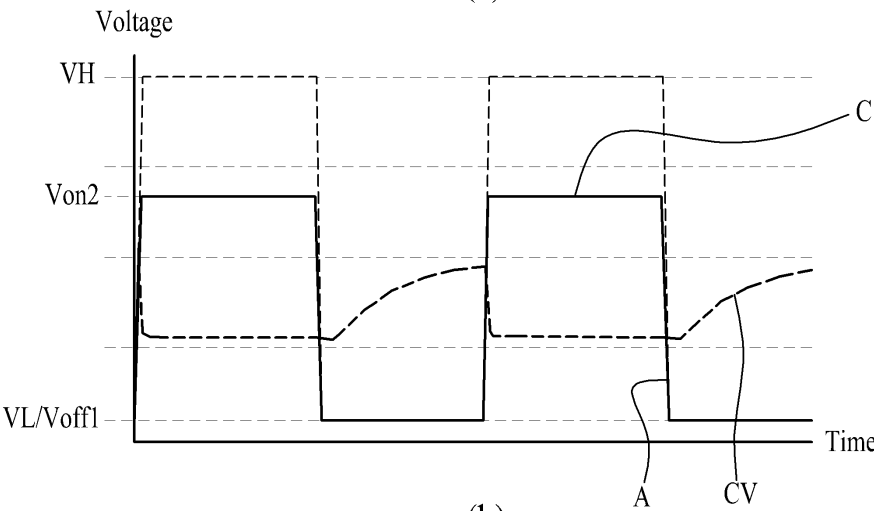
도면11



도면12



(a)



(b)

|                |                                                                |         |            |
|----------------|----------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示器                                                          |         |            |
| 公开(公告)号        | <a href="#">KR101889908B1</a>                                  | 公开(公告)日 | 2018-08-21 |
| 申请号            | KR1020110128595                                                | 申请日     | 2011-12-02 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                                       |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                                                      |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                                                      |         |            |
| [标]发明人         | DAEJIN MYOUNG<br>명대진<br>KWANGHEE HAN<br>한광희                    |         |            |
| 发明人            | 명대진<br>한광희                                                     |         |            |
| IPC分类号         | G09G3/36                                                       |         |            |
| CPC分类号         | G09G3/3648 G09G3/3696 G09G2300/0823 G09G2310/0243 G09G2310/027 |         |            |
| 其他公开文献         | KR1020130062154A                                               |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                      |         |            |

#### 摘要(译)

本发明涉及一种液晶显示装置使用的数据分发单元分发的数据电压，以降低集成电路的数据输出信道的数量，用于输出的数据电压，因此能够减少电力消耗，根据本发明的液晶显示一种液晶显示装置，包括：液晶显示面板，具有形成在由m条栅极线和n条数据线的交叉点限定的区域中的多个像素；一种驱动集成电路，将输入数字数据信号转换为数据电压，将输入数字数据信号分成多个子水平周期一个水平周期，并依次输出分割数据；的数据电压是为每个从每个驱动集成电路的数据输出信道的子水平周期的顺序输入的，分配具有用于顺序地多个分配电路分配给对应于所述子水平区域的数量多条数据线的的数据其中，所述多个分配电路具有多个与所述多条数据线并联连接的开关元件，并且顺序地切换以与所述多个子水平部分中的每一个重叠，被导通，而另一个所述多个开关元件的开关元件响应导通以将第一开关上的电压和第二开关通电压施加到另一个的 -- 可以开启元件首先通过的接通电压的装置转动。

