



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2016년01월14일

(11) 등록번호 10-1584989

(24) 등록일자 2016년01월07일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01) G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

(21) 출원번호 10-2008-0059522

(22) 출원일자 2008년06월24일

심사청구일자 2013년05월30일

(65) 공개번호 10-2010-0000141

(43) 공개일자 2010년01월06일

(56) 선행기술조사문헌

KR1020040053733 A\*

KR1020020002163 A\*

KR1020060019755 A

KR1020060080933 A

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

서영형

충청북도 음성군 소이면 소이로41번길 57

김영식

충청북도 충주시 안림동 4/6 16번지

(74) 대리인

박영복

전체 청구항 수 : 총 4 항

심사관 : 추장희

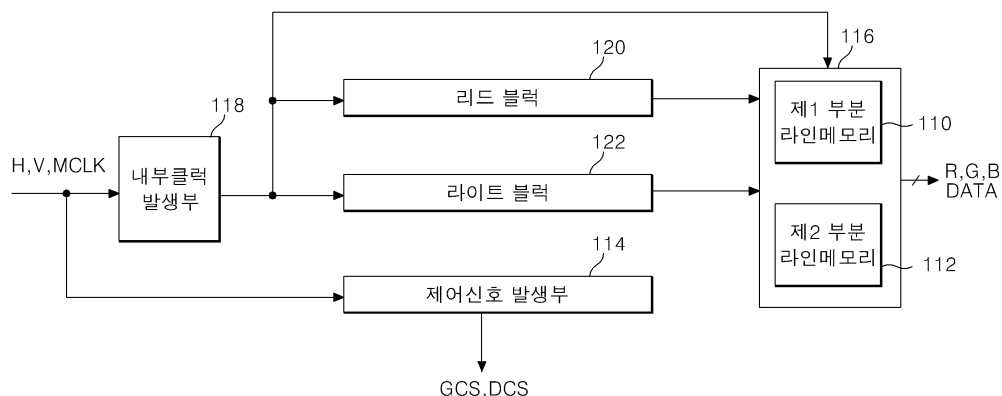
(54) 발명의 명칭 액정 표시 장치 및 그 구동 방법

(57) 요약

본 발명은 타이밍 제어부에 입력되는 데이터를 저장하는 메모리의 용량을 저감할 수 있는 액정 표시 장치 및 그 구동 방법에 관한 것이다.

본 발명에 따른 액정 표시 장치는 액정 패널과; 상기 액정 패널을 구동하는 구동 회로와; 외부로부터 입력되는 1수평 라인분의 화소 데이터를 일부씩 교번적으로 저장하고 교번적으로 상기 구동 회로에 출력하는 다수의 부분 라인 메모리를 구비하며, 상기 다수의 부분 라인 메모리는 라이트 인에이블 신호 및 라이트 클럭 신호에 따라서 상기 1수평 라인분의 화소 데이터를 1/2M씩 저장하고, 리드 클럭 신호에 응답하여 상기 1/2M의 화소 데이터를 출력하는 제1 및 제2 부분 라인 메모리이며, 상기 M은 상기 리드 및 라이트 클럭 신호의 주파수비와, 저장 및 출력의 속도에 의해 결정되는 자연수인 것을 특징으로 한다.

대표도 - 도2



## 명세서

### 청구범위

#### 청구항 1

액정 패널과;

상기 액정 패널을 구동하는 구동 회로와;

외부로부터 입력되는 1수평 라인분의 화소 데이터를 일부씩 교번적으로 저장하고 교번적으로 상기 구동 회로에 출력하는 다수의 부분 라인 메모리를 구비하며,

상기 다수의 부분 라인 메모리는 라이트 인에이블 신호 및 라이트 클럭 신호에 따라서 상기 1수평 라인분의 화소 데이터를 1/2M씩 저장하고, 리드 클럭 신호에 응답하여 상기 1/2M의 화소 데이터를 출력하는 제1 및 제2 부분 라인 메모리이며,

상기 M은 상기 리드 및 라이트 클럭 신호의 주파수비와, 저장 및 출력의 속도에 의해 결정되는 자연수이며,

상기 제1 및 제2 부분 라인 메모리 중 어느 하나에 상기 1수평 라인분의 화소 데이터의 일부를 저장함과 동시에, 상기 제1 및 제2 부분 라인 메모리 중 나머지 하나에 저장된 상기 1 수평 라인 분의 화소 데이터의 일부를 상기 구동 회로에 출력하는 것을 특징으로 하는 액정 표시 장치.

#### 청구항 2

삭제

#### 청구항 3

제 1 항에 있어서,

상기 제1 및 제2 부분 라인 메모리 각각의 총 메모리 용량은 1 수평 라인 내의 화소의 개수×각 화소를 이루는 서브 화소의 개수×2<sup>비트수</sup>×1/M인 것을 특징으로 하는 액정 표시 장치.

#### 청구항 4

외부로부터 다수의 부분 라인 메모리에 입력되는 1수평 라인분의 화소 데이터를 일부씩 교번적으로 저장하고 교번적으로 출력하는 단계와;

상기 다수의 부분 라인 메모리에서 출력된 데이터를 이용하여 구동 회로에서 액정 패널을 구동하는 단계를 포함하며,

상기 1수평 라인분의 화소 데이터를 일부씩 교번적으로 저장하고 교번적으로 출력하는 단계는

라이트 인에이블 신호 및 라이트 클럭 신호에 응답하여 상기 1수평 라인분의 화소 데이터를 1/2M씩 제1 및 제2 부분 라인 메모리에 교번적으로 저장하고, 리드 클럭 신호에 응답하여 상기 1/2M의 화소 데이터를 교번적으로 출력하는 단계이며,

상기 M은 상기 리드 및 라이트 클럭 신호의 주파수비와, 저장 및 출력의 속도에 의해 결정되는 자연수이며,

상기 제1 및 제2 부분 라인 메모리 중 어느 하나에 상기 1수평 라인분의 화소 데이터의 일부를 저장함과 동시에, 상기 제1 및 제2 부분 라인 메모리 중 나머지 하나에 저장된 상기 1 수평 라인 분의 화소 데이터의 일부를 상기 구동 회로에 출력하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

#### 청구항 5

삭제

#### 청구항 6

제 4 항에 있어서,

상기 1수평 라인분의 화소 데이터를 일부씩 교번적으로 저장하고 교번적으로 출력하는 단계는

상기 제1 부분 라인 메모리에 상기 1수평 라인분의 화소 데이터 중 1/2M 화소 데이터를 저장하는 제1 단계와;

상기 제2 부분 라인 메모리에 상기 1수평 라인분의 나머지 화소 데이터 중 1/2M 화소 데이터를 저장함과 아울러 상기 제1 부분 라인 메모리에 저장된 상기 1/2M 데이터를 상기 구동 회로에 출력하는 제2 단계와;

상기 제1 부분 라인 메모리에 상기 1수평 라인분의 나머지 화소 데이터 중 1/2M 화소 데이터를 저장함과 아울러 상기 제2 부분 라인 메모리에 저장된 상기 1/2M 데이터를 상기 구동 회로에 출력하는 제3 단계와;

상기 1 수평 라인분의 모든 화소 데이터를 상기 구동 회로에 출력할 때까지 상기 제2 및 제3 단계를 반복하는 제4 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

## 발명의 설명

### 발명의 상세한 설명

#### 기술 분야

[0001] 본 발명은 액정 표시 장치 및 그 구동 방법에 관한 것으로, 특히 타이밍 제어부에 입력되는 데이터를 저장하는 메모리의 용량을 저감할 수 있는 액정 표시 장치 및 그 구동 방법에 관한 것이다.

#### 배경 기술

[0002] 액정표시장치는 두 기관 사이에 주입된 이방성 유전율을 갖는 액정 물질에 전계를 인가하고, 이 전계의 세기를 조절하여 기관에 투과되는 빛의 양을 조절함으로써 원하는 화상을 표시한다. 이러한 액정 표시 장치는 게이트 라인 및 데이터 라인의 교차로 마련된 각 화소 영역에 형성된 액정셀마다 박막 트랜지스터가 형성된 액티브 매트릭스(Active Matrix) 타입의 액정 패널과, 액정 패널의 게이트 라인을 구동하기 위한 게이트 드라이버와, 액정 패널의 데이터 라인을 구동하기 위한 데이터 드라이버와, 게이트 드라이버 및 데이터 드라이버를 제어하는 타이밍 제어부를 구비한다.

[0003] 여기서, 타이밍 제어부는 게이트 드라이버 및 데이터 드라이버의 구동을 제어하는 제어신호들을 발생함과 아울러 데이터 드라이버에 화소 데이터를 공급하게 된다. 데이터 드라이버에 화소 데이터를 공급하기 위해 타이밍 제어부는 제1 및 제2 라인 메모리를 포함한다. 이러한 제1 및 제2 라인 메모리는 수평 동기 신호에 동기하여 저장과 출력을 교번적으로 수행한다. 구체적으로, 제1 라인 메모리에 N(여기서, N은 자연수)번째 수평 라인의 데이터를 저장된 다음, 제2 라인 메모리에 N+1번째 수평 라인의 데이터가 저장되면, 제1 라인 메모리에 저장된 N번째 수평 라인의 데이터는 데이터 드라이버에 출력된다. 상기와 같은 과정은 모든 수평 라인의 데이터가 데이터 드라이버에 출력될 때까지 반복된다.

[0004] 이 경우, 제1 및 제2 라인 메모리 각각은 수학식 1와 같은 메모리 용량이 필요하다.

#### 수학식 1

[0005] 메모리 용량 =  $PN \times SPN \times 2^{\text{비트수}}$

[0006] 수학식 2에서 PN은 1 수평 라인 내의 화소의 개수이며, SPN은 화소를 이루는 R,G,B 서브 화소의 개수이다.

[0007] 따라서, 종래 액정 표시 장치의 라인 메모리 용량은 상대적으로 크고 아울러 1수평 라인 단위로 라인 메모리에 데이터를 저장하고 출력하므로 라인 메모리에 저장된 화소 데이터의 대기 시간이 긴 문제점이 있다. 또한, 고 해상도 액정 표시 장치의 경우 라인 메모리 용량이 커져 외부 메모리나 적용 구동 칩을 고사양으로 적용해야 하는 문제점이 있다.

## 발명의 내용

### 해결 하고자하는 과제

[0008] 상기와 같은 문제점을 해결하기 위하여, 본 발명은 타이밍 제어부에 입력되는 데이터를 저장하는 메모리의 용량을 저감할 수 있는 액정 표시 장치 및 그 구동 방법을 제공하는 것이다.

### 과제 해결수단

[0009] 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 액정 표시 장치는 액정 패널과; 상기 액정 패널을 구동하는 구동 회로와; 외부로부터 입력되는 1수평 라인분의 화소 데이터를 일부씩 교번적으로 저장하고 교번적으로 상기 구동 회로에 출력하는 다수의 부분 라인 메모리를 구비하며, 상기 다수의 부분 라인 메모리는 라이트 인에이블 신호 및 라이트 클럭 신호에 따라서 상기 1수평 라인분의 화소 데이터를 1/2M씩 저장하고, 리드 클럭 신호에 응답하여 상기 1/2M의 화소 데이터를 출력하는 제1 및 제2 부분 라인 메모리이며, 상기 M은 상기 리드 및 라이트 클럭 신호의 주파수비와, 저장 및 출력의 속도에 의해 결정되는 자연수인 것을 특징으로 한다.

[0010] 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 액정 표시 장치의 구동 방법은 외부로부터 다수의 부분 라인 메모리에 입력되는 1수평 라인분의 화소 데이터를 일부씩 교번적으로 저장하고 교번적으로 출력하는 단계와; 상기 다수의 부분 라인 메모리에서 출력된 데이터를 이용하여 구동 회로에서 액정 패널을 구동하는 단계를 포함하며, 상기 1수평 라인분의 화소 데이터를 일부씩 교번적으로 저장하고 교번적으로 출력하는 단계는 라이트 인에이블 신호 및 라이트 클럭 신호에 응답하여 상기 1수평 라인분의 화소 데이터를 1/2M씩 제1 및 제2 부분 라인 메모리에 교번적으로 저장하고, 리드 클럭 신호에 응답하여 상기 1/2M의 화소 데이터를 교번적으로 출력하는 단계이며, 상기 M은 상기 리드 및 라이트 클럭 신호의 주파수비와, 저장 및 출력의 속도에 의해 결정되는 자연수인 것을 특징으로 한다.

### 효 과

[0011] 본 발명에 따른 액정 표시 장치의 제1 및 제2 부분 라인 메모리는 1수평 라인의 화소 데이터를 일부씩 교번적으로 저장하고 교번적으로 출력한다. 따라서, 본 발명에 따른 제1 및 제2 부분 라인 메모리는 1 수평 라인 분의 화소 데이터를 저장하는 종래 라인 메모리에 비해 메모리 용량을 저장할 수 있다. 부분 라인 메모리의 용량이 저장되므로 비용을 절감할 수 있으며 특히 고해상도 액정 표시 장치의 메모리 저장 효과가 크다.

[0012] 또한, 본 발명에 따른 액정 표시 장치의 제1 및 제2 부분 라인 메모리에 저장된 화소 데이터의 대기 시간이 종래보다 단축된다.

### 발명의 실시를 위한 구체적인 내용

[0013] 이하, 첨부된 도면 및 실시 예를 통해 본 발명의 실시 예를 구체적으로 살펴보면 다음과 같다.

[0014] 도 1은 본 발명에 따른 액정 표시 장치를 나타내는 블록도이다.

[0015] 도 1에 도시된 액정 표시 장치는 액정셀(C1c)들이 매트릭스 형태로 배열되어진 액정패널(102)과, 액정패널(102)의 게이트라인들(GL1 내지 GLn)을 구동하기 위한 게이트 드라이버(108)와, 액정패널(102)의 데이터라인들(DL1 내지 DLm)을 구동하기 위한 데이터 드라이버(106)와, 게이트 드라이버(108) 및 데이터 드라이버(106)를 제어하기 위한 타이밍 제어부(104)를 구비한다.

[0016] 액정 패널(102)은 액정셀(C1c) 매트릭스와, 게이트 라인(GL) 및 데이터 라인(DL)과 접속되어 액정셀(C1c) 각각을 구동하는 박막 트랜지스터(TFT)를 구비한다.

[0017] 액정 패널(102)의 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터의 게이트 온 전압에 의해 턴-온되어 데이터 라인(DL)의 데이터 전압이 액정셀(C1c)에 공급되어 액정셀(C1c)은 공통 전압(Vcom)과 데이터 전압과의 차만큼의 전압이 인가된다. 그리고, 박막 트랜지스터(TFT)는 게이트 오프 전압에 의해 턴-오프되어 액정셀(C1c)에 인가된 전압이 유지되게 한다. 액정셀(C1c)은 인가된 전압에 따라 액정을 구동하여 광투과율을 조절함으로써 액정 패널(102)은 화상을 표시하게 된다.

[0018] 게이트 드라이버(108)는 타이밍 제어부(104)로부터의 게이트 제어 신호(GCS)에 응답하여 게이트 온 전압을 게이트 라인(GL)에 순차적으로 공급하고, 그 외의 기간에는 게이트 오프 전압을 게이트 라인(GL)에 공급한다.

[0019] 데이터 드라이버(106)는 적어도 하나의 데이터 드라이브 집적 회로로 이루어진다. 이러한 데이터 드라이버(106)는 타이밍 제어부(104)로부터의 데이터 제어 신호(DCS) 및 감마 전압을 이용하여 디지털 형태의 데이터 신호를 아날로그 형태의 데이터 전압으로 변환하고, 변환된 아날로그 형태의 데이터 전압을 데이터 라인(DL)에 공급한다.

[0020] 타이밍 제어부(104)는 도 2에 도시된 바와 같이 제어 신호 발생부(114)와, 내부 클럭 발생부(118), 리드 블럭

(120), 라이트 블럭(122), 데이터 선택부(116)를 구비한다.

- [0021] 제어 신호 발생부(114)는 시스템(도시하지 않음)를 통해 입력된 다수의 동기 신호(H,V) 및 메인 클럭 신호(MCLK)를 이용하여 다수의 제어 신호를 생성한다. 특히, 다수의 제어 신호 중 게이트 제어 신호(GCS)는 게이트 드라이버(108)에 공급되어 게이트 드라이버(108)를 제어하고, 데이터 제어 신호(DCS)는 데이터 드라이버(106)에 공급되어 데이터 드라이버(106)를 제어한다.
- [0022] 내부 클럭 발생부(118)는 시스템을 통해 입력된 다수의 동기 신호(H,V) 및 메인 클럭 신호(MCLK)를 이용하여 타이밍 제어부(104)에서 필요로 하는 내부 클럭 신호를 생성한다.
- [0023] 리드 블럭(120)은 제1 및 제2 부분 라인 메모리(110,112)에 저장된 화소 데이터를 출력하기 위해 필요한 제어 신호(예를 들어, 리드 클럭 신호(Read\_clk)) 및 리드 어드레스(Read\_addr)를 생성한다.
- [0024] 라이트 블럭(122)은 제1 및 제2 부분 라인 메모리(110,112)에 화소 데이터를 저장하기 위해 필요한 제어 신호(예를 들어, 라이트 인에이블 신호(WREN) 및 라이트 클럭 신호(Write\_clk)) 및 라이트 어드레스(Write\_addr)를 생성한다.
- [0025] 데이터 선택부(116)는 리드 블럭(120) 및 라이트 블럭(122) 각각에서 생성된 제어 신호(리드 클럭 신호(Read\_clk), 라이트 인에이블 신호(WREN), 라이트 클럭 신호(Write\_clk)), 리드 어드레스(Read\_addr) 및 라이트 어드레스(Write\_addr) 등을 이용하여 제1 및 제2 부분 라인 메모리(110,112)에 데이터를 저장 및 출력한다. 즉, 데이터 선택부(116)의 제1 및 제2 부분 라인 메모리(110,112)는 입력된 화소 데이터(R,G,B Data)를 정렬하여 데이터 드라이버(106)에 공급한다.
- [0026] 구체적으로, 제1 및 제2 부분 라인 메모리(110,112) 각각은 도 3에 도시된 바와 같이 라이트 인에이블 신호(WREN) 및 라이트 클럭 신호(Write\_clk)에 응답하여 1/2M(여기서, M은 자연수이며, M은 라이트 클럭 신호(Write\_clk) 및 리드 클럭 신호(Read\_clk)의 주파수비와, 저장 및 출력의 속도에 의해 결정됨) 분량의 화소 데이터를 저장한다. 그리고, 제1 및 제2 부분 라인 메모리(110,112)는 리드 클럭 신호(Read\_clk)에 응답하여 화소 데이터를 출력한다.
- [0027] 이를 위해, 제1 및 제2 부분 라인 메모리(110,112) 각각은 1 수평 라인 분의 화소 데이터 중 1/2M 분량의 화소 데이터를 저장할 수 있을 만큼의 용량이 필요하다. 구체적으로, 제1 및 제2 부분 라인 메모리(110,112) 각각은 수학적 2와 같은 메모리 용량이 필요하다.

## 수학적 2

- [0028] 메모리 용량=PN×SPN×2<sup>비트수</sup>×1/M
- [0029] 수학적 2에서 PN은 1 수평 라인 내의 화소의 개수이며, SPN은 화소를 이루는 R,G,B 서브 화소의 개수이다.
- [0030] 이에 따라, 본 발명에 따른 제1 및 제2 부분 라인 메모리(110,112)는 1 수평 라인 분의 화소 데이터를 저장하는 종래 라인 메모리에 비해 메모리 용량을 저감할 수 있다.
- [0031] 도 4 및 도 5는 본 발명에 따른 액정 표시 장치의 구동 방법을 설명하기 위한 도면들이다. 여기서, 본 발명의 데이터 드라이버는 도 5에 도시된 바와 같이 4개의 데이터 드라이브 집적 회로(106a,106b,106c,106d)를 구비하는 것을 예로 들어 설명하기로 한다.
- [0032] 구체적으로, 도 4에 도시된 바와 같이 제1 부분 라인 메모리(110)에는 N(여기서, N은 자연수)번째 수평 라인의 화소 데이터 중 1/2M 화소 데이터가 저장된다.
- [0033] 그런 다음, 도 4에 도시된 바와 같이 제2 부분 라인 메모리(112)에는 N번째 수평 라인의 화소 데이터 중 2/2M 화소 데이터가 저장됨과 동시에 제1 부분 라인 메모리(110)에 저장된 1/2M 화소 데이터는 도 5에 도시된 바와 같이 제1 내지 제4 데이터 드라이브 집적 회로(106a,106b,106c,106d)로 출력된다.
- [0034] 그런 다음, 도 4에 도시된 바와 같이 제1 부분 라인 메모리(110)에는 N번째 수평 라인의 데이터 중 3/2M 화소 데이터가 저장됨과 동시에 제2 부분 라인 메모리(112)에 저장된 2/2M 화소 데이터는 도 5에 도시된 바와 같이 제1 내지 제4 데이터 드라이브 집적 회로(106a,106b,106c,106d)로 출력된다.
- [0035] 그런 다음, 도 4에 도시된 바와 같이 제2 부분 라인 메모리(112)에는 N번째 수평 라인의 화소 데이터 중 4/2M 데이터가 저장됨과 동시에 제1 부분 라인 메모리(110)에 저장된 3/2M 화소 데이터는 도 5에 도시된 바와 같이

제1 내지 제4 데이터 드라이브 집적 회로(106a,106b,106c,106d)로 출력된다.

[0036] 상기와 같은 과정을 반복하여 N번째 수평 라인의 모든 화소 데이터가 제1 내지 제4 데이터 드라이브 집적 회로(106a,106b,106c,106d)로 출력되도록 한다.

[0037] 한편, 본 발명에 따른 제1 및 제2 부분 라인 메모리(110,112) 각각은 1 수평 라인 분의 화소 데이터를 일부씩 교번적으로 저장하고 교번적으로 데이터 드라이 집적 회로(106a,106b,106c,106d)에 출력한다. 이 경우, 제1 및 제2 부분 라인 메모리(110,112)에 저장된 데이터를 데이터 드라이브 집적 회로(106a,106b,106c,106d)에 공급하는 시간이 증가하는 것을 방지하기 위해 블랭크 타임(blank time)을 활용한다.

[0038] 이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 종래의 지식을 가진 자에게 있어 명백할 것이다.

### 도면의 간단한 설명

[0039] 도 1은 본 발명에 따른 액정 표시 장치를 나타내는 블록도이다.

[0040] 도 2는 도 1에 도시된 타이밍 제어부를 상세히 나타내는 블록도이다.

[0041] 도 3은 도 2에 도시된 제1 및 제2 부분 라인 메모리에 입력되는 라이트 인에이블 신호, 라이트 클럭 신호 및 리드 클럭 신호를 나타내는 파형도이다.

[0042] 도 4는 도 2에 도시된 제1 및 제2 부분 라인 메모리의 동작 과정을 설명하기 위한 도면이다.

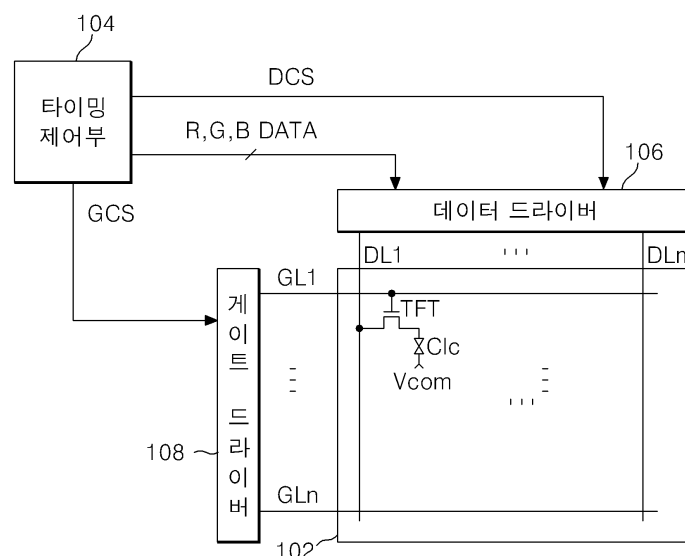
[0043] 도 5는 도 4에 도시된 제1 및 제2 부분 라인 메모리에 저장된 데이터들이 데이터 구동 집적 회로로 출력되는 과정을 설명하기 위한 도면이다.

[0044] < 도면의 주요 부분에 대한 부호의 설명 >

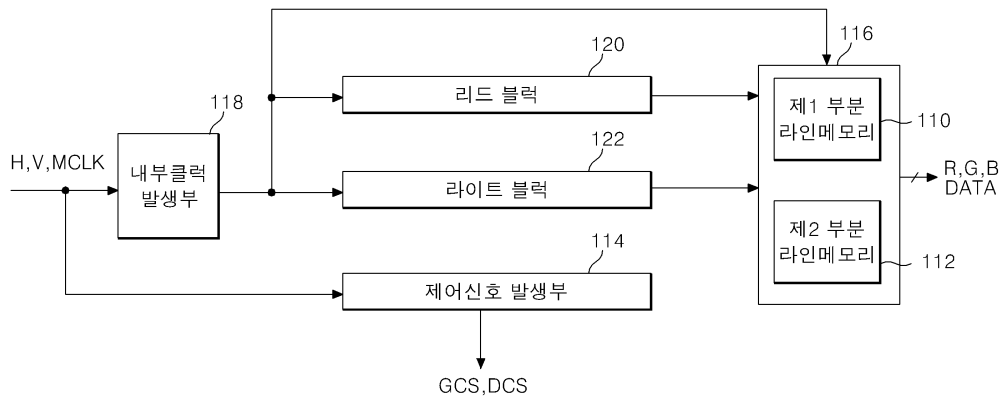
|                            |                 |
|----------------------------|-----------------|
| [0045] 102 : 액정 패널         | 104 : 타이밍 제어부   |
| [0046] 106 : 데이터 드라이버      | 108 : 게이트 드라이버  |
| [0047] 110,112 : 부분 라인 메모리 | 114: 제어 신호 발생부  |
| [0048] 116 : 데이터 선택부       | 118 : 내부 클럭 발생부 |
| [0049] 120 : 리드 블럭         | 122 : 라이트 블럭    |

### 도면

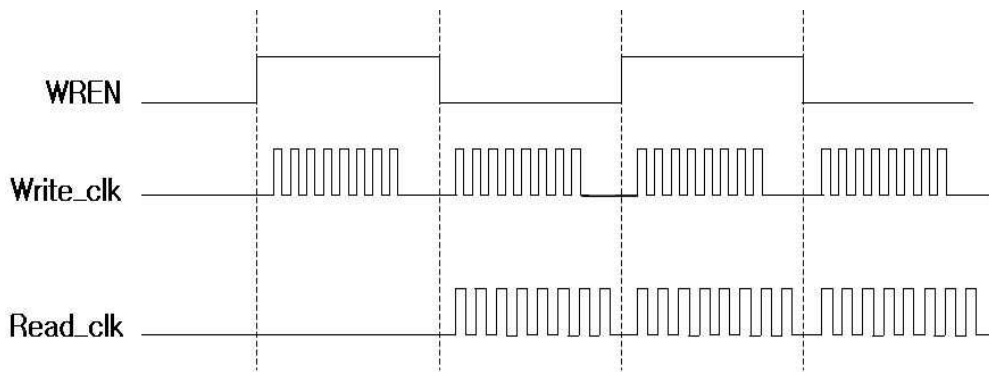
#### 도면1



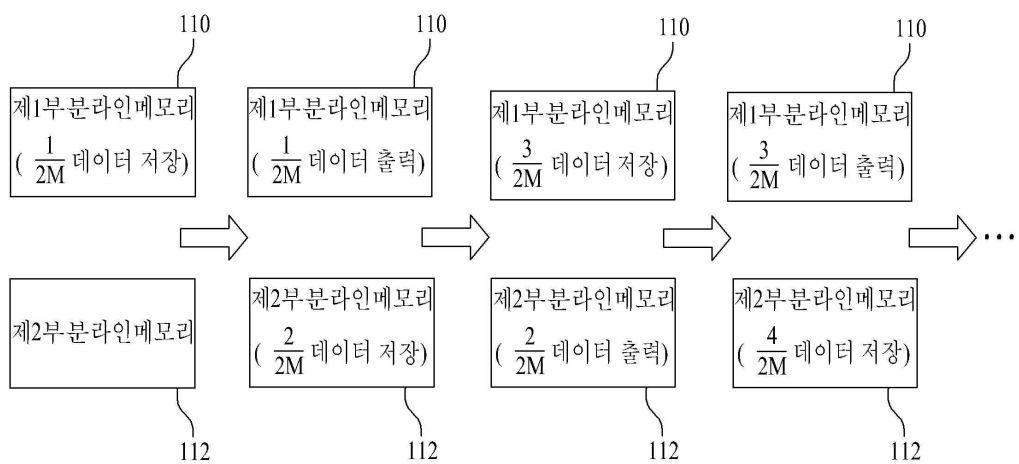
도면2



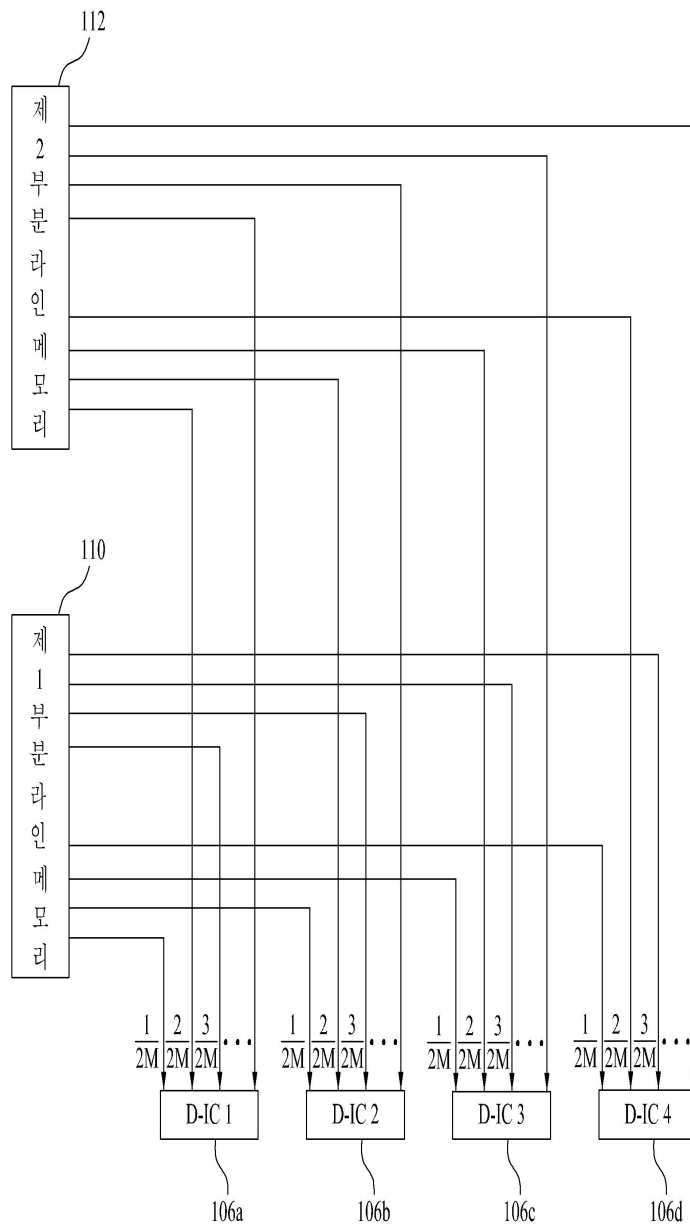
도면3



도면4



도면5



|                |                                                 |         |            |
|----------------|-------------------------------------------------|---------|------------|
| 专利名称(译)        | 标题：液晶显示装置及其驱动方法                                 |         |            |
| 公开(公告)号        | <a href="#">KR101584989B1</a>                   | 公开(公告)日 | 2016-01-14 |
| 申请号            | KR1020080059522                                 | 申请日     | 2008-06-24 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                        |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                                       |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                                       |         |            |
| [标]发明人         | SEO YOUNG HYOUNG<br>서영형<br>KIM YOUNG SIK<br>김영식 |         |            |
| 发明人            | 서영형<br>김영식                                      |         |            |
| IPC分类号         | G09G3/36 G02F1/133 G09G3/20                     |         |            |
| 代理人(译)         | PARK , YOUNG BOK                                |         |            |
| 其他公开文献         | KR1020100000141A                                |         |            |
| 外部链接           | <a href="#">Espacenet</a>                       |         |            |

#### 摘要(译)

本发明涉及一种液晶显示装置及其驱动方法能够减少存储器，用于存储输入到信号控制器的数据的能力的。根据本发明的液晶显示装置包括：液晶面板;用于驱动液晶面板的驱动电路;一些保存的交替的水平行，其从外部输入和交替的多个行存储器部分的输出到所述驱动电路的所述第一像素数据其中，多个部分行存储器根据写入使能信号和写入时钟信号以1/2M为单位存储一条水平线的像素数据，并响应于读取的时钟信号输出1/2M像素数据并且M是由读和写时钟信号的频率比以及存储和输出的速度确定的自然数它表征。

